

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4792746号
(P4792746)

(45) 発行日 平成23年10月12日 (2011.10.12)

(24) 登録日 平成23年8月5日 (2011.8.5)

(51) Int.Cl.

F I

G O 2 F 1/1343 (2006.01)

G O 2 F 1/1343

請求項の数 4 (全 14 頁)

(21) 出願番号	特願2004-377374 (P2004-377374)	(73) 特許権者	000001443
(22) 出願日	平成16年12月27日 (2004.12.27)		カシオ計算機株式会社
(65) 公開番号	特開2006-184507 (P2006-184507A)		東京都渋谷区本町 1 丁目 6 番 2 号
(43) 公開日	平成18年7月13日 (2006.7.13)	(74) 代理人	100091351
審査請求日	平成19年12月4日 (2007.12.4)		弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100075672
			弁理士 峰 隆司
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100084618
			弁理士 村松 貞男

最終頁に続く

(54) 【発明の名称】 液晶表示素子

(57) 【特許請求の範囲】

【請求項 1】

ソース電極とドレイン電極のうち一方の電極が画素電極に接続され他方の電極がデータ配線に接続されゲート電極がゲート配線に接続された薄膜トランジスタを有し、前記画素電極と対向電極との間に誘電率異方性が負の液晶からなる液晶層が設けられた垂直配向型の液晶表示素子であって、

前記画素電極は、前記データ配線に沿う方向に 1 列となるように配列された 3 つの電極部と、前記ゲート配線に隣接する第 1 の電極部を前記一方の電極に接続する第 1 の接続部と、前記第 1 の電極部に隣接する第 2 の電極部を前記第 1 の電極部に接続する第 2 の接続部と、前記第 2 の電極部に隣接する第 3 の電極部を前記第 2 の電極部に接続する第 3 の接続部と、を有し、

前記第 1 の接続部と前記第 3 の接続部は、前記ゲート配線に沿う方向において前記データ配線の配置側に偏った位置にのみ設けられ、

前記第 2 の接続部は、前記ゲート配線に沿う方向において前記データ配線の非配置側に偏った位置にのみ設けられ、

前記画素電極は、互いに平行な直線状の 2 つのスリットが設けられることにより前記 3 つの電極部が顕在化されており、

前記電極部毎に液晶分子が放射状に配向することを特徴とする液晶表示素子。

【請求項 2】

前記第 1 の接続部は、前記ゲート配線に平行に隣接する辺に位置していることを特徴と

10

20

する請求項 1 に記載の液晶表示素子。

【請求項 3】

前記 3 つの電極部のそれぞれは、平面形状が正方形に形成されていることを特徴とする請求項 1 または 2 に記載の液晶表示素子。

【請求項 4】

前記画素電極は、前記データ配線に平行に隣接する一边が前記 2 つのスリットのうちの一方により 2 分割されていることを特徴とする請求項 1 から 3 の何れかに記載の液晶表示素子。

【発明の詳細な説明】

【技術分野】

10

【0001】

この発明は、薄膜トランジスタ（以下、TFTと記す）をアクティブ素子とした垂直配向型のアクティブマトリックス液晶表示素子に関する。

【背景技術】

【0002】

垂直配向型のアクティブマトリックス液晶表示素子は、予め定めた間隙を存して対向する一对の基板と、前記一对の基板の互いに対向する内面のうち、一方の基板の内面に設けられ、行方向及び列方向にマトリックス状に配列する複数の画素電極と、前記一方の基板の内面に前記複数の画素電極にそれぞれ対応させて設けられ、対応する画素電極にそれぞれ接続された複数のTFTと、前記一方の基板の内面に各画素電極行の一侧及び各画素電極列の一侧にそれぞれ沿わせて設けられ、その行及び列の前記TFTにゲート信号及びデータ信号を供給する複数のゲート配線及びデータ配線と、他方の基板の内面に形成され、前記複数の画素電極とそれぞれ対向する領域により複数の画素を形成する対向電極と、前記前側基板と後側基板の内面にそれぞれ前記電極を覆って設けられた垂直配向膜と、前記前側基板と後側基板との間の間隙に封入された負の誘電異方性を有する液晶層とからなっている（特許文献1参照）。

20

【特許文献1】特許第2565639号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

30

垂直配向型の液晶表示素子は、複数の画素電極と対向電極とが互いに対向する領域からなる複数の画素毎に、前記電極間への電圧の印加により液晶分子を垂直配向状態から倒れ配向させて画像を表示するものであり、各画素の液晶分子は、前記電圧の印加により、画素の周縁部から画素中心に向かって倒れ込むように配向する。

【0004】

しかし、従来の垂直配向型液晶表示素子は、電圧の印加による液晶分子の倒れ配向が不安定であり、各画素の液晶分子の倒れ配向状態がばらついて、表示にざらつき感を生じる。

【0005】

この発明は、各画素の液晶分子を電圧の印加により安定に倒れ配向させ、ざらつき感の無い良好な品質の画像を表示することができる垂直配向型のアクティブマトリックス液晶表示素子を提供することを目的としたものである。

40

【課題を解決するための手段】

【0006】

請求項 1 に記載の発明は、ソース電極とドレイン電極のうちの一方の電極が画素電極に接続され他方の電極がデータ配線に接続されゲート電極がゲート配線に接続された薄膜トランジスタを有し、前記画素電極と対向電極との間に誘電率異方性が負の液晶からなる液晶層が設けられた垂直配向型の液晶表示素子であって、前記画素電極は、前記データ配線に沿う方向に 1 列となるように配列された 3 つの電極部と、前記ゲート配線に隣接する第 1 の電極部を前記一方の電極に接続する第 1 の接続部と、前記第 1 の電極部に隣接する第

50

2の電極部を前記第1の電極部に接続する第2の接続部と、前記第2の電極部に隣接する第3の電極部を前記第2の電極部に接続する第3の接続部と、を有し、前記第1の接続部と前記第3の接続部は、前記ゲート配線に沿う方向において前記データ配線の配置側に偏った位置にのみ設けられ、前記第2の接続部は、前記ゲート配線に沿う方向において前記データ配線の非配置側に偏った位置にのみ設けられ、前記画素電極は、互いに平行な直線状の2つのスリットが設けられることにより前記3つの電極部が顕在化されており、前記電極部毎に液晶分子が放射状に配向することを特徴とする。

【0007】

請求項2に記載の発明は、請求項1に記載の液晶表示素子において、前記第1の接続部は、前記ゲート配線に平行に隣接する辺に位置していることを特徴とする。

10

【0008】

請求項3に記載の発明は、請求項1または2に記載の液晶表示素子において、前記3つの電極部のそれぞれは、平面形状が正方形に形成されていることを特徴とする。

【0010】

請求項4に記載の発明は、請求項1から3の何れかに記載の液晶表示素子において、前記画素電極は、前記データ配線に平行に隣接する一辺が前記2つのスリットのうちの一方により2分割されていることを特徴とする。

【発明の効果】

【0016】

本発明によれば、各画素の液晶分子を電圧の印加により安定に倒れ配向させ、ざらつき感の無い良好な品質の画像を表示することができる。

20

【発明を実施するための最良の形態】

【0027】

(第1の実施形態)

図1～図4はこの発明の第1の実施例を示しており、図1は液晶表示素子の一方の基板の一部分の平面図、図2及び図3は図1のII-II線及びIII-III線に沿う液晶表示素子の断面図である。

【0028】

この液晶表示素子は、TFTをアクティブ素子とした垂直配向型のアクティブマトリクス液晶表示素子であり、図1～図3に示したように、予め定めた間隙を存して対向する一対の透明基板1、2と、前記一対の基板1、2の互いに対向する内面のうち、一方の基板、例えば表示の観察側とは反対側の基板(以下、後基板という)1の内面に設けられ、行方向(図1において左右方向)及び列方向(図1において上下方向)にマトリクス状に配列する複数の透明な画素電極3と、前記後基板1の内面に前記複数の画素電極3にそれぞれ対応させて設けられ、対応する画素電極3にそれぞれ接続された複数のTFT6と、前記後基板1の内面に各画素電極行の一側及び各画素電極列の一側にそれぞれ沿わせて設けられ、その行及び列の前記TFT6にゲート信号及びデータ信号を供給する複数のゲート配線12及びデータ配線13と、他方の基板、つまり観察側の基板(以下、前基板という)2の内面に形成され、前記複数の画素電極3とそれぞれ対向する領域により複数の画素を形成する透明な対向電極17と、前記一対の基板1、2の内面にそれぞれ前記電極3、16を覆って設けられた垂直配向膜16、20と、前記一対の基板1、2間の間隙に封入された負の誘電異方性を有する液晶層21とからなっている。

30

40

【0029】

前記複数のTFT6は、前記後基板1の基板面に形成されたゲート電極7と、前記ゲート電極7を覆って前記画素電極3の配列領域の全域に形成された透明なゲート絶縁膜8と、前記ゲート絶縁膜8の上に前記ゲート電極7と対向させて形成されたi型半導体膜9と、前記i型半導体膜9の一側部と他側部の上に図示しないn型半導体膜を介して形成されたドレイン電極10及びソース電極11とからなっている。

【0030】

なお、前記ゲート配線12は、前記後基板1の基板面に前記TFT6のゲート電極7と

50

一体に形成されており、前記データ配線 13 は、前記ゲート絶縁膜 8 の上に前記 TFT 6 のドレイン電極 10 と一体に形成されている。

【0031】

また、前記複数の画素電極 3 は、前記ゲート絶縁膜 8 の上に設けられている。これらの画素電極 3 は、液晶表示素子の画素密度を高くして精細度を上げるために、列方向（データ配線 13 に沿った方向）に長い細長形状に形成されており、前記 TFT 6 は、前記細長形状の画素電極 3 の長手方向の一方の一端縁の一侧部に対応させて設けられ、そのソース電極 11 を前記画素電極 3 の対応する端縁部に接続されている。

【0032】

そして、前記複数の画素電極 3 にはそれぞれ、前記画素電極 3 を、隣り合う縁部の一部において互いにつながる複数の電極部に区分するスリット 4 が設けられている。このスリット 4 は、 $4.0\ \mu\text{m}$ 以下の幅に形成されている。

【0033】

この実施例では、前記画素電極 3 をその電極幅が電極長さの約 $1/3$ の細長形状に形成し、この画素電極 3 の長さを実質的に 3 等分する 2 箇所それぞれ前記画素電極 3 の幅方向に沿うスリット 4 を設けることにより、前記画素電極 3 を、実質的に正形状を有する 3 つの電極部 3a, 3b, 3c に区分している。

【0034】

また、この実施例では、前記スリット 4 を、画素電極 3 の幅方向の中間部を避けてその両側にスリット端を画素電極 3 の両側縁に開放させて設け、前記幅方向の中間部に、各電極部 3a, 3b, 3c のつながり部 5 を形成している。

【0035】

そして、前記スリット 4 を挟んで隣り合う電極部 3a, 3b 及び 3b, 3c のつながり部 5 の幅は、図 1 のように前記電極部 3a, 3b, 3c の前記スリット 4 と平行な方向の幅を W_1 、前記つながり部 5 の幅を W_2 としたとき、前記つながり部 5 の電気抵抗が許容値を越えない範囲で、

$$W_2 / W_1 = 0.13$$

の値に設定されている。

【0036】

すなわち、前記つながり部 5 の幅 W_2 は、前記電極部 3a, 3b, 3c の前記スリット 4 と平行な方向の幅 W_1 の $13/100$ 以下で、且つ前記つながり部 5 の電気抵抗値が許容範囲を越えない値に設定されている。

【0037】

さらに、前記後基板 1 の基板面には、各行の画素電極 3 にそれぞれ対応させて、前記画素電極 3 の TFT 6 のソース電極 11 が接続された部分の付近を除く周縁部に前記ゲート絶縁膜 8 を介して対向し、前記画素電極 3 との間に前記ゲート絶縁膜 8 を誘電体層とする補償容量を形成する補償容量電極 14 が設けられている。

【0038】

なお、前記補償容量電極 14 の画素電極 3 の周縁部に対応する各辺部は、その内周縁側の部分が前記画素電極 3 の周縁部に対向し、外周縁部が画素電極 3 の外方に張出す幅に形成されている。

【0039】

そして、前記各行の画素電極 3 にそれぞれ対応する補償容量電極 14 は、各画素電極行毎に、前記画素電極 3 の TFT 接続側とは反対側において一体につながっており、さらに、各行の補償容量電極 14 は、前記複数の画素電極 3 の配列領域の外側の一端または両端に前記データ配線 13 と平行に設けられた図示しない容量電極接続配線に共通接続されている。

【0040】

また、前記後基板 1 の内面には、前記複数の画素電極 3 に対応する部分を除いて、前記複数の TFT 6 及びデータ配線 13 を覆うオーバーコート絶縁膜 15 が設けられており、

10

20

30

40

50

その上に前記垂直配向膜 16 が形成されている。

【0041】

一方、前基板 2 の内面には、前記後基板 1 の内面に設けられた複数の画素電極 3 と前基板 2 の内面に設けられた対向電極 17 とが互いに対向する領域からなる各画素の間の領域に対向する格子状のブラックマスク 18 と、前記各画素にそれぞれ対応する赤、緑、青の 3 色のカラーフィルタ 19R, 19G, 19B が設けられており、前記カラーフィルタ 19R, 19G, 19B の上に前記対向電極 17 が形成され、その上に垂直配向膜 20 が形成されている。

【0042】

前記後基板 1 と前基板 2 は、前記複数の画素電極 3 の配列領域を囲む図示しない枠状のシール材を介して接合されている。

10

【0043】

また、前記後基板 1 は、図示しないが、その行方向の一端と列方向の一端とにそれぞれ、前基板 2 の外方に突出する張出部を有しており、その行方向の張出部に複数のゲート側ドライバ接続端子が配列形成され、列方向の張出部に複数のデータ側ドライバ接続端子が配列形成されている。

【0044】

そして、前記複数のゲート配線 12 は、前記行方向の張出部に導出されて前記複数のゲート側ドライバ接続端子にそれぞれ接続され、前記複数のデータ配線 13 は、前記列方向の張出部に導出されて前記複数のデータ側ドライバ接続端子にそれぞれ接続されており、前記各行の補償容量電極 14 が共通接続された容量電極接続配線は、前記行方向と列方向の張出部の一方または両方に導出され、その張出部の複数のドライバ接続端子と共に配列された対向電極端子に接続されている。

20

【0045】

さらに、前記後基板 1 の内面には、前記シール材による基板接合部の角部付近から前記行方向と列方向の張出部の一方または両方に導出され、前記ドライバ接続端子と並べて配列された前記対向電極端子（補助電極接続配線が接続された端子と同じ端子でも別の端子でもよい）に接続された対向電極接続配線が設けられており、前記前基板 2 の内面に設けられた対向電極 17 は、前記基板接合部において前記対向電極接続配線に接続され、この対向電極接続配線を介して前記対向電極端子に接続されている。すなわち、前記複数の補償容量電極 14 の電位は、前記対向電極 17 の電位と同じ値に設定されている。

30

【0046】

そして、前記液晶層 21 は、前記後基板 1 と前基板 2 との間の前記シール材で囲まれた領域に封入されており、この液晶層 21 の液晶分子 21a は、両基板 1, 2 の内面にそれぞれ設けられた垂直配向膜 16, 20 の垂直配向性により、基板 1, 2 面に対して実質的に垂直に配向している。

【0047】

また、前記後基板 1 と前基板 2 の外面にはそれぞれ、偏光板 22, 23 がその透過軸を予め定めた方向に向けて配置されている。なお、この実施例では、前記偏光板 22, 23 をそれぞれの透過軸を実質的に互いに直交させて配置し、液晶表示素子にノーマリーブラックモードの表示を行なわせるようにしている。

40

【0048】

この液晶表示素子は、複数の画素電極 3 にそれぞれ前記画素電極 3 を隣り合う縁部の一部において互いにつながる複数の電極部 3a, 3b, 3c に区分するスリット 4 を設けることにより、各画素の液晶分子 21a を、前記画素電極 3 と対向電極 17 との間への電圧の印加により、前記複数の電極部 3a, 3b, 3c に対応する各領域毎に倒れ配向させるようにしたものであり、この液晶表示素子は、前記画素電極 3 の複数の電極部 3a, 3b, 3c の幅 W_1 と前記電極部 3a, 3b, 3c のつながり部 4 の幅 W_2 とを $W_2 / W_1 = 0.13$ に設定しているため、各画素の液晶分子 21a を、前記電圧の印加により、前記画素電極 3 の複数の電極部 3a, 3b, 3c に対応する各領域毎に、その領域の周縁部か

50

ら前記領域の中心に向かって規則的に倒れ配向させることができる。

【0049】

すなわち、図4は、上記実施例の液晶表示素子における前記画素電極3の複数の電極部3a, 3b, 3cに対応する各領域の電圧印加時の液晶分子配向状態を模式的に示す平面図、図5は、前記画素電極3の複数の電極部3a, 3b, 3cの幅 W_1 と前記電極部3a, 3b, 3cのつながり部4の幅 W_2 とを $W_2 / W_1 > 0.13$ に設定した比較素子における前記画素電極3の複数の電極部3a, 3b, 3cに対応する各領域の電圧印加時の液晶分子配向状態を模式的に示す平面図である。

【0050】

図5のように、画素電極3の複数の電極部3a, 3b, 3cの幅 W_1 と前記電極部3a, 3b, 3cのつながり部4の幅 W_2 とを $W_2 / W_1 > 0.13$ に設定した比較素子は、画素電極3のスリット4を挟んで隣り合う電極部3a, 3b及び3b, 3cにそれぞれ対応する領域の液晶分子21aが、前記つながり部5に対応する部分において互いに影響し合って配向し、隣り合う電極部3a, 3bの液晶分子21aがそれぞれ同じ方向に倒れるように配列するため、各電極部ごとに区分された均一な配向が得られない。

【0051】

それに対し、画素電極3の複数の電極部3a, 3b, 3cの幅 W_1 と前記電極部3a, 3b, 3cのつながり部4の幅 W_2 とを $W_2 / W_1 = 0.13$ に設定した上記実施例の液晶表示素子は、画素電極3のスリット4を挟んで隣り合う電極部3a, 3b及び3b, 3cにそれぞれ対応する領域の液晶分子21aが、前記つながり部5に対応する部分においてほとんど影響し合うことなく配向し、各領域の液晶分子21aが、前記画素電極3の複数の電極部3a, 3b, 3cに対応する各領域毎に、その領域の周縁部から前記領域の中心に向かって規則的に倒れ配向する。

【0052】

そのため、この液晶表示素子は、各画素の液晶分子21aを、前記電圧の印加により、前記画素電極3の複数の電極部3a, 3b, 3cに対応する各領域毎に、その周縁部から中心に向かって安定に倒れ配向させ、ざらつき感の無い良好な品質の画像を表示することができる。

【0053】

さらに、この液晶表示素子は、前記画素電極3の複数の電極部3a, 3b, 3cをそれぞれ実質的に正形状に形成しているため、前記画素電極3の複数の電極部3a, 3b, 3cに対応する各領域の液晶分子21aを、前記各領域毎に、その周縁部から中心に向かってバランス良く倒れ配向させることができ、したがって、前記画素電極3の複数の電極部3a, 3b, 3cに対応する各領域毎の液晶分子21aの倒れ配向をより安定させ、さらに良好な品質の画像を表示することができる。

【0054】

また、この液晶表示素子は、複数の画素電極3に、前記画素電極3を複数の電極部3a, 3b, 3cに区分するスリット4を設けているが、前記スリット4の幅は上述したように $4.0 \mu\text{m}$ 以下であるため、充分な開口率を得ることができる。

【0055】

(第2の実施形態)

図6はこの発明の第2の実施例を示す液晶表示素子の一方の基板の一部分の平面図である。なお、この実施例において、上述した第1の実施例に対応するものには図に同符号を付し、同じものについてはその説明を省略する。

【0056】

この実施例の液晶表示素子は、複数の画素電極3を細長形状に形成し、前記複数の画素電極3の長手方向の一端縁の一側部にそれぞれTFT6のソース電極11を接続するとともに、前記画素電極3に、その幅方向に沿わせて、前記画素電極3をその長手方向に並べ複数、例えば3つの電極部3a, 3b, 3cに区分するスリット4を設け、前記スリット4を挟んで隣り合う電極部3a, 3b及び3b, 3cのつながり部5を、前記電極部3a

、3 b、3 cの前記スリット4と平行な方向の幅の中央部から前記電極部3 a、3 b、3 cの幅方向のいずれか一方にずれた位置に形成したものであり、他の構成は上述した第1の実施例の液晶表示素子と同じである。

【0057】

この液晶表示素子において、前記画素電極3の複数の電極部3 a、3 b、3 cのうち、少なくとも前記TF T 6が接続された電極部3 aとその電極部3 aと隣り合う電極部3 bとのつながり部5は、前記TF T 6の接続側とは反対側に形成されている。

【0058】

なお、この実施例では、前記画素電極3の一端側のTF T 6が接続された電極部3 aとその電極部3 aと隣り合う中央の電極部3 bとのつながり部5と、前記中央の電極部3 bと前記画素電極3の他端側の電極部3 cとのつながり部5をそれぞれ、前記TF T 6の接続側とは反対側に形成している。

【0059】

この液晶表示素子は、複数の画素電極3にそれぞれ前記画素電極3を隣り合う縁部の一部において互いにつながる複数の電極部3 a、3 b、3 cに区分するスリット4を設けることにより、各画素の液晶分子2 1 aを、前記画素電極3と対向電極1 7（図2及び図3参照）との間への電圧の印加により、前記複数の電極部3 a、3 b、3 cに対応する各領域毎に倒れ配向させるようにしたものであり、この液晶表示素子は、前記画素電極3のスリット4を挟んで隣り合う電極部3 a、3 b及び3 b、3 cのつながり部5を、前記電極部3 a、3 b、3 cの前記スリット4と平行な方向の幅の中央部から前記電極部3 a、3 b、3 cの幅方向のいずれか一方にずれた位置に形成しているため、各画素の液晶分子2 1 aを、前記電圧の印加により、前記画素電極3の複数の電極部3 a、3 b、3 cに対応する各領域毎に、その領域の周縁部から前記領域の中心に向かって規則的に倒れ配向させることができる。

【0060】

すなわち、前記つながり部5を前記電極部3 a、3 b、3 cのスリット4と平行な方向の幅の中央部に形成した場合、そのつながり部5の幅が上述した第1の実施例のように狭ければ、画素電極3のスリット4を挟んで隣り合う電極部3 a、3 b及び3 b、3 cにそれぞれ対応する各領域の液晶分子2 1 aが、図4に示したように、前記画素電極3の複数の電極部3 a、3 b、3 cに対応する各領域毎に、その領域の周縁部から前記領域の中心に向かって各電極部ごとに区分された均一な配向が得られるが、前記つながり部5の幅がある程度広い場合は、前記隣り合う電極部3 a、3 b及び3 b、3 cにそれぞれ対応する領域の液晶分子2 1 aが、前記つながり部5に対応する部分において互いに影響し合って配向し、各領域の液晶分子2 1 aが図5に示したように不均一に倒れ配向する。

【0061】

それに対し、この実施例の液晶表示素子は、前記つながり部5を、前記電極部3 a、3 b、3 cのスリット4と平行な方向の幅の中央部から前記電極部3 a、3 b、3 cの幅方向のいずれか一方にずれた位置に形成しているため、前記つながり部5の幅がある程度広くても、画素電極3のスリット4を挟んで隣り合う電極部3 a、3 b及び3 b、3 cにそれぞれ対応する領域の液晶分子2 1 aが、前記つながり部5に対応する部分においてほとんど影響し合うことなく配向し、各領域の液晶分子2 1 aが、前記画素電極3の複数の電極部3 a、3 b、3 cに対応する各領域毎に、その領域の周縁部から前記領域の中心に向かって規則的に倒れ配向する。

【0062】

そのため、この液晶表示素子は、各画素の液晶分子2 1 aを、前記電圧の印加により、前記画素電極3の複数の電極部3 a、3 b、3 cに対応する各領域毎に、その周縁部から中心に向かって安定に倒れ配向させ、ざらつき感の無い良好な品質の画像を表示することができる。

【0063】

さらに、この液晶表示素子は、前記画素電極3の複数の電極部3 a、3 b、3 cのうち

、少なくとも前記 T F T 6 が接続された電極部 3 a とその電極部 3 a と隣り合う電極部 3 b とのつながり部 5 を、前記 T F T 6 の接続側とは反対側に形成しているため、前記 T F T 6 が接続された電極部 3 a に対応する領域における前記 T F T 6 のゲート電極 7 と前記電極部 3 a との間に生じる横電界の影響による液晶分子 2 1 a の配向の乱れをほとんど無くすることができる。

【 0 0 6 4 】

図 7 は、前記画素電極 3 の複数の電極部 3 a , 3 b , 3 c のつながり部 5 の位置による前記電極部 3 a , 3 b , 3 c に対応する各領域の電圧印加時の液晶分子配向状態を模式的に示す平面図であり、(a) は前記つながり部 5 を T F T 6 の接続側に形成したときの配向状態、(b) は前記つながり部 5 を T F T 6 の接続側とは反対側に形成したときの配向状態を示している。

10

【 0 0 6 5 】

図 7 (a) のように、前記つながり部 5 を T F T 6 の接続側に形成したときは、前記つながり部 5 、つまり、電圧の印加による液晶分子 2 1 a の倒れ方向 (周縁部からの倒れ方向) が規定されない部分が、前記 T F T 6 のゲート電極 7 と前記電極部 3 a の T F T 隣接縁との間に生じる強い横電界の方向の延長線上に位置しているため、前記つながり部 5 と T F T 隣接縁との間の部分の液晶分子 2 1 a が、前記横電界の影響によりその横電界の方向に沿うように倒れ、前記 T F T 6 が接続された電極部 3 a に対応する領域の液晶分子 2 1 a は前記横電界により倒れ配向する液晶分子の挙動につられるように配向するので、各電極部ごとに区分された均一な配向が得られない。

20

【 0 0 6 6 】

それに対し、前記つながり部 5 を T F T 6 の接続側とは反対側に形成したときは、前記つながり部 5 (電圧の印加による液晶分子 2 1 a の倒れ方向が規定されない部分) が、前記 T F T 6 のゲート電極 7 と前記電極部 3 a の T F T 隣接縁との間に生じる横電界の方向の延長線とは反対側に位置しているため、前記 T F T 6 が接続された電極部 3 a に対応する領域の液晶分子 2 1 a も、前記 T F T 6 のゲート電極 7 と前記電極部 3 a との間に生じる横電界の影響による配向の乱れをほとんど生じること無く、前記領域の周縁部から中心に向かって規則的に倒れ配向する。

【 0 0 6 7 】

そのため、前記 T F T 6 が接続された電極部 3 a に対応する領域を含む各領域の液晶分子 2 1 a を、それぞれの領域の周縁部から中心に向かって安定に倒れ配向させ、良好な品質の画像を表示することができる。

30

【 0 0 6 8 】

なお、この実施例の液晶表示素子において、前記画素電極 3 の複数の電極部 3 a , 3 b , 3 c はそれぞれ、実質的に正形状に形成するのが望ましく、このようにすることにより、前記画素電極 3 の複数の電極部 3 a , 3 b , 3 c に対応する各領域の液晶分子 2 1 a を、前記各領域毎に、その周縁部から中心に向かってバランス良く倒れ配向させることができる。

【 0 0 6 9 】

また、この実施例の液晶表示素子において、前記つながり部 5 の幅は、上述した第 1 の実施例と同様に、前記電極部 3 a , 3 b , 3 c の前記スリット 4 と平行な方向の幅を W_1 、前記つながり部 5 の幅を W_2 としたとき、 $W_2 / W_1 = 0.13$ の値に設定するのが好ましく、このようにすることにより、各画素の液晶分子 2 1 a を、電圧の印加により、前記画素電極 3 の複数の電極部 3 a , 3 b , 3 c に対応する各領域毎に、その周縁部から中心に向かって、より安定に倒れ配向させることができる。

40

【 0 0 7 0 】

さらに、前記画素電極 3 のスリット 4 の幅は、 $4.0 \mu m$ 以下が望ましく、このようにすることにより、充分な開口率を得ることができる。

【 0 0 7 1 】

(第 3 の実施形態)

50

図 8 はこの発明の第 3 の実施例を示す液晶表示素子の一方の基板の 1 つの画素部の平面図である。なお、この実施例において、上述した第 1 及び第 2 の実施例に対応するものには図に同符号を付し、同じものについてはその説明を省略する。

【 0 0 7 2 】

この実施例の液晶表示素子は、細長形状の画素電極 3 に、この画素電極 3 をその長手方向に並ぶ少なくとも 3 つ以上（この実施例では 3 つ）の電極部 3 a , 3 b , 3 c に区分する複数本のスリットを設け、前記画素電極 3 の各電極部 3 a , 3 b , 3 c のうち、T F T 6 が接続された電極部 3 a とその電極部 3 a と隣り合う電極部 3 b とのつながり部 5 を、前記 T F T 6 の接続側とは反対側に形成するとともに、前記 T F T 6 の接続側から奇数番目のスリット 4 を挟んで隣り合う 2 つの電極部 3 a , 3 b のつながり部 5 と、偶数番目のスリット 4 を挟んで隣り合う 2 つの電極部 3 b , 3 c のつながり部とを、互いに反対側に形成したものであり、他の構成は上記第 2 の実施例と同じである。

10

【 0 0 7 3 】

すなわち、この液晶表示素子は、前記画素電極 3 の各電極部 3 a , 3 b , 3 c のうち、前記画素電極 3 の一端側の T F T 6 が接続された電極部 3 a とその電極部 3 a と隣り合う中央の電極部 3 b とのつながり部 5 を前記 T F T 6 の接続側とは反対側に形成し、前記中央の電極部 3 b と前記画素電極 3 の他端側の電極部 3 c とのつながり部 5 を前記 T F T 6 の接続側に形成したものであり、この液晶表示素子によれば、前記画素電極 3 の複数の電極部 3 a , 3 b , 3 c に対応する各領域の液晶分子をそれぞれ、前記領域の周縁部から中心に向かって、上記第 2 の実施例よりもさらに安定に倒れ配向させることができる。

20

【 0 0 7 4 】

（第 4 の実施形態）

図 9 はこの発明の第 4 の実施例を示す液晶表示素子の一方の基板の 1 つの画素部の平面図である。なお、この実施例において、上述した第 1 の実施例に対応するものには図に同符号を付し、同じものについてはその説明を省略する。

【 0 0 7 5 】

この実施例の液晶表示素子は、複数の画素電極 3 を実質的に矩形状に形成したものであり、前記画素電極 3 の長手方向の一端縁の一側部に T F T 6 のソース電極 1 1 を接続するとともに、前記画素電極 3 に、その長さ方向と幅方向とに沿わせて、前記画素電極 3 をその幅方向に 2 列に並び、各列毎にその長手方向に少なくとも 2 行、例えば 3 行に並ぶ複数の電極部 3 a₁ , 3 a₂ , 3 b₁ , 3 b₂ , 3 c₁ , 3 c₂ に区分する複数本のスリット 4 a , 4 b を設け、前記複数の電極部 3 a₁ , 3 a₂ , 3 b₁ , 3 b₂ , 3 c₁ , 3 c₂ それぞれと、その電極部と同じ列の隣り合う電極部及び同じ行の隣り合う電極部の少なくとも一方と間に、その隣り合う電極部のつながり部 5 a , 5 b を、前記電極部 3 a₁ , 3 a₂ , 3 b₁ , 3 b₂ , 3 c₁ , 3 c₂ の前記スリット 4 a , 4 b と平行な方向の幅の中央部から前記電極部の幅方向のいずれか一方にずれた位置に形成したものであり、他の構成は上述した第 1 の実施例と同じである。

30

【 0 0 7 6 】

なお、この実施例では、前記画素電極 3 の幅方向の中央部に 1 本の長手方向スリット 4 a を設け、前記画素電極 3 の長さを実質的に 3 等分する 2 箇所それぞれ幅方向スリット 4 b を設けるとともに、前記長手方向スリット 4 a の両端と、前記 2 箇所の幅方向スリット 4 b のうち、T F T 6 に隣接する電極端側の幅方向スリット 4 b の前記 T F T 6 に隣接する電極部列とは反対側の電極部列の外縁側の端部と、前記 T F T 6 に隣接する側とは反対の電極端側の幅方向スリット 4 b の両端とにそれぞれ前記つながり部 5 a , 5 b を形成し、前記 2 列及び 3 行に並ぶ全ての電極部 3 a₁ , 3 a₂ , 3 b₁ , 3 b₂ , 3 c₁ , 3 c₂ を前記つながり部 5 a , 5 b を介して順次つないでいる。

40

【 0 0 7 7 】

この液晶表示素子は、実質的に矩形状の画素電極 3 の長手方向の一端縁の一側部に T F T 6 のソース電極 1 1 を接続するとともに、前記画素電極 3 に、その長さ方向と幅方向とに沿わせて、前記画素電極 3 をその幅方向に 2 列に並び、各列毎にその長手方向に少なく

50

とも2行に並ぶ複数の電極部 $3a_1, 3a_2, 3b_1, 3b_2, 3c_1, 3c_2$ に区分する複数本のスリット $4a, 4b$ を設けることにより、各画素の液晶分子を、電圧の印加により、前記複数の電極部 $3a_1, 3a_2, 3b_1, 3b_2, 3c_1, 3c_2$ に対応する各領域毎に倒れ配向させるようにしたものである。

【0078】

そして、この液晶表示素子は、前記複数の電極部 $3a_1, 3a_2, 3b_1, 3b_2, 3c_1, 3c_2$ それぞれと、その電極部と同じ列の隣り合う電極部及び同じ行の隣り合う電極部の少なくとも一方と間に、その隣り合う電極部のつながり部 $5a, 5b$ を、前記電極部の前記スリット $5a, 5b$ と平行な方向の幅の中央部から前記電極部の幅方向のいずれか一方にずれた位置に形成しているため、上述した第2及び第3の実施例の液晶表示素子と同様に、各画素の液晶分子を、電圧の印加により、前記画素電極3の複数の電極部 $3a_1, 3a_2, 3b_1, 3b_2, 3c_1, 3c_2$ に対応する各領域毎に、その周縁部から中心に向かって安定に倒れ配向させ、ざらつき感の無い良好な品質の画像を表示することができる。

10

【0079】

また、この液晶表示素子は、前記複数の電極部 $3a_1, 3a_2, 3b_1, 3b_2, 3c_1, 3c_2$ のうち、少なくともTFT6が接続された電極部 $3a_1$ とその電極部 $3a_1$ と隣り合う電極部（この実施例では行方向に隣り合う電極部） $3a_2$ とのつながり部 $5a$ を、前記TFT6のゲート電極7と前記TFT6が接続された前記電極部 $3a_1$ の端縁との間に発生する横電界の延長線上を避けた位置（この実施例では、画素電極3の端縁部）に形成しているため、前記TFT6が接続された電極部 $3a_1$ に対応する領域における前記TFT6のゲート電極7と前記電極部 $3a_1$ との間に生じる横電界の影響による液晶分子の配向の乱れをほとんど無くし、前記TFT6が接続された電極部 $3a_1$ に対応する領域を含む各領域の液晶分子を、その領域の周縁部から中心に向かって安定に倒れ配向させることができる。

20

【0080】

なお、この実施例では、画素電極3の複数の電極部 $3a_1, 3a_2, 3b_1, 3b_2, 3c_1, 3c_2$ のつながり部 $5a, 5b$ を図9に示した位置に形成しているが、前記つながり部 $5a, 5b$ の位置及び数は、全ての電極部 $3a_1, 3a_2, 3b_1, 3b_2, 3c_1, 3c_2$ をつなぐことができれば、他の位置及び数でもよい。

30

【0081】

この実施例の液晶表示素子において、前記画素電極3の複数の電極部 $3a_1, 3a_2, 3b_1, 3b_2, 3c_1, 3c_2$ はそれぞれ、実質的に正形状に形成するのが望ましく、このようにすることにより、前記画素電極3の複数の電極部 $3a_1, 3a_2, 3b_1, 3b_2, 3c_1, 3c_2$ に対応する各領域の液晶分子を、前記各領域毎に、その周縁部から中心に向かってバランス良く倒れ配向させることができる。

【0082】

また、この実施例の液晶表示素子において、前記つながり部5の幅は、上述した第1の実施例と同様に、前記電極部 $3a, 3b, 3c$ の前記スリット4と平行な方向の幅を W_1 、前記つながり部5の幅を W_2 としたとき、 $W_2/W_1 = 0.13$ の値に設定するのが好ましく、このようにすることにより、各画素の液晶分子を、電圧の印加により、前記画素電極3の複数の電極部 $3a, 3b, 3c$ に対応する各領域毎に、その周縁部から中心に向かって、より安定に倒れ配向させることができる。

40

【0083】

さらに、前記画素電極3のスリット4の幅は、 $4.0\mu m$ 以下が望ましく、このようにすることにより、十分な開口率を得ることができる。

【0084】

（第5の実施形態）

図10はこの発明の第5の実施例を示す液晶表示素子の一の方の基板の1つの画素部の平面図であり、この液晶表示素子は、複数の画素電極3が設けられた後基板1の基板面と前

50

記画素電極 3 の形成面との間に、前記複数の画素電極 3 のスリット 4 にそれぞれ対応し、他方の前基板 2 の対向電極 1 7 (図 2 及び図 3 参照) との間に実質的に無電界の領域を形成する補助電極 1 4 a を設けたものであり、前記補助電極 1 4 a は、前記複数の画素電極 3 の縁部との間に補償容量を形成する補償容量電極 1 4 と一体に形成されている。

【0085】

なお、この実施例の液晶表示素子は、図 6 に示した第 2 の実施例の液晶表示素子に前記補助電極 1 4 a を設けたものであるが、図 1 ~ 図 3 に示した第 1 の実施例の液晶表示素子、図 8 に示した第 3 の実施例の液晶表示素子、あるいは図 9 に示した第 4 の実施例の液晶表示素子に前記補助電極 1 4 a を設けてもよい。

【0086】

10

この液晶表示素子は、複数の画素電極 3 が設けられた後基板 1 の基板面と前記画素電極 3 の形成面との間に、前記複数の画素電極 3 のスリット 4 にそれぞれ対応し、前基板 2 の対向電極 1 7 との間に実質的に無電界の領域を形成する補助電極 1 4 a を設けているため、前記画素電極 3 のスリット 4 に対応する部分、つまり前記スリット 4 を挟んで隣り合う電極部 3 a , 3 b 及び 3 b , 3 c の間に対応する部分の液晶分子を実質的に基板 1 , 2 面に対して垂直に配向させ、各画素の液晶分子を、電圧の印加により、前記画素電極 3 の複数の電極部 3 a , 3 b , 3 c に対応する各領域毎に、その周縁部から中心に向かってさらに安定に倒れ配向させることができる。

【0087】

また、この実施例では、前記補助電極 1 4 a を、前記補償容量電極 1 4 と一体に形成しているため、前記補償容量電極 1 4 と補助電極 1 4 a とを別の金属膜により形成する場合に比べて、液晶表示素子の製造を容易にすることができる。

20

【図面の簡単な説明】

【0088】

【図 1】この発明の第 1 の実施例を示す液晶表示素子の方の基板の一部分の平面図。

【図 2】図 1 の II - II 線に沿う液晶表示素子の断面図。

【図 3】図 1 の III - III 線に沿う液晶表示素子の断面図。

【図 4】第 1 の実施例の液晶表示素子における画素電極の複数の電極部に対応する各領域の電圧印加時の液晶分子配向状態を模式的に示す平面図。

【図 5】画素電極の複数の電極部の幅 W_1 と前記電極部のつながり部の幅 W_2 とを $W_2 / W_1 > 0.13$ に設定した比較素子における前記画素電極の複数の電極部に対応する各領域の電圧印加時の液晶分子配向状態を模式的に示す平面図。

30

【図 6】この発明の第 2 の実施例を示す液晶表示素子の方の基板の一部分の平面図。

【図 7】画素電極の複数の電極部のつながり部の位置による前記電極部に対応する各領域の電圧印加時の液晶分子配向状態を模式的に示す平面図。

【図 8】この発明の第 3 の実施例を示す液晶表示素子の方の基板の 1 つの画素部の平面図。

【図 9】この発明の第 4 の実施例を示す液晶表示素子の方の基板の 1 つの画素部の平面図。

【図 10】この発明の第 3 の実施例を示す液晶表示素子の方の基板の 1 つの画素部の平面図。

40

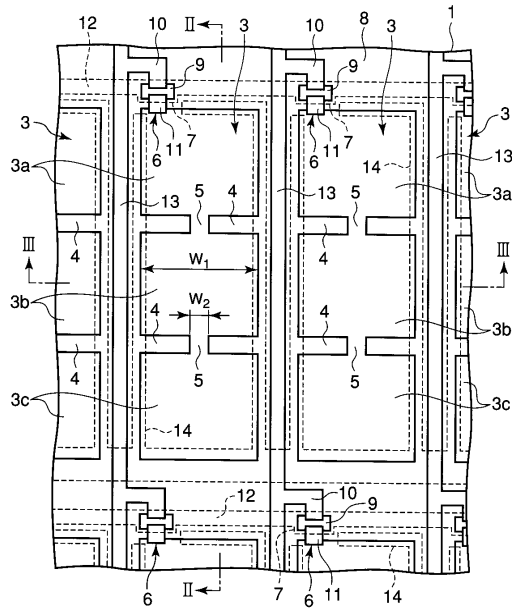
【符号の説明】

【0089】

1, 2 ... 基板、3 ... 画素電極、3 a , 3 b , 3 c , 3 a₁ , 3 a₂ , 3 b₁ , 3 b₂ , 3 c₁ , 3 c₂ ... 電極部、4 , 4 a , 4 b ... スリット、5 , 5 a , 5 b ... つながり部、6 ... TFT、7 ... ゲート電極、12 ... ゲート配線、13 ... データ配線、14 ... 補償容量電極、14 a ... 補助電極、16 ... 垂直配向膜、17 ... 対向電極、18 ... ブラックマスク、19 R , 19 G , 19 B ... カラーフィルタ、20 ... 垂直配向膜、21 ... 液晶層、21 a ... 液晶分子、22 , 23 ... 偏光板。

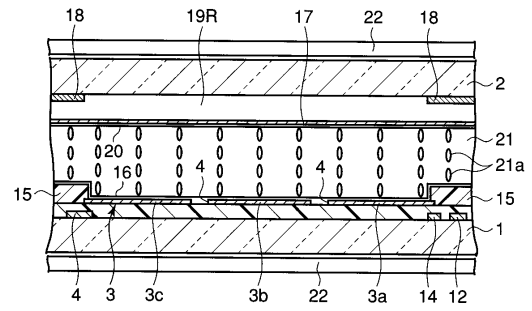
【図 1】

図 1



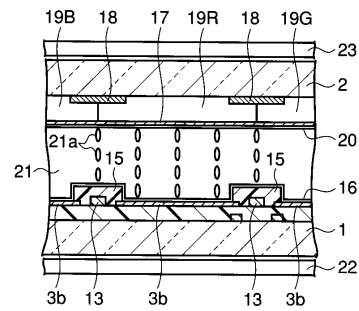
【図 2】

図 2



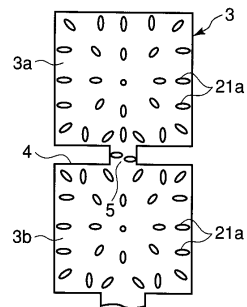
【図 3】

図 3



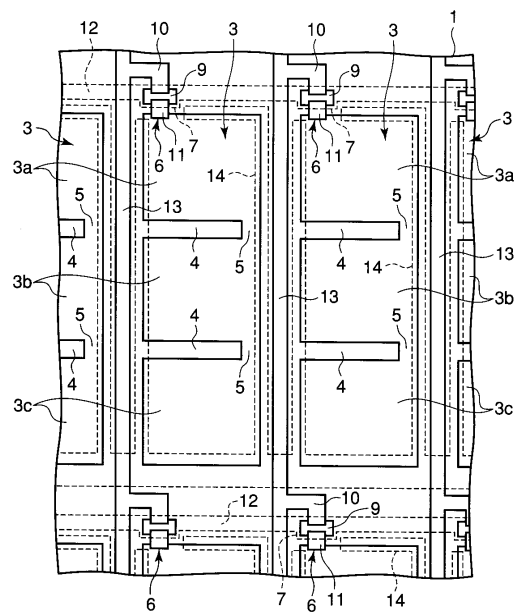
【図 4】

図 4



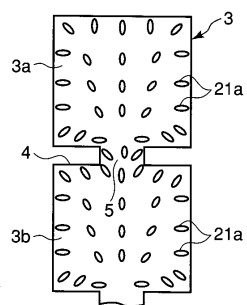
【図 6】

図 6



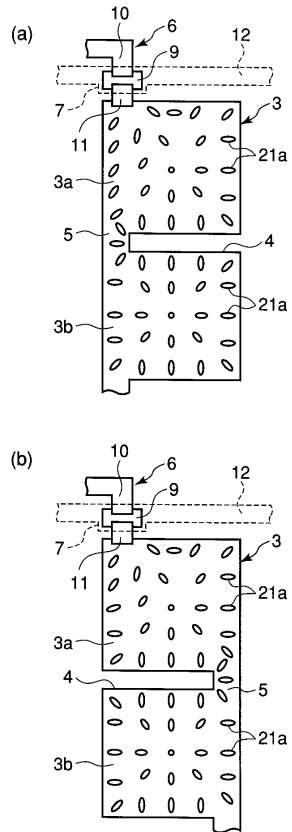
【図 5】

図 5



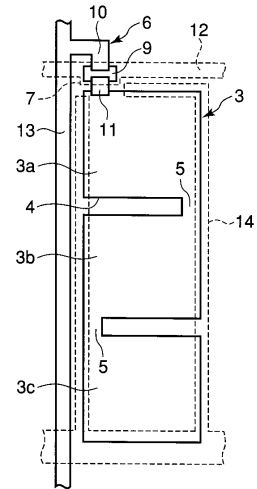
【図 7】

図 7



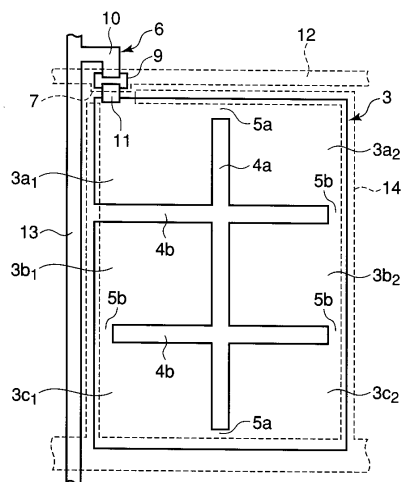
【図 8】

図 8



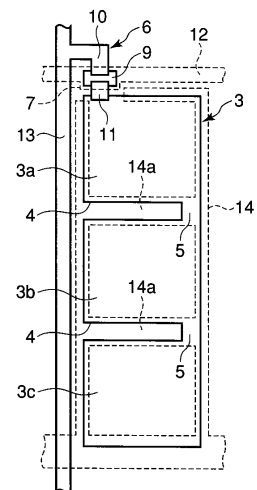
【図 9】

図 9



【図 10】

図 10



フロントページの続き

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 水迫 亮太

東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子技術センター内

審査官 吉田 英一

(56)参考文献 特開2004-004460(JP,A)

特開2003-029283(JP,A)

国際公開第2003/075077(WO,A1)

特開2002-014331(JP,A)

特開2004-302195(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

专利名称(译)	液晶显示元件		
公开(公告)号	JP4792746B2	公开(公告)日	2011-10-12
申请号	JP2004377374	申请日	2004-12-27
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	水迫亮太		
发明人	水迫 亮太		
IPC分类号	G02F1/1343		
FI分类号	G02F1/1343 G02F1/1337 G02F1/1368		
F-TERM分类号	2H090/HA14 2H090/KA04 2H090/LA01 2H090/LA04 2H090/MA01 2H092/GA13 2H092/JA24 2H092/JA46 2H092/JB05 2H092/JB64 2H092/JB69 2H092/NA04 2H092/PA02 2H092/QA06 2H192/AA24 2H192/BA25 2H192/BC13 2H192/CB05 2H192/DA15 2H192/EA22 2H192/EA43 2H192/JA13 2H290/AA33 2H290/BB83 2H290/CA46		
代理人(译)	河野 哲 中村诚		
审查员(译)	吉田荣一		
其他公开文献	JP2006184507A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种垂直排列的有源矩阵液晶显示装置，通过施加电压，通过在每个像素中稳定地倾斜对准液晶分子，可以显示没有粗糙外观的良好图像的图像。ΣSOLUTION：多个像素电极3设置有狭缝4，狭缝4将每个像素电极3分成多个电极3a，3b，3c，在相邻边缘的一部分中彼此部分连接，使得每个像素中的液晶分子通过施加电压，在对应于多个电极3a，3b，3c的各个区域中倾斜对准。电极3a，3b，3c在平行于狭缝4的方向上的宽度W₁，以及电极3a，3b之间的连接部分5的宽度W₂在狭缝4上彼此相邻的3b和3c被控制为满足 $W_{SB} / W_1 \leq 0.13$ 。Ž

