

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3949897号  
(P3949897)

(45) 発行日 平成19年7月25日(2007.7.25)

(24) 登録日 平成19年4月27日(2007.4.27)

(51) Int.Cl.

F I

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

G O 2 F 1/1333 (2006.01)

G O 2 F 1/1333 5 O 5

G O 2 F 1/1343 (2006.01)

G O 2 F 1/1343

請求項の数 5 (全 13 頁)

(21) 出願番号 特願2001-19809 (P2001-19809)  
 (22) 出願日 平成13年1月29日(2001.1.29)  
 (65) 公開番号 特開2002-221736 (P2002-221736A)  
 (43) 公開日 平成14年8月9日(2002.8.9)  
 審査請求日 平成15年8月12日(2003.8.12)

前置審査

(73) 特許権者 000005108  
 株式会社日立製作所  
 東京都千代田区丸の内一丁目6番6号  
 (74) 代理人 100083552  
 弁理士 秋田 収喜  
 (72) 発明者 倉橋 永年  
 千葉県茂原市早野3300番地 株式会社  
 日立製作所 ディスプレイグループ内  
 (72) 発明者 仲吉 良彰  
 千葉県茂原市早野3300番地 株式会社  
 日立製作所 ディスプレイグループ内  
 (72) 発明者 石井 正宏  
 千葉県茂原市早野3300番地 株式会社  
 日立製作所 ディスプレイグループ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

液晶を介して対向配置される基板のうち一方の基板の該液晶側の画素領域に、ゲート信号線からの走査信号の供給により駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とが備えられ、

前記対向電極は積層絶縁膜を介して前記画素電極よりも前記液晶側に形成され、

前記積層絶縁膜は、前記薄膜トランジスタのゲート絶縁膜を一部とする絶縁膜、無機材料層と有機材料層の順次積層体からなる保護膜からなり、

前記ドレイン信号線は前記ゲート絶縁膜と前記保護膜の無機材料層との間に形成され、

前記有機材料層は、前記無機材料層よりも厚く形成され、

前記対向電極は一方向に延在し、該一方向に交差する方向に並設される複数の帯状電極からなるとともに、前記画素電極は画素領域の大部分の領域に形成される透光性の平面状電極からなり、

前記対向電極の一部は、前記ドレイン信号線に重畳され、かつ該ドレイン信号線と中心軸がほぼ一致づけられて該ドレイン信号線よりも幅広であることを特徴とする液晶表示装置。

【請求項2】

前記画素電極と層を同じにして対向電圧信号線が形成され、この対向電圧信号線は前記積層絶縁膜に形成されたスルホールを通して前記対向電極に接続されていることを特徴と

10

20

する請求項 1 に記載の液晶表示装置。

【請求項 3】

前記画素電極は、この上層に形成される前記積層絶縁膜に形成されたスルホールと前記薄膜トランジスタのソース電極の上層に形成される前記保護膜に形成されたスルホールとを通して該ソース電極に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

液晶を介して対向配置される基板のうち一方の基板の該液晶側の画素領域に、ゲート信号線からの走査信号の供給により駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号線が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とが備えられ、

10

前記画素電極は、前記薄膜トランジスタを被って形成される無機材料層からなる第 1 保護膜上に画素領域の大部分に及んで平面状に形成されているとともに、該第 1 保護膜に形成されたコンタクトホールを通して該薄膜トランジスタのソース電極に接続された透光性の導電材からなり、

前記ドレイン信号線は前記第 1 保護膜と前記基板の間に形成され、

前記対向電極は、前記第 1 保護膜と前記液晶との間に前記画素電極をも被って形成された有機材料層からなる第 2 保護膜の前記液晶側に形成されているとともに、一方向に延在され該方向に交差する方向に並設された複数の電極群とからなり、前記対向電極の一部は前記ドレイン信号線に重畳され、かつ該ドレイン信号線と中心軸がほぼ一致づけられて該ドレイン信号線よりも幅広であり、

20

前記第 2 保護膜は、前記第 1 保護膜よりも厚く形成されることを特徴とする液晶表示装置。

【請求項 5】

前記対向電極は、透光性の導電材からなることを特徴とする請求項 4 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置に係り、いわゆる横電界方式と称される液晶表示装置に関する。

30

【0002】

【従来の技術】

横電界方式と称される液晶表示装置は、液晶を介して対向配置される基板のうち一方の基板の液晶側の各画素領域に画素電極と対向電極とが形成され、これら各電極の間に発生する電界のうち基板にほぼ平行な方向の成分によって、液晶の光透過率を制御するようになっている。

そして、このような液晶表示装置のうち、画素電極と対向電極とを絶縁膜を介して異なる層に形成し、一方の電極を画素領域のほぼ全域に形成された透明電極として形成するとともに、他方の電極を該画素領域のほぼ全域にわたって一方向に延在し該方向に並設する方向に並設された複数のストライプ状の透明電極として形成したものが知られるに到っている。

40

このような技術としては、たとえば、K.Tarumi, M.Bremer, and B.Schuler, IEICE TRANS. ELECTRON., VOL. E79-C NO.8, pp. 1035-1039, AUGUST 1996 に詳述されている。

なお、このような液晶表示装置にはいわゆるアクティブ・マトリクス方式が適用され、たとえば x 方向に延在され y 方向に並設されるゲート信号線と y 方向に延在され x 方向に並設されるゲート信号線とで囲まれる各画素領域に、一方のゲート信号線からの走査信号の供給によって駆動されるスイッチング素子が備えられ、このスイッチング素子を介して一方のドレイン信号線からの映像信号が前記画素電極に供給されるようになっている。

【0003】

【発明が解決しようとする課題】

50

しかしながら、このように構成された液晶表示装置は、画素電極と対向電極との間に生じる電界のうち、基板にほぼ垂直方向に生じる電界による残像が生じ易いことが指摘されているとともに、さらなる開口率の向上も要望されていた。

本発明は、このような事情に基づくもので、その目的は、残像の生じ難い液晶表示装置を提供することにある。

また、他の目的は開口率を向上させた液晶表示装置を提供することにある。

【 0 0 0 4 】

【課題を解決するための手段】

本発明において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【 0 0 0 5 】

すなわち、本発明による液晶表示装置は、たとえば、液晶を介して対向配置される基板のうち一方の基板の該液晶側の画素領域に、ゲート信号線からの走査信号の供給により駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とが備えられ、前記対向電極は積層絶縁膜を介して画素電極の上層に形成され、前記積層絶縁膜は、前記薄膜トランジスタのゲート絶縁膜を一部とする絶縁膜、無機材料層と有機材料層の順次積層体からなる保護膜からなり、前記対向電極は一方向に延在し該一方向に交差する方向に並設される複数の帯状電極からなるとともに、前記画素電極は画素領域の大部分の領域に形成される透光性の平面状電極からなることを特徴とするものである。

【 0 0 0 6 】

このように構成した液晶表示装置は、画素電極と対向電極との間に介在される絶縁膜は無機材料層と有機材料層の順次積層体から構成され、その誘電率を小さくすることができ、また厚膜化が容易であることから、基板にほぼ垂直方向に生じる電界による残像が生じ難なる。

【 0 0 0 7 】

また、本発明による液晶表示装置は、上記の構成において、複数の各対向電極はドレイン信号線とほぼ平行に形成されているとともに、該ドレイン信号線に重畳され、かつ該ドレイン信号線と中心軸がほぼ一致づけられて該ドレイン信号線よりも幅広の対向電極を備えることを特徴とするものである。

【 0 0 0 8 】

このように構成した液晶表示装置は、ドレイン信号線の形成領域においてもそれに重畳させて対向電極が形成されていることから、開口率を向上させることができるようになる。

【 0 0 0 9 】

【発明の実施の形態】

以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

【 0 0 1 0 】

実施例 1 .

《等価回路》

図 2 は本発明による液晶表示装置の等価回路を示す図である。同図は等価回路であるが、実際の幾何学配置に対応した図となっている。

同図において、透明基板 S U B 1 があり、この透明基板 S U B 1 は液晶を介して他の透明基板 S U B 2 と対向して配置されている。

【 0 0 1 1 】

前記透明基板 S U B 1 の液晶側の面には、図中 x 方向に延在し y 方向に並設されるゲート信号線 G L と、このゲート信号線 G L と絶縁されて y 方向に延在し x 方向に並設されるドレイン信号線 D L とが形成され、これら各信号線で囲まれる矩形状の領域が画素領域となり、これら各画素領域の集合によって表示部 A R を構成するようになっている。

【 0 0 1 2 】

また、各ゲート信号線 G L の間には該ゲート信号線 G L と平行に配置された対向電圧信号

10

20

30

40

50

線 C L が形成されている。これら各対向電圧信号線 C L は後述する映像信号に対して基準となる信号（電圧）が供給されるようになっており、各画素領域において後述する対向電極 C T と接続されるようになっている。

【 0 0 1 3 】

各画素領域には、一方のゲート信号線 G L からの走査信号（電圧）の供給によって駆動される薄膜トランジスタ T F T と、この薄膜トランジスタ T F T を介して一方のドレイン信号線 D L からの映像信号（電圧）が供給される画素電極 P I X が形成されている。

【 0 0 1 4 】

また、画素電極 P I X と対向電圧信号線 C L との間には容量素子 C s t g が形成され、この容量素子 C s t g によって、前記薄膜トランジスタ T F T がオフした際に、画素電極 P I X に供給された映像信号を長く蓄積させるようになっている。

10

【 0 0 1 5 】

各画素領域における画素電極 P I X は、この画素電極 P I X と隣接する対向電極 C T との間に透明基板 S U B 1 に対してほぼ平行な成分を有する電界を発生せしめるようになっており、これにより対応する画素領域の液晶の光透過率を制御するようになっている。

【 0 0 1 6 】

各ゲート信号線 G L の一端は透明基板の一边側（図中左側）に延在され、その延在部は該透明基板 S U B 1 に搭載される垂直走査回路からなる半導体集積回路 G D R C のバンプと接続される端子部 G T M が形成され、また、各ドレイン信号線 D L の一端も透明基板 S U B 1 の一边側（図中上側）に延在され、その延在部は該透明基板 S U B 1 に搭載される映像信号駆動回路からなる半導体集積回路 D D R C のバンプと接続される端子部 D T M が形成されている。

20

【 0 0 1 7 】

半導体集積回路 G D R C 、 D D R C はそれぞれ、それ自体が透明基板 S U B 1 上に完全に搭載されたもので、いわゆる C O G （チップオンガラス）方式と称されている。

【 0 0 1 8 】

半導体集積回路 G D R C 、 D D R C の入力側の各バンプも透明基板 S U B 1 に形成された端子部 G T M 2 、 D T M 2 にそれぞれ接続されるようになっており、これら各端子部 G T M 2 、 D T M 2 は各配線層を介して透明基板 S U B 1 の周辺のうち最も端面に近い部分にそれぞれ配置された端子部 G T M 3 、 D T M 3 に接続されるようになっている。

30

また、各対向電圧信号線 C L の一端（右端）は、それぞれ共通に接続されて透明基板 S U B 1 の端面にまで延在されて端子部 C T M に接続されている。

【 0 0 1 9 】

前記透明基板 S U B 2 は、前記半導体集積回路が搭載される領域を回避するようにして透明基板 S U B 1 と対向配置され、該透明基板 S U B 1 よりも小さな面積となっている。

【 0 0 2 0 】

そして、透明基板 S U B 1 に対する透明基板 S U B 2 の固定は、該透明基板 S U B 2 の周辺に形成されたシール材 S L によってなされ、このシール材 S L は透明基板 S U B 1 、 S U B 2 の間の液晶を封止する機能も兼ねている。

【 0 0 2 1 】

40

なお、上述した説明では、C O G 方式を用いた液晶表示装置について説明したものであるが、本発明は T C P 方式のものであっても適用できる。ここで、T C P 方式とは、半導体集積回路がテープキャリア方式によって形成されたもので、その出力端子が透明基板 S U B 1 に形成された端子部に接続され、入力端子が該透明基板 S U B 1 に近接して配置されるプリント基板上の端子部に接続されるようになっている。

【 0 0 2 2 】

《画素の構成》

図 1 は上述した液晶表示装置の画素の一実施例を示す平面図である。また、同図の I I I - I I I 線における断面図を図 3 に、I V - I V 線における断面図を図 4 に、V - V 線における断面図を図 5 に示している。

50

## 【 0 0 2 3 】

なお、この実施例の液晶表示装置は、その画素電極 P X と対向電極 C T との間に透明基板 S U B 1 とほぼ平行な成分をもつ電界が発生していない場合には黒表示がなされるノーマリブラックモードの構成となっており、このノーマリブラックモードは液晶の特性（この実施例ではたとえば p 型）、画素電極 P X と対向電極 C T との間の電界の方向、配向膜 O R I のラビング方向、偏光板 P O L の偏光透過軸方向によって設定できるようになっている。

## 【 0 0 2 4 】

まず、透明基板 S U B 1 の表面であって画素領域の下側には図中 x 方向に延在するゲート信号線 G L が形成されている。このゲート信号線 G L はたとえば C r あるいはその合金からなっている。

10

## 【 0 0 2 5 】

このゲート信号線 G L は、該画素領域の上側に位置づけられる画素領域の対応するゲート信号線（図示せず）、後述するドレイン信号線 D L、該画素領域の右側に位置づけられる画素領域の対応するドレイン信号線（図示せず）とともに、該画素領域を囲むようにして形成されている。

## 【 0 0 2 6 】

また、前記ゲート信号線 G L に隣接して該ゲート信号線 G L と平行に走行する対向電圧信号線 C L が形成されている。この対向電圧信号線 C L はたとえばゲート信号線 G L の形成の際に同時に形成され、たとえば C r あるいはその合金からなっている。

20

## 【 0 0 2 7 】

また、透明基板 S U B 1 の上面には、前記ゲート信号線 G L と対向電圧信号線 C L との形成領域を回避してたとえば I T O（Indium-Tin-Oxide）膜あるいは I Z O（Indium-Zinc-Oxide）膜等からなる透光性の画素電極 P X が形成されている。

この画素電極 P X は画素領域の大部分に形成された平面状の電極として形成されている。

## 【 0 0 2 8 】

このようにゲート信号線 G L、対向電圧信号線 C L、画素電極 P X が形成された透明基板 S U B 1 の表面にはこれらゲート信号線 G L 等をも被ってたとえば S i N 等からなる絶縁膜 G I が形成されている（図 3、図 4、図 5 参照）。

## 【 0 0 2 9 】

この絶縁膜 G I は、前記ゲート信号線 G L、対向電圧信号線 C L に対しては後述のドレイン信号線 D L との層間絶縁膜としての機能を、後述の薄膜トランジスタ T F T に対してはそのゲート絶縁膜としての機能を、後述の容量素子 C s t g に対してはその誘電体膜としての機能を有するようになっている。

30

## 【 0 0 3 0 】

そして、前記絶縁膜 G I の上面であってゲート信号線 G L と重畳する部分にたとえばアモルファス S i（a - S i）からなる半導体層 A S が形成されている。この半導体層 A S は薄膜トランジスタ T F T の半導体層となり、この上面にドレイン電極 S D 1 およびソース電極 S D 2 を形成することによって、ゲート信号線 G L の一部をゲート電極とする逆スタガ構造の M I S 型トランジスタが形成されるようになっている。

40

## 【 0 0 3 1 】

なお、この半導体層 A S は薄膜トランジスタ T F T の形成領域ばかりでなく、後述のドレイン信号線 D L の形成領域にも形成されている。該ドレイン信号線 D L のゲート信号線 G L および対向電圧信号線 C L に対する層間絶縁膜としての機能を前記絶縁膜 G I とともにもたせるためである。

## 【 0 0 3 2 】

薄膜トランジスタ T F T のドレイン電極 S D 1 はドレイン信号線 D L と同時に形成されるようになっており、この際に、該ドレイン電極 S D 1 と薄膜トランジスタ T F T のチャネル長に相当する分だけの間隔を有してソース電極 S D 2 が形成されるようになっている。

## 【 0 0 3 3 】

50

すなわち、前記絶縁膜 G I 上にて図中 y 方向に延在するドレイン信号線 D L が形成され、この際に、その一部が前記半導体層 A S の上面まで延在させることによってドレイン電極 S D 1 が形成されている。これらドレイン信号線 D L およびドレイン電極 S D 1 はたとえば C r あるいはその合金によって形成されている。

【 0 0 3 4 】

また、この際に形成されるソース電極 S D 2 は半導体層 A S の形成領域をはみ出して延在され、この延在部は前記画素電極 P X との接続を図るコンタクト部となっている。

また、ソース電極 S D 2 は対向電圧信号線 C L との間の容量素子 C s t g としての機能を有するようになっている。

【 0 0 3 5 】

このように薄膜トランジスタ T F T、ドレイン信号線 D L、画素電極 P X が形成された透明基板 S U B 1 の表面には該薄膜トランジスタ T F T 等をも被ってたとえば S i N 等からなる無機膜 P S V 1 および樹脂膜等からなる有機膜 P S V 2 の順次積層体からなる保護膜 P S V が形成されている（図 3、図 4、図 5 参照）。この保護膜 P S V は主として薄膜トランジスタ T F T の液晶 L C との直接の接触を回避させるために形成されている。

【 0 0 3 6 】

保護膜 P S V の一部として樹脂膜等からなる有機膜 P S V 2 を用いているのは、該有機膜 P S V 2 の誘電率が小さいことから、該保護膜 P S V の下層に位置づけられる信号線と該保護膜 P S V の上層に位置づけられる電極との間に生じる容量を小さくさせるためである。

【 0 0 3 7 】

これにより、前記画素電極 P X と後述の対向電極 C T との間に発生する電界のうち透明基板 S U B 1 とほぼ垂直方向の電界は、誘電率の小さな前記保護膜によって残像を発生し難くなる。

【 0 0 3 8 】

有機膜 P S V 2 は、該無機膜 P S V 1 と比較して厚膜化が容易であり、無機膜 P S V 1 と比較して平坦な表面を得ることが容易である。そのため、透明基板 S U B 1 上の配線等の端部の段差が原因で生じる配向膜の塗布不良や、ラビング時の陰による初期配向不良、液晶のスイッチング異常（ドメイン）を防止する効果がある。

【 0 0 3 9 】

そして、この保護膜 P S V の上面には図中 y 方向に延在し x 方向に並設される複数の帯状の対向電極 C T が形成されている。この対向電極 C T はたとえば I T O (Indium-Tin-Oxide) 膜あるいは I Z O (Indium-Zinc-Oxide) 膜等のような透明の導電膜から形成されている。

【 0 0 4 0 】

これら各対向電極 C T は、前記対向電圧信号線 C L と重畳する領域にて互いに接続されるパターンとすることにより電氣的に接続された構成となっており、ここの部分にて前記保護膜 P S V (有機膜 P S V 2、無機膜 P S V 1) に形成されたコンタクトホール C H 1 を介して前記対向電圧信号線 C L に接続されている。

【 0 0 4 1 】

また、このコンタクトホール C H 1 の形成の際に、画素電極 P X の一部を露出させるコンタクトホール C H 2 および薄膜トランジスタ T F T のソース電極 S D 2 の延在部の一部を露出させるコンタクトホール C H 3 も形成され、前記対向電極 C T を構成する材料によって、画素電極 P X と薄膜トランジスタ T F T のソース電極 S D 2 とが接続されている。

【 0 0 4 2 】

さらに、前記ドレイン信号線 D L の形成領域上において該ドレイン信号線 D L の中心軸をほぼ同じにし、かつ該ドレイン信号線 D L よりも幅広の対向電極 C T が形成されている。換言すれば、この対向電極 C T を透明基板 S U B 1 を垂直方向から観た場合に前記ドレイン信号線 D L が露出することなく完全に被った状態で形成されている。

【 0 0 4 3 】

10

20

30

40

50

この対向電極ＣＴは、たとえばＩＴＯ膜等からなる透明の導電層で形成されているにも拘らず、ドレイン信号線ＤＬの近傍において液晶を駆動させる電界による光漏れを遮光する遮光膜として機能するようになっている。

【００４４】

すなわち、上述したように、この液晶表示装置は画素電極ＰＸと対向電極ＣＴとの間に透明基板ＳＵＢ１とほぼ平行な成分をもつ電界が発生していない際には黒表示がなされるノーマリブラックモードの構成となっている。このことは対向電極ＣＴの上方において、透明基板ＳＵＢ１とほぼ垂直方向に電界が多く発生しており、該透明基板ＳＵＢ１とほぼ平行な成分をもつ電界が発生していないことから黒表示されることになり、前記対向電極ＣＴは遮光膜の代わりとすることができる。

10

【００４５】

また、ドレイン信号線ＤＬ上の対向電極ＣＴは、該ドレイン信号線ＤＬから生じる電界を終端させることができ、該ドレイン信号線ＤＬと隣接する画素電極ＰＸ側に終端するのを抑制できるようになっている。

【００４６】

この場合、保護膜ＰＳＶは積層体として構成し、その上層に誘電率の低い樹脂層からなる保護膜ＰＳＶ２を用いていることもドレイン信号線ＤＬからの電界を容易に該対向電極ＣＴ側に終端させやすくしている。

【００４７】

このことは、画素電極ＰＸは薄膜トランジスタＴＦＴを介した映像信号に基づく電界のみを対向電極ＣＴとの間に発生せしめることができ、ドレイン信号線ＤＬからのノイズとなる電界が侵入しないことから表示の不良を回避できる構成となっている。

20

【００４８】

さらに、対向電極ＣＴはドレイン信号線ＤＬの形成領域にまで及んで形成された構成となっているため、たとえば設定された本数の対向電極ＣＴの離間距離が大きくなり、これにより開口率の向上が図れるようになる。

【００４９】

このように対向電極ＣＴが形成された透明基板ＳＵＢ１の表面には該対向電極ＣＴをも被って配向膜ＯＲＩ１が形成されている。この配向膜ＯＲＩ１は液晶ＬＣと直接に接触して該液晶ＬＣの分子の初期配向方向を規制する膜で、この実施例では、そのラビング方向は図中ｙ方向に対して＋方向あるいは－方向となっている。ここで、前記は０°より大きく４５°より小さく、望ましくは５°から３０°の範囲に設定されている。

30

【００５０】

なお、透明基板ＳＵＢ１の液晶側と反対側の面には偏光板ＰＯＬ１が形成され、その偏光軸方向は前記配向膜ＯＲＩ１のラビング方向と同一あるいはそれと直交する方向となっている。

【００５１】

また、このように構成された透明基板ＳＵＢ１と液晶ＬＣを介して対向配置される透明基板ＳＵＢ２の液晶側の面には、各画素領域を画するようにしてブラックマトリクスＢＭが形成されている。

40

このブラックマトリクスＢＭは表示のコントラストを向上させるため、そして、薄膜トランジスタＴＦＴへの外来光の照射を回避するために形成されている。

【００５２】

このようにブラックマトリクスＢＭが形成された透明基板ＳＵＢ２の表面には、ｙ方向に並設される各画素領域に共通な色のカラーフィルタＦＩＬが形成され、ｘ方向にたとえば赤（Ｒ）、緑（Ｇ）、青（Ｂ）の順に配置されている。

【００５３】

そして、これらブラックマトリクスＢＭおよびカラーフィルタＦＩＬをも被ったたとえば樹脂膜からなる平坦化膜ＯＣが形成され、この平坦化膜ＯＣの表面には配向膜ＯＲＩ２が形成されている。この配向膜ＯＲＩ２のラビング方向は透明基板ＳＵＢ１側の配向膜のそ

50

れと同じになっている。

【0054】

なお、透明基板SUB1の液晶側と反対側の面には偏光板POL2が形成され、その偏光軸方向は前記透明基板SUB1側に形成した偏光板POL1の偏光軸方向と直交する方向となっている。

【0055】

本実施例に示した有機膜PSV2の他の機能として、保護膜自体の信頼性を向上する効果もある。従来の無機膜PSV1単体で保護膜を構成した場合、配線端部のカバレッジ不良によって生じた微細な欠陥から、配線材料の一部が液晶内部に流出し、液晶の電気・光学特性に影響を与える場合があった。良好なカバレッジが得られ、厚膜が得られる有機膜PSV2を導入することで上記の不良を防止できる。

10

【0056】

上述した実施例では、ノーマリブラックモードの構成の液晶表示装置について説明したものである。しかし、ノーマリホワイトモードの構成についても適用できることはいうまでもない。

【0057】

実施例2．

図6は本発明による液晶表示装置の画素構成の他の実施例を示す平面図であり、図1に対応した図面となっている。また、同図のVII-VII線における断面図を図7に、VIII-VIII線における断面図を図8に示している。

20

実施例1の場合と異なる構成は、画素電極PXは絶縁膜GIの上層に、また保護膜PSVの下層に形成されていることにある。

このため、この画素電極PXは薄膜トランジスタTFTのソース電極SD2と同層に形成され、これらの接続にあってコンタクトホールを必要としなくなる。

すなわち、該ソース電極SD2の延在部を設け、この延在部に画素電極PXが重ねられるようにして形成することにより、それらの接続がなされる。

保護膜PSVは、実施例1と同様に、無機材料層からなる保護膜PSV1および有機材料層からなる保護膜PSV2の順次積層体から構成されているため、その誘電率を小さくでき、信号線と該保護膜PSV上に形成される対向電極CTとの容量結合を小さくすることができる。

30

【0058】

実施例3．

図9は本発明による液晶表示装置の画素構成の他の実施例を示す平面図であり、図6に対応した図面となっている。また、同図のX-X線における断面図を図10に、XI-XI線における断面図を図11に示している。

実施例1、2の場合と異なる構成は、画素電極PXは無機材料層からなる保護膜PSV1の上層、有機材料層からなる保護膜PSV2の下層に形成されていることにある。

該画素電極PXは、無機材料層からなる保護膜PSV1を介して薄膜トランジスタTFTのソース電極SD2と異なる層に形成されることから、該保護膜PSV1に形成されたコンタクトホールCH4を介して該ソース電極SD2とが接続されるようになっている。

40

これにより、画素電極PXと対向電極CTとの間には、有機材料層からなる保護膜PSV2のみが介在される構成となる。

また、この保護膜PSV2は有機材料を塗布することによって形成できることから、その膜厚を容易に大きくでき、たとえば無機材料層の層厚よりも大きく構成することにより、信号線と対向電極CTの容量結合を極力小さくすることができるようになる。

【0059】

【発明の効果】

以上説明したことから、本発明による液晶表示装置によれば、残像の発生を抑止することができる。また、開口率の向上を図ることができる。

【図面の簡単な説明】

50



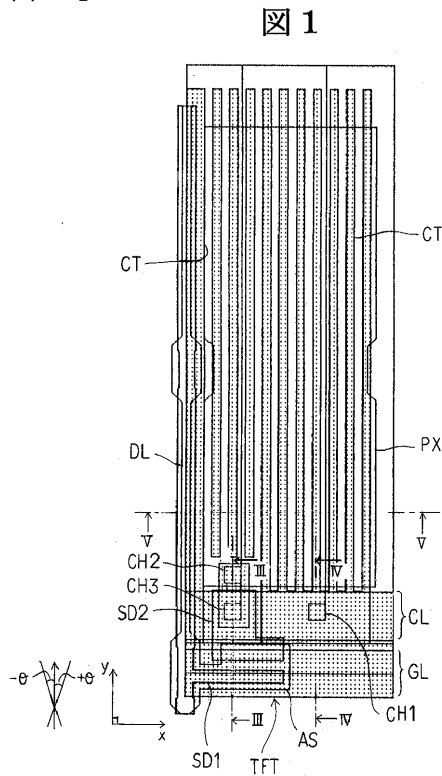
- 【図 1】本発明による液晶表示装置の画素構成の一実施例を示す平面図である。  
 【図 2】本発明による液晶表示装置の一実施例を示す等価回路図である。  
 【図 3】図 1 の III - III 線における断面図である。  
 【図 4】図 1 の IV - IV 線における断面図である。  
 【図 5】図 1 の V - V 線における断面図である。  
 【図 6】本発明による液晶表示装置の画素構成の他の実施例を示す平面図である。  
 【図 7】図 6 の VII - VII 線における断面図である。  
 【図 8】図 6 の VIII - VIII 線における断面図である。  
 【図 9】本発明による液晶表示装置の画素構成の他の実施例を示す平面図である。  
 【図 10】図 9 の X - X 線における断面図である。  
 【図 11】図 9 の XI - XI 線における断面図である。

10

## 【符号の説明】

SUB1、SUB2...透明基板、GL...ゲート信号線、CL...対向電圧信号線、GI...絶縁膜、AS...半導体層、SD1...ドレイン電極、SD2...ソース電極、TFT...薄膜トランジスタ、PSV1...無機材料層からなる保護膜、PSV2...有機材料層からなる保護膜、CT...対向電極。

【図 1】



【図 2】

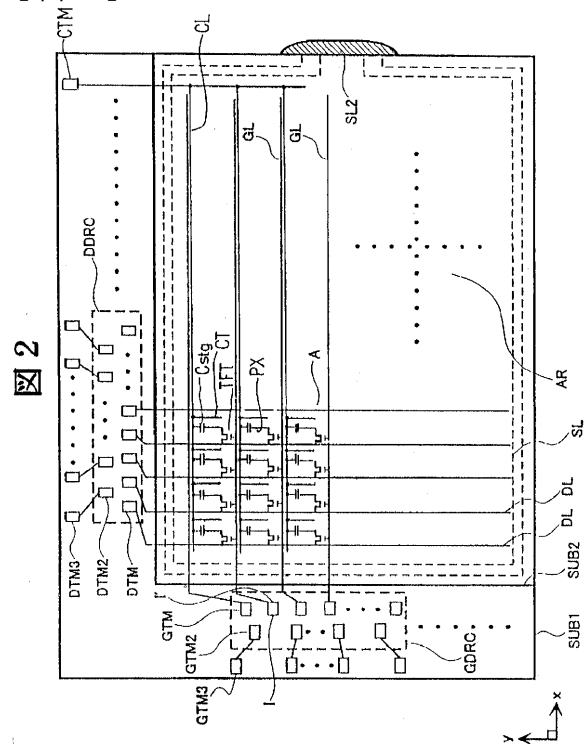
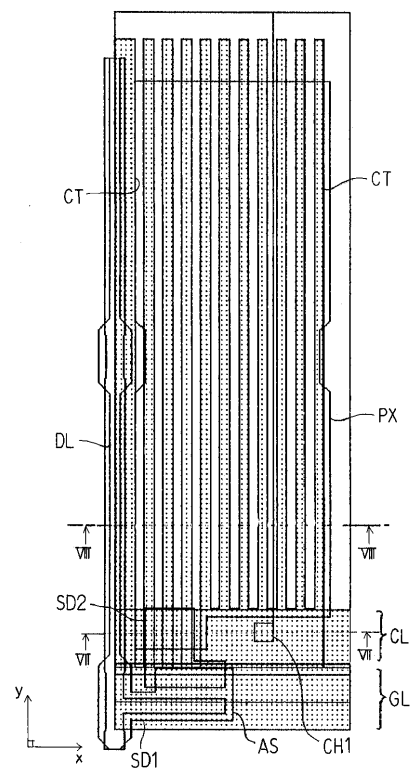
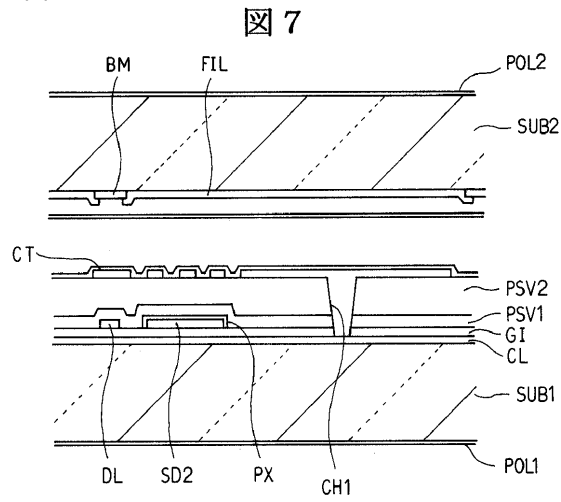


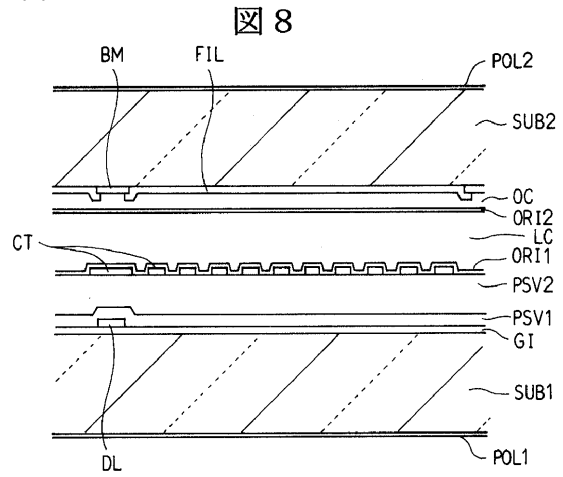
図 3



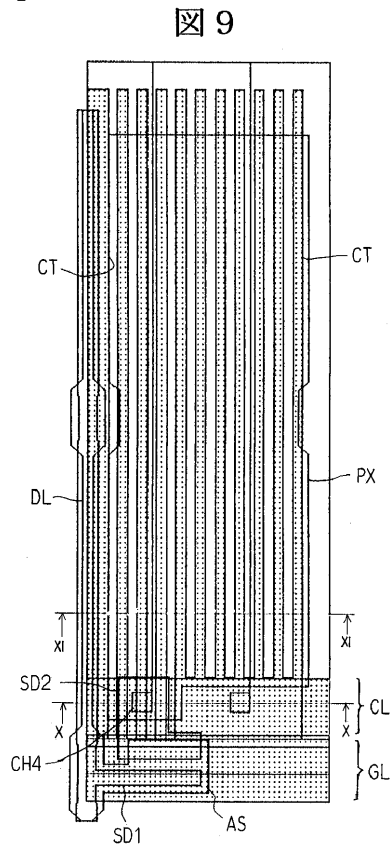
【図 7】



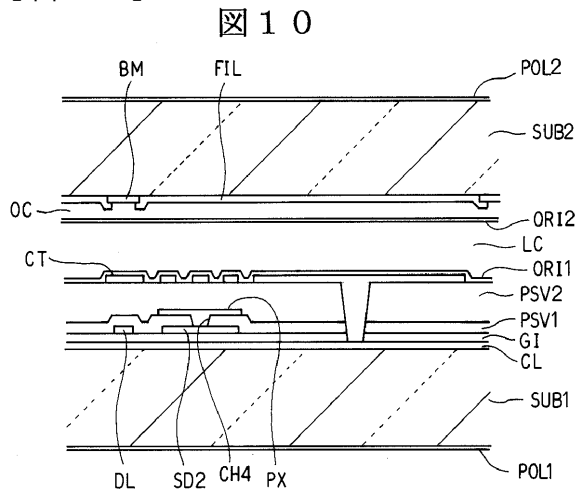
【図 8】



【図 9】

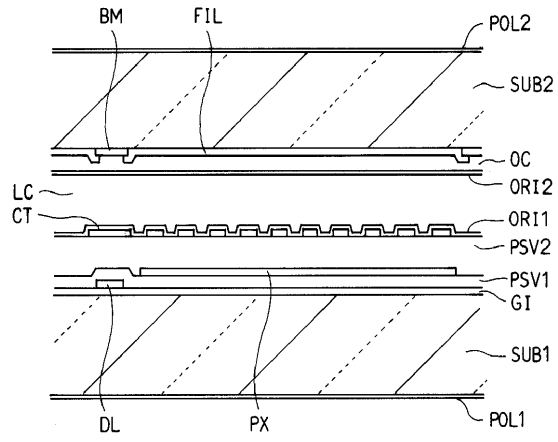


【図 10】



【図 11】

図 11



---

フロントページの続き

審査官 横林 秀治郎

- (56)参考文献 特開平11-352504(JP,A)  
特開2000-347220(JP,A)  
特開平11-316383(JP,A)  
特開2000-089240(JP,A)  
国際公開第98/047044(WO,A1)  
特開2001-059976(JP,A)  
特開2001-056474(JP,A)  
特開2001-083540(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F1/1333、1/1337

G02F1/1343 - 1/1345、1/135 - 1/1368

|                |  |         |            |
|----------------|--|---------|------------|
| 专利名称(译)        | 液晶表示装置   |         |            |
| 公开(公告)号        | <a href="#">JP3949897B2</a>  | 公开(公告)日 | 2007-07-25 |
| 申请号            | JP2001019809   | 申请日     | 2001-01-29 |
| [标]申请(专利权)人(译) | 株式会社日立制作所  |         |            |
| 申请(专利权)人(译)    | 株式会社日立制作所  |         |            |
| 当前申请(专利权)人(译)  | 株式会社日立制作所  |         |            |
| [标]发明人         | 倉橋永年<br>仲吉良彰<br>石井正宏   |         |            |
| 发明人            | 倉橋 永年<br>仲吉 良彰<br>石井 正宏  |         |            |
| IPC分类号         | G02F1/1368 G02F1/1333 G02F1/1343   |         |            |
| CPC分类号         | G02F1/134363 G02F2201/121  |         |            |
| FI分类号          | G02F1/1368 G02F1/1333.505 G02F1/1343   |         |            |
| F-TERM分类号      | 2H090/HA02 2H090/HA06 2H090/HD01 2H090/KA04 2H090/LA01 2H092/GA14 2H092/GA17 2H092/JA26 2H092/JB52 2H092/JB56 2H092/NA07 2H092/NA25 2H190/HA02 2H190/HA06 2H190/HD00 2H190/KA04 2H190/LA01 2H192/AA24 2H192/BB12 2H192/BB64 2H192/BB73 2H192/BC32 2H192/BC44 2H192/CB05 2H192/CB46 2H192/CC04 2H192/CC57 2H192/DA32 2H192/DA74 2H192/EA04 2H192/EA22 2H192/EA43 2H192/EA67 2H192/FB22 2H192/JA33 |         |            |
| 其他公开文献         | JP2002221736A  |         |            |
| 外部链接           | <a href="#">Espacenet</a>  |         |            |

## 摘要(译)

要解决的问题：抑制后期图像。解决方案：通过液晶相对设置的一个板的液晶侧的像素区域设置有通过从栅极信号线提供扫描信号而驱动的薄膜晶体管，提供有来自a的图像信号的像素电极。漏极信号线通过薄膜晶体管和相对电极，用于在相对电极和像素电极之间产生电场。相对电极通过堆叠的绝缘膜形成在像素电极的上层上。堆叠的绝缘膜设置有保护膜，该保护膜包括绝缘膜和保护膜，保护膜是无机材料层和有机材料层的顺序堆叠的元件。栅极绝缘膜是绝缘层的一部分。相对电极包括沿一个方向延伸并在另一个方向上交叉的多个条形电极。像素电极包括形成在像素区域的主要部分中的透明平面电极。

【 図 2 】

