

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3892841号
(P3892841)

(45) 発行日 平成19年3月14日(2007.3.14)

(24) 登録日 平成18年12月15日(2006.12.15)

(51) Int.CI.

F 1

GO2F	1/1339	(2006.01)
GO9F	9/30	(2006.01)
GO9F	9/35	(2006.01)

GO2F	1/1339	500
GO9F	9/30	320
GO9F	9/35	

請求項の数 7 (全 11 頁)

(21) 出願番号

特願2003-365378 (P2003-365378)

(22) 出願日

平成15年10月27日 (2003.10.27)

(65) 公開番号

特開2005-128357 (P2005-128357A)

(43) 公開日

平成17年5月19日 (2005.5.19)

審査請求日

平成16年9月21日 (2004.9.21)

(73) 特許権者 502356528

株式会社 日立ディスプレイズ
千葉県茂原市早野3300番地

(74) 代理人 100083552

弁理士 秋田 収喜

(72) 発明者 芦沢 啓一郎

千葉県茂原市早野3300番地 株式会社
日立ディスプレイズ内

(72) 発明者 中谷 光雄

千葉県茂原市早野3300番地 株式会社
日立ディスプレイズ内

(72) 発明者 三輪 広明

千葉県茂原市早野3300番地 株式会社
日立ディスプレイズ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

液晶を介して対向配置される一対の基板のうち一方の基板であって、その各画素に薄膜トランジスタを少なくとも備え、

複数の隣接する画素に対して少なくとも1つの画素の割合で、該画素の一部に前記薄膜トランジスタの半導体層と平面的に離間した他の半導体層が形成され、

他方の基板に形成された支柱状スペーサを有し、該支柱状スペーサは、前記他の半導体層に対向して配置されたものと離間して配置されたものを有することを特徴とする液晶表示装置。

【請求項 2】

前記他の半導体層は、各画素の薄膜トランジスタを駆動させるゲート信号線の上方に形成されていることを特徴とする請求項1に記載の液晶表示装置。

【請求項 3】

各支柱状スペーサはそれぞれ高さがほぼ等しいことを特徴とする請求項1に記載の液晶表示装置。

【請求項 4】

前記他の半導体層は薄膜トランジスタの半導体層と同一の工程で形成されることを特徴とする請求項1に記載の液晶表示装置。

【請求項 5】

前記他の半導体層は薄膜トランジスタの半導体層と同一の層であることを特徴とする請

求項1に記載の液晶表示装置。

【請求項 6】

該支柱状スペーサのうち、前記半導体層に対向して配置されたスペーサの径より、前記半導体層から離間して配置されたスペーサの径の方が大きいことを特徴とする請求項1に記載の液晶表示装置。

【請求項 7】

前記他方の基板の、前記他の半導体層が形成された部分と形成されていない部分の高さの差が $0.06\text{ }\mu\text{m}$ 以上 $0.18\text{ }\mu\text{m}$ 以下であることを特徴とする請求項1に記載の液晶表示装置。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に、液晶を介して対向配置される各基板のギャップを確保するために形成されるいわゆる支柱状スペーサに関するものである。

【背景技術】

【0002】

液晶表示装置は、液晶を介して対向配置された各基板のギャップを確保するため、それらの間にスペーサを介在させるが、そのスペーサとしてはたとえば支柱状スペーサと称されるものを用いるものが知られるに至っている。

【0003】

20

すなわち、各基板のうち一方の基板の液晶側の面にたとえば樹脂からなる層を形成し、この層を選択エッチング法により形成してなるものである。このため、基板との間に、該支柱状スペーサを必要な個所に必要な数だけ形成できるという長所を有する。

【0004】

しかし、このように構成される液晶表示装置は、該支柱状スペーサとこの支柱状スペーサと当接される他方の基板との摩擦抵抗が大きくなるため、一方の基板に対して他方の基板がその面方向にずれが生じた場合、そのずれが戻らず、上側基板の画素領域と下側基板の画素領域のずれによる輝度むらを生じさせることになる。

【0005】

このため、このような問題点を解消するため、下記特許文献1に示すように、表示部に散在させて配置される各支柱状スペーサの高さにおいて、高いものと低いものとを混在させた技術が知られている。

30

【0006】

これにより、前記摩擦抵抗を低減させるとともに、荷重（一方の基板に対し他方の基板の該一方の基板側への力）に対して充分な耐性をもたらすようにしたものである。

【0007】

【特許文献1】特開2003-131238号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

40

しかし、このように構成される液晶表示装置は、高さの異なる各支柱状スペーサを別々の工程で形成しなければならず、製造工数の増大をもたらす不都合があった。

【0009】

本発明は、このような事情に基づいてなされたもので、その目的は、製造の工程を増大させることなく、基板への横方向のずれおよび過剰な圧力に対して対処し得る液晶表示装置を提供することにある。

【課題を解決するための手段】

【0010】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

50

【0011】

(1) 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち、一方の基板の液晶側の面に形成された高さがほぼ等しい支柱状スペーサを備え、

この支柱状スペーサは他方の基板の液晶側の面に当接されたものと当接されていないものとが存在することを特徴とする。

【0012】

(2) 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち、一方の基板の液晶側の面に形成された高さがほぼ等しい支柱状スペーサを備え、

この支柱状スペーサは他方の基板の液晶側の面に当接されたものと当接されていないものとが存在し、

前記他方の基板の液晶側の面に当接された各支柱状スペーサは、その周囲に当接されていない支柱状スペーサを有するように配置されていることを特徴とする。

【0013】

(3) 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち、一方の基板の液晶側の面に形成された支柱状スペーサを備え、

この支柱状スペーサは第1支柱状スペーサと第2支柱状スペーサとが存在し、

第1支柱状スペーサが当接する他方の基板の液晶側の面は凸部形状となっていることを特徴とする。

【0014】

(4) 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち、一方の基板の液晶側の面に形成された支柱状スペーサを備え、

この支柱状スペーサは第1支柱状スペーサと第2支柱状スペーサとが存在し、

他方の基板の前記第1支柱状スペーサの当接部は第2支柱状スペーサの当接部より高いことを特徴とする。

【0015】

(5) 本発明による液晶表示装置は、たとえば、(3)、(4)の構成を前提に、第1支柱状スペーサが当接する他方の基板の液晶側の面の凸部形状は、該面の下層に厚みのある材料が介層されて形成されていることを特徴とする。

【0016】

(6) 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち、一方の基板の液晶側の面に形成された支柱状スペーサを備え、

この支柱状スペーサは第1支柱状スペーサと第2支柱状スペーサとが存在し、

第2支柱状スペーサがその頂部にて対向する他方の基板の液晶側の面は凹部形状となっていることを特徴とする。

【0017】

(7) 本発明による液晶表示装置は、たとえば、(3)、(4)、(6)のいずれかの構成を前提とし、第1支柱状スペーサのそれぞれは、その周囲に第2支柱状スペーサを有するように配置されていることを特徴とする。

【0018】

(8) 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板のうち一方の基板であって、その各画素に薄膜トランジスタを少なくとも備え、

隣接するもの同士からなる複数の画素群に対して少なくとも1つの画素の割合で、該画素の一部に前記薄膜トランジスタの半導体層と平面的に異なる他の半導体層が形成され、

前記各基板のうち他方の基板に平面的に形成された支柱状スペーサを有し、該支柱状スペーサは、その頂部が一方の基板の前記他の半導体層が形成された液晶側の面に当接するものを有することを特徴とする。

【0019】

(9) 本発明による液晶表示装置は、たとえば、(8)の構成を前提とし、他の半導体層は、各画素の薄膜トランジスタを駆動させるゲート信号線の上方に形成されていることを特徴とする。

【0020】

(10) 本発明による液晶表示装置は、たとえば、(8)の構成を前提とし、各支柱状スペーサはそれぞれ高さがほぼ等しいことを特徴とする。

【0021】

(11) 本発明による液晶表示装置は、たとえば、(8)の構成を前提とし、前記他の半導体層は薄膜トランジスタの半導体層と同一の工程で形成されることを特徴とする。

【0022】

(12) 本発明による液晶表示装置は、たとえば、(1)、(2)、(3)、(4)、(6)、(7)のいずれかの構成を前提とし、それが形成されている基板と異なる他の基板の液晶側の面に当接される支柱状スペーサの径は、当接されていない支柱状スペーサの径よりも小さく形成されていることを特徴とする。10

【0023】

(13) 本発明による液晶表示装置は、たとえば、(4)の構成を前提とし、前記当接部の高さの差が0.06μm以上0.18μm以下であることを特徴とする。

【0024】

なお、本発明は以上の構成に限定されず、本発明の技術思想を逸脱しない範囲で種々の変更が可能である。

【発明の効果】

【0025】

このように構成された液晶表示装置において、その支柱状スペーサはそれが形成されている基板と異なる他の基板の液晶側の面に当接されたものと当接されていないものとが混在されていることから、一方の基板に対する他方の基板の平面方向のずれに対して摩擦抵抗を大幅に低減させることができる。20

【0026】

このため、前記ずれが生じても他方の基板はもとの位置に戻り易くなり、ずれたままの状態になって輝度むらが発生するのを回避できるようになる。

【0027】

また、他方の基板が一方の基板側へ過度の圧力が生じた場合には、それまで対向する基板と当接されていなかったスペーサは該基板と当接されるようになり、該圧力に充分耐えて両基板のギャップを確保することができるようになる。30

【0028】

そして、各支柱状スペーサはその高さをほぼ同じにして形成することができることから、製造の増大をもたらすことがなくなる。

【発明を実施するための最良の形態】

【0029】

以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

【0030】

図1は、本発明による液晶表示装置の一実施例を示す表示部の要部構成図であって、液晶を介して対向配置される一対の基板のうち一方の基板の液晶側の面の構成を示した図である。また、図1のII-II線における断面図を図2に示している。40

【0031】

前記一方の基板SUB1の液晶側の面に、まず、x方向に延在しy方向に並設されるゲート信号線GLが形成されている。

これらゲート信号線GLは後述ドレイン信号線DLとともに矩形状の領域を囲むようになっており、この領域を画素領域として構成するようになっている。

【0032】

また、各ゲート信号線GLの間の領域には該ゲート信号線GLと平行に配置された対向電圧信号線CLが形成されている。この対向電圧信号線CLは後述する対向電極CTに接続され、この対向電圧信号線CLを介して該対向電極CTに基準電圧信号(映像信号に対して基準となる)が印加されるようになっている。50

【0033】

このようにゲート信号線 G L、対向電圧信号線 C Lが形成された基板 S U B 1の表面にはたとえば S i N からなる絶縁膜 G I が該ゲート信号線 G L、対向電圧信号線 C Lをも被って形成されている。

【0034】

この絶縁膜 G I は、後述のドレイン信号線 D L の形成領域においては前記ゲート信号線 G L および対向電圧信号線 C L に対する層間絶縁膜としての機能を、後述の薄膜トランジスタ T F T の形成領域においてはそのゲート絶縁膜としての機能を、後述の容量素子 C s t g の形成領域においてはその誘電体膜としての機能を有するようになっている。

【0035】

そして、この絶縁膜 G I の表面であって、前記ゲート信号線 G L の一部に重畳するようにしてたとえばアモルファス S i からなる半導体層 A S が形成されている。

【0036】

この半導体層 A S は、薄膜トランジスタ T F T のそれであって、その上面にドレイン電極 S D 1 およびソース電極 S D 2 を形成することにより、ゲート信号線 G L の一部をゲート電極とする逆スタガ構造のMIS型トランジスタを構成することができる。

【0037】

ここで、前記ドレイン電極 S D 1 およびソース電極 S D 2 はドレイン信号線 D L の形成の際に同時に形成されるようになっている。

【0038】

すなわち、y 方向に延在され x 方向に並設されるドレイン信号線 D L が形成され、その一部が前記半導体層 A S の上面にまで延在されてドレイン電極 S D 1 が形成され、また、このドレイン電極 S D 1 と薄膜トランジスタ T F T のチャネル長分だけ離間されてソース電極 S D 2 が形成されている。

【0039】

このソース電極 S D 2 は半導体層 A S 面から画素内に延在され、さらに該画素の中央部を y 方向に横切るようにして延在されて形成されている。この延在部は画素電極 P X として機能するもので、後述の対向電極 C T との間に電界を発生させ、この電界によって液晶の光透過率を制御するようになっている。

【0040】

この画素電極 P X を形成することによって、この画素電極 P X は絶縁膜 G I を介して対向電圧信号線 C L と重畳するようになり、それらの間には前記絶縁膜 G I を誘電体膜とする容量素子 C s t g が形成されるようになる。この容量素子 C s t g は画素電極 P X に供給された映像信号を比較的長く蓄積させる等の機能を有するものである。

【0041】

なお、上述した説明では、前記半導体層 A S は薄膜トランジスタ T F T の形成領域に形成したものであるが、この実施例では、該薄膜トランジスタ T F T の形成領域以外の領域であって、やはりゲート信号線 G L の上方に前記半導体層 A S の形成の際に同時に半導体層 A S I を形成するようにしている。

【0042】

この場合、半導体層 A S I は、各画素毎に設けられるものではなく、隣接するもの同士からなる複数の画素群に対してたとえば 1 つの割合で形成されている。この半導体層 A S I は、後の説明で明らかとなるように、液晶と接する最上層の高さが該半導体層 A S I を形成した部分において他の部分よりも高く形成させるための“底上げ”的機能をもたらすもので、その効果については後述する。

【0043】

このように薄膜トランジスタ T F T 、ドレイン信号線 D L 、ドレイン電極 S D 1 、およびソース電極 S D 2 が形成された透明基板 S U B 1 の表面にはたとえば S i N からなる保護膜 P A S が形成されている。この保護膜 P A S は前記薄膜トランジスタ T F T の液晶との直接の接触を回避する膜で、該薄膜トランジスタ T F T の特性劣化を防止せんとするよ

10

20

30

40

50

うになっている。

【0044】

なお、前記保護膜PASとしては、たとえば樹脂からなる有機材料層、あるいは無機材料層と有機材料層との積層体で構成してもよい。

【0045】

そして、この保護膜PASの上面には対向電極CTが形成されている。この対向電極CTは基本的には前記画素電極PXの長手方向に対する左右に形成されていれば、その機能を有するが、この実施例では、ドレン信号線DLおよびゲート信号線GLを十分に被うようにして形成されている。換言すれば、表示部（各画素の集合で形成される領域部）の全域に形成された導電層において各画素領域の周辺を残した中央部に開口が形成されたパターンをなしている。ドレン信号線DLおよびゲート信号線GLからの信号電界を対向電極に終端させ画素電極PXに至らしめないようにするためである。

【0046】

この対向電極CTの材料としては、たとえばITO(Indium Tin Oxide)、ITZO(Indium Tin Zinc Oxide)、IZO(Indium Zinc Oxide)、SnO₂(酸化スズ)、In₂O₃(酸化インジウム)等の透光性の導電材料からなり、画素の開口率の向上に寄与させている。

【0047】

そして、このように対向電極CTが形成された透明基板SUB1の上面には該対向電極CTをも被って配向膜ALが形成されている。この配向膜ALは液晶LCと直接に当接する膜で、その表面に形成されたラビングによって該液晶LCの分子の初期配向方向を決定づけるようになっている。

【0048】

図2は、図1のII-II線における断面図を示し、前記基板SUB1と液晶LCを介して対向される基板SUB2をも示している。

【0049】

基板SUB1の表面には、対向電圧信号線CL、絶縁膜GI、保護膜PAS等とともに、前記薄膜トランジスタTFTに用いる半導体層ASの他に別個に形成した半導体層ASIも示されている。この半導体層ASIの形成によって、その部分における液晶LCと当接する面は、他の部分よりも、その膜厚の分に応じて高さが高く形成されている。

【0050】

一方、基板SUB2の液晶側の面には、たとえば前記ゲート信号線GLと対向するようにしてブラックマトリクスBMが形成されている。このブラックマトリクスBMは表示のコントラストの向上を図るために設けられるものである。

【0051】

なお、このブラックマトリクスBMは基板SUB1側の薄膜トランジスタTFTをも充分被うようにして形成され、該薄膜トランジスタTFTへの外光の照射を妨げることによって該薄膜トランジスタTFTの特性劣化を回避するようになっている。

【0052】

ブラックマトリクスBMが形成された基板SUB2の面には該ブラックマトリクスBMの開口をも被ってカラーフィルタCFが形成されている。このカラーフィルタCFはたとえば赤(R)、緑(G)、青(B)の各色のフィルタからなり、y方向に並設される各画素領域群に同色のフィルタが共通に形成され、x方向に順次隣接する画素領域群に赤(R)色、緑(G)色、青(B)色、赤(R)色、……、というような配列で形成されている。

【0053】

このようにブラックマトリクスBMおよびカラーフィルタCFが形成された基板SUB2の表面にはこれらブラックマトリクスBMおよびカラーフィルタCFをも被って平坦化膜OCが形成されている。この平坦化膜OCは塗布によって形成できる樹脂膜からなり、前記ブラックマトリクスBMおよびカラーフィルタCFの形成によって顕在化する段差をなくすために設けられる。

【0054】

10

20

30

40

50

そして、この平坦化膜OCの上面には、基板SUB2が基板SUB1に対し、均等なギャップ(たとえば $4\mu m$)を確保するためのスペーサSPが形成されている。このスペーサSPは、平坦化膜OCの面に形成したほぼ均一な膜厚のたとえば樹脂膜を選択エッチングすることにより形成される支柱状の突起体(支柱状スペーサ)として形成されている。このため、このように形成された各スペーサSPはそれぞれ高さのほぼ均一な突起体として構成することができる。

【0055】

このスペーサSPは、この実施例では、各画素にたとえば一つの割合で形成され、それらはそれぞれ各画素の対応する位置に形成されたものとなっている。すなわち、上述した各画素のうち半導体層ASIを形成した画素において、該画素の該半導体層ASI上の配向膜ALにスペーサSPがその頂部が対向するようにして配置され、このスペーサSPの周囲における他のスペーサSPも対応した個所に形成されている。10

【0056】

したがって、基板SUB2が基板SUB1側に所定以上の圧力が加わっていない状態の場合、図1に示すように、半導体層ASIを備える画素においては、その画素に備えられるスペーサSPは基板SUB1側に当接(正確には配向膜ALに当接)されているが、該スペーサSPの周囲における他のスペーサSPは基板SUB1側に当接されていない状態となっている。

【0057】

ここで、上述したように、前記半導体層ASIは、隣接するもの同士からなる複数の画素群に対してたとえば1つの割合で形成され、このことは該画素群に対して一つのスペーサSPが基板SUB2側に当接していることを意味する。したがって、画素の集合で形成される表示部内には基板SUB2側に当接されるスペーサSPが多数散在して配置され、これらのスペーサSPが、基板SUB2が基板SUB1側に所定以上の圧力が加わっていない状態において、その機能を有するようになる。20

【0058】

ここで、基板SUB2が基板SUB1側に所定以上の圧力が加わっていない状態と表現したのは、基板SUB2が基板SUB1側に過度の圧力が加わる場合があり、この場合は、前記半導体層ASIに対向して配置されたスペーサSPは弾性変形を起し、該スペーサSP以外の他のスペーサSPは基板SUB2側に当接し、該圧力に抗して基板SUB1に対する基板SUB2のギャップを確保するようになる。30

【0059】

このことから、基板SUB2が基板SUB1側に過度の圧力が加わった場合には、全てのスペーサSPがその機能を発揮し、過度の圧力が加わっていない場合には該各スペーザのうち幾つかのスペーザSPのみがその機能を発揮するようになる。

【0060】

したがって、後者の場合にあっては、基板SUB1と基板SUB2との間の摩擦抵抗を大幅に低減でき、基板SUB1に対して基板SUB2がその平面方向にずれが生じた場合にも、それを戻す力が残存し、ずれが戻らないということを回避することができる。

【0061】

そして、このように機能の異なる二種のスペーサSPは、薄膜トランジスタTFTの半導体層ASを形成する際に前記半導体層ASIを形成することによって、構成することができる。したがって、製造の増大をともなうことがなくなる。40

【0062】

なお、前記平坦化膜OCの表面には、スペーサSPの表面をも含んで、配向膜ALが形成され、この配向膜ALは液晶LCと直接に当接する膜で、その表面に形成されたラビングによって該液晶LCの分子の初期配向方向を決定づけるようになっている。

【0063】

上述した構成では、対向電極CTを少なくともゲート信号線GLとドレイン信号線DLとを充分に被うように構成したことから、支柱状スペーサSPの頂部が当接する面におい50

てその面の周囲に面積の大きな該対向電極 C T が形成された構成となっている。したがって、該対向電極 C T は支柱状スペーサ S P に対して下敷の如く機能し、該下敷の剛性によって、その個所に当接する支柱状スペーサ S P の弾性変形を行ない易くしている。

【 0 0 6 4 】

このことから、上述した構成の対向電極 C T を形成しない場合において、たとえば金属等の比較的剛性の大きな下敷を形成するようにしてもよい。この場合、支柱状スペーサ S P の頂部が当接する面においてその面およびその周囲に形成し、該支柱状スペーサ S P の頂部の面積よりも大きく形成することが望ましい。

【 0 0 6 5 】

また、前記下敷の機能を有する材料層は保護膜 P A S の下層に形成し、該保護膜 P A S を樹脂剤等のように塗布によって形成する材料とし、これにより該保護膜 P A S の表面の平坦化を図るにもよろしくある。基板 S U B 1、S U B 2とのギャップを支柱状スペーサ S P の高さだけでほぼ設定することができるからである。この思想からすれば、図 1 に示す構成において、対向電極 C T を保護膜 P A S の下層に位置づけるようにし、このような効果を奏するようにしてもよい。

10

【 0 0 6 6 】

また、上述のように、支柱状スペーサ S P はそれが形成されている基板 S U B 1 と異なる他の基板 S U B 2 の液晶側の面に当接されたものと当接されていないものとが存在するが、それにともなう基板 S U B 2 の表面の段差は 0 . 0 6 μ m と 0 . 1 8 μ m との間の範囲にあることが望ましい。

20

【 0 0 6 7 】

ここで、0 . 0 6 μ mとしたのは、室温と高温との液晶の熱膨張の差による補正を考慮するもので、基板 S U B 1、S U B 2 の増大に対し表示装置内の負圧を維持するためである。また、0 . 1 8 μ mとしたのは、荷重の集中時に基板 S U B 2 側に当接されていない支柱状スペーサ S P が基板 S U B 2 側に当接し該荷重の分散をさせるために適當な値であり、また、下敷として機能する前記対向電極 C T の剛性によって該支柱状スペーサ S P に適度な弾性変形を生じさせるためである。

【 0 0 6 8 】

また、上述した実施例では、支柱状スペーサ S P はそれが形成されている基板 S U B 1 と異なる他の基板 S U B 2 の液晶側の面に当接されたものと当接されていないものにおいて、いずれもそれらの径（直径、あるいは辺の長さ）について説明しなかったものであるが、望ましくは、当接させるようにして形成した支柱状スペーサ S P の径は当接させないようにして形成した支柱状スペーサ S P の径よりも小さく形成するようにしてもよい。換言すれば、当接させないようにして形成する支柱状スペーサ S P の径を大きくすることによって、荷重による力に充分耐えうるように構成するとともに、当接させるようにして形成する支柱状スペーサ S P の径を小さくすることによって、該荷重が加わった際に弾性変形が生じ易くするようにしてもよい。

30

【 0 0 6 9 】

上述した実施例では、そのいずれにおいても、スペーサ S P を基板 S U B 2 側に設けたものであるが、基板 S U B 1 側に設けるようにしてもよいことはいうまでもない。この場合、上述した半導体層 A S I の代わりになるものであって、ある程度の厚みのある材料層を基板 S U B 2 に形成する必要のあることはもちろんである。また、各スペーサは基板 S U B 1 に形成されたものと基板 S U B 2 に形成されたもので混在されていてもよい。

40

【 0 0 7 0 】

また、上述した実施例では、そのいずれにおいても、半導体層 A S I を用いて基板 S U B 1 の液晶と接触する面において高さの比較的高い部分を形成したものであるが、前記半導体層 A S I の代わりになるものであって、ある程度の厚みのある他の材料層を用いてよいことはいうまでもない。図 3 はこのように構成した平面図であり、前記材料層を符号 D M で示している。このような材料層 D M を用いることにより、その厚みを任意に設定できるという効果を奏する。もちろん、この場合にあって、前記材料層 D M は基板 S U B 1

50

の面に形成する材料層の形成の際に同時に形成できるものであってもよいことはいうまでもない。

【0071】

また、スペーサSPをたとえば各画素毎に形成する場合、図5に示すように、たとえば半導体層ASIと対向させて配置されるスペーサSPと該半導体層ASIと対向することなく配置されるスペーサSPは、それぞれ、その配置個所が異なるようにしてもよい。半導体層層ASIを形成する部分はその周囲にある程度のスペースを必要とするからである。同様の趣旨から該半導体層ASIと対向することなく配置される各画素毎のスペーサSPは、その配置個所においてそれぞれ対応させる必要もない。

【0072】

上述した各実施例はそれぞれ単独に、あるいは組み合わせて用いても良い。それぞれの実施例での効果を単独であるいは相乗して奏することができるからである。

【図面の簡単な説明】

【0073】

【図1】本発明による液晶表示装置の画素の構成の一実施例を示す平面図である。

【図2】図1のII-II線における断面図である。

【図3】本発明による液晶表示装置の画素の構成の他の実施例を示す平面図である。

【図4】図3のIV-IV線における断面図である。

【図5】本発明による液晶表示装置の画素の構成の他の実施例を示す平面図である。

【符号の説明】

【0074】

SUB1、SUB2……基板、GL……ゲート信号線、DL……ドレイン信号線、CL……対向電圧信号線、TFT……薄膜トランジスタ、AS、ASI……半導体層、PX……画素電極、CT……対向電極、SP……支柱状スペーサ、GI……絶縁膜、PAS……保護膜、BM……ブラックマトリクス、CF……カラーフィルタ、OC……平坦化膜

【図1】

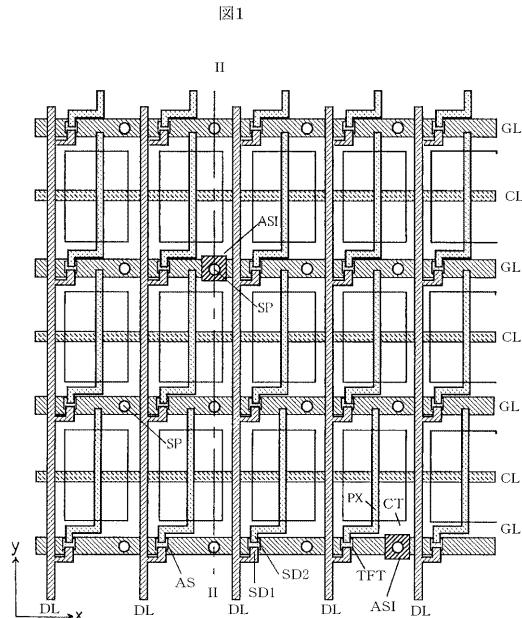


図1

【図2】

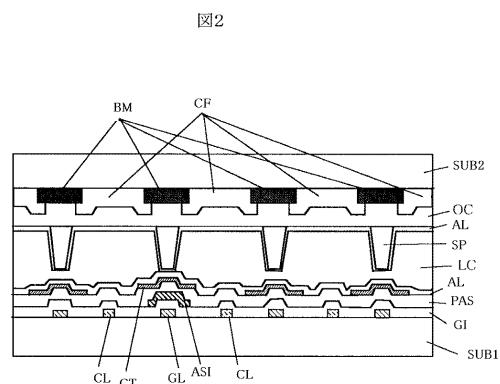
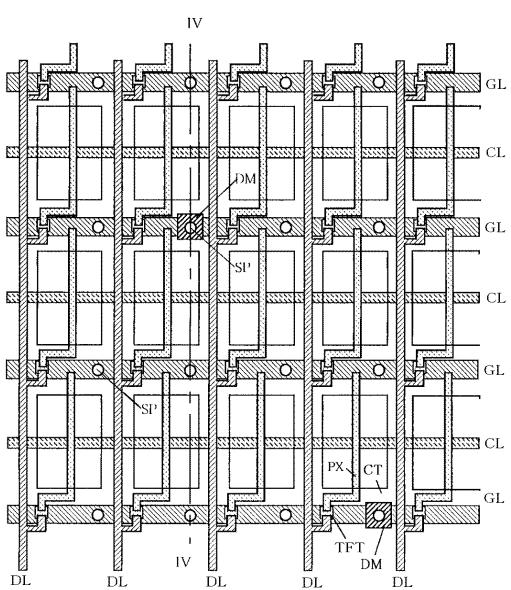


図2

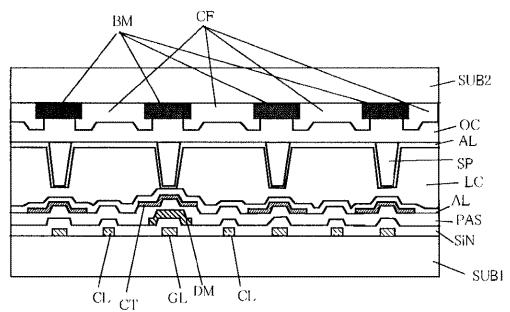
【図3】

図3



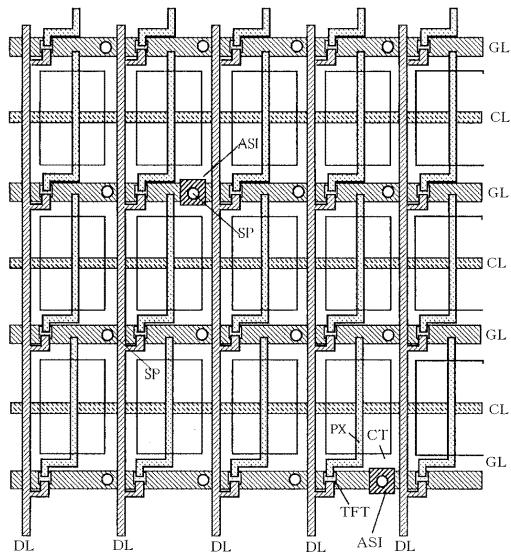
【図4】

図4



【図5】

図5



フロントページの続き

(72)発明者 田中 貴男
千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

(72)発明者 平井 定文
千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

(72)発明者 川邊 俊一
神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所 生産技術研究所内

(72)発明者 佐々木 誠
千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

(72)発明者 伊藤 一行
千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

(72)発明者 家田 雅大
千葉県茂原市早野3300番地 株式会社日立ディスプレイズ内

審査官 白石 光男

(56)参考文献 特開2002-182220(JP,A)
特開2002-169160(JP,A)
特開2000-338503(JP,A)
特開平11-109366(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1339
G09F 9/30
G09F 9/35

专利名称(译)	液晶表示装置		
公开(公告)号	JP3892841B2	公开(公告)日	2007-03-14
申请号	JP2003365378	申请日	2003-10-27
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
当前申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	芦沢啓一郎 中谷光雄 三輪広明 田中貴男 平井定文 川邊俊一 佐々木誠 伊藤一行 家田雅大		
发明人	芦沢 啓一郎 中谷 光雄 三輪 広明 田中 貴男 平井 定文 川邊 俊一 佐々木 誠 伊藤 一行 家田 雅大		
IPC分类号	G02F1/1339 G09F9/30 G09F9/35 G02F1/133 G02F1/136 H01L29/786		
FI分类号	G02F1/1339.500 G09F9/30.320 G09F9/35		
F-TERM分类号	2H089/LA09 2H089/LA10 2H089/LA16 2H089/LA19 2H089/LA20 2H089/NA14 2H089/NA17 2H089/NA24 2H089/NA56 2H089/NA60 2H089/TA09 2H189/DA07 2H189/DA32 2H189/DA41 2H189/DA48 2H189/EA02X 2H189/HA02 2H189/HA12 2H189/HA16 2H189/LA10 5C094/AA36 5C094/AA43 5C094/BA03 5C094/BA43 5C094/CA19 5C094/EC03		
审查员(译)	白石光男		
其他公开文献	JP2005128357A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其能够在不增加制造步骤的情况下应对横向错位和对基板的过大压力。解决方案：液晶显示装置包括柱状间隔物，所述柱状间隔物散布在彼此相对布置的一个基板的液晶侧表面上，液晶介于其间，柱状间隔物抵靠另一个基板的液晶侧表面，并且存在一个不邻接的基板。点域1

