

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-65308

(P2008-65308A)

(43) 公開日 平成20年3月21日(2008.3.21)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 641C	5C006
G02F 1/133 (2006.01)	G09G 3/20 623D	5C080
	G09G 3/20 623C	
	G09G 3/20 641Q	
審査請求 未請求 請求項の数 9 O L (全 24 頁) 最終頁に続く		

(21) 出願番号	特願2007-152425 (P2007-152425)	(71) 出願人	000002369
(22) 出願日	平成19年6月8日(2007.6.8)		セイコーエプソン株式会社
(31) 優先権主張番号	特願2006-214189 (P2006-214189)		東京都新宿区西新宿2丁目4番1号
(32) 優先日	平成18年8月7日(2006.8.7)	(74) 代理人	100095728
(33) 優先権主張国	日本国(JP)		弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(74) 代理人	100127661
			弁理士 宮坂 一彦
		(72) 発明者	小澤 徳郎
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

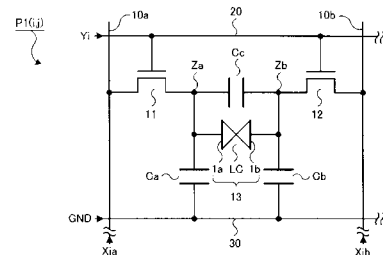
(54) 【発明の名称】 電気光学素子の駆動方法、画素回路、電気光学装置および電子機器

(57) 【要約】

【課題】 液晶を理想的に交流駆動する。

【解決手段】 走査信号 Y_i がハイレベルになると、トランジスタ11がオン状態となり、第1電極1aに第1電位 X_{ja} を供給される一方、トランジスタ12がオン状態となり、第2電極1bに第2電位 X_{jb} が供給される。第1フレーム期間では、第1電位 X_{ja} は表示すべき階調に応じた電位となり、第2電位 X_{jb} は接地電位 GND となる。また、第2フレーム期間では、第1電位 X_{ja} は接地電位 GND となり、第2電位 X_{jb} は表示すべき階調に応じた電位となる。これによって、電気光学素子13の液晶LCは理想的に交流駆動される。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

第 1 電極、第 2 電極、並びに、前記第 1 電極および前記第 2 電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子を駆動する電気光学素子の駆動方法であって、

第 1 期間において、前記第 1 電極に固定電位を印加すると共に前記第 2 電極に表示すべき階調に応じたデータ電位を印加し、

第 2 期間において、前記第 2 電極に前記データ電位を印加すると共に前記第 1 電極に前記固定電位を印加し、

前記第 1 期間の駆動と前記第 2 期間の駆動とを交互に繰り返す、

ことを特徴とする電気光学素子の駆動方法。

10

【請求項 2】

表示すべき階調を示す入力画像信号を、前記電気光学物質の光学特性に応じて人の視感度特性に合うように補正して前記データ電位を生成するガンマ補正を施し、

当該ガンマ補正において、前記第 1 期間の前記データ電位と前記第 2 期間のデータ電位とを同一の処理で生成する、

ことを特徴とする請求項 1 に記載の電気光学素子の駆動方法。

【請求項 3】

第 1 電極、第 2 電極、並びに、前記第 1 電極および前記第 2 電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、

20

第 1 期間において固定電位が供給され第 2 期間において表示すべき階調に応じたデータ電位が供給される第 1 データ線と前記第 1 電極との間に設けられ、オン・オフが制御される第 1 スwitching素子と、

前記第 1 期間において前記データ電位が供給され前記第 2 期間において前記固定電位が供給される第 2 データ線と前記第 2 電極との間に設けられ、前記第 1 スwitching素子がオン状態のときオン状態となり、前記第 1 スwitching素子がオフ状態のときオフ状態となるように制御される第 2 スwitching素子と、

を備えることを特徴とする画素回路。

【請求項 4】

前記第 1 スwitching素子と前記第 2 スwitching素子とは同一の導電型のトランジスタで構成され、同一の制御信号によってオン・オフが制御されることを特徴とする請求項 3 に記載の画素回路。

30

【請求項 5】

第 1 電極、第 2 電極、並びに、前記第 1 電極および前記第 2 電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、

表示すべき階調に応じたデータ電位が供給される第 1 データ線と前記第 1 電極との間に設けられ、第 1 期間においてオン状態となり第 2 期間においてオフ状態となる第 1 スwitching素子と、

前記データ電位が供給される第 2 データ線と前記第 2 電極との間に設けられ、前記第 1 期間においてオフ状態となり前記第 2 期間においてオン状態となる第 2 スwitching素子と、

40

固定電位が供給される電位線と前記第 1 電極との間に設けられ、前記第 1 期間においてオフ状態となり前記第 2 期間においてオン状態となる第 3 スwitching素子と、

前記電位線と前記第 2 電極との間に設けられ、前記第 1 期間においてオン状態となり前記第 2 期間においてオフ状態となる第 4 スwitching素子と、

を備えることを特徴とする画素回路。

【請求項 6】

前記第 1 スwitching素子、前記第 2 スwitching素子、前記第 3 スwitching素子、および前記第 4 スwitching素子は同一の導電型のトランジスタで構成されることを特徴とする請求項 5 に記載の画素回路。

50

【請求項 7】

複数の走査線と、
複数のデータ線と、

前記複数の走査線と前記複数のデータ線との交差に対応して設けられた複数の画素回路と、

複数のデータ線の各々は、第 1 データ線と第 2 データ線との組からなり、第 1 期間において、前記複数のデータ線の各々において、前記第 1 データ線と前記第 2 データ線との組のうち、一方に表示すべき階調に応じたデータ電位を供給すると共に他方に固定電位を供給し、第 2 期間において、前記データ電位と前記固定電位とを入れ替えて前記第 1 データ線と前記第 2 データ線とに電位を供給するデータ線駆動手段とを備え、

10

前記複数の画素回路の各々は、

第 1 電極、第 2 電極、並びに、前記第 1 電極および前記第 2 電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、

前記第 1 データ線と前記第 1 電極との間に設けられ、前記走査線を介して供給される走査信号に従って前記第 1 期間においてオン状態となり前記第 2 期間にオフ状態となる第 1 スwitching素子と、

前記第 2 データ線と前記第 2 電極との間に設けられ、前記走査線を介して供給される走査信号に従って前記第 1 期間においてオン状態となり前記第 2 期間にオフ状態となる第 2 スwitching素子とを備える、

ことを特徴とする電気光学装置。

20

【請求項 8】

m (m は、2 以上の自然数) 組の走査線と、

$n + 1$ (n は、2 以上の自然数) 本のデータ線と、

前記データ線と前記走査線との交差に対応して設けられた $m \times n$ 個の画素回路と、

第 1 期間において、奇数番目のデータ線に表示すべき階調に応じたデータ電位を供給すると共に偶数番目のデータ線に固定電位を供給し、第 2 期間において、前記奇数番目のデータ線に前記固定電位を供給すると共に前記偶数番目のデータ線に前記データ電位を供給するデータ線駆動手段と、

1 組の走査線は第 1 走査線と第 2 走査線とからなり、前記第 1 走査線に第 1 走査信号を供給し、前記第 2 走査線に第 2 走査信号を供給し、前記第 1 期間において、前記 m 組の走査線を順次選択し、1 組の走査線を選択する際に前記第 1 走査信号と前記第 2 走査信号とのうち一方を有効とし他方を無効とし、前記第 2 期間において、前記 m 組の走査線を順次選択し、1 組の走査線を選択する際に前記第 1 走査信号と前記第 2 走査信号のうち前記第 1 期間で有効とした信号を無効とし、無効とした信号を有効とする走査線駆動手段とを備え、

30

前記 $m \times n$ 個の画素回路の各々は、

左側のデータ線と前記第 1 電極との間に設けられ、前記第 1 走査信号に従ってオン・オフが制御される第 1 スwitching素子と、

右側のデータ線と前記第 2 電極との間に設けられ、前記第 2 走査信号に従ってオン・オフが制御される第 2 スwitching素子と、

40

固定電位が供給される電位線と前記第 1 電極との間に設けられ、前記第 2 走査信号に従ってオン・オフが制御される第 3 スwitching素子と、

前記電位線と前記第 2 電極との間に設けられ、前記第 2 走査信号に従ってオン・オフが制御される第 4 スwitching素子とを備える、

ことを特徴とする電気光学装置。

【請求項 9】

請求項 7 または 8 に記載の電気光学装置を備えた電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明は、液晶などの電気光学素子を駆動する技術に関する。

【背景技術】

【0002】

液晶装置において、光の射出方向の縦電界を液晶に印加する駆動方法と、光の射出方向と直交する方向の横電界を液晶に印加する駆動方法とが知られている。液晶に直流電圧を印加すると、焼き付きなどの画質劣化を招くため、いずれの駆動方法においても液晶に交流電圧を印加する交流駆動が用いられる。

縦電界を液晶に印加する駆動方法では、例えば、図22に示す画素回路が用いられる。この画素回路では、走査信号Yがハイレベルになると、トランジスタTrがオン状態となり、データ線10を介して供給されるデータ電位Vdataが液晶素子5に印加されると共に保持容量Cに保持される。液晶素子5は画素電極5aと共通電極5bとの間に液晶LCが挟持して構成される。トランジスタTrおよび画素電極5aは素子基板に形成され、共通電極5bは対向基板に形成される。そして、素子基板と対向基板とは間隙を持って貼り合わせられており、それらの間に液晶が注入されている。対向基板に形成された共通電極5bは複数の画素回路で兼用されており、そこには共通電位VCOMが供給される。このような回路構成において、共通電位VCOMを基準としてデータ電位Vdataの電位を高電位とする期間と低電位とする期間を交互に繰り返して液晶LCに交流電圧を印加する。

10

【0003】

横電界の駆動方法が適用される画素回路では、スイッチング用のトランジスタが形成される素子基板において、第1電極と第2電極とが形成される。そして、固定電位に対して正極性および負極性の映像信号であって絶対値が等しい信号を第1電極と第2電極とに各々印加する技術が知られている（例えば、特許文献1）。

20

【0004】

【特許文献1】特開2003-149654号公報（段落番号0033）

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、図22に示す画素回路において、走査信号Yがハイレベルからローレベルに切り替わるタイミングでは、液晶LCの印加電圧が低下するプッシュダウン現象が発生する。プッシュダウン現象は、走査線20に印加される走査信号Yが、トランジスタTrをオン状態にする電圧レベルから、オフ状態にする電圧レベルに変化する瞬間に、走査線20と液晶LCとの結合容量によって、液晶素子5に書き込まれた電荷が走査線20へ逃げることに起因する。結合容量は、主に、トランジスタTrのゲート電極と液晶LCとの間の容量成分Cgd、並びに走査線20と画素電極5aとの間の容量成分Cgd'からなる。このうち、容量成分Cgdはゲート電極とドレイン電極との間に印加される電圧Vgdによって変化し、ゲート電極とドレイン電極との間に印加される電圧Vgdが上がるに従って、容量成分Cgdは増加する。そして、結合容量が大きいほど、液晶LCの印加電圧の低下が大きくなる。

30

【0006】

図23を参照してプッシュダウン現象による印加電圧の降下を具体的に説明する。例えば、図22に示す画素回路において、第1フレーム期間F1においては共通電位VCOMを基準として正極性のデータ電位Vdataを第1電極に印加し、第2フレーム期間F2においては共通電位VCOMを基準として負極性のデータ電位Vdataを第1電極に印加する。この場合、トランジスタTrのゲート・ドレイン電圧Vgdに応じて液晶LCの印加電圧が減少する。この例の液晶LCはノーマリホワイトであり、 $\Delta V_1 < \Delta V_2 < \Delta V_3 < \Delta V_4$ となる。例えば、黒レベルを表示する場合、第1フレーム期間F1では液晶LCの印加電圧が ΔV_1 だけ減少し、第2フレーム期間F2では液晶LCの印加電圧が ΔV_4 だけ増加する。すなわち、第1フレーム期間F1では液晶LCの印加電圧が白側にシフトし、第2フレーム期間F2では液晶LCの印加電圧が黒側にシフトする。

40

【0007】

50

このため、図 2 2 に示す画素回路を採用する場合には、液晶 LC の印加電圧のシフトを補正するために共通電位 VCOM を調整して液晶 LC に直流電圧が印加されるのを防止する必要があった。さらに、ガンマ補正処理を印加電圧の極性に依じて切り替える必要があった。くわえて、横電界の駆動方法が適用される画素回路においても、固定電位に対して正極性および負極性の映像信号であって絶対値が等しい信号を第 1 電極と第 2 電極とに各々印加するので、同様の問題があった。

【課題を解決するための手段】

【0008】

本発明は、上記課題の少なくとも一部を解決するためになされたものであり、以下の形態又は適用例として実現することが可能である。

10

【0009】

[適用例 1] 本適用例にかかる電気光学素子の駆動方法は、第 1 電極、第 2 電極、並びに、前記第 1 電極および前記第 2 電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子を駆動する方法であって、第 1 期間（例えば、実施形態の第 1 フレーム期間 F1）において、前記第 1 電極に固定電位（例えば、接地電位 GND）を印加すると共に前記第 2 電極に表示すべき階調に応じたデータ電位を印加し、第 2 期間（例えば、実施形態の第 1 フレーム期間 F1）において、前記第 2 電極に前記データ電位を印加すると共に前記第 1 電極に前記固定電位を印加し、前記第 1 期間の駆動と前記第 2 期間の駆動とを交互に繰り返すことを特徴とする。

【0010】

20

この方法によれば、第 1 期間において電気光学素子の一方の電極に固定電位を供給すると共に他方の電極にデータ電位を供給し、第 2 期間において電気光学素子の他方の電極に固定電位を供給すると共に一方の電極にデータ電位を供給するので、電気光学素子を交流駆動することができる。この駆動方式は、固定電位を基準としてデータ電位を高電位または低電位の一方に設定するので、従来の駆動方法のように所定電位を基準として極性を反転させたデータ電位を電気光学素子に供給する必要がない。極性を反転させたデータ電位を供給する場合には、電気光学素子の印加電圧がプッシュダウン現象の影響を受けてデータ電位の極性に依じて変化するため、直流成分が電気光学素子に印加される。これに対して、この駆動方法は、電気光学素子のいずれか一方の電極には固定電位が供給されるので、プッシュダウン現象によって印加電圧が減少しても直流成分が電気光学素子に印加されることがない。

30

【0011】

[適用例 2] 上記適用例にかかる電気光学素子の駆動方法において、表示すべき階調を示す入力画像信号を、前記電気光学物質の光学特性に応じて人の視感度特性に合うように補正して前記データ電位を生成するガンマ補正を施し、当該ガンマ補正において、前記第 1 期間の前記データ電位と前記第 2 期間のデータ電位とを同一の処理で生成することが好ましい。従来の駆動方法では、電気光学素子の印加電圧がプッシュダウン現象の影響を受けてデータ電位の極性に依じて変化するため、データ電位の極性に依じてガンマ補正を設定する必要がある。これに対して、この駆動方法は、電気光学素子のいずれか一方の電極には固定電位が供給されるので、プッシュダウン現象によって印加電圧が減少してもガンマ補正を切り替える必要がないので、処理を簡略化することができる。

40

【0012】

[適用例 3] 本適用例にかかる画素回路（例えば、第 1 実施形態の画素回路 P1）は、第 1 電極、第 2 電極、並びに、前記第 1 電極および前記第 2 電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、第 1 期間において固定電位が供給され第 2 期間において表示すべき階調に応じたデータ電位が供給される第 1 データ線と前記第 1 電極との間に設けられ、オン・オフが制御される第 1 スwitching 素子（例えば、トランジスタ 11）と、前記第 1 期間において前記データ電位が供給され前記第 2 期間において前記固定電位が供給される第 2 データ線と前記第 2 電極との間に設けられ、前記第 1 スwitching 素子がオン状態のときオン状態となり、前記第 1 スwitching

50

素子がオフ状態のときオフ状態となるように制御される第2スイッチング素子（例えば、トランジスタ12）とを備えることを特徴とする。この構成によれば、第1期間において電気光学素子の一方の電極に固定電位を供給すると共に他方の電極にデータ電位を供給し、第2期間において電気光学素子の他方の電極に固定電位を供給すると共に一方の電極にデータ電位を供給することができる。これにより、プッシュダウン現象によって電気光学素子の印加電圧が減少しても電気光学素子に直流成分を印加することなく、理想的な交流駆動を実現することができる。しかも、電気光学素子の印加電圧の極性に応じてガンマ補正を切り替える必要もない。

【0013】

〔適用例4〕上記適用例にかかる画素回路において、前記第1スイッチング素子と前記第2スイッチング素子とは同一の導電型のトランジスタで構成され、同一の制御信号によってオン・オフが制御されることが好ましい。この構成によれば、同一の導電型のトランジスタを用いるので、画素回路の製造工程を簡略化できる。

10

【0014】

〔適用例5〕本適用例にかかる画素回路（例えば、第2実施形態の画素回路P2）は、第1電極、第2電極、並びに、前記第1電極および前記第2電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、表示すべき階調に応じたデータ電位が供給される第1データ線と前記第1電極との間に設けられ、第1期間においてオン状態となり第2期間においてオフ状態となる第1スイッチング素子と、前記データ電位が供給される第2データ線と前記第2電極との間に設けられ、前記第1期間においてオフ状態となり前記第2期間においてオン状態となる第2スイッチング素子と、固定電位が供給される電位線と前記第1電極との間に設けられ、前記第1期間においてオフ状態となり前記第2期間においてオン状態となる第3スイッチング素子と、前記電位線と前記第2電極との間に設けられ、前記第1期間においてオン状態となり前記第2期間においてオフ状態となる第4スイッチング素子とを備えることを特徴とする。この構成によれば、第1期間において電気光学素子の一方の電極に固定電位を供給すると共に他方の電極にデータ電位を供給し、第2期間において電気光学素子の他方の電極に固定電位を供給すると共に一方の電極にデータ電位を供給することができる。これにより、プッシュダウン現象によって電気光学素子の印加電圧が減少しても電気光学素子に直流成分を印加することなく、理想的な交流駆動を実現することができる。しかも、電気光学素子の印加電圧の極性に応じてガンマ補正を切り替える必要もない。

20

30

【0015】

〔適用例6〕上記適用例にかかる画素回路において、前記第1スイッチング素子、前記第2スイッチング素子、前記第3スイッチング素子、および前記第4スイッチング素子は同一の導電型のトランジスタで構成することが、画素回路の製造工程を簡略化する観点から好ましい。

【0016】

〔適用例7〕本適用例にかかる電気光学装置（例えば、第1実施形態）は、複数の走査線と、複数のデータ線と、前記複数の走査線と前記複数のデータ線との交差に対応して設けられた複数の画素回路と、複数のデータ線の各々は、第1データ線（例えば、図1に示す10a）と第2データ線（例えば、図1に示す10b）との組からなり、第1期間において、前記複数のデータ線の各々において、前記第1データ線と前記第2データ線との組のうち、一方に表示すべき階調に応じたデータ電位を供給すると共に他方に固定電位を供給し、第2期間において、前記データ電位と前記固定電位とを入れ替えて前記第1データ線と前記第2データ線とに電位を供給するデータ線駆動手段とを備え、前記複数の画素回路の各々は、第1電極、第2電極、並びに、前記第1電極および前記第2電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、前記第1データ線と前記第1電極との間に設けられ、前記走査線を介して供給される走査信号に従って前記第1期間においてオン状態となり前記第2期間にオフ状態となる第1スイッチング素子と、前記第2データ線と前記第2電極との間に設けられ、前記走査線を介して供給

40

50

される走査信号に従って前記第 1 期間においてオン状態となり前記第 2 期間にオフ状態となる第 2 スwitching素子とを備えることを特徴とする。

【0017】

この構成によれば、画素回路内の第 1 スwitching素子と第 2 スwitching素子とを同一の走査信号によって制御するので、複数種類の走査線を用意する必要がない。そして、第 1 データ線および第 2 データ線に供給するデータ電位と固定電位とを第 1 期間と第 2 期間とで入れ替える。この場合、固定電位が基準となって電気光学素子の印加電圧が定まるので、直流成分が重畳することなく、理想的な交流駆動を実現できる。しかも、電気光学素子の印加電圧の極性に応じてガンマ補正を切り替える必要もない。

【0018】

[適用例 8] 本適用例にかかる電気光学装置（例えば、第 2 実施形態）は、 m （ m は、2 以上の自然数）組の走査線と、 $n + 1$ （ n は、2 以上の自然数）本のデータ線と、前記データ線と前記走査線との交差に対応して設けられた $m \times n$ 個の画素回路と、第 1 期間において、奇数番目のデータ線に表示すべき階調に応じたデータ電位を供給すると共に偶数番目のデータ線に固定電位を供給し、第 2 期間において、前記奇数番目のデータ線に前記固定電位を供給すると共に前記偶数番目のデータ線に前記データ電位を供給するデータ線駆動手段と、1 組の走査線は第 1 走査線と第 2 走査線とからなり、前記第 1 走査線に第 1 走査信号（例えば、図 10 の Y_{ia} ）を供給し、前記第 2 走査線に第 2 走査信号（例えば、図 10 の Y_{ib} ）を供給し、前記第 1 期間において、前記 m 組の走査線を順次選択し、1 組の走査線を選択する際に前記第 1 走査信号と前記第 2 走査信号とのうち一方を有効とし他方を無効とし、前記第 2 期間において、前記 m 組の走査線を順次選択し、1 組の走査線を選択する際に前記第 1 走査信号と前記第 2 走査信号のうち前記第 1 期間で有効とした信号を無効とし、無効とした信号を有効とする走査線駆動手段とを備え、前記 $m \times n$ 個の画素回路の各々は、左側のデータ線と前記第 1 電極との間に設けられ、前記第 1 走査信号に従ってオン・オフが制御される第 1 スwitching素子（例えば、図 10 の 15）と、右側のデータ線と前記第 2 電極との間に設けられ、前記第 2 走査信号に従ってオン・オフが制御される第 2 スwitching素子（例えば、図 10 の 16）と、固定電位が供給される電位線と前記第 1 電極との間に設けられ、前記第 2 走査信号に従ってオン・オフが制御される第 3 スwitching素子（例えば、図 10 の 17）と、前記電位線と前記第 2 電極との間に設けられ、前記第 2 走査信号に従ってオン・オフが制御される第 4 スwitching素子（例えば、図 10 の 18）とを備えることを特徴とする。

この構成によれば、列方向に隣接する画素回路の間でデータ線を共用するので、データ線の本数を削減することが可能となる。また、固定電位が基準となって電気光学素子の印加電圧が定まるので、直流成分が重畳することなく、理想的な交流駆動を実現できる。しかも、電気光学素子の印加電圧の極性に応じてガンマ補正を切り替える必要もない。

【0019】

[適用例 9] 本適用例にかかる電子機器は上述した電気光学装置を備えることを特徴とする。この電子機器としては、例えばパーソナルコンピュータ、携帯電話機、および情報携帯端末等が含まれる。

【発明を実施するための最良の形態】

【0020】

< 1. 第 1 実施形態 >

本発明の第 1 実施形態に係る電気光学装置は、電気光学材料として液晶を用いる。電気光学装置 1 は、主要部として液晶パネル A A（電気光学パネルの一例）を備える。液晶パネル A A は、スitching素子として薄膜トランジスタ（Thin Film Transistor：以下、「TFT」と称する）を形成した素子基板と対向基板とを互いに電極形成面を対向させて、かつ、一定の間隙を保って貼付し、この間隙に液晶が挟持されている。

【0021】

図 1 は第 1 実施形態に係る電気光学装置 1 の全体構成を示すブロック図である。この電気光学装置 1 は、液晶パネル A A、制御回路 300、および画像処理回路 400 を備える

10

20

30

40

50

。この液晶パネル A A は透過型であるが、半透過型であってもよいしあるいは反射型であってもよい。液晶パネル A A は、その素子基板上に画像表示領域 A、走査線駆動回路 1 0 0、およびデータ線駆動回路 2 0 0 を備える。制御回路 3 0 0 は、X 転送開始パルス D X、X クロック信号 X C K および第 1 フレーム信号 S f 1 を生成してデータ線駆動回路 2 0 0 に供給すると共に、Y 転送開始パルス D Y および Y クロック信号 Y C K を生成して走査線駆動回路 1 0 0 に供給する。画像表示領域 A には、複数の画素回路 P 1 がマトリクス状に形成されており、画素回路 P 1 ごとに透過率を制御することができる。バックライト（図示略）からの光は、画素回路 P 1 を介して射出される。これによって、光変調による階調表示が可能となる。また、画像処理回路 4 0 0 は入力画像データ D in に画像処理を施して出力画像データ D out を生成し、これをデータ線駆動回路 2 0 0 に出力する。

10

【0022】

次に、画像表示領域 A について説明する。画像表示領域 A には、 m (m は 2 以上の自然数) 本の走査線 2 0 が、X 方向に沿って平行に配列して形成される一方、 n (n は 2 以上の自然数) 組の第 1 データ線 1 0 a および第 2 データ線 1 0 b が、Y 方向に沿って平行に配列して形成されている。くわえて、接地電位 G N D を供給する電位線（図示略）が X 方向に沿って平行に配列して形成される。そして、走査線 2 0 と第 1 データ線 1 0 a および第 2 データ線 1 0 b との交差に対応して、 m (行) $\times$ n (列) 個の画素回路 P 1 が配置される。

【0023】

n 本の第 1 データ線 1 0 a には第 1 電位 $X 1 a \sim X n a$ が各々供給され、 n 本の第 2 データ線 1 0 b には第 2 電位 $X 1 b \sim X n b$ が各々供給される。また、各走査線 2 0 には、走査信号 $Y 1、Y 2、\dots、Y m$ が、パルスの線的に線順次で印加される。 i (i は 1 から m の自然数) 行、 j (j は 1 から n の自然数) 列の画素回路 P 1 (i, j) は、 i 行の走査線 2 0 の走査信号 $Y i$ がアクティブになると、第 1 データ線 1 0 a を介して供給される第 1 電位 $X j a$ および第 2 データ線 1 0 b を介して供給される第 2 電位 $X j b$ を取り込む。

20

【0024】

図 2 に i 行 j 列の画素回路 P 1 (i, j) の回路図を示す。なお、他の画素回路 P 1 も同様に構成されている。この図に示すように画素回路 P 1 (i, j) は、導電型が n チャネルのトランジスタ 1 1 および 1 2、第 1 保持容量 $C a$ 、第 2 保持容量 $C b$ 、第 3 保持容量 $C c$ 、並びに電気光学素子 1 3 を備える。

30

電気光学素子 1 3 は、第 1 電極 1 a と第 2 電極 1 b の間に電気光学物質を挟持して構成される。電気光学物質は、印加電圧に応じて光学特性が変化するものであればいかなるものであってもよいが、この例では、液晶 L C を用いる。

【0025】

電気光学素子 1 3 の第 1 電極 1 a は第 1 ノード Z a に接続される一方、その第 2 電極 1 b が第 2 ノード Z b に接続される。また、第 1 ノード Z a と電位線 3 0 との間には第 1 保持容量 $C a$ が設けられ、第 2 ノード Z b と電位線 3 0 との間には第 2 保持容量 $C b$ が設けられる。さらに、電気光学素子 1 3 と並列に第 3 保持容量 $C c$ が設けられる。ここで、第 1 乃至第 3 保持容量 $C a、C b、$ および $C c$ の一部または全部は、容量素子として形成してもよいし、あるいは、第 1 電極 1 a と第 2 電極 1 b との間に付随する寄生容量や第 1 ノード Z a または第 2 ノード Z b と電位線 3 0 との間に発生する寄生容量であってもよい。

40

【0026】

また、トランジスタ 1 1 は第 1 ノード Z a と第 1 データ線 1 0 a との間に設けられており、トランジスタ 1 2 は第 2 ノード Z b と第 2 データ線 1 0 b との間に設けられている。さらに、トランジスタ 1 1 および 1 2 のゲートは走査線 2 0 と接続される。走査信号 $Y i$ がハイレベル（アクティブ）になると、トランジスタ 1 1 および 1 2 は共にオン状態となる。すると、第 1 電位 $X j a$ が電気光学素子 1 3 の第 1 電極 1 a に印加されると共に第 1 保持容量 $C a$ によって保持される。また、第 2 電位 $X j b$ が電気光学素子 1 3 の第 2 電極 1 b に印加されると共に第 2 保持容量 $C b$ によって保持される。これによって、電気光学物質たる液晶に電圧が印加され、透過率が制御される。

50

【 0 0 2 7 】

図 3 は、電気光学装置の一例として F F S (Fringe Field Switching) モードの液晶装置の構造の一部分を拡大して示す模式図である。(a) は、液晶装置の一部の構造を示す模式平面図である。(b) は、(a) に示す液晶装置の一部を示す模式断面図である。以下、F F S モードの液晶装置の構造を、図 3 を参照しながら説明する。

【 0 0 2 8 】

図 3 (a) に示すように、液晶装置の画素回路 P 1 には、走査線 2 0 と第 1 データ線 1 0 a 及び第 2 データ線 1 0 b とが交差するように配置されている。走査線 2 0 と第 1 データ線 1 0 a との交差に対応する位置には、トランジスタ 1 1 が形成されている。一方、走査線 2 0 と第 2 データ線 1 0 b との交差に対応する位置には、トランジスタ 1 2 が形成されている。トランジスタ 1 1 には、スリットが設けられていない第 1 電極 1 a が電氣的に接続されている。ここで、第 1 電極 1 a は、略長方形となっている。また、トランジスタ 1 2 には、スリット状の第 2 電極 1 b が電氣的に接続されている。以下、第 2 電極 1 b と接続されているトランジスタ 1 2 の構造を主体に、図 3 (b) を参照しながら説明する。

10

【 0 0 2 9 】

図 3 (b) に示すように、ガラス基板 2 1 上には、下地絶縁膜 2 2 が形成され、その上には、半導体層 2 3 a が積層されている。半導体層 2 3 a は、例えば、ポリシリコン層から構成することができ、走査線 2 0 からの電界によりチャネルが形成されるチャネル領域 2 4 と、これを挟むソース領域 2 5 及びドレイン領域 2 6 とを有して構成される。また、リーク電流をさらに低減させるために、半導体層 2 3 a は、ソース領域 2 5 及びドレイン領域 2 6 の一部に低濃度領域を設けた L D D (Lightly Doped Drain) 構造とすることが好ましい。

20

【 0 0 3 0 】

半導体層 2 3 a の上層には、酸化シリコン等からなるゲート絶縁膜 2 7 を挟んで、チタン、クロム、タングステン、タンタル、モリブデン等の高融点金属又はこれらを含む合金等からなる走査線 2 0 が積層されている。走査線 2 0 は、ゲート電極として機能する。走査線 2 0 は、U 字状に形成された半導体層 2 3 a と 2 箇所に対向するように配置されている。従って、トランジスタ 1 2 は、ダブルゲート構造を有している。トランジスタ 1 2 は、半導体層 2 3 a、ゲート絶縁膜 2 7、走査線 2 0 を含んで構成される。

【 0 0 3 1 】

走査線 2 0 の上層には、酸化シリコン等からなる層間絶縁膜 2 8 を挟んで第 2 データ線 1 0 b が積層されている。第 2 データ線 1 0 b は、アルミニウム、クロム、タングステン等の金属又はこれらを含む合金等から構成されている。第 2 データ線 1 0 b は、図 3 (a) に示すように、走査線 2 0 と直交するように配置され、半導体層 2 3 a の一端側と電氣的に接続されている。詳述すると、第 2 データ線 1 0 b は、ゲート絶縁膜 2 7 及び層間絶縁膜 2 8 を貫通して設けられたコンタクトホール 2 9 a を介して、半導体層 2 3 a のソース領域 2 5 と電氣的に接続されている。

30

【 0 0 3 2 】

第 2 データ線 1 0 b と同一層には、第 2 データ線 1 0 b と同一の材料からなる中継電極 3 1 が形成されている。中継電極 3 1 は、ゲート絶縁膜 2 7 及び層間絶縁膜 2 8 を貫通して設けられたコンタクトホール 2 9 b を介して、半導体層 2 3 a のドレイン領域 2 6 と電氣的に接続されている。

40

【 0 0 3 3 】

第 2 データ線 1 0 b 及び中継電極 3 1 の上層には、酸化シリコン等からなる層間絶縁膜 3 2 を挟んで透光性を有する I T O (Indium Tin Oxide) からなる第 1 電極 1 a が積層されている。第 1 電極 1 a は、画素回路 P 1 ごとに独立して設けられている。第 1 電極 1 a は、コンタクトホールを介して、図示しないトランジスタ 1 1 のドレイン領域に電氣的に接続されている。なお、トランジスタ 1 1 は、上記したトランジスタ 1 2 と同様の構成になっている。

【 0 0 3 4 】

50

第 1 電極 1 a の上層には、酸化シリコン等からなる層間絶縁膜 3 3 を挟んで I T O からなる透光性を有する第 2 電極 1 b が形成されている。第 2 電極 1 b には、第 1 電極 1 a に重なる部分において、多数のスリットが形成されている。各スリットは、互いに平行であり、一定の間隔をおいて配置されている。第 2 電極 1 b は、画素回路 P 1 ごとに独立して設けられている。第 2 電極 1 b は、層間絶縁膜 3 2 , 3 3 を貫通して設けられたコンタクトホール 2 9 c を介して中継電極 3 1 に接続されている。対向配置された第 1 電極 1 a 及び第 2 電極 1 b と、その間に配置された層間絶縁膜 3 3 とによって、第 3 保持容量 C c が構成される。

【 0 0 3 5 】

なお、第 2 電極 1 b の各スリットは、互いに平行であり、一定の間隔をおいて配置されているが、この形状に限られず、第 1 電極 1 a と第 2 電極 1 b との間の斜め方向の電界により、液晶 L C 内の液晶分子が制御されるように形成されていけばよい。例えば、第 2 電極 1 b の各スリットは、図 3 のように第 1 データ線 1 0 a もしくは第 2 データ線 1 0 b の延在方向に沿って設けられていてもよいし、走査線 2 0 の延在方向に沿って設けられていてもよい。また、第 2 電極 1 b の各スリットは、走査線 2 0 の延在方向に対し、所定の角度を持つように設けられていてもよいし、走査線 2 0 の延在方向に対し、第 1 の角度を持つように設けられた第 1 スリットと、第 2 の角度を持つように設けられた第 2 スリットとが有していてもよい。

【 0 0 3 6 】

第 2 電極 1 b 上には、図示しないポリイミドからなる配向膜が積層されている。配向膜は、図示しない液晶に接する部材であり、配向膜をラビングすることで、駆動無印加時（すなわち電界の非印加時）に、液晶をラビング方向に沿って配向させることができる。

【 0 0 3 7 】

また、走査線 2 0 と同一層には、走査線 2 0 と平行して定電位線 3 5 が配置されている。定電位線 3 5 の電位は、例えば、接地電位 G N D に保たれている。半導体層 2 3 a の他端（ドレイン領域 2 6 側）は、ゲート絶縁膜 2 7 を挟んで定電位線 3 5 と重なる領域まで延在して形成されている。ここで、定電位線 3 5 と半導体層 2 3 a とによって挟まれたゲート絶縁膜 2 7 は、第 2 保持容量 C b の役割りを果たす。

【 0 0 3 8 】

同様にトランジスタ 1 1 の半導体層 2 3 b における他端（ドレイン領域側）は、ゲート絶縁膜 2 7 を挟んで定電位線 3 5 と重なる領域まで延在して形成されている。そして、定電位線 3 5 と半導体層 2 3 b とによって挟まれたゲート絶縁膜 2 7 は、第 1 保持容量 C a の役割りを果たす。

【 0 0 3 9 】

また、第 1 データ線 1 0 a は、図 3 （ b ）に図示しないが、上記した第 2 データ線 1 0 b と同一層に形成されている。第 1 データ線 1 0 a は、ゲート絶縁膜 2 7 及び層間絶縁膜 2 8 を貫通して設けられたコンタクトホール（図示せず）を介して、半導体層 2 3 b のソース領域（図示せず）と電氣的に接続されている。

【 0 0 4 0 】

上記した半導体層 2 3 a , 2 3 b 及び定電位線 3 5 を用いて保持容量 C a , C b を作ることににより、半導体層 2 3 a , 2 3 b や走査線 2 0 を形成するのに合わせて同時に形成することが可能となり、製造工程を増やすことなく作ることができる。また、対向配置された第 1 電極 1 a 及び第 2 電極 1 b と、その間に配置された層間絶縁膜 3 3 とによって、第 3 保持容量 C c が構成されるため、別途保持容量を形成する必要がなく、第 2 電極 1 b と同等の面積の保持容量を形成できる。この第 3 保持容量 C c により、第 1 電極 1 a と第 2 電極 1 b との間の電位差を保持することができる。

【 0 0 4 1 】

このような構成において、第 1 電極 1 a と第 2 電極 1 b との間に駆動電圧を印加すると、これらの電極の形状に応じた電界が生じる。より詳しくは、第 2 電極 1 b の上面から出て第 2 電極 1 b のスリットを通り第 1 電極 1 a の上面に至る電気力線を有する電界が発生

10

20

30

40

50

する。このとき、第 2 電極 1 b の上方（すなわち液晶が配置されている領域）における電界は、ガラス基板 2 1 に平行な成分を有する横電界となる。液晶分子は、この横電界によって駆動され、ガラス基板 2 1 に平行な面内で配向方向を変える。F F S モードの液晶装置によれば、上記のように液晶分子が常にガラス基板 2 1 に対して平行な状態で駆動されることに起因して、広い視野角が得られる。

【 0 0 4 2 】

図 4 にデータ線駆動回路 2 0 0 の構成を示す。データ線駆動回路 2 0 0 は、 n 列の画素回路 P 1 に対応した n 個の処理ユニット U 1 ~ U n 、インバータ I N V、基準電位発生回路 2 1 0、および画像データ分配回路 2 2 0 を備える。このうち、画像データ分配回路 2 2 0 は、 n 段のシフトレジスタとラッチ回路を備える。シフトレジスタは X 転送開始パルス D X を X クロック信号 X C K に従って順次転送して n 個のサンプリングパルスを順次生成する。ラッチ回路は、サンプリングパルスを用いて出力画像データ D out をサンプリングしたデータをラッチする。さらに、ラッチ回路は、ラッチして得たデータを画像データ D 1 ~ D n として各処理ユニット U 1 ~ U n に出力する。画像データ D 1 ~ D n は k (k は 2 以上の自然数) 個の階調を指定する。また、基準電位発生回路 2 1 0 は、接地電位 G N D と k 個の階調に対応した基準電位 V 1 ~ V k を生成する。各基準電位 V 1 ~ V k はガンマ補正を考慮して設定されている。また、第 1 フレーム信号 S f 1 は第 1 フレーム期間 F 1 においてハイレベルなり、第 2 フレーム期間 F 2 においてローレベルとなる。インバータ I N V は第 1 フレーム信号 S f 1 を反転して第 2 フレーム信号 S f 2 を生成する。第 2 フレーム信号 S f 2 は第 2 フレーム期間 F 2 においてハイレベルとなる一方、第 1 フレーム期間 F 1 においてローレベルとなる。

【 0 0 4 3 】

図 5 に処理ユニット U j の構成を示す。なお、他の処理ユニットも同様に構成されている。処理ユニット U j は D A 変換回路 2 5 0 とスイッチ S a 1、S a 2、S b 1 および S b 2 を備える。D A 変換回路 2 5 0 は、 k 入力 1 出力のデマルチプレクサによって構成されており、画像データ D j の示す階調に応じて基準電位 V 1 ~ V k の中から一つを選択して出力する。これによって、画像データ D j をデジタル信号からアナログ信号に変換することができる。

【 0 0 4 4 】

スイッチ S a 1 は第 1 フレーム期間 F 1 でオン状態となり、D A 変換回路 2 5 0 から出力されるデータ電位 V data を第 1 電位 X j a として第 1 データ線 1 0 a に供給する。また、スイッチ S a 2 は第 2 フレーム期間 F 2 でオン状態となり、接地電位 G N D を第 1 電位 X j a として第 1 データ線 1 0 a に供給する。一方、スイッチ S b 1 は第 1 フレーム期間 F 1 でオン状態となり、接地電位 G N D を第 2 電位 X j b として第 2 データ線 1 0 b に供給する。また、スイッチ S b 2 は第 2 フレーム期間 F 2 でオン状態となり、データ電位 V data を第 2 電位 X j b として第 2 データ線 1 0 b に供給する。この結果、第 1 フレーム期間 F 1 において、第 1 電位 X j a はデータ電位 V data、第 2 電位 X j b は接地電位 G N D となる。第 2 フレーム期間 F 2 において、第 1 電位 X j a は接地電位 G N D、第 2 電位 X j b はデータ電位 V data となる。データ電位 V data は表示すべき階調に応じた電位である。

【 0 0 4 5 】

ところで、液晶 L C の透過率と印加電圧との関係は、液晶 L C の材料によって区々である。さらに、画像データ D j の示す階調値と人間の視感度特性を調整する必要もある。そこで、これらの点を考慮して液晶 L C に印加する電圧を調整するガンマ補正を施す必要がある。本実施形態では、基準電位 V 1 ~ V k を調整することによってガンマ補正を施している。より具体的には、基準電位発生回路 2 1 0 に抵抗ラダーを設け、抵抗ラダーを構成する抵抗値を調整すればよい。あるいは、基準電位発生回路 2 1 0 に不揮発性のメモリを設け、当該メモリに基準電位 V 1 ~ V k を指定する指定データを記憶し、指定データをメモリから読み出し、これを D A 変換して基準電位 V 1 ~ V k を生成してもよい。

【 0 0 4 6 】

仮に、共通電位 V_{COM} を中心として正極性の電位と負極性の電位を発生させる場合には、プッシュダウン現象の影響を受けて、液晶 LC の印加電圧がシフトするため、正極性用の基準電位の他に負極性用の基準電位を別途生成する必要がある。これに対して、本実施形態では、第 1 電極 1 a と第 2 電極 1 b の一方に接地電位 GND (固定電位) を供給し、他方に表示すべき階調に応じたデータ電位 V_{data} を供給し、これを入れ替えることによって液晶 LC に交流電圧を印加する。このため、プッシュダウン現象によって液晶 LC の印加電圧が減少しても極性によって印加電圧の大きさを一定にすることができる。この結果、印加電圧の極性に応じてガンマ補正を切り替える必要がなくなるので、基準電位発生回路 210 を簡易に構成することができる。すなわち、本実施形態では、第 1 フレーム期間 F_1 と第 2 フレーム期間 F_2 とで同じガンマ補正を施して、データ電位 V_{data} を同一の処理で生成する。

【0047】

図 6 に電気光学装置 1 の動作を説明するためのタイミングチャートを示す。この図に示すように、第 1 フレーム期間 F_1 (第 1 期間) の第 i 番目の水平走査期間 H_i において、走査信号 Y_i がアクティブになる。すると、画素回路 $P_1(i, j)$ のトランジスタ 11 および 12 がオン状態となり、第 1 電極 1 a に第 1 電位 X_{ja} が印加され、第 2 電極 1 b に第 2 電位 X_{jb} が印加される。このとき、第 1 電位 X_{ja} は表示すべき階調に応じたデータ電位 V_{data} となり、第 2 電位 X_{jb} は接地電位 GND (固定電位) となる。そして、第 1 保持容量 C_a によって階調に応じた電位が保持され、第 2 保持容量 C_b に接地電位 GND が保持される。この結果、第 1 フレーム期間 F_1 では、第 1 電極 1 a の電位が第 2 電極 1 b の接地電位 GND を基準として高電位となる。

【0048】

第 2 フレーム期間 F_2 (第 2 期間) の第 i 番目の水平走査期間 H_i でも画素回路 $P_1(i, j)$ のトランジスタ 11 および 12 がオン状態となり、第 1 電極 1 a に第 1 電位 X_{ja} が印加され、第 2 電極 1 b に第 2 電位 X_{jb} が印加される。但し、第 2 フレーム期間 F_2 における第 1 電位 X_{ja} および第 2 電位 X_{jb} の関係は、第 1 フレーム期間 F_1 と逆転している。即ち、第 2 フレーム期間 F_2 では、第 1 電位 X_{ja} が接地電位 GND となり第 2 電位 X_{jb} がデータ電位 V_{data} となる。したがって、第 2 フレーム期間 F_2 では、第 2 電極 1 b の電位が第 1 電極 1 a の接地電位 GND を基準として高電位となる。

【0049】

このように第 1 フレーム期間 F_1 と第 2 フレーム期間 F_2 とで電気光学素子 13 に印加される電圧の向きを反転させることによって、交流電圧を液晶 LC に印加することができる。交流駆動の方式としては、以下に述べる各種の方式がある。なお、以下の説明では、液晶 LC に印加される電圧の極性を、第 1 電極 1 a の電位が第 2 電極 1 b の電位よりも高電位となる場合を正極性と称し、第 1 電極 1 a の電位が第 2 電極 1 b の電位よりも低電位となる場合を負極性と称する。

【0050】

V 反転方式は、あるフレーム (垂直走査) 期間中は全ての第 1 電極 1 a に高電位を供給すると共に第 2 電極 1 b に接地電位 GND を供給し、次のフレーム期間中は全ての第 1 電極 1 a に接地電位 GND を供給すると共に第 1 電極 1 a に高電位を供給する反転方式である。 V 反転方式では、全ての画素回路 P_1 において液晶 LC に印加する電圧の極性が共通し、隣接するフレーム間で印加電圧の極性が反転する。

【0051】

S 反転方式は、あるフレーム期間においてデータ線毎に (列毎に) 第 1 電極 1 a に高電位と接地電位 GND とを交互に供給して、列毎に液晶 LC に印加する電圧の極性を反転させる。そして、次のフレーム期間では前のフレーム期間で高電位を供給した第 1 電極 1 a には接地電位 GND を供給し、接地電位 GND を供給した第 1 電極 1 a には高電位を供給する。このように S 反転方式では、列毎に液晶 LC に印加する電圧の極性を反転し、隣接するフレーム間で液晶 LC に印加する電圧の極性を反転する。

【0052】

10

20

30

40

50

H反転方式は、あるフレーム期間中に走査線毎に（行毎に）第1電極1aに高電位と接地電位GNDとを交互に供給して、列毎に液晶LCに印加する電圧の極性を反転させる。そして、次のフレーム期間では前のフレーム期間で高電位を供給した第1電極1aには接地電位GNDを供給し、接地電位GNDを供給した第1電極1aには高電位を供給する。このようにH反転方式では、行毎に液晶LCに印加する電圧の極性を反転し、隣接するフレーム間で液晶LCに印加する電圧の極性を反転する。

【0053】

ドット反転方式は、S反転方式とH反転方式とを組み合わせたものである。ドット反転方式は、あるフレーム期間中において走査線およびデータ線毎に（すなわち画素単位毎に）第1電極1aに高電位と接地電位GNDとを交互に供給して、行および列毎に液晶LCに印加する電圧の極性を反転させる。そして、次のフレーム期間では前のフレーム期間で高電位を供給した第1電極1aには接地電位GNDを供給し、接地電位GNDを供給した第1電極1aには高電位を供給する。このようにドット反転方式は、行および列毎に液晶LCに印加する電圧の極性を反転し、隣接するフレーム間で液晶LCに印加する電圧の極性を反転する。

【0054】

本実施形態の電気光学装置1は、上述した各種の方式のいずれを採用することもできるが、この例では、S反転方式を採用する。図6に示すように、第1フレーム期間F1のi番目の水平走査期間Hiにおいて、画素回路P1(i,j)では、第1電極1aに第1電位Xj aとしてデータ電位Vdataが供給される一方、第2電極1bに第2電位Xj bとして接地電位GNDが供給される。したがって、第1フレーム期間F1において画素回路P1(i,j)の液晶LCに印加される電圧の極性は正極性となる。次に、第1フレーム期間F1のi+1番目の水平走査期間Hi+1において、画素回路P1(i+1,j)では、第2電極1bに第2電位Xj bとしてデータ電位Vdataが供給される一方、第1電極1aに第1電位Xj aとして接地電位GNDが供給される。したがって、第1フレーム期間F1において画素回路P1(i+1,j)の液晶LCに印加される電圧の極性は負極性となる。

【0055】

また、第2フレーム期間F2のi番目の水平走査期間Hiにおいて、画素回路P1(i,j)では、第2電極1bに第2電位Xj bとしてデータ電位Vdataが供給される一方、第1電極1aに第1電位Xj aとして接地電位GNDが供給される。したがって、第2フレーム期間F2において画素回路P1(i,j)の液晶LCに印加される電圧の極性は負極性となる。次に、第2フレーム期間F2のi+1番目の水平走査期間Hi+1において、画素回路P1(i+1,j)では、第1電極1aに第1電位Xj aとしてデータ電位Vdataが供給される一方、第2電極1bに第2電位Xj bとして接地電位GNDが供給される。したがって、第2フレーム期間F2において画素回路P1(i+1,j)の液晶LCに印加される電圧の極性は正極性となる。

【0056】

この結果、図7に示すように第1フレーム期間F1および第2フレーム期間F2において、画素回路P1(i,j)の液晶LCと画素回路P1(i+1,j)の液晶LCに印加される電圧の極性は反転し、且つ、フレーム間で画素回路P1(i,j)の液晶LCおよび画素回路P1(i+1,j)の液晶LCに印加される電圧の極性が反転する。

【0057】

ところで、走査信号Yiがアクティブから非アクティブに切り替わるタイミングでは、液晶LCの印加電圧がシフトするプッシュダウン現象が発生する。この点について、図8を参照して説明する。図8に示すようにプッシュダウン現象によって黒レベルでは ΔV_a 、白レベルでは ΔV_b の電圧降下が発生する。しかしながら、本実施形態では、接地電位GNDを中心とした極性反転ではないので、第1フレーム期間F1と第2フレーム期間F2とで同様の電圧降下が発生する。したがって、ガンマ補正を切り替える必要がなく、さらに、固定電位としての接地電位GNDを極性反転に応じて調整する必要もない。この結果、電気光学装置1の構成を簡略化することができ、さらに固定電位の調整工程を省略す

ることができる。

【0058】

< 2 . 第2実施形態 >

次に、第2実施形態に係る電気光学装置は、画像表示領域Aの詳細な構成、走査線駆動回路およびデータ線駆動回路の詳細な構成を除いて、図1に示す第1実施形態の電気光学装置と同様に構成されている。

図9に第2実施形態に係る電気光学装置における画像表示領域Aの構成を示す。この図に示すように、画像表示領域Aには、 m 行 n 列の画素回路P2が形成されている。この例では、第1走査線20aと第2走査線20bとの組が各行に配列され、 $n+1$ 本のデータ線10abが列方向に配列されている。 m 本の第1走査線20aには第1走査信号Y1a ~ Ymaが供給される一方、 m 本の第2走査線20bには第2走査信号Y1b ~ Ymbが供給される。

10

【0059】

図10に i 行 j 列目の画素回路P2(i, j)と i 行 $j+1$ 列目の画素回路P2($i, j+1$)の回路図を示す。なお、他の画素回路P2も同様に構成されている。また、以下の説明では、左端のデータ線10abを「101」、中央のデータ線10abを「102」、右端のデータ線10abを「103」と称する。

【0060】

画素回路P2(i, j)において、第1電極1aとデータ線101の間にはトランジスタ15が設けられており、そのゲートは第1走査線20aに接続される。また、第2電極1bとデータ線102の間にはトランジスタ16が設けられており、そのゲートは第2走査線20bに接続される。さらに、第1電極1aと電位線30の間にはトランジスタ17が設けられており、そのゲートは第2走査線20bに接続される。また、第2電極1bと電位線30の間にはトランジスタ18が設けられており、そのゲートは第1走査線20aに接続される。

20

【0061】

第1電極1aは第1ノードZaに接続され、第2電極1bは第2ノードに接続される。また、第1ノードZaと電位線30の間には第1保持容量Caが設けられており、第2ノードZbと電位線30の間には第2保持容量Cbが設けられており、第1ノードZaと第2ノードZbの間には第3保持容量Ccが設けられている。

30

【0062】

以上の構成において、トランジスタ15および18は同時にオン状態となり、トランジスタ16および17は同時にオン状態となる。画素回路P2(i, j)において、トランジスタ15および18がオン状態になると、第1電極1aにはデータ線101を介してデータ電位Xiが供給される一方、第2電極1bには接地電位GNDが供給される。また、トランジスタ15および18がオン状態になると、第1電極1aには接地電位GNDが供給される一方、第2電極1bにはデータ線102を介してデータ電位Xi+1が供給される。

【0063】

図11および図12は、第2実施形態の電気光学装置の動作を説明するためのタイミングチャートである。図11に示すように、第1フレーム期間F1において、走査信号はY1a → Y2b → Y3a → Y4b ... Yi a → Yi + 1 b → ... → Ymaの順にハイレベルとなり、第2フレーム期間F2において、走査信号はY1b → Y2a → Y3b → Y4a ... Yi b → Yi + 1 a → ... → Ymbの順にハイレベルとなる。第2フレーム期間F2では、各行において、第1走査線20aと第2走査線20bの組のうち第1フレーム期間F1で選択した走査線以外の走査線が選択される。すなわち、本実施形態の走査線駆動回路100は、第1フレーム期間F1において、 m 組の走査線を順次選択し、1組の走査線を選択する際に第1走査信号Y1a ~ Ymaと第2走査信号Y1b ~ Ymbとのうち一方を有効とし他方を無効とし、第2フレーム期間F2において、 m 組の走査線を順次選択し、1組の走査線を選択する際に第1走査信号Y1a ~ Ymaと第2走査信号Y1b ~ Ymbとのうち第1フレーム期間F1で有効とした信号を無効とし、無効とした信号を有効とする。

40

50

【 0 0 6 4 】

また、図 1 2 に示す例では、第 1 フレーム期間 F_1 の i 番目の水平走査期間 H_i において、第 1 走査信号 $Y_{i a}$ がハイレベルとなり、第 2 走査信号 $Y_{i b}$ はローレベルを維持する。このとき、図 1 3 に示すようにトランジスタ 1 5 および 1 8 がオン状態となり、トランジスタ 1 6 および 1 7 がオフ状態となる。したがって、画素回路 $P_2(i, j)$ においては、データ線 1 0 1 を介して供給されるデータ電位 X_j が第 1 電極 1 a に印加される一方、第 2 電極 1 b が電位線 3 0 に接続される。また、画素回路 $P_2(i, j+1)$ においては、データ線 1 0 2 を介して供給されるデータ電位 X_{j+1} が第 1 電極 1 a に印加される一方、第 2 電極 1 b が電位線 3 0 に接続される。

【 0 0 6 5 】

10

次に、第 2 フレーム期間 F_2 の i 番目の水平走査期間 H_i において、第 2 走査信号 $Y_{i b}$ がハイレベルとなり、第 1 走査信号 $Y_{i a}$ はローレベルを維持する。このとき、図 1 4 に示すようにトランジスタ 1 6 および 1 7 がオン状態となり、トランジスタ 1 5 および 1 8 がオフ状態となる。したがって、画素回路 $P_2(i, j)$ においては、データ線 1 0 2 を介して供給されるデータ電位 X_{j+1} が第 2 電極 1 b に印加される一方、第 1 電極 1 a が電位線 3 0 に接続される。また、画素回路 $P_2(i, j+1)$ においては、データ線 1 0 3 を介して供給されるデータ電位 X_{j+1} が第 2 電極 1 b に印加される一方、第 1 電極 1 a が電位線 3 0 に接続される。

すなわち、この例のデータ線駆動回路 2 0 0 は、第 1 フレーム期間 F_1 において、奇数番目のデータ線 1 0 1、1 0 3 に表示すべき階調に応じたデータ電位 V_{data} を供給すると共に偶数番目のデータ線 1 0 2 に接地電位 GND を供給し、第 2 フレーム期間 F_2 において、奇数番目のデータ線 1 0 1、1 0 3 に接地電位 GND を供給すると共に偶数番目のデータ線 1 0 2 にデータ電位 V_{data} を供給する。このように、データ線 1 0 2 は、画素回路 $P_2(i, j)$ および画素回路 $P_2(i, j+1)$ で兼用されるので、データ線 1 0 a b の本数を約 $1/2$ に削減できる。

20

【 0 0 6 6 】

< 3 . 第 3 実施形態 >

次に、第 3 実施形態に係る電気光学装置は、画像表示領域 A の詳細な構成、走査線駆動回路およびデータ線駆動回路の詳細な構成を除いて、図 1 に示す第 1 実施形態の電気光学装置と同様に構成されている。

30

図 1 5 に第 3 実施形態に係る電気光学装置における画像表示領域 A の構成を示す。この図に示すように、画像表示領域 A には、 m 行 n 列の画素回路 P_3 が形成されている。この例では、第 1 走査線 2 0 n と第 2 走査線 2 0 p との組が各行に配列され、 n 本の第 1 データ線 1 0 a と n 本の第 2 データ線 1 0 b が列方向に配列されている。 m 本の第 1 走査線 2 0 n には第 1 走査信号 $Y_{1 n} \sim Y_{m n}$ が供給される一方、 m 本の第 2 走査線 2 0 p には第 2 走査信号 $Y_{1 p} \sim Y_{m p}$ が供給される。さらに、 n 本の第 1 データ線 1 0 a には第 1 電位 $X_{1 a} \sim X_{n a}$ が供給され、 n 本の第 2 データ線 1 0 b には第 2 電位 $X_{1 b} \sim X_{n b}$ が供給される。

【 0 0 6 7 】

図 1 6 に i 行 j 列目の画素回路 $P_3(i, j)$ の回路図を示す。なお、他の画素回路 P_3 も同様に構成されている。画素回路 $P_3(i, j)$ は、 n チャネル型のトランジスタ $T_{r n}$ 、 P チャネル型のトランジスタ $T_{r p}$ 、保持容量 C_c 、および電気光学素子 1 3 を備える。トランジスタ $T_{r n}$ のゲートは第 1 走査線 2 0 n と接続され、トランジスタ $T_{r p}$ のゲートは第 2 走査線 2 0 p と接続される。また、トランジスタ $T_{r n}$ は第 1 データ線 1 0 a と第 1 ノード Z_a との間に設けられており、トランジスタ $T_{r p}$ は第 2 データ線 1 0 b と第 2 ノード Z_b との間に設けられている。

40

【 0 0 6 8 】

図 1 7 は、第 3 実施形態の電気光学装置の動作を説明するためのタイミングチャートである。図 1 7 に示すように、第 1 走査信号 $Y_{1 n} \sim Y_{m n}$ は順次アクティブ（ハイレベル）となる。一方、第 2 走査信号 $Y_{1 p} \sim Y_{m p}$ は第 1 走査信号 $Y_{1 n} \sim Y_{m n}$ を反転した

50

ものである。したがって、各行が順次選択され、選択された行の各画素回路 P 3 において、第 1 電位 $X_{1a} \sim X_{na}$ と第 2 電位 $X_{1b} \sim X_{nb}$ とが書き込まれる。

【0069】

第 1 フレーム期間 F 1 の i 番目の水平走査期間 H i において、第 1 走査信号 Y_{ia} がローレベルからハイレベルに遷移し、第 2 走査信号 Y_{ib} がハイレベルからローレベルに遷移すると、画素回路 P 3 (i, j) において、トランジスタ T_{rn} とトランジスタ T_{rp} がオン状態になる。このとき、第 1 電極 1 a には第 1 電位 X_{ja} が供給され、第 2 電極 1 b には第 2 電位 X_{jb} が供給され、液晶 LC に電圧が印加されると共に、保持容量 C c によって印加電圧が保持される。この例では、第 1 電位 X_{ja} と第 2 電位 X_{jb} は、振幅中心を基準として互いに極性が相違し、且つ、1 水平走査期間毎、および 1 フレーム期間毎に極性が反転する。この結果、画素回路 P 3 (i, j) では、第 1 フレーム期間 F 1 において第 1 電極 1 a の電位が第 2 電極 1 b の電位と比較して高く、第 2 フレーム期間 F 2 において第 1 電極 1 a の電位が第 2 電極 1 b の電位と比較して低い。これにより、液晶 LC の印加電圧の極性を反転することができる。なお、この例では、交流駆動の方式としてドット反転を採用したが、V 反転方式、S 反転方式、H 反転方式を採用することもできる。また、第 3 実施形態の画素回路 P 3 によれば、第 1 電位 X_{ja} と第 2 電位 X_{jb} との電位差によって液晶 LC に電圧を印加するので、第 1 電位 X_{ja} および第 2 電位 X_{jb} の振幅を小さくすることができる。この結果、データ線駆動回路 200 および走査線駆動回路 100 を低電圧化することが可能となる。

10

20

【0070】

< 4 . 電子機器 >

次に、上述した実施形態に係る電気光学装置 1 を適用した電子機器について説明する。図 18 に、電気光学装置 1 を適用したモバイル型のパーソナルコンピュータの構成を示す。パーソナルコンピュータ 2000 は、表示ユニットとしての電気光学装置 1 と本体部 2010 を備える。本体部 2010 には、電源スイッチ 2001 およびキーボード 2002 が設けられている。

図 19 に、電気光学装置 1 を適用した携帯電話機の構成を示す。携帯電話機 3000 は、複数の操作ボタン 3001 およびスクロールボタン 3002、並びに表示ユニットとしての電気光学装置 1 を備える。スクロールボタン 3002 を操作することによって、電気光学装置 1 に表示される画面がスクロールされる。

30

図 20 に、電気光学装置 1 を適用した情報携帯端末 (PDA: Personal Digital Assistants) の構成を示す。情報携帯端末 4000 は、複数の操作ボタン 4001 および電源スイッチ 4002、並びに表示ユニットとしての電気光学装置 1 を備える。電源スイッチ 4002 を操作すると、住所録やスケジュール帳といった各種の情報が電気光学装置 1 に表示される。

なお、電気光学装置 1 が適用される電子機器としては、図 18 ~ 図 20 に示すものの他、デジタルスチルカメラ、液晶テレビ、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた機器等などが挙げられる。そして、これらの各種電子機器の表示部として、前述した電気光学装置 1 が適用可能である。

40

【0071】

なお、実施形態は上記に限定されず、以下のような形態で実施することもできる。

【0072】

(変形例 1)

上記した電気光学装置 1 の適用例として、FFS モードの液晶装置に限定されず、例えば、IPS (In Plane Switching) モードの液晶装置に適用するようにしてもよい。図 21 は、IPS モードの液晶装置の一部分を拡大して示す模式図である。(a) は、液晶装置の構造の一部を示す模式平面図である。(b) は、(a) に示す液晶装置の一部を示す模式断面図である。以下、IPS モードの液晶装置の構造を、FFS モードの液晶装置と

50

異なる部分を主体に、図 2 1 を参照しながら説明する。

【 0 0 7 3 】

画素回路 P 1 には、走査線 2 0 と第 1 データ線 1 0 a 及び第 2 データ線 1 0 b とが交差するように配置されている。走査線 2 0 と第 1 データ線 1 0 a との交差に対応する位置には、トランジスタ 1 1 が形成されている。一方、走査線 2 0 と第 2 データ線 1 0 b との交差に対応する位置には、トランジスタ 1 2 が形成されている。トランジスタ 1 1 には、第 1 電極 1 a が電氣的に接続されている。また、トランジスタ 1 2 には、第 2 電極 1 b が電氣的に接続されている。以下、第 1 電極 1 a と接続されているトランジスタ 1 1 の構造を主体に、図 2 1 (b) を参照しながら説明する。

【 0 0 7 4 】

第 1 データ線 1 0 a 及び中継電極 3 1 の上層には、層間絶縁膜 3 2 を挟んで定電位線 3 5 が積層されている。また、定電位線 3 5 の上層には、層間絶縁膜 3 3 を挟んで、透光性を有する I T O (Indium Tin Oxide) からなる第 1 電極 1 a 及び第 2 電極 1 b が積層されている。第 1 電極 1 a 及び第 2 電極 1 b は、共に櫛歯状の電極であり、互いの櫛歯が平行に互い違いに入り込むようにして配置されている。

【 0 0 7 5 】

第 1 電極 1 a は、層間絶縁膜 3 2 , 3 3 を貫通して設けられたコンタクトホール 2 9 c 、中継電極 3 1 及びコンタクトホール 2 9 b を介して、トランジスタのドレイン領域 2 6 と電氣的に接続されている。また、第 2 電極 1 b は、コンタクトホールを介して、図示しないトランジスタ 1 2 のドレイン領域と電氣的に接続されている。

【 0 0 7 6 】

第 1 電極 1 a と定電位線 3 5 とによって挟まれた層間絶縁膜 3 3 は、第 1 保持容量 C a の役割りを果たす。また、第 2 電極 1 b と定電位線 3 5 とによって挟まれた層間絶縁膜 3 3 は、第 2 保持容量 C b の役割りを果たす。なお、第 1 保持容量 C a 及び第 2 保持容量 C b は、F F S モードの液晶装置で説明した、定電位線 3 5 と半導体層 2 3 a , 2 3 b とによって構成するようにしてもよい。

【 0 0 7 7 】

トランジスタ 1 1 のドレイン電極とトランジスタ 1 2 のドレイン電極は、図 2 1 (a) 中の領域 3 6 まで延設されている。より詳しくは、トランジスタ 1 1 のドレイン電極とトランジスタ 1 2 のドレイン電極は、領域 3 6 において異なる層に延設され、かつガラス基板 2 1 の法線方向から見て互いに重なるように配置されている。領域 3 6 において対向配置されたトランジスタ 1 1 のドレイン電極とトランジスタ 1 2 のドレイン電極とによって、第 3 保持容量 C c が構成される。

【 0 0 7 8 】

このような構成において、第 1 電極 1 a と第 2 電極 1 b との間に駆動電圧を印加すると、これらの電極の形状に応じた電界が生じる。より詳しくは、第 1 電極 1 a の表面から出て第 2 電極 1 b の表面に至る電気力線を有する電界が発生する。このとき、第 1 電極 1 a 及び第 2 電極 1 b の上方 (すなわち液晶が配置されている領域) における電界は、ガラス基板 2 1 に平行な成分を有する横電界となる。液晶分子は、この横電界によって駆動され、ガラス基板 2 1 に平行な面内で配向方向を変える。I P S モードの液晶装置によれば、上記のように液晶分子が常にガラス基板 2 1 に対して平行な状態で駆動されることに起因して、広い視野角が得られる。

【 図面の簡単な説明 】

【 0 0 7 9 】

【 図 1 】 第 1 実施形態に係る電気光学装置の全体構成を示すブロック図である。

【 図 2 】 同装置の画素回路の構成例を示す回路図である。

【 図 3 】 同装置の一例として液晶装置の構造を示す模式図であり、(a) は模式平面図、(b) は模式断面図である。

【 図 4 】 同装置のデータ線駆動回路の構成を示すブロック図である。

【 図 5 】 同回路に用いる処理ユニットの詳細な構成を示すブロック図である。

10

20

30

40

50

【図 6】同装置の画像表示領域の構成例を示す回路図である。

【図 7】第 1 フレーム期間および第 2 フレーム期間における印加電圧の極性を説明するための概念図である。

【図 8】同装置におけるプッシュダウン現象を説明するための説明図である。

【図 9】本発明の第 2 実施形態に係る電気光学装置における画像表示領域の構成を示すブロック図である。

【図 10】同装置に用いる画素回路の回路図である。

【図 11】同装置の動作を説明するためのタイミングチャートである。

【図 12】同装置の動作を説明するためのタイミングチャートである。

【図 13】同装置の画素回路における信号の流れを説明するための説明図である。

【図 14】同装置の画素回路における信号の流れを説明するための説明図である。

【図 15】本発明の第 3 実施形態に係る電気光学装置における画像表示領域の構成を示すブロック図である。

【図 16】同装置に用いる画素回路の回路図である。

【図 17】同装置の動作を説明するためのタイミングチャートである。

【図 18】電気光学装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。

【図 19】電気光学装置を適用した電子機器の一例たる携帯電話の構成を示す斜視図である。

【図 20】電気光学装置を適用した電子機器の一例たる携帯情報端末の構成を示す斜視図である。

【図 21】液晶装置の変形例を示す模式図であり、(a) は平面図、(b) は断面図である。

【図 22】従来の画素回路の構成を示す回路図である。

【図 23】プッシュダウン現象を説明するための説明図である。

【符号の説明】

【0080】

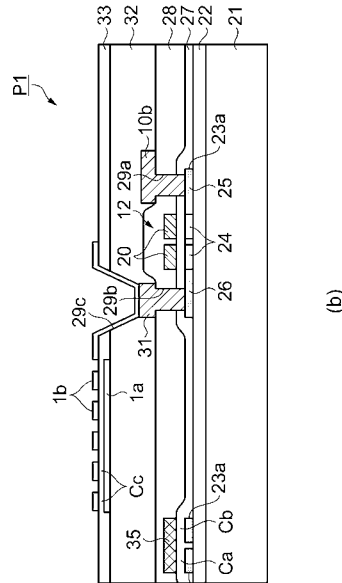
1 ... 電気光学装置、10a ... 第 1 データ線、10b ... 第 2 データ線、10ab ... データ線、20 ... 走査線、P1, P2, P3 ... 画素回路、11, 12, 15 ~ 18 ... トランジスタ、1a ... 第 1 電極、1b ... 第 2 電極、13 ... 電気光学素子、LC ... 液晶、100 ... 走査線駆動回路、200 ... データ線駆動回路、F1 ... 第 1 フレーム期間、F2 ... 第 2 フレーム期間、GND ... 接地電位、21 ... ガラス基板、22 ... 下地絶縁膜、23a, 23b ... 半導体層、24 ... チャンネル領域、25 ... ソース領域、26 ... ドレイン領域、27 ... ゲート絶縁膜、28 ... 層間絶縁膜、29a, 29b ... コンタクトホール、31 ... 中継電極、32 ... 層間絶縁膜、33 ... 層間絶縁膜。

10

20

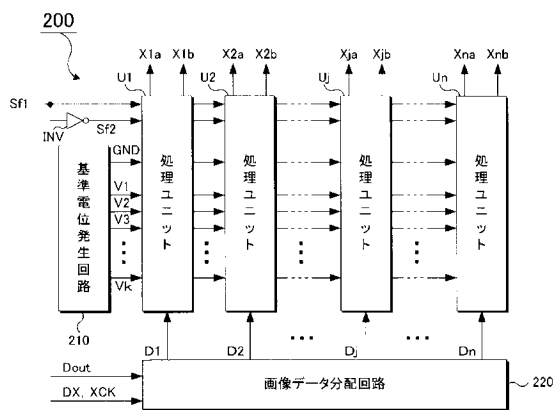
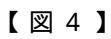
30

【圖 3】

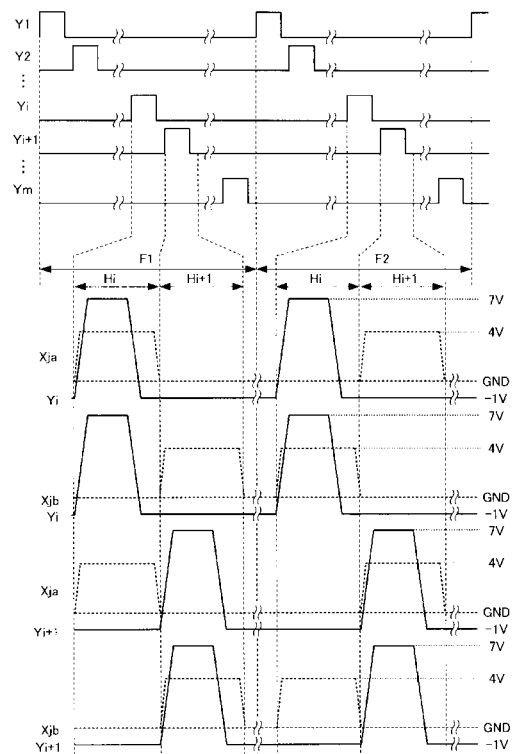


(a)

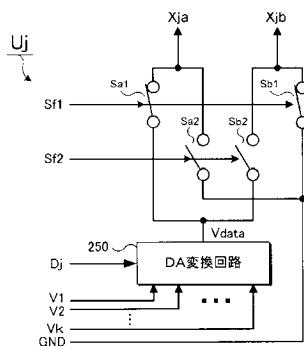
This diagram shows a cross-section of a liquid crystal panel assembly. It includes a top substrate (10a) and a bottom substrate (10b). Between them are two layers of liquid crystal material (1a and 1b). The assembly is sealed by a frame (11) and a sealant (12). A pressure inlet (P1) is shown at the top left corner.



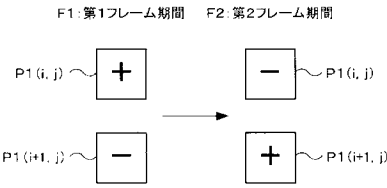
【 図 6 】



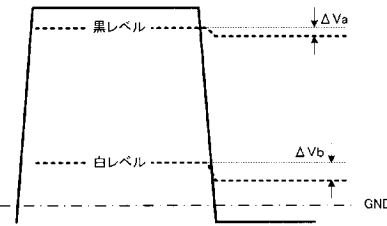
【 図 5 】



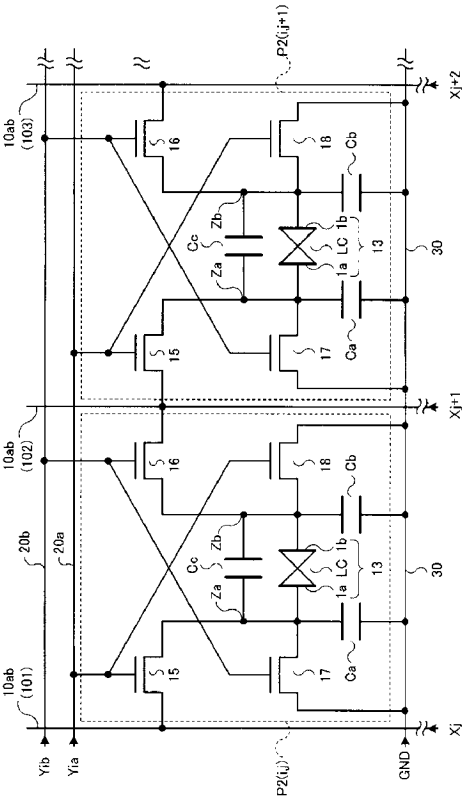
【 図 7 】



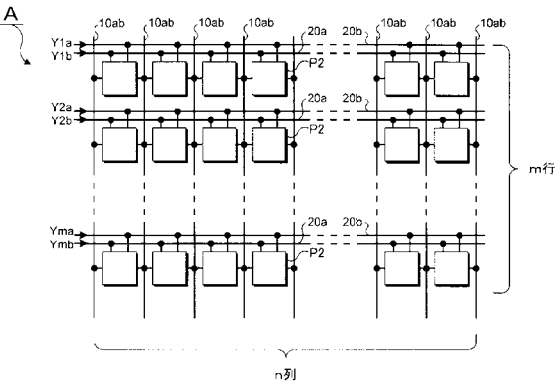
【 図 8 】



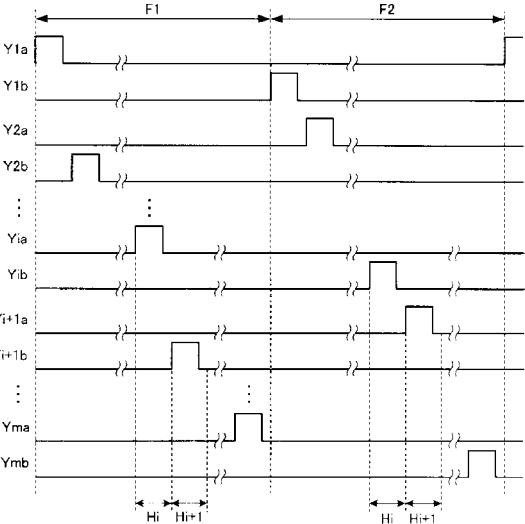
【 図 10 】



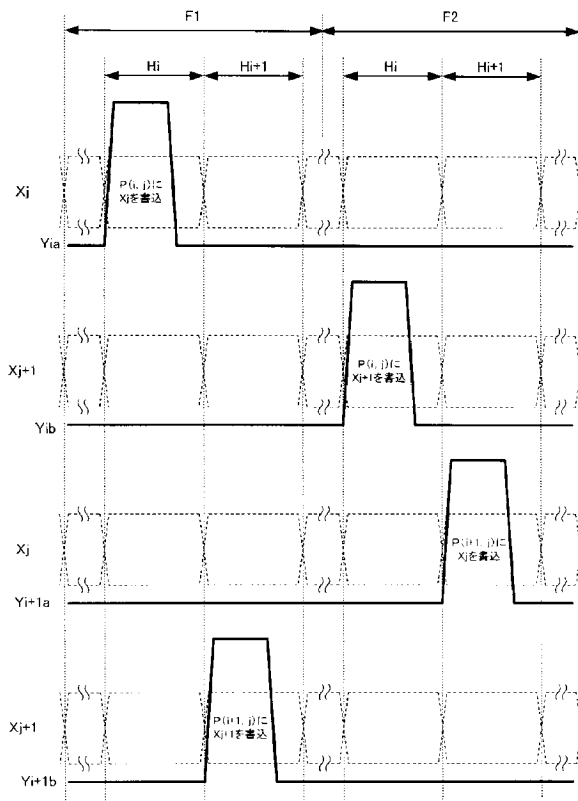
【 図 9 】



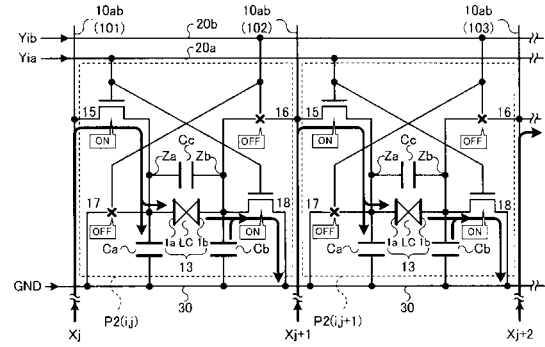
【 図 11 】



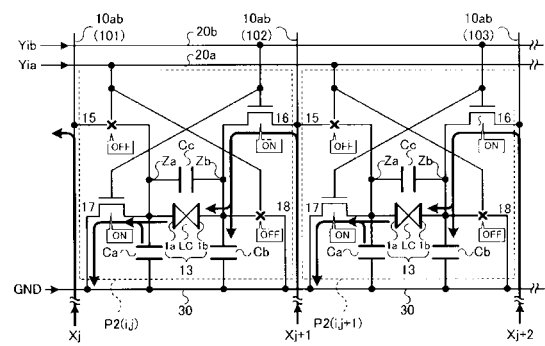
【図 1 2】



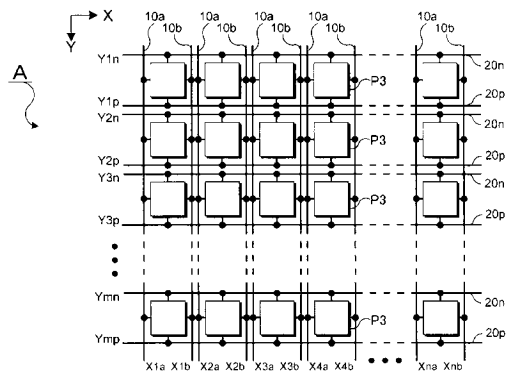
【図 1 3】



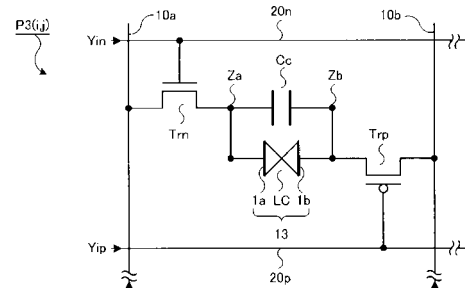
【図 1 4】



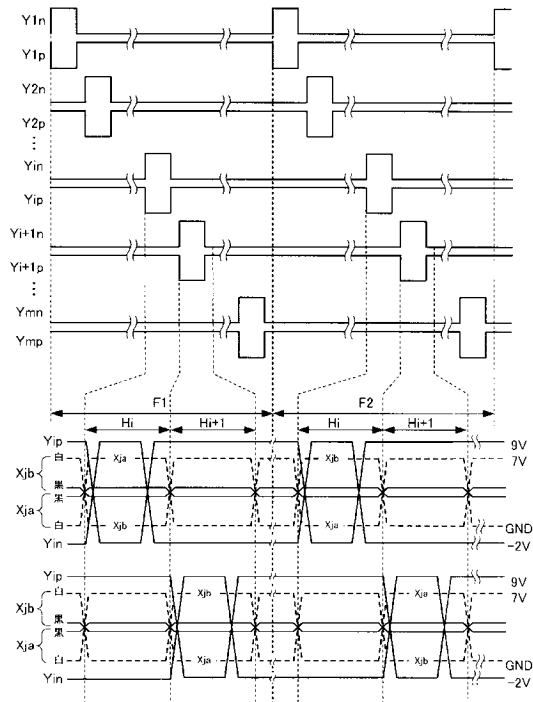
【図 1 5】



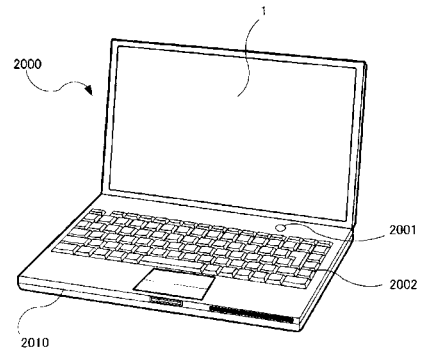
【図 1 6】



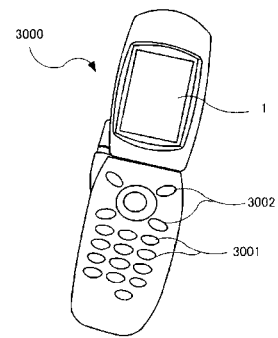
【図 17】



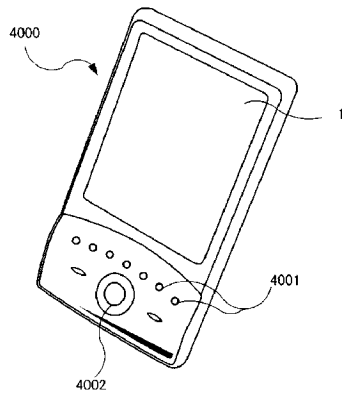
【図 18】



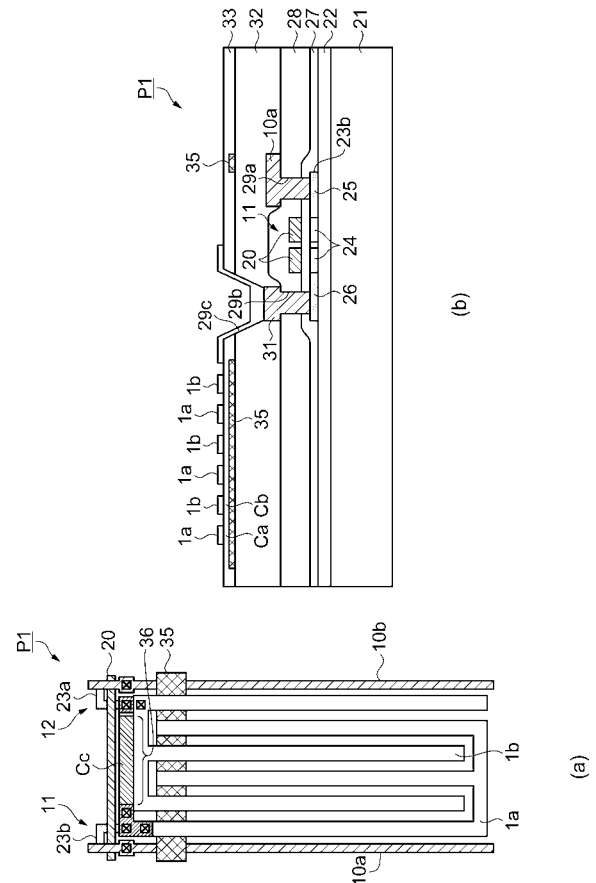
【図 19】



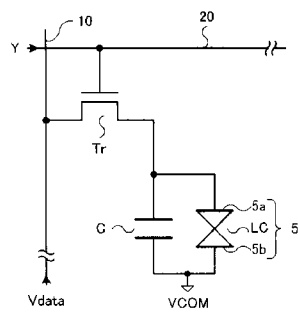
【図 20】



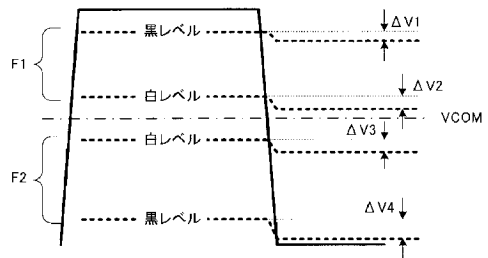
【図 21】



【図 2 2】



【図 2 3】



 フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

G 0 9 G 3/20 6 2 4 B
 G 0 9 G 3/20 6 2 3 W
 G 0 9 G 3/20 6 2 2 K
 G 0 9 G 3/20 6 1 1 J
 G 0 9 G 3/20 6 7 0 K
 G 0 2 F 1/133 5 5 0

F ターム(参考) 2H093 NA16 NA33 NA51 NC01 NC09 NC10 NC11 NC12 NC22 NC24
 NC26 NC34 ND60 NE01 NE02 NE03
 5C006 AA16 AC11 AC21 AC22 AC27 AF13 AF42 AF43 AF44 AF46
 AF51 AF72 AF83 BA19 BB16 BC03 BC06 BC12 BC20 BC22
 BC23 BF09 BF11 BF24 BF43 FA23 FA33 FA37 FA38 FA42
 FA43 FA46 FA51 FA55
 5C080 AA10 BB06 DD05 DD23 DD24 DD25 DD28 DD29 EE29 FF11
 GG12 JJ02 JJ03 JJ04 JJ05 JJ06 KK04 KK07 KK43

专利名称(译)	驱动电光元件的方法，像素电路，电光装置和电子设备		
公开(公告)号	JP2008065308A	公开(公告)日	2008-03-21
申请号	JP2007152425	申请日	2007-06-08
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	小澤徳郎		
发明人	小澤 徳郎		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3659 G02F1/134363 G02F1/136213 G09G3/3614 G09G2300/0434 G09G2300/0814 G09G2300/0842 G09G2300/0852 G09G2310/0297 G09G2320/0204 G09G2320/0219		
FI分类号	G09G3/36 G09G3/20.641.C G09G3/20.623.D G09G3/20.623.C G09G3/20.641.Q G09G3/20.624.B G09G3/20.623.W G09G3/20.622.K G09G3/20.611.J G09G3/20.670.K G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA33 2H093/NA51 2H093/NC01 2H093/NC09 2H093/NC10 2H093/NC11 2H093/NC12 2H093/NC22 2H093/NC24 2H093/NC26 2H093/NC34 2H093/ND60 2H093/NE01 2H093/NE02 2H093/NE03 5C006/AA16 5C006/AC11 5C006/AC21 5C006/AC22 5C006/AC27 5C006/AF13 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF46 5C006/AF51 5C006/AF72 5C006/AF83 5C006/BA19 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC12 5C006/BC20 5C006/BC22 5C006/BC23 5C006/BF09 5C006/BF11 5C006/BF24 5C006/BF43 5C006/FA23 5C006/FA33 5C006/FA37 5C006/FA38 5C006/FA42 5C006/FA43 5C006/FA46 5C006/FA51 5C006/FA55 5C080/AA10 5C080/BB06 5C080/DD05 5C080/DD23 5C080/DD24 5C080/DD25 5C080/DD28 5C080/DD29 5C080/EE29 5C080/FF11 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK04 5C080/KK07 5C080/KK43 2H193/ZA04 2H193/ZA19 2H193/ZC15 2H193/ZD21 2H193/ZF01 2H193/ZF22 2H193/ZF36 2H193/ZP01 2H193/ZP02 2H193/ZP03		
代理人(译)	须泽 修 宫坂和彦		
优先权	2006214189 2006-08-07 JP		
其他公开文献	JP5089252B2		
外部链接	Espacenet		

摘要(译)

液晶最好由交流电驱动。当扫描信号Yi变为高电平时，晶体管11导通并且第一电势Xja被提供给第一电极1a，而晶体管12导通并且第二电势被施加给第二电极1b。提供了Xjb。在第一帧周期中，第一电势Xja变成根据要显示的灰度的电势，第二电势Xjb变成地电势GND。此外，在第二帧周期中，第一电势Xja变为地电势GND，第二电势Xjb变为根据要显示的灰度的电势。结果，理想地由交流电驱动电光元件13的液晶LC。[选择图]图2

