

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003 - 5151

(P2003 - 5151A)

(43)公開日 平成15年1月8日(2003.1.8)

(51) Int. Cl. ⁷	識別記号	F I	テ-マコード* (参考)
G 0 2 F 1/133	525	G 0 2 F 1/133	525 2 H 0 9 3
	550		550 5 C 0 0 6
G 0 9 G 3/20	670	G 0 9 G 3/20	670 J 5 C 0 8 0
		670 K	
		670 L	

審査請求 未請求 請求項の数 5 O L (全 10数) 最終頁に続く

(21)出願番号 特願2001 - 188686(P2001 - 188686)

(22)出願日 平成13年6月21日(2001.6.21)

(71)出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72)発明者 最首 達夫

神奈川県川崎市幸区小向東芝町1番地 株式
会社東芝研究開発センター内

(72)発明者 奥村 治彦

神奈川県川崎市幸区小向東芝町1番地 株式
会社東芝研究開発センター内

(74)代理人 100058479

弁理士 鈴江 武彦 (外 6 名)

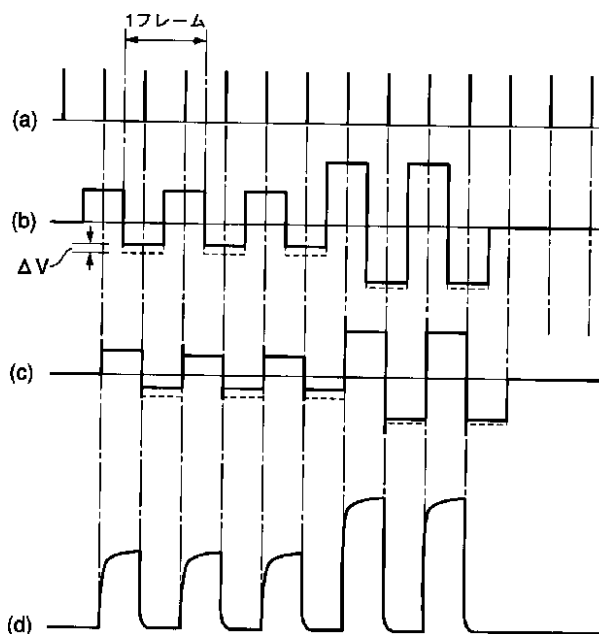
最終頁に続く

(54)【発明の名称】 液晶表示素子の駆動方法

(57)【要約】

【課題】 液晶層への直流成分の印加を抑制し、表示焼き付きを防止することが可能な液晶表示素子の駆動方法を提供する。

【解決手段】 印加される電圧の極性によって励起される分極が非対称な特性を示し、第1極性の電圧が印加されたときの方が第2極性の電圧が印加されたときよりも分極が大きくなる液晶層を備えた液晶表示素子の駆動方法において、1フレームを2フィールドに分割し、対向電極を基準として画素電極に、一方のフィールドでは表示信号に対応した第1極性の第1の電圧を印加するとともに、他方のフィールドでは第1の電圧と絶対値が等しい第2極性の電圧をシフト電圧 ΔV だけ第1極性方向にシフトさせた第2の電圧を印加し、シフト電圧 ΔV を第1の電圧に応じて異ならせる。



【特許請求の範囲】

【請求項 1】複数の走査線と、前記複数の走査線と交差するように設けられた複数の信号線と、前記走査線と前記信号線との交差点毎に設けられ、前記走査線からの制御信号によってオンオフ状態が制御される複数のスイッチング素子と、前記スイッチング素子毎に設けられ、オン状態の前記スイッチング素子を介して前記信号線からの表示信号が供給される複数の画素電極と、を備えた第 1 の基板と、

前記第 1 の基板に対向する面上に対向電極を備えた第 2 の基板と、

前記第 1 の基板と第 2 の基板との間に挟持され、印加される電圧の極性によって励起される分極が非対称な特性を示し、第 1 極性の電圧が印加されたときの方が第 2 極性の電圧が印加されたときよりも分極が大きくなる液晶層と、

を備えた液晶表示素子の駆動方法であって、

1 フレームを 2 フィールドに分割し、前記対向電極を基準として前記画素電極に、一方のフィールドでは前記表示信号に対応した第 1 極性の第 1 の電圧を印加するとともに、他方のフィールドでは第 1 の電圧と絶対値が等しい第 2 極性の電圧をシフト電圧 ΔV だけ第 1 極性方向にシフトさせた第 2 の電圧を印加し、前記シフト電圧 ΔV を前記第 1 の電圧に応じて異ならせることを特徴とする液晶表示素子の駆動方法。

【請求項 2】前記シフト電圧 ΔV を、さらに周囲の温度に応じて異ならせることを特徴とする請求項 1 に記載の液晶表示素子の駆動方法。

【請求項 3】前記第 2 の電圧は、ゼロ又は第 2 極性であることを特徴とする請求項 1 又は 2 に記載の液晶表示素子の駆動方法。

【請求項 4】前記シフト電圧 ΔV は、前記第 1 の電圧が増大するにしたがってしだいに増加することを特徴とする請求項 1 又は 2 に記載の液晶表示素子の駆動方法。

【請求項 5】前記シフト電圧 ΔV は、前記第 1 の電圧が所定値に達したときに極大となることを特徴とする請求項 1 又は 2 に記載の液晶表示素子の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置の駆動方法に関する。

【0002】

【従来の技術】液晶表示は一般に、前フレームの表示を保持し続けるホールド型表示であり、CRT のように蛍光体の発光期間のみ表示が行われるインパルス型表示とは異なるため、動画表示時におけるボケ現象が問題となる。このボケ現象は、画面上の動体を観察する場合に、前フレームの画像は次フレームの画像に切り替わるまで同じ位置に表示され続けられるにもかかわらず、人間の眼は動体を連続的に追従してしまう結果、生じる現象で

ある。つまり、画面上に表示される動体の移動は不連続的に表示されるにもかかわらず、眼の追従運動には連続性があるため、前フレームと次フレームの間の画像を補間するようにして動体を認識する結果、ボケ現象が生じることになる。

【0003】このようなボケ現象を解決する方法として、OCB モードや強誘電性液晶のような高速応答液晶を使用して、1 フレームを画像表示期間と黒表示期間の二つの期間に分ける方式が提案されている。

【0004】その方式の一つとして、一方の極性で光の透過をアナログ的に制御でき、他方の極性では光をほとんど透過しないような、極性により非対称に応答する液晶の動作特性を利用し、1 フレームを 2 フィールドに分割して、第 1 フィールドでは透過可能状態、第 2 フィールドでは非透過状態とするフィールド反転方式が知られている（例えば、特開 2000-10076 号公報）。このように、印加される電圧の極性によって分極の大きさが異なる液晶（印加される電圧の極性によって分極が非対称に応答する液晶：極性非対称応答液晶）で高速性を有するものとして、単安定化強誘電性液晶が知られており、液晶層中への高分子網の導入により単安定化するものや、直流電圧を印加して徐冷する等の方法で初期配向処理を行うことにより単安定化するものがある。

【0005】上記極性非対称応答の液晶表示素子では、1 フレーム内の二つのフィールドのうち、例えば前半のフィールドでプラス極性による書き込みを行い、後半のフィールドでマイナス極性による消去（リセット）を行うことで交流駆動を行う。この場合、プラス極性が、分極が応答する或いは分極の応答量が大きい極性、すなわち電圧に対して液晶素子の光透過率変化量が大きい極性であり、マイナス極性が、分極が応答しない或いは分極の応答量が小さい極性、すなわち電圧に対して液晶素子の光透過率変化量が小さい極性となる。

【0006】このような交流駆動を行う場合、1 フレームより十分長い時間で平均して見た場合に液晶層内部に直流成分が残ると、不純物イオンの偏在によって表示焼き付きが発生するため、時間平均で直流成分が相殺されるように駆動を行う必要がある。従来は、正負両極性を同じ振幅にして駆動を行うことで、直流成分がなくなり、表示焼き付きが発生しないと考えられていた。

【0007】しかしながら、上記駆動方法では、各画素の電極間の保持電圧は極性対称となるが、実際には配向膜等の絶縁膜が電極と液晶層との間に介在するため、極性非対称応答の液晶表示素子では、液晶の実効的な誘電率が極性非対称であることから、液晶層と絶縁膜に分圧される電圧は極性によって非対称になる。そのため、液晶層自体には時間平均で直流成分が相殺されずに残ることになり、また実験的にも焼き付きが発生することが確認されている。

【0008】

【発明が解決しようとする課題】このように、動画表示におけるボケ現象を防止するために、極性非対称応答の液晶表示素子を用いてインパルス型表示を行うことが提案されているが、従来の駆動方法では、液晶層に直流成分が印加されて表示焼き付きが発生するという問題があった。

【0009】本発明は、上記従来の課題に対してなされたものであり、液晶層への直流成分の印加を抑制し、表示焼き付きを防止することが可能な液晶表示素子の駆動方法を提供することを目的としている。

【0010】

【課題を解決するための手段】本発明に係る液晶表示素子の駆動方法は、複数の走査線と、前記複数の走査線と交差するように設けられた複数の信号線と、前記走査線と前記信号線との交差点毎に設けられ、前記走査線からの制御信号によってオンオフ状態が制御される複数のスイッチング素子と、前記スイッチング素子毎に設けられ、オン状態の前記スイッチング素子を介して前記信号線からの表示信号が供給される複数の画素電極と、を備えた第1の基板と、前記第1の基板に対向する面上に対向電極を備えた第2の基板と、前記第1の基板と第2の基板との間に挟持され、印加される電圧の極性によって励起される分極が非対称な特性を示し、第1極性の電圧が印加されたときの方が第2極性の電圧が印加されたときよりも分極が大きくなる液晶層と、を備えた液晶表示素子の駆動方法であって、1フレームを2フィールドに分割し、前記対向電極を基準として前記画素電極に、一方のフィールドでは前記表示信号に対応した第1極性の第1の電圧を印加するとともに、他方のフィールドでは第1の電圧と絶対値が等しい第2極性の電圧をシフト電圧 ΔV だけ第1極性方向にシフトさせた第2の電圧を印加し、前記シフト電圧 ΔV を前記第1の電圧に応じて異ならせることを特徴とする。

【0011】本発明に係る液晶表示素子では、印加される電圧の極性によって液晶層の分極が非対称な特性を示すことから、1フレームを2フィールドに分割して交流駆動を行う際に対称駆動を行うと、液晶層には直流成分が残留する。一方、励起される分極の大きさは液晶層に印加される電圧の大きさに依存する。本発明によれば、対向電極と画素電極との間に印加する電圧の大きさを一方のフィールドと他方のフィールドとで異ならせることにより、液晶層に印加される電圧の大きさを全電圧範囲にわたって両フィールドでほぼ等しくすることが可能となり、液晶層に直流成分が印加されることを防止することが可能となる。

【0012】また、分極の電圧依存性は通常は温度によっても変化するため、シフト電圧 ΔV をさらに周囲の温度に応じて異ならせるようにしてもよい。

【0013】また、第1の電圧がゼロ近傍の場合、すな

わち黒を表示する場合、液晶層に両極性で等しい電圧を印加するためには、 ΔV を第1の電圧より大きくして、第2の電圧を第1極性にすべき場合もあり得るが、そのようにするとクリアな黒表示が得られ難くなる。第2の電圧を常にゼロ又は第2極性とすることで、このような状況を回避することが可能となり、クリアな黒表示を得ることができる。

【0014】また、後述するシミュレーション結果から、シフト電圧 ΔV は、第1の電圧が増大するにしたがってしだいに増加する、或いは第1の電圧が液晶の飽和電圧以下のある電圧に達したときに極大となるようにすることが好ましい。

【0015】

【発明の実施の形態】まず、本発明の実施形態の基本的な原理について説明する。

【0016】図1は、本発明の実施形態に係る液晶表示素子の等価回路モデルを示した図である。

【0017】図1において、 C_i は極性非対称応答の液晶層の自発分極に対応する容量、 R_i は液晶層の応答速度($C_i R_i$ に対応)を表現するための抵抗、 C_p は液晶層の常誘電容量(高周波での容量)、 C_s は液晶層と電極との間に介在する配向膜等の絶縁膜の容量、 R_s は電極等の抵抗、 C_v は補助容量を示している。また、 T_r はスイッチング素子として用いる薄膜トランジスタ(TFT)、 G_v は薄膜トランジスタ T_r のオンオフを制御する制御信号源、 S_v は薄膜トランジスタ T_r を介して画素に表示信号を供給する表示信号源を表している。

【0018】図1のような等価回路モデルを用い、自発分極に対応する容量 C_i がマイナス極性側(分極の応答量が小さい側)でゼロであるとして計算を行った。

【0019】プラス側の画素保持電圧(電極間に印加される電圧) $V_h(+)$ 、プラス側の液晶保持電圧(液晶層自体に印加される電圧) $V_{ic}(+)$ 、マイナス側の画素保持電圧 $V_h(-)$ 、マイナス側の液晶保持電圧 $V_{ic}(-)$ 、対称駆動の場合のDC成分 V_{dc} の定常値は、信号振幅をVとすると、

$$V_h(+) = [(C_i + C_p + C_s)(C_i C_p + C_s(C_i + C_p))V - C_i C_i Q_0] / [(C_i + C_p)(C_i C_p + C_s(C_i + C_p)) + C_f(C_i + C_s)]$$

$$V_{ic}(+) = [(C_i C_p + C_s(C_i + C_p))(C_i V + Q_0)] / [(C_i + C_p)(C_i C_p + C_s(C_i + C_p)) + C_f(C_i + C_s)]$$

$$V_h(-) = -[(C_i + C_p + C_s)(C_i C_p + C_s(C_i + C_p))V - C_i C_i Q_0] / [(C_i + C_p)(C_i C_p + C_s(C_i + C_p)) + C_f(C_i + C_s)] = -V_h(+)$$

$$V_{ic}(-) = [-\{(C_i + C_p + 2C_s)(C_i C_p + C_s(C_i + C_p)) + C_i C_i^2\}C_i V + \{(C_i + C_p)(C_i C_p + C_s(C_i + C_p)) + C_i C_i^2\}Q_0] / [(C_i + C_p)^2(C_i C_p + C_s(C_i + C_p)) + C_f(C_i + C_s)]$$

$$V_{dc} = V_{ic}(+) + V_{ic}(-)$$

$$= [-\{C_i(C_i + 2C_p) + 2C_s(C_i + C_p)\}C_i C_i V + \{2(C_i + C_p)(C_i C_p + C_s(C_i + C_p)) + C_i C_i^2\}Q_0] / [(C_i + C_p)^2(C_i C_p + C_s(C_i + C_p)) + C_f(C_i + C_s)]$$

となる。ただし、 Q_0 は電圧ゼロで液晶層に残っている

初期電荷である。

【0020】上式より、配向膜等の絶縁膜を含む液晶セル全体では保持電圧に非対称性が現れないにもかかわらず、液晶層のみでは内部にDC成分が発生することがわかる。また、そのDC成分には電圧依存性があることがわかり、例えばコモン電位を一定にシフトさせることで極性非対称にする方法では、DC成分を完全に除去できないことがわかる。

【0021】したがって、液晶層内部の非対称性(DC成分)をキャンセルするためには、リセット側電圧(マイナス極性側電圧)を下げる(絶対値を小さくする)方向にシフトさせることが必要である。また、DC成分は、電圧-光透過率特性(V-T特性)の非対称性による寄与と、極性による応答速度差の寄与があり、後者の寄与は温度による変化が大きいため、後者の寄与の大きい電圧では温度補償をすることが望ましい。

【0022】具体的には、 $V_{ic}(+)$ の式中のVを $\alpha_+ V_1$ 、 $V_{ic}(-)$ の式中のVを $\alpha_- (V_1 - \Delta V)$ と置き換えて、方程式 $V_{ic}(+) = -V_{ic}(-)$ を ΔV について解けば、 V_1 に対する ΔV の理論値が求められる。ここで、 α_+ と α_- は、立上がりりと立下がりりの応答率であり、式中の電圧を1フィールド中の平均電圧に換算するために用いるものである。

【0023】さらに、テスト用サンプルの測定により、回路構成要素の容量値と抵抗値の電圧依存性を計算した。その計算結果を図2に示す。これらの等価回路パラメータは、電圧保持率の測定や、D-Eヒステリシス曲線の測定などによって、電圧依存性を求めることができる。

【0024】一般に書き込み側(プラス極性側)の応答(特に低~中電圧域)のほうがリセット側(マイナス極性側)より遅いことから、応答速度の極性差も考慮して計算を行った。その計算結果を図3、図4及び図5に示す。横軸は書き込み側電圧振幅であり、縦軸は書き込み側電圧振幅に対するリセット側電圧振幅のシフト幅 ΔV (液晶層に印加されるDC成分をゼロにするためのシフト電圧幅)である。

【0025】図3は、温度を変化させた場合のシフト電圧幅 ΔV を求めたものであり、曲線aは温度依存性のほとんどないV-T非対称性による寄与を示しており、曲線b、c及びd(室温)は当該順序で温度を順次低くしていった場合の特性を示している。図4は、自発分極を変化させた場合のシフト電圧幅 ΔV を求めたものであり、曲線aは図3の曲線dに対応し、曲線bは曲線aに対して自発分極を2/3倍にした場合の特性、曲線cは曲線aに対して自発分極を3/2倍にした場合の特性である。図5は、補助容量を変化させた場合のシフト電圧幅 ΔV を求めたものであり、曲線aは図3の曲線dに対応し、曲線bは曲線aに対して補助容量を3倍にした場合の特性である。

【0026】なお、図3、図4及び図5における計算では、書き込み電圧がゼロに近い領域では、黒表示の光透過率を抑えてコントラストを高めるために、シフト電圧がゼロになるようにしている。すなわち、液晶層に印加される電圧の直流成分が完全にゼロになるようにした場合、書き込み電圧がゼロに近い領域において、理論的にはリセット電圧がプラス極性になって、 ΔV が V_1 よりも大きくなる場合もあり得る。このような場合には、液晶層の透過率が増大してクリアな黒表示が得られなくなる。そこで、このような場合には、シフト電圧をゼロにして、リセット電圧がプラス極性にならないようにしている。

【0027】図3、図4及び図5からわかるように、シフト電圧 ΔV は、書き込み電圧が増大するにしたがってしだいに増加する傾向を示しており、書き込み電圧が増大するにしたがって単調に増加する場合、ある電圧に達したときに変曲点或いは極大点をとる場合等がある。なお、必ずしも図3~図5のような連続的な曲線状のグラフ形状でなくても類似の形状であれば、折れ線状や電圧域毎に一定値をとる階段状であっても、同様の効果が得られる。

【0028】シフト電圧 ΔV が書き込み電圧の増大とともに増加する傾向にあるのは、書き込み電圧の増大すなわち液晶層への印加電圧の増大とともに自発分極が増大するためであり、また、シフト電圧 ΔV が中電圧付近でピークを示すのは、中電圧付近では極性による自発分極の応答速度差が大きくなるためである。

【0029】次に、本発明の実施形態の具体例について説明する。

【0030】図6は、本発明の実施形態に係る液晶表示素子及びその駆動回路の構成の一例を示した図である。

【0031】液晶パネル10は、アレイ基板、対向基板及びアレイ基板と対向基板との間に挟持された液晶層からなる。アレイ基板は、TFTからなるスイッチング素子11、各スイッチング素子11に接続された画素電極12、各スイッチング素子11に接続された補助容量13、同一行のスイッチング素子11に接続された走査線14、同一列のスイッチング素子11に接続された信号線15、補助容量13に接続された補助容量線16を備えている。対向基板は、アレイ基板に対向する対向電極を備えており、対向電極の電位は補助容量線16の電位と共通になっている。アレイ基板及び対向基板ともに、液晶層に接する部分には配向膜が形成されており、また画素電極と配向膜との間にショート防止用の無機絶縁膜が形成されていてもよい。画素電極と液晶層の間に介在する配向膜やショート防止用絶縁膜は、電圧のロスを最小限にするために、機能を損なわない程度に薄くすることが望ましく、配向膜は30nm以下が望ましい。各走査線14は走査線駆動回路20によって駆動され、各信号線は信号線駆動回路30によって駆動される。

【0032】図7は、本発明の実施形態に係る液晶表示素子及びその駆動回路の構成の他の例を示した図である。図6に示した例では補助容量線16を独立して設けているが、図7に示した例では補助容量線を走査線14と兼用している。

【0033】本実施形態に用いられる液晶層は、 $Iso - Ch - SmC^*$ 相転移系列を有する強誘電性液晶を単安定化したものである。図8は、この液晶層の配向状態を液晶パネルの上部から見たものである。

【0034】電圧無印加時には、図8に示すように、一軸性配向処理方向41（例えばラビング方向）に液晶分子42の長軸が一致する。一方の極性の電圧印加時には、印加電圧の大きさに応じて円錐面43上を液晶分子42が回転し、他方の極性の電圧印加時には、一軸性配向処理方向41に液晶分子42がとどまる。

【0035】ここで、液晶層の有する屈折率異方性を Δn 、液晶層の厚さを d とし、それらの積 $\Delta n d$ を透過光中心波長の $1/2$ 波長に設定すると、分子の面内回転角が45度（円錐面上を半周した位置）において最大の輝度変化が得られる。配向状態を形成する際には、液晶パネルを液晶の Ch 相の温度まで加熱した後、 $+1 \sim +5V$ 又は $-1 \sim -5V$ の直流電圧を画素電極と対向電極の間に印加しながら、 SmC^* 相の温度まで冷却する。このときに印加する電圧の極性によって、分子の回転する方向と分子が応答する極性が変わってくる（図8（b）及び図8（c）参照）。配向状態形成時に、画素毎、行毎或いは列毎に印加電圧極性を変えてもよい。

【0036】図9は、液晶パネルの電圧 - 光透過率（ $V - T$ ）曲線を示したものである。以下では、特に断らない限り、無電圧状態で黒表示となるノーマリブラックモードになるように偏光板をクロスニコルに配置する。

【0037】なお、同様の特性を示す液晶層（液晶素子）として、高分子安定化強誘電性液晶を用いることも可能であり、図9と同様な極性非対称な応答を示す。高分子安定化強誘電性液晶は、液晶性（メタ）アクリレート of 光未硬化物と強誘電性液晶の混合物を、 SmC 相の温度において直流電圧を印加しながら、或いは SmA 相の温度において、波長365nm、照度2mW/cm²の紫外線を30秒間照射させることによって得られる。

【0038】図10は、本発明の実施形態に係る液晶表示素子及びその制御回路の構成例を示したブロック図である。

【0039】液晶パネル51、走査線駆動回路52及び信号線駆動回路53の構成は、図6或いは図7に示したものと同様である。走査線駆動回路52及び信号線駆動回路53には、制御部54からの信号が入力される。制御部54にはフィールドメモリ（ F/M ）55が接続されているが、これは1フレームを2フィールドに分けて駆動するためのものである。

【0040】また、制御部54にはROM56（ROM 50

テーブル）が接続されており、このROM56には、一方のフィールドで液晶層に印加する正極性電圧（書き込み電圧）と他方のフィールドで液晶層に印加する負極性電圧（リセット電圧）との差電圧（正極性電圧の絶対値と負極性電圧の絶対値との差電圧）に対応するデータ、すなわち書き込み電圧に対するリセット電圧のシフト電圧 ΔV に対応するデータが記憶されている。具体的には、図3～図5で示したような特性に対応して、リセット電圧とシフト電圧 ΔV との関係を示すデータ（シフト電圧 ΔV のリセット電圧に対する電圧依存性を示すデータ）がROM56に記憶されている。

【0041】さらに、制御部54には温度検出部57が接続されている。単安定型強誘電性液晶等では、書き込み電圧（特に低～中電圧）の立ち上りの応答が遅いため、液晶層の保持電圧の時間平均をみると、極性による応答速度差によって極性非対称性がさらに大きくなる。そこで、温度検出部57によって検出された温度情報に基づいて、ROM56に記憶されたデータに対して補正が加えられる。すなわち、リセット電圧のシフト電圧 ΔV を周囲温度に応じて、図3のb、c、dのように変化させる。

【0042】次に、本実施形態の駆動方法について説明する。

【0043】全ての画素に対して同一フィールドで同一極性の信号が書き込まれるフィールド反転においては、クロストークが発生しやすい。信号線毎に極性を反転する信号線反転駆動法を用いると、隣接信号線からのカップリングによって画素電位が逆極性にシフトする現象を低減することができる。また、走査線毎に極性を反転する走査線反転駆動法を用いると、同様にカップリングの影響を低減でき、クロストークを改善できる。さらに、走査線毎及び信号線毎の極性反転を同時に適用するドット反転駆動を行えば、クロストークを大幅に改善することができる。本実施形態においては、上記3つの反転駆動のいずれかを適用することが望ましいが、同一フィールドにおいて異なる極性をとる画素については、それぞれ配向形成時の印加電圧極性を逆にして、図8（b）及び（c）に示すような2種の配向状態にすることが表示特性上好ましい。

【0044】図11は、本実施形態の具体的な駆動方法を説明するためのタイミングチャートである。

【0045】図11（a）は走査線駆動回路52から液晶パネル51のスイッチング素子に供給される制御電圧信号（ゲート信号）を、図11（b）は信号線駆動回路53から液晶パネル51のスイッチング素子を介して画素電極に供給される表示電圧信号を、図11（c）は液晶パネル51の画素電極と対向電極との間に印加される画素電圧を、図11（d）は画素電圧に応じて変化する液晶層の透過率を示したものである。なお、図11（a）～（c）では、対向電極の電位を基準とって

る。

【0046】1フレーム期間は1/60sec(約16.7ms)であり、1フィールド期間は1/120sec(約8.3ms)である。各走査線における走査パルス幅(ゲートパルス幅)は、8.3msを全走査線数で割った値(例えばXGAの768本の場合は約10.9μs)である。通常のアクティブマトリクス型液晶表示素子と同様に、ゲートパルスが各画素のTFTのゲート端子に印加される期間だけTFTがオン状態となり、信号線からの表示信号がオン状態のTFTを介して画素10に書き込まれ、TFTがオフの期間は画素に充電された電荷は保持される。ただし、強誘電性液晶の誘電緩和のため、画素電圧は保持期間に低下する。低下量は自発分極が大きいほど大きく、補助容量が大きいほど小さい。

【0047】図11(b)に示すように、1フレーム中の一方向のフィールドでは、表示信号(画像信号)に対応する正極性電圧(書き込み電圧)が画素電極に印加され、他方のフィールドでは、正極性電圧の振幅よりもシフト電圧ΔVだけ正極性方向にシフトした負極性電圧(リセット電圧)が印加される。シフト電圧ΔVのデータは、正極性電圧の値に応じて予め図10のROM56内に記憶されている。その結果、図11(c)に示すように、画素電極と対向電極との間に印加される画素電圧は正負非対称となるが、すでに説明したように、液晶層自体には正負両極性でほぼ等しい電圧が印加される。したがって、液晶層自体には時間平均で直流成分がほとんど印加されない。

【0048】書き込み電圧の値がゼロ又はゼロ近傍の場合、液晶層自体に正負両極性で等しい電圧を印加するためには、理論的にはリセット電圧を正極性にすべき場合30があり得る。しかしながら、正極性では負極性よりも液晶層の透過率が高くなるため、リセット電圧が正極性になると、クリアな黒表示が得られなくなる。そこで、このような場合には、リセット電圧をゼロにする、或いはシフト電圧ΔVをゼロにするようにしている。

【0049】画素電極と対向電極との間に印加される画素電圧が正負対称になるように駆動すると(リセット電圧が図11(b)の破線となるように駆動した場合)、液晶層自体には直流成分が印加されて液晶層内に不純物イオンの偏りが生じるため、図9に示すようにV-T曲線は点線のようにシフトし、シフト前に比べて高い透過率となってポジ焼き付きが生じる。これを階調で見た場合は、階調が高くなる方向にシフトすることになる。長時間駆動した場合の階調シフトを実測した結果を図12(a)に示した。また、このポジ焼き付きは、白と黒の表示パターンを長時間表示し続けた後、全面灰色表示にした場合には、白だったところが少し明るく観察される。例えば全階調を64階調として階調シフトが1階調程度であれば、容易に視認されてしまう。

【0050】これに対し、本実施形態では、最適シフト50

電圧を用い、画素電極と対向電極との間に印加される画素電圧が正負非対称になるように駆動した(リセット電圧が図11(b)の実線となるように駆動した)。なお、計算と実測とでは定性的(電圧依存性の形等)にはほぼ合うが定量的に合わない場合もあるため、電圧依存性の形は計算結果を利用し、シフト量の絶対値は実測をもとに調整した。この場合には、図12(b)に示すように、図12(a)に比べて階調シフトが大幅に改善され、焼き付きも観察されなかった。また、書き込み電圧の値がゼロ又はゼロ近傍の場合に、リセット電圧をゼロにする或いはシフト電圧ΔVをゼロにすることで、十分なコントラストを得ることができた。

【0051】本実施形態のような非対称駆動を行った場合、対向電極は各画素共通で同電位であるため、対向電極電位を基準にした液晶層の電位は、異なる信号振幅の画素どうしでは異なり、時間平均で画素間シフト電圧差の半分の直流電圧が隣接画素電極間にかかる。したがって、本実施形態の非対称駆動により、各画素において垂直(セルギャップ)方向の直流成分は解消し、面焼き付きは発生しないが、水平(画素間)方向に直流成分が残留し、境界焼き付きが発生する場合があります。ここで、面焼き付きとは、上述の例のように、白黒パターンを表示後に灰色の均一画面とした場合に面状に輝度の差が認められる焼き付きであり、境界焼き付きとは、パターンの境界だった部分の輝度が異なって見える焼き付きである。

【0052】このような境界焼き付きが問題となる場合には、対策として、前述のような信号線反転駆動などの反転駆動用の液晶配列にして、画素間直流成分を相殺する方法や、隔壁型(リブ型)スペーサにより列毎に画素間を仕切り、層方向に移動し易いイオンの移動を止めるなどの方法で、焼き付きを軽減することができる。ただし、電極間ギャップは、垂直(セルギャップ)方向が1~2μm程度であるのに対し、水平(電極間)方向が5~15μm程度であるため、画素間の直流成分は電界としては弱く、また実際には画素間の電位分布には配線の電位の影響が大きいこともあり、境界焼き付きは面焼き付きに比較して相対的に発生しにくい。したがって、特別に不純物が多い液晶材料でない限り、本実施形態の非対称駆動による境界焼き付きが問題となることはまれである。

【0053】なお、本実施形態では、いわゆる突き抜け電圧(TFTのゲート・ソース間の寄生容量による電圧のレベルシフト)の影響は小さく無視できるとしている。これは寄生容量が十分小さい場合、或いは図7のようなC₀オンゲート構造でひずみ補正駆動(K.Suzuki, EuroDisplay'87参照)を行って、液晶容量と無関係に突き抜け電圧と突き上げ電圧をキャンセルする場合に相当する。

【0054】以上、本発明の実施形態を説明したが、本

発明は上記実施形態に限定されるものではなく、その趣旨を逸脱しない範囲内において種々変形して実施することが可能である。さらに、上記実施形態には種々の段階の発明が含まれており、開示された構成要件を適宜組み合わせることによって種々の発明が抽出され得る。例えば、開示された構成要件からいくつかの構成要件が削除されても、所定の効果が得られるものであれば発明として抽出され得る。

【0055】

【発明の効果】本発明によれば、液晶層への直流成分の印加が抑制されるため、表示焼き付きを防止することが可能となり、液晶表示素子の表示特性を向上させることが可能となる。

【図面の簡単な説明】

【図1】本発明の実施形態に係る液晶表示素子の等価回路モデルを示した図。

【図2】図1に示した回路構成要素の電圧依存性を示した図。

【図3】書き込み電圧に対するシフト電圧の変化について、温度を変化させた場合の特性を示した図。

【図4】書き込み電圧に対するシフト電圧の変化について、自発分極を変化させた場合の特性を示した図。

【図5】書き込み電圧に対するシフト電圧の変化について、補助容量を変化させた場合の特性を示した図。

【図6】本発明の実施形態に係る液晶表示素子及びその駆動回路の構成の一例を示した図。

【図7】本発明の実施形態に係る液晶表示素子及びその*

*駆動回路の構成の他の例を示した図。

【図8】本発明の実施形態に用いられる液晶層の配向状態を示した図。

【図9】液晶パネルの電圧 - 光透過率特性を示した図。

【図10】本発明の実施形態に係る液晶表示素子及びその制御回路の構成例を示したブロック図。

【図11】本発明の実施形態に係る駆動方法を説明するためのタイミングチャート。

【図12】本発明の実施形態に係る液晶表示素子の階調シフト特性を比較例と対比して示した図。

【符号の説明】

10、51...液晶パネル

11...スイッチング素子

12...画素電極

13...補助容量

14...走査線

15...信号線

16...補助容量線

20、52...走査線駆動回路

30、53...信号線駆動回路

41...一軸性配向処理方向

42...液晶分子

43...円錐面

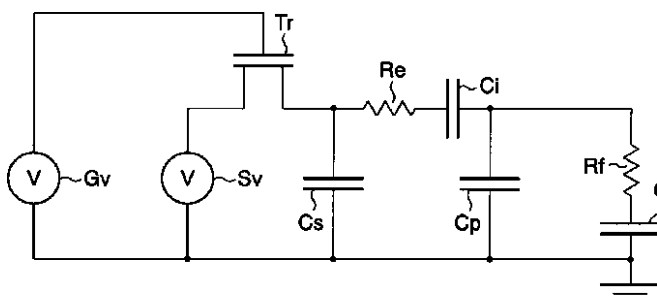
54...制御部

55...フィールドメモリ

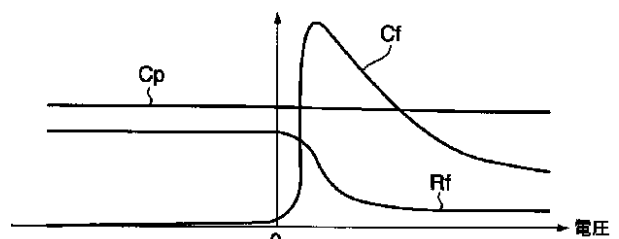
56...ROM

57...温度検出部

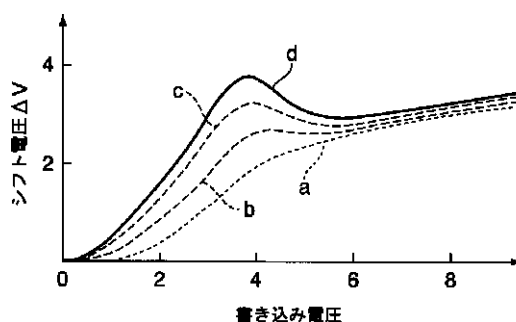
【図1】



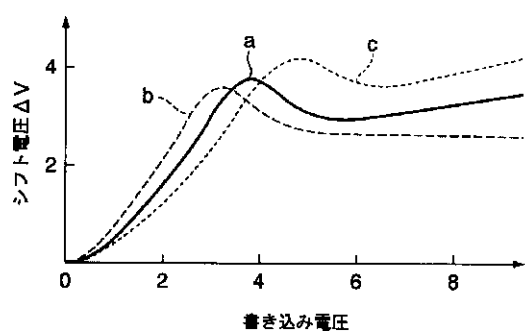
【図2】



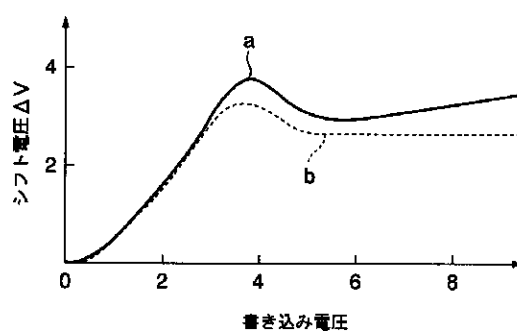
【図3】



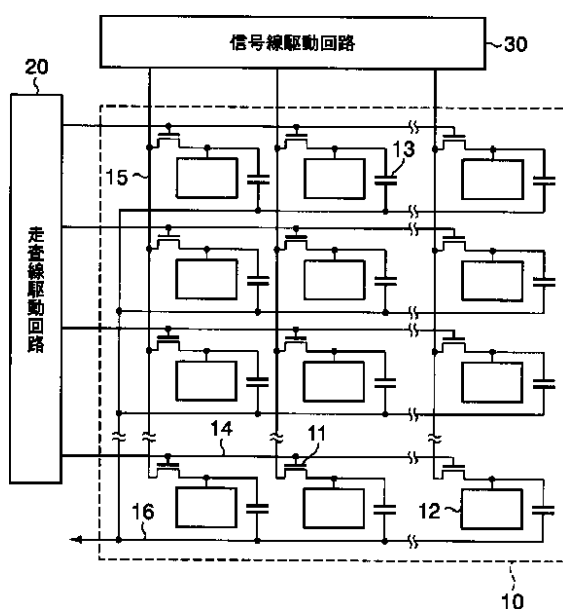
【図4】



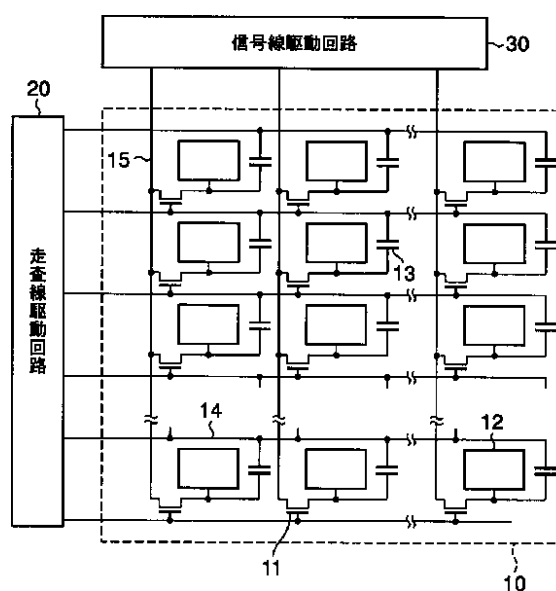
【図5】



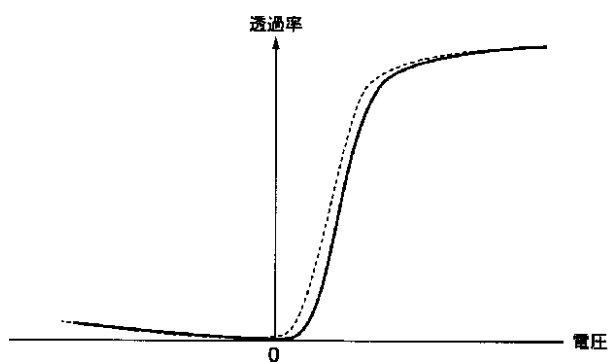
【図6】



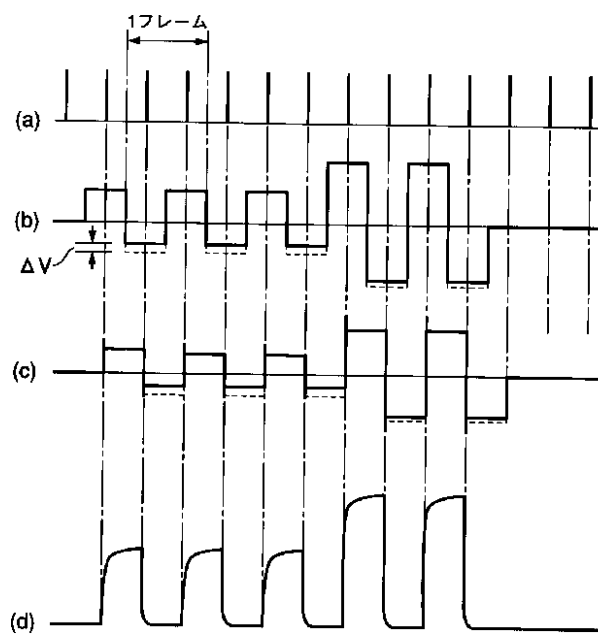
【図7】



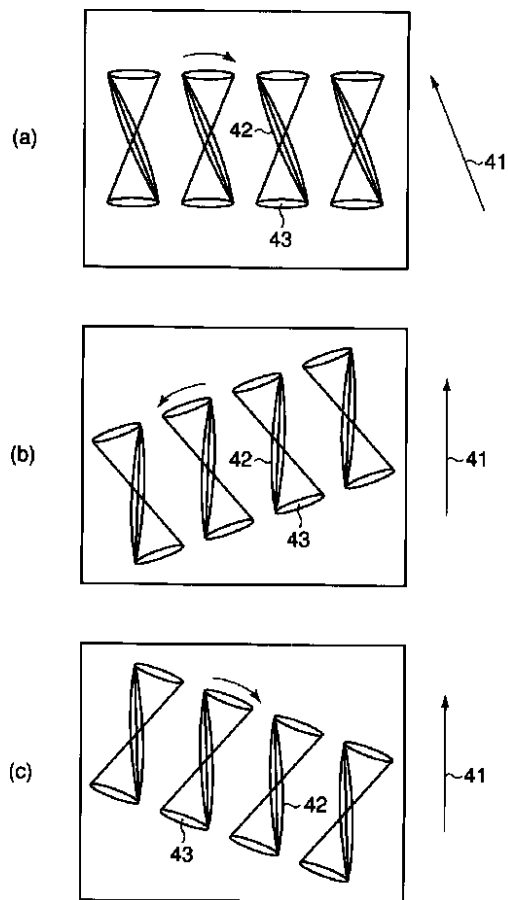
【図9】



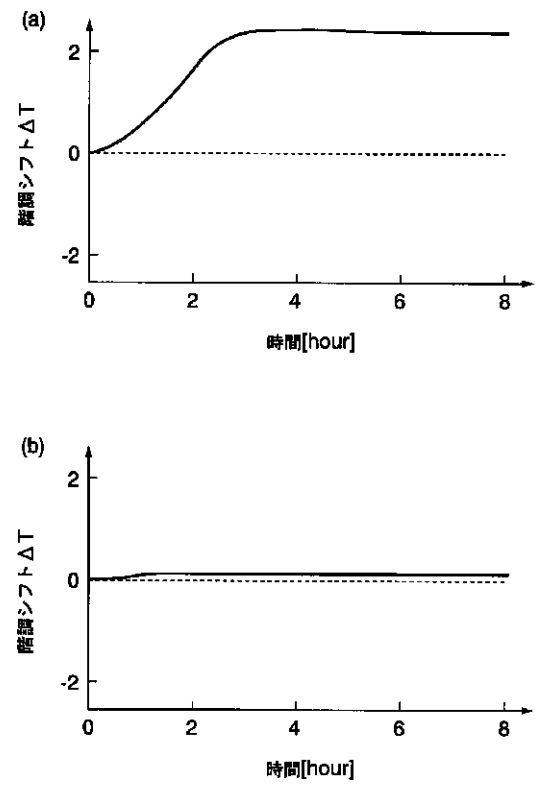
【図11】



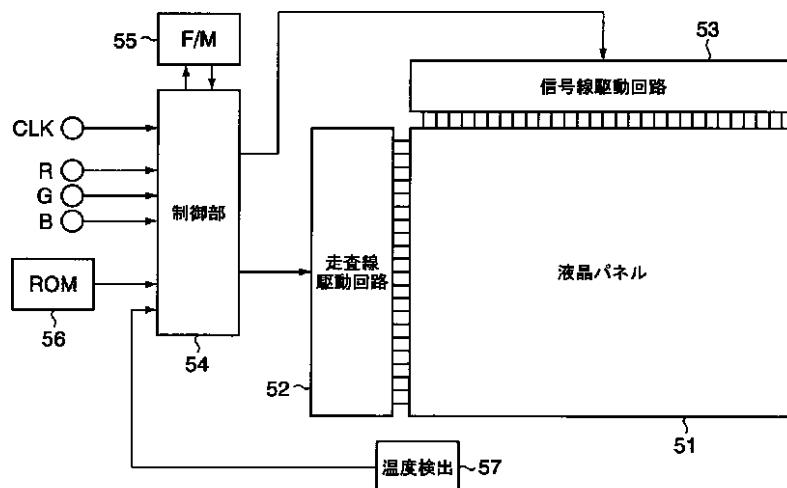
【図 8】



【図 12】



【図 10】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ト [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	
(72)発明者 高頭 孝毅 神奈川県川崎市幸区小向東芝町 1 番地 株 式会社東芝研究開発センター内		(72)発明者 小林 等 神奈川県川崎市幸区小向東芝町 1 番地 株 式会社東芝研究開発センター内	
(72)発明者 山口 一 神奈川県川崎市幸区小向東芝町 1 番地 株 式会社東芝研究開発センター内		(72)発明者 福島 理恵子 神奈川県川崎市幸区小向東芝町 1 番地 株 式会社東芝研究開発センター内	
(72)発明者 長谷川 励 神奈川県川崎市幸区小向東芝町 1 番地 株 式会社東芝研究開発センター内		F タ-ム(参考) 2H093 NA34 NA36 NC57 ND12 ND35 5C006 AA22 AC28 AF44 BA12 BC03 BC12 BF08 BF38 FA19 FA34 5C080 AA10 BB05 DD20 DD29 EE19 FF11 JJ02 JJ04 JJ05	

专利名称(译)	用于驱动液晶显示元件的方法		
公开(公告)号	JP2003005151A	公开(公告)日	2003-01-08
申请号	JP2001188686	申请日	2001-06-21
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
[标]发明人	最首達夫 奥村治彦 高頭孝毅 山口一 長谷川励 小林等 福島理恵子		
发明人	最首 達夫 奥村 治彦 高頭 孝毅 山口 一 長谷川 励 小林 等 福島 理恵子		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3614 G09G3/3648 G09G2300/0842 G09G2310/06 G09G2320/02 G09G2320/0204 G09G2320/0257 G09G2320/0261		
FI分类号	G02F1/133.525 G02F1/133.550 G09G3/20.670.J G09G3/20.670.K G09G3/20.670.L G09G3/36		
F-TERM分类号	2H093/NA34 2H093/NA36 2H093/NC57 2H093/ND12 2H093/ND35 5C006/AA22 5C006/AC28 5C006/AF44 5C006/BA12 5C006/BC03 5C006/BC12 5C006/BF08 5C006/BF38 5C006/FA19 5C006/FA34 5C080/AA10 5C080/BB05 5C080/DD20 5C080/DD29 5C080/EE19 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 2H093/NA15 2H093/NA32 2H093/NC34 2H093/NC35 2H093/NC63 2H093/NF17 2H193/ZA04 2H193/ZC02 2H193/ZC20 2H193/ZE20 2H193/ZH17 2H193/ZH33		
其他公开文献	JP3655217B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种驱动液晶显示元件的方法，该方法能够抑制直流分量施加到液晶层并防止图像残留。 解决方案：由施加的电压的极性激发的极化表现出不对称特性，并且当施加第一极性的电压时的极化大于施加第二极性的电压时的极化。 在用于驱动具有液晶层的液晶显示元件的方法中，将一帧分为两个场，将对电极用作像素电极的基准，并且在一个场中，施加与显示信号相对应的第一极性的第一电压。 除了施加第二电压之外，在另一场中施加通过将具有与第一电压相同的绝对值的第二极性电压在第一极性方向上移位电压 ΔV 而获得的第二电压，并且将移位电压 ΔV 改变为第一电压。 根据电压不同。

