

(19)日本国特許庁 ( J P )

# (12) 公開特許公報 ( A )

(11)特許出願公開番号

## 特開2002 - 185001

### (P2002 - 185001A)

(43)公開日 平成14年6月28日 (2002.6.28)

| (51) Int. Cl <sup>7</sup> | 識別記号 | F I            | テ-マ-ト* (参考)     |
|---------------------------|------|----------------|-----------------|
| H 0 1 L 29/786            |      | G 0 2 F 1/1368 | 2 H 0 9 2       |
| 21/336                    |      | G 0 9 F 9/30   | 338 5 C 0 9 4   |
| G 0 2 F 1/1368            |      | H 0 1 L 29/78  | 627 C 5 F 1 1 0 |
| G 0 9 F 9/30              | 338  |                | 616 K           |
|                           |      |                | 616 U           |

審査請求 有 請求項の数 18 O L (全 33数) 最終頁に続く

(21)出願番号 特願2000 - 381902(P2000 - 381902)

(22)出願日 平成12年12月15日 (2000.12.15)

(71)出願人 000005821  
 松下電器産業株式会社  
 大阪府門真市大字門真1006番地

(72)発明者 川崎 清弘  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内

(74)代理人 100097445  
 弁理士 岩橋 文雄 (外2名)

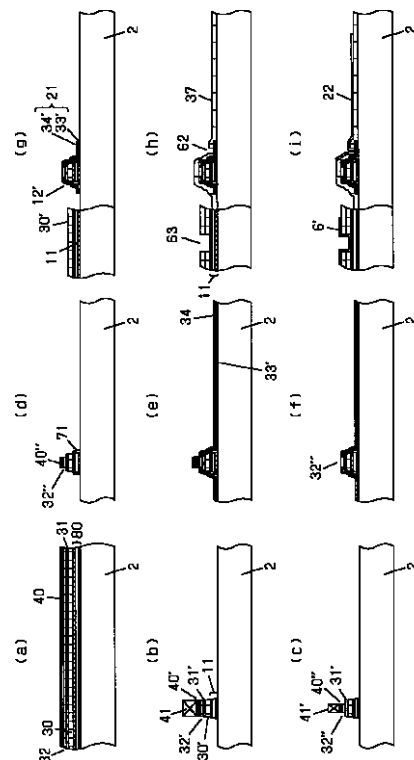
最終頁に続く

(54)【発明の名称】 液晶画像表示装置と画像表示装置用半導体装置の製造方法

#### (57)【要約】

【課題】 チャネルエッチ型、エッチストップ型を問わず従来のTFTはゲートとソース・ドレインとの位置関係が露光時のマスク合せで決まり自己整合型でないのでソース・ドレイン間の重なり容量が大きいかつ面内ではらつく欠点があり、大画面高精度デバイスのでフリッカやクロストークの原因となっている。

【解決手段】 ゲート金属・ゲート絶縁層、半導体層、保護絶縁層に加えてリフトオフ層までも一括食刻で形成し、ゲートの側面に有機絶縁層を形成した後、レジストパターンを後退させて、ソース・ドレイン領域を形成する自己整合TFTを基本とし、ソース・ドレイン配線を陽極酸化してパシベーション絶縁層を不要とする低温化技術とソース・ドレイン電極の形成工程と絶縁層への開口部形成工程は露出した走査線上に有機絶縁層を形成する技術の導入により合理化可能ならしめて工程削減も行う。



## 【特許請求の範囲】

【請求項 1】その表面にゲート絶縁層とその側面に有機絶縁層とを有する 1 層以上の金属層をゲートとし、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層を除いた一对の半導体層上に形成された不純物を含む半導体層と金属層との積層をソース・ドレイン電極とすることを特徴とする絶縁ゲート型トランジスタ。

【請求項 2】一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された絶縁基板と、前記絶縁基板と対向する透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶画像表示装置において、絶縁基板の一主面上にその表面にゲート絶縁層とその側面に有機絶縁層とを有する 1 層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と金属層との積層よりなるドレイン電極と走査線を除いてソース（信号線）電極が形成され、前記ドレイン電極上に第 1 の開口部とソース（信号線）電極上に一对の第 2 の開口部を有するパシベーション絶縁層が全面に形成され、前記第 1 の開口部を含んで絵素電極と前記第 2 の開口部を含んで分断されたソース（信号線）電極を接続する接続層とがパシベーション絶縁層上に形成されていることを特徴とする液晶画像表示装置。

【請求項 3】一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された絶縁基板と、前記絶縁基板と対向する透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶画像表示装置において、絶縁基板の一主面上にその表面にゲート絶縁層とその側面に有機絶縁層とを有する 1 層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と金属層との積層よりなる

ソース・ドレイン電極が形成され、絶縁基板上に前記ソース電極を含んで 1 層以上の金属層よりなる信号線が形成され、前記ドレイン電極上に開口部を有するパシベーション絶縁層が全面に形成され、

前記開口部を含んでパシベーション絶縁層上に絵素電極が形成されていることを特徴とする液晶画像表示装置。

【請求項 4】一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された絶縁基板と、前記絶縁基板と対向する透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶画像表示装置において、

絶縁基板の一主面上にその表面にゲート絶縁層とその側面に有機絶縁層とを有する 1 層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、

前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、

前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、

前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるドレイン電極と走査線を除いてソース（信号線）電極が形成され、

絶縁基板上に前記ドレイン電極を含んで絵素電極と前記分断されたソース（信号線）電極を接続する接続層とが形成され、

前記接続層を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする液晶画像表示装置。

【請求項 5】一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された絶縁基板と、前記絶縁基板と対向する透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶画像表示装置において、

絶縁基板の一主面上に陽極酸化可能な 1 層以上の金属層よりなりその表面にゲート絶縁層とその側面に有機絶縁層とを有し絶縁ゲート型トランジスタのゲートも兼ねる走査線とその表面にゲート絶縁層とその側面に陽極酸化層とを有し両端部に開口部を有する補助信号線とが形成され、

前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、

前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、

前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるソース・ドレイン電極とが形成され、

絶縁基板上に前記ドレイン電極を含んで絵素電極と前記開口部とソース電極とを含んで分断された補助信号線を接続する接続層とが形成され、  
前記接続層を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする液晶画像表示装置。

【請求項6】一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された絶縁基板と、前記絶縁基板と対向する透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶画像表示装置において、

絶縁基板の一主面上にその表面にゲート絶縁層とその側面に有機絶縁層とを有する1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、

前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、

前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、

前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるソース・ドレイン電極が形成され、

絶縁基板上に前記ソース電極を含んで陽極酸化可能な1層以上の金属層よりなる信号線が形成され、

絶縁基板上に前記ドレイン電極を含んで絵素電極が形成され、

前記信号線と信号線を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする液晶画像表示装置。

【請求項7】一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された絶縁基板と、前記絶縁基板と対向する透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶画像表示装置において、

絶縁基板の一主面上にチャンネル間とソース（信号線）・ドレイン電極下を除いてその表面に有機絶縁層を有する1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、

前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、

前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、

前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるドレイン電極と走査線を除いてソース

（信号線）電極が形成され、

前記ドレイン電極を含んで絶縁基板上に絵素電極と前記分断されたソース（信号線）電極を接続する接続層とが

形成され、

前記接続層を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする液晶画像表示装置。

【請求項8】一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された絶縁基板と、前記絶縁基板と対向する透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶画像表示装置において、

絶縁基板の一主面上にチャンネル間とソース・ドレイン電極下を除いてその表面に有機絶縁層を有する陽極酸化可能な1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線と両端部を除いてその表面に陽極酸化層を有する補助信号線とが形成され、

前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、

前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、

20 前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるソース・ドレイン電極が形成され、

絶縁基板上に前記ドレイン電極を含んで絵素電極と前記両端部とソース電極とを含んで分断された補助信号線を接続する接続層とが形成され、

前記接続層を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする液晶画像表示装置。

30 【請求項9】一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された絶縁基板と、前記絶縁基板と対向する透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶画像表示装置において、

絶縁基板の一主面上にチャンネル間とソース・ドレイン電極下を除いてその表面に有機絶縁層を有する1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、

40 前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、

前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、

前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるソース・ドレイン電極が形成され、

絶縁基板上に前記ソース電極を含んで陽極酸化可能な1層以上の金属層よりなる信号線が形成され、

絶縁基板上に前記ドレイン電極を含んで絵素電極が形成され、

50 前記信号線と信号線を除くソース電極と絵素電極を除く

ドレイン電極の表面に陽極酸化層が形成されていることを特徴とする液晶画像表示装置。

【請求項10】絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるドレイン電極と分断されたソース(信号線)電極を選択的に形成する工程と、パシベーション絶縁層を被着する工程と、前記ドレイン電極上とソース(信号線)電極上とに開口部を形成して前記開口部内のパシベーション絶縁層を選択的に除去する工程と、導電性薄膜を被着する工程と、パシベーション絶縁層上に前記ドレイン電極上の開口部を含んで絵素電極と前記ソース(信号線)電極を接続する接続層とを選択的に形成する工程とを有する画像表示装置用半導体装置の製造方法。

【請求項11】絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程

と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成する工程と、1層以上の第3の金属層を被着する工程と、前記ソース電極を含んで第3の金属層よりなる信号線を選択的に形成する工程と、パシベーション絶縁層を被着する工程と、前記ドレイン電極上に開口部を形成して開口部内のパシベーション絶縁層を選択的に除去する工程と、導電性薄膜を被着する工程と、パシベーション絶縁層上に前記ドレイン電極上の開口部を含んで絵素電極を選択的に形成する工程とを有する画像表示装置用半導体装置の製造方法。

【請求項12】絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるドレイン電極と分断されたソース(信号線)電極を選択的に形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極と前記ソース(信号線)電極を含んで分断されたソース(信号線)電極を接続する接続層とを選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら接続層を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成する工程とを有する画像表示装置用半導体装置の製造方法。

【請求項13】絶縁基板上の一主面上に陽極酸化可能な1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線と補助信号線とに対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹

脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層を被着する工程と、画像表示部外の領域の走査線上と補助信号線の両端に開口部を形成し第2の半導体層とリフトオフ層と保護絶縁層と第1の半導体層とゲート絶縁層を選択的に除去する工程と、陽極酸化可能な第2の金属層を被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極と前記開口部とソース電極を含んで分断された補助信号線を接続する接続層とを選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら接続層を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成する工程とを有する画像表示装置用半導体装置の製造方法。

【請求項14】絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成する工程と、画像表示部外の領域の走査線上に開口部を形成し走査線上のゲート絶縁層を選択的に除去する工程と、陽極酸化可能な1層以上の第3の金属層を被着する

工程と、前記ソース電極を含んで第3の金属層よりなる信号線を選択的に形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極を選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら信号線と信号線を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成する工程とを有する画像表示装置用半導体装置の製造方法。

【請求項15】絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成する工程と、陽極酸化可能な1層以上の第3の金属層を被着する工程と、前記ソース電極を含んで第3の金属層よりなる信号線を選択的に形成する工程と、画像表示部外の領域の走査線上に開口部を形成し走査線上のゲート絶縁層を選択的に除去する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極を選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら信号線と信号線を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成する工程とを有する画像表示装置用半導体装置の製造方法。

【請求項16】絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフト

オフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるドレイン電極と分断されたソース（信号線）電極を選択的に形成するとともにソース・ドレイン電極間とソース・ドレイン電極下を除いて走査線を露出する工程と、画像表示部内の露出している走査線とゲート上に有機絶縁層を形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極と前記ソース電極を含んで分断されたソース電極を接続する接続層とを選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら接続層を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成する工程とを有する画像表示装置用半導体装置の製造方法。

【請求項17】絶縁基板上の一主面上に陽極酸化可能な1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線と補助信号線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成するとともにソース・ドレイン電極間とソース・ドレイン電極下を除いて走査線と補助信号線を露出する工程と、画像表示部内の露出している走査線とゲート上に有機絶縁層を形成する工程と、

\*導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極と補助信号線の両端部を含んでソース電極を接続する接続層とを選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら接続層を除くソース電極と補助信号線と絵素電極を除くドレイン電極とに陽極酸化層を形成する工程とを有する画像表示装置用半導体装置の製造方法。

【請求項18】絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成するとともにソース・ドレイン電極間とソース・ドレイン電極下を除いて走査線を露出する工程と、画像表示部内の露出している走査線とゲート上に有機絶縁層を形成する工程と、陽極酸化可能な1層以上の第3の金属層を被着する工程と、前記ソース電極を含んで第3の金属層よりなる信号線を選択的に形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絶縁基板上に絵素電極を選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら信号線と信号線を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成する工程とを有する画像表示装置用半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はカラー画像表示機能を有する液晶画像表示装置、とりわけアクティブ型の液晶画像表示装置に関するものである。

【0002】

【従来の技術】近年の微細加工技術、液晶材料技術および

び高密度実装技術等の進歩により、対角5～50cmの液晶パネルでテレビジョン画像や各種の画像表示機器が商用ベースで大量に提供されている。また、液晶パネルを構成する2枚のガラス基板の一方にRGBの着色層を形成しておくことによりカラー表示も容易に実現している。特にスイッチング素子を絵素毎に内蔵させた、いわゆるアクティブ型の液晶パネルではクロストークも少なくかつ高速応答で高いコントラスト比を有する画像が保証されている。

【0003】これらの液晶画像表示装置(液晶パネル)は走査線としては200～1200本、信号線としては200～1600本程度のマトリクス編成が一般的であるが、最近は表示容量の増大に対応すべく大画面化と高精細化とが同時に進行している。

【0004】図19は液晶パネルへの実装状態を示し、液晶パネル1を構成する一方の透明性絶縁基板、例えばガラス基板2上に形成された走査線の端子電極6群に駆動信号を供給する半導体集積回路チップ3を導電性の接着剤を用いて接続するCOG(Chip-On-Glass)方式や、例えばポリイミド系樹脂薄膜をベースとし、金または半田メッキされた銅箔の端子(図示せず)を有するTCPフィルム4を信号線の端子電極5群に導電性媒体を含む適当な接着剤で圧接して固定するTCP(Tape-Carrier-Package)方式などの実装手段によって電気信号が画像表示部に供給される。ここでは便宜上二つの実装方式を同時に図示しているが実際には何れかの方式が適宜選択される。

【0005】7, 8は液晶パネル1のほぼ中央部に位置する画像表示部と信号線および走査線の端子電極5, 6との間を接続する配線路で、必ずしも端子電極群5, 6と同一の導電材で構成される必要はない。9は全ての液晶セルに共通する透明導電性の対向電極を対向面上に有するもう1枚の透明性絶縁基板である対向ガラス基板またはカラーフィルタである。

【0006】図20はスイッチング素子として絶縁ゲート型トランジスタ10を絵素毎に配置したアクティブ型液晶パネルの等価回路図を示し、11(図19では8)は走査線、12(図19では7)は信号線、13は液晶セルであって、液晶セル13は電気的には容量素子として扱われる。実線で描かれた素子類は液晶パネルを構成する一方のガラス基板2上に形成され、点線で描かれた全ての液晶セル13に共通な対向電極14はもう一方のガラス基板9上に形成されている。絶縁ゲート型トランジスタ10のOFF抵抗あるいは液晶セル13の抵抗が低い場合や表示画像の階調性を重視する場合には、負荷としての液晶セル13の時定数を大きくするための補助の蓄積容量15を液晶セル13に並列に加える等の回路的工夫が加味される。なお16は蓄積容量15の共通母線である。

【0007】図21は液晶パネルの画像表示部の要部断

面図を示し、液晶パネル1を構成する2枚のガラス基板2, 9は樹脂性のファイバやビーズ等のスペーサ材(図示せず)によって数 $\mu\text{m}$ 程度の所定の距離を隔てて形成され、その間隙(ギャップ)はガラス基板9の周縁部において有機性樹脂よりなるシール材と封口材(何れも図示せず)とで封止された閉空間になっており、この閉空間に液晶17が充填されている。

【0008】カラー表示を実現する場合には、ガラス基板9の閉空間側に着色層18と称する染料または顔料のいずれか一方もしくは両方を含む厚さ1～2 $\mu\text{m}$ 程度の有機薄膜が被着されて色表示機能が与えられるので、その場合にはガラス基板9は別名カラーフィルタ(Color Filter 略語はCF)と呼称される。そして液晶材料17の性質によってはガラス基板9の上面またはガラス基板2の下面の何れかもしくは両面上に偏光板19が貼付され、液晶パネル1は電気光学素子として機能する。現在、市販されている大部分の液晶パネルでは液晶材料にTN(ツイスト・ネマチック)系の物を用いており、偏光板19は通常2枚必要である。図示はしないが、透過型液晶パネルでは光源として裏面光源が配置され、下方より白色光が照射される。

【0009】液晶17に接して2枚のガラス基板2, 9上に形成された例えば厚さ0.1 $\mu\text{m}$ 程度のポリイミド系樹脂薄膜20は液晶分子を決められた方向に配向させるための配向膜である。21は絶縁ゲート型トランジスタ10のドレインと透明導電性の絵素電極22とを接続するドレイン電極(配線)であり、信号線(ソース線)12と同時に形成されることが多い。信号線12とドレイン電極21との間に位置するのは半導体層23であり詳細は後述する。カラーフィルタ9上で隣り合った着色層18の境界に形成された厚さ0.1 $\mu\text{m}$ 程度のCr薄膜層24は半導体層23と走査線11及び信号線12に外部光が入射するのを防止するための光遮蔽で、いわゆるブラックマトリクス(Black Matrix略語はBM)として定着化した技術である。

【0010】ここでスイッチング素子として絶縁ゲート型トランジスタの構造と製造方法に関して説明する。絶縁ゲート型トランジスタには2種類のものが現在多用されており、そのうちの一つを従来例(エッチ・ストップ型と呼称される)として紹介する。図22は従来の液晶パネルを構成するアクティブ基板(画像表示装置用半導体装置)の単位絵素の平面図であり、同図のA-A'線上の断面図を図23に示し、その製造工程を以下に簡単に説明する。なお、走査線11に形成された突起部50と絵素電極22とがゲート絶縁層を介して重なっている領域51(右下がり斜線部)が蓄積容量15を形成しているが、ここではその詳細な説明は省略する。

【0011】先ず、図23(a)に示したように耐熱性と耐薬品性と透明性が高い絶縁性基板として厚さ0.5～1.1mm程度のガラス基板2、例えばコーニング社製の商

品名1737の一主面上にSPT(スパッタ)等の真空製膜装置を用いて膜厚0.1~0.3 $\mu\text{m}$ 程度の第1の金属層として例えばCr, Ta, Mo等あるいはそれらの合金やシリサイドを被着して微細加工技術により走査線も兼ねるゲート電極11を選択的に形成する。走査線の材質は耐熱性と耐薬品性と耐弗酸性と導電性とを総合的に勘案して選択すると良い。

【0012】液晶パネルの大画面化に対応して走査線の抵抗値を下げるためには走査線の材料としてAL(アルミニウム)が用いられるが、ALは単体では耐熱性が低いので上記した耐熱金属であるCr, Ta, Moまたはそれらのシリサイドと積層化したり、あるいはALの表面に陽極酸化で酸化層(AL2O3)を付加することも現在では一般的な技術である。すなわち、走査線11は1層以上の金属層で構成される。

【0013】次に、図23(b)に示したようにガラス基板2の全面にPCVD(プラズマ・シーブイディ)装置を用いてゲート絶縁層となる第1のSiNx(シリコン窒化)層、不純物をほとんど含まず絶縁ゲート型トランジスタのチャンネルとなる第1の非晶質シリコン(a-Si)層、及びチャンネルを保護する絶縁層となる第2のSiNx層と3種類の薄膜層を、例えば0.3-0.05-0.1 $\mu\text{m}$ 程度の膜厚で順次被着して30, 31, 32とする。

【0014】なお、ノウハウ的な技術としてゲート絶縁層の形成に当り他の種類の絶縁層(例えばTaOxやSiO2等、もしくは先述したAL2O3)と積層したり、あるいはSiNx層を2回に分けて製膜し途中で洗浄工程を付与する等の歩留向上対策が行われることも多く、ゲート絶縁層は1種類あるいは単層とは限らない。

【0015】続いて微細加工技術によりゲート11上の第2のSiNx層をゲート11よりも幅細く選択的に残して32'として第1の非晶質シリコン層31を露出し、同じくPCVD装置を用いて全面に不純物として例えば燐を含む第2の非晶質シリコン層33を例えば0.05 $\mu\text{m}$ 程度の膜厚で被着した後、図23(c)に示したようにゲート11の近傍上のみ第1の非晶質シリコン層31と第2の非晶質シリコン層33とを島状31', 33'に残してゲート絶縁層30を露出する。

【0016】引き続き、図23(d)に示したようにSPT等の真空製膜装置を用いて膜厚0.1~0.2 $\mu\text{m}$ 程度の透明導電層として例えばITO(Indium-Tin-Oxide)を被着し、微細加工技術により絵素電極22をゲート絶縁層30上に選択的に形成する。

【0017】さらに図23(e)に示したように走査線11への電気的接続に必要な画像表示部の周辺部での走査線11上のゲート絶縁層30への選択的開口部63形成を行った後、図23(f)に示したようにSPT等の真空製膜装置を用いて膜厚0.1 $\mu\text{m}$ 程度の耐熱金属層として例えばTi, Cr, Mo等の薄膜層34を、低抵抗配線層として膜厚0.3 $\mu\text{m}$ 程度のAL薄膜層35を順次被着

し、微細加工技術により耐熱金属層34'と低抵抗配線層35'との積層よりなり絵素電極22を含んで絶縁ゲート型トランジスタのドレイン電極21と信号線も兼ねるソース電極12とを選択的に形成する。この選択的パターン形成に用いられる感光性樹脂パターンをマスクとしてソース・ドレイン電極間の第2の非晶質シリコン層33'を除去して第2のSiNx層32'を露出するとともに、その他の領域では第1の非晶質シリコン層31'をも除去してゲート絶縁層30を露出する。この工程はチャンネルの保護層である第2のSiNx層32'が存在して第2の非晶質シリコン層33'の食刻が自動的に終了することからエッチ・ストップと呼称される所以である。

【0018】絶縁ゲート型トランジスタがオフセット構造とならぬようソース・ドレイン電極12, 21はゲート11と一部平面的に重なって(数 $\mu\text{m}$ )形成される。この重なりは寄生容量として電気的に作用するので小さいほど良いが、露光機の合わせ精度とマスクの精度とガラス基板の膨張係数及び露光時のガラス基板温度で決定され、実用的な数値は精々2 $\mu\text{m}$ 程度である。なお、画像表示部の周辺部で走査線11上の開口部63を含んで信号線12と同時に走査線側の端子電極6、または走査線11と走査線側の端子電極6とを接続する配線路8を形成することも一般的なパターン設計である。

【0019】最後に、ガラス基板2の全面に透明性の絶縁層として、ゲート絶縁層30と同様にPCVD装置を用いて0.3~0.7 $\mu\text{m}$ 程度の膜厚のSiNx層を被着してパシベーション絶縁層37とし、図23(g)に示したように絵素電極22上に開口部38を形成して絵素電極22の大部分を露出してアクティブ基板の製造工程が終了する。この時、走査線の端子電極6上と信号線の端子電極5上にも開口部を形成して大部分の端子電極も露出する。

【0020】信号線12の配線抵抗が問題とならない場合にはALよりなる低抵抗配線層35は必ずしも必要ではなく、その場合にはCr, Ta, Mo等の耐熱金属材料を選択すればソース・ドレイン配線12, 21を単層化することが可能である。なお、絶縁ゲート型トランジスタの耐熱性については先行例である特開平7-74368号公報に詳細が記載されている。

【0021】絵素電極22上のパシベーション絶縁層37を除去する理由は、一つには液晶セルに印可される実効電圧の低下を防止するためと、もう一つはパシベーション絶縁層37の膜質が一般的に劣悪で、パシベーション絶縁層37内に電荷が蓄積されて表示画像の焼き付けを生じることを回避するためである。これは絶縁ゲート型トランジスタの耐熱性が余り高くないため、パシベーション絶縁層37の製膜温度がゲート絶縁層30と比較して数10以上低く250以下の低温製膜にならざるを得ないからである。

【0022】以上述べたアクティブ基板の製造工程は写

真食刻工程が7回必要で、7枚マスク工程と称されるほぼ標準的な製造方法である。液晶パネルの低価格化を実現し、さらなる需要の増大に対応していくためにも製造工程数の削減は液晶パネルメーカーにとっては重要な命題で、合理化された通称5枚マスク工程が最近では定着してきた。

【0023】図24は5枚マスクに対応したアクティブ基板の単位絵素の平面図で、同図のA-A'線上の断面図を図25に示し、その製造工程を、絶縁ゲート型トランジスタに従来のうちのもう一つ(チャンネル・エッチ型と呼称される)を採用した場合について以下に簡単に説明する。なお、蓄積容量線16とドレイン電極21とがゲート絶縁層30を介して重なっている領域52(右がり斜線部)が蓄積容量15を形成しているが、ここではその詳細な説明は省略する。

【0024】先ず、従来例と同様に図25(a)に示したようにガラス基板2の一主面上に、SPT等の真空製膜装置を用いて膜厚0.1~0.3 $\mu\text{m}$ 程度の第1の金属層を被着し、微細加工技術により走査線も兼ねるゲート電極11と蓄積容量線16とを選択的に形成する。

【0025】次に、図25(b)に示したようにガラス基板2の全面にPCVD装置を用いてゲート絶縁層となるSiNx層、不純物をほとんど含まず絶縁ゲート型トランジスタのチャンネルとなる第1の非晶質シリコン層、及び不純物を含み絶縁ゲート型トランジスタのソース・ドレインとなる第2の非晶質シリコン層と3種類の薄膜層を、例えば0.3-0.2-0.05 $\mu\text{m}$ 程度の膜厚で順次被着して30, 31, 33とする。

【0026】そして、図25(c)に示したようにゲート11上に第1と第2の非晶質シリコン層よりなる半導体層を島状31', 33'に残してゲート絶縁層30を露出する。

【0027】引き続き、図25(d)に示したようにSPT等の真空製膜装置を用いて膜厚0.1 $\mu\text{m}$ 程度の耐熱金属層として例えばTi薄膜層34を、低抵抗配線層として膜厚0.3 $\mu\text{m}$ 程度のAL薄膜層35を、膜厚0.1 $\mu\text{m}$ 程度の中間導電層として例えばTi薄膜層36を順次被着し、微細加工技術により絶縁ゲート型トランジスタのドレイン電極21と信号線も兼ねるソース電極12とを選択的に形成する。この選択的パターン形成は、ソース・ドレイン配線の形成に用いられる感光性樹脂パターンをマスクとしてTi薄膜層36、AL薄膜層35、Ti薄膜層34、第2の非晶質シリコン層33'及び第1の非晶質シリコン層31'を順次食刻し、第1の非晶質シリコン層31'は0.05~0.1 $\mu\text{m}$ 程度残して食刻することによりなされるので、チャンネル・エッチと呼称される。

【0028】さらに上記感光性樹脂パターンを除去した後、図25(e)に示したようにガラス基板2の全面に透明性の絶縁層として、ゲート絶縁層と同様にPCVD装置を用いて0.3 $\mu\text{m}$ 程度の膜厚のSiNx層を被着して

パシベーション絶縁層37とし、ドレイン電極21上に開口部62と走査線11の端子電極6が形成される位置上に開口部63を形成してドレイン電極21と走査線11の一部分を露出する。図示はしないが信号線の端子電極5が形成される位置上にも開口部64を形成して信号線12の一部分を露出する。

【0029】最後に図25(f)に示したようにSPT等の真空製膜装置を用いて膜厚0.1~0.2 $\mu\text{m}$ 程度の透明導電層として例えばITO(Indium-Tin-Oxide)を被着し、微細加工技術により開口部62を含んでパシベーション絶縁層37上に絵素電極22を選択的に形成してアクティブ基板2として完成する。開口部63内の露出している走査線11の一部を端子電極6としても良く、図示したように開口部63を含んでパシベーション絶縁層37上にITOよりなる端子電極6'を選択的に形成しても良い。

【0030】このように5枚マスク工程は7枚マスク工程と比較すると、半導体層の島化工程の合理化で1回、また走査線への開口部(コンタクト)形成工程と絵素電極への開口部形成工程と2回必要であったコンタクト形成工程が1回合理化されることで合計2回の写真食刻工程を削減することができている。また、絵素電極22がアクティブ基板2の最上層に位置するため、パシベーション絶縁層37を透明性の樹脂薄膜を用いて例えば1.5 $\mu\text{m}$ 以上に厚く形成しておけば、絵素電極22が走査線11や信号線12と重なり合っても静電容量による干渉が小さく、画質の劣化が避けられるので絵素電極22を大きく形成できて開口率が向上する等の利点も多い。

【0031】

【発明が解決しようとする課題】既に述べたように絶縁ゲート型トランジスタがオフセット構造とならぬようソース・ドレイン電極12, 21はゲート11と一部平面的に重なって形成される。この重なりは寄生容量として電氣的に作用するので小さいほど良いが、露光機の合わせ精度とマスクの精度とガラス基板の膨張係数及び露光時のガラス基板温度で決定され、実用的な数値は精々2 $\mu\text{m}$ 程度である。むしろ量産時の製造裕度という観点からは3 $\mu\text{m}$ 程度の方が好ましい。

【0032】エッチストップ型ではゲートとソース・ドレイン電極との合せはエッチストップ層を介在させて行われるので合わせ精度2回分の、またチャンネルエッチ型では合わせ精度1回分の重なり容量を内蔵せざるを得ないが、これらの重なり容量が露光機のレンズまたはミラーの光学的な歪によって(精々1 $\mu\text{m}$ であるが)ガラス基板内ではよってばらつくために大画面・高精細のデバイスではフリッカや焼付けさらには表示斑等の画質課題から免れない。

【0033】ゲートと自己整合的にソース・ドレイン電極を形成可能な先行例としては特開昭62-205664号公報と特開昭63-168052号公報が挙げられるが、何れも裏面

露光技術を採用してゲート上にゲートよりもわずかに（精々 $1\mu\text{m}$ ）細くエッチストップ層を形成し、エッチストップ層をマスクとして不純物のイオン照射または注入を行ってソース・ドレインを形成している。自己整合的に形成されたソース・ドレインに対して前者では記載不備がありソース・ドレイン電極まで自己整合的には形成不可能であるが、後者ではソース・ドレイン形成後に全面にシリサイド形成可能な高融点金属、例えばCrを被着して加熱するとソース・ドレイン上にはシリサイドが形成されるので、エッチストップ層上のCrを食刻液で除去すれば抵抗値の低いシリサイドよりなるソース・ドレイン電極が自己整合的に形成されるというものである。

【0034】しかしながら、裏面露光のステージには当然透明性の高い石英やガラス板が必要であり、またガラス基板の反りやうねりに対してはステージへの真空吸着機構が必要であるが、これらの要件を満たして安定に量産できるかどうかは従来の金属性のステージと比べると未だ不透明であり、また非晶質シリコンを半導体層とする絶縁ゲート型トランジスタでは耐熱性が乏しいのでシリサイド形成のための加熱処理（200以上）によって電気的特性の劣化は免れない課題がある。

【0035】ソース・ドレイン配線のパシベーションのために一般的にはパシベーション絶縁層が採用されているが、絶縁ゲート型トランジスタの耐熱性との関係でパシベーション絶縁層37の製膜温度をゲート絶縁層30と比較して数10以上低く250以下の低温製膜で実施してもそれなりの影響を受けることは避けられず、特に絶縁ゲート型トランジスタのON電流が10~30%程度低下することは避けられない。絶縁ゲート型トランジスタの電流駆動能力の低下は大画面・高精細の液晶パネルを得るためには配線抵抗の増大とともに大きな障害となってくる。

【0036】加えてチャンネル・エッチ型の絶縁ゲート型トランジスタではチャンネル領域の不純物を含まない第1の非晶質シリコン層はどうしても厚めに（チャンネル・エッチ型では通常 $0.2\mu\text{m}$ 以上）被着しておかないと、ガラス基板の面内均一性に大きく影響されてトランジスタ特性が不揃いになりがちである。このことはPCVDの稼働率とパーティクル発生状況と大きく影響し、生産コストの観点からも非常に重要な事項である。

【0037】本発明はかかる現状に鑑みなされたもので、裏面露光によらない自己整合的なソース・ドレイン形成技術を新規に開発するとともに、絶縁ゲート型トランジスタの耐熱性の低さを補う低温パシベーション形成により上記した諸課題を解決せんとするものである。また、液晶パネルの低価格化を実現し、需要の増大に対応していくためにも製造工程数の更なる削減を鋭意追求していく必要があることは既に述べた通りである。

【0038】

【課題を解決するための手段】本発明においては、まずゲート形成時のレジストパターンを膜減りさせてゲート端部に不純物を含まない非晶質シリコン層を露出し、次に不純物を含まない非晶質シリコン層上に不純物を含む非晶質シリコン層よりなるソース・ドレインとソース・ドレイン電極とが自己整合的に形成されるようにリフトオフ層を併用している。さらにソース・ドレイン配線のみを有効にパシベーションするために先行技術である特開平2-216129号公報に開示されているアルミニウムよりなるソース・ドレイン配線の表面に絶縁層を形成する陽極酸化技術とを融合させてプロセスの合理化と低温化を実現せんとするものである。また更なる工程削減のために露出した走査線上有機絶縁層を形成することにより、ソース・ドレイン配線の形成工程とゲート絶縁層への開口部形成工程とを合理化可能としている。

【0039】請求項1に記載の絶縁ゲート型トランジスタは、その表面にゲート絶縁層とその側面に有機絶縁層とを有する1層以上の金属層をゲートとし、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層上を除いた一对の半導体層上に形成された不純物を含む半導体層と金属層との積層をソース・ドレイン電極とすることを特徴とする。

【0040】この構成により、絶縁ゲート型トランジスタはゲートに対してソース・ドレイン電極が自己整合的に形成され、ゲートとソース・ドレイン間の寄生容量が従来に比べて数分の1に減少する。

【0041】請求項2に記載の液晶画像表示装置は、一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された絶縁基板と、前記絶縁基板と対向する透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶画像表示装置において、絶縁基板の一主面上にその表面にゲート絶縁層とその側面に有機絶縁層とを有する1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と金属層との積層よりなるドレイン電極と走査線を除いてソース（信号線）電極が形成され、前記ドレイン電極上に第1の開口部とソース（信号線）電極上に一对の第2の開口部を有するパシベーション絶縁層が全面に形成され、前記第1の開口部を含んで絵素電極と前記第2の開口部を含んで分断されたソース（信号線）電極を接続する接続層とがパシベーション絶縁層上に形成されていることを特徴とする。

【0042】この構成により、ゲートとソース・ドレイン間の寄生容量が従来に比べて数分の1に減少するので、得られる液晶画像表示装置はフリッカやクロストークが低減するのみならず駆動電力も低減する。

【0043】請求項3に記載の液晶画像表示装置は、同じく絶縁基板の一主面上にその表面にゲート絶縁層とその側面に有機絶縁層とを有する1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層上を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と金属層との積層よりなるソース・ドレイン電極が形成され、絶縁基板上に前記ソース電極を含んで1層以上の金属層よりなる信号線が形成され、前記ドレイン電極上に開口部を有するパシベーション絶縁層が全面に形成され、前記開口部を含んでパシベーション絶縁層上に絵素電極が形成されていることを特徴とする。

【0044】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、信号線の低抵抗化が推進され、大画面デバイスの作製が容易となる。

【0045】請求項4に記載の液晶画像表示装置は、同じく絶縁基板の一主面上にその表面にゲート絶縁層とその側面に有機絶縁層とを有する1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるドレイン電極と走査線を除いてソース（信号線）電極が形成され、絶縁基板上に前記ドレイン電極を含んで絵素電極と前記分断されたソース（信号線）電極を接続する接続層とが形成され、前記接続層を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする。

【0046】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化が推進され、パシベーション絶縁層をガラス基板の全面に被着する必要はなくなり、絶縁ゲート型トランジスタの耐熱性が緩和される。

【0047】請求項5に記載の液晶画像表示装置は、同じく絶縁基板の一主面上に陽極酸化可能な1層以上の金属層よりなりその表面にゲート絶縁層とその側面に有機絶縁層とを有し絶縁ゲート型トランジスタのゲートも兼ねる走査線とその表面にゲート絶縁層とその側面に陽極酸化層とを有し両端部に開口部を有する補助信号線とが形成され、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記

ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるソース・ドレイン電極とが形成され、絶縁基板上に前記ドレイン電極を含んで絵素電極と前記開口部とソース電極とを含んで分断された補助信号線を接続する接続層とが形成され、前記接続層を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする。

【0048】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化と信号線の低抵抗化が製膜工程の増加を伴わずに推進され、大画面デバイスの作製が可能となる。

【0049】請求項6に記載の液晶画像表示装置は、同じく絶縁基板の一主面上にその表面にゲート絶縁層とその側面に有機絶縁層とを有する1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層上を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるソース・ドレイン電極が形成され、絶縁基板上に前記ソース電極を含んで陽極酸化可能な1層以上の金属層よりなる信号線が形成され、絶縁基板上に前記ドレイン電極を含んで絵素電極が形成され、前記信号線と信号線を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする。

【0050】この構成により自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化と信号線の低抵抗化が推進され、大画面デバイスの作製が容易となる。

【0051】請求項7に記載の液晶画像表示装置は、同じく絶縁基板の一主面上にチャネル間とソース（信号線）・ドレイン電極下を除いてその表面に有機絶縁層を有する1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるドレイン電極と走査線を除いてソース（信号線）電極が形成され、前記ドレイン電極を含んで絶縁基板上に絵素電極と前記分断されたソース（信号線）電極を接続する接続層とが形成され、前記接続層を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする。

【0052】この構成により、自己整合型の絶縁ゲート

型トランジスタが得られるだけでなく、プロセスの低温化と合理化が推進され、製造コストの削減が推進される。

【0053】請求項8に記載の液晶画像表示装置は、同じく絶縁基板の一主面上にチャンネル間とソース・ドレイン電極下を除いてその表面に有機絶縁層を有する陽極酸化可能な1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線と両端部を除いてその表面に陽極酸化層を有する補助信号線とが形成され、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるソース・ドレイン電極が形成され、絶縁基板上に前記ドレイン電極を含んで絵素電極と前記両端部とソース電極とを含んで分断された補助信号線を接続する接続層とが形成され、前記接続層を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする。

【0054】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化と合理化に加えて製膜工程の増加を伴わずに信号線の低抵抗化が実現し、大画面デバイスの作製が可能となる。

【0055】請求項9に記載の液晶画像表示装置は、同じく絶縁基板の一主面上にチャンネル間とソース・ドレイン電極下を除いてその表面に有機絶縁層を有する1層以上の金属層よりなり絶縁ゲート型トランジスタのゲートも兼ねる走査線が形成され、前記ゲート上にゲート絶縁層を介して不純物を含まない半導体層が形成され、前記半導体層上に前記ゲートよりも幅細く保護絶縁層が自己整合的に形成され、前記保護絶縁層を除いた一对の半導体層上と絶縁基板上とに不純物を含む半導体層と陽極酸化可能な金属層との積層よりなるソース・ドレイン電極が形成され、絶縁基板上に前記ソース電極を含んで陽極酸化可能な1層以上の金属層よりなる信号線が形成され、絶縁基板上に前記ドレイン電極を含んで絵素電極が形成され、前記信号線と信号線を除くソース電極と絵素電極を除くドレイン電極の表面に陽極酸化層が形成されていることを特徴とする。

【0056】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化と合理化に加えて信号線の低抵抗化が可能で、大画面デバイスの作製が容易となる。

【0057】請求項10は請求項2に記載の液晶画像表示装置の製造方法であって、絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶

縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるドレイン電極と分断されたソース（信号線）電極を選択的に形成する工程と、パシベーション絶縁層を被着する工程と、前記ドレイン電極上とソース（信号線）電極上とに開口部を形成して前記開口部内のパシベーション絶縁層を選択的に除去する工程と、導電性薄膜を被着する工程と、パシベーション絶縁層上に前記ドレイン電極上の開口部を含んで絵素電極と前記ソース（信号線）電極上の開口部を含んで分断されたソース（信号線）電極を接続する接続層とを選択的に形成する工程とを有することを特徴とする。

【0058】この構成により、ゲート上にゲート絶縁層を介して形成された不純物を含まない半導体層の両端上に不純物を含む半導体層を形成することができ、両端の不純物を含まない半導体層と自己整合的に不純物を含む半導体層（ソース・ドレイン）とソース・ドレイン電極とが形成されて自己整合型の絶縁ゲート型トランジスタが得られる。

【0059】請求項11は請求項3に記載の液晶画像表示装置の製造方法であって、絶縁基板の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と第2の金属層とを順次被

着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成する工程と、1層以上の第3の金属層を被着する工程と、前記ソース電極を含んで第3の金属層よりなる信号線を選択的に形成する工程と、パシベーション絶縁層を被着する工程と、前記ドレイン電極上に開口部を形成して開口部内のパシベーション絶縁層を選択的に除去する工程と、導電性薄膜を被着する工程と、パシベーション絶縁層上に前記ドレイン電極上の開口部を含んで絵素電極を選択的に形成することを特徴とする。

【0060】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、信号線の低抵抗化が確実に達成され、大画面のデバイス作製が容易となる。

【0061】請求項12は請求項4に記載の液晶画像表示装置の製造方法であって、絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極と分断されたソース（信号線）電極を選択的に形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極と前記ソース（信号線）電極を含んで分断されたソース（信号線）電極を接続する接続層とを選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら接続層を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成することを特徴とする。

【0062】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温

化が推進され、絶縁ゲート型トランジスタの耐熱性が緩和される。

【0063】請求項13は請求項5に記載の液晶画像表示装置の製造方法であって、絶縁基板上の一主面上に陽極酸化可能な1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線と補助信号線とに対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層を被着する工程と、画像表示部外の領域の走査線と補助信号線の両端に開口部を形成し第2の半導体層とリフトオフ層と保護絶縁層と第1の半導体層とゲート絶縁層を選択的に除去する工程と、陽極酸化可能な第2の金属層を被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極と前記開口部とソース電極を含んで分断された補助信号線を接続する接続層とを選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら補助信号線の側面と接続層を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成することを特徴とする。

【0064】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化と製膜工程の増加を伴わずに信号線の低抵抗化が確実に達成され、大画面のデバイス作製が可能となる。

【0065】請求項14は請求項6に記載の液晶画像表示装置の製造方法であって、絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスク

としてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成する工程と、画像表示部外の領域の走査線上に開口部を形成し走査線上のゲート絶縁層を選択的に除去する工程と、陽極酸化可能な1層以上の第3の金属層を被着する工程と、前記ソース電極を含んで第3の金属層よりなる信号線を選択的に形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極を選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら信号線と信号線を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成することを特徴とする。

【0066】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化と信号線の低抵抗化が可能で、大画面のデバイス作製が容易となる。

【0067】請求項15も請求項6に記載の液晶画像表示装置の製造方法であって、絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と

第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成する工程と、陽極酸化可能な1層以上の第3の金属層を被着する工程と、前記ソース電極を含んで第3の金属層よりなる信号線を選択的に形成する工程と、画像表示部外の領域の走査線上に開口部を形成し走査線上のゲート絶縁層を選択的に除去する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極を選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら信号線と信号線を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成することを特徴とする。

【0068】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化と信号線の低抵抗化が可能で、大画面のデバイス作製が容易となる。

【0069】請求項16は請求項7に記載の液晶画像表示装置の製造方法であって、絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるドレイン電極と分断されたソース(信号線)電極を選択的に形成するとともにソース・ドレイン電極間とソース・ドレイン電極下を除いて走査線を露出する工程と、画像表示部内の露出している走査線とゲート上に有機絶縁層を形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極と前記ソース電極を含んで分断されたソース電極を接続する接続層とを選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら接続層を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成することを

特徴とする。

【0070】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化に加えて、デバイスとプロセスの合理化が推進されて写真食刻工程数が削減される結果3枚のフォトマスクでデバイス作製が可能となる。

【0071】請求項17は請求項8に記載の液晶画像表示装置の製造方法であって、絶縁基板上の一主面上に陽極酸化可能な1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線と補助信号線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成するとともにソース・ドレイン電極間とソース・ドレイン電極下を除いて走査線と補助信号線を露出する工程と、画像表示部内の露出している走査線とゲート上に有機絶縁層を形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極と補助信号線の両端部を含んでソース電極を接続する接続層とを選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら接続層を除くソース電極と補助信号線と絵素電極を除くドレイン電極とに陽極酸化層を形成する工程とを有することを特徴とする。

【0072】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化に加えて、デバイスとプロセスの合理化が推進されて写真食刻工程数が削減される結果3枚のフォトマスクでデバイス作製が可能となり、しかも配線の低抵抗化も可能で大画面デバイスの作製が推進される。

【0073】請求項18は請求項9に記載の液晶画像表示装置の製造方法であって、絶縁基板上の一主面上に1層以上の第1の金属層を被着する工程と、前記絶縁基板の周辺部で第1の金属層の一部上を除いて1層以上のゲ

ート絶縁層と不純物を含まない第1の半導体層と保護絶縁層とを順次被着後にリフトオフ層を被着する工程と、前記リフトオフ層上に絶縁ゲート型トランジスタのゲートも兼ねる走査線に対応した感光性樹脂パターンを選択的に形成する工程と、前記感光性樹脂パターンをマスクとしてリフトオフ層、保護絶縁層、第1の半導体層、ゲート絶縁層そして第1の金属層を順次食刻する工程と、前記感光性樹脂パターンを膜減りさせてリフトオフ層を部分的に露出する工程と、前記膜減りさせた感光性樹脂パターンをマスクとしてリフトオフ層と保護絶縁層とを順次食刻して第1の半導体層を部分的に露出する工程と、前記走査線の側面に有機絶縁層を形成する工程と、不純物を含む第2の半導体層と陽極酸化可能な第2の金属層とを順次被着する工程と、前記リフトオフ層の除去とともにリフトオフ層上の第2の半導体層と第2の金属層とを選択的に除去する工程と、前記保護絶縁層を除いた第1の半導体層上と絶縁基板上とに第2の半導体層と第2の金属層との積層よりなるソース・ドレイン電極を選択的に形成するとともにソース・ドレイン電極間とソース・ドレイン電極下を除いて走査線を露出する工程と、画像表示部内の露出している走査線とゲート上に有機絶縁層を形成する工程と、陽極酸化可能な1層以上の第3の金属層を被着する工程と、前記ソース電極を含んで第3の金属層よりなる信号線を選択的に形成する工程と、導電性薄膜を被着する工程と、絶縁基板上に前記ドレイン電極を含んで絵素電極を選択的に形成する工程と、前記絵素電極の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして絵素電極を保護しつつ光を照射しながら信号線と信号線を除くソース電極と絵素電極を除くドレイン電極とに陽極酸化層を形成することを特徴とする。

【0074】この構成により、自己整合型の絶縁ゲート型トランジスタが得られるだけでなく、プロセスの低温化に加えて、デバイスとプロセスの合理化が推進されて写真食刻工程数が削減される結果4枚のフォトマスクでデバイス作製が可能となり、しかも配線の低抵抗化も確実に実現して大画面デバイスの作製が推進される。

【0075】

【発明の実施の形態】請求項1は本発明の骨格となる絶縁ゲート型トランジスタの基本構成を示すもので、液晶画像表示装置の構成要素としての位置付けは実施の形態の中で詳細に説明する。本発明の実施形態を図1～図18に基づいて説明する。図1に本発明の第1の実施形態に係る画像表示装置用半導体装置（アクティブ基板）の平面図を示し、図2に図1のA-A'線上とB-B'線上の製造工程の断面図を示す。同様に、第2の実施形態は図3と図4、第3の実施形態は図5と図6、第4の実施形態は図7と図8、第5の実施形態は図9と図10、第6の実施形態は図11と図12、第7の実施形態は図13と図14、第8の実施形態は図15と図16、第9

の実施形態は図17と図18とで夫々アクティブ基板の平面図と製造工程の断面図を示す。なお、従来例と同一の部位については同一の符号を付して詳細な説明は省略する。

【0076】本発明の第1の実施形態、すなわち請求項10に記載されたアクティブ基板の製造方法では先ず、図2(a)に示したように絶縁基板であるガラス基板2の一主面上に、SPT(スパッタ)等の真空製膜装置を用いて膜厚0.1~0.5 $\mu\text{m}$ 程度の第1の金属層80を被着する。膜厚は液晶表示装置の画面サイズと精細度とが主たる決定パラメータである。低抵抗性を考慮するとALが圧倒的に好ましいがAL単体では耐熱性が乏しいことを考慮すると、走査線の低抵抗化のために走査線の構成としてはAL(Zr,Ta)合金等の単層構成あるいはAL/Ta, Ta/AL/Ta, AL/Ti, Ti/AL/Ti, AL/AL(Zr,Ta)等の積層構成が選択可能である。なおAL(Zr,Ta)は耐熱性向上のために数%以下のZr,Ta等が添加されたAL系合金を意味しており、図2(a)では膜厚0.1/0.2/0.1 $\mu\text{m}$ 程度のTi/AL/Tiよりなる積層を例示している。次にガラス基板2の周辺部の一部を除いて全面にPCVD装置を用いてゲート絶縁層となる第1のSiNx(シリコン窒化)層、絶縁ゲート型トランジスタのチャネルとなる第1の半導体層として不純物をほとんど含まない非晶質シリコン層及びチャネルを保護する絶縁層となる第2のSiNx層と3種類の薄膜層を、例えば0.3-0.05-0.1 $\mu\text{m}$ 程度の膜厚で順次被着して30, 31, 32とする。さらに保護層32上にリフトオフ層として例えば、膜厚0.2 $\mu\text{m}$ 程度のMo(モリブデン)層40を被着する。

【0077】続いて、図2(b)に示したように微細加工技術により走査線も兼ねるゲート(と共通容量線)に対応した感光性樹脂パターン41を例えば2 $\mu\text{m}$ 程度の膜厚で選択的に形成する。そして感光性樹脂パターン41をマスクとしてモリブデン層40、保護絶縁層32、第1の非晶質シリコン層31、ゲート絶縁層30及び第1の金属層80を順次食刻して、夫々40', 32', 31', 30'及び走査線11(と共通容量線16)を形成する。この時図26に示したように画像表示部外の領域で走査線11(と共通容量線16)の先端部を接続する配線路82(と83)を設け、その配線路が先述したようにガラス基板2の周辺部の一部に露出している第1の金属層80'を含むようにしておくことが必要である。なお、この配線路82は後に続く製造工程の何処かで接続を解除して走査線11を1本ずつ分離しないとアクティブ基板2の電気検査のみならず液晶画像表示装置としての実動作に支障があることは言うまでもないだろう。ただし共通容量線16を並列に接続する配線路83はその接続を解除する必要は無い。また、この工程においては複数種の薄膜を食刻するのでガスを用いた乾式食刻(ドライエッチ)の採用が合理的であり、多層膜の断面のテーパ制御が好ましい。

【0078】引き続き、酸素ガスプラズマ中等での処理により感光性樹脂パターン41の膜厚を例えば0.5 $\mu\text{m}$ 程度膜減りさせて41'とした後、図2(c)に示したように感光性樹脂パターン41'をマスクとしてモリブデン層40'と保護絶縁層32'とを食刻して第1の非晶質シリコン層31'を部分的(片側0.5 $\mu\text{m}$ 程度)に露出する。なお、食刻された後のモリブデン層40'のリフトオフ機能を高めるため、モリブデン層40'の食刻はその断面形状が鋭く立つように異方性が強いRIE(Reactive-Ion-Etch)方式のドライエッチを採用することが必要である。

【0079】その後、上記感光性樹脂パターン41'を除去し、次に図26に示したガラス基板2の周辺部の一部に露出している第1の金属層80'にクリップ等より直流の+(プラス)電位を与えながら電着液中で電着を行い、図2(d)に示したようにゲート11の側面に有機絶縁層71を形成する。有機絶縁層71の膜厚は0.5 $\mu\text{m}$ 以上必要である。

【0080】ここで有機絶縁薄膜及びその製造方法について詳細に述べる。デバイスとして必要な絶縁特性を確保できる有機絶縁薄膜として電着形成が可能な材料の中から、文献である電学論C-112巻12号、平成4年にも記載されているように、ポリアミック酸塩を0.01%程度含む溶液を電着液とし、走査線11に+(プラス)電位を与えて電着を行えば、図2(d)に示したようにゲート11の側面にポリイミド層71を選択的に形成することができる。電着電圧は数V程度でポリイミド層71の厚みを0.5 $\mu\text{m}$ 以上とするのは容易である。ポリイミド層71の形成後に好ましくは200~300、数分~数10分の熱処理を施してポリイミド層71の絶縁特性と耐薬品性(例えば後続する工程で感光性樹脂パターンの除去工程があり、有機絶縁薄膜はレジスト剥離液等の薬品に対する耐性が必要とされる)とを高めると良いが、必要とされる絶縁特性は絶縁ゲート型トランジスタの耐熱性と液晶材料の組成によって支配されるので、加熱条件は最適値を実験的に決めれば良い。

【0081】ゲート11の側面に有機絶縁層71を形成した後、さらに図2(e)に示したように不純物を含む第2の半導体層としてPCVD装置を用いて例えば燐を含む膜厚0.05 $\mu\text{m}$ 程度の非晶質シリコン層33とソース(信号線)・ドレイン電極材としてSPT装置を用いて例えば膜厚0.1~0.2 $\mu\text{m}$ 程度のTi薄膜34を全面に被着する。そうすると保護絶縁層32'とリフトオフ層40'を合わせた膜厚が0.3 $\mu\text{m}$ あって非晶質シリコン層33とTi薄膜34との積層よりも厚いので、非晶質シリコン層33とTi薄膜34との積層はリフトオフ層40'のエッジ部で段切れを起こし易い。この後、希釈硝酸またはアンモニアを微量含んだ過酸化水素水液中に絶縁基板2を放置すると図2(f)に示したようにモリブデン層40'が消失するとともに、モリブデン層40'

上の燐を含む非晶質シリコン層33とTi薄膜34が選択的にリフトオフ(剝離)され保護層である第2のSiNx32"が露出する。

【0082】続いて、図2(g)に示したように微細加工技術によりゲート11上の不純物を含まない非晶質シリコン層31'上と絶縁基板2上とに燐を含む非晶質シリコン層33'とTi薄膜34'との積層よりなる一対のソース(信号線)・ドレイン電極12', 21を選択的に形成するが走査線11上の非晶質シリコン層33とTi薄膜34は既に消失しているの、図1に示したよ

うに信号線12'は走査線11上で分断されて形成される。この時、非晶質シリコン層33'の過食刻または食刻材(ガス)の変更により走査線11(と共通容量線16)上の保護絶縁層32"と不純物を含まない非晶質シリコン層31'とを去して走査線11(と共通容量線16)上のゲート絶縁層30'を露出しておくことが寄生トランジスタの形成を防止するために大切である。

【0083】引き続き、図2(h)に示したようにガラス基板2の全面に透明性の絶縁層として、ゲート絶縁層と同様にPCVD装置を用いて0.3μm程度の膜厚のSiNx層を被着してパシベーション絶縁層37とする。そして微細加工技術により分断された信号線12'の両端部上に開口部61とドレイン電極21上に開口部62と走査線11の端子電極6が形成される位置上に開口部63を形成し、信号線12の端子電極5が形成される位置上にも開口部64を形成し、開口部61内と開口部62内のパシベーション絶縁層37を除去して信号線12'とドレイン電極21を部分的に露出し、開口部63内のパシベーション絶縁層37とゲート絶縁層30とを除去して走査線11を部分的に露出し、さらに開口部6

4内のパシベーション絶縁層37を除去して信号線12'も部分的に露出する。なお、絶縁ゲート型トランジスタのチャンネル部を保護する第2のSiNxが既に形成されているのでパシベーション絶縁層37として耐熱性と透明度の高いアクリル系の感光性樹脂を用いることも可能である。

【0084】最後に、図2(j)に示したようにガラス基板2の全面にSPT等の真空製膜装置を用いて膜厚0.1~0.2μm程度の透明導電層として例えばITO(Indium-Tin-Oxide)を被着し、微細加工技術によりパシベ

ーション絶縁層37上に開口部62内のドレイン電極21を含んで絵素電極22と開口部61内の信号線(ソース電極)12'を含んで分断された信号線12'を相互接続する接続層91とを選択的に形成してアクティブ基板2(画像表示装置用半導体装置)として完成する。

【0085】なお走査線の端子電極6の構成に関しては絵素電極22の形成時に開口部63内の露出した走査線11の一部を含んで透明導電性の端子電極6'を形成することもできるし、透明導電層を除去して開口部63内の露出した走査線11の一部を端子電極6とすることも

できる。また信号線の端子電極5の構成に関しても絵素電極22の形成時に開口部64内の露出した信号線12'の一部を含んで透明導電性の端子電極5'を形成することもできるし、透明導電層を除去して開口部64内の露出した信号線12'の一部を端子電極5とすることもできる。一般的には透明導電層を残して信号線12'の端子電極5'と走査線11の端子電極6'を形成し、さらにこれらの端子電極間を透明導電層で接続して静電気対策の短絡線とすることが多いようである。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の第1の実施形態が完了する。

【0086】蓄積容量15の構成に関しては、絵素電極22と前段の走査線11とがゲート絶縁層30'を介して構成している例を図1に例示しているが、蓄積容量15の構成はこれに限られるものではなく、絵素電極22と蓄積容量線16との間で構成しても良い。ただし蓄積容量線16を導入すると走査線11と同様に交差する信号線12'が分断されるので新たな接続層が必要になる(図27参照)。またその他の構成も可能であるが詳細な説明は省略する。

【0087】上記した第1の実施形態では従来のエッチ・ストップ型絶縁ゲート型トランジスタと同様に不純物を含まない非晶質シリコン層31'とソース・ドレイン電極12, 21との間に不純物を含む非晶質シリコン層33'が介在するためソース・ドレイン電極材にはAL単層を採用することができず耐熱性の高い金属層を選択しなければならないことと、リフトオフへの対応からソース・ドレイン電極の膜厚を厚くすることができず、配線抵抗が課題とならない対角50cm以下のデバイス形成に制約される課題が残る。そこで第2の実施形態では信号線を新たに付与することで信号線の低抵抗化を実現したものである。

【0088】第2の実施形態、すなわち請求項11に記載されたアクティブ基板の製造方法では図4(g)に示したようにソース・ドレイン電極12", 21の形成までは第1の実施形態と同一の製造工程で進行する。その後、SPT等の真空製膜装置を用いて低抵抗配線層として膜厚0.2~0.6μm程度のAL薄膜層35と、さらに膜厚0.1μm程度の中間導電層としてTi, Ta, Cr等の耐熱金属薄膜層36を順次被着する。そしてこれら2層の金属層を微細加工技術により感光性樹脂パターンを用いて順次食刻して、図4(h)に示したように絶縁ゲート型トランジスタのソース電極12"を含んで信号線12を選択的に形成する。

【0089】続いて、図4(i)に示したようにガラス基板2の全面に透明性の絶縁層として、PCVD装置を用いて0.3μm程度の膜厚のSiNx層を被着してパシベーション絶縁層37とし、ドレイン電極21上に開口部62と走査線11の端子電極6が形成される位置上に開

口部63と信号線12の端子電極5が形成される位置上にも開口部64を形成し、上記開口部内の絶縁層を除去してドレイン電極21と走査線11と信号線12の一部を露出する。

【0090】最後に、図4(j)に示したようにガラス基板2の全面にSPT等の真空製膜装置を用いて膜厚0.1~0.2 $\mu$ m程度の透明導電層として例えばITO(Indium-Tin-Oxide)を被着し、微細加工技術により開口部62内のドレイン電極21を含んでパシベーション絶縁層37上に絵素電極22を選択的に形成してアクティブ基板2として完成する。なお走査線の端子電極6と信号線の端子電極5の構成に関しては第1の実施形態と同様の選択が可能である。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の第2の実施形態が完了する。

【0091】蓄積容量15の構成に関しては、ドレイン電極21を含んで信号線12と同時に形成された蓄積電極21'と蓄積容量線16とがゲート絶縁層30'を介して構成している例を図3に例示しているが、蓄積容量15の構成はこれに限られるものではなく、絵素電極22と前段の走査線11との間で構成しても良い。またその他の構成も可能であるが詳細な説明は省略する。

【0092】第1と第2の実施形態ではパシベーション絶縁層に従来のPCVDによるSiNxあるいは200以上の熱処理が必要なアクリル系またはポリイミド系の樹脂を採用したが、200以下の低温形成が可能なパシベーション形成も可能である。第3の実施形態、すなわち請求項12に記載されたアクティブ基板の製造方法では、図6(g)に示したように微細加工技術によりゲート11上の不純物を含まない非晶質シリコン層31'上と絶縁基板2上に燐を含む非晶質シリコン層33'とTa薄膜34'とよりなる積層を選択的に残して1対のソース(信号線)・ドレイン電極12', 21を形成するまでは第1の実施形態と同一の製造工程で進行する。ただし第1と第2の実施形態とは異なり、ソース・ドレイン電極12', 21は陽極酸化可能な金属である必要があり、TaまたはTa, W, Mo等のシリサイドが選ばれる。また陽極酸化により膜厚が減少するのでその膜厚は若干厚めに、例えば0.15 $\mu$ m程度に製膜されている。

【0093】続いて、図6(h)に示したように走査線11の端子電極6が形成される位置上に開口部63を形成し、ゲート絶縁層30'を食刻除去して走査線11の一部を露出する。

【0094】引き続き、図6(i)に示したようにガラス基板2の全面にSPT等の真空製膜装置を用いて膜厚0.1~0.2 $\mu$ m程度の透明導電層として例えばITO(Indium-Tin-Oxide)を被着し、微細加工技術により絶縁基板2上にドレイン電極21を含んで絵素電極22と信号線(ソース電極)12'を含んで分断された信号線1

2'を相互接続する接続層91を選択的に形成する。そして接続層91と絵素電極22の選択的パターン形成に用いられた感光性樹脂パターン65をマスクとして光を照射しながら接続層91を除いた信号線12'(ソース電極)と絵素電極22を除いたドレイン電極21とを陽極酸化してこれらの酸化層を形成する。陽極酸化層の膜厚は0.1 $\mu$ m以上あれば十分である。この時、不純物を含む非晶質シリコン層33'の側面には絶縁層である酸化シリコン層(SiO<sub>2</sub>)67が形成される。

【0095】ソース・ドレイン電極材にTaを採用した場合には信号線12'の表面と絵素電極22を除いたドレイン電極21上には陽極酸化によって絶縁層である5酸化タンタル(Ta<sub>2</sub>O<sub>5</sub>)68が形成される。ソース・ドレイン電極12', 21の陽極酸化に当たって留意すべき事項は、図示はしないが全ての信号線12'は電氣的に並列または直列に形成されている必要があり、後に続く製造工程の何処かでこの直並列を解除しないとアクティブ基板2の電気検査のみならず、液晶画像表示装置としての実動作に支障があることは言うまでもないだろう。

【0096】また、好ましくは1万ルクスの以上強い光を照射して絶縁ゲート型トランジスタのチャネル半導体層の抵抗を下げておかないとドレイン電極21上の陽極酸化層の膜厚が薄くなったりするので注意が必要である。信号線12'は画像表示部内のみ陽極酸化すればよいのであって、信号線12'の先端部の端子電極形成領域に陽極酸化層が形成されないようにするためには、先行特許である特願2000-107577号公報に開示されているように基板内選択的電気化学処理装置の使用を推奨する。

【0097】絵素電極22を感光性樹脂パターン65で覆っておくのは、絵素電極22を陽極酸化する必要がないだけでなく、絶縁ゲート型トランジスタを經由してドレイン電極21に流れる化成電流を必要以上に大きく確保しなくて済むためである。なお、この陽極酸化時に走査線11の端子電極6上は電氣的にフローティング(中立)しているので端子電極6が露出しているも陽極酸化層が形成されることはなく、走査線11の端子電極を透明導電層6'で構成するならば感光性樹脂で覆われているので絵素電極22と同様に何ら問題は生じない。先述したようにガラス基板2内の選択的陽極酸化を実施すれば、図5に示したように画像表示部外の領域で信号線12'の一部を端子電極5とすることができる。ガラス基板2全体を化成液中に浸漬するような従来の陽極酸化方法であれば適当なマスク材の併用が無い限り信号線12'を選択的に陽極酸化することはできず、図5で別に図示したように画像表示部外の領域で透明導電層よりなる端子電極5'は信号線12'の一部を含んで形成されることになる。この構成は図6(j)に示した絵素電極22とドレイン電極21との接続形態と同一である。

【0098】なお走査線の端子電極6の構成に関しては絵素電極22の形成時に開口部63内の露出した走査線11の一部を含んで透明導電性の端子電極6'を形成することもできるし、透明導電層を除去して開口部63内の露出した走査線11の一部を端子電極6とすることもできるが、一般的には前者を選択して絶縁基板2上に多くの異種金属が露出するのを避けるのが電池効果による副作用を回避し易い。先述したように信号線の端子電極5'も透明導電層で構成し、端子電極5'と端子電極6'との間を透明導電層で接続して静電気対策の短絡線とするのが無難な選択である。

【0099】最後に前記感光性樹脂パターン65を除去して図6(j)に示したようにアクティブ基板2として完成する。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化して本発明の第3の実施形態が完了する。

【0100】なお、上記した第3の実施形態でも従来のエッチ・ストップ型絶縁ゲート型トランジスタと同様に不純物を含まない非晶質シリコン層とソース・ドレイン電極との間に不純物を含む非晶質シリコン層が介在するがパシベーション形成が低温でなされるため、ソース・ドレイン電極材には陽極酸化可能な金属層としてTa以外にも低抵抗のAl単層の採用も可能であるが、透明電極であるITO層との電池作用による現像液やアルカリ系レジスト剥離液によるこれらの電極の消失または膜減りを回避するためにはAlにNdを添加する必要がある。さらにソース・ドレイン電極材にTa層と低抵抗のAl層との積層を用いることも可能であるが、積層化によってソース・ドレイン電極の膜厚が増大するのでリフトオフ層の膜厚を厚く設定する、加えてAlが柔らかいためリフトオフが困難となり易いのでリフトオフ時に薬液をジェット状に強く噴射しなければならない等の制約が発生するので注意が必要である。

【0101】このように第3の実施形態ではソース・ドレイン電極の膜厚を厚くすることはそれほど容易ではなく、信号線材にAlを採用しないと配線抵抗が課題となる対角50cm以下のデバイス形成に制約される課題が残る。そこで第4の実施形態では、多層配線技術を導入して信号線の低抵抗化を促進するものである。

【0102】第4の実施形態、すなわち請求項13に記載されたアクティブ基板の製造方法では、図2(d)に示したように走査線とゲート11の側面に有機絶縁層71を形成するまでは第1の実施形態と同一の製造工程で進行する。ただし、図7に示したように補助信号線92も走査線11と同時に形成される点が第3の実施形態との差異である。

【0103】続いて、図8(e)に示したように不純物を含む半導体層としてPCVD装置を用いて例えば燐を含む膜厚0.05 $\mu$ m程度の非晶質シリコン層33を全面に被着する。

【0104】引き続き、図8(f)に示したように微細加工技術により走査線11の端子電極6が形成される位置上に開口部63と補助信号線92の両端部に開口部61とを形成し、これらの開口部内の不純物を含む非晶質シリコン層33とリフトオフ層40''と保護絶縁層32''と不純物を含まない非晶質シリコン層31'とゲート絶縁層30'とを選択的に除去して走査線11と補助信号線92の一部を露出する。

【0105】さらにソース(信号線)・ドレイン電極材としてSPT装置を用いて陽極酸化可能な例えば膜厚0.15 $\mu$ m程度のTa薄膜34を全面に被着する。この後、希釈硝酸またはアンモニアを微量含んだ過酸化水素水液中に絶縁基板2を放置すると図8(g)に示したように示したようにモリブデン層40''が消失するとともに、モリブデン層40''上のTa薄膜34と不純物を含む非晶質シリコン層33とが選択的にリフトオフ(剥離)されて保護層である第2のSiNx32''が露出する。同時に開口部61と63内はTa薄膜で覆われる。

【0106】この後、図8(h)に示したように微細加工技術によりゲート11上の不純物を含まない非晶質シリコン層31'上と絶縁基板2上とに燐を含む非晶質シリコン層33'とTa薄膜34'との積層よりなる一対のソース(信号線)・ドレイン電極12'', 21を選択的に形成する。この時、非晶質シリコン層33'の過食刻または食刻材(ガス)の変更により走査線11上の保護絶縁層32''と不純物を含まない非晶質シリコン層31'とを去して走査線11上のゲート絶縁層30'を露出する。なお開口部63内にTa薄膜を残しておくためには開口部63とその周囲に上記微細加工時に感光性樹脂を残しておけば良い。

【0107】そして、図8(i)に示したようにガラス基板2の全面にSPT等の真空製膜装置を用いて膜厚0.1~0.2 $\mu$ m程度の透明導電層として例えばITO(Indium-Tin-Oxide)を被着し、微細加工技術により絶縁基板2上にドレイン電極21を含んで絵素電極22と補助信号線92の開口部61を含んで分断された補助信号線92を相互接続する接続層91を選択的に形成する。そして接続層91と絵素電極22の選択的パターン形成に用いられた感光性樹脂パターン65をマスクとして光を照射しながら補助信号線92の側面と接続層91を除く信号線12''(ソース電極)と絵素電極22を除いたドレイン電極21とを陽極酸化して第3の実施形態と同様にこれらの電極の酸化層を形成する。補助信号線92の側面には第1の金属層が露出しているので、好ましくは上述したように陽極酸化層で絶縁化すべく第1の金属層には陽極酸化可能な材質を選定すると良い。

【0108】信号線の端子電極の構成に関しては、先述したようにガラス基板2内の選択的陽極酸化を実施すれば、図7に示したように画像表示部外の領域で信号線12''の一部を端子電極5とすることができる。ガラス基

板2全体を化成液中に浸漬するような従来の陽極酸化方法であれば適当なマスク材の併用が無い限り信号線12"を選択的に陽極酸化することはできず、図7で別に図示したように画像表示部外の領域で透明導電層よりなる端子電極5'は信号線12"の一部を含んで形成されることになる。この構成は図8(j)に示した絵素電極22とドレイン電極21との接続形態と同一である。さらに、走査線と同一材よりなる端子電極92'の一部、またはそれを含んで形成された透明導電層よりなる端子電極5'を得ることも可能である。

【0109】なお走査線の端子電極6の構成に関しては絵素電極22の形成時に開口部63内のTa薄膜を含んで透明導電性の端子電極6'を形成することもできるし、透明導電層を除去して開口部63内のTa薄膜を端子電極6とすることもできる。

【0110】最後に前記感光性樹脂パターン65を除去して図8(j)に示したようにアクティブ基板2として完成する。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化して本発明の第4の実施形態が完了する。

【0111】第5の実施形態は大画面のデバイス作製を容易とするために第2の実施形態と同様に低抵抗の信号線の容易な製造工程を第3の実施形態に付加したものである。第5の実施形態、すなわち請求項14に記載されたアクティブ基板の製造方法では、図10(g)に示したように微細加工技術によりゲート11上の不純物を含まない非晶質シリコン層31'上と絶縁基板2上とに燐を含む非晶質シリコン層33'とTa薄膜34'との積層よりなる一対のソース・ドレイン電極12"、21を選択的に形成するまでは第3の実施形態と同一の製造工程で進行する。

【0112】続いて、図10(h)に示したように走査線11の端子電極6が形成される位置上に開口部63を形成し、ゲート絶縁層30'を食刻除去して走査線11の一部を露出する。

【0113】引き続き、SPT等の真空製膜装置を用いて低抵抗配線層として膜厚0.2~0.6μm程度のAL薄膜層35と、さらに膜厚0.1μm程度の中間導電層としてTa等の耐熱金属薄膜層36を順次被着する。そしてこれら2層を微細加工技術により感光性樹脂パターンを用いて順次食刻して、図10(i)に示したように絶縁ゲート型トランジスタのソース電極12"を含んで信号線12を選択的に形成する。信号線12はTa等の耐熱金属薄膜層よりなる中間導電層36と積層せずにAL層単体の構成も可能であるが、先述したように透明電極であるITO層との電池作用による現像液やアルカリ系レジスト剥離液による消失を回避するためにはALにNdを添加するか、現像液やレジスト剥離液に特殊な物を用いる必要がある。

【0114】なお走査線の端子電極6の構成に関しては

この時同時に開口部63内の露出した走査線11の一部を含んでAL薄膜層35とTa等の耐熱金属薄膜層36との積層よりなる端子電極6"を形成することもできるし、AL薄膜層35とTa等の耐熱金属薄膜層36との積層を除去して開口部63内の露出した走査線11の一部を端子電極6とすることもできるし、次工程で開口部63内の露出した走査線11の一部を含んで透明導電性の端子電極6'を形成することもできる。またAL薄膜層35とTa等の耐熱金属薄膜層36との積層6"を含んで透明導電性の端子電極6'を形成することもできる。

【0115】信号線12の形成後、図10(j)に示したようにガラス基板2の全面にSPT等の真空製膜装置を用いて膜厚0.1~0.2μm程度の透明導電層として例えばITO(Indium-Tin-Oxide)を被着し、微細加工技術により絶縁基板2上にドレイン電極21を含んで絵素電極22を選択的に形成する。そして絵素電極22の選択的パターン形成に用いられた感光性樹脂パターン65をマスクとして光を照射しながら信号線12と信号線12を除いたソース電極12"と絵素電極22を除いたドレイン電極21とを陽極酸化してこれらの酸化層を形成するとソース電極12"と信号線12の表面には絶縁層である5酸化タンタル(Ta2O5)68が形成される。信号線12の側面に絶縁層であるアルミナ(Al2O3)69が形成される点が第3と第4の実施形態との差異である。言うまでも無く、信号線12にNd等を含むAL合金層を採用した場合は信号配線12上には全て絶縁層であるアルミナ(Al2O3)69が形成される。

【0116】ガラス基板2内の選択的陽極酸化を実施すれば、図9に示したように画像表示部外の領域で信号線12の一部を端子電極5とすることができる。この場合、信号線12は低抵抗配線層35と中間導電層36との積層である必然性はなく、低抵抗配線層としてのAL薄膜層35の単層で何ら支障は無い。ただし、走査線材がAL系合金の場合には図10(i)に示したように露出している走査線11の一部(開口部63内)にも信号線12の形成時にAL薄膜層(6")を残しておく必要があるが、走査線材がTa/AL/Taのような積層の場合にはTaがALの食刻に対してマスク機能を発揮するのでその必要は無い。ガラス基板2全体を化成液中に浸漬するような従来の陽極酸化方法であれば適当なマスク材の併用が無い限り信号線12を選択的に陽極酸化することはできず、別に図示したように画像表示部外の領域で透明導電層よりなる端子電極5'は(中間導電層36'をその表面に形成された)信号線12の一部を含んで形成されることになる。

【0117】最後に前記感光性樹脂パターン65を除去して図10(k)に示したようにアクティブ基板2として完成する。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化して本

発明の第5の実施形態が完了する。

【0118】第5の実施形態での主要製造工程である、ゲート絶縁層への開口部形成工程とソース・ドレイン配線の形成工程とを前後させて異種構成の画像表示装置用半導体装置を得ることができるので、それを第6の実施形態として以下に説明する。第6の実施形態、すなわち請求項15に記載されたアクティブ基板の製造方法では、図12(g)に示したように微細加工技術によりゲート11上の不純物を含まない非晶質シリコン層31'上と絶縁基板2上とに燐を含む非晶質シリコン層33'とTa薄膜34'との積層よりなる一対のソース・ドレイン電極12", 21を選択的に形成するまでは第5の実施形態と同一の製造工程で進行する。続いて、SPT等の真空製膜装置を用いて低抵抗配線層として膜厚0.2~0.6μm程度のAL薄膜層35と、さらに膜厚0.1μm程度の中間導電層としてTa等の耐熱金属薄膜層36を順次被着する。そしてこれら2層の金属層を微細加工技術により感光性樹脂パターンを用いて順次食刻して、図12(h)に示したように絶縁ゲート型トランジスタのソース電極12"を含んで信号線12を選択的に形成する。

【0119】引き続き、図12(i)に示したように走査線11の端子電極6が形成される位置上に開口部63を形成し、ゲート絶縁層30'を食刻除去して走査線11の一部を露出する。

【0120】さらに、図12(j)に示したようにガラス基板2の全面にSPT等の真空製膜装置を用いて膜厚0.1~0.2μm程度の透明導電層として例えばITO(Indium-Tin-Oxide)を被着し、微細加工技術により絶縁基板2上にドレイン電極21を含んで絵素電極22を選択的に形成する。

【0121】そして絵素電極22の選択的パターン形成に用いられた感光性樹脂パターン65をマスクとして光を照射しながら信号線12と信号線を除いたソース電極12"と絵素電極22を除いたドレイン電極21とを陽極酸化してこれらの電極の表面に酸化層を形成する。

【0122】なお走査線の端子電極6の構成に関してはこの時同時に開口部63内の露出した走査線11の一部を含んで透明導電性の端子電極6'を形成することもできるし、透明導電層を除去して開口部63内の露出した走査線11の一部を端子電極6とすることもできる。

【0123】ガラス基板2内の選択的陽極酸化を実施すれば、図11に示したように画像表示部外の領域で信号線12の一部を端子電極5とすることができる。この場合、信号線12は低抵抗配線層と中間導電層36との積層である必然性はなく、信号線12の形成が開口部63の形成に先行するので走査線材がAL系合金であっても信号線12は低抵抗配線層としてのAL薄膜層35の単層で何ら支障は無い。ガラス基板2全体を化成液中に浸漬するような従来の陽極酸化方法であれば適当なマスク

材の併用が無い限り信号線12を選択的に陽極酸化することはできず、別に図示したように画像表示部外の領域で透明導電層よりなる端子電極5'は信号線12の一部を含んで形成されることになる。

【0124】最後に前記感光性樹脂パターン65を除去して図12(k)に示したようにアクティブ基板2として完成する。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化して本発明の第6の実施形態が完了する。

【0125】ソース(信号線)・ドレイン電極の形成工程とゲート絶縁層への開口部形成工程とを合理化することにより製造工程の削減が可能であり、それを第7の実施形態として以下に説明する。第7の実施形態、すなわち請求項16に記載されたアクティブ基板の製造方法では、不純物を含む半導体層としてPCVD装置を用いて例えば燐を含む膜厚0.05μm程度の非晶質シリコン層33とソース(信号線)・ドレイン電極としてSPT装置を用いて例えば膜厚0.15μm程度のTa薄膜34を全面に被着した後、モリブデン層40"上の燐を含む非晶質シリコン層33とTa薄膜34を選択的にリフトオフするまでは第6の実施形態と同一の製造工程で進行する。その後、図13及び図14(g)に示したようにTa薄膜層34と不純物を含む半導体層33との積層よりなるソース(信号線)・ドレイン電極12', 21を選択的に形成する。この時、非晶質シリコン層33'の過食刻または食刻材(ガス)の変更により走査線11上の保護絶縁層32"と不純物を含まない非晶質シリコン層31'に加えてゲート絶縁層30'をも除去してソース・ドレイン電極12', 21間とソース・ドレイン電極12', 21下を除いて走査線11の大部分を露出する(走査線11と信号線パターンとの交差部では走査線11上の非晶質シリコン層33とTa薄膜34は既に消失しているが、感光性樹脂を残しておくことにより保護絶縁層32"と不純物を含まない非晶質シリコン層31'に加えてゲート絶縁層30'を残すことはできる)。この工程においても複数種の薄膜を食刻するのでガスを用いた乾式食刻(ドライエッチ)の採用が合理的である。ソース・ドレイン電極12', 21は陽極酸化可能な金属層としてTa以外にも低抵抗のALの採用も可能であるが、透明電極であるITO層との電池作用による現像液やアルカリ系レジスト剥離液による消失を回避するためにはALにNdを添加したり、またALが柔らかいためリフトオフ層の膜厚を厚く設定する等の注意が必要である。

【0126】この結果、絶縁ゲート型トランジスタのチャネル部が位置する保護絶縁層32"下(ソース・ドレイン電極12', 21間)と、走査線11と信号線パターンとの交差部を除いて走査線11の大半は露出してしまふ。ところが走査線11は液晶パネル状態において対向電極14との間で常時直流バイアスが印可されるの

で、走査線 1 1 が露出した状態では液晶デバイスとして使えない。そこで露出した走査線 1 0 6 とゲートの一部 1 0 5 上には電着により有機絶縁層 7 2 を形成する必要がある。その膜厚は 0.1 μm 以上あれば十分であり、余り膜厚が厚いと後述するが蓄積容量 1 5 の構成上不利となる。この電着工程でソース・ドレイン電極 1 2 ' , 2 1 は走査線 1 1 とはゲート絶縁層 3 0 ' を介して電気的に絶縁されているのでソース・ドレイン電極 1 2 ' , 2 1 上の最上層の T a 薄膜層 3 4 ' 上に有機絶縁層が形成されることはない。ただし、露出した走査線 1 0 6 とゲート 1 0 5 の電着の実施に当たり、画像表示部外の走査線 1 1 の端子電極 6 を形成する領域の走査線 1 1 上に有機絶縁層が形成されるのを防止するために感光性樹脂パターンをマスクとした選択的電着工程は製造工程数の増大をもたらすので、ここでも基板内選択的電気化学処理装置の採用を奨める。

【 0 1 2 7 】引き続き、図 1 4 ( h ) に示したようにガラス基板 2 の全面に S P T 等の真空製膜装置を用いて膜厚 0.1 ~ 0.2 μm 程度の透明導電層として例えば I T O ( Indium-Tin-Oxide ) を被着し、微細加工技術により絶縁

基板 2 上にドレイン電極 2 1 を含んで絵素電極 2 2 とソース電極 1 2 ' を含んで分断されたソース電極 ( 信号線 ) 1 2 ' を相互接続する接続層 9 1 を選択的に形成する。

【 0 1 2 8 】そして接続層 9 1 と絵素電極 2 2 の選択的パターン形成に用いられた感光性樹脂パターン 6 5 をマスクとして光を照射しながら接続層 9 1 を除くソース電極 1 2 ' と絵素電極 2 2 を除いたドレイン電極 2 1 とを陽極酸化してこれらの電極の表面に酸化層を形成する。

【 0 1 2 9 】なお走査線の端子電極 6 の構成に関しては

この時同時に露出している走査線 1 1 の一部を含んで透明導電性の端子電極 6 ' を形成することもできるし、透明導電層を除去して露出した走査線 1 1 の一部を端子電極 6 とすることもできる。

【 0 1 3 0 】ガラス基板 2 内の選択的陽極酸化を実施すれば、図 1 3 に示したように画像表示部外の領域で信号線 1 2 ' の一部を端子電極 5 とすることができる。ガラス基板 2 全体を化成液中に浸漬するような従来の陽極酸化方法であれば適当なマスク材の併用が無い限り信号線 1 2 ' を選択的に陽極酸化することはできず、別に図示したように画像表示部外の領域で透明導電層よりなる端子電極 5 ' は信号線 1 2 ' の一部を含んで形成されることになる。この構成は図 1 4 ( h ) に示した絵素電極 2 2 とドレイン電極 2 1 との接続形態と同一である。最後に前記感光性樹脂パターン 6 5 を除去して図 1 4 ( i ) に示したようにアクティブ基板 2 として完成する。このようにして得られたアクティブ基板 2 とカラーフィルタとを貼り合わせて液晶パネル化して本発明の第 7 の実施形態が完了する。

【 0 1 3 1 】蓄積容量 1 5 の構成に関しては、前段の走

査線 1 1 ( 走査線の突起部 1 0 6 ) と絵素電極 2 2 とが走査線 1 1 上に形成された有機絶縁層 7 2 を介して構成している例を図 1 3 に例示しているが、蓄積容量 1 5 の構成はこれに限られるものではなく、絵素電極 2 2 と蓄積容量線 1 6 との間で構成しても良い。またその他の構成も可能であるが詳細な説明は省略する。

【 0 1 3 2 】第 7 の実施形態でもソース・ドレイン電極の膜厚を大きくすることはそれほど容易ではなく、配線抵抗が課題となる対角 5 0 c m 以下のデバイス形成に制約される課題が残る。そこで第 8 の実施形態では、多層配線技術を導入して信号線の低抵抗化を促進するものである。第 8 の実施形態、すなわち請求項 1 7 に記載されたアクティブ基板の製造方法では、不純物を含む半導体層として P C V D 装置を用いて例えば燐を含む膜厚 0.05 μm 程度の非晶質シリコン層 3 3 とソース ( 信号線 ) ・ドレイン電極として S P T 装置を用いて例えば膜厚 0.15 μm 程度の T a 薄膜 3 4 を全面に被着した後、モリブデン層 4 0 " 上の燐を含む非晶質シリコン層 3 3 と T a 薄膜 3 4 を選択的にリフトオフするまでは第 7 の実施形態と同一の製造工程で進行する。ただし、走査線 1 1 と同時に補助信号線 9 2 も形成される点が第 7 の実施形態との差異である。また補助信号線 9 2 は後工程で陽極酸化されるので陽極酸化によって絶縁層が形成される必要がある点も他の実施例との大きな差異である。そのため、走査線 1 1 ( 補助信号線 9 2 ) は単体では T a や A L が選ばれる。あるいは T a , W , M o , C r 等と S i との合金であるシリサイドでも良い。低抵抗性を考慮すると A L が圧的に好ましいが A L 単体では耐熱性が乏しいことを考慮すると、走査線の低抵抗化のために走査線の構成としては A L ( Zr , Ta ) 合金等の単層構成あるいは A L / T a , Ta / A L / Ta , A L / A L ( Zr , Ta ) 等の積層構成が選択可能である。

【 0 1 3 3 】続いて、図 1 5 及び図 1 6 ( g ) に示したように T a 薄膜層 3 4 ' と不純物を含む半導体層 3 3 ' との積層よりなるソース・ドレイン電極 1 2 " , 2 1 を選択的に形成するとともに保護絶縁層 3 2 " と不純物を含まない非晶質シリコン層 3 1 ' に加えてゲート絶縁層 3 0 ' をも除去し、ソース・ドレイン電極 1 2 " , 2 1 間とソース・ドレイン電極 1 2 " , 2 1 下を除いて走査線 1 1 の大部分と補助信号線 9 2 を露出する。先述したように露出した走査線 1 0 6 とゲートの一部 1 0 5 上には電着により有機絶縁層 7 2 を形成する必要がある、その膜厚は 0.1 μm 以上あれば十分である。

【 0 1 3 4 】引き続き、図 1 6 ( h ) に示したようにガラス基板 2 の全面に S P T 等の真空製膜装置を用いて膜厚 0.1 ~ 0.2 μm 程度の透明導電層として例えば I T O ( Indium-Tin-Oxide ) を被着し、微細加工技術により絶縁基板 2 上にドレイン電極 2 1 を含んで絵素電極 2 2 とソース電極 1 2 " と補助信号線 9 2 の両端部を含んで分断された補助信号線 9 2 を相互接続する接続層 9 1 を選択

的に形成する。

【0135】そして接続層91と絵素電極22の選択的パターン形成に用いられた感光性樹脂パターン65をマスクとして光を照射しながら接続層91を除いたソース電極12"と補助信号線92と絵素電極22を除いたドレイン電極21とを陽極酸化してこれらの電極の表面に酸化層を形成する。

【0136】なお走査線の端子電極6の構成に関してはこの時同時に露出した走査線11の一部を含んで透明導電性の端子電極6'を形成することもできるし、透明導電層を除去して露出した走査線11の一部を端子電極6

とすることもできる。

【0137】ガラス基板2内の選択的陽極酸化を実施すれば、図15に示したように画像表示部外の領域でソース電極12"（信号線）の一部を端子電極5とすることができる。さらに、走査線11と同一材よりなる端子電極92'またはそれを含んで形成された透明導電層よりなる端子電極5'を得ることも可能である。ガラス基板2全体を化成液中に浸漬するような従来の陽極酸化方法であれば適当なマスク材の併用が無い限りソース電極12"を選択的に陽極酸化することはできず、別に図示したように画像表示部外の領域で透明導電層よりなる端子電極5'は信号線12"の一部を含んで形成されることになる。この構成は図16(i)に示した絵素電極22とドレイン電極21との接続形態と同一である。最後に前記感光性樹脂パターン65を除去して図16(i)に示したようにアクティブ基板2として完成する。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化して本発明の第8の実施形態が完了する。

【0138】第8の実施形態でもソース・ドレイン電極がリフトオフへの対応から余り膜厚を大きくすることができず、第9の実施形態は配線の低抵抗化のため、第2、第5及び第6の実施形態と同様に別途低抵抗の信号線を形成するものである。第9の実施形態、すなわち請求項18に記載されたアクティブ基板の製造方法では、図18(g)に示したようにソース・ドレイン電極12", 21を選択的に形成し、露出した走査線106とゲートの一部分105の表面に有機絶縁層72を形成するまでは第8の実施形態と同一の製造工程で進行する。

【0139】その後、SPT等の真空製膜装置を用いて低抵抗配線層として膜厚0.2~0.6 $\mu\text{m}$ 程度のAL薄膜層35と、さらに膜厚0.1 $\mu\text{m}$ 程度の中間導電層としてTa等の耐熱金属薄膜層36を順次被着する。そして感光性樹脂パターンを用いた微細加工技術によりこれら2層の金属層を順次食刻して図18(h)に示したように絶縁ゲート型トランジスタのソース電極12"を含んで信号線12を選択的に形成する。この時、走査線11は画像表示部外の領域では露出しているため、走査線材がAL系合金の場合には図10(j)に示したように露出して

いる走査線11の一部（端子電極6の形成領域）にも信号線12の形成時にAL薄膜層を残しておく必要がある。図18(h)は走査線11が例えばTa/AL/Taの積層で構成されているとAL薄膜層35の食刻時にTaがマスクとなって下地のALを保護するので走査線11は消失しない場合を例示している。

【0140】続いて、図18(i)に示したようにガラス基板2の全面にSPT等の真空製膜装置を用いて膜厚0.1~0.2 $\mu\text{m}$ 程度の透明導電層として例えばITO(Indium-Tin-Oxide)を被着し、微細加工技術により絶縁基板2上にドレイン電極21を含んで絵素電極22を選択的に形成しする。

【0141】引き続き、絵素電極22の選択的パターン形成に用いられた感光性樹脂パターン65をマスクとして光を照射しながら信号線12と信号線12を除いたソース電極12"と絵素電極22を除いたドレイン電極21とを陽極酸化してこれらの電極の表面に酸化層を形成する。

【0142】ガラス基板2内の選択的陽極酸化を実施すれば、図17に示したように画像表示部外の領域で信号線12の一部を端子電極5とすることができる。この場合、信号線12は低抵抗配線層と中間導電層36との積層である必然性はなく、低抵抗配線層としてのAL薄膜層35の単層で何ら支障は無い。ガラス基板2全体を化成液中に浸漬するような従来の陽極酸化方法であれば適当なマスク材の併用が無い限り信号線12を選択的に陽極酸化することはできず、別に図示したように画像表示部外の領域で透明導電層よりなる端子電極5'は信号線12の一部を含んで形成されることになる。最後に前記感光性樹脂パターン65を除去して図18(j)に示したようにアクティブ基板2として完成する。

【0143】なお走査線の端子電極6の構成に関しては信号線12の形成時に露出した走査線11の一部を含んでAL薄膜層35とTaの耐熱金属薄膜層36との積層よりなる端子電極6"を形成することもできるし、AL薄膜層35とTaの耐熱金属薄膜層36との積層を除去して露出した走査線11の一部を端子電極6とすることもできるし、露出した走査線11の一部を含んで透明導電性の端子電極6'を形成することもできる。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化して本発明の第9の実施形態が完了する。

【0144】蓄積容量15の構成に関しては、ドレイン電極21を含んで信号線12と同時に形成された蓄積電極21'と蓄積容量線16とが有機絶縁層72を介して構成している例を図17に例示しているが、蓄積容量15の構成はこれに限られるものではなく、絵素電極22と前段の走査線11との間で構成しても良い。またその他の構成も可能であるが詳細な説明は省略する。

【0145】本発明で採用した有機絶縁層であるポリイ

ミド薄膜は有機レジスト剥離液に対してはそれなりの耐性があるが、酸素プラズマ処理や高濃度オゾン水溶液等の剥離手段に対しては感光性樹脂と同様に分解されてしまうので、レジスト剥離に関しては制約と注意が必要である。

【0146】

【発明の効果】以上述べたように本発明に記載の液晶画像表示装置によれば、ゲートパターンエッジ上に自己整合的に不純物を含む非晶質シリコン層よりなるソース・ドレインと耐熱金属よりなるソース・ドレイン電極を形成することができ、絶縁ゲート型トランジスタの寄生容量を従来の1/数分の値にすることができる。この結果、大画面・高精細の液晶画像表示装置にあってもフリッカや焼付けあるいは表示斑が発生しにくくなる格別の効果が得られる。

【0147】次に、本発明によるパシベーション形成は格別の加熱工程を伴わないので非晶質シリコン層を半導体層とする絶縁ゲート型トランジスタに過度の耐熱性を必要としない。換言すればパシベーション形成で電気的な性能の劣化を生じない効果が得られる。また、場合によっては耐熱バリア金属層を介在させること無くAL単層のソース・ドレイン電極を採用することも可能である。

【0148】さらに、走査線と同一部材で構成される補助信号線を信号線として機能させることで製造工程数を増加させることなく信号線の低抵抗化が推進され、大画面化が可能となった。加えて、電着による有機絶縁層の導入によりソース・ドレイン電極形成工程とゲート絶縁層への開口部形成工程とを同時に行うことを可能ならしめ、写真食刻工程数を従来の5回よりさらに削減できて製造コストの削減が推進される等の優れた効果が得られた。

【0149】なお、本発明の要件は上記の説明からも明らかかなように、ゲート金属層とゲート絶縁層と半導体層と保護絶縁層及びリフトオフ層とを一括食刻して走査線を形成するにあたり、露出した走査線の側面に電着により有機絶縁層を形成する点と、走査線形成に用いられた感光性樹脂パターンの後退（膜厚減少）と不純物を含む半導体層とソース・ドレイン電極のリフトオフによる形成にあり、それ以外の構成に関しては絵素電極、ゲート金属層、ゲート絶縁層等の材質や膜厚等が異なった画像表示装置用半導体装置、あるいはその製造方法の差異も本発明の範疇に属することは自明であり、同一基板上で絵素電極と絵素電極とは所定の距離を隔てて形成された対向電極との間で液晶に横方向の電界を与えて制御するIPS（In-Plane-Switching）方式の液晶パネルにおいても本発明の適用は容易であり、例えば図27に示した第3の実施形態による画像表示装置用半導体装置では、絶縁基板上に走査線11と同時に形成された対向電極（共通容量線）16がドレイン（絵素）電極21と所定

の距離を隔てて形成され、ドレイン電極21と対向電極16とがゲート絶縁層を介して重なった領域（二重斜線部）が蓄積容量を形成している。加えて絵素電極を金属電極とする反射型の液晶画像表示装置においても本発明の有用性は変わらず（請求の範囲では導電性薄膜で透明導電層と金属反射層の両者を表現している）、透明導電層を必要としないので低抵抗化のための信号線形成工程と反射電極の形成工程を同時に行えることは自明である。透明導電性の（透過）絵素電極と反射電極の双方を必要とする半透過型の液晶画像表示装置においても同様である。また絶縁ゲート型トランジスタの半導体層も非晶質シリコンに限定されるものでなく、微結晶シリコンや多結晶シリコンあるいはこれらの混晶体でも何ら支障無いことは明白である。

【図面の簡単な説明】

【図1】本発明の第1の実施形態にかかる画像表示装置用半導体装置の平面図

【図2】本発明の第1の実施形態にかかる画像表示装置用半導体装置の製造工程断面図

【図3】本発明の第2の実施形態にかかる画像表示装置用半導体装置の平面図

【図4】本発明の第2の実施形態にかかる画像表示装置用半導体装置の製造工程断面図

【図5】本発明の第3の実施形態にかかる画像表示装置用半導体装置の平面図

【図6】本発明の第3の実施形態にかかる画像表示装置用半導体装置の製造工程断面図

【図7】本発明の第4の実施形態にかかる画像表示装置用半導体装置の平面図

【図8】本発明の第4の実施形態にかかる画像表示装置用半導体装置の製造工程断面図

【図9】本発明の第5の実施形態にかかる画像表示装置用半導体装置の平面図

【図10】本発明の第5の実施形態にかかる画像表示装置用半導体装置の製造工程断面図

【図11】本発明の第6の実施形態にかかる画像表示装置用半導体装置の平面図

【図12】本発明の第6の実施形態にかかる画像表示装置用半導体装置の製造工程断面図

【図13】本発明の第7の実施形態にかかる画像表示装置用半導体装置の平面図

【図14】本発明の第7の実施形態にかかる画像表示装置用半導体装置の製造工程断面図

【図15】本発明の第8の実施形態にかかる画像表示装置用半導体装置の平面図

【図16】本発明の第8の実施形態にかかる画像表示装置用半導体装置の製造工程断面図

【図17】本発明の第9の実施形態にかかる画像表示装置用半導体装置の平面図

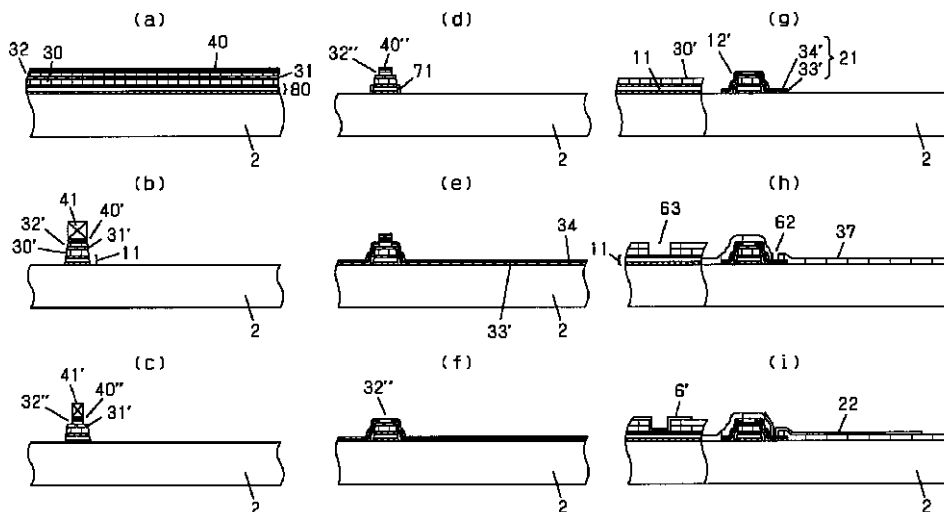
【図18】本発明の第9の実施形態にかかる画像表示装

置用半導体装置の製造工程断面図

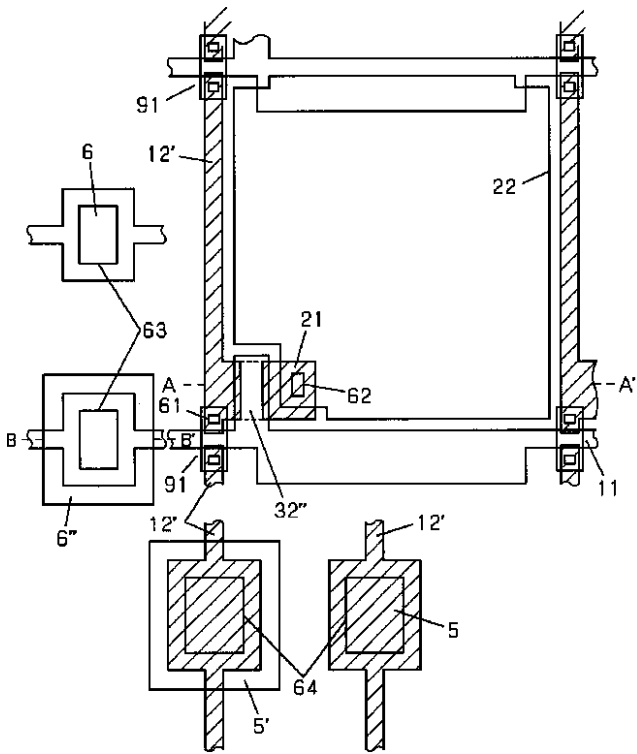
- 【図19】液晶パネルの実装状態を示す図
- 【図20】液晶パネルの等価回路図
- 【図21】液晶パネルの要部断面図
- 【図22】従来例のアクティブ基板の平面図
- 【図23】従来例のアクティブ基板の製造工程断面図
- 【図24】合理化されたアクティブ基板の平面図
- 【図25】合理化されたアクティブ基板の製造工程断面図
- 【図26】本発明による走査線側面の有機絶縁層形成時のパターン配置図
- 【図27】本発明によるIPS方式の画像表示装置用半導体装置の平面図
- 【符号の説明】
- 1 液晶画像表示装置（液晶パネル）
- 2 アクティブ基板（絶縁基板、ガラス基板）
- 3 半導体集積回路チップ
- 4 TCPフィルム
- 5, 6 端子電極
- 9 カラーフィルタ（対向するガラス基板）
- 10 絶縁ゲート型トランジスタ
- 11 走査線（ゲート）
- 12（12'，12''） 信号線（ソース電極）
- 16 共通容量線
- 17 液晶
- 21 ドレイン電極
- 22（透明導電性）絵素電極

- \*30 ゲート絶縁層（である第1のSiNx層）
- 31 不純物を含まない（第1の半導体層である）非晶質シリコン層
- 32（チャネルを保護する絶縁層である）第2のSiNx層
- 33 不純物を含む（第2の半導体層である）非晶質シリコン層
- 34（陽極酸化可能な）耐熱金属層
- 35（陽極酸化可能な）低抵抗金属層（AL）
- 36（陽極酸化可能な）中間導電層
- 37 パシベーション絶縁層
- 40 リフトオフ層
- 61（補助信号線上の）開口部
- 62（ドレイン電極上の）開口部
- 63（走査線上の）開口部
- 64（信号線上の）開口部
- 65（絵素電極形成の）感光性樹脂パターン
- 66 不純物を含まない酸化シリコン層
- 67 不純物を含む酸化シリコン層
- 20 68 5酸化タンタル（Ta2O5）
- 69 アルミナ（Al2O3）
- 71 ゲート（走査線）の側面に形成された有機絶縁層
- 72 ゲート（走査線）の表面に形成された有機絶縁層
- 80 第1の金属層
- 91（分断されたソース電極を接続する）接続層
- 92 補助信号線

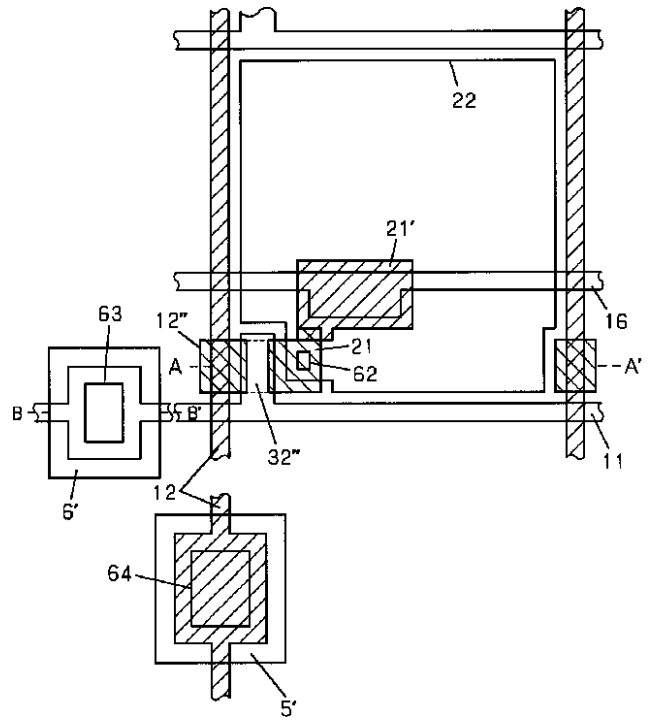
【図2】



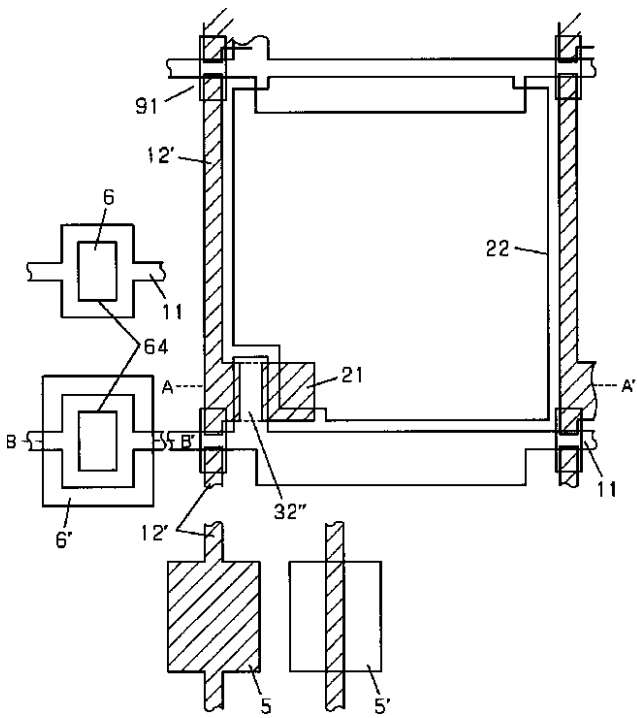
【図1】



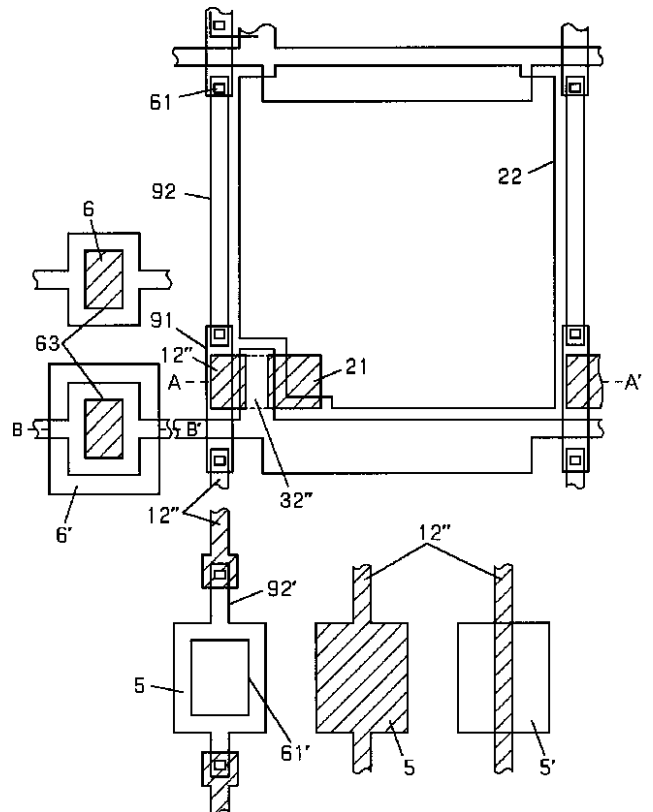
【図3】



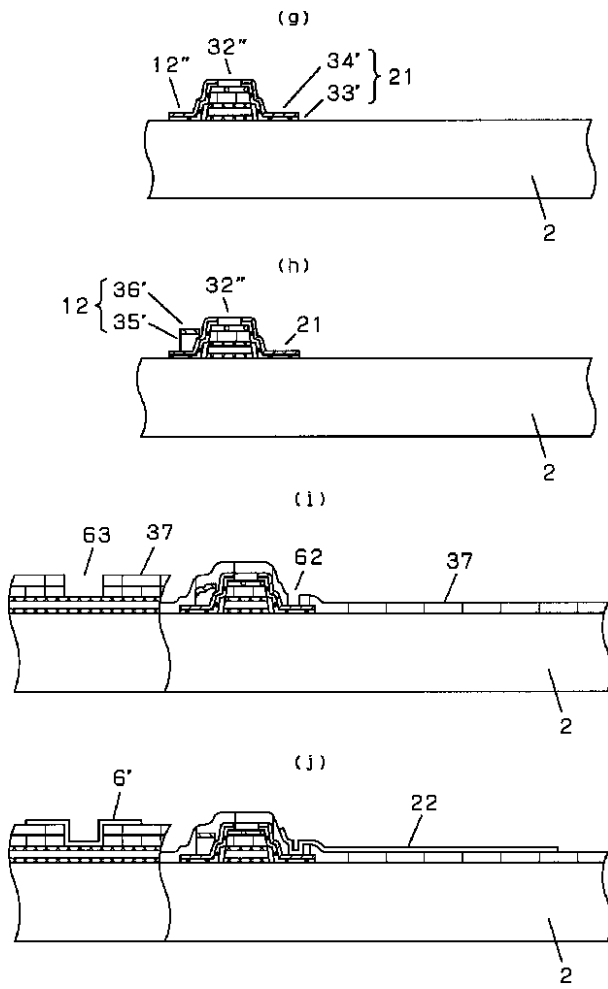
【図5】



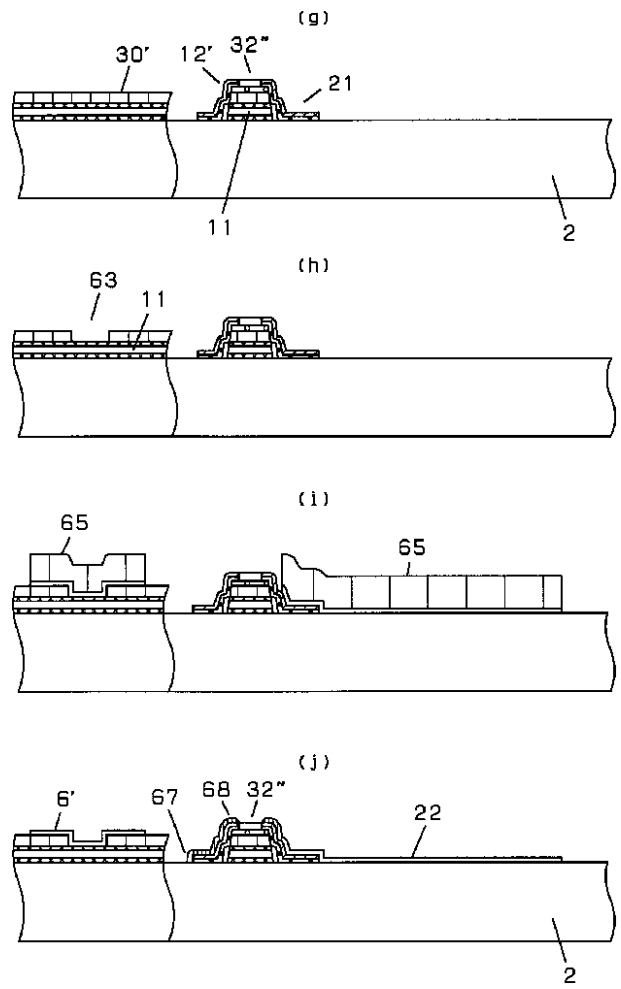
【図7】



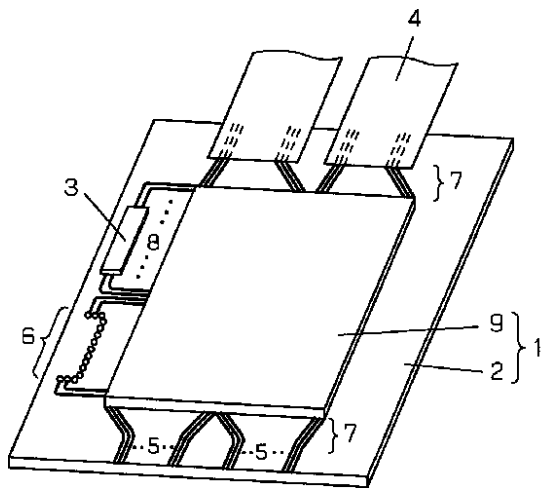
【図4】



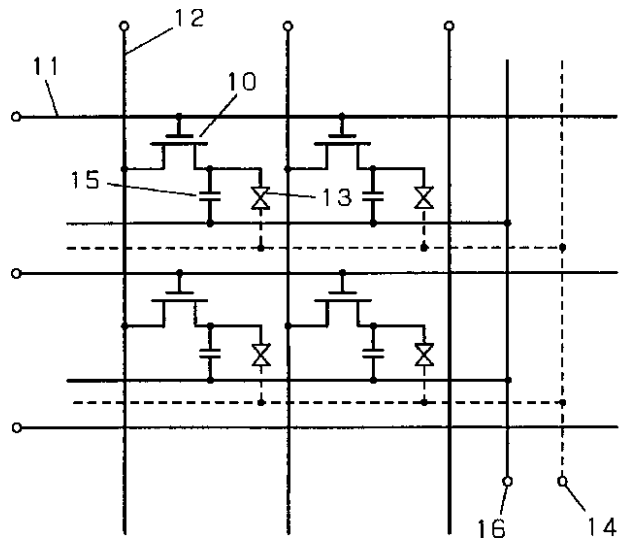
【図6】



【図19】



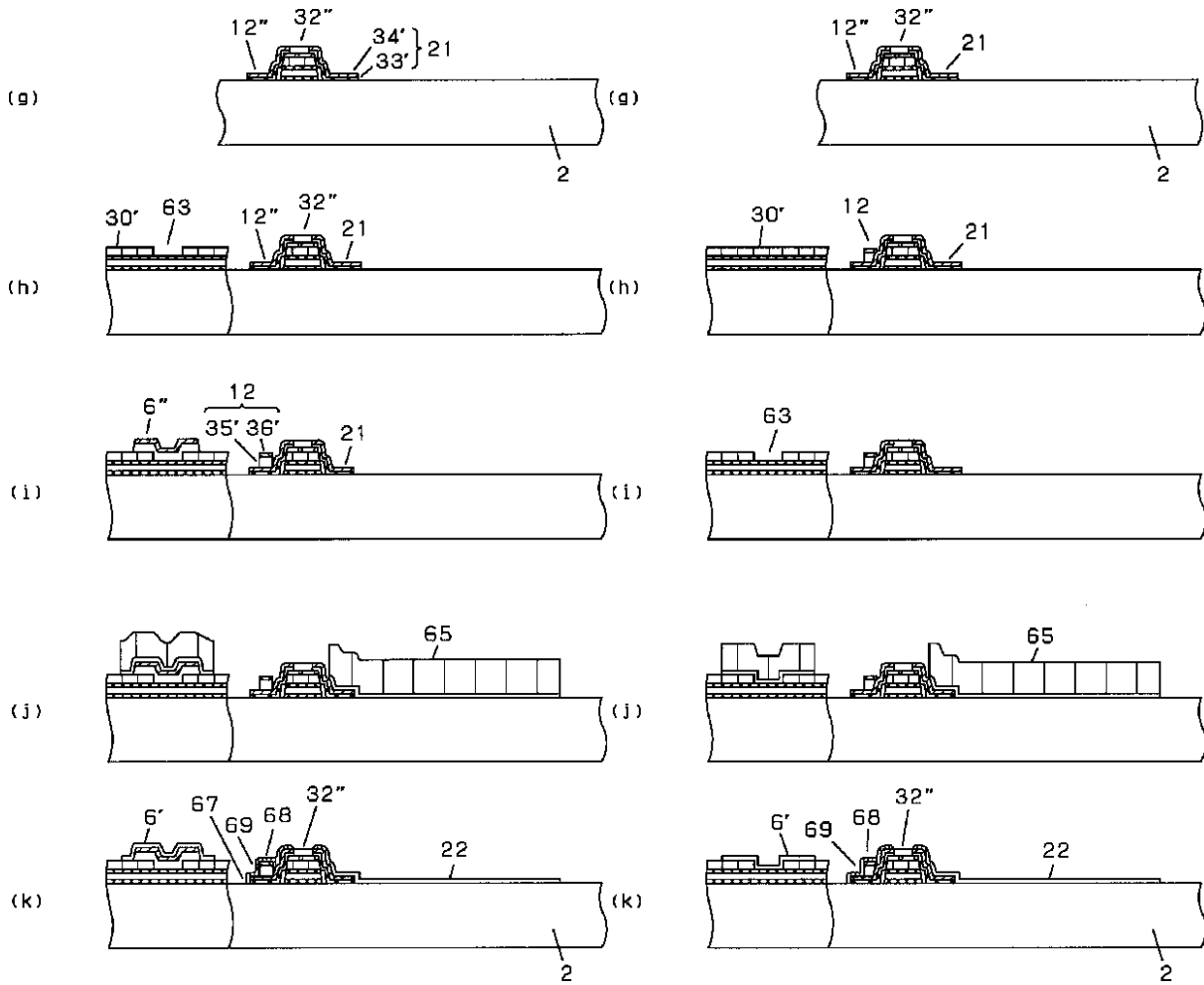
【図20】





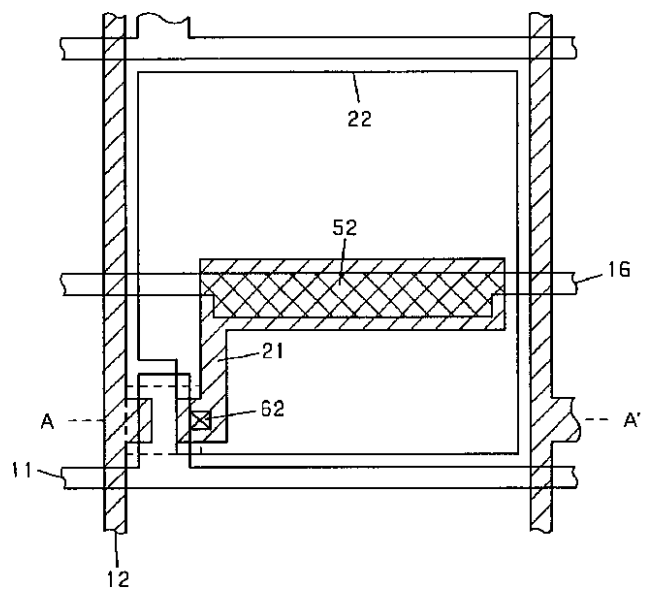
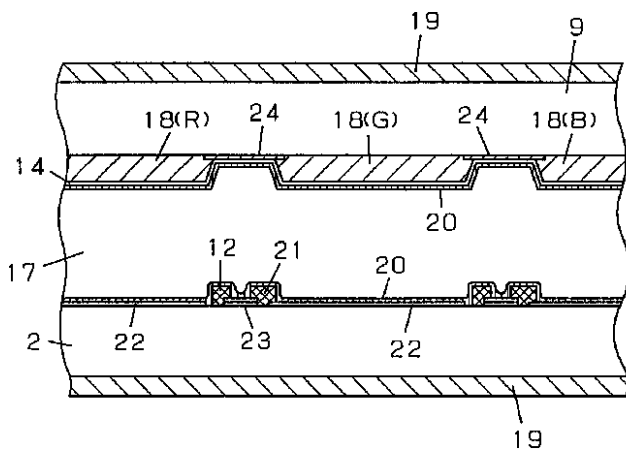
【図10】

【図12】

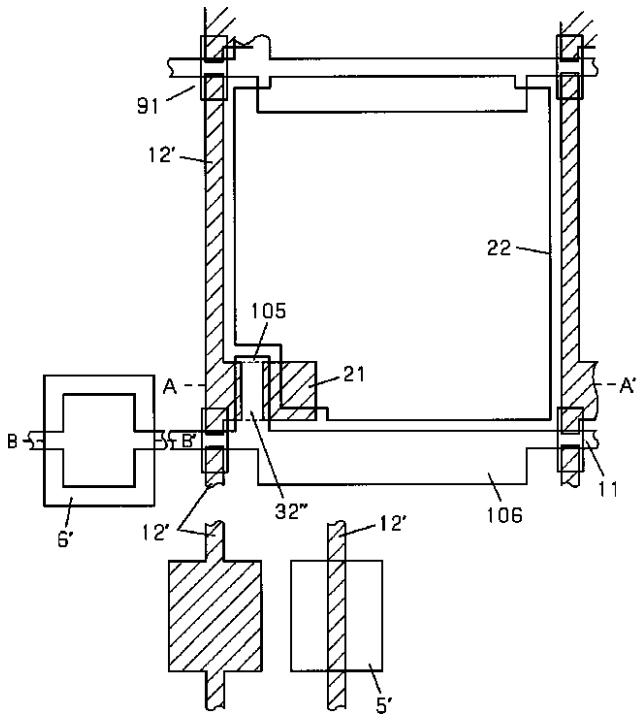


【図21】

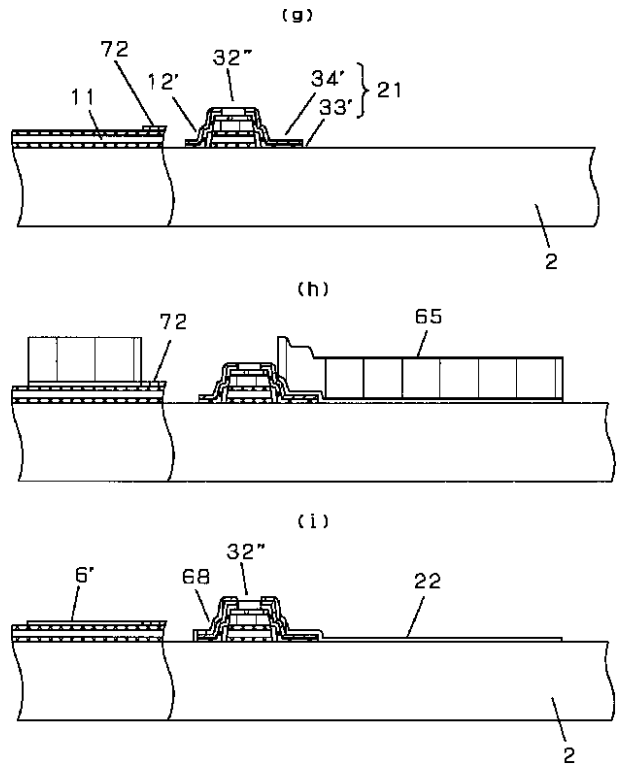
【図24】



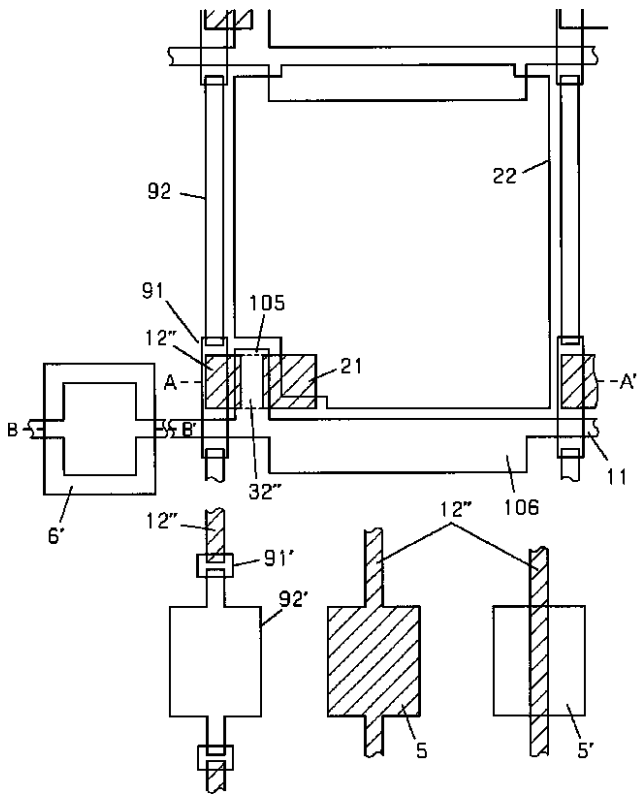
【図13】



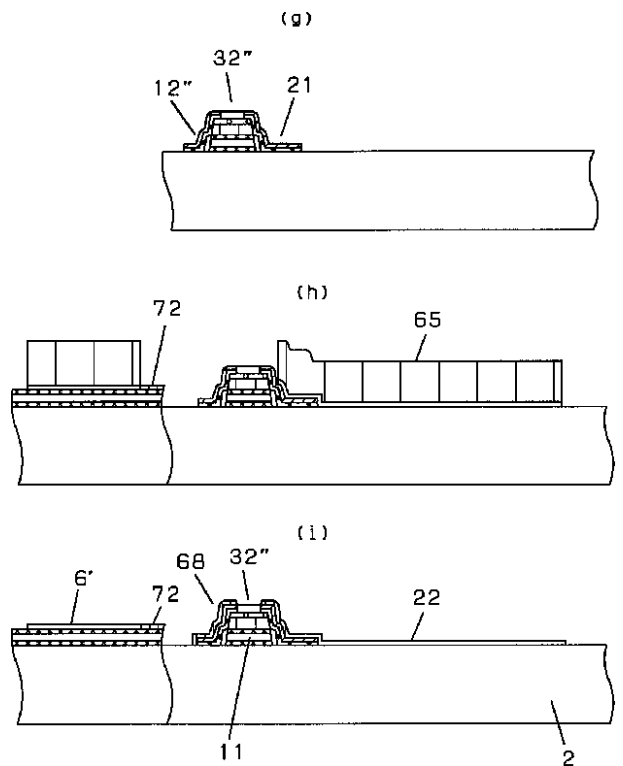
【図14】



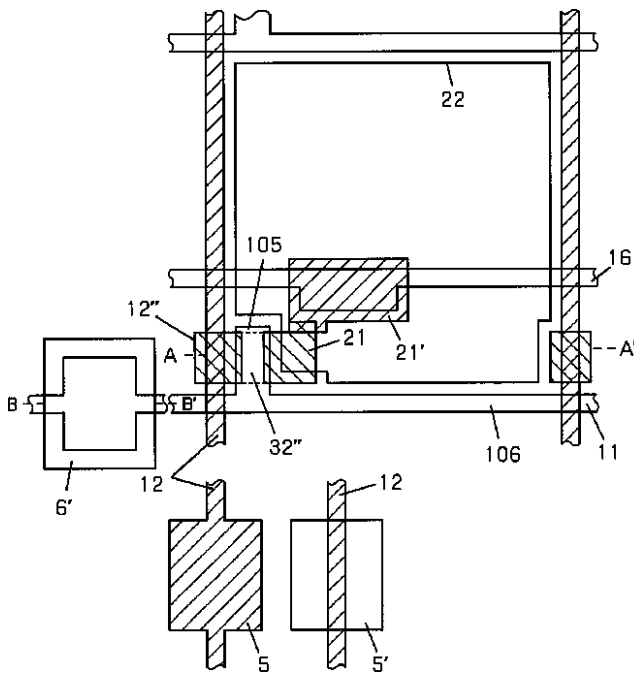
【図15】



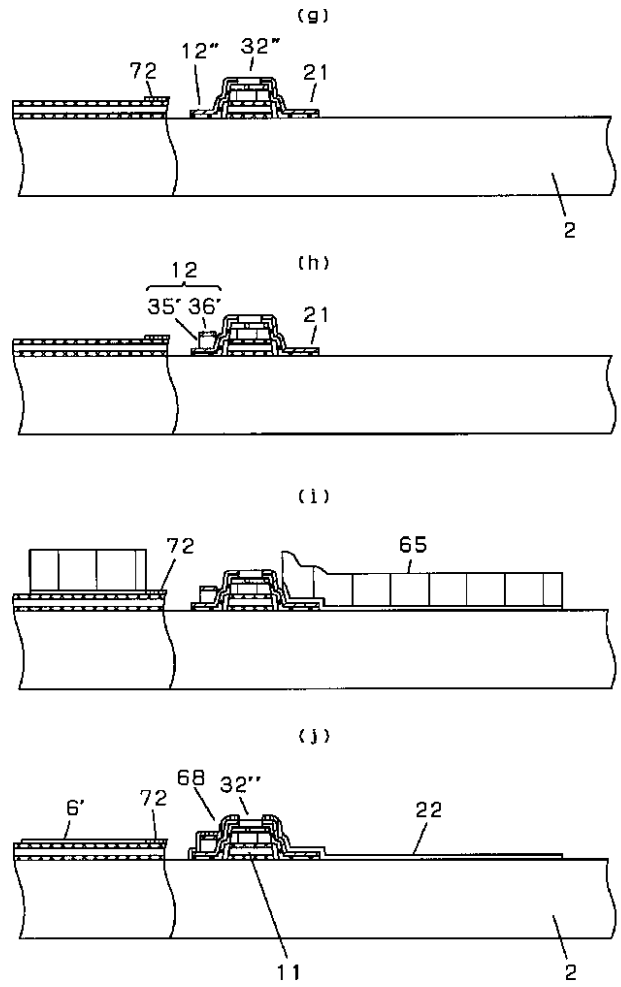
【図16】



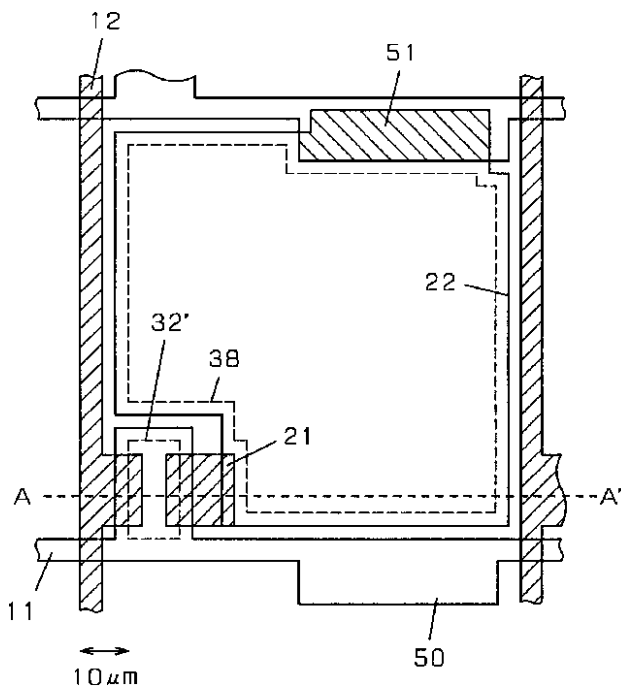
【図17】



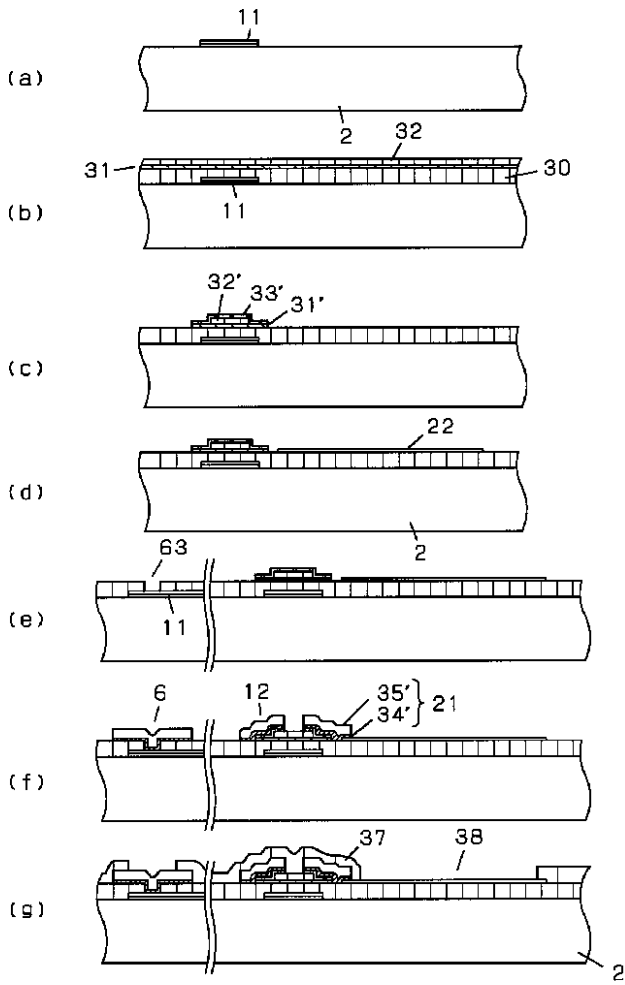
【図18】



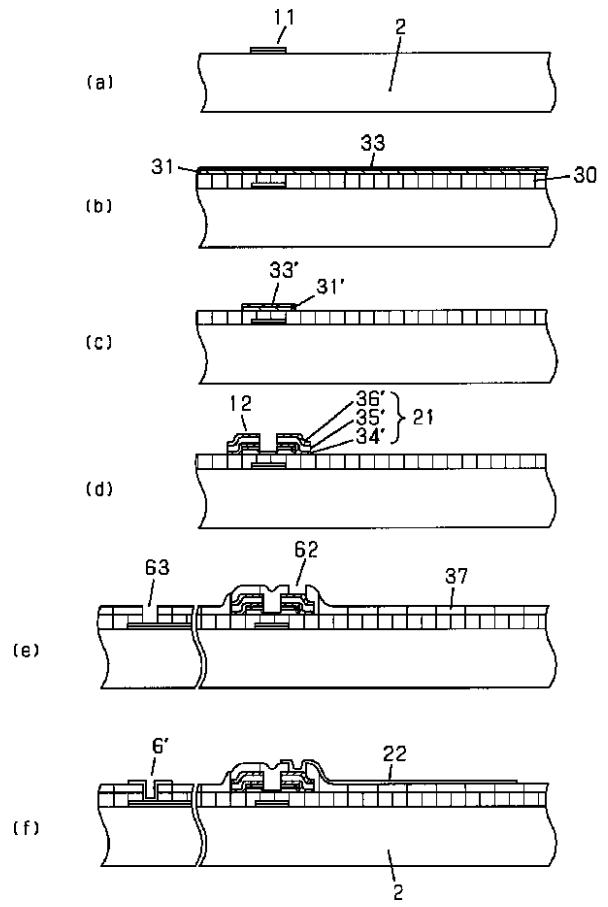
【図22】



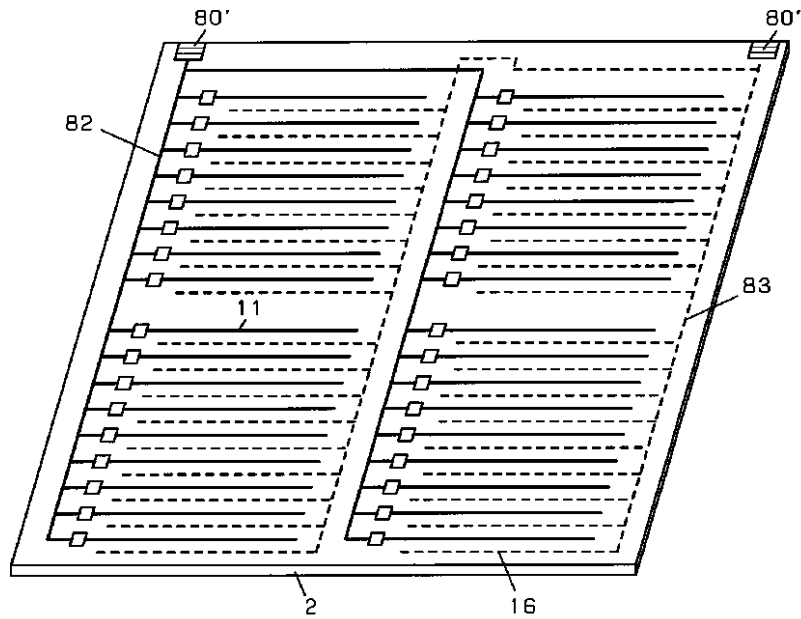
【図23】



【図25】



【図26】



フロントページの続き

| (51)Int.Cl. <sup>7</sup> | 識別記号  | F I           | テ-マコード(参考)         |
|--------------------------|---|---------------|--------------------|
|                          |   | H 0 1 L 29/78 | 6 1 6 V<br>6 1 7 J |
| Fターム(参考)                 | 2H092 JA24 JA29 JA38 JA42 JA44<br>JB13 JB23 JB32 JB33 JB38<br>JB51 JB57 JB63 JB69 KA04<br>KA07 KB14 MA05 MA08 MA13<br>MA27 MA28 MA35 MA37 MA41<br>NA25  |               |                    |
|                          | 5C094 AA02 AA03 AA43 AA44 BA03<br>BA43 CA19 CA24 DA14 DA15<br>EA04 EA05 EA06 EA07 EB02<br>FB12 FB14 FB15 GB10   |               |                    |
|                          | 5F110 AA02 AA03 AA16 AA28 BB01<br>CC07 DD02 EE03 EE04 EE06<br>EE15 EE32 EE44 FF03 FF30<br>GG02 GG15 GG22 GG25 GG35<br>GG45 HK04 HK09 HK16 HK21<br>HK25 HK33 HK35 HK42 HL07<br>NN04 NN12 NN24 NN27 NN35<br>NN38 NN72 NN73 QQ02 QQ04<br>QQ11 QQ14 |               |                    |

|             |   |         |            |
|-------------|---|---------|------------|
| 专利名称(译)     | 液晶图像显示装置和图像显示装置用半导体装置的制造方法  |         |            |
| 公开(公告)号     | <a href="#">JP2002185001A</a>   | 公开(公告)日 | 2002-06-28 |
| 申请号         | JP2000381902  | 申请日     | 2000-12-15 |
| 申请(专利权)人(译) | 松下电器产业有限公司  |         |            |
| [标]发明人      | 川崎清弘  |         |            |
| 发明人         | 川崎 清弘   |         |            |
| IPC分类号      | G02F1/1368 G09F9/30 H01L21/336 H01L29/786   |         |            |
| FI分类号       | G02F1/1368 G09F9/30.338 H01L29/78.627.C H01L29/78.616.K H01L29/78.616.U H01L29/78.616.V H01L29/78.617.J   |         |            |
| F-TERM分类号   | 2H092/JA24 2H092/JA29 2H092/JA38 2H092/JA42 2H092/JA44 2H092/JB13 2H092/JB23 2H092/JB32 2H092/JB33 2H092/JB38 2H092/JB51 2H092/JB57 2H092/JB63 2H092/JB69 2H092/KA04 2H092/KA07 2H092/KB14 2H092/MA05 2H092/MA08 2H092/MA13 2H092/MA27 2H092/MA28 2H092/MA35 2H092/MA37 2H092/MA41 2H092/NA25 5C094/AA02 5C094/AA03 5C094/AA43 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/DA14 5C094/DA15 5C094/EA04 5C094/EA05 5C094/EA06 5C094/EA07 5C094/EB02 5C094/FB12 5C094/FB14 5C094/FB15 5C094/GB10 5F110/AA02 5F110/AA03 5F110/AA16 5F110/AA28 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE15 5F110/EE32 5F110/EE44 5F110/FF03 5F110/FF30 5F110/GG02 5F110/GG15 5F110/GG22 5F110/GG25 5F110/GG35 5F110/GG45 5F110/HK04 5F110/HK09 5F110/HK16 5F110/HK21 5F110/HK25 5F110/HK33 5F110/HK35 5F110/HK42 5F110/HL07 5F110/NN04 5F110/NN12 5F110/NN24 5F110/NN27 5F110/NN35 5F110/NN38 5F110/NN72 5F110/NN73 5F110/QQ02 5F110/QQ04 5F110/QQ11 5F110/QQ14 2H192/AA24 2H192/BB02 2H192/BC31 2H192/CB05 2H192/CB46 2H192/CB52 2H192/CB53 2H192/CB72 2H192/CB82 2H192/CC32 2H192/CC54 2H192/CC73 2H192/DA02 2H192/DA12 2H192/DA32 2H192/DA72 2H192/EA43 2H192/FA65 2H192/HA26 2H192/HA33 2H192/HA47 2H192/HA70 2H192/HA84 2H192/HA86 2H192/JA32 |         |            |
| 外部链接        | <a href="#">Espacenet</a>   |         |            |

摘要(译)

要解决的问题：由于常规TFT，无论是沟道蚀刻型还是蚀刻停止型，在源极和漏极之间都有很大的栅极-源极重叠，因为栅极和源极-漏极之间的位置关系由曝光期间的掩模对准决定。它的缺点是它在内部波动，并且因为它是大屏幕高清设备，所以是闪烁和串扰的原因。SOLUTION：除了栅极金属/栅极绝缘层之外，还通过分批蚀刻形成半导体层，保护绝缘层，剥离层，在栅极的侧面形成有机绝缘层，然后去除抗蚀剂图案，基于形成源极/漏极区的自对准TFT，一种不需要通过对源极/漏极布线进行阳极化处理而形成钝化绝缘层的低温技术，形成源极/漏极电极的过程以及在绝缘层中形成开口的过程。通过引入一种在裸露的扫描线上形成有机绝缘层的技术，将通过合理化步骤来减少步骤数。

