

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5111808号
(P5111808)

(45) 発行日 平成25年1月9日 (2013.1.9)

(24) 登録日 平成24年10月19日 (2012.10.19)

(51) Int. Cl.

F I

GO2F 1/1368 (2006.01)

GO2F 1/1368

HO1L 29/786 (2006.01)

HO1L 29/78 616S

HO1L 21/336 (2006.01)

HO1L 29/78 612D

HO1L 21/3205 (2006.01)

HO1L 21/88 Z

HO1L 21/768 (2006.01)

GO2F 1/1343

請求項の数 6 (全 27 頁) 最終頁に続く

(21) 出願番号 特願2006-217135 (P2006-217135)
 (22) 出願日 平成18年8月9日 (2006.8.9)
 (65) 公開番号 特開2007-47797 (P2007-47797A)
 (43) 公開日 平成19年2月22日 (2007.2.22)
 審査請求日 平成21年7月9日 (2009.7.9)
 (31) 優先権主張番号 10-2005-0072749
 (32) 優先日 平成17年8月9日 (2005.8.9)
 (33) 優先権主張国 韓国 (KR)

前置審査

(73) 特許権者 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国京畿道水原市靈通区三星路129
 129, Samsung-ro, Yeon
 g-tong-gu, Suwon-si, G
 yeonggi-do, Republic
 of Korea
 (74) 代理人 100121382
 弁理士 山下 託嗣
 (72) 発明者 嚴 允 成
 大韓民国京畿道龍仁市上▲ヒョン▼洞雙龍
 アパート216棟1702号

最終頁に続く

(54) 【発明の名称】 薄膜トランジスタ表示板

(57) 【特許請求の範囲】

【請求項 1】

IPSモードもしくはPLSモードの液晶表示装置に用いられる薄膜トランジスタ表示板であって、

基板、

前記基板上に形成されている複数のゲート線、

前記ゲート線と交差するデータ線、

前記ゲート線及び前記データ線と連結されている薄膜トランジスタ、

前記薄膜トランジスタと連結されている複数の画素電極、

前記基板上に形成されていて透明な導電体で構成され、前記画素電極と重畳し、前記画素電極との間に電界を印加して液晶を駆動する複数の共通電極を含み、

前記画素電極は互いに分離されている第1及び第2副画素電極を含み、

前記第1及び第2副画素電極は、互いに平行かつ交互に配置されている線状の枝電極を含み、

前記画素電極は、前記第1副画素電極の枝電極の端部と連結されている第1補助連結部と、前記第2副画素電極の枝電極の端部と連結されている第2補助連結部とをさらに含み、

前記第1補助連結部及び前記第2補助連結部は前記データ線と同一の層に形成されており、

10

20

前記第 1 及び第 2 副画素電極の前記枝電極は、前記ゲート線または前記データ線に対して 0 度より大きく 10 度以下だけ傾いていることを特徴とする薄膜トランジスタ表示板。

【請求項 2】

前記薄膜トランジスタのドレーン電極は、前記第 1 及び第 2 副画素電極に各々連結されている第 1 及び第 2 ドレーン電極を含むことを特徴とする請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 3】

前記共通電極は、前記枝電極の間において連続する面で構成されていることを特徴とする請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 4】

10

前記第 1 及び第 2 副画素電極の前記枝電極は、前記ゲート線と平行な前記共通電極の中心線に対し対称構造を有することを特徴とする請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 5】

前記共通電極を共通的に連結する共通電極線を隣り合う 2 本のゲート線の間さらに含むことを特徴とする請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 6】

前記第 1 副画素電極及び前記第 2 副画素電極は、前記枝電極を連結する連結部をさらに含み、

前記第 1 補助連結部は、前記第 2 副画素電極の連結部と重畳し、

20

前記第 2 補助連結部は、前記第 1 副画素電極の連結部と重畳することを特徴とする請求項 1 に記載の薄膜トランジスタ表示板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は薄膜トランジスタ表示板に関し、より詳しくは液晶表示装置の一つの基板として用いる薄膜トランジスタ表示板に関する。

【背景技術】

【0002】

液晶表示装置は現在最も広く使用されている平板表示装置の一つであって、画素電極または共通電極などの電界生成電極が形成されている二枚の表示板とその間に挿入されている液晶層で構成され、電界生成電極に電圧を印加して液晶層に電界を生成して、これにより液晶層の液晶分子の配向を決定して入射光の偏光を制御することによって映像を表示する。

30

【0003】

その中でも、電界が印加されない状態で液晶分子の長軸を上下表示板に対して垂直に配列させた垂直配向 (VA、vertical alignment) モード液晶表示装置はコントラスト比が大きいため、脚光を浴びている。

【0004】

しかし、広い視野角を得難いため、垂直配向モードの液晶表示装置に電極切開部を形成した PVA (patterned vertically aligned) モード、IPS (in-plane switching) モード及び PLS (plane to line switching) モードの液晶表示装置が開発された。

40

しかし、IPS モード及び PLS モードの液晶表示装置は、片側の表示板に両電極 (共通電極と画素電極) を形成するため、両電極が互いに短絡されて画素が暗く表示されるオフ画素不良 (off pixel defect) が頻繁に発生して、これによって工程収率が減少する短所を有している。

【発明の開示】

【発明が解決しようとする課題】

【0005】

50

本発明の目的は、P L Sモードにおけるオフ画素不良を軽減できる薄膜トランジスタ表示板を提供することである。

【課題を解決するための手段】

【0006】

本発明1の一実施例による薄膜トランジスタ表示板は、基板、前記基板上に形成されている複数のゲート線、前記ゲート線と交差するデータ線、前記ゲート線及び前記データ線と連結されている薄膜トランジスタ、前記薄膜トランジスタと連結されている複数の画素電極、前記基板上に形成されていて透明な導電体で構成され、前記画素電極と重畳し、前記画素電極との間に電界を印加して液晶を駆動する複数の共通電極を含み、前記画素電極は互いに分離されている第1及び第2副画素電極を含み、前記第1及び第2副画素電極は、互いに平行かつ交互に配置されている線状の枝電極を含み、前記画素電極は、前記第1副画素電極の枝電極の端部と連結されている第1補助連結部と、前記第2副画素電極の枝電極の端部と連結されている第2補助連結部とをさらに含み、前記第1補助連結部及び前記第2補助連結部は前記データ線と同一の層に形成されており、前記第1及び第2副画素電極の前記枝電極は、前記ゲート線または前記データ線に対して0度より大きく10度以下だけ傾いている。

10

【0007】

画素電極が第1及び第2副画素電極に分れているため、第1及び第2画素電極のうち一つと共通電極131が互いに短絡されても他の一つの副画素電極は共通電極と短絡されずにスイッチング素子(Q)を通して正常にデータ電圧の印加を受ける。従って、画素は所定の透過率に画像を表示して画素が暗く表示される画素オフ不良が発生することを防止できる。また、互いに電氣的に分離された画素電極を、交互になるように配置することで、共通電極と短絡された場合でも1つの画素領域全体に画素電圧を印加することができ、液晶分子を1画素領域全体に亘って作用させることができ好ましい。

20

【0008】

本発明2は、発明1において、前記薄膜トランジスタのドレーン電極は、前記第1及び第2副画素電極に各々連結されている第1及び第2ドレーン電極を含むことが好ましい。

【0009】

本発明3は、発明1において、前記共通電極は、前記枝電極の間において連続する面で構成されているのが好ましい。

30

【0010】

本発明4は、発明1において、前記第1及び第2副画素電極の前記枝電極は前記ゲート線と平行な前記共通電極の中心線に対し対称構造を有するのが好ましい。

【0011】

本発明5は、発明1において、前記共通電極を共通に連結する共通電極線を隣り合う2本のゲート線の間さらに含むことができる。

【0012】

本発明6は、発明1において、前記第1副画素電極及び前記第2副画素電極は、前記枝電極を連結する連結部をさらに含み、前記第1補助連結部は、前記第2副画素電極の連結部と重畳し、前記第2補助連結部は、前記第1副画素電極の連結部と重畳するのが好ましい。

40

【発明の効果】

【0013】

本発明による薄膜トランジスタ表示板は、I P Sモード及びP L Sモードの液晶表示装置におけるオフ画素不良を軽減できる。

【発明を実施するための最良の形態】

【0014】

以下、本発明の属する技術分野における通常の知識を有する者が容易に実施できるように本発明の実施例について添付図を参照して詳細に説明する。しかし、本発明は多様な形態に実現できてここで説明する実施例に限定されない。

50

【 0 0 1 5 】

図面から多様な層及び領域を明確に表現するために厚さを拡大して示した。明細書全体にわたって類似する部分については同一図面符号を付けた。層、膜、領域、板などの部分が他の部分の“上”にあるとする時、これは他の部分の“直上”にある場合だけでなく、その間に他の部分がある場合も含む。逆にある部分が他の部分の“直上”にあるとする時には間に他の部分がないことを意味する。これは、同様な用語“直前”も同様に解釈する。

【 0 0 1 6 】

本発明の実施例による液晶表示装置の一つの基板として用いる薄膜トランジスタ表示板について図面を参照して詳細に説明する。

10

【 0 0 1 7 】

まず、本発明の実施例による薄膜トランジスタ表示板を含む液晶表示装置について図 1 及び図 2 を参照して詳細に説明する。

【 0 0 1 8 】

図 1 は、本発明の一実施例による液晶表示装置のブロック図であり、図 2 は、本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図である。

【 0 0 1 9 】

図 1 に示したように、本発明の一実施例による液晶表示装置は、液晶表示板組立体 3 0 0 及びこれに連結されたゲート駆動部 4 0 0、データ駆動部 5 0 0、データ駆動部 5 0 0 に連結された階調電圧生成部 8 0 0、そしてこれらを制御する信号制御部 6 0 0 を含む。

20

【 0 0 2 0 】

液晶表示板組立体 3 0 0 は、等価回路で見ると複数の信号線 (G 1 - G n、D 1 - D m) とこれに連結されていて行列状に配置された複数の画素を含む。一方、図 2 に示した構造から見ると液晶表示板組立体 3 0 0 は互いに対向する下部及び上部表示板 1 0 0、2 0 0 とその間に入っている液晶層 3 を含む。

【 0 0 2 1 】

信号線 (G 1 - G n、D 1 - D m) は、ゲート信号 (“ 走査信号 ” とも言う) を伝達する複数のゲート線 (G 1 - G n) とデータ信号を伝達するデータ線 (D 1 - D m) を含む。ゲート線 (G 1 - G n) は略行方向に延びて互いにほとんど平行であり、データ線 (D 1 - D m) は略列方向に伸びて互いにほとんど平行である。

30

【 0 0 2 2 】

各画素、例えば、i 番目 (i = 1、2、3、4、・・・、n) のゲート線 (G i) と j 番目 (j = 1、2、3、4、・・・、m) のデータ線 (D j) に連結された画素は、信号線 (G i、D j) に連結されたスイッチング素子 (Q) とこれに連結された液晶キャパシタ (C l c) 及びストレージキャパシタ (C s t) を含む。ストレージキャパシタ (C s t) は必要に応じて省略することができる。

【 0 0 2 3 】

スイッチング素子 (Q) は下部表示板 1 0 0 に備えられている薄膜トランジスタなどの三端子素子として、その制御端子及び入力端子は各々ゲート線 (G 1 - G n) 及びデータ線 (D 1 - D m) に連結され、出力端子は液晶キャパシタ (C l c) 及びストレージキャパシタ (C s t) に連結されている。

40

【 0 0 2 4 】

液晶キャパシタ (C l c) は下部表示板 1 0 0 の画素電極 1 9 1 及び共通電極 1 3 1 を二つの端子として、二つの電極 1 9 1、1 3 1 の間の液晶層 3 は誘電体として機能する。画素電極 1 9 1 はスイッチング素子 (Q) と連結されて、共通電極 1 3 1 は下部表示板 2 0 0 の全面に形成されて共通電圧 V c o m の印加を受ける。

【 0 0 2 5 】

液晶キャパシタ (C l c) の補助的な役割を果たすストレージキャパシタ (C s t) は、下部表示板 1 0 0 に備えられた画素電極 1 9 1 と共通電極 1 3 1 が絶縁体を間に置いて重なって構成される。

50

【 0 0 2 6 】

この時、画素電極 1 9 1 は二つの部分に分離された第 1 及び第 2 副画素電極 1 9 1 1、1 9 1 2 を含み、液晶キャパシタ (C 1 c) 及びストレージキャパシタ (C s t) 各々も互いに並列連結されている第 1 及び第 2 液晶キャパシタ (C 1 c 1、C 1 c 2) と第 1 及び第 2 ストレージキャパシタ (C s t 1、C s t 2) を含む。

【 0 0 2 7 】

一方、色表示を実現するためには、各画素が基本色のうち一つを固有に表示したり (空間分割)、各画素が時間によって交互に基本色を表示するように (時間分割) して、これらの基本色の空間的、時間的合計で望む色相が認識されるようにする。基本色は、例えば、赤色、緑色、青色など三原色がある。図 2 は、空間分割の一例として各画素が画素電極 1 9 1 に対応する上部表示板 2 0 0 の領域に基本色のうち一つを示す色フィルター 2 3 0 を備えていることを示している。図 2 とは異なって、色フィルター 2 3 0 は下部表示板 1 0 0 の画素電極 1 9 1 上または下に形成することもできる。

10

【 0 0 2 8 】

液晶表示板組立体 3 0 0 の外側面には光を偏光させる少なくとも一つの偏光子 (図示せず) が付着されている。

【 0 0 2 9 】

図 1 を参照すると、階調電圧生成部 8 0 0 は画素の透過率と関連する 2 組の複数階調電圧 (または複数の基準階調電圧) を生成する。2 組のうちの 1 組は共通電圧 (V c o m) に対して正の値を有し他の 1 組は負の値を有する。

20

【 0 0 3 0 】

ゲート駆動部 4 0 0 は、液晶表示板組立体 3 0 0 のゲート線 (G 1 - G n) に連結されて、外部からのゲートオン電圧 (V o n) とゲートオフ電圧 (V o f f) の組み合わせで構成されるゲート信号をゲート線 (G 1 - G n) に印加する。

【 0 0 3 1 】

データ駆動部 5 0 0 は、液晶表示板組立体 3 0 0 のデータ線 (D 1 - D m) に連結されて、階調電圧生成部 8 0 0 からの階調電圧を選択してこれをデータ信号としてデータ線 (D 1 - D m) に印加する。しかし、階調電圧生成部 8 0 0 が全ての階調に対する電圧を全て提供することではなく、決められた数の基準階調電圧のみを提供する場合に、データ駆動部 5 0 0 は基準階調電圧を分圧して全体階調に対する階調電圧を生成してこの中からデータ信号を選択する。

30

【 0 0 3 2 】

信号制御部 6 0 0 は、ゲート駆動部 4 0 0 及びデータ駆動部 5 0 0 などの動作を制御する。

【 0 0 3 3 】

このような各々の駆動装置 4 0 0、5 0 0、6 0 0、8 0 0 は、少なくとも一つの集積回路チップ状に液晶表示板組立体 3 0 0 上に直接装着されたり、可撓性印刷回路膜 (図示せず) 上に装着されて T C P (t a p e c a r r i e r p a c k a g e) 状に液晶表示板組立体 3 0 0 に付着されたり、別途の印刷回路基板 (図示せず) 上に装着できる。これとは異なって、これら駆動装置 4 0 0、5 0 0、6 0 0、8 0 0 が信号線 (G i - G n、D j - D m) 及び薄膜トランジスタスイッチング素子 (Q) などと共に液晶表示板組立体 3 0 0 に直接装着されることもありうる。また、駆動装置 4 0 0、5 0 0、6 0 0、8 0 0 は単一チップで集積でき、この場合、これらのうち少なくとも一つまたはこれらをなす少なくとも一つの回路素子が単一チップの外側にあってもよい。

40

【 0 0 3 4 】

このような液晶表示装置の表示動作についてより詳細に説明する。

【 0 0 3 5 】

信号制御部 6 0 0 は、外部のグラフィック制御器 (図示せず) から入力映像信号 (R、G、B) 及びその表示を制御する入力制御信号を受信する。入力制御信号としては、例えば、垂直同期信号 (V s y n c) と水平同期信号 (H s y n c)、メインクロック (M C

50

L K)、データイネーブル信号(D E)などがある。

【0036】

信号制御部600は、入力映像信号(R、G、B)と入力制御信号に基づいて映像信号(R、G、B)を液晶表示板組立体300の動作条件に合うように、適切に処理してゲート制御信号(CONT1)及びデータ制御信号(CONT2)などを生成後、ゲート制御信号(CONT1)をゲート駆動部400に送り出してデータ制御信号(CONT2)と処理した映像信号(DAT)はデータ駆動部500に送り出す。

【0037】

ゲート制御信号(CONT1)は、ゲートオン電圧(Von)の走査開始を指示する走査開始信号(STV)とゲートオン電圧(Von)の出力を制御する少なくとも一つのクロック信号などを含む。ゲート制御信号(CONT1)は、また、ゲートオン電圧(Von)の持続時間を限定する出力イネーブル信号(OE)をさらに含むことができる。

【0038】

データ制御信号(CONT2)は、一つの画素行の画素に対する映像データの伝送を知らせる水平同期開始信号(STH)とデータ線(D1-Dm)にデータ電圧を印加するように指示するロード信号(LOAD)及びデータクロック信号(HCLK)などを含む。データ制御信号(CONT2)は、また、共通電圧(Vcom)に対するデータ電圧の極性(以下、“共通電圧に対するデータ電圧の極性”を略して“データ電圧の極性”という)を反転させる反転信号(RVS)をさらに含むことができる。

【0039】

信号制御部600からのデータ制御信号(CONT2)によって、データ駆動部500は一行の画素に対する映像データ(DAT)を受信して、各映像データ(DAT)に対応する階調電圧を選択することによって、映像データ(DAT)をアナログ信号に変換して、これを当該データ線(D1-Dm)に印加する。

【0040】

ゲート駆動部400は、信号制御部600からのゲート制御信号(CONT1)によってゲートオン電圧(Von)をゲート線(G1-Gn)に印加して、このゲート線(G1-Gn)に連結されたスイッチング素子(Q)を導通させる。そして、データ線(D1-Dm)に印加されたデータ信号が導通したスイッチング素子(Q)を通して当該画素に印加される。

【0041】

画素に印加されたデータ信号の電圧と共通電圧(Vcom)の差は、液晶キャパシタ(Clc)の充電電圧、つまり、画素電圧として現れる。液晶分子は画素電圧の大きさに応じてその配列を異ならせて、これにより液晶層3を通過する光の偏光が変化する。このような偏光の変化は、表示板組立体300に付着された偏光子によって光の透過率変化として現れ、これによって画素は映像信号(DAT)の階調が示す輝度を表示する。

【0042】

本発明の実施例による液晶表示装置は、前述したように、一つの薄膜トランジスタ(Q)を通してゲート線(G1-Gn)121及びデータ線(D1-Dm)171に連結されている画素電極191が第1及び第2副画素電極1911、1912に分れて、第1及び第2画素電極1911、1912のうち一つと共通電極131が互いに短絡されても他の一つの副画素電極1911、1912は共通電極131と短絡されずにスイッチング素子(Q)を通して正常にデータ電圧の印加を受ける。従って、画素は所定の透過率に画像を表示して画素が暗く表示される画素オフ不良が発生することを防止できる。

【0043】

1水平周期(“1H”:水平同期信号(Hsync)、データイネーブル信号(DE)、ゲートクロック(CPV)の一周期)が終わると、データ駆動部500とゲート駆動部400は次行の画素に対して同様の動作を繰り返す。このような方式で、一つのフレーム間の全てのゲート線(G1-Gn)に対して順次にゲートオン電圧(Von)を印加して全ての画素にデータ電圧を印加する。

10

20

30

40

50

【0044】

一つのフレームが終わると、次のフレームが始まって各画素に印加されるデータ電圧の極性が直前フレームでの極性と反対になるようにデータ駆動部500に印加される反転信号(RVS)の状態が制御される(“フレーム反転”)。この時、一つのフレーム内でも反転信号(RVS)の特性によって、一つのデータ線を通して流れるデータ電圧の極性が変わったり(例:行反転、点反転)、一つの画素行に印加されるデータ電圧の極性も互いに異なることができる(例:熱反転、点反転)。

【0045】

以下、本発明の一参考例による液晶表示装置用薄膜トランジスタ表示板について図3乃至図6を参照して詳細に説明する。

10

【0046】

図3は、本発明の一参考例による液晶表示装置用薄膜トランジスタ表示板の平面配置図であり、図4乃至図6は、図3の薄膜トランジスタ表示板をIV-IV、V-V及びVI-VI線に沿って各々切断した垂直断面図である。

【0047】

透明ガラスまたはプラスチックなどで形成された絶縁基板110上に複数のゲート線121、複数の共通電極線125及び複数の共通電極131が形成されている。

【0048】

ゲート線121は、ゲート信号を伝達して主に図3中、横方向に伸びている。各ゲート線121は複数のゲート電極124と他の層または外部駆動回路との接続のために面積が広い端部129を含む。ゲート信号を生成するゲート駆動回路(図示せず)は、集積回路チップ状に基板110の上に付着される可撓性印刷回路膜(図示せず)上に装着されたり、基板110上に直接装着でき、または基板110に集積できる。ゲート駆動回路が基板110上に集積されている場合、ゲート線121が伸びてこれと直接連結される。

20

【0049】

共通電極線125は共通電圧を伝達して、ゲート線121とほとんど平行に横方向に伸びている。共通電極線125は、ゲート線121と同一層に形成されているが、隣接する二つのゲート線121の間の中央に位置し、漏光を遮断するために図3中、上下に突出した拡張部を有することができる。

【0050】

複数の共通電極131は、共通電極線125に一括して(つまり、共同的に)連結されて共通電極線131から共通電圧を受ける。共通電極131は、長方形に形成されマトリックス状に配列されて、各画素内のゲート線121の間の空間をほとんど全面を埋めるように形成されている。共通電極131はITO(インジウム錫酸化物)やIZO(インジウム亜鉛酸化物)などの透明な導電物質で形成され、共通電極線125は共通電極131と同一層で形成できる。

30

【0051】

ゲート線121及び共通電極線125は、アルミニウム(Al)やアルミニウム合金などアルミニウム系金属、銀(Ag)や銀合金など銀系金属、銅(Cu)や銅合金など銅系金属、モリブデン(Mo)やモリブデン合金などモリブデン系金属、クロム(Cr)、タンタル(Ta)及びチタン(Ti)などで形成されても良い。しかし、これらは物理的性質が他の二つの導電膜(図示せず)を含む多重膜構造を有してもよい。このうちの一つの導電膜は、信号遅延や電圧降下を減らすことができるように比抵抗が低い金属、例えば、アルミニウム系金属、銀系金属、銅系金属などで形成する。これとは異なって、他の導電膜は他の物質、特にITO(インジウム錫酸化物)やIZO(インジウム亜鉛酸化物)との物理的、化学的、電氣的接触特性に優れた物質、例えばモリブデン系金属、クロム、タンタル、チタンなどで形成する。このような組み合わせの良い例としては、クロム下部膜とアルミニウム(合金)上部膜及びアルミニウム(合金)下部膜とモリブデン(合金)上部膜がある。しかし、ゲート線121はその他にも多様な金属または導電体で形成できる。

40

50

【 0 0 5 2 】

ゲート線 1 2 1 及び共通電極線 1 2 5 の側面は、基板 1 1 0 面に対し傾いて、その傾斜角は約 3 0 度乃至約 8 0 度であるのが好ましい。このように側面が傾斜しているとその上部の膜を平坦化し易く、また上部の配線の断線を防止することができる。

【 0 0 5 3 】

ゲート線 1 2 1、共通電極線 1 2 5 及び共通電極 1 3 1 上には、窒化ケイ素 (S i N x) または酸化ケイ素 (S i O x) など形成されたゲート絶縁膜 1 4 0 が形成されている。ゲート絶縁膜 1 4 0 は、ゲート線 1 2 1 と共通電極 1 3 1 とが互いに短絡されることを防止して、これらの上に形成される他の導電性薄膜との絶縁を図る。

【 0 0 5 4 】

ゲート絶縁膜 1 4 0 上には、水素化非晶質シリコン (非晶質シリコンは記号 a - S i を使う) または多結晶シリコンなどで形成された複数の島型半導体 1 5 4 が形成されている。島型半導体 1 5 4 は、ゲート電極 1 2 4 上に位置し、ゲート線 1 2 1 の境界を覆う延長部を含む。

【 0 0 5 5 】

島型半導体 1 5 4 上には複数の島型抵抗性接触部材 1 6 3、1 6 5 が形成されている。抵抗性接触部材 1 6 3、1 6 5 は、リンなどの n 型不純物が高濃度にドーピングされている n + 水素化非晶質シリコンなどの物質で形成したり、シリサイドで形成することができる。島型抵抗性接触部材 1 6 3、1 6 5 は、対をなして島型半導体 1 5 4 上に配置されている。島型半導体 1 5 4 と抵抗性接触部材 1 6 3、1 6 5 の側面も基板 1 1 0 面に対して傾いて、その傾斜角は 3 0 度乃至 8 0 度程度である。

【 0 0 5 6 】

抵抗性接触部材 1 6 3、1 6 5 及びゲート絶縁膜 1 4 0 上には、複数のデータ線 1 7 1 と複数のドレーン電極 1 7 5 が形成されている。

【 0 0 5 7 】

データ線 1 7 1 は、データ信号を伝達して図 3 中、主に縦方向に伸びてゲート線 1 2 1 と交差する。各データ線 1 7 1 は、ゲート電極 1 2 4 に向かって伸びた複数のソース電極 1 7 3 と他の層または外部駆動回路との接続のために面積が広い端部 1 7 9 を含む。データ信号を生成するデータ駆動回路 (図示せず) は、基板 1 1 0 上に付着される可撓性印刷回路膜 (図示せず) 上に装着されたり、基板 1 1 0 上に直接装着されたり、基板 1 1 0 に集積できる。データ駆動回路が基板 1 1 0 上に集積されている場合、データ線 1 7 1 が延びてこれと直接連結される。

【 0 0 5 8 】

ドレーン電極 1 7 5 は、データ線 1 7 1 と分離されてゲート電極 1 2 4 を中心にソース電極 1 7 3 と対向する。この時、ドレーン電極 1 7 5 は互いに分離されている第 1 及び第 2 ドレーン電極 1 7 5 a、1 7 5 b を含む。

【 0 0 5 9 】

一つのゲート電極 1 2 4、一つのソース電極 1 7 3 及び一つのドレーン電極 1 7 5 は、島型半導体 1 5 4 と共に一つの薄膜トランジスタ (T F T) をなし、薄膜トランジスタのチャンネルはソース電極 1 7 3 とドレーン電極 1 7 5 の間の半導体 1 5 4 に形成される。

【 0 0 6 0 】

データ線 1 7 1 及びドレーン電極 1 7 5 は、モリブデン、クロム、タンタル及びチタンなど高融点金属またはこれらの合金で形成されることが好ましく、高融点金属膜 (図示せず) と低抵抗導電膜 (図示せず) を含む多重膜構造を有することができる。多重膜構造としては、例えばクロムまたはモリブデン (合金) 下部膜とアルミニウム (合金) 上部膜の二重膜、モリブデン (合金) 下部膜とアルミニウム (合金) 中間膜とモリブデン (合金) 上部膜の三重膜などがある。しかし、データ線 1 7 1 及びドレーン電極 1 7 5 は、その他にも多種多様な金属または導電体 (化合物導電体や半導体) で形成することができる。

【 0 0 6 1 】

抵抗性接触部材 1 6 3、1 6 5 は、その下の半導体 1 5 4 とその上のデータ線 1 7 1 及

10

20

30

40

50

びドレーン電極 175 の間にだけ存在して、これらの間の接触抵抗を低くする。ゲート線 121 上に位置した半導体 154 の延長部は、表面のプロファイルをスムーズにさせてデータ線 171 が断線することを防止する。半導体 154 にはソース電極 173 とドレーン電極 175 の間をはじめとしてデータ線 171 及びドレーン電極 175 で覆わずに露出された部分がある。

【0062】

データ線 171、ドレーン電極 175 及び露出された半導体 151 部分の上には保護膜 180 が形成されている。保護膜 180 は無機絶縁物で形成され、無機絶縁物の例としては窒化ケイ素と酸化ケイ素がある。しかし、保護膜 180 は有機膜の優れた絶縁特性を活かしながらも露出された半導体 151 部分に害を与えないように下部無機膜と上部有機膜の二重膜構造を有することができる。

10

【0063】

保護膜 180 にはデータ線 171 の端部 179 と第 1 及び第 2 ドレーン電極 175 a、175 b を各々露出する複数の接触孔 182、185 a、185 b が形成され、保護膜 180 とゲート絶縁膜 140 にはゲート線 121 の端部 129 を露出する複数の接触孔 181 が形成されている。

【0064】

保護膜 180 上には複数の画素電極 191 及び複数の接触補助部材 81、82 が形成されている。これらはITO（インジウム錫酸化物）やIZO（インジウム亜鉛酸化物）などの透明な導電物質で形成できる。

20

【0065】

画素電極 191 は、主に縦方向に伸びて共通電極 131 と重なり、互いに分離されている第 1 及び第 2 副画素電極 191 a、191 b を含む。

【0066】

互いに分離されている第 1 及び第 2 副画素電極 191 a、191 b は、ゲート線 121 及びデータ線 171 で囲まれた領域を左右に二等分する線に対し略右半部と左半部に各々位置する。

【0067】

第 1 副画素電極 191 a は、複数の下部及び上部枝電極 191 a 1、191 a 2 と、下端及び上端連結部 192 a 1、192 a 2 とを含む。下部及び上部枝電極 191 a 1、191 a 2 は、ゲート線 121 と平行な共通電極 131 の中心線に対して対称となるように所定の角度で屈曲している。下端及び上端連結部 192 a 1、192 a 2 は、複数の下部及び上部枝電極 191 a 1、191 a 2 の上端及び下端を連結して、隣接する二つのゲート線 121 に隣接するように、各々配置されている。また、第 1 副画素電極 191 a は、下部及び上部枝電極 191 a 1、191 a 2 と各々平行し、右側最外郭の下部及び上部枝電極 191 a 1、191 a 2 に連結されている右側枝電極 191 a 3、191 a 4 を含む。右側枝電極 191 a 3、191 a 4 は、下部及び上部枝電極 191 a 1、191 a 2 より短く、共通電極線 125 と重なる連結部を通して下部及び上部枝電極 191 a 1、191 a 2 に連結されている。

30

【0068】

第 2 副画素電極 191 b も、下部及び上部枝電極 191 b 1、191 b 2 と、下端及び上端連結部 192 b 1、192 b 2 とを含む。下部及び上部枝電極 191 b 1、191 b 2 は、ゲート線 121 と平行な共通電極 131 の中心線に対して対称となるように所定の角度で屈曲している。下端及び上端連結部 192 b 1、192 b 2 は、複数の下部及び上部枝電極 191 b 1、191 b 2 の下端及び上端を連結して隣接する二つのゲート線 121 に隣接するように、各々配置されている。また、第 2 副画素電極 191 b は、下部及び上部枝電極 191 b 1、191 b 2 と各々平行で、左側最外郭の下部及び上部枝電極 191 b 1、191 b 2 に連結されている左側枝電極 191 b 3、191 b 4 を含む。左側枝電極 191 b 3、191 b 4 は、下部及び上部枝電極 191 b 1、191 b 2 より短く、下端及び上端連結部 192 b 1、192 b 2 を通して下部及び上部枝電極 191 b 1、1

40

50

9 1 b 2 に連結されている。

【 0 0 6 9 】

画素電極 1 9 1 の枝電極 1 9 1 a 1、1 9 1 a 2、1 9 1 b 1、1 9 1 b 2 は、その中央が多少屈折されて、データ線 1 7 1 と所定角度 (ϕ_s) だけ傾いている。上部枝電極 1 9 1 a 2、1 9 1 b 2 は、図 3 中の左側下から右側上に斜めに伸びて、上部枝電極 1 9 1 a 1、1 9 1 b 1 は、図 3 中の右側上から左側下に斜めに伸びている。ここで、垂直方向は “ R ” で示し、上部枝電極 1 9 1 a 2、1 9 1 b 2 が伸びている方向は “ S ” で示している。方向 S は、垂直方向 R に対して所定角度 (ϕ_s) だけ傾いている。

【 0 0 7 0 】

第 1 及び第 2 副画素電極 1 9 1 a、1 9 1 b 各々は、接触孔 1 8 5 a、1 8 5 b を通して第 1 及び第 2 ドレイン電極 1 7 5 a、1 7 5 b と物理的及び電氣的に連結されていて、各々第 1 及び第 2 ドレイン電極 1 7 5 a、1 7 5 b からデータ電圧を受ける。

【 0 0 7 1 】

この時、画素電極 1 9 1 は第 1 及び第 2 副画素電極 1 9 1 a、1 9 1 b に分れて、互いに分離された第 1 及び第 2 ドレイン電極 1 7 5 a、1 7 5 b からデータ電圧の印加を受ける。第 1 及び第 2 ドレイン電極 1 7 5 a、1 7 5 b は、島型半導体 1 5 4、ゲート電極 1 2 4 及びソース電極 1 7 3 を共有しており、これらにより形成される 1 つの薄膜トランジスタ (Q) を共有している。第 1 及び第 2 ドレイン電極 1 7 5 a、1 7 5 b は、この一つの薄膜トランジスタ (Q) からデータ電圧の印加を受けるため、データ線 1 7 1 及びソース電極 1 7 3 を介して同じデータ電圧が印加される。しかし、各第 1 及び第 2 ドレイン電極 1 7 5 a、1 7 5 b に接続されるそれぞれの第 1 及び第 2 副画素電極 1 9 1 a、1 9 1 b は、分離して形成されており、電氣的に互いに独立されている。従って、第 1 及び第 2 画素電極 1 9 1 a、1 9 1 b が各々位置する二つの領域 (A、A') に同じデータ電圧が印加されても独立的に駆動する。従って、第 1 及び第 2 副画素電極 1 9 1 a、1 9 1 b のうち一つと共通電極 1 3 1 が互いに短絡されても、他の一つの副画素電極 1 9 1 a、1 9 1 b は共通電極 1 3 1 と短絡されず、スイッチング素子 (Q) を通して正常にデータ電圧の印加を受ける。従って、画素は所定の透過率で画像を表示して画素が暗く表示される画素オフ不良を防止することができて、これを通して工程数率を向上させることができる。

【 0 0 7 2 】

データ電圧が印加された画素電極 1 9 1 は、共通電圧の印加を受ける共通電極 1 3 1 と共に電場を生成することによって、二つの電極 1 9 1、1 3 1 上に位置する液晶層 3 の液晶分子の方向を決定する。このように決定された液晶分子の方向によって液晶層を通過する光の偏光が変わる。画素電極 1 9 1 と共通電極 1 3 1 は、液晶層 3 を誘電体として液晶キャパシタ (C_{lc}、図 2 参照) を構成して薄膜トランジスタがターンオフされた後にも印加された電圧を維持する。これら 1 9 1、1 3 1 はまた、ゲート絶縁膜 1 4 0 及び保護膜 1 8 0 を誘電体としてストレージキャパシタ (C_{st}) を構成して液晶キャパシタの電圧維持能力を強化する。接触補助部材 8 1、8 2 は、各々接触孔 1 8 1、1 8 2 を通してゲート線 1 2 1 の端部 1 2 9 及びデータ線 1 7 1 の端部 1 7 9 と連結される。接触補助部材 8 1、8 2 は、ゲート線 1 2 1 の端部 1 2 9 及びデータ線 1 7 1 の端部 1 7 9 と外部装置との接着性を補ってこれらを保護する。

【 0 0 7 3 】

以下、本発明の一実施例による液晶表示装置が動作する方法について詳細に説明する。

【 0 0 7 4 】

図 7 は、本発明の一実施例による薄膜トランジスタ表示板の電極配置を上方から見た配置図であり、図 8 は、図 7 に示す V I I I - V I I I 線で切断して示した液晶表示装置の垂直断面図であり、上部基板及び下部基板の間の電気力線を一緒に示した図面である。

【 0 0 7 5 】

図 7 及び図 8 に示したように、下部基板 1 1 0 上には各が素領域のほぼ全面を覆う面型の共通電極 1 3 1 が形成されている。共通電極 1 3 1 上にはゲート絶縁膜 1 4 0 及び保護膜 1 8 0 が覆っていて、保護膜 1 8 0 上には幅が狭い複数の画素電極 1 9 1 が縦方向に互

10

20

30

40

50

いに平行に伸びている。画素電極 191 の幅は隣接する画素電極 191 との間の間隙より小さい。画素電極 191 上にはポリイミド (polyimide) などの物質で形成された配向膜 11 が塗布されて、これらは水平配向膜でもよい。下部基板 110 の外側面 (つまり、下部基板の下側) には偏光板 12 が設けられている。

【0076】

上部基板 210 上 (下部基板に近い側) には色フィルター 230 が形成されており、色フィルター 230 上にはポリイミドなどの物質で形成された配向膜 21 が塗布されて、これらは水平配向膜でもよい。上部基板 210 の外側面 (図の最上部) には偏光板 22 が設けられている。

【0077】

そして、両基板 110、210 の配向膜 11、21 の間には、正の誘電率異方性を有する液晶層 3 が注入されている。従って、液晶層 3 の液晶分子 310 は電場がない状態でその長軸が画素電極 191 の伸張方向とほとんど平行に (画素電極の方向と所定角度 (ϕ_s 、図 1 参照) を構成しながら) 配向されて、電圧が印加された場合には画素電極 191 と共通電極 131 との間に形成される電気力によって液晶分子の長軸が画素電極 191 の方向と垂直に配列されて、それにより液晶層を通過する光の偏光が変わる。

【0078】

このような液晶表示装置は、下部基板 110 の下部に位置する照明部 (図示せず) から発生した光の透過率を調節して表示動作をすることもできるが、反射型液晶表示装置の場合には下の偏光板 12 を要しない。反射型液晶表示装置の場合には、画素電極 191 と共通電極 131 の全てを不透明で反射率の高いアルミニウム (Al) などの物質で形成するのが好ましい。

【0079】

図 8 に示したように、このような液晶表示装置の共通電極 131 及び画素電極 191 に電圧を印加して電位差を与えると、電場が生成されている。図 8 は、点線で電気力線を示す説明図である。

【0080】

電場の形態は、画素電極 191 上の狭い領域 (NR) の縦方向中央線 (C) (実際には面である) 及び画素電極 191 の間の広い領域 (WR) の縦方向中央線 (B) (実際には面である) に対して対称をなす。狭い領域 (NR) の中央線 (C) から広い領域 (WR) の中央線 (B) までの領域には、狭い領域 (NR) と広い領域 (WR) の境界線 (A) (実際には面である) に頂点をおいている半楕円状または放物線状 (以下、便宜上半楕円状であるとして説明する) の電気力線を有する電場が生成される。電気力線の接線は狭い領域 (NR) と広い領域 (WR) の境界線 (A) 上で基板 110 に対してほとんど平行となり、狭い領域 (NR) 及び広い領域 (WR) の中央位置 G では基板 110 に対してほとんど垂直になる。また、楕円の中心 H 及び縦方向頂点 I は狭い領域 (NR) と広い領域 (WR) の境界線 (A) 上に位置して、楕円の横方向の二つの頂点 J、K は各々広い領域 (WR) 及び狭い領域 (NR) にそれぞれ位置する。この時、狭い領域 (NR) に位置する横方向の頂点 J は、広い領域 (WR) に位置する横方向の頂点 K に比べて、楕円の中心 H からの距離が短いため、楕円は境界線 (A) に対して対称にならない。また、電気力線の密度が位置によって変わり、電場の強さもこれに比例して変わる。従って、狭い領域 (NR) と広い領域 (WR) の間の境界線 (A-A) 上で電場の強さが最も大きく、狭い領域 (NR) 及び広い領域 (WR) の中央線 (C-C、B-B) に行くほど、そして上部基板 210 に行くほど電場の強さは小さくなる。

【0081】

以下、このような電場によって液晶分子が再配列された状態を基板に水平である成分とこれに垂直である成分に分けて説明する。まず、初期状態を説明する。

【0082】

二つの配向膜 11、21 は、ラビングまたは紫外線照射法で配向処理されて液晶分子を全て一方向に配列する。このとき、液晶分子は基板 110、210 に対して少しのプレチ

10

20

30

40

50

ルト角を有するが、ほとんど基板 1 1 0、2 1 0 に対して水平に配列される。また、基板 1 1 0、2 1 0 に平行な面上から見ると、液晶分子は、画素電極 1 9 1 方向及びこれに垂直方向に対して、一定の角度 (ϕ_s 、図 3 参照) をなすように配向されている。偏光板 1 2、2 2 の偏光軸は、互いに直交配置し、下部偏光板 1 2 の偏光軸はラビング方向とほとんど一致する。

【0083】

次に、画素電極 1 9 1 及び共通電極 1 3 1 に各々電圧を印加するが、画素電極 1 9 1 に高い電圧を印加する。この時、液晶分子の配列は、電場による力 (電場の方向と強さに依存) と配向処理によって発生する弾性復元力が平衡になることによって決定される。

【0084】

このような液晶分子の再配列状態を、基板に平行な成分と垂直成分とに分けて説明する。説明の便宜上、基板に垂直方向を z 軸、基板と平行であり画素電極 1 9 1 方向に垂直な方向を x 軸、画素電極 1 9 1 の方向に平行な方向を y 軸とする。つまり、図 7 で、右側から左側に向かう方向を x 軸、画素電極 1 9 1 に沿って下から上に向かう方向を y 軸、図 8 で下部基板 1 1 0 から上部基板 2 1 0 に向かう方向を z 軸とする。

【0085】

まず、液晶分子 3 1 0 のねじれ角、つまり、 x 軸または初期配列方向に対して液晶分子の長軸が基板に平行な面 (xy 平面) の上でなす角度の変化を図 9、図 10 及び図 11 を参照して説明する。

【0086】

図 9 は本発明の一実施例による液晶表示装置における液晶分子のねじれ角 ϕ_{LC} の変化を説明するための配置図であり、図 10 は本発明の実施例による液晶表示装置において、基板に水平であり画素電極に垂直な線に対する、液晶分子のねじれ角 ϕ_{LC} とラビングの角度 ϕ_R との変化を示したグラフであり、図 11 は本発明の実施例による液晶表示装置において基板に垂直な線に対する液晶分子のねじれ角 ϕ_{LC} の変化を示したグラフである。

【0087】

なお、各ベクトルを次の数 1 のように表すこととする。

【0088】

【数 1】

R は、ラビング方向を表すベクトル $\vec{R}$ である。

E_{xy} は、電場の $x-y$ 平面成分はベクトル $\vec{E}_{xy}$ である。

P は、下偏光板 1 2 の光軸のベクトル $\vec{P}$ である。

図 9 に示したように、ラビング方向はベクトル R に、電場の $x-y$ 平面成分はベクトル E_{xy} に、下偏光板 1 2 の光軸はベクトル P で示し、ラビング方向が x 軸となす角度は ϕ_R で示す。また、 xy 平面において液晶分子の長軸が x 軸となす角度、つまりねじれ角を ϕ_{LC} で示した。つまり、 ϕ_{LC} は、上の基板 2 1 0 の上部から液晶分子を透過して見た場合に、液晶分子の長軸と x 軸とがなす角を表している。

【0089】

なお、ここで下偏光板 1 2 の光軸はラビング方向と一致するので下偏光板 1 2 の光軸が x 軸となす角度 $\phi_P = \phi_R$ である。

【0090】

電場の $x-y$ 平面成分 (E_{xy}) の方向は、境界線 (A) から広い領域 (WR) の中央線 (B) に至るまでは正の x 方向であり、広い領域 (WR) の中央線 (B) から境界線 (D) までは負の x 方向である。電場成分の強さは境界線 (A 、 D) 上で最も大きく中央線 ($B-B$) 側に行くほど小さくなり中央線 ($B-B$) 上では 0 になる。

【0091】

配向処理による弾性的復元力の大きさは $x-y$ 平面上では位置に関係なく一定である。液晶分子はこのような２種類の力（電界引力と弾性復元力）が平衡するように配列すべきであるため、図１０に示したように、境界線（Ａ、Ｄ）では液晶分子の長軸方向が電場成分（ $E \times y$ ）に対してほとんど平行となり、ラビング方向に対しては大きい角度を有する。しかし、領域（NR、WR）の中心線（C、B）に行くほど、液晶分子の長軸がラビング方向に対して成す角度（ $|\phi_R - \phi_{LC}|$ ）が小さくなって、中心線（B、C）では液晶分子の長軸とラビング方向が同一になる。下偏光板２０の光軸はラビング方向と平行になるので、下偏光板２０の光軸と液晶分子の長軸とがなす角度もこれと同一分布を有し、この値は光の透過率と密接な関連がある。

【００９２】

10

狭い領域（NR）と広い領域（WR）との幅の比を変化させて多様な形態の電場を生成することができる。画素電極１９１を透明な物質で形成する場合には、狭い領域（NR）も表示領域として用いることができるが、不透明電極とする場合には画素電極１９１上の狭い領域（NR）を表示領域として用いることができない。

【００９３】

一方、電場の $x-y$ 平面成分（ $E \times y$ ）は下配向膜１１から上の配向膜２１に至るまで、つまり、 z 軸に沿って段々小さくなる。一方、配向による弾性的復元力は配向膜１１、２１の表面で最も大きくなって、二つの配向膜１１、２１の間の液晶層の中央に行くほど小さくなる。

【００９４】

20

図１１は、 z 軸に沿って液晶分子の長軸方向が x 軸となすねじれ角 ϕ_{LC} を示した図であり、二つの配向膜の間隔、つまり、セル間隔が d の場合を示す。ここで、横軸は下配向膜１１からの高さを意味し、縦軸はねじれ角 ϕ_{LC} を示す。

【００９５】

図１１に示したように、ねじれ角 ϕ_{LC} は、配向膜１１、２１の表面（高さ０、 d ）では配向力による力が強いので大きくなる。一方、液晶層の中央に行くほど配向力による力が小さくなって、ねじれ角 ϕ_{LC} は電場の方向に近くなる。配向膜１１、２１の真上では液晶分子の長軸はラビング方向と同じ方向に配列する。ここで隣接した液晶分子のねじれ角 ϕ_{LC} の差をねじれ（*twist*）とすると、図１１でねじれは曲線の傾き（接線）に該当し、これは配向膜１１、２１の表面では大きくて液晶層の中央に行くほど小さくなる。

30

【００９６】

次に、液晶分子の傾斜角 θ_{LC} 、つまり、 x 軸または初期配列方向に対して液晶分子の長軸が基板に垂直な面（ zx 平面）の上でなす角度の変化を図１２、図１３及び図１４を参照して説明する。

【００９７】

図１２は、本発明の実施例による液晶表示装置における液晶分子の傾斜角 θ_{LC} の変化を説明するための図であり、図１３は、本発明の実施例による液晶表示装置における基板に垂直な線に対する液晶分子の傾斜角 θ_{LC} の変化を示したグラフであり、図１４は、本発明の一実施例で基板に水平であり画素電極に垂直である線に対する液晶分子の傾斜角 θ_{LC} の変化を示したグラフである。

40

【００９８】

なお、各ベクトルを次の数２のように表すこととする。

【００９９】

【数 2】

R_{zx} は、ラビング方向を表すベクトル $\vec{R}$ の zx 平面に対する成分のベクトル $\vec{R}_{zx}$ である。

E_{zx} は、電場の zx 平面成分のベクトル $\vec{E}_{zx}$ である。

図 12 は便宜上基板 110、210 のみを示し、図 9 で示したラビング方向を示すベクトル R の zx 平面に対する成分をベクトル R_{zx} で、電場の zx 平面成分はベクトル E_{zx} で示し、電場の zx 平面成分 E_{zx} が x 軸となす角度は θE で、 zx 平面において液晶分子の長軸が x 軸となす傾斜角を θLC で示した。つまり、 θLC は、液晶層の断面から液晶分子を透過して見た場合に、液晶分子の長軸と x 軸とがなす角を表している。なお、ここでベクトル R は xy 平面上に存在するので R_{zx} は x 方向となる。なお、プレチルト角は無視している。また、図 12 において、 $F-F$ は Z 軸方向に平行な線を示す。

【0100】

電場の zx 平面成分 (E_{zx}) の大きさは、下基板 110 から上の基板 210 に行くほど小さくなって、電場の zx 平面成分 E_{zx} とラビングの zx 平面成分 R_{zx} とがなす角度 θE も、下基板 110 から上の基板 210 に行くほど小さくなる。これは、電圧が印加される画素電極 191 及び共通電極 131 から遠ざかるためである。

【0101】

前述したように、配向処理による弾性的復元力の大きさは両基板 110、210 の表面で最も大きくて、液晶層の中央に行くほど小さくなる。

【0102】

液晶分子はこのような 2 種類の力が平衡するように配列すべきである。図 13 に示したように、下部基板 110 表面では配向力が強いので液晶分子が x 軸と平行に配列するが、上に上がるほど電場による力が相対的に大きくなるため傾斜角 (θLC) の大きさがある程度の高さの地点までは続けて増加する。しかし、上の基板 210 表面では配向力が強く、下から上に向かうほど電界の力が弱くなる。そのため、傾斜角 θLC の大きさは、ある程度の高さまで増加した後、途中で再び減少して、上の基板 210 表面では x 軸と平行に配列され 0° となる。この時、曲線の頂点は下の基板 110 に近い位置で現れる。

【0103】

一方、電場の zx 平面成分 (E_{zx}) が x 軸に対してなす角度 θE は、境界線 (A 、 D) 上では 0 に近くて、中央線 ($B-B$) 側に行くほど大きくなる。これは、電圧が印加された液晶分子は、境界線 (A 、 D) 上では、図 8 に示すように電気力線に沿って基板 110、210 にほぼ平行になるように配列され、中央線 ($B-B$) 上では、基板 110、210 にほぼ垂直となるように配列されるからである。また、電場の zx 平面成分 (E_{zx}) の大きさは境界線 (A 、 D) 上で最も大きく、中央線 ($B-B$) 側に行くほど小さくなる。これは、狭い領域 (NR) と広い領域 (WR) の間の境界線 ($A-A$) 上で電気力線の密度が最も大きく、狭い領域 (NR) 及び広い領域 (WR) の中央線 ($C-C$ 、 $B-B$) に行くほど、電気力線の密度が疎となるからである。

【0104】

配向処理による弾性的復元力の大きさは、 x 軸上では位置に関係なく一定である。

【0105】

従って、図 14 に示したように、境界線 (A 、 D) では液晶分子の傾斜角 θLC がほとんど 0 に近いが、中心線 (C 、 B) に行くほど大きくなり、電場の zx 平面成分 (E_{zx}) が x 軸となす角度 (θE) と類似する分布を有する。しかし、 θE よりはやや緩やかに変化する。つまり、境界線 (A 、 D 、 E) では、最も強い電界の力を受けて液晶分子が x 軸方向に沿うように配列され、中央線 (B 、 C) では、電界の力が弱い弾性的復元力が大きくなり、 x 軸とは傾きを有するように配列されている。

【0106】

10

20

30

40

50

このように共通電極及び画素電極 131、191 に電圧が印加されると、液晶分子はねじれ角 ϕ_{LC} 及び傾斜角 θ_{LC} を有して再配列するが、そのねじれ角 ϕ_{LC} 及び傾斜角 θ_{LC} の変化によって光の透過率が変化する。図 14 に示すように境界線 (A、D) 上では z 軸に沿って見ると傾斜角 θ_{LC} の変化はほとんどないが、図 10 に示すようにねじれ角 ϕ_{LC} の変化は大きい。それに対して、中央線 (B、C) 上では z 軸に沿って見るとねじれ角 ϕ_{LC} の変化はほとんどないが、傾斜角 θ_{LC} は少し変化する。従って、境界線 (A、D) と中央線 (B、C) の間の領域ではねじれ角 ϕ_{LC} と傾斜角 θ_{LC} が全て変化する領域となる。結果的には、位置による透過率曲線は電気力線の形態と類似する形態となる。

【0107】

10

また、図 3 に示したように、第 1 及び第 2 副画素電極 191a、191b の上部枝電極 191a2、191b2 に対応する領域に位置する液晶分子 310 は、枝電極 191a2、191b2 に対して初期ねじれ角 (ϕ_s) を有するように配向されて、第 1 及び第 2 副画素電極 191a、191b の下部枝電極 191a1、191b1 に対応する領域に位置する液晶分子 310 は、下部枝電極 191a1、191b1 に対して初期ねじれ角 (ϕ_s) を有して配向されている。

【0108】

初期ねじれ角 (ϕ_s) は、ラビング方向 (P) と画素電極 191 の長さ方向 (S) とがなす角度、またはラビング方向 (P) と画素電極 191 とがなす角度と定義されて、輝度減少を防止するために 0 度より大きく、10 度より小さいまたは同じであるのが好ましい。

20

【0109】

この時、第 1 及び第 2 副画素電極 191a、191b の上部枝電極 191a2、191b2 に対応する領域に位置する液晶分子 310 は、電圧印加時には、初期ねじれ角 (ϕ_s) によって時計反方向に回転する。一方、第 1 及び第 2 副画素電極 191a、191b の副画素枝電極 191a1、191b1 に対応する領域に位置する液晶分子 310 は、電圧印加時には、初期ねじれ角 (ϕ_s) によって時計回りに回転する。従って、二つのドメインが形成され、左右方向での視認性が向上する。

【0110】

本発明の実施例では正の誘電率異方性を有する液晶層 3 について説明したが、液晶層 3 は負の誘電率を有することもありうる。この時、液晶分子は画素電極 191 と共通電極 131 との間で形成される電場に対して垂直に配列される。よって、液晶分子の配向方向は、画素電極 191 の枝電極 191a1、191b1、191a2、191b2 の長さ方向に対してほぼ垂直となる。この場合にも電圧印加時に液晶分子が回転する方向を決定するために、初期ねじれ角 (ϕ_s) を有するのが好ましい。

30

【0111】

次に、本発明の他の参考例による液晶表示装置用薄膜トランジスタ表示板について図 15 乃至図 18 を参照して説明する。

【0112】

図 15 乃至図 18 は、本発明の他の参考例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

40

【0113】

本参考例による薄膜トランジスタ表示板 100 の層状構造は、図 3 乃至図 6 とほとんど同一である。

【0114】

ゲート電極 124 を含む複数のゲート線 121、複数の共通電極 131 及び共通電極 131 を連結する複数の共通電極線 125 が基板 110 上に形成され、その上にゲート絶縁膜 140、複数の島型半導体 154 及び複数の線状抵抗性接触部材 163、165 が順次に形成されている。ソース電極 173 を含む複数のデータ線 171 及び複数のドレーン電極 175 が抵抗性接触部材 163、165 及びゲート絶縁膜 140 上に形成され、保護膜

50

180がさらにその上に形成され、保護膜180及びゲート絶縁膜140には複数の接触孔181、182、185が形成されている。保護膜180上には複数の画素電極190及び複数の接触補助部材81、82が形成されている。

【0115】

しかし、図3乃至図6に示したのとは異なって、図15のように本参考例による薄膜トランジスタ表示板には画素電極191は、図15中の主に横方向に伸びて、互いに分離されている第1及び第2副画素電極191c、191dを含む。

【0116】

互いに分離されている第1及び第2副画素電極191c、191dの大部分は、ゲート線121及びデータ線171で囲まれた領域を上下に二等分する共通電極線125に対して上半部と下半部に各々位置する。

10

【0117】

第1副画素電極191cは、接触孔185cを通して第1ドレーン電極175cに連結されている。第1副画素電極191cは、複数の下部枝電極191c1と連結部192cとを含む。複数の下部枝電極191c1は、ゲート線121または水平方向に対して所定の角度(ϕ_s)だけ傾いている。連結部192cは、複数の下部枝電極191c1の右側端を連結して右側データ線171に隣接するように位置する。

【0118】

第2副画素電極191dは、接触孔185dを通して第2ドレーン電極175dに連結されている。第2副画素電極191dは、複数の上部枝電極191d1と、連結部192dとを含む。複数の上部枝電極191d1は、ゲート線121または水平方向に対して所定の角度(ϕ_s)だけ傾いて、ほとんど共通電極線125に対して下部枝電極191c1と対称に配置されている。連結部192dは、複数の上部枝電極191dの左側端及び右側端を連結して両側のデータ線171に隣接するように各々位置する第1及び第2連結部192d1、192d2を含む。図15中の左側のデータ線171に隣接して配置されている第1連結部192d1は、データ線171とゲート線121とに沿ってそれぞれ延びている縦及び横延長部を含む。横延長部は、第2ドレーン電極175dの下部まで延びて、ゲート線121に隣接して、下部枝電極191c1と平行になるように配置されている。第1及び第2ドレーン電極175a、175bと重なる第1及び第2連結部192d1、192d2の一部は、他の部分より広い幅で拡張されている。

20

30

【0119】

共通電極線125は、枝電極191c、191dと平行な境界線を有する突出部125'を有する。

【0120】

また、図16及び図17のように本参考例による薄膜トランジスタ表示板では、前述の参考例のように画素電極191は、図16中の主に横方向に延びて、互いに分離されている第1及び第2副画素電極191e、191fを含む。

【0121】

互いに分離されている第1及び第2副画素電極191e、191fは、共通電極線125に対して上半部と下半部に各々位置する。共通電極線125は、ゲート線121及びデータ線171で囲まれた領域を上下に二等分する。

40

【0122】

第1副画素電極191eは、接触孔185eを通して第1ドレーン電極175eに連結されている。第1副画素電極191eは、複数の下部枝電極191e1と、連結部192eとを含む。複数の下部枝電極191e1は、ゲート線121または水平方向に対して所定の角度(ϕ_s)だけ傾いている。連結部192eは、複数の下部枝電極191e1の両端を連結して両側データ線171に隣接位置する第1及び第2連結部192e1、192e2を含む。

【0123】

第2副画素電極191fは、接触孔185fを通して第2ドレーン電極175fに連結

50

されている。第2副画素電極191fは、上部枝電極191f1と、連結部192fとを含む。上部枝電極191f1は、ゲート線121または水平方向に対して所定の角度(ϕ_s)だけ傾いていて、ほとんど共通電極線125に対して下部枝電極191e1と対称に配置されている。連結部192fは、複数の上部枝電極191f1の左側端及び右側端を連結して両側のデータ線171に隣接するように各々位置する第1及び第2連結部192f1、192f2を含む。

【0124】

この時、第2ドレーン電極175fは、データ線171とゲート線121に沿って延びている縦延長部175f2及び横延長部175f1を含み、縦延長部175f2の端部が接触孔185fを通して第2連結部192f2と連結されている。

10

【0125】

図16では、第2ドレーン電極175fの縦延長部175f2はデータ線171に隣接配置されて、第1副画素電極191eの第2連結部192e2と重なっている。しかし、図17の参考例では第2ドレーン電極175fの縦延長部175f2は、第2連結部192e2とは重なっておらず、複数の下部枝電極191e1と重畳するように配置されている。

【0126】

また、本発明の他の参考例では図18のように、第1及び第2副画素電極191g、191hはゲート線121を中心に分離されて、ゲート線121は第1及び第2副画素電極191g、191hの中央に配置されており、第1及び第2ドレーン電極175g、175hも、ゲート電極124を中心に上下に配置されている。

20

【0127】

共通電極131は、ゲート線121を中心に下部及び上部に各々位置する複数の下部及び上部共通電極131g、131hを含み、共通電極線125も、複数の下部共通電極131gを共通に連結する下部共通電極線1251と、複数の上部共通電極131hを共通に連結する上部共通電極線1252を含む。

【0128】

第1副画素電極191gは、接触孔185gを通して第1ドレーン電極175gに連結されている。第1副画素電極191gは、複数の下部枝電極191g1と、連結部192gとを含む。複数の下部枝電極191g1は、ゲート線121または水平方向に対して所定の角度(ϕ_s)だけ傾いている。連結部192gは、複数の下部枝電極191g1の両端を連結して両側データ線171に隣接位置する第1及び第2連結部192g1、192g2を含む。

30

【0129】

第2副画素電極191hは、接触孔185hを通して第2ドレーン電極175hに連結されている。第2副画素電極191hは、複数の上部枝電極191h1と、連結部192hとを含む。複数の上部枝電極191h1は、ゲート線121または水平方向に対して所定の角度(ϕ_s)だけ傾いて、ゲート線121に対して下部枝電極191g1と略対称になるように配置されている。連結部192hは、複数の上部枝電極191h1の両端を各々連結して両側のデータ線171に隣接するように各々位置する第1及び第2連結部192h1、192h2を含む。

40

【0130】

図19乃至図22は、本発明の他の実施例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

【0131】

本実施例による薄膜トランジスタ表示板の層状構造は、図3乃至図6及び図15乃至図18とほとんど同一である。

【0132】

ゲート電極124を含む複数のゲート線121、複数の共通電極131及び共通電極131を連結する複数の共通電極線125が基板110上に形成され、その上にゲート絶縁

50

膜 140、複数の島型半導体 154 及び複数の島型抵抗性接触部材 163、165 が順次に形成されている。ソース電極 173 を含む複数のデータ線 171 及び複数のドレーン電極 175 が抵抗性接触部材 163、165 及びゲート絶縁膜 140 上に形成され、保護膜 180 がその上に形成され、保護膜 180 及びゲート絶縁膜 140 には複数の接触孔 181、182、185 が形成されている。保護膜 180 上には複数の画素電極 190 及び複数の接触補助部材 81、82 が形成されている。

【0133】

しかし、図 19 乃至図 22 のように本実施例では互いに分離された対の第 1 及び第 2 副画素電極が交互に配置されている。

【0134】

まず、図 19 のように、本実施例で互いに分離されている第 1 及び第 2 副画素電極 191j、191k は、ゲート線 121 及びデータ線 171 で囲まれた領域を上下に二等分する共通電極線 125 に対して対称構造を有する。

【0135】

第 1 副画素電極 191j は、接触孔 185j を通して第 1 ドレーン電極 175j に連結されている。第 1 副画素電極 191j は、複数の下部及び上部枝電極 191j1、191j2 と、連結部 192j とを含む。複数の下部及び上部枝電極 191j1、191j2 は、ゲート線 121 または水平方向に対して所定の角度 (ϕ_s) だけ傾いて、共通電極線 125 に対して対称構造を有する。連結部 192j は、複数の下部及び上部枝電極 191j1、191j2 の左側端を連結して左側データ線 171 に隣接して位置する。

【0136】

第 2 副画素電極 191k は、接触孔 185k を通して第 2 ドレーン電極 175k に連結されている。第 2 副画素電極 191k は、下部及び上部枝電極 191k1、191k2 と、連結部 192k とを含む。下部及び上部枝電極 191k1、191k2 は、ゲート線 121 または水平方向に対して所定の角度 (ϕ_s) だけ傾いて、共通電極線 125 に対して対称構造を有する。連結部 192k は、複数の下部及び上部枝電極 191k1、191k2 の右側端を連結して右側のデータ線 171 に隣接して位置する。

【0137】

この時、第 1 及び第 2 副画素電極 191j、191k の下部及び上部枝電極 191j1、191j2、191k1、191k2 は、交互に配置されている。

【0138】

次に、図 20 の本実施例による薄膜トランジスタ表示板は、図 19 に示した構造とほとんど同一である。

【0139】

しかし、データ線 171 と同一層に形成されている第 1 及び第 2 補助連結部 172j、172k が形成されている。

【0140】

第 1 補助連結部 172j は、第 2 副画素電極 191k の連結部 192k と重なって、接触孔 186j を通して、第 1 副画素電極 191j の下部及び上部枝電極 191j1、191j2 の端部と各々連結されている。第 1 補助連結部 172j のうち、下部及び上部枝電極 191j1、191j2 の端部と各々連結される部分は、第 1 補助連結部 172j から突出されて突出部を構成する。

【0141】

第 2 補助連結部 172k は、第 1 副画素電極 191j の連結部 192j と重なって、接触孔 186k を通して、第 2 副画素電極 191k の下部及び上部枝電極 191k1、191k2 の端部と各々連結されている。第 2 補助連結部 172k のうち、下部及び上部枝電極 191k1、191k2 の端部と各々連結される部分は第 2 補助連結部 172k から突出されて突出部を構成する。

【0142】

次に、図 21 に示したように、本実施例による薄膜トランジスタ表示板において画素電

10

20

30

40

50

極 1 9 1 は、共通電極線 1 2 5 を横中心に対称をなして図 2 1 中のほぼ縦方向に延びて、互いに分離されている第 1 及び第 2 副画素電極 1 9 1 p、1 9 1 q を含む。

【 0 1 4 3 】

第 1 副画素電極 1 9 1 p は、複数の下部及び上部枝電極 1 9 1 p 1、1 9 1 p 2 と、上端連結部 1 9 2 p とを含む。複数の下部及び上部枝電極 1 9 1 p 1、1 9 1 p 2 は、所定の角度に曲がってゲート線 1 2 1 と平行な共通電極 1 3 1 の中心線に対し対称をなす。上端連結部 1 9 2 p は、複数の下部及び上部枝電極 1 9 1 p 1、1 9 1 p 2 の上端を共通に連結して、隣接する上部ゲート線 1 2 1 に隣接して配置されている。また、第 1 副画素電極 1 9 1 p は、下部及び上部枝電極 1 9 1 p 1、1 9 1 p 2 と、各々平行で右側最外郭の下部及び上部枝電極 1 9 1 p 1、1 9 1 p 2 に連結されている右側枝電極 1 9 1 p 3、1 9 1 p 4 と、上部枝電極 1 9 1 p 2 と各々平行で左側最外郭に位置する左側枝電極 1 9 1 p 5 を含む。

10

【 0 1 4 4 】

第 2 副画素電極 1 9 1 q は、複数の下部及び上部枝電極 1 9 1 q 1、1 9 1 q 2 と、下端連結部 1 9 2 q とを含む。複数の下部及び上部枝電極 1 9 1 q 1、1 9 1 q 2 は、所定の角度に曲がってゲート線 1 2 1 と平行な共通電極 1 3 1 の中心線に対し対称をなす。下端連結部 1 9 2 q は、複数の下部及び上部枝電極 1 9 1 q 1、1 9 1 q 2 の下端を共通で連結して、隣接する下部ゲート線 1 2 1 に隣接して配置されている。また、第 2 副画素電極 1 9 1 q は、下部枝電極 1 9 1 q 2 と各々平行で左側最外郭に位置する左側枝電極 1 9 1 p 3 を含む。

20

【 0 1 4 5 】

この時、第 1 及び第 2 副画素電極 1 9 1 p、1 9 1 q の枝電極のほとんどは交互に配置されている。

【 0 1 4 6 】

次に、図 2 2 のように本実施例による薄膜トランジスタ表示板の構造は図 2 1 と同一である。

【 0 1 4 7 】

しかし、図 2 0 のようにデータ線 1 7 1 と同一層に形成されている第 1 及び第 2 補助連結部 1 7 2 p、1 7 2 q が形成されている。

【 0 1 4 8 】

30

第 1 補助連結部 1 7 2 p は、第 2 副画素電極 1 9 1 q の連結部 1 9 2 q に隣接して配置され、接触孔 1 8 5 p を通して、第 1 副画素電極 1 9 1 p の下部枝電極 1 9 1 p 1 の端部と各々連結され、第 1 ドレイン電極 1 7 5 p と連結されている。下部枝電極 1 9 1 p 2 の端部と各々連結されるところ一部は、第 1 補助連結部 1 7 2 p から突出されて突出部を構成する。

【 0 1 4 9 】

第 2 補助連結部 1 7 2 q は、第 1 副画素電極 1 9 1 p の連結部 1 9 2 p と重なって、接触孔 1 8 6 q を通して第 2 副画素電極 1 9 1 q の上部枝電極 1 9 1 p 2 の端部と各々連結されている。上部枝電極 1 9 1 p 2 の端部と各々連結される部分は、第 2 補助連結部 1 7 2 q から突出されて突出部を構成する。

40

【 0 1 5 0 】

図 1 9 乃至図 2 2 で示したような薄膜トランジスタ表示板の構造でも、第 1 及び第 2 副画素電極 1 9 1 j、1 9 1 k、1 9 1 p、1 9 1 q のうち、いずれか一つが共通電極 1 3 1 と短絡されても、他の一つの副画素電極は正常に駆動される。この時、共通電極 1 3 1 と短絡された副画素電極には共通電圧が伝えられて共通電極 1 3 1 と同様の役割を果たす。従って、保護膜 1 8 0 の上部に共通電極と画素電極が平行しながら交互に配置されている平面駆動方式の電極構造が完成される。このような構造では共通電極と短絡された副画素電極を修理しなくても正常な構造の透過率と比較して 8 0 % 以上の透過率を得ることができて、これによって短絡による不良を根本から避けることができる。また、互いに電氣的に分離された画素電極を、交互になるように配置することで、共通電極と短絡された場

50

合でも 1 つの画素領域全体に画素電圧を印加することができ好ましい。つまり、液晶分子を 1 画素領域全体に亘って作用させることができ好ましい。例えば、図 3 等に応示するように 1 の画素領域の中で右側部分が第 1 画素電極で、左側部分が第 2 画素電極となっている場合よりも、図 2 2 等に応示するように交互に第 1 及び第 2 画素電極が配置されている方が好ましい。

【0151】

なお、画素電極は 2 つに分離するだけでなく、さらに複数に分離するようにしても良い。

【0152】

以上、本発明の好ましい実施例について詳細に説明したが、当該技術分野の当業者ならば、この記述から多様な変形及び均等な実施例に想到可能であることを理解できる。従って、本発明の権利範囲はこれら上述の事項に限定されるものではなく、特許請求範囲で定義している本発明の基本概念を利用した当業者の多様な変形及び改良形態も、本発明の権利範囲に属するものである。

【図面の簡単な説明】

【0153】

【図 1】本発明の一実施例による液晶表示装置のブロック図である。

【図 2】本発明の一実施例による液晶表示装置の一つの画素に対する等価回路図である。

【図 3】本発明の一参考例による液晶表示装置用薄膜トランジスタ表示板の構造を示した平面配置図である。

【図 4】図 3 の薄膜トランジスタ表示板を I V - I V 線に沿って切断した各垂直断面図である。

【図 5】図 3 の薄膜トランジスタ表示板を V - V 線に沿って切断した各垂直断面図である。

【図 6】図 3 の薄膜トランジスタ表示板を V I - V I 線に沿って切断した各垂直断面図である。

【図 7】本発明の実施例による薄膜トランジスタ表示板で画素電極と共通電極の構造を上方から眺めた配置図である。

【図 8】図 7 の V I I - V I I 線に沿って切断して示した液晶表示装置の断面図であって、上部表示板及び下部表示板で形成される電気力線を一緒に示した図である。

【図 9】本発明の実施例による液晶表示装置における液晶分子のねじれ角の変化を説明するための配置図である。

【図 10】本発明の実施例による液晶表示装置において、基板に水平であり画素電極に垂直である線に対する液晶分子のねじれ角の関係を示すグラフである。

【図 11】本発明の実施例による液晶表示装置において、基板に垂直である線に対する液晶分子のねじれ角変化を示すグラフである。

【図 12】本発明の実施例による液晶表示装置で液晶分子の傾斜角変化を示すグラフである。

【図 13】本発明の実施例による液晶表示装置で基板に垂直である線に対する液晶分子の傾斜角の変化を示したグラフである。

【図 14】本発明の実施例で基板に水平であり画素電極に垂直である線に対する液晶分子の傾斜角の変化を示したグラフである。

【図 15】本発明の他の参考例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

【図 16】本発明の他の参考例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

【図 17】本発明の他の参考例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

【図 18】本発明の他の参考例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

10

20

30

40

50

【図 1 9】本発明の一実施例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

【図 2 0】本発明の他の実施例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

【図 2 1】本発明の他の実施例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

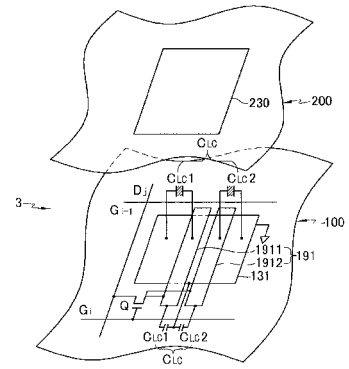
【図 2 2】本発明の他の実施例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

【符号の説明】

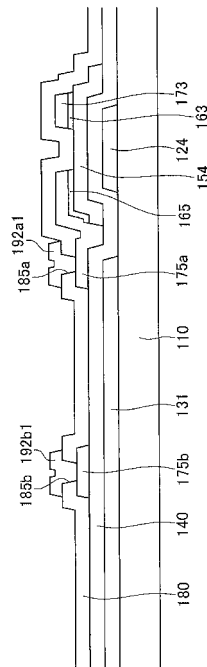
【 0 1 5 4 】

3	液晶層	10
8 1、8 2	接触補助部材	
1 0 0、2 0 0	表示板	
1 1 0	基板	
1 2 1、1 2 9	ゲート線	
1 2 4	ゲート電極	
1 3 1	共通電極	
1 4 0	ゲート絶縁膜	
1 5 1、1 5 4	半導体	
1 6 1、1 6 5	抵抗性接触部材	20
1 7 1、1 7 9	データ線	
1 7 3	ソース電極	
1 7 5	ドレイン電極	
1 8 0	保護膜	
1 8 1、1 8 2、1 8 5	接触孔	
1 9 1	画素電極	
2 3 0	色フィルター	
3 0 0	液晶表示板組立体	
4 0 0	ゲート駆動部	
5 0 0	データ駆動部	30
8 0 0	階調電圧生成部	
6 0 0	信号制御部	

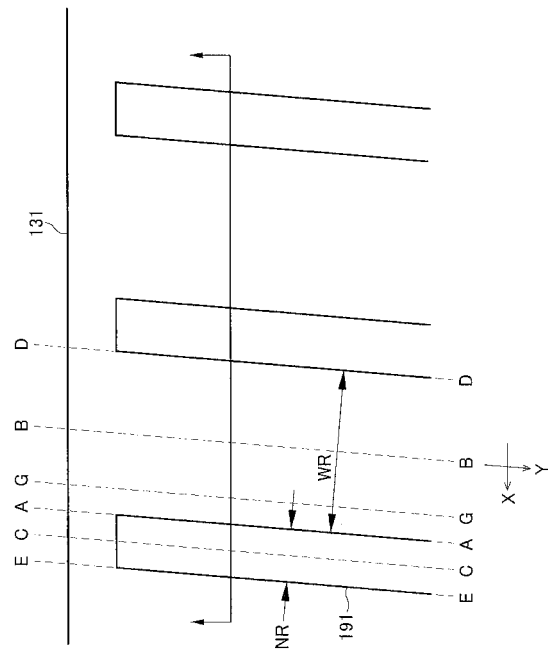
【 図 2 】



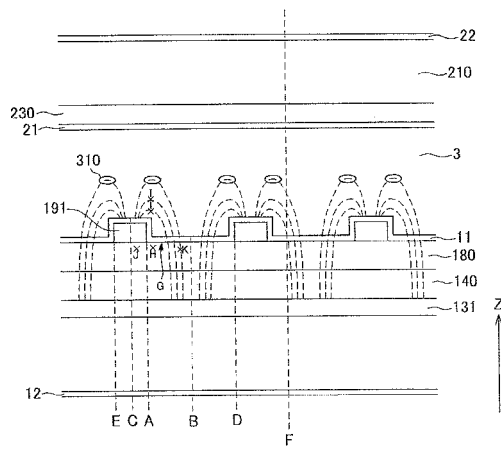
【 図 4 】



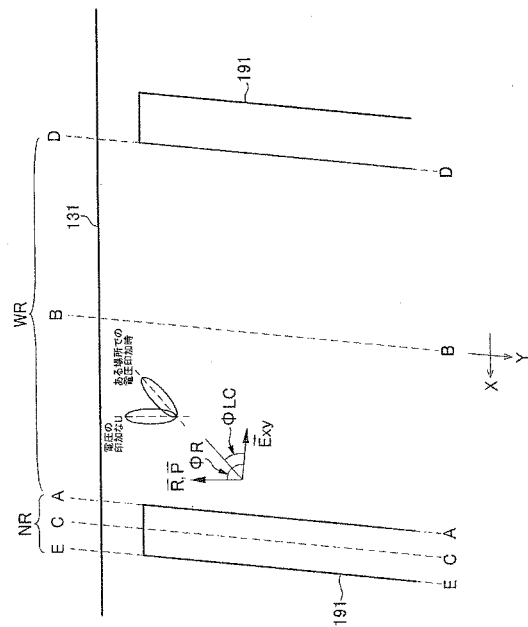
【 図 7 】



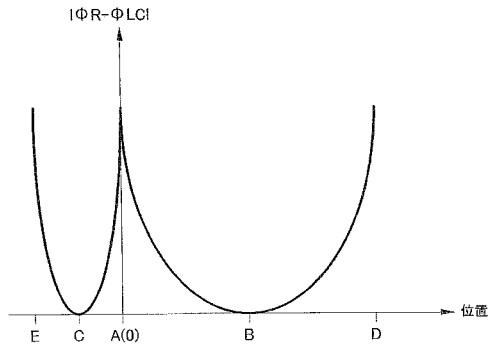
【 图 9 】



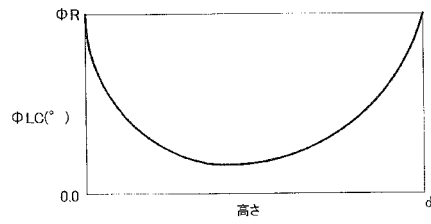
【圖 8】



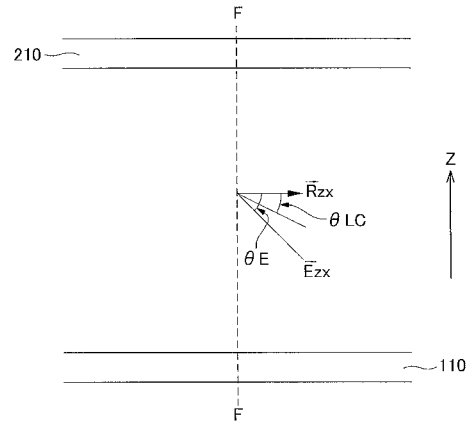
【図 10】



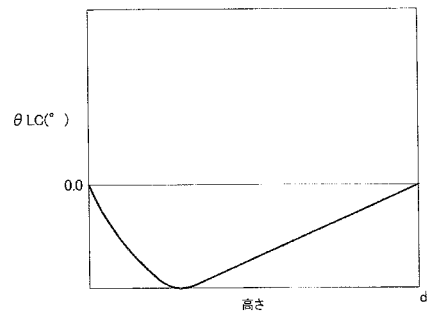
【図 11】



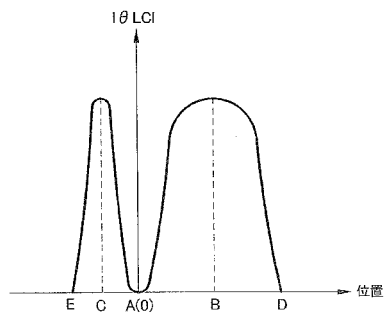
【図 12】



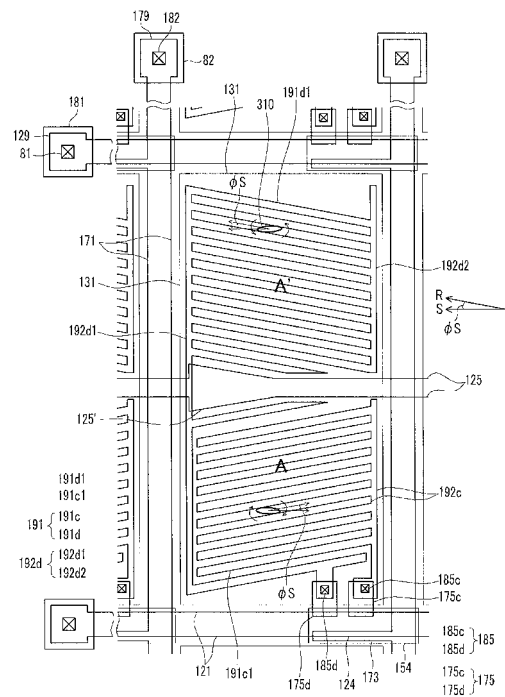
【図 13】



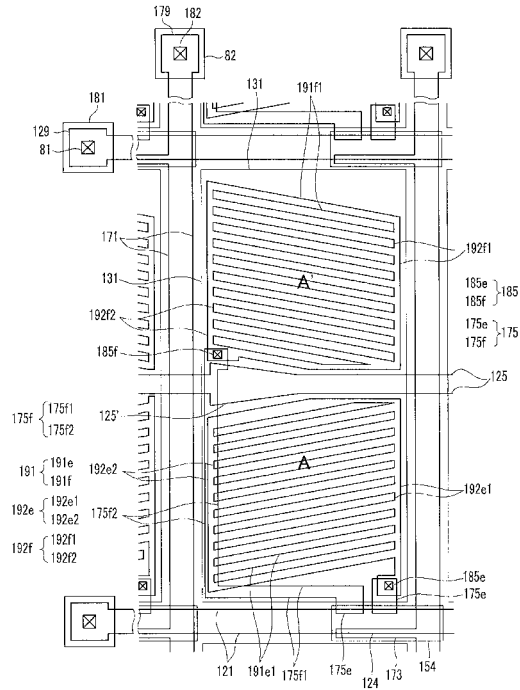
【図 14】



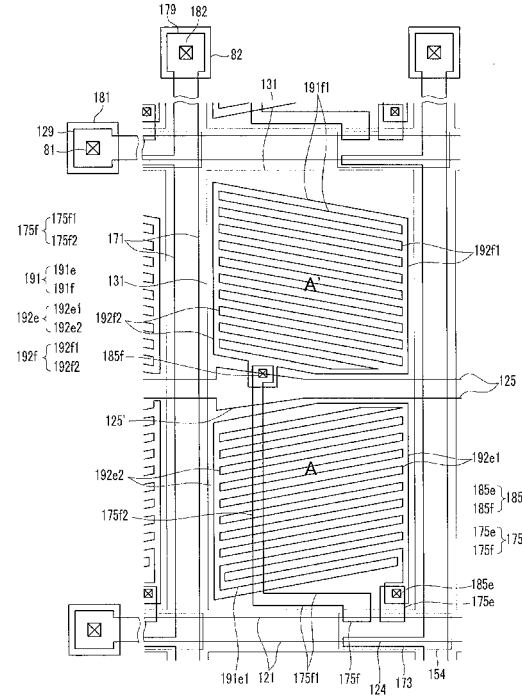
【図 15】



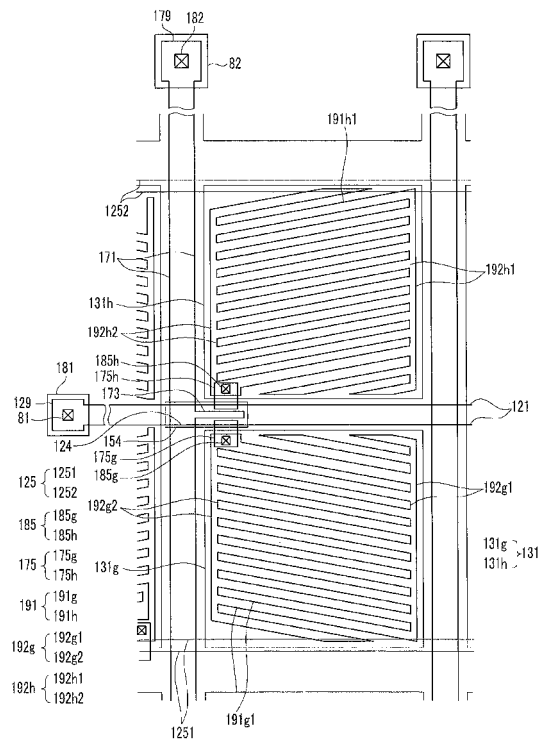
【図 16】



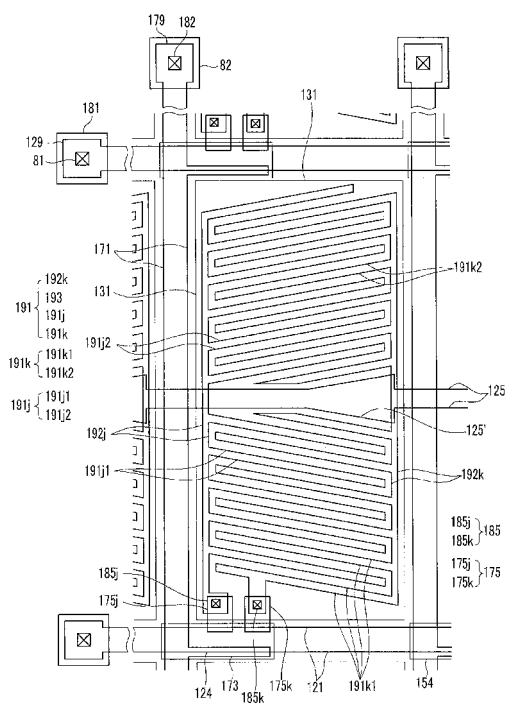
【図 17】



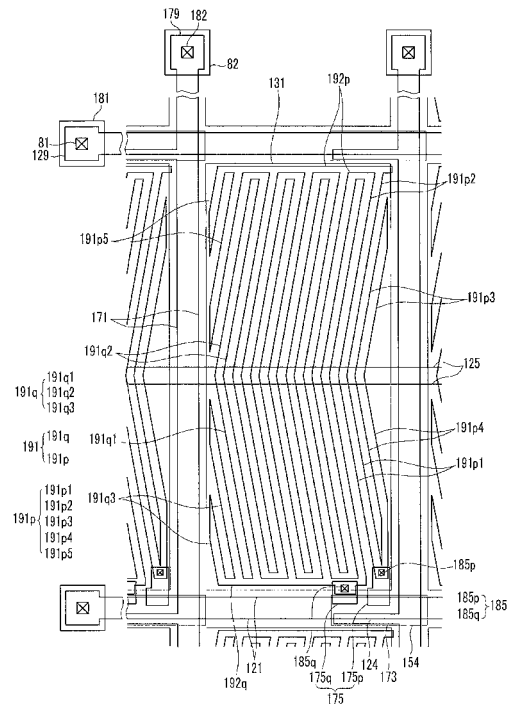
【図 18】



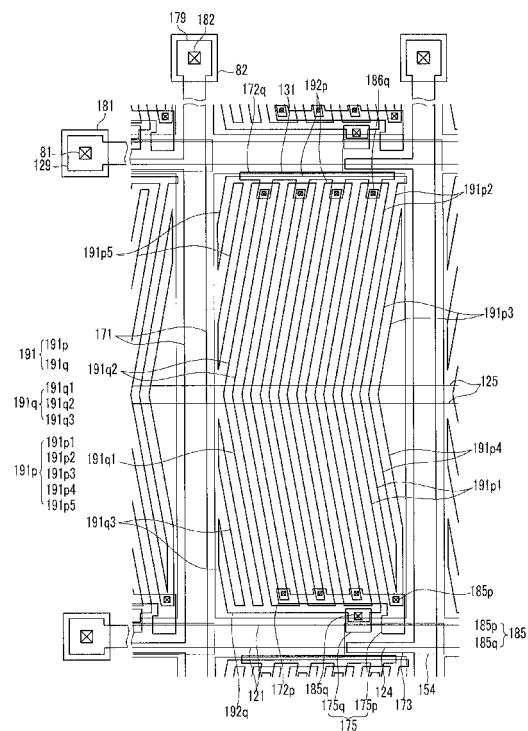
【図 19】



【 図 2 1 】



【 圖 2 2 】



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 23/522 (2006.01)

G 0 2 F 1/1343 (2006.01)

(72)発明者 柳 在 鎮

大韓民国京畿道廣州市五浦邑陽筏1里692番地

(72)発明者 倉 學 ▲スン▼

大韓民国京畿道龍仁市豊徳川洞東部アパート103棟203号

(72)発明者 柳 承 厚

大韓民国京畿道城南市盆唐区藪内洞ロイヤルパレスハウスビルビー棟1202号

(72)発明者 金 賢 ▲ウック▼

大韓民国京畿道龍仁市器興邑農書里山24番地

(72)発明者 都 熙 旭

大韓民国京畿道水原市八達区仁溪洞1007-5番地1階

(72)発明者 金 ▲ヨン▼ 周

大韓民国京畿道水原市靈通区煤炭洞111-74番地202号

審査官 山口 裕之

(56)参考文献 特開2005-148534(JP,A)

特開平09-236820(JP,A)

特開平11-352512(JP,A)

特開2006-018287(JP,A)

特開2006-091274(JP,A)

特開2001-109018(JP,A)

特開2002-202736(JP,A)

特開2003-021845(JP,A)

特開2006-350288(JP,A)

特開2007-041572(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F 1 / 1 3 6 8

G 0 2 F 1 / 1 3 4 3

专利名称(译)	薄膜晶体管阵列面板		
公开(公告)号	JP5111808B2	公开(公告)日	2013-01-09
申请号	JP2006217135	申请日	2006-08-09
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	嚴允成 柳在鎭 倉學スン 柳承厚 金賢ウック 都熙旭 金ヨン周		
发明人	嚴允成 柳在鎭 倉學▲スン▼ 柳承厚 金賢▲ウック▼ 都熙旭 金▲ヨン▼周		
IPC分类号	G02F1/1368 H01L29/786 H01L21/336 H01L21/3205 H01L21/768 H01L23/522 G02F1/1343		
CPC分类号	G02F1/134363 G02F2001/134372 G09G3/3648 G09G2300/0443 G09G2300/0809 G09G2320/028 G09G2330/10		
FI分类号	G02F1/1368 H01L29/78.616.S H01L29/78.612.D H01L21/88.Z G02F1/1343		
F-TERM分类号	2H092/GA14 2H092/HA04 2H092/JA24 2H092/JB45 2H092/JB67 2H092/KA18 2H092/KB04 2H092/KB13 2H092/QA06 2H192/AA24 2H192/BB13 2H192/BB42 2H192/BB53 2H192/BB73 2H192/BC14 2H192/BC24 2H192/BC31 2H192/CB05 2H192/CB42 2H192/CB61 2H192/CC04 2H192/CC12 2H192/CC32 2H192/CC72 2H192/EA04 2H192/EA43 2H192/FA65 2H192/GA41 2H192/JA33 2H192/JA34 5F033/GG03 5F033/GG04 5F033/HH08 5F033/HH09 5F033/HH11 5F033/HH14 5F033/HH17 5F033/HH18 5F033/HH20 5F033/HH21 5F033/HH35 5F033/HH38 5F033/JJ20 5F033/JJ35 5F033/JJ38 5F033/KK08 5F033/KK09 5F033/KK17 5F033/KK18 5F033/KK20 5F033/KK21 5F033/MM05 5F033/MM08 5F033/RR04 5F033/RR06 5F033/UU04 5F033/VV06 5F033/VV15 5F110/AA30 5F110/BB02 5F110/CC07 5F110/DD01 5F110/DD02 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE14 5F110/EE23 5F110/FF02 5F110/FF03 5F110/GG02 5F110/GG13 5F110/GG15 5F110/HK02 5F110/HK04 5F110/HK05 5F110/HK06 5F110/HK08 5F110/HK09 5F110/HK16 5F110/HK21 5F110/HK22 5F110/HK25 5F110/HL07 5F110/HM03 5F110/HM04 5F110/HM12 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN72 5F110/NN73		
代理人(译)	山下大沽嗣		
审查员(译)	山口博之		
优先权	1020050072749 2005-08-09 KR		
其他公开文献	JP2007047797A		

摘要(译)

要解决的问题：提供一种薄膜晶体管显示面板，其可以减少在液晶显示装置的PLS（平面到线路切换）模式中容易发生的像素外缺陷。

ŽSOLUTION：薄膜晶体管显示面板包括：形成在基板上的多条栅极线；多个公共电极形成在基板上并由透明导体制成；数据线与栅极线相交；薄膜晶体管连接到栅极线和数据线；多个像素电极连接到薄膜晶体管并与公共电极重叠。像素电极包括彼此分开的第一和第二子像素电极。因此，即使当公共电极的一部分和像素电极短路时，也可以减少导致像素中的黑色显示的像素外缺陷。 Ž

【 图 3 】

