

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4571727号
(P4571727)

(45) 発行日 平成22年10月27日 (2010.10.27)

(24) 登録日 平成22年8月20日 (2010.8.20)

(51) Int.Cl.	F 1
GO 2 F 1/1368 (2006.01)	GO 2 F 1/1368
GO 2 F 1/1337 (2006.01)	GO 2 F 1/1337
GO 2 F 1/1343 (2006.01)	GO 2 F 1/1343

請求項の数 4 (全 14 頁)

(21) 出願番号	特願2000-75970 (P2000-75970)	(73) 特許権者	000005049
(22) 出願日	平成12年3月17日 (2000.3.17)		シャープ株式会社
(65) 公開番号	特開2001-264808 (P2001-264808A)		大阪府大阪市阿倍野区長池町2番2号
(43) 公開日	平成13年9月26日 (2001.9.26)	(74) 代理人	100101214
審査請求日	平成18年8月10日 (2006.8.10)		弁理士 森岡 正樹
前置審査		(72) 発明者	宮田 知幸
			神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(72) 発明者	松原 邦夫
			鳥取県米子市石州府字大塚ノ式650番地 株式会社米子富士通内
		審査官	奥田 雄介

最終頁に続く

(54) 【発明の名称】 液晶表示パネル

(57) 【特許請求の範囲】

【請求項 1】

画素領域毎に形成されて所定のバスラインに接続される薄膜トランジスタと、前記画素領域に設けられ、スリット状の電極抜き領域により少なくとも3つ以上の分割電極領域に分割された画素電極と、隣り合う前記分割電極領域間を電氣的に接続する接続電極と、前記薄膜トランジスタと前記画素電極とを電氣的に接続する接続部とを有する薄膜トランジスタ基板を備え、前記薄膜トランジスタ基板に対向配置された対向基板との間に液晶を封止した液晶表示パネルにおいて、

前記接続部は、少なくとも両側に配置されて互いに隣り合わない2つ以上の前記分割電極領域と前記接続電極を介して接続可能な分割電極領域に設けられていることを特徴とする液晶表示パネル。

【請求項 2】

請求項 1 記載の液晶パネルにおいて、

前記接続部は、前記バスライン又は前記薄膜トランジスタに直近の前記分割電極領域に設けられること

を特徴とする液晶表示パネル。

【請求項 3】

請求項 1 又は 2 に記載の液晶表示パネルにおいて、

前記接続電極は、前記分割電極領域と同一の電極材料で形成されていること

を特徴とする液晶表示パネル。

【請求項 4】

請求項 1 乃至 3 のいずれか 1 項に記載の液晶表示パネルにおいて、

前記電極抜き領域は、前記液晶に印加される電界に歪みを生じさせて前記液晶の配向を制御する配向規制部材であること

を特徴とする液晶表示パネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、垂直配向させた液晶（以下、垂直配向液晶という）の配向分割制御を MVA (Multi-domain Vertical Alignment) 方式により行う液晶表示パネルに関する。

10

【0002】

【従来の技術】

MVA 方式を用いた液晶表示パネルについて簡単に説明する。MVA 方式の液晶表示パネルは、液晶に印加する電界を局所的に歪ませて液晶を配向規制する部材として、電極上に設けた突起、あるいは電極内で電極材が形成されていないスリット状の電極抜き領域のいずれかを有している。ここでは、配向規制部材として画素電極にスリット状の電極抜き領域が設けられている液晶表示パネルについて図 7 を参照して説明する。

【0003】

図 7 は、パネル表面に向かって見た従来の液晶表示パネルの薄膜トランジスタ基板の概略構成を示している。液晶表示パネルは、薄膜トランジスタ基板と対向基板及びこれらの基板間に挟持される垂直配向液晶とで構成される。

20

【0004】

図 7 において、薄膜トランジスタ基板には、図中横方向に延びるゲートバスライン 1 と縦方向に延びるデータバスライン 2 とで画定される画素領域毎に、薄膜トランジスタ 3 と透明電極材料（例えば、ITO；インジウム・ティン・オキサイド）からなる画素電極 4 が形成されている。

【0005】

画素電極 4 は、画素領域内に広く分布して形成されるが、スリット状の電極抜き領域（以下、スリットと略称する）5 をゲートバスライン 1 及びデータバスライン 2 に対して斜め方向に並べて配置することにより、複数の分割電極領域 a、b、c、d、e に分割されている。これら複数の分割電極領域 a、b、c、d、e は、スリット 5 間に形成された細い接続電極 6 により相互間の導通状態が維持されるようになっている。コンタクトホール 7 は、薄膜トランジスタ 3 に直近の分割電極領域 a に設けられている。

30

【0006】

薄膜トランジスタ 3 は、ゲートバスライン 1 とデータバスライン 2 との交差位置近傍に形成されている。薄膜トランジスタ 3 のゲート電極はゲートバスライン 1 に接続され、ドレイン電極はデータバスライン 2 に接続され、ソース電極はコンタクトホール 7 を介して分割電極領域 a に接続されている。

【0007】

図示は省略したが、薄膜トランジスタ基板と所定の間隙で対向する対向基板には対向電極が形成されている。画素電極 4 及び対向電極上には不図示の垂直配向膜が形成され、2 つの垂直配向膜間には負の誘電異方性を有する液晶が封止されている。対向基板上の対向電極と垂直配向膜との間には誘電体からなる複数の線状の突起が形成されている。線状突起は、画素電極 4 上のスリットパターンに合わせて周期的に形成されている。2 枚の基板間で対向するスリット 5 と線状突起は基板面から見て半ピッチずつずれて配置されている。スリット 5 と線状突起は画素領域内の液晶を複数の配向方位に分割する配向制御に用いられる。

40

【0008】

2 枚の基板の外面には偏光軸が直交する 2 枚の偏光板が設けられている。電圧印加時に基

50

板表示面で傾斜する液晶分子の長軸の方位が、基板面から見て偏光板の偏光軸に対して概ね45°の角度になるように偏光板の取り付け方向が調整されている。

【0009】

負の誘電異方性を有するネマチック液晶をこの基板間に封止すると、液晶分子の長軸は垂直配向膜の膜面に対して垂直方向に配向する。このため、基板面上の液晶分子は基板面に垂直に配向し、線状突起の斜面上の液晶分子は基板面に対して傾斜して配向する。

【0010】

上記構造のMVA-LCDの両電極間に電圧を印加しない状態で、一方の基板面から光を入射させると、一方の偏光板を通過して液晶層に入射した直線偏光の光は、垂直配向している液晶分子の長軸の方向に沿って進む。液晶分子の長軸方向には複屈折が生じないため入射光は偏光方位を変えずに進み、一方の偏光板と直交する偏光軸を有する他方の偏光板で吸収されてしまう。これにより電圧無印加時において暗状態の表示が得られる。

【0011】

対向電極間に電圧が印加されると、線状突起で予め傾斜している液晶分子の配向方位と、スリット5近傍に生じる斜め電界により傾斜する液晶分子の配向方位に倣って基板面上の液晶分子の配向方位が規制されつつ液晶分子の長軸が基板面に平行に配向する。

【0012】

この状態の液晶層に入射した直線偏光の光に対して液晶分子は複屈折性を示し、入射光の偏光状態は液晶分子の傾きに依りて変化する。所定の最大電圧印加時において液晶層を通過する光は、その偏光方位が90°回転させられた直線偏光となるので、他方の偏光板を透過して明状態の表示が得られる。再び電圧無印加状態に戻すと配向規制力により暗状態の表示に戻すことができる。また、印加電圧を変化させて液晶分子の傾きを制御して他の偏光板からの透過光強度を変化させることにより階調表示が可能となる。

【0013】

各画素にTFIが形成されたアクティブマトリクス型のMVA方式TFI-LCDによれば画素内の液晶の配向方位を複数に分割できるので、TN型TFI-LCDと比較して極めて広い視野角と高いコントラストを実現することができる。また、ラビング処理が不要であるので、製造工程が容易になると共に製造歩留まりを向上させることができるようになる。

【0014】

【発明が解決しようとする課題】

ところで、近年、液晶表示パネルの需要は増加し、パソコンや携帯端末の表示デバイスとして広く用いられてきている。そのような中で市場からは、低価格で、かつ高精細、大画面化の要請が強まってきている。したがって高精細、大画面化の要請に応えるために、微細パターンが増加することになる。

【0015】

その結果、画素電極4のパターニング工程では、例えば図8に示すように、画素電極パターンの形成中にごみ混入などによるパターン不良が発生することがあり、歩留まり低下によるコスト高の原因となっている。

【0016】

図8は、図7と同様にパネル正面方向から見た薄膜トランジスタ基板の概略構成であって、横方向に並ぶ2つの画素領域を示している。各画素領域にはそれぞれ薄膜トランジスタ3a、3bと、スリット5が形成された画素電極4a、4bが形成されている。

【0017】

さて、図8において、薄膜トランジスタ3b上層の斜線領域Gは、画素電極4のパターニングの際、薄膜トランジスタ3b上層において画素電極4aの分割電極領域bと画素電極4bの分割電極領域aとがITOで接続されてしまっている領域を示している。

【0018】

この場合、2つの画素電極4a、4bは導通している所以に異なるデータが書き込まれると表示不良になる。このような隣接画素電極同士が短絡してしまう欠陥は連結不良と

10

20

30

40

50

呼ぶが、従来はこの連結不良を修復して画素を救済することができず製造歩留まりの低下を引き起こしている。

【 0 0 1 9 】

本発明の目的は、連結不良を生じている画素を救済して、製造歩留まりを向上させることができる液晶表示パネルを提供することにある。

【 0 0 2 0 】

【課題を解決するための手段】

上記目的は、画素領域毎に形成されて所定のバスラインに接続される薄膜トランジスタと、前記画素領域に設けられ、スリット状の電極抜き領域により少なくとも3つ以上の分割電極領域に分割された画素電極と、隣り合う前記分割電極領域間を電氣的に接続する接続電極と、前記薄膜トランジスタと前記画素電極とを電氣的に接続する接続部とを有する薄膜トランジスタ基板を備え、前記薄膜トランジスタ基板に対向配置された対向基板との間に液晶を封止した液晶表示パネルにおいて、前記接続部は、少なくとも2つ以上の前記分割電極領域と前記接続電極を介して接続可能な分割電極領域に設けられていることを特徴とする液晶表示パネルによって達成される。

【 0 0 2 1 】

本発明によれば、隣接画素との連結不良が生じて、複数の分割電極領域のうち、連結不良に関連する分割電極領域周囲の接続電極をレーザ光の照射等により非導通として、残りの大部分の分割電極領域を救済することができるようになる。

【 0 0 2 2 】

また、上記本発明の液晶表示パネルにおいて、前記接続部は、前記バスライン又は前記薄膜トランジスタに直近の前記分割電極領域に設けられることを特徴とする。少なくとも2つ以上の前記分割電極領域と前記接続電極を介して接続可能な分割電極領域が複数ある場合には、バスライン又は薄膜トランジスタに最も近い位置にある当該分割電極領域に接続部を設けるようにすれば、配線パターンを短くでき、開口率を低下させずに済むようになる。

【 0 0 2 3 】

また、上記本発明の液晶表示パネルにおいて、前記接続電極は、前記分割電極領域と同一の電極材料で形成されていることを特徴とする。本発明によれば、接続電極を分割電極領域のパターニング時に同時に形成することができ、製造工程を増加させないようにすることができる。

【 0 0 2 4 】

さらに、上記本発明の液晶表示パネルにおいて、前記電極抜き領域は、前記液晶に印加される電界に歪みを生じさせて前記液晶の配向を制御する配向規制部材であることを特徴とする。本発明によれば、不良となった分割電極領域を切り離れた残りの分割電極領域で垂直配向液晶の配向分割が行えるので、他の正常な画素電極と同様に広視野の表示動作が行えるようになる。

【 0 0 2 5 】

さらに上記本発明の液晶表示パネルにおいて、前記電極抜き領域は、バスラインに対して斜め形成されている、あるいはバスラインに並列に形成されていることを特徴とする。本発明によれば、両基板外面に貼り付ける偏光板の偏光軸の調整や視野角特性の調整などにおける設計の自由度を高めることができるようになる。

【 0 0 2 6 】

【発明の実施の形態】

本発明の第1の実施の形態による液晶表示パネルを図1を用いて説明する。なお、以下の説明において、図7及び図8を用いて説明した構成要素と同一の作用機能を有する構成要素には同一の符号を付してその説明は省略する。図1は、パネル面に向かって見た液晶表示パネルの概略構成を示しており、横方向に並ぶ2つの画素領域を示している。各画素領域にはそれぞれ薄膜トランジスタ3a、3bと、スリット5が形成された画素電極4a、4bが形成されている。

【0027】

本実施の形態における2つの画素電極4a、4bに形成されるスリット5a、5b、5cの形成方向は、ゲートバスライン1及びデータバスライン2に対して斜めになっている。この形成方向は、図7及び図8を用いて説明した従来の薄膜トランジスタ基板に形成されたスリット5の形成方向とはデータバスラインの延びる方向に関して逆向きになっている。図1では、4つの分割電極領域a、b、c、dを示している。

【0028】

薄膜トランジスタ3a、3bのソース電極と画素電極4a、4bとを電氣的に接続する接続部を構成するコンタクトホール7a、7bは、各画素電極4a、4bの分割電極領域bに設けられている。なお、斜線領域A内にある画素電極4bの分割電極領域bに設けられているコンタクトホール7bは表示を省略している。このように本実施の形態での接続部は、2つの分割電極領域a、cと接続電極6a、6bを介して接続する分割電極領域bに設けられている。

10

【0029】

接続部を構成するコンタクトホール7a、7bが設けられる領域として分割電極領域bを選択するのは、第1に、分割電極領域bが薄膜トランジスタ3a、3b及びデータバスライン2に直近に配置されているからである。分割電極領域bを選択することにより、データバスライン近傍に薄膜トランジスタ3を形成でき、さらに、薄膜トランジスタ3のソース電極からコンタクトホール7までの距離を短くすることができる。第2に、隣接画素との連結不良が生じて、複数の分割電極領域a、b、c、dのうち、例えば図1に示すように、連結不良に関与する画素領域4aの分割電極領域aの周囲の接続電極6aをレーザー光の照射等により非導通にすれば、画素領域4aの残りの大部分の分割電極領域b、c、dを救済することができるからである。

20

【0030】

さて、図1において、薄膜トランジスタ3b上層の斜線領域Aは、薄膜トランジスタ3bの近傍において画素電極4aの分割電極領域aと画素電極4bの分割電極領域bとが電氣的に接続された画素電極パターン不良による連結不良の生じた領域を示している。

【0031】

この場合、本実施の形態では、画素電極4a側の分割電極領域aを画定するスリット5a上の接続電極6aにレーザー光等を照射して切断し、分割電極領域a、b間を非導通とし、分割電極領域aを薄膜トランジスタ3aから電氣的に分離することにより、画素電極4a、4b間の電氣的接続を遮断することができる。薄膜トランジスタ3a、3bは、相互に影響されることなく独立に動作できるようになる。

30

【0032】

このとき、画素電極4aでは、分割電極領域b、c、dが薄膜トランジスタ3aに接続される状態となる。また、画素電極4bでは、画素電極4a側の分割電極領域aが新たに画素トランジスタ3bに接続される状態となる。

【0033】

画素電極4aにおいては、相互に導通状態にある分割電極領域b、c間のスリット5bと図示しない対向電極との間に生じる斜め電界により、垂直配向液晶を所定方向に配向規制して配向分割が行われる。同様に、分割電極領域c、d間のスリット5cと図示しない対向電極との間に生じる斜め電界により、垂直配向液晶を所定方向に配向規制して配向分割が行われる。つまり、画素電極4aでは、相互に導通状態にある分割電極領域b、c、dにより、他の正常な画素の画素電極とほぼ同様の広視野角の表示動作を行うことができるようになる。

40

【0034】

また、画素電極4bでは、新たに加わった画素電極4a側の分割電極領域aを除いたそれぞれの分割電極領域a、b、c、d間のスリット5において同様の配向分割が行われる。

【0035】

このように、図1の斜線領域Aで示す画素電極パターン不良に対し画素電極4a側の分割

50

電極領域 a を切り離して連結不良を修復し、残りの分割電極領域 b、c、d を救済して画素電極 4 a、4 b を同時に救済できるようになるので、歩留まりを向上させることが可能となる。

【0036】

次に、本発明の第 2 の実施の形態による液晶表示パネルを図 2 を用いて説明する。図 2 は、パネル面に向かって見た液晶表示パネルの概略構成を示しており、横方向に並ぶ 2 つの画素領域を示している。各画素領域にはそれぞれ薄膜トランジスタ 3 a、3 b と、スリット 5 が形成された画素電極 4 a、4 b が形成されている。

【0037】

本実施の形態における 2 つの画素電極 4 a、4 b に形成されるスリット 5 a、5 b は、データバスライン 2 に並列に形成されている。図 2 では、図中横方向に並ぶ 3 つの分割電極領域 a、b、c を示している。

【0038】

薄膜トランジスタ 3 a、3 b のソース電極と画素電極 4 a、4 b とを電氣的に接続する接続部を構成するコンタクトホール 7 a、7 b は、各画素電極 4 a、4 b の分割電極領域 b に設けられている。このように本実施の形態での接続部は、2 つの分割電極領域 a、c と接続電極 6 a、6 b を介して接続する分割電極領域 b に設けられている。

【0039】

接続部を構成するコンタクトホール 7 a、7 b が設けられる領域として分割電極領域 b を選択するのは、隣接画素との連結不良が生じて、複数の分割電極領域 a、b、c のうち、例えば図 2 に示すように、連結不良に関与する画素領域 4 a の分割電極領域 c 周囲の接続電極 6 b をレーザー光の照射等により非導通にすれば、画素領域 4 a の残りの分割電極領域 a、b を救済することができるからである。同様に、連結不良に関与する画素領域 4 b の分割電極領域 a 周囲の接続電極 6 a をレーザー光の照射等により非導通にすれば、画素領域 4 a の残りの分割電極領域 b、c を救済することができるからである。

【0040】

さて、図 2 において、斜線領域 B は、画素電極 4 a の分割電極領域 c と画素電極 4 b の分割電極領域 a とが電氣的に接続されて画素電極パターン不良の生じた領域を示している。この例において本実施の形態では 2 つの修復方法を採用することができる。

【0041】

第 1 の修復方法は、画素電極 4 a において、分割電極領域 c を画定するスリット 5 b 上の接続電極 6 b にレーザー光を照射して切断し、分割電極領域 b、c 間を非導通とし、分割電極領域 c を薄膜トランジスタ 3 a から電氣的に分離する。こうすることにより、画素電極 4 a、4 b 間の電氣的接続を遮断することができる。

【0042】

第 2 の修復方法は、画素電極 4 b において、分割電極領域 a を画定するスリット 5 a 上の接続電極 6 a にレーザー光を照射して切断し、分割電極領域 a、b 間を非導通とし、分割電極領域 a を薄膜トランジスタ 3 b から電氣的に分離する。こうすることにより、画素電極 4 a、4 b 間の電氣的接続を遮断することができる。

【0043】

以上の何れの方法によっても画素電極 4 a、4 b 間の電氣的接続を遮断できるので、薄膜トランジスタ 3 a、3 b は、相互に影響されることなく独立に動作でき、両画素電極を共に救済できるようになる。

【0044】

第 1 の修復方法による場合には、画素電極 4 a においては、相互に導通状態にある分割電極領域 a、b 間のスリット 5 a と図示しない対向電極との間に生じる斜め電界により、垂直配向液晶を所定方向に配向規制して配向分割が行われる。

つまり、画素電極 4 a では、相互に導通状態にある分割電極領域 a、b により、他の正常な画素の画素電極とほぼ同様の広視野角の表示動作を行うことができるようになる。また、画素電極 4 b では、新たに加わった画素電極 4 a 側の分割電極領域 c を除いたそれぞれ

10

20

30

40

50

の分割電極領域 a、b、c 間のスリット 5 において同様の配向分割が行われる。

【0045】

また、第 2 の方法による場合には、画素電極 4 b においては、相互に導通状態にある分割電極領域 b、c 間のスリット 5 b と図示しない対向電極との間に生じる斜め電界により、垂直配向液晶を所定方向に配向規制して配向分割が行われる。つまり、画素電極 4 b では、相互に導通状態にある分割電極領域 b、c により、他の正常な画素の画素電極とほぼ同様の広視野角の表示動作を行うことができるようになる。また、画素電極 4 a では、新たに加わった画素電極 4 b 側の分割電極領域 a を除いたそれぞれの分割電極領域 a、b、c 間のスリット 5 において同様の配向分割が行われる。

【0046】

このように、図 2 の斜線領域 B で示す画素電極パターン不良に対し画素電極 4 a 側の分割電極領域 c を切り離して連結不良を修復して残りの分割電極領域 a、b を救済し、あるいは、画素電極 4 b の分割電極領域 a を切り離して残りの分割電極領域 b、c を救済することにより、画素電極 4 a、4 b を同時に救済できるようになる。これにより、歩留まりを向上させることが可能となる。

【0047】

次に、本発明の第 3 の実施の形態による液晶表示パネルを図 3 を用いて説明する。図 3 は、パネル面に向かって見た液晶表示パネルの概略構成を示しており、横方向に並ぶ 2 つの画素領域を示している。各画素領域にはそれぞれ薄膜トランジスタ 3 a、3 b と、スリット 5 が形成された画素電極 4 a、4 b が形成されている。

【0048】

本実施の形態における 2 つの画素電極 4 a、4 b に形成されるスリット 5 a、5 b、5 c、5 d、5 e は、ゲートバスライン 1 に並列に形成されている。図 3 では、図中縦方向に並ぶ 6 つの分割電極領域 a、b、c、d、e、f を示している。

【0049】

薄膜トランジスタ 3 a、3 b のソース電極と画素電極 4 a、4 b とを電氣的に接続する接続部を構成するコンタクトホール 7 a、7 b は、各画素電極 4 a、4 b の分割電極領域 c に設けられている。このように本実施の形態での接続部は、2 つの分割電極領域 b、d と接続電極 6 b、6 c を介して接続する分割電極領域 c に設けられている。

【0050】

接続部を構成するコンタクトホール 7 a、7 b が設けられる領域として分割電極領域 c を選択するのは、隣接画素との連結不良が生じても、複数の分割電極領域 a、b、c、d、e、f のうち、例えば図 3 に示すように、連結不良に関与する画素領域 4 a の分割電極領域 a 周囲の接続電極 6 a をレーザー光の照射等により非導通にすれば、画素領域 4 a の残りの分割電極領域 b ~ f を救済することができるからである。同様に、連結不良に関与する画素領域 4 b の分割電極領域 a 周囲の接続電極 6 a をレーザー光の照射等により非導通にすれば、画素領域 4 a の残りの分割電極領域 b ~ f を救済することができる。さらに本実施の形態では、仮に分割電極領域 b に連結不良が生じても、残りの分割領域 c ~ f を救済することができる。

【0051】

さて、図 3 において、斜線領域 C は、画素電極 4 a、4 b の分割電極領域 a 同士が電氣的に接続されている画素電極パターン不良が生じた領域を示している。

この例において本実施の形態では 2 つの修復方法を採用することができる。

【0052】

第 1 の修復方法は、画素電極 4 a において、分割電極領域 a を画定するスリット 5 a 上の接続電極 6 a にレーザー光を照射して切断し、分割電極領域 a、b 間を非導通とし、分割電極領域 a を薄膜トランジスタ 3 a から電氣的に分離する。こうすることにより、画素電極 4 a、4 b 間の電氣的接続を遮断することができる。

【0053】

第 2 の修復方法は、画素電極 4 b において、分割電極領域 a を画定するスリット 5 a 上の

10

20

30

40

50

接続電極 6 a にレーザ光を照射して切断し、分割電極領域 a、b 間を非導通とし、分割電極領域 a を薄膜トランジスタ 3 b から電氣的に分離する。こうすることにより、画素電極 4 a、4 b 間の電氣的接続を遮断することができる。

【0054】

以上の何れの方法によっても画素電極 4 a、4 b 間の電氣的接続を遮断できるので、薄膜トランジスタ 3 a、3 b は、相互に影響されることなく独立に動作でき、両画素電極 4 a、4 b を共に救済できるようになる。本実施の形態も第 2 の実施の形態と同様に、救済された分割電極領域を用いて他の正常な画素の画素電極とほぼ同様の広視野角の表示動作を行うことができるようになる。

【0055】

このように、図 3 の斜線領域 C で示す画素電極パターン不良に対し画素電極 4 a または画素電極 4 b において分割電極領域 a を切り離して残りの分割電極領域 b ~ f を救済することにより、画素電極 4 a、4 b を同時に救済できるようになる。これにより、歩留まりを向上させることが可能となる。

【0056】

次に、本発明の第 4 の実施の形態による液晶表示パネルを図 4 を用いて説明する。図 4 は、パネル面に向かって見た液晶表示パネルの概略構成を示しており、横方向に並ぶ 2 つの画素領域を示している。各画素領域にはそれぞれ薄膜トランジスタ 3 a、3 b と、スリット 5 が形成された画素電極 4 a、4 b が形成されている。

【0057】

本実施の形態における 2 つの画素電極 4 a、4 b に形成されるスリット 5 a、5 b、5 c は、ゲートバスライン 1 及びデータバスライン 2 に対して斜めに形成されている。この形成方向は、図 7 及び図 8 を用いて説明した従来の薄膜トランジスタ基板に形成されたスリット 5 の形成方向と同じである。なお、斜線領域 D 中に表れる画素電極 4 b の分割電極領域 a は表示を省略している。

【0058】

本実施の形態による薄膜トランジスタ 3 a、3 b は、図中右隣りのデータバスライン 2 近傍に形成されている。薄膜トランジスタ 3 a、3 b のソース電極と画素電極 4 a、4 b とを電氣的に接続する接続部を構成するコンタクトホール 7 a、7 b は、各画素電極 4 a、4 b の分割電極領域 c に設けられている。このように本実施の形態での接続部は、2 つの分割電極領域 b、d と接続電極 6 b、6 c を介して接続する分割電極領域 c に設けられている。薄膜トランジスタ 3 a、3 b を図中右隣りデータバスライン 2 近傍に形成することにより、それぞれの分割電極領域 c 内のコンタクトホール 7 a、7 b と接続する薄膜トランジスタ 3 a、3 b のソース電極の長さを最短にしている。

【0059】

接続部を構成するコンタクトホール 7 a、7 b が設けられる領域として分割電極領域 c を選択するのは、隣接画素との連結不良が生じて、複数の分割電極領域 a、b、c、d のうち、例えば図 4 に示すように、連結不良に関与する画素領域 4 a、4 b の分割電極領域 b の周囲の接続電極 6 b をレーザ光の照射等により非導通にすれば、画素領域 4 a、4 b の残りの分割電極領域 c、d を救済することができるからである。

【0060】

さて、図 4 において、斜線領域 D は、ゲートバスライン 1 とデータバスライン 2 が交差する付近において、画素電極 4 a の分割電極領域 a と画素電極 4 b の分割電極領域 a、b とが電氣的に接続されている比較的広範囲の画素電極パターン不良が生じた領域を示している。

【0061】

この場合、本実施の形態では、画素電極 4 b 側の分割電極領域 b、c 間のスリット 5 b 上の接続電極 6 b をレーザ光等を照射して切断し、分割電極領域 b、c 間を非導通とし、分割電極領域 a、b を薄膜トランジスタ 3 b から電氣的に分離することにより、画素電極 4 a、4 b 間の電氣的接続を遮断することができる。

10

20

30

40

50

薄膜トランジスタ 3 a、3 b は、相互に影響されことなく独立に動作できるようになる。

【0062】

このとき、画素電極 4 b では、画素分割電極領域 c、d が薄膜トランジスタ 3 b に接続される状態となる。また、画素電極 4 a では、斜線領域 D 下方の画素電極 4 b 側の分割電極領域 a が新たに画素トランジスタ 3 a に接続される状態となる。このような状態において、画素電極 4 a 側では所望の配向分割制御が行われ、同様に、画素電極 4 b 側では分割電極領域 c、d において正常な分割配向制御が行われる。

【0063】

このように、図 4 の斜線領域 D で示す画素電極パターン不良に対し画素電極 4 b 側の分割電極領域 a、b を切り離して連結不良を修復し、残りの分割電極領域 c、d を救済することにより、画素電極 4 a、4 b を同時に救済できるようになるので、歩留まりを向上させることが可能となる。

【0064】

次に、本発明の第 5 の実施の形態による液晶表示パネルを図 5 を用いて説明する。図 5 は、パネル面に向かって見た液晶表示パネルの概略構成を示しており、横方向に並ぶ 2 つの画素領域を示している。各画素領域にはそれぞれ薄膜トランジスタ 3 a、3 b と、スリット 5 が形成された画素電極 4 a、4 b が形成されている。

【0065】

本実施の形態における 2 つの画素電極 4 a、4 b に形成されるスリット 5 a、5 b、5 c、5 d は、第 4 の実施の形態と同様にゲートバスライン 1 及びデータバスライン 2 に対して斜めに形成されている。但し、スリットの形成パターンが図 4 に示すパターンと異なっている。

【0066】

本実施の形態による薄膜トランジスタ 3 a、3 b は、図中右隣りのデータバスライン 2 近傍に形成されている。薄膜トランジスタ 3 a、3 b のソース電極と画素電極 4 a、4 b とを電氣的に接続する接続部を構成するコンタクトホール 7 a、7 b は、各画素電極 4 a、4 b の分割電極領域 b に設けられている。このように本実施の形態での接続部は、2 つの分割電極領域 a、c と接続電極 6 a、6 b を介して接続する分割電極領域 b に設けられている。薄膜トランジスタ 3 a、3 b を図中右隣りデータバスライン 2 近傍に形成することにより、それぞれの分割電極領域 b 内のコンタクトホール 7 a、7 b と接続する薄膜トランジスタ 3 a、3 b のソース電極の長さを最短にしている。

【0067】

接続部を構成するコンタクトホール 7 a、7 b が設けられる領域として分割電極領域 b を選択する理由は、第 4 の実施の形態と同様である。すなわち、隣接画素との連結不良が生じて、ソース電極と接続するコンタクトホール 7 a、7 b を分割電極領域 b に設けておけば、複数の分割電極領域 a、b、c、d のうち、例えば図 5 に示すように、連結不良に関与する画素領域 4 b の分割電極領域 a の周囲の接続電極 6 a をレーザー光の照射等により非導通にすれば、画素領域 4 a の全てと画素領域 4 b の残りの大部分の分割電極領域 b、c、d を救済することができる。

【0068】

さて、図 5 において斜線領域 E は、ゲートバスライン 1 とデータバスライン 2 が交差する付近において、画素電極 4 a の分割電極領域 b と画素電極 4 b の分割電極領域 a とが電氣的に接続されている画素電極パターン不良が生じた領域を示している。

本実施の形態では、画素電極 4 b 側の分割電極領域 a、b 間のスリット 5 a 上の接続電極 6 a をレーザー光等を照射して切断し、分割電極領域 a、b 間を非導通とし、分割電極領域 a を薄膜トランジスタ 3 b から電氣的に分離することにより、画素電極 4 a、4 b 間の電氣的接続を遮断することができる。薄膜トランジスタ 3 a、3 b は、相互に影響されことなく独立に動作できるようになる。

【0069】

10

20

30

40

50

このとき、画素電極 4 b では、画素分割電極領域 b、c、d が薄膜トランジスタ 3 b に接続される状態となる。また、画素電極 4 a では、画素電極 4 b 側の分割電極領域 a が新たに画素トランジスタ 3 a に接続される状態となる。このような状態において、画素電極 4 a 側では所望の配向分割制御が行われ、同様に、画素電極 4 b 側では分割電極領域 b、c、d において正常な分割配向制御が行われる。

【0070】

このように、図 5 の斜線領域 E で示す画素電極パターン不良に対し画素電極 4 b 側の分割電極領域 a を切り離して連結不良を修復し、残りの分割電極領域 b、c、d を救済することにより、画素電極 4 a、4 b を同時に救済できるようになるので、歩留まりを向上させることが可能となる。

10

【0071】

次に、本発明の第 6 の実施の形態による液晶表示パネルを図 6 を用いて説明する。図 6 は、パネル面に向かって見た液晶表示パネルの概略構成を示しており、横方向に並ぶ 2 つの画素領域を示している。各画素領域にはそれぞれ薄膜トランジスタ 3 a、3 b と、スリット 5 が形成された画素電極 4 a、4 b が形成されている。

【0072】

本実施の形態における 2 つの画素電極 4 a、4 b に形成されるスリット 5 a、5 b、5 c のパターン形状は、第 4 の実施の形態と同じである。本実施の形態による薄膜トランジスタ 3 a、3 b は、図中右隣りデータバスライン 2 近傍に形成されている。薄膜トランジスタ 3 a、3 b のソース電極と画素電極 4 a、4 b とを電氣的に接続する接続部を構成するコンタクトホール 7 a、7 b は、各画素電極 4 a、4 b の分割電極領域 b に設けられている。このように本実施の形態での接続部は、2 つの分割電極領域 a、c と接続電極 6 a、6 b を介して接続する分割電極領域 b に設けられている。薄膜トランジスタ 3 a、3 b を図中右隣りのデータバスライン 2 近傍に形成することにより、それぞれの分割電極領域 b 内のコンタクトホール 7 a、7 b と接続する薄膜トランジスタ 3 a、3 b のソース電極の長さを最短にしている。

20

【0073】

接続部を構成するコンタクトホール 7 a、7 b が設けられる領域として分割電極領域 b を選択する理由は、第 4 の実施の形態と同様である。この場合、隣接画素との連結不良が生じて、複数の分割電極領域 a、b、c、d のうち、例えば図 6 に示すように、連結不良に關与する画素領域 4 b の分割電極領域 a の周囲の接続電極 6 a をレーザ光の照射等により非導通にすれば、画素領域 4 a の全てと画素領域 4 b の残りの大部分の分割電極領域 b、c、d を救済することができる。

30

【0074】

さて、図 6 において斜線領域 F は、ゲートバスライン 1 とデータバスライン 2 が交差する付近において、画素電極 4 a の分割電極領域 b と画素電極 4 b の分割電極領域 a とが電氣的に接続されている画素電極パターン不良が生じた領域を示している。

本実施の形態では、画素電極 4 b 側の分割電極領域 a を画定するスリット 5 a 上の接続電極 6 a をレーザ光等を照射して切断し、分割電極領域 a、b 間を非導通とし、分割電極領域 a を薄膜トランジスタ 3 b から電氣的に分離することにより、画素電極 4 a、4 b 間の電気接続を遮断するようにしている。薄膜トランジスタ 3 a、3 b は、相互に影響されることなく独立に動作できるようになる。

40

【0075】

このとき、画素電極 4 b では、画素分割電極領域 b、c、d が薄膜トランジスタ 3 b に接続される状態となる。また、画素電極 4 a では、画素電極 4 b 側の分割電極領域 a が新たに画素トランジスタ 3 a に接続される状態となる。このような状態において、画素電極 4 a 側では所望の配向分割制御が行われ、同様に、画素電極 4 b 側では分割電極領域 b、c、d において正常な分割配向制御が行われる。

【0076】

このように、図 6 の斜線領域 F で示す画素電極パターン不良に対し画素電極 4 b 側の分割

50

電極領域 a を切り離して連結不良を修復し、残りの分割電極領域 b、c、d を救済することにより、画素電極 4 a、4 b を同時に救済できるようになるので、歩留まりを向上させることが可能となる。

【0077】

本発明は、上記実施の形態に限らず種々の変形が可能である。

例えば上記実施の形態によるスリット 5 上の接続電極 6 は、画素電極 4 がフォトリソグラフィ工程を用いたパターニングで形成される際、画素電極 4 と同一工程で同一材料により形成される。本発明はこれに限らず、画素電極 4 の形成工程とは別の工程を用いて別の材料により接続電極 6 を形成してももちろんよい。

【0078】

【発明の効果】

以上の通り、本発明によれば、連結不良を生じている画素を救済して、製造歩留まりを向上させることができる。

【図面の簡単な説明】

【図 1】本発明の第 1 実施の形態による液晶表示パネルの概略構成を示す図である。

【図 2】本発明の第 2 実施の形態による液晶表示パネルの概略構成を示す図である。

【図 3】本発明の第 3 実施の形態による液晶表示パネルの概略構成を示す図である。

【図 4】本発明の第 4 実施の形態による液晶表示パネルの概略構成を示す図である。

【図 5】本発明の第 5 実施の形態による液晶表示パネルの概略構成を示す図である。

【図 6】本発明の第 6 実施の形態による液晶表示パネルの概略構成を示す図である。

【図 7】従来の液晶表示パネルの概略構成を示す図である。

【図 8】従来の液晶表示パネルにおいて画素電極にパターン不良が発生した状態を示す図である。

【符号の説明】

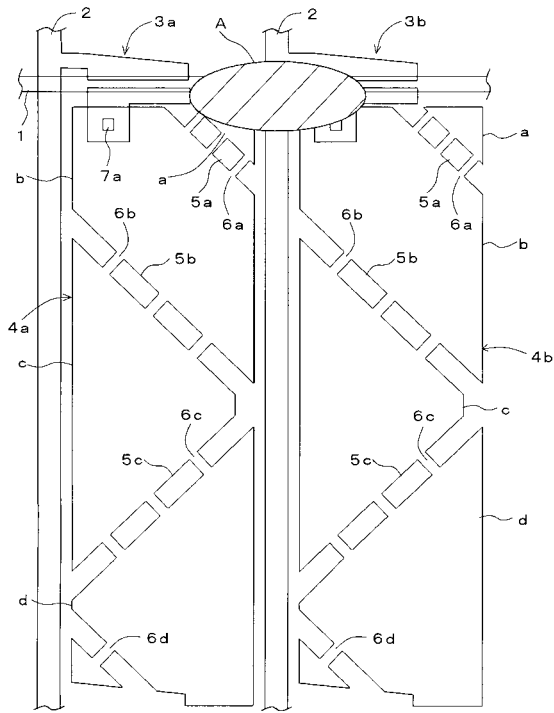
- 1 ゲートバスライン
- 2 データバスライン
- 3 a、3 b 薄膜トランジスタ
- 4 a、4 b 画素電極
- 5 a、5 b、5 c、5 d、5 e スリット
- 6 a、6 b、6 c、6 d、6 e 接続電極
- 7 a、7 b コンタクトホール
- a、b、c、d、e、f 分割電極領域
- A、B、C、D、E、F、G 斜線領域

10

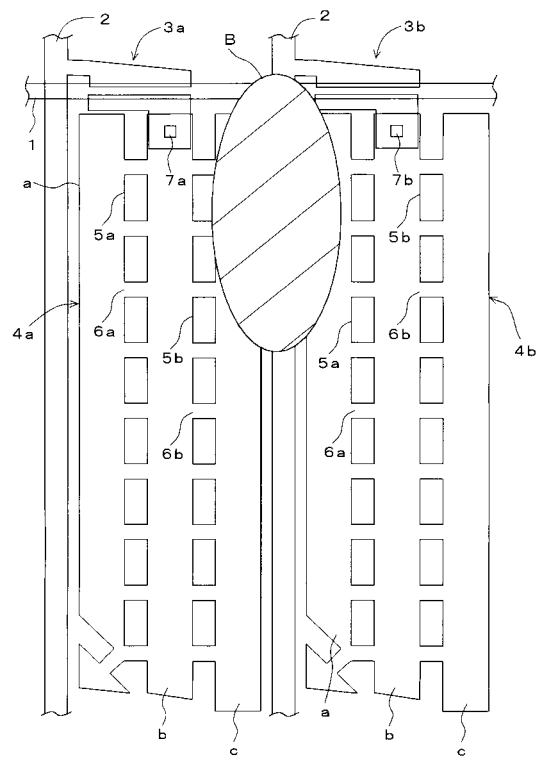
20

30

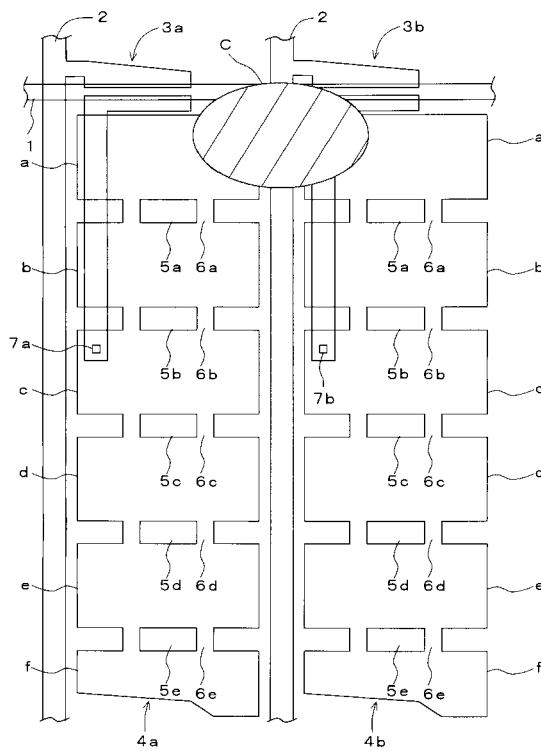
【図 1】



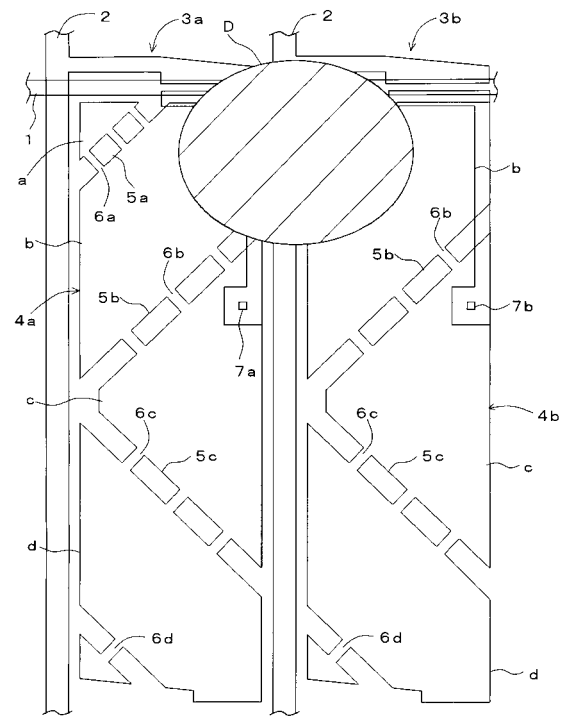
【図 2】



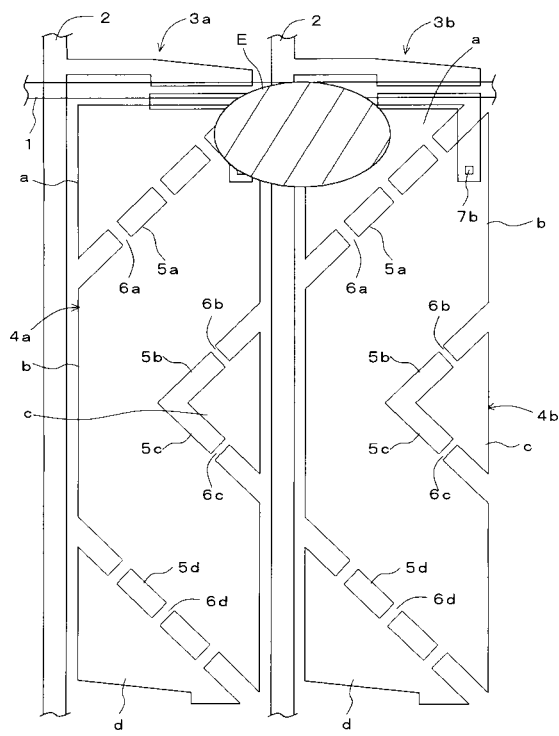
【図 3】



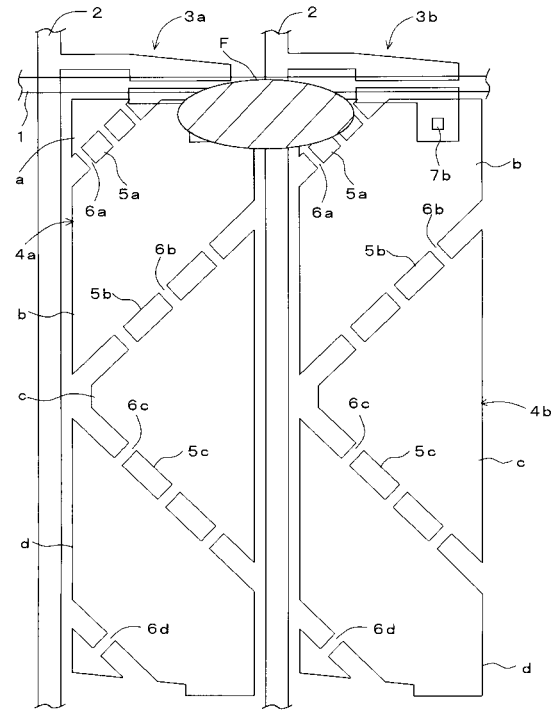
【図 4】



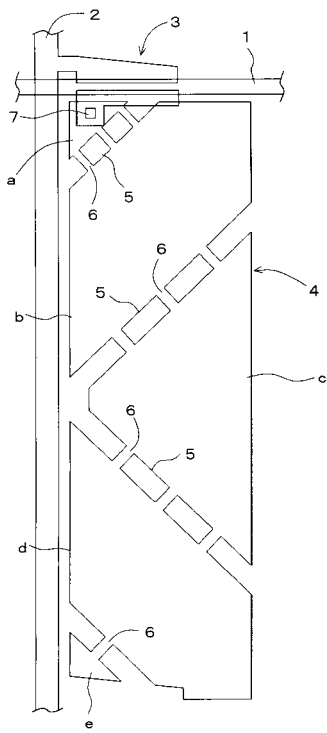
【図 5】



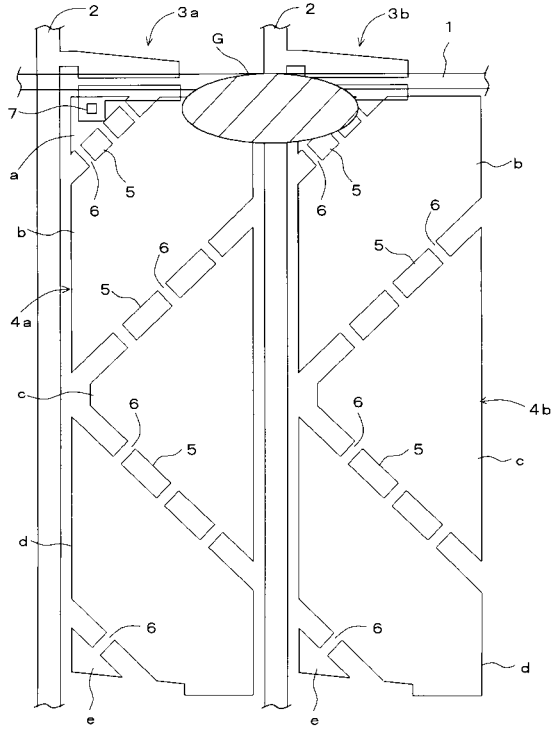
【図 6】



【図 7】



【図 8】



フロントページの続き

- (56)参考文献 特開平 1 1 - 3 2 6 9 2 7 (J P , A)
特開 2 0 0 0 - 2 3 1 0 9 8 (J P , A)
特開 2 0 0 1 - 8 3 5 1 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/1368
G02F 1/1337
G02F 1/1343

专利名称(译)	液晶显示面板		
公开(公告)号	JP4571727B2	公开(公告)日	2010-10-27
申请号	JP2000075970	申请日	2000-03-17
[标]申请(专利权)人(译)	富士通株式会社		
申请(专利权)人(译)	富士通株式会社		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	宫田知幸 松原邦夫		
发明人	宫田 知幸 松原 邦夫		
IPC分类号	G02F1/1368 G02F1/1337 G02F1/1343 G02F1/136		
FI分类号	G02F1/1368 G02F1/1337 G02F1/1343 G02F1/136.500		
F-TERM分类号	2H090/LA04 2H090/MA01 2H090/MA15 2H090/MB14 2H092/GA13 2H092/HA04 2H092/JA24 2H092/JA46 2H092/JB05 2H092/JB75 2H092/MA47 2H092/MA52 2H092/NA01 2H092/NA15 2H092/NA29 2H192/AA24 2H192/BA13 2H192/BA23 2H192/BC31 2H192/CC04 2H192/CC42 2H192/HB34 2H192/HB49 2H192/HB64 2H192/JA13 2H290/AA35 2H290/BB24 2H290/BB25 2H290/BB33 2H290/BE13 2H290/CA46		
代理人(译)	盛冈正树		
其他公开文献	JP2001264808A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示面板，其中可以减轻产生有缺陷连接的像素，并且相对于其中执行液晶的对准分段控制的液晶显示面板可以提高制造产量使用MVA系统。解决方案：液晶显示面板具有为每个像素区域形成的薄膜晶体管3a并连接到规定的总线1,2，像素电极4a通过狭缝5a，5b分成三个分开的电极区域a，b，c，d如图5c所示，连接电极6a-6c在相邻的分割电极区域ad之间电连接，连接部分（接触孔）7a电连接薄膜晶体管3a和像素电极4a。连接部分7a形成在两个分开的电极区域a，c中，并且形成在通过连接电极6a和6b连接的电极区域b中。

【图1】

