

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4394855号  
(P4394855)

(45) 発行日 平成22年1月6日(2010.1.6)

(24) 登録日 平成21年10月23日(2009.10.23)

(51) Int.Cl.

F I

<b>GO2F</b>	<b>1/1345</b>	<b>(2006.01)</b>	GO2F	1/1345	
<b>GO2F</b>	<b>1/1368</b>	<b>(2006.01)</b>	GO2F	1/1368	
<b>GO9F</b>	<b>9/30</b>	<b>(2006.01)</b>	GO9F	9/30	330Z
<b>GO9F</b>	<b>9/35</b>	<b>(2006.01)</b>	GO9F	9/30	338
			GO9F	9/35	

請求項の数 12 (全 14 頁)

(21) 出願番号 特願2001-378229 (P2001-378229)  
 (22) 出願日 平成13年12月12日(2001.12.12)  
 (65) 公開番号 特開2002-202522 (P2002-202522A)  
 (43) 公開日 平成14年7月19日(2002.7.19)  
 審査請求日 平成16年6月21日(2004.6.21)  
 (31) 優先権主張番号 2000-076006  
 (32) 優先日 平成12年12月13日(2000.12.13)  
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 501426046  
 エルジー ディスプレイ カンパニー リ  
 ミテッド  
 大韓民国 ソウル, ヨンドゥンポーク, ヨ  
 イドードン 20  
 (74) 代理人 100064447  
 弁理士 岡部 正夫  
 (74) 代理人 100085176  
 弁理士 加藤 伸晃  
 (74) 代理人 100106703  
 弁理士 産形 和央  
 (74) 代理人 100096943  
 弁理士 臼井 伸一  
 (74) 代理人 100091889  
 弁理士 藤野 育男

最終頁に続く

(54) 【発明の名称】 液晶ディスプレイパネル及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

セル領域とパッド領域に画定された絶縁基板と、  
 前記セル領域内で交差する様に配置され、画素領域を画定する複数のゲート配線及び複  
 数のデータ配線と、

前記パッド領域上に形成され、前記データ配線のうち奇数番のデータ配線から延長され  
 る第1パッドと、

偶数番のデータ配線に各々連結され、前記奇数番のデータ配線の延長線方向に沿って前  
 記第1パッドと平行に配置された第2パッドであって、前記第1パッドの絶縁層を介した  
 下層を通り前記偶数番のデータ配線にそれぞれ連結されている導電性パターンと、前記導  
 電性パターンの各々に連結されている透明導電膜とを備える第2パッドと、  
 を備えることを特徴とする液晶ディスプレイパネル。

【請求項2】

前記導電性パターンは前記ゲート配線と同一面上に形成されていることを特徴とする請  
 求項1に記載の液晶ディスプレイパネル。

【請求項3】

前記導電性パターンは前記ゲート配線と同一の材質であることを特徴とする請求項1に  
 記載の液晶ディスプレイパネル。

【請求項4】

前記偶数番のデータ配線と前記導電性パターンは前記透明導電膜によって電氣的に連結

されていることを特徴とする請求項 1 に記載の液晶ディスプレイパネル。

【請求項 5】

第 1 パッド間の間隔はデータ配線間の間隔の少なくとも 2 倍の距離をもって離間して配置されていることを特徴とする請求項 1 に記載の液晶ディスプレイパネル。

【請求項 6】

前記各ゲート配線と前記データ配線とが交差する部位には薄膜トランジスタが更に備えられていることを特徴とする請求項 1 に記載の液晶ディスプレイパネル。

【請求項 7】

各画素領域には画素電極が更に備えられていることを特徴とする請求項 1 に記載の液晶ディスプレイパネル。

10

【請求項 8】

セル領域の第 1 基板の上にゲート配線を形成し、ゲートパッド領域に複数の導電性パターンを形成する工程と、

前記導電性パターンを含む第 1 基板の表面の全体上にゲート絶縁膜を形成する工程と、

前記セル領域のゲート絶縁膜上に複数のデータ配線を形成する工程と、

前記導電性パターン上部のゲート絶縁膜上に前記データ配線のうち奇数番のデータ配線から延びる第 1 パッドを形成する工程と、

前記導電性パターンとつながって、前記データ配線のうち偶数番のデータ配線から延びる第 2 パッドを形成する工程であって、前記第 2 パッドは前記奇数番のデータ配線の延長線方向に沿って前記第 1 パッドと平行に配置される第 2 パッドを形成する工程とを備え、

20

前記第 1 パッドと前記第 2 パッドとを形成する工程は、

前記保護膜を形成し、パターンニングした後に前記奇数番のデータ配線の端部を露出させる第 1 コンタクトホールと、前記偶数番のデータ配線の端部およびそれに隣接し、前記第 1 パッドのゲート絶縁膜を介した下層を通る導電性パターンの端部を露出させる第 2 コンタクトホールと、前記導電性パターンの反対側の端部を露出させる第 3 コンタクトホールと、を形成する工程と、

前記第 1 コンタクトホールと第 2 コンタクトホールと第 3 コンタクトホールとを介して前記奇数番のデータ配線に連結される第 1 透明導電膜と、前記偶数番のデータ配線とそれに隣接する導電性パターンの端部とを連結する第 2 透明導電膜と、また前記導電性パターンの反対側の端部に連結される第 3 透明導電膜とを形成する工程とを備えることを特徴とする液晶ディスプレイパネルの製造方法。

30

【請求項 9】

前記データ配線を形成した後、第 1 基板の表面の全体上に保護膜を形成する工程を更に備えていることを特徴とする請求項 8 に記載の液晶ディスプレイパネルの製造方法。

【請求項 10】

前記データ配線の形成の時、薄膜トランジスタのソース電極とドレイン電極とを形成する工程とを備えることを特徴とする請求項 8 に記載の液晶ディスプレイパネルの製造方法。

【請求項 11】

前記保護膜を形成した後に、前記ドレイン電極に連結される画素電極を形成する工程を更に備えることを特徴とする請求項 9 に記載の液晶ディスプレイパネルの製造方法。

40

【請求項 12】

前記第 1 透明導電膜と第 2 透明導電膜と第 3 透明導電膜とは、画素電極が形成されると同時に形成されることを特徴とする請求項 8 に記載の液晶ディスプレイパネルの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ディスプレイ装置に関するもので、特に、液晶ディスプレイパネル及びその製造方法に関する。

50

## 【 0 0 0 2 】

## 【 従来 の 技 術 】

情報通信分野の急速な発展に伴い、視認情報の為の薄形、軽量かつ低コストのディスプレイ装置の重要性が日増しに増加しつつある。これらに應える為に平面型ディスプレイへの開発に重点を置き換えてつつある。現在まで情報ディスプレイ装置のうち、テレビ、コンピュータモニタなどに代表されるCRT (Cathod Ray Tube)は多様な色相を表示でき、画面の明るさも優れているという長所から今まで汎用されている。しかしながら、大型で高解像度で満足するものの、小型、携帯性のよさ、低い電力消費量という欲求を満たすことはできない。この為ディスプレイ産業では重さと体積の大きいCRTに代えて平板ディスプレイの開発が実に求められている実状である。かかる平板ディスプレイはコンピュータモニタから航空機及び宇宙船などに用いられるディスプレイに至るまで応用分野が広く多様である。

10

## 【 0 0 0 3 】

現在生産又は開発しつつある平板ディスプレイの例としては液晶ディスプレイ(LCD)、ELディスプレイ(ELD)、電界放射ディスプレイ(FED)、プラズマディスプレイ(PDP)などがあり、望ましい平板ディスプレイになるためには軽重量、高輝度、高効率、高解像度、高速応答特性、低駆動電圧、省エネルギー、低コスト及び天然色ディスプレイ特性などが求められている。

## 【 0 0 0 4 】

一般にCRTでは、外部から与えられるディスプレイタイミング信号と外部から与えられるデータ信号に基づきアナログ的にCRTの表面上の蛍光物質を発光させて電子ビームの軌跡を制御することによってディスプレイしている。一方、液晶ディスプレイ装置(LCD)では各ディスプレイに配置されているLCDに与える電界を制御して光の透過率を調整することでディスプレイする。

20

## 【 0 0 0 5 】

現在、薄膜トランジスタ(TFT) - LCD産業の急速な発展とその応用は大きさの増加、解像度の増加が当然要求されており、それに伴う生産性の増加のために製造工程の単純化及び収率向上の観点から多くの努力が続いている。

また、前記各パッド間のピッチは高解像度の液晶ディスプレイパネルの実現に重要なパラメーターとなる。従って、パッド間のピッチをどの位減少できるかによって高解像度の液晶ディスプレイパネルの実現可否が決められると言える。

30

## 【 0 0 0 6 】

以下、添付図面を参照して従来液晶ディスプレイパネルを説明する。

図1は従来技術による液晶ディスプレイパネルの平面図であり、図2は図1のI - I'部の断面図である。

図1及び図2に示すように、従来液晶ディスプレイパネルは大きくセル領域Cとパッド領域Pから分ける2枚のガラス基板とその間に封入されている液晶とからなる。

前記セル領域Cの第1ガラス基板1上には複数のゲート配線(G1、G2、...、Gn)とデータ配線(D1、D2、...、Dn)とが交差して配置されている。これらにより複数の画素領域を画定し、前記各画素領域内には画素電極3が配置され、前記ゲート配線(G1、G2、...、Gn)とデータ配線(D1、D2、...、Dn)とが交差する部位には薄膜トランジスタ(図示せず)が配置されている。

40

## 【 0 0 0 7 】

前記パッド領域Pは複数のゲートパッド(G1、G2、...、Gn)と複数のデータパッド(D1、D2、...、Dn)とを備えている。これらのゲートパッドはゲート駆動ICから出力されるゲート信号を前記ゲート配線(G1、G2、...、Gn)に伝え、これらのデータパッドはデータ駆動ICから出力される伝えられるデータ信号を前記データ配線(D1、D2、...、Dn)に伝える。

## 【 0 0 0 8 】

図示してはいないが、前記セル領域の第2ガラス基板上には画素電極及び薄膜トランジスタ

50

タへの光の透過を防止するためのブラックマトリクス層と、R(赤)、G(緑)、B(青)の色を表示するためのカラーフィルター層が配置されている。このブラックマトリクス層は画素電極を薄膜トランジスタから光が透過しないように作用する。前記カラーフィルター層の上部には画素電極3に共通電圧を与えるための共通電極が配置されている。

#### 【0009】

ここで、前記データパッドを図2を参照して説明すると次のようである。

図2に示すように、パッド領域Pの第1基板1上のゲート絶縁膜2の上方にはセル領域Cのデータ配線(D1、D2、D3)から延長されるデータパッド(Dp1、Dp2、Dp3)が互いに一定の距離をもって隔てて形成されている。前記データパッド(Dp1、Dp2、Dp3)の上部には保護膜4を介して前記データパッド(Dp1、Dp2、Dp3)と電

10

氣的に連結される透明導電膜6が形成されている。透明導電膜6は外部の駆動ICから伝えられる駆動信号をTCPやCOFを介して各々のデータ配線に伝える。

#### 【0010】

前記各々のデータ配線(D1、D2、D3)同士の距離(例えば、D1の中央からD2の中央までの間隔)をピッチとすると、このピッチPは約50 $\mu$ m程度となる。前記各透明導電膜6間には駆動回路との電氣的連結手段のTCP(Tape Carrier Package)との接続に必要とする最小限の幅(距離としてのW)が要求される。

しかしながら、高解像度の液晶ディスプレイパネル即ち、200PPI以上のクラスの液晶ディスプレイパネルを実現するためには前記ピッチが50 $\mu$ mよりも小さい略42 $\mu$ m程度が要求される。従って、図2のような構造では200PPI以上のクラスの高解像度

20

液晶ディスプレイパネルを実現することができなかった。

#### 【0011】

従って、隣接したパッド間のピッチを確保するための多数の方法が提案され、そのうち、一つがパッドをパネルを中心に両側に分離して配置するいわゆるダブルバンク(Double Bank)構造である。

即ち、図3は前記ダブルバンク構造のパッドを説明するための平面図であって、奇数番のパッド(Dp1、Dp3、...、Dpn-1; n=2, 4, 6、...)は液晶パネルの下側又は上側に配置し、偶数番目のパッド(Dp2、Dp4、...、Dpn)はパネルの上側(又は下側)に配置して隣り合っているパッド間のピッチ(P)を確保している。

即ち、セル領域には複数のゲート配線(G1、G2、...、Gn)及びデータ配線(D1、D2、...、Dn)が互いに交差して形成され、パッド領域には前記データ配線(D1、D2、...、Dn)から延在するデータパッド(Dp1、Dp2、Dp3、...、Dpn-1; Dpn)は液晶パネルの上側と下側に交互に配置されている。

30

#### 【0012】

しかしながら、前記従来の液晶ディスプレイパネルは次のような問題があった。

第一に、図1のようなシングルバンク構造の場合、駆動回路との電氣的な接続のために必要な最小限のパッド幅を確保すべき状態で隣り合っているパッド間の間隔のピッチを減少させるのに限界があって200PPI級以上の高解像度液晶ディスプレイパネルを実現することができなかった。

第二に、図3のようなダブルバンク構造の場合にはピッチを減少させても駆動回路との電氣的な接続のために必要な最小限のパッド幅を確保することができるが、パッドをパネルの両側に分離して配置すべきであるのでモジュール化工程や駆動の方式が複雑となる。従って、ダブルバンク構造の場合にはパネルのコンパクト化を行うことができず、製造コストが増加するという問題があった。

40

#### 【0013】

##### 【発明が解決しようとする課題】

本発明は、上記従来技術の問題点を解決するためのもので、画素ピッチを減少させて高解像度のLCDを得ることができる大面積の液晶ディスプレイパネル及びその製造方法を提供することを目的としている。

#### 【0014】

50

**【課題を解決するための手段】**

上記目的を達成するための本発明の一実施形態による液晶ディスプレイパネルは、セル領域及びパッド領域とに画定された絶縁基板と、前記セル領域内で交差するように配置され画素領域を定義する複数のゲート配線及び複数のデータ配線と、前記パッド領域上に形成され前記データ配線のうち奇数番のデータ配線から延長される第1パッドと、偶数番のデータ配線に各々連結され、前記データ配線の長手方向に沿って前記第1パッドと平行に配置された第2パッドとを備えることを特徴とする。

**【0015】**

また、本発明の他の実施形態による液晶ディスプレイパネルの製造方法は、セル領域の第1基板上にゲート配線を形成し、ゲートパッド領域に複数の導電性パターンを形成する工程と、前記導電性パターンを含む第1基板表面の全体にゲート絶縁膜を形成する工程と、前記セル領域のゲート絶縁膜上に複数のデータ配線を形成する工程と、前記導電性パターン上部のゲート絶縁膜上に前記データ配線のうち奇数番のデータ配線から延びる第1パッドを形成する工程と、前記導電性パターンとつながって前記第1パッドと平行な第2パッドを形成する工程とを備えることを特徴とする。

10

**【0016】**

本発明の他の実施形態による液晶ディスプレイパネルは、セル領域とパッド領域とに画定された絶縁基板と、前記セル領域内に形成された複数のゲート配線と、前記ゲート配線と交差し、前記パッド領域までの延長長さが交互に異なる複数のデータ配線と、前記データ配線に電気信号を与えられるデータパッドとを備えることを特徴とする。

20

**【0017】**

また、本発明の他の実施形態による液晶ディスプレイパネルの製造方法は、セル領域とパッド領域とに画定された第1基板上に複数のゲート配線を形成する工程と、前記ゲート配線と交差し、前記パッド領域までの延長長さが交互に異なる複数のデータ配線を形成する工程と、各データ配線に電気信号を与えるためのデータパッドを形成する工程と、前記データ配線と前記データパッドとを含んでいる表面上の全体に保護膜を形成する工程と、前記各々のデータパッドに連結される透明導電膜を形成する工程とを備えることを特徴とする。

**【0018】**

このような本発明の液晶ディスプレイパネルにおいて、偶数番のデータ配線に連結される導電性パターンはゲート配線パターンニング時に前記ゲート配線と同一工程によって同一材質で形成される。そして、ゲート絶縁層、データ配線、保護膜を順に形成する。

30

**【0019】**

この時、前記ゲート絶縁膜の形成後、薄膜トランジスタのチャンネルに用いられる半導体層が形成される。そして、前記データ配線の形成時に薄膜トランジスタのソース/ドレイン電極をも形成する。

前記保護膜及びゲート絶縁膜が同時にパターンニングされる。そしてコンタクトを形成して、奇数番のデータ配線の端部（パッド領域）と、前記導電性パターンの一側端部（セル領域）と、それに隣接する前記偶数番のデータ配線の端部（セル領域）と、前記導電性パターンの反対側端部（パッド領域）とを露出される。

40

**【0020】**

以後、画素領域に画素電極を形成すると共に前記コンタクトホールを介して奇数番のデータ配線に連結される透明導電膜が形成され、それにより第1パッドが形成される。同時に前記導電性パターンの一側端部とそれに接する偶数番のデータ配線の端部を電氣的に連結する透明導電膜及び前記導電性パターンの反対側の端部に連結される透明導電膜を形成して第2パッドを形成する。

**【0021】**

この時、前記導電性パターンはパッド領域内で前記偶数番のデータ配線の下部を経て又はその一の側部を経て通過するようにパターンニングされる。

前記奇数番のデータ配線の下部を通過するようにパターンニングする場合にはセル領域へま

50

で形成されている偶数番のデータ配線に連結された上で前記奇数番のデータ配線側に屈折するように形態の導電性パターンを形成する。

【0022】

このような、本発明の液晶ディスプレイパネルでは、前記導電性パターンは、偶数番目のデータ配線に連結されるように導電性パターンが屈折するようにパターンニングする。また前記導電性パターンが奇数番のデータ配線に延長されている第1パッドの下部を経て通過するように形成した。

【0023】

本発明の他の実施形態による液晶ディスプレイパネルは別の導電性パターンを形成することなく、奇数番目のデータ配線に延長される第1パッドの延長長さより偶数番目のデータ配線に延長される第2パッドの延長長さを更に長くした。これにより第1パッドと第2パッドとが隣り合って配置されず一平面で上方と下方とに相互交番に配置されるようにした。

10

【0024】

【発明の実施の形態】

以下、添付の図面を参照して本発明を更に詳細に説明する。

【0025】

(実施例1)

図4aは本発明の第1実施例による液晶ディスプレイパネルの平面図であって、下板を示すものであり、図4bは図4aのデータパッド領域の一部(A部)を拡大して示した平面図である。

20

また、図5aは図4bのI-I'線による断面図であり、図5bは図4bのII-II'線による断面図であり、図5cは図4bのIII-III'線による断面図である。

【0026】

まず、図4aに示すように、本発明の液晶ディスプレイパネルは大きくセル領域Cとパッド領域Pとに画定された第1基板41を備えている。前記セル領域Cには一方向に形成される複数のゲート配線(G1、G2、...、Gn；n=2, 4, 6=)と、前記各ゲート配線(G1, G2, ..., Gn)から延長されてゲートパッド領域に形成されている複数のゲートパッド(Gp1, Gp2, ..., Gpn)と、前記ゲート配線(Gp1, Gp2, ..., Gpn)と交差する方向に形成された複数のデータ配線(D1, D2, ..., Dn)と、前記データ配線(D1, D2, ..., Dn)のうち奇数番のデータ配線(D1, D3, ..., Dn-1)から延長されてデータパッド領域に形成された第1データパッド(Dp1, Dp3, ..., Dpn-1)と、各々偶数番目のデータ配線(D2, D4, ..., Dn)に連結され前記第1データパッド(Dp1, Dp3, ..., Dpn-1)などの下部を経て前記データ配線(D1, D2, ..., Dn)の延長線上に沿って前記第1データパッド(Dp1, Dp3, ..., Dpn-1)と平行に形成される第2データパッド(Dp2, Dp4, ..., Dpn)とを備えている。ここで、前記各々のゲートパッド及びデータパッドはTCP(Tape Carrier Package)及びCOFとの電気的な連結のための透明導電膜51と連結するように構成される。本発明では説明の便宜のため奇数番目のデータパッドに連結される透明導電膜を第1透明導電膜51aとし、偶数番のデータ配線と導電性のパターン61とを電氣的に連結する透明導電膜を第2透明導電膜51bと称し、前記導電性パターン61の端部に連結された透明導電膜を第3透明導電膜51cと称する。

30

40

【0027】

図4bに示すように、偶数番目のデータ配線D2はセル領域Cまで形成され、前記偶数番目のデータ配線D2に連結された導電性パターン61が前端の奇数番目のデータ配線D1側に屈折されてパッド領域Pまで延長され、前記屈折された導電性パターン61は第1データパッドDp1の下部を経る。

【0028】

図4aから第1データパッド(Dp1, Dp3, ..., Dpn-1)などと第2データパッド(Dp2, Dp4, ..., Dpn)が上側または下側に配置されていることが明らかであり、

50

上側に配置されて隣り合っている第1データパッド(Dp1, Dp3、...、Dpn-1)などの間隔は少なくとも隣り合うデータ配線(D1, D2、...、Dn)などの間隔に比べて2倍以上の距離となる。これはパッドによってデータ配線間のピッチを減少させることができなかつた従来に比べてデータ配線間のピッチを著しく減少させることができ高精細化できるパネルが製作できることを意味している。

【0029】

ここで、前記第1データパッド(Dp1, Dp3、...、Dpn-1)において、奇数番のデータ配線(D1, D3、...、Dn-1)と一体に形成され、前記データ配線の(D1, D3、...、Dn-1)の端部100は第1透明導電膜51aに連結された構造を有している。第2データパッド(Dp2, Dp4、...、Dpn)は偶数番のデータ配線(D2, D4、...、Dn)がセル領域(C)まで延在している。導電性パターン61が前記偶数番のデータ配線(D2, D4、...、Dn)の端部(100a)とオーバーラップされたまた延長されて第1データパッド(Dp1, Dp3、...、Dpn-1)側に屈折し、前記第1データパッド(Dp1, Dp3、...、Dpn-1)の下部を経て通過する構造を有する。

10

【0030】

この時偶数番のデータ配線(D2, D4、...、Dn)の端部100aと導電性パターン61は第2透明導電膜51bによって電氣的に連結されている。前記導電性パターン61の反対側の端部もコンタクトホールを介して第3透明導電膜51cにコンタクトホールを介して連結される。

ここで、前記第1透明導電膜51a、第2透明導電膜51b、第3透明導電膜51cはセル領域に画素電極47を形成するとき同時に形成される。

20

このようなデータパッドの構造に対して図5a乃至図5cを参照して詳細に説明する。

図5a乃至図5cに示すように、第1基板41上に形成されたゲート配線Gnと、偶数番目のデータ配線に連結される導電性パターン61と、前記導電性パターン61を含んでいる第1基板41上の面上全体に形成されたゲート絶縁層43と、前記ゲート絶縁層43上で前記ゲート配線Gnと交差する方向に形成されたデータ配線D2と、前記データ配線D2の前端に形成されたデータ配線D1から延長されたデータパッドDp1と備えている。

【0031】

前記データ配線D2とデータパッドDp1を含む面上の全体には保護膜45が形成されている。保護膜45の上側には第1透明導電膜51a、第2導電膜51b、第3導電膜51cが形成されている。第1透明導電膜51aは奇数番のデータパッドDp1の端部100と連結し、第2透明導電膜51bは前記奇数番目のデータ配線D2の端部100a及びそれと隣接する導電性パターン61の端部を連結し、第3透明導電膜51cは前記導電性パターン61の反対側の端部と連結される。

30

【0032】

次に、このような本発明の第1実施形態による液晶ディスプレイパネルの製造方法を図6a乃至図6cに示したレイアウト工程図を参照して説明する。

図6aに示すように、第1基板41上にゲート配線(G1, G2、...、Gn)及びゲート電極71、また、偶数番のデータ配線に連結される導電性パターン61を形成させる。

この時、前記導電性パターン61はパッド領域Pから前記パッド領域Pに隣接するセル領域Cの所定部位に至るまで形成される。導電性パターン61は奇数番のデータ配線側に屈折した形状を有する。

40

【0033】

また、図6bに示すように、前記ゲート配線(G1, G2、...、Gn)および導電性パターン61を含む面上全体にゲート絶縁層(図示せず)を形成した後、前記ゲート電極71上部のゲート絶縁層上に半導体層72を形成し、前記ゲート配線(G1, G2、...、Gn)と交差する方向にデータ配線(D1, D2, D3、...、Dn)及びソース/ドレイン電極(S/D)を形成する。

次に、図面には図示されていないが、前記データ配線(D1, D2, D3、...、Dn)とソース/ドレイン電極(S/D)とを含む全面に保護膜を形成した後、前記奇数番のデ

50

ータ配線 (D 1、D 3、...、D n - 1) の端部 1 0 0 と、前記偶数番の配線の端部 1 0 0 a 及びそれに隣接する導電性パターン 6 1 の端部、また前記導電性パターン 6 1 の反対側の端部が露出されるように前記保護膜をパターンニングする。

【 0 0 3 4 】

最後に、図 6 c に示すように、前記ゲート配線 (G 1、G 2、...、G n) とデータ配線 (D 1、D 2、D 3、...、D n) によって画定される画素領域に画素電極 4 7 を形成し、前記奇数番データ配線 (D 1、D 3、...、D n - 1) の端部 1 0 0 と連結される第 1 透明導電膜 5 1 a と、前記偶数番のデータ配線 (D 2、D 4、...、D n) の端部 1 0 0 a 及びそれに隣接する導電性パターン 6 1 の端部を電氣的に連結する第 2 透明導電膜 5 1 b と、前記導電性パターン 6 1 の反対側の端部と連結される第 3 透明導電膜 5 1 c とを形成して本発明の第 1 実施形態による液晶ディスプレイパネルの製造方法の各工程が完了する。

10

【 0 0 3 5 】

(実施例 2)

図 7 は本発明の第 2 実施例による液晶ディスプレイパネルの平面図であって、本発明の第 1 実施例と比較して説明すると次のようである。

まず、本発明の第 1 実施例では偶数番のデータ配線がセル領域までだけ形成され、導電性パターン 6 1 によってパッド領域にまで延長される。この第 1 実施例では、前記導電性パターン 6 1 が前端的奇数番のデータ配線 (D 1、D 3、...、D n - 1) に延長される第 1 データパッドの (D p 1、D p 3、...、D p n - 1) の下部を経る構造を有するが、第 2 実施例では導電性パターン 6 1 が第 1 データパッド (D p 1、D p 3、...、D p n - 1) の下部を経ることなくその側の側部を経て通過するようにした。

20

【 0 0 3 6 】

この時、前記導電性パターン 6 1 の長さたる延長長さは前記奇数番のデータ配線の長さたる延長長さに比べて更に長くし、奇数番のデータ配線から延長される第 1 データパッド (D p 1、D p 3、...、D p n - 1) を経る地点で奇数番のデータ配線側に屈折されて前記導電性パターン 6 1 から延長される第 2 データパッド (D p 2、D p 4、...、D p n) が第 1 データパッド (D p 1、D p 3、...、D p n - 1) と並んで配置されるようにした。

【 0 0 3 7 】

このような本発明の第 2 実施例は前記の第 1 実施例に比べて精細なピッチは必要はない。しかし、導電性パターン 6 1 が奇数番のデータ配線の下部を経ることないので第 1 データパッドと第 2 データパッド間の信号干渉をなくすることができる利点がある。

30

【 0 0 3 8 】

図 8 a は図 7 の I - I ' 線による断面図であり、図 8 b は図 7 の II - II ' 線による断面図である。

図 8 a および図 8 b に示すように、第 1 基板 4 1 上のセル領域 C には相互一定間隔を隔てて複数のゲート配線 (G 1、G 2、...、G n) が形成され、パッド領域 P では導電性パターン 6 1 が形成される。

前記導電性パターン 6 1 及びゲート配線を含む面全体にゲート絶縁層 4 2 が形成され、前記ゲート絶縁層 4 2 上には前記ゲート配線と交差する方向にデータ配線などが形成される。

40

【 0 0 3 9 】

以後、前記データ配線 D 1 を含む全面に保護膜 4 5 を形成し、前記データ配線 D 1 の端部 1 0 0 と連結される第 1 透明導電膜 5 1 a 及び前記導電性パターン 6 1 と前記データ配線 D 2 を電氣的に連結する第 2 透明導電膜 5 1 b 及び導電性パターン 6 1 の端部と連結される第 3 透明導電膜 5 1 c が形成される。

【 0 0 4 0 】

図 9 は本発明の第 3 実施例の液晶ディスプレイパネルの平面図である。

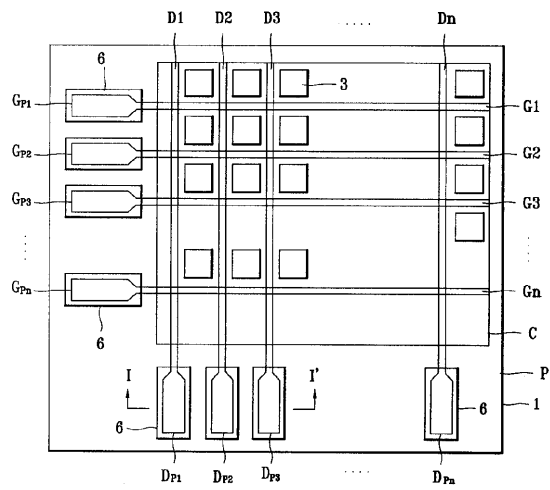
まず、本発明の第 1 実施例および第 2 実施例ではゲート配線形成時別の導電性パターンを配置して偶数番のデータ配線から延長される偶数番のデータパッドがデータ配線の延長線

50

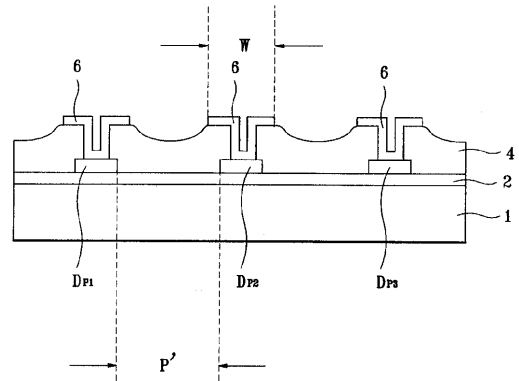


7 2 半導体層

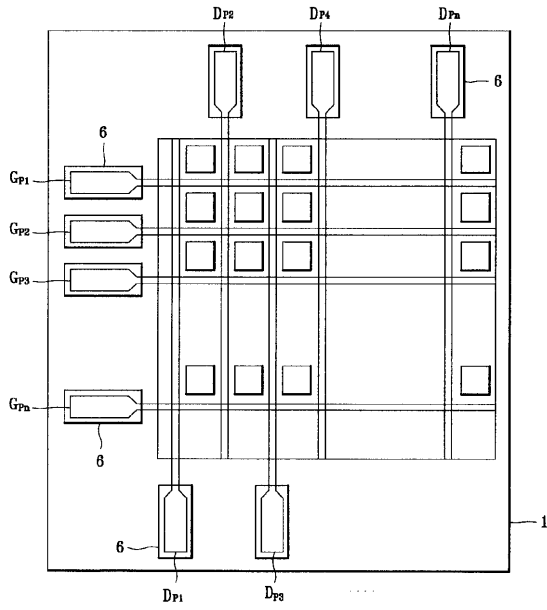
【図1】



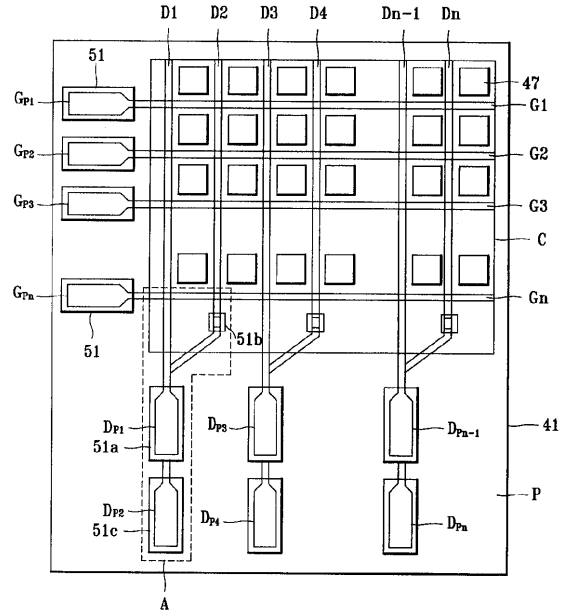
【図2】



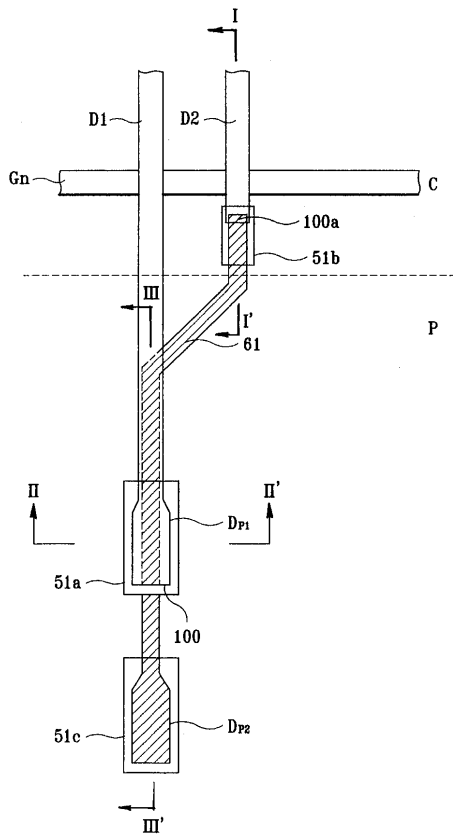
【図3】



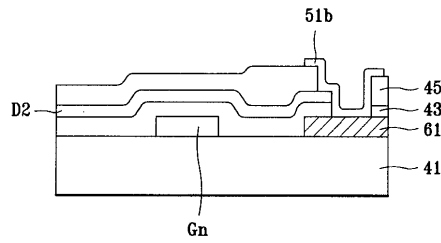
【図4a】



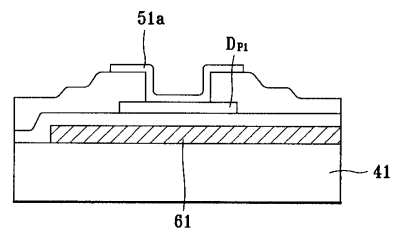
【図4b】



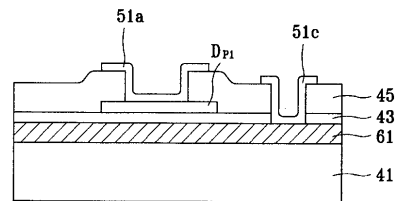
【図5a】



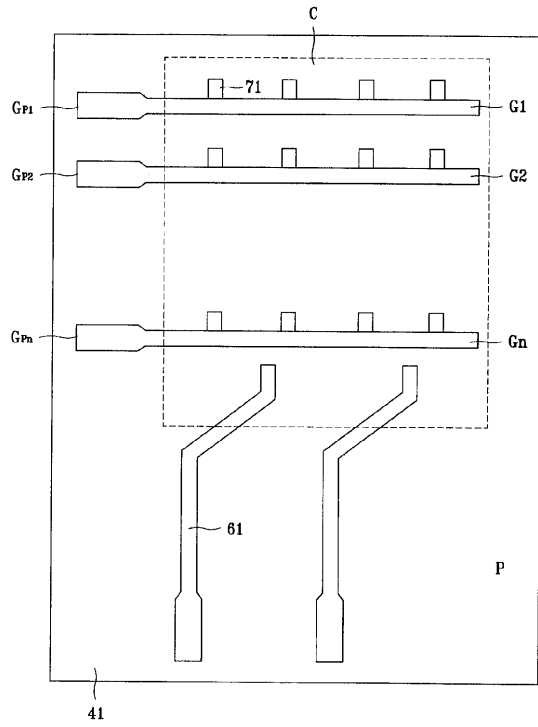
【図5b】



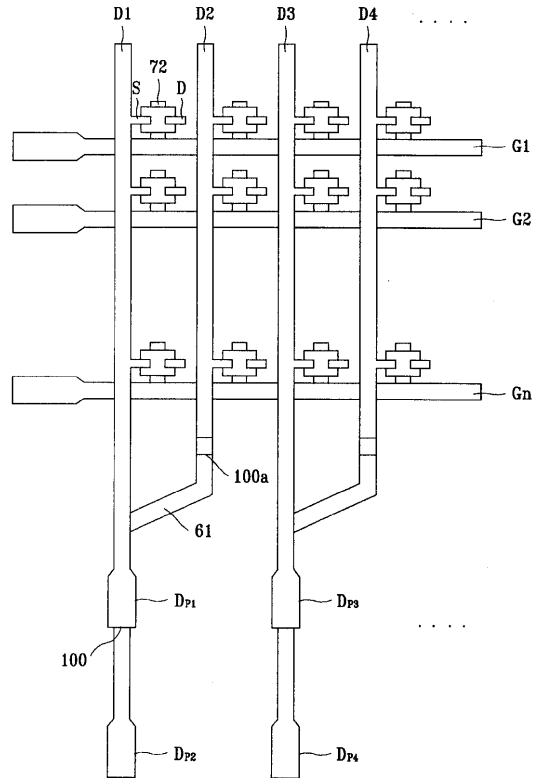
【図5c】



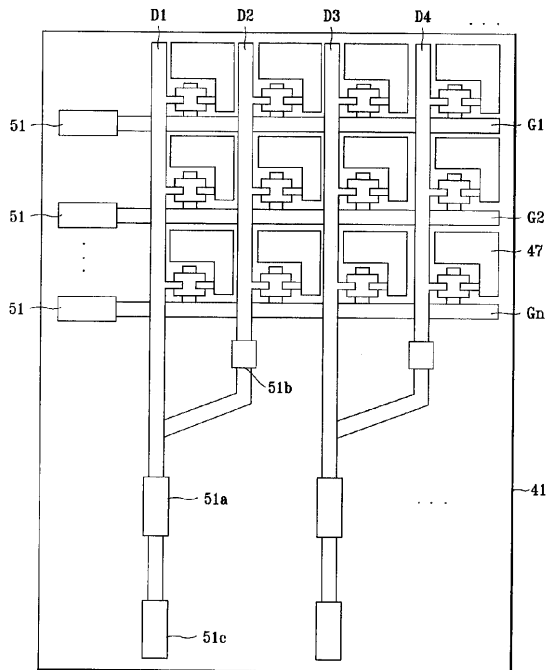
【図 6 a】



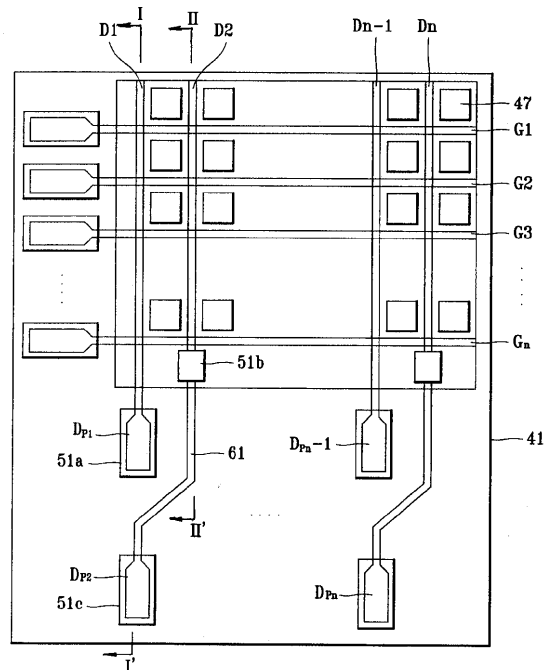
【図 6 b】



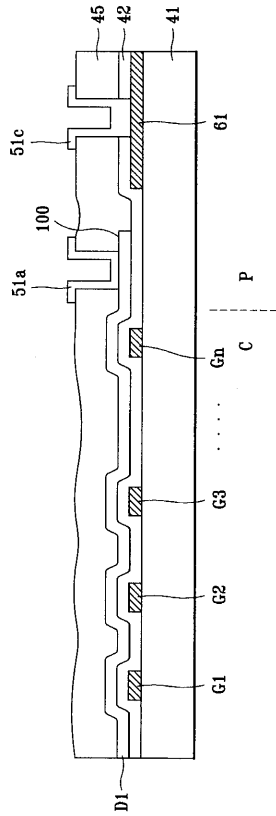
【図 6 c】



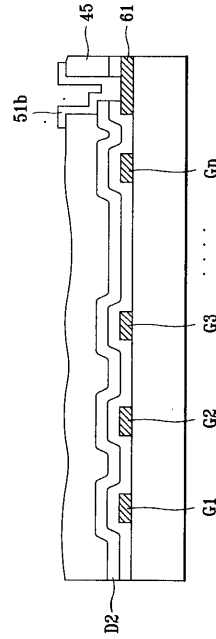
【図 7】



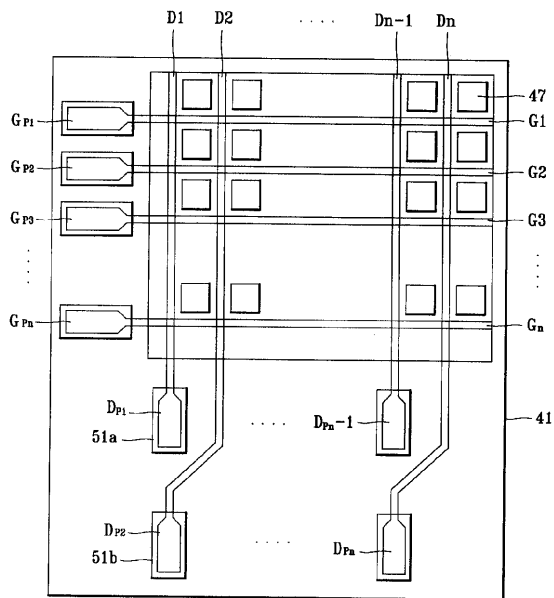
【 8 a 】



【 8 b 】



【 9 】



## フロントページの続き

- (74)代理人 100101498  
弁理士 越智 隆夫
- (74)代理人 100096688  
弁理士 本宮 照久
- (74)代理人 100102808  
弁理士 高梨 憲通
- (74)代理人 100104352  
弁理士 朝日 伸光
- (74)代理人 100107401  
弁理士 高橋 誠一郎
- (74)代理人 100106183  
弁理士 吉澤 弘司
- (72)発明者 キム ウ ヒョン  
大韓民国 ソウル, ソデムン - グ, シンチョン - ドン 1 - 1 8 , 2 0 2
- (72)発明者 ユー ホン ソック  
大韓民国 キョンギ - ド, クンボ - シ, クムジョン - ドン 8 7 6 , ユルゴック アパートメント  
3 4 8 - 1 0 0 2

審査官 福田 知喜

- (56)参考文献 特開平05 - 1 5 0 2 6 3 ( J P , A )  
特開平06 - 2 5 0 1 9 7 ( J P , A )  
特開平07 - 2 6 3 7 0 0 ( J P , A )  
実開昭61 - 1 2 6 2 2 6 ( J P , U )  
特開平05 - 2 6 5 0 2 2 ( J P , A )  
特開平08 - 0 1 5 7 1 5 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/1345  
G02F 1/1368

专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	<a href="#">JP4394855B2</a>	公开(公告)日	2010-01-06
申请号	JP2001378229	申请日	2001-12-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司, 有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	キムウヒョン ユーホンソック		
发明人	キム ウヒョン ユー ホン ソック		
IPC分类号	G02F1/1345 G02F1/1368 G09F9/30 G09F9/35 G02F1/133 G02F1/1362		
CPC分类号	G02F1/13458 G02F1/1345		
FI分类号	G02F1/1345 G02F1/1368 G09F9/30.330.Z G09F9/30.338 G09F9/35 G09F9/30.330		
F-TERM分类号	2H092/GA40 2H092/GA45 2H092/GA46 2H092/GA50 2H092/GA51 2H092/JA24 2H092/JA46 2H092/JB22 2H092/JB31 2H092/NA01 2H092/NA05 2H092/NA26 2H092/NA29 2H192/AA24 2H192/CB05 2H192/FA35 2H192/FA65 2H192/FA72 5C094/AA05 5C094/AA15 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/DB03 5C094/EA05 5C094/GB01 5C094/HA08		
代理人(译)	白井伸一 藤野郁夫 朝日 伸光 高桥诚一郎 吉泽博		
审查员(译)	福田 知喜		
优先权	1020000076006 2000-12-13 KR		
其他公开文献	JP2002202522A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：为了提供其中像素间距减小的液晶显示面板，增加分辨率并且还增加面板的面积并提供其制造方法。解决方案：面板设置有绝缘基板，其设置单元区域和焊盘区域，多个栅极布线和数据布线在单元区域内彼此交叉以限定像素区域，第一焊盘形成在焊盘中在数据布线和第二焊盘之间从奇数数据布线延伸，并且第二焊盘连接到偶数数据布线，并且沿着数据布线的纵向方向与第一焊盘平行布置。

