

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4354895号
(P4354895)

(45) 発行日 平成21年10月28日(2009.10.28)

(24) 登録日 平成21年8月7日(2009.8.7)

(51) Int.Cl.		F I	
GO2F	1/1368	(2006.01)	GO2F 1/1368
GO2F	1/1337	(2006.01)	GO2F 1/1337
GO2F	1/1343	(2006.01)	GO2F 1/1343

請求項の数 5 (全 11 頁)

(21) 出願番号	特願2004-298572 (P2004-298572)	(73) 特許権者	501426046
(22) 出願日	平成16年10月13日(2004.10.13)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2005-122173 (P2005-122173A)		ミテッド
(43) 公開日	平成17年5月12日(2005.5.12)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成16年10月13日(2004.10.13)		イドードン 20
(31) 優先権主張番号	2003-071060	(74) 代理人	100064447
(32) 優先日	平成15年10月13日(2003.10.13)		弁理士 岡部 正夫
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100085176
			弁理士 加藤 伸晃
		(74) 代理人	100106703
			弁理士 産形 和央
		(74) 代理人	100094112
			弁理士 岡部 譲
		(74) 代理人	100096943
			弁理士 白井 伸一

最終頁に続く

(54) 【発明の名称】 横電界型の液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

第1方向へと形成されたゲート配線と；
 第2方向へと形成され、前記ゲート配線と交差して画素領域を定義するデータ配線と；
 前記ゲート配線及びデータ配線の交差点に形成された薄膜トランジスタと；
 前記画素領域内に、前記第1方向に対して斜め方向である、第3方向へと形成された多数の画素電極と；
前記画素領域の端側に沿って形成され、前記薄膜トランジスタと前記画素電極を連結する画素連結配線と、前記画素連結電極と前記画素電極は多数のオープン部を形成し；
 前記第3方向へと形成され、前記画素電極と交互に形成された多数の共通電極と、それぞれの前記共通電極は、第1端と前記第1端よりも前記ゲート配線に近接する第2端を有し、それぞれの前記オープニング部に配置され；
それぞれの前記共通電極の第1端にのみ形成され、隣接する前記画素電極の一部と重なるように前記共通電極から延伸する突出部と；
前記共通電極と連結し、前記画素連結電極と一部重なる共通連結配線と、前記共通連結配線と前記画素電極の画素連結配線の重なった部分は、前記共通連結配線と前期画素連結配線との間の絶縁層と共にストレージキャパシターを形成し；
 前記共通電極及び画素電極を覆い、前記第1方向の配向方向を有する配向膜を含む横電界型の液晶表示装置用基板。

【請求項 2】

前記一定の角度は、 $1^{\circ} \sim 45^{\circ}$ 範囲から選択されることを特徴とする請求項 1 に記載の横電界型の液晶表示装置用基板。

【請求項 3】

隣接した画素領域の前記共通連結配線を連結する共通配線をさらに含むことを特徴とする請求項 1 に記載の横電界型の液晶表示装置用基板。

【請求項 4】

前記画素電極は、インジウム - スズ - オキサイド ITO で形成されることを特徴とする請求項 1 に記載の横電界型の液晶表示装置用基板。

【請求項 5】

前記共通電極は、前記ゲート配線と同一物質及び同一層で形成されることを特徴とする請求項 1 に記載の横電界型の液晶表示装置用基板。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に、横電界型の液晶表示装置に関する。

【背景技術】

【0002】

最近の液晶表示装置は、消費電力が低く、携帯性に優れた技術集約的で、付加価値の高い次世代の先端表示素子として脚光を浴びている。

前記液晶表示装置は、透明電極が形成された 2 つの基板間に液晶を注入し、上部基板及び下部基板の外部に、上部偏光板及び下部偏光板を位置させて形成し、液晶分子の異方性による光の偏光特性を変化させ、映像効果を得る非発光素子である。

20

【0003】

現在、各画素を開閉するスイッチング素子である薄膜トランジスタが、画素ごと配置される能動行列方式の液晶表示装置が、解像度及び動映像の具現能力が優れて、最も注目を浴びている。

【0004】

一般的な液晶表示装置は、共通電極が形成されたカラーフィルター基板と、画素電極が形成されたアレイ基板と、両基板間に充填された液晶とで構成されるが、このような液晶表示装置では、共通電極と画素電極間の上 - 下に形成される垂直の電界により液晶を駆動させる方式であって、透過率と開口率等の特性が優れる。

30

ところが、前述した垂直の電界による液晶の駆動は、視野角の特性が優れてないので、これを改善するため、水平の電界により液晶を駆動させ、広視野角の特性がある横電界型の液晶表示装置が提案されている。

【0005】

図 1 は、一般的な横電界型の液晶表示装置の駆動原理を説明する図である。

図示したように、カラーフィルター基板である上部基板 10 と、アレイ基板である下部基板 20 が、相互に向かい合って離隔しており、この上部基板 10 及び下部基板 20 間には、液晶層 30 が介在されている構造で、前記下部基板 20 の内部面には、共通電極 22 及び画素電極 24 が形成されている。

40

前記液晶層 30 は、前記共通電極 22 と画素電極 24 の水平の電界 26 により作動されて、液晶層 30 内の液晶分子 32 が水平の電界により移動するので、視野角が広がる特性がある。

例えば、前記横電界型の液晶表示装置を正面から見た場合、上/下/左/右に約 $80^{\circ} \sim 85^{\circ}$ の視野角を有する。

【0006】

以下、従来の横電界型の液晶表示装置用アレイ基板の電極配置構造を、図を参照して詳しく説明する。

図 2 は、従来の横電界型の液晶表示装置用アレイ基板の概略的な平面図である。

図示したように、ゲート配線 40 及びデータ配線 42 が、相互に交差して形成されてお

50

り、ゲート配線 4 0 及びデータ配線 4 2 の交差点には、薄膜トランジスタ T が形成されている。ゲート配線 4 0 及びデータ配線 4 2 の交差領域は、画素領域 P として定義される。

【 0 0 0 7 】

前記ゲート配線 4 0 と一定間隔離されるように共通配線 4 4 が形成されており、画素領域 P に位置する共通配線 4 4 からは、データ配線 4 2 と平行な方向へと多数の共通電極 4 6 が分岐されている。多数の共通電極 4 6 は、データ配線 4 2 に隣接した 2 つの第 1 共通電極 4 6 a と、第 1 共通電極 4 6 a 間に位置する第 2 共通電極 4 6 b を含む。また、前記薄膜トランジスタ T に連結され、第 1 画素連結配線 4 8 が形成されており、第 1 画素連結配線 4 8 からは、共通電極 4 6 間の離隔区間に、共通電極 4 6 が、交互に多数の画素電極 5 0 が分岐されている。

10

【 0 0 0 8 】

前記画素電極 5 0 等の一端を連結して、前記共通配線 4 4 と重なる位置には、第 2 画素連結配線 5 2 が形成されている。前記共通配線 4 4 と第 2 画素連結配線 5 2 が重なる領域は、図示していない絶縁体が介在された状態で、ストレージキャパシタ C_{st}を構成する。

前記共通電極 4 6 と画素電極 5 0 との離隔区間は、横電界により液晶を駆動させる実質的な開口領域 I I であって、本図面では、4 つの開口領域 I I がある 4 ブロック構造を、一例として示している。すなわち、前記画素領域 P 別に、3 つの共通電極 4 6 と 2 つの画素電極 5 0 が、交互に配置された構造に関して示している。

【 0 0 0 9 】

20

以下、図 3 A、図 3 B は、前記図 2 の B 領域の拡大図であって、ラビング方向と電界方向の相関関係を中心に示しており、液晶分子の初期配列を誘導するラビング方向を、対角線方向(例えば、右下方向から左上方向へ)にして、電圧印加時、画素電極及び共通電極と直交する方向へと横電界が形成されることを、基本条件とする。

【 0 0 1 0 】

図 3 A では、共通電極、画素電極に、各々 5 V、8 V の電圧が印加されて、データ配線には、8 V の電圧が印加される。従って、共通電極、画素電極間に 3 V の電圧の差が発生し、液晶分子等は、電圧の差によって誘導された横電界により第 1 方向 5 4 に配列される。この時、印加される電圧等は、グレー映像に対応する。

図 3 B では、共通電極と画素電極に、各々 5 V、8 V の電圧が印加されて、データ配線には、10 V の電圧が印加される。従って、図 3 A と同様に、共通電極と画素電極間に、3 V の電圧の差が発生するとしても、データ配線に印加される電圧の変化によって、実際の駆動領域の電界にも変化が発生して、液晶分子等は、図 3 A による第 1 方向 5 4 より、さらに回転された第 2 方向 5 8 に沿って配列されて、これによって、共通電極と画素電極に同じ電圧が印加される条件だとしても、データ配線に印加される信号電圧の差により色感の変化が発生する。

30

【 0 0 1 1 】

このような問題を解決するために、従来には、外廓の共通電極の幅を広める方法が利用された。すなわち、図 2 で、データ配線 4 2 と隣接した画素電極 5 0 間に発生する画質の不良現象であるクロストークを最小化して、光漏れ現象を防ぐため、第 1 共通電極 4 6 a 等は、第 2 共通電極 4 6 b より広い幅を有する。ところが、電極の幅が広がるほど、開口率が減少する問題があった。

40

このような開口率の低下問題は、液晶分子の初期方向を決定するラビング方向と、電圧の印加時、液晶分子の駆動を誘導する電界方向とも密接な関係がある。

また、従来の横電界を形成する電極の配置構造は、ラビング方向及び電界方向と関連されて、開口率を減少させる問題がある。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 1 2 】

このような問題を解決するために、本発明では、開口率の減少なしに、輝度を向上させ

50

ることができる構造の横電界型の液晶表示装置を提供することを目的とする。

このためには、本発明では、データ配線部の液晶分子の移動を最小化する方法により、光漏れ現象を防いで、具体的に、データ配線と隣接する電極間の電界方向と同じ水準に、ラビング処理をして、ラビング方向を考慮して、その前に、共通電極及び画素電極を、ラビング方向と対応した方向に形成する。

【課題を解決するための手段】

【0013】

前述した目的を達成するための本発明の横電界型の液晶表示装置用基板は、第1方向へと形成されたゲート配線と；第2方向へと形成され、前記ゲート配線と交差して画素領域を定義するデータ配線と；前記ゲート配線及びデータ配線の交差点に形成された薄膜トランジスタと；前記画素領域内に、第3方向へと形成されて、前記薄膜トランジスタに連結される多数の画素電極と；前記第3方向へと形成され、前記画素電極と交互に形成された多数の共通電極と；前記共通電極及び画素電極を覆い、前記第1方向の配向方向を有する配向膜を含む。

10

前記第3方向は、前記第1方向に対して、一定角度が傾き、前記一定角度は、 $1^{\circ} \sim 45^{\circ}$ 範囲から選択される。

【0014】

前記共通電極に連結され、前記データ配線と隣接して、第2方向へと形成された共通連結配線を含み、隣接した画素領域の共通連結配線を相互に連結させて、第1方向へと形成された共通配線をさらに含む。

20

隣接した画素電極と共通電極間の距離は、前記データ配線の一側面と、前記データ配線の一側面から遠く離れている側の前記共通連結配線の一側面間の距離より大きい、もしくは、同じである。

前記隣接した画素電極と共通電極間の距離は、約 $10\ \mu\text{m}$ であって、前記データ配線の一側面と、前記データ配線の一側面から遠く離れている側の前記共通連結配線の一側面間の距離は、約 $3\ \mu\text{m}$ ないし $8\ \mu\text{m}$ である。

【0015】

前記薄膜トランジスタと前記画素電極を連結する画素連結配線をさらに含む。

前記画素連結配線は、逆「L」状である。

前記画素連結配線は、前記画素領域の端側に沿って形成されており、前記画素連結配線と前記画素電極は、多数のオープン部を形成する。

30

【0016】

前記多数の共通電極は、前記オープン部内に位置する。

前記多数の共通電極に連結され、前記画素連結配線と一部重なり、第2方向へと形成された共通連結配線をさらに含む。

前記共通連結配線と前記重なった画素連結配線は、その間に位置する絶縁層と共に、ストレージキャパシタを形成する。

隣接した画素領域の前記共通連結配線を連結する共通配線をさらに含む。

【0017】

各共通電極は、第1端に突出部があって、前記共通電極の第1端は、前記共通電極の第2端より、ゲート配線から遠く離れている。

40

前記突出部は、隣接した画素電極と重なり、前記ゲート配線に近い共通電極の一面に形成される。

前記画素電極は、インジウム - スズ - オキサイドITOで形成されて、前記共通電極は、前記ゲート配線と同一物質及び同一層で形成される。

以下、本発明による望ましい実施例を、図面を参照して詳しく説明する。

【発明の効果】

【0018】

本発明による横電界型の液晶表示装置は、共通電極及び画素電極とラビング方向を、実質的に、ゲート配線と対応する方向に設けることによって、データ配線部に位置する液晶

50

分子は、電圧印加の可否に関係なしに、初期配列方向を維持することができるようになって、データ配線部で発生される光漏れ現象を最小化して、データ配線と交差されるように共通電極及び画素電極を形成することによって、データ配線による電界の影響を最小化して、画質の特性を改善することができる。

【実施例 1】

【0019】

図 4 は、本発明の実施例 1 による横電界型の液晶表示装置用アレイ基板の平面図である。

図示したように、第 1 方向へとゲート配線 110 が形成されており、第 2 方向へとデータ配線 126 が形成されており、前記ゲート配線 110 とデータ配線 126 の交差点に、薄膜トランジスタ T が形成されている。

前記ゲート配線 110 及びデータ配線 126 の交差領域で定義される画素領域には、前記薄膜トランジスタ T に連結され、多数の画素電極 130 が形成されており、前記画素電極 130 と交互に、多数の共通電極 118 が形成されている。

【0020】

本実施例では、前記画素電極 130 と共通電極 118 が、第 1 方向を基準に、一定角度傾くように配置されており、前記一定角度は、 $1^{\circ} \sim 45^{\circ}$ 範囲から選択されることを特徴とする。画素電極 130 は、インジウム - スズ - オキサイド ITO のような透明導電性物質で形成されて、共通電極 118 は、ゲート配線 110 と同一物質及び同一層で形成される。

より詳しく説明すると、前記薄膜トランジスタ T は、ゲート電極 112、半導体層 120、ソース電極 122、ドレイン電極 124 とで構成されて、前記ドレイン電極 124 に連結され、逆「L」状の画素連結配線 128 が形成されている。また、画素連結配線 128 では、両方向へと、前述した多数の画素電極 130 が分岐されている。画素電極 130 は、実質的に、相互に平行である。

【0021】

前記画素領域 P 内には、第 2 方向へとデータ配線 126 と隣接されるように、連結配線 116 が形成されている。すなわち、1 つの画素領域 P には、2 つの共通連結配線 116 が形成されている。また、同じ画素領域 P 内の 2 つの共通連結配線 116 の向かい合う領域(すなわち、主画素領域 P には、多数の共通電極 118 が、画素電極 130 と交互に形成されており、隣接した画素領域 P 間の共通連結配線 116 は、第 1 方向へと形成された共通配線 114 により、電氣的に連結されている。

【0022】

図面には詳しく提示してないが、前記画素電極 130 を覆う基板全面には、配向膜が形成されて、配向膜は、データ配線 126 と連結配線 116 間に形成される電界方向と、同じ方向にラビング処理されることを特徴とする。例えば、本実施例では、データ配線 126 と共通連結配線 116 間に形成される電界方向(図示せず)が、第 1 方向と同じであって、第 1 方向と同じく処理されることを特徴とする。

すなわち、本実施例では、液晶(図示せず)の初期配列を誘導するラビング方向と、電圧印加時、データ配線 126 と共通連結配線 116 間に誘導されて、液晶の配列方向が決定される電界の方向を同一にすることによって、該当領域での光漏れ現象等を、効果的に防ぐことができ、従って、光漏れ領域を遮断するためのパターンの形成範囲の縮小により開口率を高める。

【0023】

さらに、本実施例では、ラビング方向と大体 90° の角度の差がある横電界の形成を通じて、ホワイト輝度を形成するため、実質的に、共通電極 118 及び画素電極 130 は、ラビング方向に対して、一定角度傾くように形成することを特徴とする。前述した一定な角度は、望む方向へと液晶分子を好ましく移動されるための角度の範囲から選択されて、例えば、 $1^{\circ} \sim 45^{\circ}$ の範囲から選択されることが望ましい。

【0024】

一方、前記共通電極 118 及び画素電極 130 間の離隔区間の幅 W_1 は、前記データ配線 126 の一側面から、共通連結配線 116 の内側までの距離 d_1 より大きい、もしくは、対応する値から選択されることが、横電界の形成と関連して、有利である。前記共通電極 118 と画素電極 130 間の離隔区間の幅 W_1 は、約 $10\ \mu\text{m}$ であって、前記データ配線 126 の一側面から共通連結配線 116 の内側までの距離 d_1 は、 $3\ \mu\text{m}$ ないし $8\ \mu\text{m}$ の場合もある。

結論的に、本実施例によるアレイ基板の構造によると、データ配線と連結配線の区間に位置する液晶分子の動きを除く方法により、光漏れ現象が遮断できるので、連結配線の形成幅を縮めて、従って、開口率を高める。

【0025】

図 5A, 図 5B は、前記図 4 の D 領域の拡大図であって、電圧のオン/オフ時の液晶の駆動の特性を中心に示している。図 5A は、電圧のオフ状態であって、図 5B は、電圧のオン状態の液晶の駆動の特性を示している。

【0026】

図 5A は、電圧のオフ状態で、液晶分子は、ラビング方向と同一に配置される。

すなわち、電圧のオフ状態では、電界による影響を受けないので、ラビング方向が、液晶分子 140 の初期位置を決める。従来は、ゲート配線を基準に、大体 45° 傾いた方向へとラビング処理したが、本実施例では、ゲート配線(前記図 4 の 110)と同じ方向にラビング処理することによって、特に、データ配線 126 と共通連結配線 116 間の区間に位置する液晶分子 140 が、データ配線 126 と直交する方向へと配列されることを特徴とする。

【0027】

図 5B は、電圧のオン状態では、電界の方向と対応する方向に、液晶分子 140 の方向が決まる。この時、データ配線 126 と共通連結配線 116 間には、データ配線と直交する方向に、電界 142 が形成されるので、この区間に位置する液晶分子 140 は、動きがなくて、共通電極 118 と画素電極 130 間には、横電界 144 が形成されるが、共通電極 118 と画素電極 130 は、ゲート配線 110 を基準に、一定角度傾いて配置されることによって、望む方向へ、液晶分子 140 を駆動させる。

【実施例 2】

【0028】

本実施例は、前記実施例 1 の基本的構造を適用するが、ストレージキャパシターを非開口領域に形成する方法によって開口率を向上させる実施例に関する。

図 6 は、本発明の実施例 2 による横電界型の液晶表示装置用アレイ基板の平面図であって、前記図 4 と重複される部分の説明は、簡単にする。

【0029】

図示したように、第 1 方向へとゲート配線 210 が形成されており、第 1 方向と交差する第 2 方向へとデータ配線 226 が形成されている。ゲート配線 210 及びデータ配線 226 の交差点に、薄膜トランジスタ T が形成されており、前記ゲート配線 210 及びデータ配線 226 の交差領域は、画素領域 P で定義される。

【0030】

前記画素領域 P には、薄膜トランジスタ T に連結されて、画素領域 P の端側に沿って、画素連結配線 228 が形成されている。この時、前記画素連結配線 228 は、接するゲート配線 210 及びデータ配線 226 とは、一定間隔離隔されるように位置する。画素連結配線 228 内には、画素電極 230 等が第 1 方向に対して傾いた、第 3 方向へと形成されており、画素連結配線 228 に連結されている。画素電極 230 等と画素連結配線 228 は、開口部 227 等を形成する。

【0031】

画素領域 P 内には、第 2 方向に沿って、共通連結配線 216 が形成されており、共通連結配線 216 は、画素連結配線 228 と重なる。すなわち、前記共通連結配線 216 は、画素領域 P 単位で、両側に、2 つずつ位置する。また、前記画素領域 P 単位で、前述した

10

20

30

40

50

オープン部 2 2 7 には、相互に向かい合う 2 つの共通連結配線 2 1 6 を連結させる位置に、共通電極 2 1 8 が形成されており、前記画素領域 P 別の共通連結配線 2 1 6 は、共通配線 2 1 4 により連結される。

【 0 0 3 2 】

前記画素連結配線 2 2 8 と共通連結配線 2 1 6 の重畳領域は、図示してない絶縁体が介在された状態で、ストレージキャパシター Cst を構成する。既存には、ストレージキャパシターを形成するため、開口領域が減少される構造を甘受しなければならなかったが、本実施例では、共通電極 2 1 8 及び画素電極 2 3 0 を、横の方向に形成することによって、データ配線 2 2 6 と隣接する画素連結配線 2 2 8 及び共通連結配線 2 1 6 領域を、ストレージキャパシター Cst として活用することができて、従って、開口率が減少されることを防ぎながらストレージキャパシターの容量を高める。

10

【 0 0 3 3 】

以下、前記実施例 2 による横電界型の液晶表示装置用アレイ基板の電圧のオン状態での電界方向に関して、図 7 を参照して詳しく説明する。

例えば、ピクセル電圧の大きさを、10 V、共通電極の大きさを、5.4 V にした場合の液晶の駆動の特性を通じて、領域別の電界方向に関し、開口領域の端側部での電界方向を中心に観察すると、特に、図面上で、右側の端部 E の電界方向は、開口領域の中央部の電界方向と異なる電界方向を有して、従って、電場の歪曲現象が発生される。

このような部分的な電場の歪曲現象により画質の特性が低下されたりする。

前述した短所を改善するために、以下、本発明の更に他の実施例では、液晶分子の配列の特性を、全体的に、均一に調節することができる補助パターンを追加する。

20

【実施例 3】

【 0 0 3 4 】

本実施例は、前記実施例 2 の変形実施例であって、開口領域のエッジ部分での液晶分子の配列の特性を向上させる構造であることを特徴とする。

図 8 は、本発明の実施例 3 による横電界型の液晶表示装置用アレイ基板の平面図であって、前記図 6 と重複される部分の説明は、簡単にする。

図示したように、共通電極 3 1 8 のどちらかの一端は、接する画素電極 3 3 0 と、一定間隔重なる突出部 F があることを特徴とする。

【 0 0 3 5 】

30

前記突出部 F の形成位置は、ゲート配線 3 1 0 を基準に、第 2 方向へとゲート配線 3 1 0 と一番遠い位置の共通電極 3 1 8 の端側部に位置して、形成方向は、該当画素領域 P のゲート配線 3 1 0 を向かうようにすることが望ましい。

また、前記突出部 F は、開口領域 G のどちらかの一端部のパターン形状を緩やかにする役割をして、開口領域 G 全般にわたって、液晶分子の分布を、均一にすることを特徴とする。

【 0 0 3 6 】

本発明は、本発明の前記実施例等に限らず、本発明の趣旨に反しない範囲内で、多様に変更して実施することができる。

図面には詳しく提示してないが、本発明では、前記実施例による横電界型の液晶表示装置用基板と、前記基板と向かい合うように配置されるもう 1 つの基板と、両基板間に介在される液晶層を含む液晶表示装置を含む。

40

【図面の簡単な説明】

【 0 0 3 7 】

【図 1】一般的な横電界型の液晶表示装置の駆動原理の説明のための図である。

【図 2】従来の横電界型の液晶表示装置用アレイ基板の概略的な平面図である。

【図 3 A】前記図 2 の B 領域の拡大図である。

【図 3 B】前記図 2 の B 領域の拡大図である。

【図 4】本発明の実施例 1 による横電界型の液晶表示装置用アレイ基板の平面図である。

【図 5 A】前記図 4 の D 領域の拡大図であって、電圧のオフ状態の液晶の駆動の特性を中

50

心に示した図である。

【図5B】前記図4のD領域の拡大図であって、電圧のオン状態の液晶の駆動の特性を中心に示した図である。

【図6】本発明の実施例2による横電界型の液晶表示装置用アレイ基板の平面図である。

【図7】本発明の実施例2による横電界型の液晶表示装置用アレイ基板の電界の特性の図である。

【図8】本発明の実施例3による横電界型の液晶表示装置用アレイ基板の平面図である。

【符号の説明】

【0038】

110：ゲート配線

112：ゲート電極

114：共通配線

116：共通連結配線

118：共通電極

120：半導体層

122：ソース電極

124：ドレイン電極

126：データ配線

127：オープン部

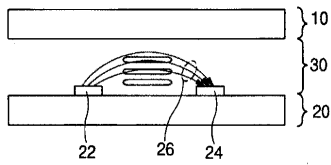
128：画素連結配線

130：画素電極

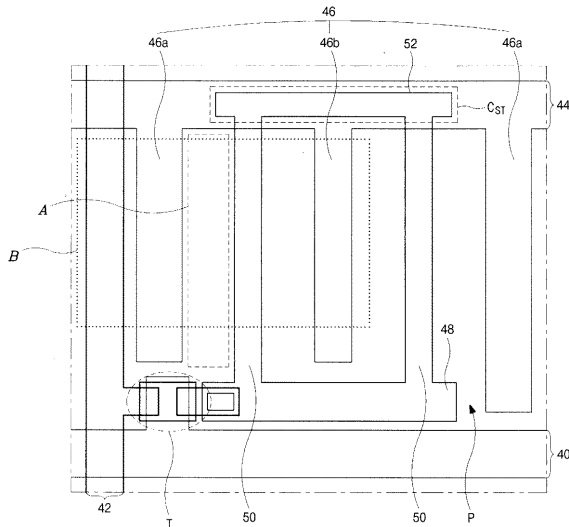
10

20

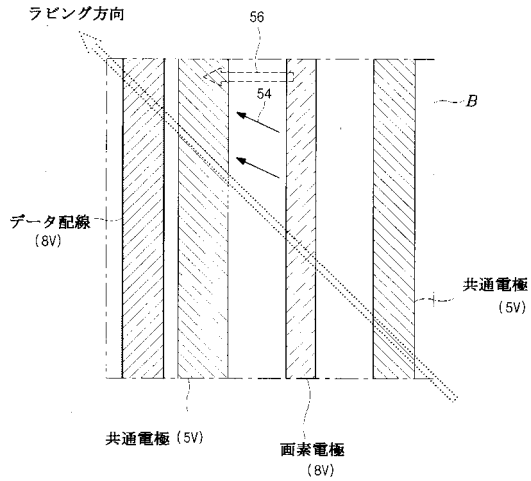
【図1】



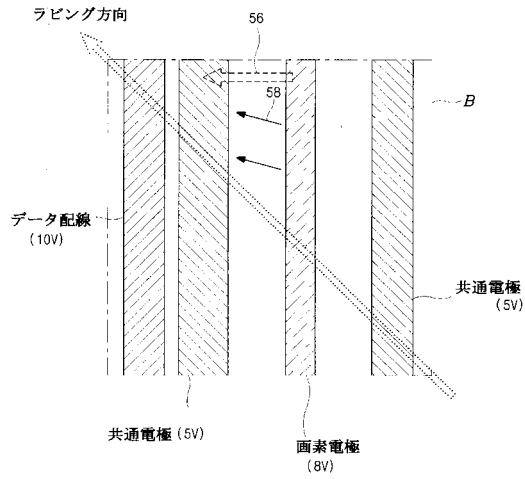
【図2】



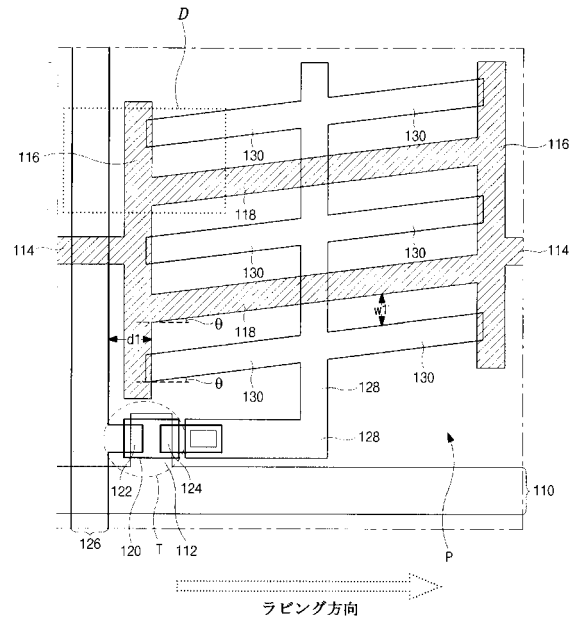
【図3A】



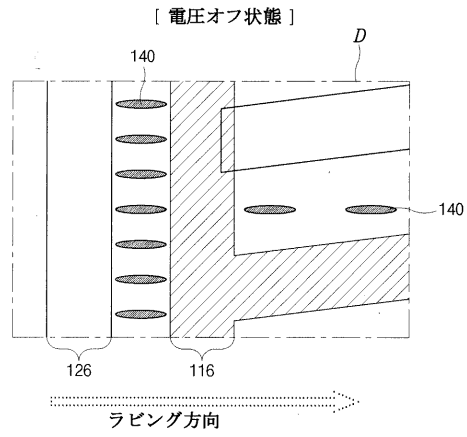
【図3B】



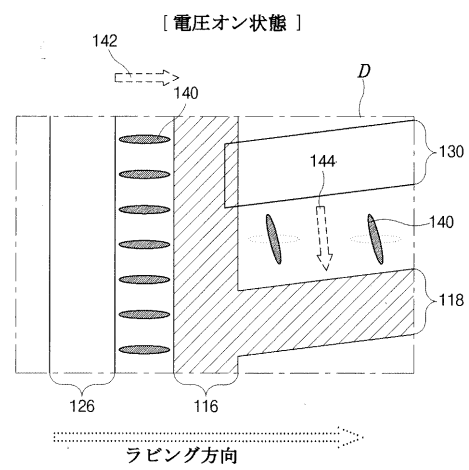
【図4】



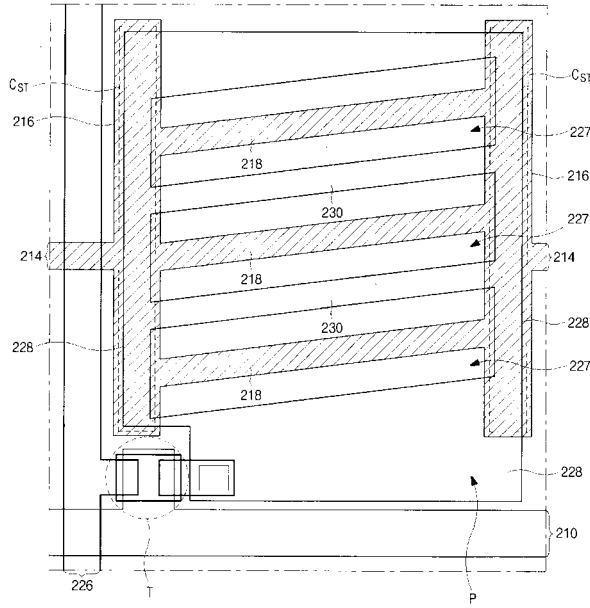
【図5A】



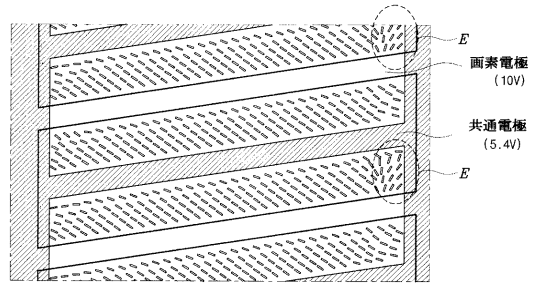
【図5B】



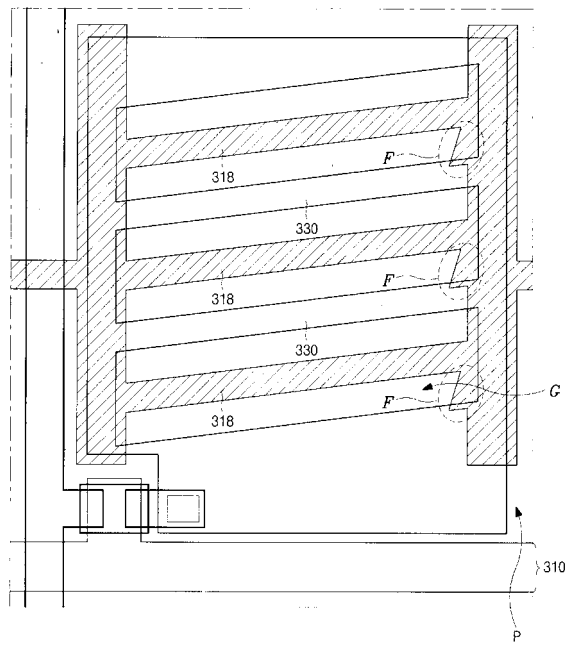
【図6】



【図7】



【図8】



フロントページの続き

- (74)代理人 100101498
弁理士 越智 隆夫
- (74)代理人 100096688
弁理士 本宮 照久
- (74)代理人 100104352
弁理士 朝日 伸光
- (74)代理人 100128657
弁理士 三山 勝巳
- (72)発明者 キム ド - スン
大韓民国 730 - 768 キョンサンブット クミシ ソンジョンドン サムソンジャンミ ア
パート 2 - 1506
- (72)発明者 カン ビュン - ク
大韓民国 730 - 072 キョンサンブット クミシ シンピョン2ドン 70 - 17ボンジ

審査官 福島 浩司

- (56)参考文献 特開2003 - 015146 (JP, A)
特開平11 - 202323 (JP, A)
特開2003 - 207803 (JP, A)
特開2003 - 280037 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1 / 1368
G02F 1 / 1337
G02F 1 / 1343

专利名称(译)	横向电场型液晶显示装置		
公开(公告)号	JP4354895B2	公开(公告)日	2009-10-28
申请号	JP2004298572	申请日	2004-10-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司, 有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	キムドスン カンビユンク		
发明人	キム ド-スン カン ビユン-ク		
IPC分类号	G02F1/1368 G02F1/1337 G02F1/1343		
CPC分类号	G02F1/134363 G02F1/133784		
FI分类号	G02F1/1368 G02F1/1337 G02F1/1343		
F-TERM分类号	2H090/KA04 2H090/LA01 2H090/LA04 2H090/MA02 2H090/MA07 2H090/MB01 2H092/GA14 2H092/HA04 2H092/JA26 2H092/JB64 2H092/KB14 2H092/NA04 2H092/NA07 2H092/PA02 2H092/QA06 2H192/AA24 2H192/BB01 2H192/BB52 2H192/BB66 2H192/BB73 2H192/DA32 2H192/GD12 2H192/JA33 2H290/AA73 2H290/BA04 2H290/BB67 2H290/BF13 2H290/CA42 2H290/CA46		
代理人(译)	白井伸一 朝日 伸光		
审查员(译)	福島浩二		
优先权	1020030071060 2003-10-13 KR		
其他公开文献	JP2005122173A		
外部链接	Espacenet		

摘要(译)

本发明提供一种横向电场型液晶显示装置, 其具有在不降低开口率的情况下提高亮度的结构。通过在与数据布线和与数据布线相邻的电极之间的电场方向相同的方向上执行摩擦处理, 在与摩擦方向对应的方向上形成公共电极和像素电极, 以便定位在数据布线部分中无论是否可以施加电压, 液晶分子都可以保持初始取向方向, 最小化数据布线部分中发生的漏光现象, 以及与数据布线, 公共电极和像素交叉的方向通过形成电极, 具有可以最小化由数据布线引起的电场的影响, 并且可以提高图像质量特性的优点。点域4

【图3A】

