

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4178977号

(P4178977)

(45) 発行日 平成20年11月12日 (2008.11.12)

(24) 登録日 平成20年9月5日 (2008.9.5)

(51) Int. Cl.

F I

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

G09G 3/36 (2006.01)

G02F 1/133 550

G09G 3/20 611D

G09G 3/20 611E

G09G 3/20 624B

G09G 3/20 624D

請求項の数 17 (全 26 頁) 最終頁に続く

(21) 出願番号 特願2003-30610 (P2003-30610)  
 (22) 出願日 平成15年2月7日 (2003.2.7)  
 (65) 公開番号 特開2004-240263 (P2004-240263A)  
 (43) 公開日 平成16年8月26日 (2004.8.26)  
 審査請求日 平成17年12月1日 (2005.12.1)

(73) 特許権者 000001443  
 カシオ計算機株式会社  
 東京都渋谷区本町1丁目6番2号  
 (74) 代理人 100096699  
 弁理士 鹿嶋 英實  
 (72) 発明者 小倉 潤  
 東京都八王子市石川町2951番地の5  
 カシオ計算機株式会  
 社 八王子研究所内

審査官 藤田 都志行

最終頁に続く

(54) 【発明の名称】 表示駆動装置及びその駆動制御方法、並びに、アクティブマトリクス型液晶表示装置及びその駆動方法。

(57) 【特許請求の範囲】

【請求項1】

表示データに応じた表示信号電圧が画素トランジスタを介して画素電極に印加される画素容量と、該画素容量に並列に接続され、前記表示信号電圧に基づく電荷を前記画素電極と補助電極との間に保持する補助容量と、を有する表示画素が2次元配列された表示パネルに対して、各行の前記表示画素を前記補助電極とは分離されている走査ラインを介して順次選択状態に設定し、前記表示データに基づく表示信号電圧を印加することにより、各表示画素に充填された液晶分子の配向状態を制御して、所望の画像情報を表示する表示駆動装置において、

前記画素容量に印加される電圧極性を負極性から正極性に切り換える際に、当該画素容量に対応する補助容量の前記補助電極に印加する電圧を、当該補助容量に対応する表示画素が選択状態にされる第1のタイミングで第1の電圧レベルから第2の電圧レベルに変化させ、前記第1のタイミングに対して所定時間遅延した第2のタイミングで前記第2の電圧レベルから前記第1の電圧レベルとは異なる第3の電圧レベルに変化させ、  
 前記画素容量に印加される電圧極性を正極性から負極性に切り換える際に、当該画素容量に対応する補助容量の前記補助電極に印加する電圧を、当該補助容量に対応する表示画素が選択状態にされる第3のタイミングで前記第3の電圧レベルから第4の電圧レベルに変化させ、前記第3のタイミングに対して所定時間遅延した第4のタイミングで前記第4の電圧レベルから前記第4の電圧レベルとは異なる前記第1の電圧レベルに変化させ、  
 前記第1の電圧レベルから前記第2の電圧レベルへの変化量と前記第3の電圧レベルから

10

20

前記第 4 の電圧レベルへの変化量とを等しくしたことを特徴とする表示駆動装置。

【請求項 2】

前記画素トランジスタのゲートとソースとの間に形成される寄生容量を  $C_{gs}$  とし、走査信号の電圧振幅の絶対値を  $V_{gh1}$  とし、当該表示画素における前記補助容量を  $C_s$  としたとき、

前記補助電極に印加する電圧を、前記第 1 のタイミングまたは前記第 3 のタイミングで、 $V_{gh1} \times C_{gs} / C_s$  だけ変化させることを特徴とする請求項 1 記載の表示駆動装置。

【請求項 3】

前記補助電極に印加する電圧を、前記第 1 のタイミングまたは前記第 3 のタイミングで、走査信号のオフ電圧側に变化させることを特徴とする請求項 1 または 2 に記載の表示駆動装置。

10

【請求項 4】

前記画素トランジスタのゲートとソースとの間に形成される寄生容量を  $C_{gs}$  とし、前記画素トランジスタのドレインとソースとの間に形成される寄生容量を  $C_{d-pix}$  とし、走査信号の電圧振幅の絶対値を  $V_{gh1}$  とし、当該表示画素における前記補助容量を  $C_s$  とし、前記画素容量を  $C_{lc}$  としたとき、

前記補助電極に印加する電圧を、前記第 2 のタイミングまたは前記第 4 のタイミングで、 $C_s / (C_s + C_{d-pix} + C_{lc} + C_{gs})$  に基づいた値だけ変化させることを特徴とする請求項 1 から 3 の何れかに記載の表示駆動装置。

【請求項 5】

20

前記補助電極に印加する電圧を、前記第 2 のタイミングで走査信号のオン電圧側に变化させることを特徴とする請求項 1 から 4 の何れかに記載の表示駆動装置。

【請求項 6】

前記補助電極に印加する電圧を、前記第 4 のタイミングで走査信号のオフ電圧側に变化させることを特徴とする請求項 1 から 5 の何れかに記載の表示駆動装置。

【請求項 7】

前記補助電極に印加する電圧を、前記第 2 のタイミングまたは前記第 4 のタイミングで、前記液晶のしきい値電圧に基づいた値だけ変化させることを特徴とする請求項 1 から 6 の何れかに記載の表示駆動装置。

【請求項 8】

30

前記第 2 のタイミングは、前記第 1 のタイミングに対して、前記表示画素を選択状態に保持する選択期間の所定数倍の時間だけ遅延したタイミングであることを特徴とする請求項 1 から 7 の何れかに記載の表示駆動装置。

【請求項 9】

前記第 4 のタイミングは、前記第 3 のタイミングに対して、前記表示画素を選択状態に保持する選択期間の所定数倍の時間だけ遅延したタイミングであることを特徴とする請求項 1 から 8 の何れかに記載の表示駆動装置。

【請求項 10】

画素トランジスタを備えた表示画素に走査ラインとは分離されている補助電極と画素電極との間に所定の電荷を保持する補助容量が形成され、フィールド毎に前記表示画素の液晶に印加される電圧の極性を反転させるアクティブマトリクス型液晶表示装置であって、前記液晶に印加される電圧極性を負極性から正極性に切り換える際に、当該表示画素に対応する補助容量の前記補助電極に印加する電圧を、当該表示画素が選択状態にされる第 1 のタイミングで第 1 の電圧レベルから第 2 の電圧レベルに変化させ、前記第 1 のタイミングに対して所定時間遅延した第 2 のタイミングで前記第 2 の電圧レベルから前記第 1 の電圧レベルとは異なる第 3 の電圧レベルに変化させ、

40

前記液晶に印加される電圧極性を正極性から負極性に切り換える際に、当該表示画素に対応する補助容量の前記補助電極に印加する電圧を、当該表示画素が選択状態にされる第 3 のタイミングで前記第 3 の電圧レベルから第 4 の電圧レベルに変化させ、前記第 3 のタイミングに対して所定時間遅延した第 4 のタイミングで前記第 4 の電圧レベルから前記第 4

50

の電圧レベルとは異なる前記第 1 の電圧レベルに変化させる補助容量駆動手段を備え、前記第 1 の電圧レベルから前記第 2 の電圧レベルへの変化量と前記第 3 の電圧レベルから前記第 4 の電圧レベルへの変化量とが等しいこと特徴とするアクティブマトリクス型液晶表示装置。

【請求項 1 1】

表示データに応じた表示信号電圧が画素トランジスタを介して画素電極に印加される画素容量と、該画素容量に並列に接続され、前記表示信号電圧に基づく電荷を前記画素電極と補助電極との間に保持する補助容量と、を有する表示画素が 2 次元配列された表示パネルに対して、各行の前記表示画素を前記補助電極とは分離されている走査ラインを介して順次選択状態に設定し、前記表示データに基づく表示信号電圧を印加することにより、各表示画素に充填された液晶分子の配向状態を制御して、所望の画像情報を表示する表示駆動装置の駆動制御方法において、

前記画素容量に印加される電圧極性を負極性から正極性に切り換える際に、当該画素容量に対応する補助容量の前記補助電極に印加する電圧を、当該補助容量に対応する表示画素が選択状態にされる第 1 のタイミングで第 1 の電圧レベルから第 2 の電圧レベルに変化させ、前記第 1 のタイミングに対して所定時間遅延した第 2 のタイミングで前記第 2 の電圧レベルから前記第 1 の電圧レベルとは異なる第 3 の電圧レベルに変化させる手順と、

前記画素容量に印加される電圧極性を正極性から負極性に切り換える際に、当該画素容量に対応する補助容量の前記補助電極に印加する電圧を、当該補助容量に対応する表示画素が選択状態にされる第 3 のタイミングで前記第 3 の電圧レベルから第 4 の電圧レベルに変化させ、前記第 3 のタイミングに対して所定時間遅延した第 4 のタイミングで前記第 4 の電圧レベルから前記第 4 の電圧レベルとは異なる前記第 1 の電圧レベルに変化させる手順と、を含み、

前記第 1 の電圧レベルから前記第 2 の電圧レベルへの変化量と前記第 3 の電圧レベルから前記第 4 の電圧レベルへの変化量とが等しいことを特徴とする表示駆動装置の駆動制御方法。

【請求項 1 2】

画素トランジスタを備えた表示画素に走査ラインとは分離されている補助電極と画素電極との間に所定の電荷を保持する補助容量が形成され、フィールド毎に前記表示画素の液晶に印加される電圧の極性を反転させるアクティブマトリクス型液晶表示装置の駆動方法であって、

前記液晶に印加される電圧極性を負極性から正極性に切り換える際に、当該表示画素に対応する補助容量の前記補助電極に印加する電圧を、当該表示画素が選択状態にされる第 1 のタイミングで第 1 の電圧レベルから第 2 の電圧レベルに変化させ、前記第 1 のタイミングに対して所定時間遅延した第 2 のタイミングで前記第 2 の電圧レベルから前記第 1 の電圧レベルとは異なる第 3 の電圧レベルに変化させる手順と、

前記液晶に印加される電圧極性を正極性から負極性に切り換える際に、当該表示画素に対応する補助容量の前記補助電極に印加する電圧を、当該表示画素が選択状態にされる第 3 のタイミングで前記第 3 の電圧レベルから第 4 の電圧レベルに変化させ、前記第 3 のタイミングに対して所定時間遅延した第 4 のタイミングで前記第 4 の電圧レベルから前記第 4 の電圧レベルとは異なる前記第 1 の電圧レベルに変化させる手順と、を含み、

前記第 1 の電圧レベルから前記第 2 の電圧レベルへの変化量と前記第 3 の電圧レベルから前記第 4 の電圧レベルへの変化量とが等しいことを特徴とするアクティブマトリクス型液晶表示装置の駆動方法。

【請求項 1 3】

前記画素トランジスタのゲートとソースとの間に形成される寄生容量を  $C_{gs}$  とし、走査信号の電圧振幅の絶対値を  $V_{gh1}$  とし、当該表示画素における前記補助容量を  $C_s$  としたとき、

前記補助電極に印加する電圧を、前記第 1 のタイミングまたは前記第 3 のタイミングで、 $V_{gh1} \times C_{gs} / C_s$  だけ変化させることを特徴とする請求項 1 2 記載のアクティブマ

10

20

30

40

50

トリクス型液晶表示装置の駆動方法。

【請求項 1 4】

前記補助電極に印加する電圧を、前記第 1 のタイミングまたは前記第 3 のタイミングで、走査信号のオフ電圧側に変化させることを特徴とする請求項 1 2 または 1 3 に記載のアクティブマトリクス型液晶表示装置の駆動方法。

【請求項 1 5】

前記画素トランジスタのゲートとソースとの間に形成される寄生容量を  $C_{gs}$  とし、前記画素トランジスタのドレインとソースとの間に形成される寄生容量を  $C_{d-pix}$  とし、走査信号の電圧振幅の絶対値を  $V_{gh1}$  とし、当該表示画素における前記補助容量を  $C_s$  とし、前記画素容量を  $C_{lc}$  としたとき、

前記補助電極に印加する電圧を、前記第 2 のタイミングまたは前記第 4 のタイミングで、 $C_s / (C_s + C_{d-pix} + C_{lc} + C_{gs})$  に基づいた値だけ変化させることを特徴とする請求項 1 2 から 1 4 の何れかに記載のアクティブマトリクス型液晶表示装置の駆動方法。

【請求項 1 6】

前記補助電極に印加する電圧を、前記第 2 のタイミングで走査信号のオン電圧側に変化させることを特徴とする請求項 1 2 から 1 5 の何れかに記載のアクティブマトリクス型液晶表示装置の駆動方法。

【請求項 1 7】

前記補助電極に印加する電圧を、前記第 4 のタイミングで走査信号のオフ電圧側に変化させることを特徴とする請求項 1 2 から 1 6 の何れかに記載のアクティブマトリクス型液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、表示駆動装置及びその駆動制御方法、並びに、アクティブマトリクス型液晶表示装置及びその駆動方法に関し、特に、アクティブマトリクス型の駆動方式を採用した液晶表示装置における表示画質の改善や液晶の劣化等を抑制する表示駆動装置及びその駆動制御方法、並びに、アクティブマトリクス型液晶表示装置及びその駆動方法に関する。

【0002】

【従来の技術】

近年、普及が著しいデジタルビデオカメラやデジタルスチルカメラ等の撮像機器や、携帯電話、携帯情報端末（PDA）には、画像や文字情報等を表示するための表示装置として、また、コンピュータ等の情報端末やテレビジョン等の映像機器のモニタやディスプレイとしても、薄型軽量で、低消費電力化が可能であり、表示画質にも優れた液晶表示装置（Liquid Crystal Display；LCD）が多用されている。

【0003】

以下、従来技術における液晶表示装置について、簡単に説明する。

図 1 3 は、従来技術における薄膜トランジスタ（TFT）型の液晶表示装置の概略構成を示すブロック図であり、図 1 4 は、従来技術における液晶表示パネルの一例を示す等価回路図である。

【0004】

図 1 3、図 1 4 に示すように、液晶表示装置は、概略、表示画素  $P \times$  が 2 次元配列された液晶表示パネル（表示パネル）1 1 0 と、該液晶表示パネル 1 1 0 の各行の表示画素  $P \times$  群を順次走査して選択状態に設定する走査ドライバ（ゲートドライバ）1 2 0 と、選択状態に設定された行の表示画素  $P \times$  群に、映像信号に基づく表示信号電圧を一括して出力するデータドライバ（ソースドライバ）1 3 0 と、走査ドライバ 1 2 0 及びデータドライバ 1 3 0 における動作タイミングを制御するための制御信号（水平制御信号、垂直制御信号等）を生成、出力するシステムコントローラ 1 4 0 と、映像信号から各種タイミング信号（水平同期信号、垂直同期信号、コンボジット同期信号等）を抽出してシステムコントロ

10

20

30

40

50

ーラ 140 に出力するとともに、輝度信号からなる表示データを生成してデータドライバ 130 に出力する表示信号生成回路 150 と、システムコントローラ 140 により生成される極性反転信号 FRP に基づいて、液晶表示パネル 110 の各表示画素 Px に共通に設けられた共通電極（対向電極）に対して、所定の電圧極性を有するコモン信号電圧 Vcom を印加するコモン信号駆動アンプ（駆動アンプ）160 と、を有して構成されている。

#### 【0005】

ここで、液晶表示パネル 110 は、対向する透明基板間に、例えば、図 14 に示すように、行列方向に互いに直交するように配設された複数の走査ライン SL 及び複数のデータライン DL と、該走査ライン SL 及びデータライン DL の各交点近傍に配置された複数の表示画素（液晶表示画素）Px と、を備えて構成されている。各表示画素 Px は、画素電極とデータライン DL 間にソース・ドレイン（電流路）が接続され、走査ライン SL にゲート（制御端子）が接続された画素トランジスタ TFT と、画素電極と各表示画素 Px に共通に設けられた単一の共通電極（対向電極：コモン信号電圧 Vcom）、画素電極と共通電極の間に充填、保持された液晶分子からなる画素容量（液晶容量）C<sub>lc</sub>と、画素電極側に共通に接続されるとともに、画素容量 C<sub>lc</sub>に並列に構成され、画素容量 C<sub>lc</sub>に印加された信号電圧を保持するための補助容量（蓄積容量）C<sub>s</sub>と、を備えた構成を有している。なお、補助容量 C<sub>s</sub>の他端側の電極（補助電極）は、共通の接続ライン CL を介して所定の電圧 V<sub>cs</sub>（例えば、コモン信号電圧 Vcom）が印加されるように構成されている。

#### 【0006】

このような構成を有する液晶表示装置において、LCD コントローラ 140 から供給される水平制御信号に基づいて、データドライバ 130 により液晶表示パネル 110 の 1 行分の表示データが順次取り込み保持される。一方、LCD コントローラ 140 から供給される垂直制御信号に基づいて、走査ドライバ 120 により液晶表示パネル 110 に配設された各走査ライン SL に走査信号を順次印加して各行の表示画素 Px 群が選択状態に設定される。そして、データドライバ 130 は、各行の表示画素 Px 群の選択タイミングに同期して、上記保持した表示データに対応する表示信号電圧を、各データライン DL を介して各表示画素 Px に一斉に供給する。このような一連の動作を、1 画面分の各行に対して繰り返し実行することにより、映像信号に基づく所望の画像情報が液晶表示パネル 110 に表示される。

#### 【0007】

ここで、上述した液晶表示パネルの各表示画素の構成とその影響について詳しく検証する。

図 15 は、液晶表示パネルにおける構成例を示す要部平面図であり、図 16 は、各表示画素に形成される容量成分を示す等価回路である。

図 15 に示すように、液晶表示パネル 110 に形成される各表示画素 Px は、例えば、図面上下方向に配設された複数のデータライン DL 及び図面左右方向に配設された複数の走査ライン SL により囲まれた領域に、ゲート電極 EG が上記特定の走査ライン SL に接続され、ドレイン電極 ED が上記特定のデータライン DL に接続された画素トランジスタ TFT と、該画素トランジスタ TFT のソース電極 ES に接続された画素電極 EP と、該画素電極 EP の一部領域上に誘電体層を介して重なるように設けられた補助電極 EA と、が設けられた構成を有している。ここで、図示の都合上省略したが、各表示画素 Px の画素電極 EP に対向するように、液晶分子を介して単一の共通電極が設けられ、図 14 に示したように、上記画素電極 EP と共通電極（液晶分子を含む）により画素容量 C<sub>lc</sub>が構成され、また、上記画素電極 EP と補助電極 EA（誘電体層を含む）により補助容量 C<sub>s</sub>が形成されている。

#### 【0008】

このように、液晶表示パネル 110（表示画素 Px 周辺）の構成は、各画素電極 EP が、2 本のゲートライン SL と 2 本のデータライン DL により囲まれた領域に配設されているため、図 16 に示すように、これらのライン SL、DL と画素電極 EP 間に発生する寄生容量、具体的には、走査ライン SL と画素電極 EP 間（画素トランジスタ TFT のゲート

10

20

30

40

50

- ソース間)に寄生する容量 $C_{gs}$ 、及び、データライン $D_L$ と画素電極 $E_P$ 間に寄生する容量 $C_{d-pix}$ により、画素電極 $E_P$ の電位に影響が及び、画素トランジスタ $T_{FT}$ を介して画素電極 $E_P$ に印加される表示信号電圧が不安定になり、以下に示すような種々の問題を生じることが知られている。

#### 【0009】

(1) フィールドスルー電圧  $V$  によるフリッカーや焼き付きの発生

図17は、フィールド反転駆動方式により液晶表示パネルの所定の行(表示画素群)に、表示データに応じた表示信号電圧を書き込む場合の駆動電圧波形を示す図である。

上述した走査ライン $S_L$ と画素電極 $E_P$ 間に発生する寄生容量 $C_{gs}$ は、周知のフィールドスルー電圧(飛び込み電圧)  $V$  に密接に関係して、表示画像におけるフリッカー(ちらつき)や液晶の焼き付きの発生原因となることが知られている。

10

#### 【0010】

すなわち、上述した構成を有する液晶表示装置において、例えば、フィールド反転駆動方式により各表示画素群に表示データに応じた表示信号電圧を書き込む場合、図17に示すように、表示信号電圧 $V_{sig}$ を各データライン $D_L$ に印加し、その印加期間中の所定の書込期間 $T_w$ に、走査信号 $V_g$ を走査ライン $S_L$ に印加することにより、画素トランジスタ $T_{FT}$ がオン駆動してドレイン電極(データライン $D_L$ )に印加されていた表示信号電圧 $V_{sig}$ が、画素電極 $E_P$ に印加される。

#### 【0011】

ここで、フィールド反転駆動方式においては、表示信号電圧 $V_{sig}$ は、1フィールド期間ごとに、所定のセンターレベル $V_{sigc}$ に対して信号極性が反転するように設定され、また、各表示画素 $P_x$ の共通電極に印加されるコモン信号電圧 $V_{com}$ も、1フィールド期間ごとに、コモン信号中心電圧 $V_{comc}$ に対して信号極性が反転するとともに、上記表示信号電圧 $V_{sig}$ の信号極性とは反転関係となるように設定される。これにより、液晶分子が交流駆動されることになる。

20

#### 【0012】

上述したような液晶表示装置の駆動制御方法においては、図17に示すように、走査信号 $V_g$ に応じて画素トランジスタ $T_{FT}$ がオン状態からオフ状態に切り替わる際に、主に画素容量 $C_{lc}$ 、補助容量 $C_s$ 及び寄生容量 $C_{gs}$ に蓄積された電荷が再分配されることにより、画素電極電圧 $V_p$ が変動(低下)するフィールドスルー現象が発生する。ここで、フィールドスルー現象による画素電極電圧 $V_p$ の変動(フィールドスルー電圧) $\Delta V$ は、一般に次式(51)のように表され、寄生容量 $C_{gs}$ に対して密接な関係を有している。

30

$$\Delta V = C_{gs} \times V_g / (C_{gs} + C_{lc} + C_s) \quad \dots (51)$$

#### 【0013】

そして、このようなフィールドスルー現象(フィールドスルー電圧 $\Delta V$ )により、画素電極電圧 $V_p$ がセンターレベル $V_{sigc}$ に対して非対称となるため、該センターレベル $V_{sigc}$ に対する画素電極電圧 $V_p$ の差分(オフセット電位)に相当する直流電圧(DC)成分が画素容量 $C_{lc}$ に印加されることにより、フリッカーが発生して表示画質の劣化を招いたり、液晶の焼き付きが生じて液晶表示パネルの特性劣化を招くという問題を有していた。

40

#### 【0014】

そこで、従来においては、例えば、補助容量 $C_s$ を大きく形成することにより、上述した寄生容量 $C_{gs}$ に起因する画素電極電圧の変動(フィールドスルー電圧 $\Delta V$ )を抑制する構成が採用されていた。しかしながら、図15に示したような補助電極 $E_A$ は、遮光性の導電性材料を用いて形成されるため、補助容量 $C_s$ の面積を大きくすることは、液晶表示パネル110のサイズや表示画素数等の仕様に基づいて各表示画素 $P_x$ の形成領域(画素面積)が予め規定されている場合には、液晶表示パネルの開口率の低下を招くという新たな問題を有していた。

#### 【0015】

また、上述した補助容量 $C_s$ を大きく形成する手法とは別に、例えば、特許文献1等に記載されているように、補助容量の補助電極(図14に示した補助電極 $E_A$ 及び接続ライン

50

C L)に、上述したフィールドスルー電圧  $V$  を補償する電圧パルスを印加して、フィールドスルー電圧  $V$  による電圧変動の影響を抑制するようにした構成も知られている。具体的には、特許文献 1 には、ゲートパルス(走査信号)と反対極性で、ゲートパルスの立ち下がりタイミングで立ち上がり、ゲートパルスの立ち上がりタイミングで立ち下がるように信号極性が設定された交流信号  $H$  を、共通の信号ラインを介して各補助容量の補助電極側に共通に印加し、ゲートパルスの印加時に各表示画素の画素電極に印加される突き抜け電圧(フィールドスルー電圧  $\Delta V$ )を相殺して、画素電極電圧の変動量を小さくする構成が記載されている。

#### 【0016】

##### (2) 垂直クロストークの発生

図 18 は、従来技術における垂直クロストークを抑制するための液晶表示パネルの構成例を示す概略断面図である。

図 15 に示したように、液晶表示パネル 110 は、特定の行の表示画素  $P_x$  の画素電極  $E_P$  の周囲に、隣り合う行の走査ライン  $S_L$  及びデータライン  $D_L$  が近接して配設された構成を有していることから、データライン  $D_L$  と画素電極  $E_P$  との間に生じる寄生容量  $C_{d-pix}$  が、表示信号電圧  $V_{sig}$  の書込動作のために、走査信号  $V_g$  が印加されている特定の行(選択ライン)の走査ライン  $S_L$  以外の行(非選択ライン)の表示画素  $P_x$  に対しても影響を及ぼし、該非選択ラインの画素電極電圧  $V_p$  を変動させる周知の垂直クロストーク(又は、「縦クロストーク」ともいう)を生じ、画像情報の表示状態を不安定にするという問題を有していた。

#### 【0017】

そこで、従来においては、例えば、図 18 に示すように、データライン  $D_L$  の下層に補助電極  $E_A$  に接続された接続ライン  $C_L$  を設け、該接続ライン  $C_L$  の縁端部を画素電極  $E_P$  の下層にまで延在するように形成した断面構造(以下、便宜的に「シールド  $C_s$  構造」と記す)を適用することが知られている。このようなシールド  $C_s$  構造によれば、データライン  $D_L$  と画素電極  $E_P$  との間に接続ライン  $C_L$  を介在させ、かつ、該接続ライン  $C_L$  に、画素電極  $E_P$  に対向して設けられた共通電極  $E_C$  と同一の電圧  $V_{cs}$ (すなわち、共通信号電圧  $V_{com}$ )を印加することができるので、上記寄生容量  $C_{d-pix}$  に蓄積される電荷量を実質的に低減して、上記垂直クロストークの影響を抑制することができる。

#### 【0018】

##### 【特許文献 1】

特開平 4 - 120521 号公報 (第 2 頁 ~ 第 3 頁、第 7 図、第 8 図)

#### 【0019】

##### 【発明が解決しようとする課題】

しかしながら、上述したような特許文献 1 等に記載された従来技術においては、寄生容量  $C_{gs}$  に起因するフィールドスルー電圧  $V$  の影響を抑制してフリッカーや液晶の焼き付きの発生を抑制することはできるものの、寄生容量  $C_{d-pix}$  に起因する垂直クロストークの影響を抑制することは依然としてできないという問題を有していた。

#### 【0020】

また、上述したフリッカーや垂直クロストークの問題とは別に、従来技術における液晶表示パネルは、図 14、図 15 に示したように、各表示画素  $P_x$  を構成する画素電極  $E_P$  に近接して行列方向に走査ライン  $S_L$  及びデータライン  $D_L$ (すなわち、配線領域)が設けられた構成を有しているため、例えば、特定の行の走査ライン  $S_L$  と、該走査ライン  $S_L$  に隣り合う行の表示画素  $P_x$  の画素電極  $E_P$  との間に、該特定行の走査ライン  $S_L$  に印加される表示信号電圧  $V_{sig}$  と画素電極  $E_P$  の電位(画素電極電圧  $V_p$ )の差に応じた横方向の電界(横電界)が発生することが知られている。

#### 【0021】

特に、図 18 に示したように、垂直クロストークの影響を抑制するために、シールド  $C_s$  構造を適用した液晶表示パネルにおいては、データラインの下層に、共通電極と同一の共通信号電圧  $V_{com}$ (電圧  $V_{cs}$ )が印加される接続ライン  $C_L$  が形成された断面構造を有

10

20

30

40

50

しているため、画素電極 E P と接続ライン C L 間に、本来画素電極 E P と共通電極 E C 間に生じる電界 E F a の方向は異なる方向（逆方向）に電界 E F b が形成され、画素電極 E P と共通電極 E C 間に充填された液晶分子 L C M の配向状態（チルト角）が異なるディスクリネーション（液晶の配向不良）が生じるという問題を有していた。

#### 【 0 0 2 2 】

ここで、液晶分子 L C M の配向状態が正常な領域（図 1 8 の右側）と異常となる領域（図 1 8 の左側）との境界は、ディスクリネーションラインと称され、従来においては、このディスクリネーションライン B L（すなわち、液晶分子 L C M が配向不良となっている領域）が視認されないようにするために、各表示画素 P x 間に遮光領域（遮光膜）を大きく形成する必要があった。そのため、例えば、上述したように、フィールドスルー電圧の影響を抑制するために補助容量 C s の面積を大きく形成した構成を適用している場合には、上記遮光領域を大きく形成することにより液晶表示パネルの開口率がさらに低下するという問題を有していた。

このように、従来技術においては、フィールドスルー電圧に起因するフリッカーや液晶の焼き付き、垂直クロストーク、ディスクリネーション等に伴う表示画質の劣化や開口率の低下等の種々の課題を有しており、これらの課題を良好に解決することができる液晶表示装置の実現が求められていた。

#### 【 0 0 2 3 】

そこで、本発明は、上述したような課題に鑑み、フィールドスルー電圧に起因するフリッカーや液晶の焼き付きの発生を低減するとともに、垂直クロストークやディスクリネーションの発生を抑制して、表示画質の向上及び液晶表示パネルの特性劣化の低減を図ることができる表示駆動装置及びその駆動制御方法、並びに、アクティブマトリクス型液晶表示装置及びその駆動方法を提供することを目的とする。

#### 【 0 0 2 4 】

##### 【課題を解決するための手段】

請求項 1 記載の表示駆動装置は、表示データに応じた表示信号電圧が画素トランジスタを介して画素電極に印加される画素容量と、該画素容量に並列に接続され、前記表示信号電圧に基づく電荷を前記画素電極と補助電極との間に保持する補助容量と、を有する表示画素が 2 次元配列された表示パネルに対して、各行の前記表示画素を前記補助電極とは分離されている走査ラインを介して順次選択状態に設定し、前記表示データに基づく表示信号電圧を印加することにより、各表示画素に充填された液晶分子の配向状態を制御して、所望の画像情報を表示する表示駆動装置において、前記画素容量に印加される電圧極性を負極性から正極性に切り換える際に、当該画素容量に対応する補助容量の前記補助電極に印加する電圧を、当該補助容量に対応する表示画素が選択状態にされる第 1 のタイミングで第 1 の電圧レベルから第 2 の電圧レベルに変化させ、前記第 1 のタイミングに対して所定時間遅延した第 2 のタイミングで前記第 2 の電圧レベルから前記第 1 の電圧レベルとは異なる第 3 の電圧レベルに変化させ、前記画素容量に印加される電圧極性を正極性から負極性に切り換える際に、当該画素容量に対応する補助容量の前記補助電極に印加する電圧を、当該補助容量に対応する表示画素が選択状態にされる第 3 のタイミングで前記第 3 の電圧レベルから第 4 の電圧レベルに変化させ、前記第 3 のタイミングに対して所定時間遅延した第 4 のタイミングで前記第 4 の電圧レベルから前記第 3 の電圧レベルへの変化量と前記第 1 の電圧レベルから前記第 2 の電圧レベルへの変化量とを等しくしたことを特徴とする。

#### 【 0 0 2 5 】

請求項 2 記載の表示駆動装置は、請求項 1 記載の表示駆動装置において、前記画素トランジスタのゲートとソースとの間に形成される寄生容量を  $C_{gs}$  とし、走査信号の電圧振幅の絶対値を  $V_{gh1}$  とし、当該表示画素における前記補助容量を  $C_s$  としたとき、前記補助電極に印加する電圧を、前記第 1 のタイミングまたは前記第 3 のタイミングで、 $V_{gh1} \times C_{gs} / C_s$  だけ変化させることを特徴とする。

## 【 0 0 2 6 】

請求項 3 記載の表示駆動装置は、請求項 1 または 2 に記載の表示駆動装置において、前記補助電極に印加する電圧を、前記第 1 のタイミングまたは前記第 3 のタイミングで、走査信号のオフ電圧側に变化させることを特徴とする。

## 【 0 0 2 7 】

請求項 4 記載の表示駆動装置は、請求項 1 から 3 の何れかに記載の表示駆動装置において、前記画素トランジスタのゲートとソースとの間に形成される寄生容量を  $C_{gs}$  とし、前記画素トランジスタのドレインとソースとの間に形成される寄生容量を  $C_{d-pix}$  とし、走査信号の電圧振幅の絶対値を  $V_{gh1}$  とし、当該表示画素における前記補助容量を  $C_s$  とし、前記画素容量を  $C_{lc}$  としたとき、前記補助電極に印加する電圧を、前記第 2 の

10

タイミングまたは前記第 4 のタイミングで、 $C_s / (C_s + C_{d-pix} + C_{lc} + C_{gs})$  に基づいた値だけ变化させることを特徴とする。

請求項 5 記載の表示駆動装置は、請求項 1 から 4 の何れかに記載の表示駆動装置において、前記補助電極に印加する電圧を、前記第 2 のタイミングで走査信号のオン電圧側に变化させることを特徴とする。

## 【 0 0 2 8 】

請求項 6 記載の表示駆動装置は、請求項 1 から 5 の何れかに記載の表示駆動装置において、前記補助電極に印加する電圧を、前記第 4 のタイミングで走査信号のオフ電圧側に变化させることを特徴とする。

請求項 7 記載の表示駆動装置は、請求項 1 から 6 の何れかに記載の表示駆動装置において、前記補助電極に印加する電圧を、前記第 2 のタイミングまたは前記第 4 のタイミングで、前記液晶のしきい値電圧に基づいた値だけ变化させることを特徴とする。

20

## 【 0 0 2 9 】

請求項 8 記載の表示駆動装置は、請求項 1 から 7 の何れかに記載の表示駆動装置において、前記第 2 のタイミングは、前記第 1 のタイミングに対して、前記表示画素を選択状態に保持する選択期間の所定数倍の時間だけ遅延したタイミングであることを特徴とする。

請求項 9 記載の表示駆動装置は、請求項 1 から 8 の何れかに記載の表示駆動装置において、前記第 4 のタイミングは、前記第 3 のタイミングに対して、前記表示画素を選択状態に保持する選択期間の所定数倍の時間だけ遅延したタイミングであることを特徴とする。

## 【 0 0 3 0 】

30

請求項 10 記載のアクティブマトリクス型液晶表示装置は、画素トランジスタを備えた表示画素に走査ラインとは分離されている補助電極と画素電極との間に所定の電荷を保持する補助容量が形成され、フィールド毎に前記表示画素の液晶に印加される電圧の極性を反転させるアクティブマトリクス型液晶表示装置であって、前記液晶に印加される電圧極性を負極性から正極性に切り換える際に、当該表示画素に対応する補助容量の前記補助電極に印加する電圧を、当該表示画素が選択状態にされる第 1 のタイミングで第 1 の電圧レベルから第 2 の電圧レベルに変化させ、前記第 1 のタイミングに対して所定時間遅延した第 2 のタイミングで前記第 2 の電圧レベルから前記第 1 の電圧レベルとは異なる第 3 の電圧レベルに変化させ、前記液晶に印加される電圧極性を正極性から負極性に切り換える際に、当該表示画素に対応する補助容量の前記補助電極に印加する電圧を、当該表示画素が選

40

択状態にされる第 3 のタイミングで前記第 3 の電圧レベルから第 4 の電圧レベルに変化させ、前記第 3 のタイミングに対して所定時間遅延した第 4 のタイミングで前記第 4 の電圧レベルから前記第 4 の電圧レベルとは異なる前記第 1 の電圧レベルに変化させる補助容量駆動手段を備え、前記第 1 の電圧レベルから前記第 2 の電圧レベルへの変化量と前記第 3 の電圧レベルから前記第 4 の電圧レベルへの変化量とが等しいこと特徴とする。

請求項 11 記載の表示駆動装置の駆動制御方法は、表示データに応じた表示信号電圧が画素トランジスタを介して画素電極に印加される画素容量と、該画素容量に並列に接続され、前記表示信号電圧に基づく電荷を前記画素電極と補助電極との間に保持する補助容量と、を有する表示画素が 2 次元配列された表示パネルに対して、各行の前記表示画素を前記補助電極とは分離されている走査ラインを介して順次選択状態に設定し、前記表示データ

50

に基づく表示信号電圧を印加することにより、各表示画素に充填された液晶分子の配向状態を制御して、所望の画像情報を表示する表示駆動装置の駆動制御方法において、前記画素容量に印加される電圧極性を負極性から正極性に切り換える際に、当該画素容量に対応する補助容量の前記補助電極に印加する電圧を、当該補助容量に対応する表示画素が選択状態にされる第1のタイミングで第1の電圧レベルから第2の電圧レベルに変化させ、前記第1のタイミングに対して所定時間遅延した第2のタイミングで前記第2の電圧レベルから前記第1の電圧レベルとは異なる第3の電圧レベルに変化させる手順と、前記画素容量に印加される電圧極性を正極性から負極性に切り換える際に、当該画素容量に対応する補助容量の前記補助電極に印加する電圧を、当該補助容量に対応する表示画素が選択状態にされる第3のタイミングで前記第3の電圧レベルから第4の電圧レベルに変化させ、前記第3のタイミングに対して所定時間遅延した第4のタイミングで前記第4の電圧レベルから前記第4の電圧レベルとは異なる前記第1の電圧レベルに変化させる手順と、を含み、前記第1の電圧レベルから前記第2の電圧レベルへの変化量と前記第3の電圧レベルから前記第4の電圧レベルへの変化量とが等しいことを特徴とする。

10

#### 【0031】

請求項12記載のアクティブマトリクス型液晶表示装置の駆動方法は、画素トランジスタを備えた表示画素に走査ラインとは分離されている補助電極と画素電極との間に所定の電荷を保持する補助容量が形成され、フィールド毎に前記表示画素の液晶に印加される電圧の極性を反転させるアクティブマトリクス型液晶表示装置の駆動方法であって、前記液晶に印加される電圧極性を負極性から正極性に切り換える際に、当該表示画素に対応する補助容量の前記補助電極に印加する電圧を、当該表示画素が選択状態にされる第1のタイミングで第1の電圧レベルから第2の電圧レベルに変化させ、前記第1のタイミングに対して所定時間遅延した第2のタイミングで前記第2の電圧レベルから前記第1の電圧レベルとは異なる第3の電圧レベルに変化させる手順と、前記液晶に印加される電圧極性を正極性から負極性に切り換える際に、当該表示画素に対応する補助容量の前記補助電極に印加する電圧を、当該表示画素が選択状態にされる第3のタイミングで前記第3の電圧レベルから第4の電圧レベルに変化させ、前記第3のタイミングに対して所定時間遅延した第4のタイミングで前記第4の電圧レベルから前記第4の電圧レベルとは異なる前記第1の電圧レベルに変化させる手順と、を含み、前記第1の電圧レベルから前記第2の電圧レベルへの変化量と前記第3の電圧レベルから前記第4の電圧レベルへの変化量とが等しいことを特徴とする。

20

30

#### 【0032】

請求項13記載のアクティブマトリクス型液晶表示装置の駆動方法は、請求項12記載のアクティブマトリクス型液晶表示装置の駆動方法において、前記画素トランジスタのゲートとソースとの間に形成される寄生容量を  $C_{gs}$  とし、走査信号の電圧振幅の絶対値を  $V_{gh1}$  とし、当該表示画素における前記補助容量を  $C_s$  としたとき、前記補助電極に印加する電圧を、前記第1のタイミングまたは前記第3のタイミングで、 $V_{gh1} \times C_{gs} / C_s$  だけ変化させることを特徴とする。

請求項14記載のアクティブマトリクス型液晶表示装置の駆動方法は、請求項12または13に記載のアクティブマトリクス型液晶表示装置の駆動方法において、前記補助電極に印加する電圧を、前記第1のタイミングまたは前記第3のタイミングで、走査信号のオフ電圧側に变化させることを特徴とする。

40

#### 【0033】

請求項15記載のアクティブマトリクス型液晶表示装置の駆動方法は、請求項12から14の何れかに記載のアクティブマトリクス型液晶表示装置の駆動方法において、前記画素トランジスタのゲートとソースとの間に形成される寄生容量を  $C_{gs}$  とし、前記画素トランジスタのドレインとソースとの間に形成される寄生容量を  $C_{d-pix}$  とし、走査信号の電圧振幅の絶対値を  $V_{gh1}$  とし、当該表示画素における前記補助容量を  $C_s$  とし、前記画素容量を  $C_{lc}$  としたとき、前記補助電極に印加する電圧を、前記第2のタイミングまたは前記第4のタイミングで、 $C_s / (C_s + C_{d-pix} + C_{lc} + C_{gs})$  に基づ

50

いた値だけ変化させることを特徴とする。

【 0 0 3 4 】

請求項 1 6 記載のアクティブマトリクス型液晶表示装置の駆動方法は、請求項 1 2 から 1 5 の何れかに記載のアクティブマトリクス型液晶表示装置の駆動方法において、前記補助電極に印加する電圧を、前記第 2 のタイミングで走査信号のオン電圧側に变化させることを特徴とする。

請求項 1 7 記載のアクティブマトリクス型液晶表示装置の駆動方法は、請求項 1 2 から 1 6 の何れかに記載のアクティブマトリクス型液晶表示装置の駆動方法において、前記補助電極に印加する電圧を、前記第 4 のタイミングで走査信号のオフ電圧側に变化させることを特徴とする。

10

【 0 0 4 2 】

【 発明の実施の形態 】

以下、本発明に係る表示駆動装置及びその駆動制御方法について、図面を参照しながら説明する。

< 第 1 の実施形態 >

( 液晶表示装置 )

図 1 は、本発明に係る表示駆動装置を適用した液晶表示装置の第 1 の実施形態を示す概略構成図であり、図 2 は、本実施形態に係る液晶表示装置に適用される液晶表示パネルの一例を示す等価回路図である。ここで、上述した従来技術 ( 図 1 3 乃至図 1 5 ) と同等の構成については、同等の符号を付して説明を簡略化する。

20

【 0 0 4 3 】

図 1 に示すように、本実施形態に係る液晶表示装置は、概略、上述した従来技術 ( 図 1 3 参照 ) と同等の構成を有する液晶表示パネル ( 表示パネル ) 1 0、走査ドライバ ( ゲートドライバ ) 2 0、データドライバ ( ソースドライバ ) 3 0、表示信号生成回路 5 0 に加え、液晶表示パネル 1 0 を構成する各表示画素に設けられた補助容量に所定のタイミングで補助容量駆動電圧 ( 駆動電圧 ) を供給する補助容量ドライバ 6 0 と、表示信号生成回路 5 0 から供給されるタイミング信号に基づいて、走査ドライバ 2 0 及びデータドライバ 3 0、並びに、上記補助容量ドライバ 6 0 における各動作タイミングを制御するための制御信号 ( 水平制御信号、垂直制御信号等 ) を生成、出力するシステムコントローラ 4 0 と、を備えた構成を有している。

30

【 0 0 4 4 】

液晶表示パネル 1 0 は、図 2 に示すように、上述した従来技術と同様に、相互に直交して配設された複数の走査ライン S L 及びデータライン D L の各交点近傍に、複数の表示画素 P x ( 画素トランジスタ T F T、画素容量 C l c、補助容量 C s を含んで構成される周知の液晶表示画素 ) がマトリクス状に配列された構成を有し、特に、本実施形態においては、画素容量 C l c を構成する共通電極 ( 対向電極 ) に一定の電圧値を有するコモン信号電圧 V com が印加されるとともに、補助容量 C s を構成する補助電極 ( 図 1 5 参照 ) が各行ごとに補助容量駆動ライン L cs を介して、補助容量ドライバ 6 0 に接続され、所定のタイミングで信号極性が切り替わる補助容量駆動電圧 V cs が印加されるように構成されている。ここで、画素容量 C l c の共通電極に印加されるコモン信号電圧 V com は、特に限定するものではないが、例えば、液晶表示パネル 1 0 の駆動時 ( 表示駆動時 ) のみ、L C D コントローラ 4 0 から供給され、印加されるものであってもよいし、図示を省略した電源電圧供給手段から供給され、印加されるものであってもよい。

40

【 0 0 4 5 】

走査ドライバ 2 0 は、上記各走査ライン S L が接続され、L C D コントローラ 4 0 から出力される垂直制御信号に基づいて、各行の走査ライン S L に走査信号 V g を順次印加して、当該行の表示画素 P x 群に設けられた画素トランジスタ T F T をオン動作させて選択状態に設定する。

データドライバ 3 0 は、上記各データライン D L が接続され、L C D コントローラ 4 0 から出力される水平制御信号に基づいて、例えば、赤 ( R )、緑 ( G )、青 ( B ) 各色の表

50

示データを1行単位で取り込んで保持し、上記走査ドライバ20により選択状態に設定された行の表示画素Px群に対して、保持した表示データに対応する表示信号電圧Vsigを、各データラインDLを介して一括して供給する。これにより、各表示画素Pxにおいて、オン状態にある画素トランジスタTFTを介して、上記表示信号電圧Vsigが取り込まれ、画素容量C<sub>lc</sub>及び補助容量Csを構成する画素電極(図15参照)に印加されて書き込みが行われる。

#### 【0046】

LCDコントローラ40は、例えば、液晶表示装置の外部から供給される映像信号(コンポジットビデオ信号)から抽出された水平同期信号H、垂直同期信号V及びシステムクロックCSY等の各種タイミング信号に基づいて、水平制御信号及び垂直制御信号を生成して、各々、走査ドライバ20及びデータドライバ30に供給するとともに、本実施形態特有の機能として、上記垂直制御信号に同期する駆動制御信号を生成して、補助容量ドライバ60に供給し、所定のタイミングで所定の電圧値を有する補助容量駆動電圧Vcsを、液晶表示パネル10の各行の表示画素Px(補助容量Cs)に印加するように制御する。

#### 【0047】

表示信号生成回路50は、例えば、液晶表示装置の外部から供給される映像信号(コンポジットビデオ信号等)から水平同期信号H、垂直同期信号V及びコンポジット同期信号CSYを抽出し、タイミング信号としてLCDコントローラ40に供給するとともに、所定の表示信号生成処理(ベデスタルクランプ、クロマ処理等)を実行して、映像信号に含まれるR、G、B各色の輝度信号(表示データ)を抽出し、アナログ信号又はデジタル信号としてデータドライバ30に出力する。

#### 【0048】

補助容量ドライバ60は、上記補助容量駆動ラインLcsが接続され、LCDコントローラ40から出力される駆動制御信号に基づいて、各行の補助容量駆動ラインLcsに補助容量駆動電圧Vcsを順次印加して、当該行の表示画素Px群の補助容量Csに蓄積された電荷量を所定状態に制御する動作を実行する。補助容量駆動電圧Vcsは、走査ドライバ20により走査信号Vgが印加されることにより特定行の表示画素Px群を選択状態に設定するタイミングに対して、例えば、上記書込状態を規定する書込期間の2倍の時間(すなわち、2行分書込期間)だけ遅延したタイミングで、当該特定行の表示画素Px群を構成する補助容量Csの補助電極に印加される。ここで、本実施形態においては、補助容量駆動電圧Vcsは、当該特定行の表示画素Px群を構成する画素容量C<sub>lc</sub>の共通電極に印加されるコモン信号電圧Vcomの電圧値及び印加タイミングとは独立した、別個の電圧値及び印加タイミングに設定される。具体的な設定例については、以下に示す駆動制御方法において詳しく説明する。

#### 【0049】

##### (駆動制御方法)

次に、上述した補助容量ドライバ(表示駆動装置)が適用される液晶表示装置の駆動制御方法について詳しく説明する。

図3は、本実施形態に係る液晶表示装置の駆動制御方法の一例を示すタイミングチャートである。ここでは、液晶表示パネルの所定の行の表示画素群に、表示データに応じた表示信号電圧を書き込む場合における補助容量の駆動制御動作について説明する。

#### 【0050】

本実施形態においては、上述したような構成を有する液晶表示装置において、各行の表示画素Px群に表示データに応じた表示信号電圧Vsigを書き込む場合、LCDコントローラ40により、走査ドライバ20、データドライバ30及び補助容量ドライバ60の各々に、垂直制御信号、水平制御信号及び駆動制御信号を供給して、例えば、図3に示すように、データドライバ30により表示信号電圧Vsigを各データラインDLに印加し、その印加期間中の所定のタイミングで書込期間(選択期間)Twを設定して、走査ドライバ20により走査信号Vgを各走査ラインSLに印加することにより、各表示画素Pxの画素トランジスタTFTをオン動作させて、データラインDL(ドレイン電極)に印加されて

いる表示信号電圧  $V_{sig}$  を取り込んで、各画素電極に印加する（各表示画素  $P_x$  に表示信号電圧  $V_{sig}$  を書き込む；第 1 のタイミング）。

【 0 0 5 1 】

ここで、表示信号電圧  $V_{sig}$  は、従来技術（図 1 7 参照）に示した場合と同様に、例えば、1 フィールド期間ごと、あるいは、1 走査ラインごとに、所定のセンターレベル  $V_{sigc}$  に対して信号極性が反転するように設定され、また、各表示画素  $P_x$  の画素電極に対向して設けられた共通電極に印加されるコモン信号電圧  $V_{com}$  は、一定の電圧値（例えば、表示信号電圧  $V_{sig}$  のセンターレベル  $V_{sigc}$ ）を有するように設定されている。これにより、画素容量  $C_{lc}$  に充填された液晶分子は所定の周期で交流駆動される。

【 0 0 5 2 】

さらに、本実施形態においては、上記走査ドライバ 2 0 により特定の行の走査ライン  $S_L$  に所定の書込期間  $T_w$  だけ走査信号  $V_g$  を印加して、当該行の表示画素  $P_x$  群を選択状態とするタイミングから、該書込期間  $T_w$  を単位時間として、任意の複数倍の書込期間  $T_w$  分の時間（例えば、書込期間  $T_w$  の 2 倍の時間  $2 \times T_w$ ）だけ遅延したタイミング（第 2 のタイミング）で、補助容量ドライバ 6 0 により当該特定行の補助容量駆動ライン  $L_{cs}$  を介して所定の電圧値を有する補助容量駆動電圧  $V_{cs}$  を印加することにより、補助容量  $C_s$  に蓄積されている電荷量を所定量変化させるように設定されている（以下、本実施形態に係る補助容量の駆動制御方式を、便宜的に「 $C_s$  ライン駆動方式」と記す）。これにより、当該特定行の書込期間  $T_w$  に発生したフィールドスルー電圧  $\Delta V$  の影響、すなわち、画素電極電圧の信号極性の偏りを低減することができるので、画素容量  $C_{lc}$  に充填された液晶分子への直流電圧成分の印加を抑制することができ、表示画像におけるフリッカーや液晶の焼き付きの発生を抑制することができる。

【 0 0 5 3 】

以下、具体的に説明する。

従来技術（図 1 5、図 1 6 参照）に示したように、各表示画素  $P_x$  は、画素トランジスタ  $T_{FT}$  のソース電極  $E_S$ （画素電極  $E_P$ ）に並列に接続された画素容量  $C_{lc}$  及び補助容量  $C_s$  に加え、画素トランジスタ  $T_{FT}$  のゲート（走査ライン  $S_L$ ）- ソース間に形成される寄生容量  $C_{gs}$  と、画素トランジスタ  $T_{FT}$  のドレイン（データライン  $D_L$ ）- ソース間に形成される寄生容量  $C_{d-pix}$  と、を有する等価回路として表される。

【 0 0 5 4 】

このような等価回路において、走査ライン  $S_L$  に走査信号  $V_g$  を印加して画素トランジスタ  $T_{FT}$  をオン動作させた場合、上記各容量に蓄積される電荷の総量  $Q$  は、次式（1 1）のように表される。

$Q = C_{lc} (V_{com} - V_p) + C_s (V_{cs} - V_p) + C_{gs} (V_g - V_p) + C_{d-pix} (V_{sig} - V_p) \cdots (11)$  ここで、 $V_{com}$  は一定電圧からなるコモン信号電圧であり、 $V_p$  は画素電極電圧であり、 $V_{cs}$  は補助容量駆動電圧であり、 $V_g$  は走査信号（画素トランジスタ  $T_{FT}$  のゲート電圧）であり、 $V_{sig}$  は表示信号電圧（画素トランジスタ  $T_{FT}$  のドレイン電圧）である。

【 0 0 5 5 】

上記式（1 1）において電荷の総量  $Q$  は、画素トランジスタ  $T_{FT}$  がオフ動作した後においても保持されることから、各容量における電荷量を規定する各電圧  $V_{com}$ 、 $V_p$ 、 $V_{cs}$ 、 $V_g$ 、 $V_{sig}$  が変動した場合の変動量を、各々  $\Delta V_{com}$ 、 $\Delta V_p$ 、 $\Delta V_{cs}$ 、 $\Delta V_g$ 、 $\Delta V_{sig}$  と表すと、次式（1 2）のような関係を得ることができる。

$C_{lc} (V_{com} - V_p) + C_s (V_{cs} - V_p) + C_{gs} (V_g - V_p) + C_{d-pix} (V_{sig} - V_p) = 0 \cdots (12)$  そして、この式（1 2）をさらに変形する（書き換える）と、次式（1 3）のように表すことができる。

$V_p - \Delta V_{com} = (C_s (V_{cs} - V_{com}) + C_{gs} (V_g - V_{com}) + C_{d-pix} (V_{sig} - V_{com})) / (C_s + C_{d-pix} + C_{lc} + C_{gs}) \cdots (13)$

【 0 0 5 6 】

10

20

30

40

50

ここで、従来技術（図 17 参照）に示したように、コモン信号電圧  $V_{com}$  の信号極性を一定時間（1 フィールド期間）ごとに反転する駆動制御方法（以下、説明の都合上、便宜的に「従来方式」と記載する）において、補助容量  $C_{cs}$  の補助電極に印加される電圧  $V_{cs}$  として、1 フィールド期間ごとに信号極性が反転するように設定されたコモン信号電圧  $V_{com}$  が印加される場合には、コモン信号電圧  $V_{com}$  の電圧変動  $\Delta V_{com}$  と補助電極に印加される電圧  $V_{cs}$  の変動  $\Delta V_{cs}$  とは同一（ $\Delta V_{com} = \Delta V_{cs}$ ）であるため、

ア)  $V_g = -V_{ghl}$  ( $V_{ghl}$  は、走査信号  $V_g$  の電圧振幅の絶対値)

イ)  $\alpha = C_{gs} / (C_s + C_{d-pix} + C_{lc} + C_{gs})$

ウ)  $\beta = C_{d-pix} / (C_s + C_{d-pix} + C_{lc} + C_{gs})$

と定義して、上記式（13）を書き換えると、画素容量  $C_{lc}$  に印加される電圧（液晶印加電圧） $V_{lc}$  の電圧変動  $V_{lc}$  は、画素電極電圧  $V_p$  の変動分とコモン信号電圧  $V_{com}$  の変動分の差に相当するので、次式（21）のように表される。

$$V_{lc} = V_p - V_{com} \\ = -\alpha (V_{ghl} + V_{com}) + \beta (V_{sig} - V_{com}) \quad \dots (21)$$

【0057】

上記式（21）において、 $-\alpha V_{ghl}$  からなる項は、上記定義ア、イ及び従来技術に示した式（51）より、フィールドスルー電圧  $V$  に対応する電圧成分（ $-\alpha V_{ghl} = \Delta V$ ）であって、ここでは、マイナス（-）方向の直流電圧成分を有することを示しているので、次式（22）のように書き換えることができる。

$$V_{lc} = -V - \alpha V_{com} + \beta (V_{sig} - V_{com}) \quad \dots (22)$$

【0058】

一方、本実施形態に係る駆動制御方法においては、図 3 に示したように、コモン信号電圧  $V_{com}$  を一定の電圧値に設定しているため、その電圧変動  $V_{com}$  は生じない（ $V_{com} = 0$ ）。したがって、上記定義ア～ウに加え、

エ)  $\gamma = C_s / (C_s + C_{d-pix} + C_{lc} + C_{gs})$

オ)  $C_{lc} = C_{lc-on}(Max)$  ( $C_{lc-on}(Max)$  は、画素容量  $C_{lc}$  の最大値)

と定義して、上記式（13）を書き換えると、液晶印加電圧  $V_{lc}$  の電圧変動  $V_{lc}$  は、次式（31）のように表される。

$$\Delta V_{lc} = V_p = -\alpha V_{ghl} + \gamma \Delta V_{cs} + \beta \Delta V_{sig} \quad \dots (31)$$

ここで、上述したように、 $-\alpha V_{ghl}$  からなる項は、フィールドスルー電圧  $V$  に対応する電圧成分（ $-\alpha V_{ghl} = V$ ）であるため、上記式（31）は、次式（32）のように表される。

$$\Delta V_{lc} = -V + \gamma \Delta V_{cs} + \beta \Delta V_{sig} \quad \dots (32)$$

【0059】

次いで、上述したように、従来方式及び本実施形態について導出された液晶印加電圧  $V_{lc}$  の電圧変動  $V_{lc}$  を示す式（21）又は（22）、式（31）又は（32）に基づいて、垂直クロストーク及びフィールドスルー現象（フィールドスルー電圧）の低減効果について説明する。

従来技術においても説明したように、データライン  $D_L$  と画素電極との間に生じる寄生容量  $C_{d-pix}$  が、非選択ラインの表示画素に対しても作用して垂直クロストーク（縦クロストーク）の発生原因となるため、上述した従来方式においては、上記式（21）又は（22）に示した液晶印加電圧  $V_{lc}$  の電圧変動  $V_{lc}$  に含まれる  $\beta (V_{sig} - V_{com})$  の項が、また、本実施形態においては、上記式（31）又は（32）に含まれる  $\beta V_{sig}$  の項が、各々垂直クロストークの発生に密接に関連する項となる。

【0060】

ここで、従来方式と本実施形態における垂直クロストークに関連する上記項を直接比較すると、従来方式においては、コモン信号電圧  $V_{com}$  の信号極性が表示信号電圧  $V_{sig}$  に対して反転するように（逆相となるように）設定されていたので、従来方式における電圧変動  $V_{sig} - V_{com}$  は、本実施形態における電圧変動  $V_{sig}$  よりも大きく、次式（41）の関係が得られる。したがって、本実施形態に係る駆動制御方法の場合の方が、従来方式

に比較して垂直クロストークに関連する電圧成分の変動量が小さいので、その影響をより軽減することができる。

$$\beta \quad V_{sig} / \beta ( \quad V_{sig} - \quad V_{com} ) = \quad V_{sig} / \quad ( V_{sig} - V_{com} ) < 1$$

$$\cdots ( 41 )$$

【 0 0 6 1 】

また、本実施形態に係る駆動制御方法においては、画素トランジスタ T F T がオン動作したときに、各表示画素（画素容量）に印加される電圧（液晶印加電圧）V<sub>lc</sub>は、データライン D L に供給される表示信号電圧 V<sub>sig</sub>と同等であり、この書込み動作後に、画素トランジスタ T F T がオフ動作したときに、補助容量 C<sub>s</sub> に印加される電圧 V<sub>cs</sub> の変動量が Δ V<sub>cs</sub> だけ変化したとすると、液晶印加電圧 V<sub>lc</sub> は、上記式（ 3 1 ）において、Δ V<sub>sig</sub> = 0 であるので、次式（ 4 2 ）のように表される。 V<sub>lc</sub> = V<sub>p</sub> - V<sub>com</sub> = V<sub>sig</sub> + V<sub>p</sub> = ( ± ) V<sub>sig</sub> + γ V<sub>cs</sub> - α V<sub>ghl</sub> 10

$$\cdots ( 42 )$$

ここで、上記定義 I、E より、α = C<sub>gs</sub> / ( C<sub>s</sub> + C<sub>d-pix</sub> + C<sub>lc</sub> + C<sub>gs</sub> )、γ = C<sub>s</sub> / ( C<sub>s</sub> + C<sub>d-pix</sub> + C<sub>lc</sub> + C<sub>gs</sub> ) であるので、上記式（ 4 2 ）は、次式（ 4 3 ）のように表される。 V<sub>lc</sub> = ( ± ) V<sub>sig</sub> + γ V<sub>cs</sub> - α V<sub>ghl</sub> = ( ± ) V<sub>sig</sub> + γ ( V<sub>cs</sub> - V<sub>ghl</sub> × C<sub>gs</sub> / C<sub>s</sub> ) 20

$$\cdots ( 43 )$$

【 0 0 6 2 】

そこで、補助容量 C<sub>s</sub> に印加される電圧 V<sub>s</sub> の電圧変動 Δ V<sub>cs</sub> を、図 3 に示すように、表示信号電圧 V<sub>sig</sub> が正の電圧（ V<sub>sig</sub> > 0 ）の場合には、正方向に Δ V<sub>cs</sub> = A + B だけ変化するように設定し、一方、表示信号電圧 V<sub>sig</sub> が負の電圧（ V<sub>sig</sub> < 0 ）の場合には、負方向に Δ V<sub>cs</sub> = - A + B だけ変化するように設定する。ここで、パラメータ A（第 1 の電圧成分）は定数であり、パラメータ B（第 2 の電圧成分）は走査信号 V<sub>g</sub> の電圧幅 V<sub>ghl</sub> とソース - ゲート間の寄生容量 C<sub>gs</sub>、補助容量 C<sub>s</sub> により、B = V<sub>ghl</sub> × C<sub>gs</sub> / C<sub>s</sub> と規定される変数である。なお、パラメータ A 及び B の設定については、詳しく後述する。

【 0 0 6 3 】

これにより、液晶印加電圧 V<sub>lc</sub> のうち、フィールドスルー電圧 V ( = - α V<sub>ghl</sub> ) に関連する項がキャンセルされ、液晶印加電圧 V<sub>lc</sub> は、次式（ 4 4 ）のように表される。なお、補助容量 C<sub>s</sub> に印加される電圧 V<sub>s</sub> の電圧変動 Δ V<sub>cs</sub> を上述したように設定して、液晶印加電圧 V<sub>lc</sub> を次式（ 4 4 ）に示すように制御するためには、図 3 に示すように、画素トランジスタ T F T がオン状態にあるときに、補助容量 C<sub>s</sub> に印加される電圧 V<sub>cs</sub> を、パラメータ B に相当する電圧分だけ予め降下（ - B ）させるように設定する。 30

$$V_{lc} = ( \pm ) ( V_{sig} + \gamma A ) \quad \cdots ( 44 )$$

したがって、液晶印加電圧を規定する上記式（ 4 2 ）から直流電圧成分が除去されるので、フィールドスルー電圧に起因する表示画像におけるフリッカーや液晶の焼き付きの発生を抑制することができる。

【 0 0 6 4 】

さらに、本実施形態に係る駆動制御方法においては、以下に示すように、上記式（ 4 4 ）に示したパラメータ A について検討すると、各表示画素 P x に書き込む表示信号電圧 V<sub>sig</sub> の電圧値を、従来方式よりも低く設定することができるので、上記式（ 3 1 ）又は（ 3 2 ）に示した垂直クロストークに関連する項 β Δ V<sub>sig</sub> の電圧変動量 Δ V<sub>sig</sub> を相対的に小さくすることができ、垂直クロストークの影響を一層低減することができる。 40

【 0 0 6 5 】

図 4 は、T N 液晶の光学特性（印加電圧に対する光透過率の変化）の一例を示す特性図である。また、図 5 は、液晶の容量特性（印加電圧に対する液晶容量の変化）の一例を示す特性図であり、図 6 は、本実施形態に係る駆動制御方法において液晶印加電圧を規定する γ 値の印加電圧に対する変化特性の一例を示す特性図である。さらに、図 7 は、本実施形態に係る駆動制御方法において設定される液晶印加電圧と表示信号電圧との対応関係の一例を示す図であり、図 8 は、本実施形態に係る駆動制御方法において設定される各パラメータと補助容量との対応関係の一例を示す図である。 50

## 【 0 0 6 6 】

図 4 に示すように、例えば、TN（ツイステッドネマティック）液晶における印加電圧に対する光透過率（光学特性）は、印加電圧が 0 V のときの透過率を 100 % として、液晶への印加電圧が、当該液晶特有のしきい値電圧  $V_{th}$  以下の電圧範囲（図 4 に示した TN 液晶においては、概ね 0 ~ 1.5 V の範囲）においては略一定の光透過率（略 100 %）を示し、該しきい値電圧  $V_{th}$  以上となる電圧範囲（概ね 1.5 ~ 5 V の範囲）においては光透過率が急激に低下する変化傾向を示すことが知られている。

## 【 0 0 6 7 】

そこで、上記式（44）に示した各項のうち、一定の電圧成分からなる  $yA$  項により、図 4 に示した液晶特有のしきい値電圧  $V_{th}$  部分を請け負う（対応させる）ように設定し、また、表示データに応じて変動する電圧成分である表示信号電圧  $V_{sig}$  項により、しきい値電圧  $V_{th}$  以上の電圧範囲の変動分を請け負う（対応させる）ように設定する。これにより、上述したデータライン DL に印加される電圧から一定電圧分（すなわち、しきい値電圧  $V_{th}$  相当分）を省く、電圧変動分のみを表示信号電圧として設定すればよいので、データライン DL に印加される電圧（表示信号電圧  $V_{sig}$ ）を実質的に小さく設定することができる。

## 【 0 0 6 8 】

すなわち、上記式（44）及び図 4 から、一定電圧成分  $yA = \text{しきい値電圧 } V_{th}$  と設定されるので、定数  $A = V_{th} / y$  と表される。ここで、図 5 に示すように、画素容量（液晶容量） $C_{lc}$  は、特定の電圧以上の電圧範囲において印加電圧  $V_{lc}$  に依存して変化する傾向を示すことから、 $y$  の値は、上記定義工に基づいて、印加電圧  $V_{lc}$  に依存する変化傾向を示す。具体的には、例えば、各表示画素に形成される寄生容量  $C_{gs}$  を 10 fF とし、 $C_s / C_{lc-on}$  を 1.1 とした場合、上記式（44）に示した  $y$  値は、図 6 に示すような変化傾向を示す。

## 【 0 0 6 9 】

そして、上記式（44）に示した一定電圧成分  $yA$  項のうち、定数  $A$  を一定値に設定し、図 6 に示したような  $y$  値の電圧依存特性に基づいて、印加電圧  $V_{lc}$  が、例えば、1.3 V ~ 5 V となる電圧範囲における表示信号電圧  $V_{sig}$ （画素トランジスタ TFT のドレイン電圧）の正負振幅値  $V_{sig}(+)$ 、 $V_{sig}(-)$  を算出すると、図 7 に示すような対応関係（理想値）を得ることができる。

したがって、表示信号電圧  $V_{sig}$  を図 7 に基づいて適宜設定することにより、液晶印加電圧  $V_{lc}$  に含まれる直流電圧成分を省くことができ、上述したように、表示画像におけるフリッカーや液晶の焼き付きの発生を防止することができる。

## 【 0 0 7 0 】

また、パラメータ  $A$  は、上述したように、 $A = V_{th} / y$  と表され、定義工より  $y = C_s / (C_s + C_{d-pix} + C_{lc} + C_{gs})$  であり、一方、パラメータ  $B$  は、 $B = V_{ghl} \times C_{gs} / C_s$  と表されるので、補助容量  $C_s$ （又は、 $C_s / C_{lc-on}$ ）の値が変動すると、パラメータ  $A$ 、 $B$  の値、及び、図 7 に示した表示信号電圧  $V_{sig}$  の振幅絶対値  $V_{dpp}$  は、例えば、図 8 に示すような対応関係を有して変化する。よって、パラメータ  $A$ 、 $B$  の値、及び、振幅絶対値  $V_{dpp}$  を図 8 に基づいて適宜設定することにより、上記図 7 に示した対応関係を良好に維持することができ、液晶印加電圧  $V_{lc}$  に含まれる直流電圧成分を良好に省くことができる。

## 【 0 0 7 1 】

## &lt; 第 2 の実施形態 &gt;

次に、本発明に係る表示駆動装置及びその駆動制御方法の第 2 の実施形態について説明する。

図 9 は、本発明に係る表示駆動装置を適用した液晶表示装置（液晶表示パネル）の第 2 の実施形態を示す要部平面図であり、図 10 は、本実施形態に係る液晶表示装置におけるディスクリネーションの抑制効果を説明するための概念図である。ここで、上述した第 1 の実施形態と同等の構成については、適宜第 1 の実施形態の記載及び図面を参照して説明す

る。また、従来技術（図 1 5 参照）と同等の構成については、同一の符号を付して、その説明を簡略化する。さらに、図 1 1 は、本実施形態に係る液晶表示装置における寄生容量  $C_{d-pix}$  の低減効果を説明するための概念図である。

#### 【 0 0 7 2 】

本実施形態においては、第 1 の実施形態（図 1、図 2 参照）に示した液晶表示装置と同様に、各行の表示画素群への表示信号電圧の書込タイミングに対して所定時間だけ遅延した所定のタイミングで、補助容量ドライバ 6 0 により各行の補助容量駆動ライン  $L_{cs}$  に補助容量駆動電圧  $V_{cs}$  を順次印加する  $C_s$  ライン駆動を実行するとともに、液晶表示パネル 1 0 を構成する透明基板の最上層（液晶充填側の最上面）に、酸化スズ（ $SnO_2$ ）膜や ITO（Indium-Tin-Oxide：インジウム - スズ酸化物）膜等の透光性の導電膜からなる画素電極が形成された断面構造（TOP - ITO 構造）を有し、かつ、従来技術（図 1 8 参照）に示したように、補助電極に接続された補助容量駆動ライン  $L_{cs}$  が、データライン  $D_L$  の下層に設けられ、その縁辺部が画素電極の下層にまで延在するように形成された断面構造（シールド  $C_s$  構造）を有している。

#### 【 0 0 7 3 】

すなわち、本実施形態に係る液晶表示パネルは、図 9（a）に示すように、各表示画素  $P_x$  は、従来技術（図 1 5 参照）に示した構成と同様に、相互に直交するように配設された走査ライン（ゲートライン） $S_L$  及びデータライン（ドレインライン） $D_L$  と、ゲート電極  $E_G$  が走査ライン  $S_L$  に接続されるとともに、ドレイン電極  $E_D$  がデータライン  $D_L$  に接続され、ソース電極  $E_S$  が画素電極  $E_P$  に接続された画素トランジスタ  $TFT$  と、を備え、さらに、本実施形態特有の構成として、図 9（b）に示すように、データライン  $D_L$  の下層に絶縁膜を介して、補助容量  $C_s$  を構成する補助電極  $E_A$  に接続された補助容量駆動ライン  $L_{cs}$  が形成され、該補助容量駆動ライン  $L_{cs}$  の縁辺部が、画素電極  $E_P$  の形成領域に平面的に重なるように形成された構成を有している。なお、図示を省略したが、各表示画素  $P_x$  の画素電極  $E_P$  に対向するように、単一の共通電極が形成され、少なくとも各画素電極  $E_P$  と共通電極間に液晶分子が充填された構成を有している。

#### 【 0 0 7 4 】

このような液晶表示パネルを備えた液晶表示装置において、第 1 の実施形態と同様に、走査ドライバ 2 0 により各行の表示画素  $P_x$  群を選択状態に設定して、データドライバ 3 0 により供給される表示信号電圧  $V_{sig}$  を各表示画素  $P_x$  の画素電極  $E_P$  に印加する書込動作において、補助容量ドライバ 6 0 により当該書込動作に対して所定時間だけ遅延したタイミングで、各表示画素  $P_x$  の補助容量  $C_s$ （補助電極  $E_A$ ）に補助容量駆動ライン  $L_{cs}$  を介して、補助容量駆動電圧  $V_{cs}$  を印加すること（ $C_s$  ライン駆動）により、補助容量駆動ライン  $L_{cs}$  と、各表示画素  $P_x$  の画素電極  $E_P$  に対向して共通に設けられた共通電極間に、画素電極  $E_P$  と共通電極間と同一の極性を有する電位差（同一方向の電界）が形成されることになる。

#### 【 0 0 7 5 】

そのため、従来技術に示したシールド  $C_s$  構造を有する液晶表示パネルにおいては、図 1 8 に示したように、接続ライン  $C_L$  と共通電極  $E_C$  に同一のコモン信号電圧  $V_{com}$ （ $= V_{cs}$ ）が印加されるように電圧制御されていたため、画素電極  $E_P$  と接続ライン  $C_L$  間に、画素電極  $E_P$  と共通電極  $E_C$  間に生じる電界  $E_{Fa}$  の方向とは異なる方向（逆方向）に電界  $E_{Fb}$  が形成されて横電界が発生し、ディスクリネーションが顕著に発生するという問題を有していたのに対して、本実施形態に係る液晶表示パネルにおいては、図 1 0 に示すように、補助容量駆動ライン  $L_{cs}$  と共通電極  $E_C$  間に、画素電極  $E_P$  と共通電極  $E_C$  間に生じる電界  $E_{Fa}$  の方向と同じ方向に電界  $E_{Fc}$  が形成されるので、画素電極  $E_P$  の縁端部においても、画素電極  $E_P$  と共通電極  $E_C$  間が略均一な電位差を有するように電圧制御される。これにより、画素電極  $E_P$  と補助容量駆動ライン  $L_{cs}$  間に横電界が発生することが抑制され、ディスクリネーションが生じにくくなる。

したがって、ディスクリネーションにより液晶分子  $LCM$  が配向不良となる領域（ディスクリネーションライン  $BL$ ）を遮光するための遮光領域（遮光膜）を、各表示画素  $P_x$  間

10

20

30

40

50

の比較的小さな領域に形成すればよいことになるので、液晶表示パネル 10 の開口率を向上させることができる。

#### 【0076】

また、本実施形態に係る液晶表示パネルに適用したシールド Cs 構造によれば、図 9 ( a )、( b ) に示したように、画素電極 E P とデータライン D L 間に補助容量駆動ライン L cs が電氣的に介在する構成を有しているので、画素電極 E P とデータライン D L 間に形成される寄生容量 C d-pix の容量値が低減される。具体的には、図 9 ( b ) に示した断面構造 ( シールド Cs 構造 ) において、例えば、補助容量駆動ライン L cs のライン幅を  $14\mu\text{m}$ 、データライン D L のライン幅を  $4\mu\text{m}$ 、補助容量駆動ライン L cs とデータライン D L 間に形成された層間絶縁膜 ( 窒化シリコン膜 ) I S a の膜厚 ( 補助容量駆動ライン L cs とデータライン D L の離間距離 ) を  $2500$ 、補助容量駆動ライン L cs と画素電極 E P 間に形成された層間絶縁膜 I S a、I S b の膜厚 ( 補助容量駆動ライン L cs と画素電極 E P の離間距離 ) を  $5000$  とした場合、図 11 に示すように、データライン D L から画素電極 E P までの離間距離が増加するほど寄生容量 C d-pix の容量値が低下する変化傾向 ( 依存性 ) を示すとともに、液晶表示パネルの断面構造として、シールド Cs 構造を適用しない場合 ( 非シールド Cs 構造 ) に比較して、データライン D L から画素電極 E P までの離間距離に対する寄生容量 C d-pix の容量値が顕著に低くなるという特性が得られた。

#### 【0077】

このように、データライン D L と画素電極 E P との間に補助容量駆動ライン L cs が介在することにより、画素電極 E P と補助容量駆動ライン L cs との間に電氣的な結合が生じ、画素電極 E P とデータライン D L 間に形成される寄生容量 C d-pix の容量値 ( すなわち、寄生容量 C d-pix に蓄積される電荷量 ) を実質的に低減することができるので、垂直クロストークの影響を抑制して画像情報の表示状態を安定化することができ、表示画質の向上を図ることができる。

#### 【0078】

< 第 3 の実施形態 >

次に、本発明に係る表示駆動装置及びその駆動制御方法の第 3 の実施形態について説明する。

図 12 は、画素トランジスタの構造による画素電極と補助容量駆動ラインとの離間距離の違いを説明するための概略断面図である。ここで、上述した第 1 及び第 2 の実施形態と同等の構成については、適宜第 1 及び第 2 の実施形態の記載及び図面を参照して説明する。

#### 【0079】

本実施形態においては、第 1 の実施形態に示した液晶表示装置と同様に、補助容量ドライバ 60 により各行の補助容量駆動ライン L cs に所定のタイミングで補助容量駆動電圧 V cs を順次印加する Cs ライン駆動を実行するとともに、第 2 の実施形態に示した液晶表示装置と同様に、画素電極 E P とデータライン D L 間に、補助電極 E A に接続された補助容量駆動ライン L cs が電氣的に介在するように形成されたシールド Cs 構造を有し、さらに、各表示画素 P x に設けられる画素トランジスタ T F T のゲート電極 E G が、該画素トランジスタ T F T を構成する半導体層の上層側に設けられたトップゲート構造を有するように構成されている。

#### 【0080】

すなわち、図 9 に示したような構成を有する液晶表示パネルにおいては、例えば、図 12 ( a ) に示すように、画素電極 E P に接続される画素トランジスタ T F T のゲート電極 E G が、該画素トランジスタ T F T の半導体層 S M C の上層側に設けられたトップゲート構造と、図 12 ( b ) に示すように、画素トランジスタ T F T のゲート電極 E G が、該画素トランジスタ T F T の半導体層 S M C の下層側に設けられたボトムゲート構造のいずれかが適用される。ここで、いずれのゲート構造においても、一般に、ゲート電極 E G と補助容量駆動ライン L cs が同一の製造プロセスで形成され、同一層に設けられるため、図 12 ( a )、( b ) に示すように、ボトムゲート構造を有する画素トランジスタを適用した構成に比較して、トップゲート構造を有する画素トランジスタ T F T を適用した構成の方が

、補助容量駆動ライン  $L_{cs}$  と画素電極  $E_P$  との間の離間距離をより短縮することができる。

【0081】

このように、トップゲート構造を適用することにより、データライン  $D_L$  と画素電極  $E_P$  間に介在するように形成された補助容量駆動ライン  $L_{cs}$  と、画素電極間の電気的な結合をより緊密にして、画素電極  $E_P$  とデータライン  $D_L$  間に形成される寄生容量  $C_{d-pix}$  の容量値を低減することができるので、垂直クロストークの影響を抑制して、画像情報の表示状態を安定化することができるとともに、ディスクリネーションの発生を抑制して、液晶表示パネル 10 の開口率を一層向上させることができる。

【0082】

【発明の効果】

以上、説明したように、本発明によれば、対向する透明基板間に液晶分子が充填、保持された液晶表示パネルを備えた液晶表示装置に適用される表示駆動装置において、各行の表示画素を順次選択状態に設定して、表示データに応じた表示信号電圧を印加する書込動作の際に、第1のタイミング（書込期間）で、選択状態に設定された行の表示画素に設けられた画素容量（画素電極）に表示信号電圧を印加するとともに、共通電極に一定電圧からなるコモン信号電圧を印加し、また、表示画素に設けられた補助容量（補助電極）に、第1のタイミングと、及び、該第1のタイミングから上記選択期間の所定倍数（例えば、2倍）の時間だけ遅延した第2のタイミングとで異なる変動幅で変化する、補助容量駆動電圧を印加する  $C_s$  ライン駆動を実行することにより、当該書込期間に発生したフィールドスルー電圧を抑制するように、補助容量に蓄積された電荷量を制御することができるので、画素電極電圧の信号極性の偏りを低減することができ、画素容量  $C_{lc}$  に充填された液晶分子への直流電圧成分の印加を抑制して、表示画像におけるフリッカーや液晶の焼き付きの発生を抑制することができる。

【0083】

また、例えば、液晶印加電圧が、表示信号電圧と液晶分子のしきい値電圧との和からなる電圧値に設定され、また、補助容量に印加される補助容量駆動電圧の変動幅に対して、上記しきい値電圧と補助容量の容量値とが相互に依存関係に設定されることにより、表示信号電圧として、上記しきい値電圧分を省いた電圧に小さく設定することができる。ここで、表示信号電圧は、垂直クロストークの発生に関連するデータラインと画素電極間に形成される寄生容量の容量値を規定するので、該表示信号電圧を小さく設定することにより、該電圧変動量も相対的に小さくすることができ、垂直クロストークの影響を抑制して画像情報の表示状態を安定化させることができる。

【0084】

また、例えば、表示画素に設けられた補助容量を構成する補助電極に接続された補助容量駆動ラインを、データラインの下層に設け、かつ、その縁辺部を画素容量を構成する画素電極の下層にまで延在するように形成したシールド  $C_s$  構造を有する表示パネルを適用することにより、画素電極とデータライン間に補助容量駆動ラインが電気的に介在する構成が形成され、かつ、補助容量駆動ラインと共通電極間に、画素電極と共通電極間に形成される電界と同一の極性及び電位差を有する電界が形成されることにより、画素電極と補助容量駆動ライン間に生じる横電界に起因するディスクリネーション（液晶分子の配向不良）の発生が抑制される。したがって、ディスクリネーション対策として施される遮光領域の面積を縮小することができるので、液晶表示パネルの開口率を向上させることができる。

【0085】

さらには、上記シールド  $C_s$  構造を有する表示パネルに加え、各表示画素に設けられた画素トランジスタとして、ゲート電極が該画素トランジスタの半導体層の上層側に設けられたトップゲート構造を適用することにより、補助容量駆動ラインと画素電極との間の離間距離をより短縮することができるので、相互の電気的な結合をより緊密にすることができ、画素電極とデータライン間に形成される寄生容量の容量値を低減することができる。し

10

20

30

40

50

たがって、垂直クロストークの影響を抑制して、画像情報の表示状態を安定化することができるとともに、ディスクリネーションの発生を抑制して、液晶表示パネルの開口率を一層向上させることができる。

【図面の簡単な説明】

【図 1】本発明に係る表示駆動装置を適用した液晶表示装置の第 1 の実施形態を示す概略構成図である。

【図 2】本実施形態に係る液晶表示装置に適用される液晶表示パネルの一例を示す等価回路図である。

【図 3】本実施形態に係る液晶表示装置の駆動制御方法の一例を示すタイミングチャートである。

10

【図 4】TN 液晶の光学特性（印加電圧に対する光透過率の変化）の一例を示す特性図である。

【図 5】液晶の容量特性（印加電圧に対する液晶容量の変化）の一例を示す特性図である。

【図 6】本実施形態に係る駆動制御方法において液晶印加電圧を規定する  $\gamma$  値の印加電圧に対する変化特性の一例を示す特性図である。

【図 7】本実施形態に係る駆動制御方法において設定される液晶印加電圧と表示信号電圧との対応関係の一例を示す図である。

【図 8】本実施形態に係る駆動制御方法において設定される各パラメータと補助容量との対応関係の一例を示す図である。

20

【図 9】本発明に係る表示駆動装置を適用した液晶表示装置（液晶表示パネル）の第 2 の実施形態を示す要部平面図である。

【図 10】本実施形態に係る液晶表示装置におけるディスクリネーションの抑制効果を説明するための概念図である。

【図 11】本実施形態に係る液晶表示装置における寄生容量  $C_d\text{-pix}$  の低減効果を説明するための概念図である。

【図 12】画素トランジスタの構造による画素電極と補助容量駆動ラインとの離間距離の違いを説明するための概略断面図である。

【図 13】従来技術における薄膜トランジスタ（TFT）型の液晶表示装置の概略構成を示すブロック図である。

30

【図 14】従来技術における液晶表示パネルの一例を示す等価回路図である。

【図 15】液晶表示パネルにおける構成例を示す要部平面図である。

【図 16】各表示画素に形成される容量成分を示す等価回路である。

【図 17】フィールド反転駆動方式により液晶表示パネルの所定の行（表示画素群）に、表示データに応じた表示信号電圧を書き込む場合の駆動電圧波形を示す図である。

【図 18】従来技術における垂直クロストークを抑制するための液晶表示パネルの構成例を示す概略断面図である。

【符号の説明】

|                 |            |
|-----------------|------------|
| 10              | 液晶表示パネル    |
| 20              | 走査ドライバ     |
| 30              | データドライバ    |
| 40              | LCD コントローラ |
| 50              | 表示信号生成回路   |
| 60              | 補助容量ドライバ   |
| Px              | 表示画素       |
| TFT             | 画素トランジスタ   |
| C <sub>lc</sub> | 画素容量       |
| C <sub>s</sub>  | 補助容量       |
| SL              | 走査ライン      |
| DL              | データライン     |

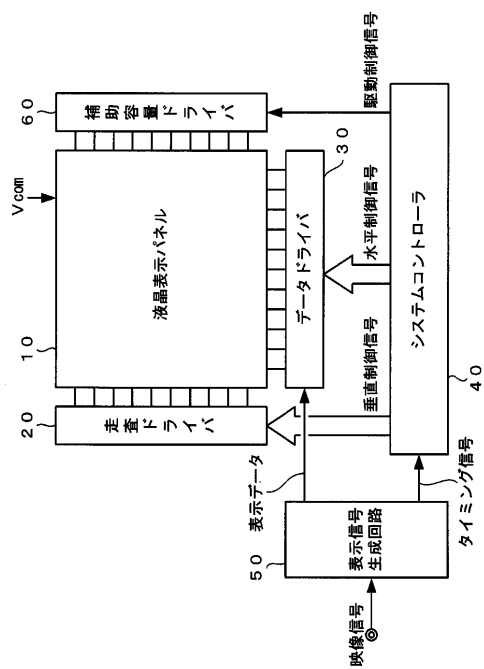
40

50

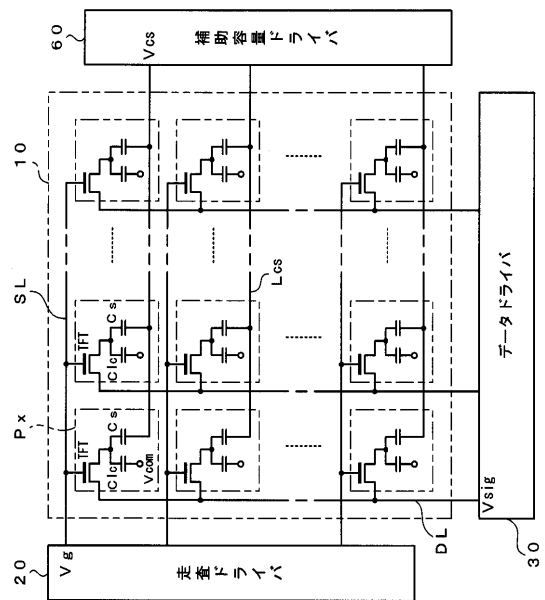
L CS

補助容量駆動ライン

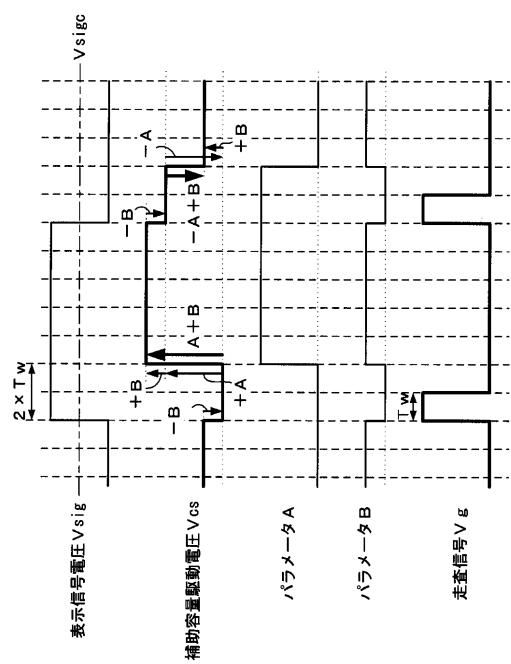
【圖 1】



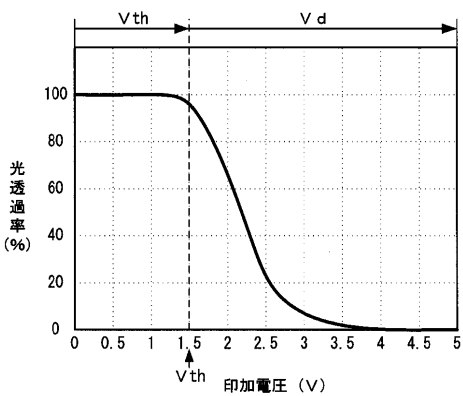
【圖 2】



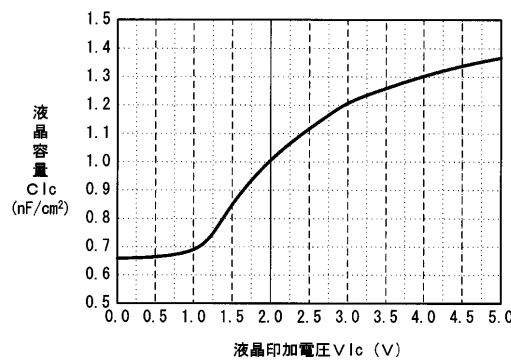
【図 3】



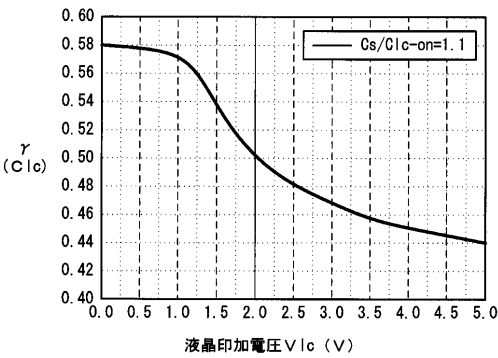
【図 4】



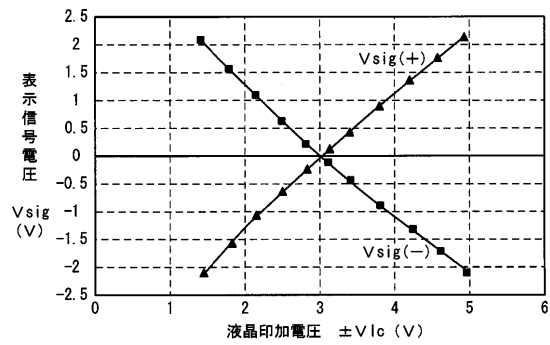
【図 5】



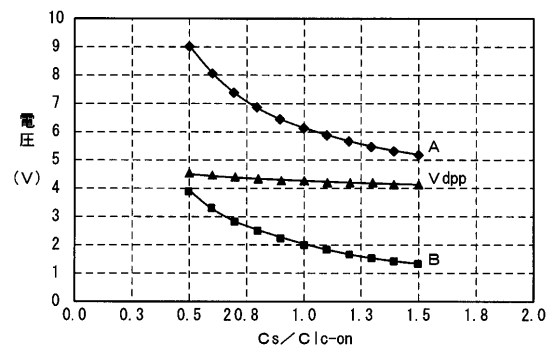
【図 6】



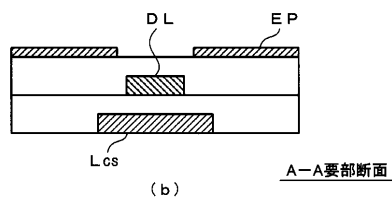
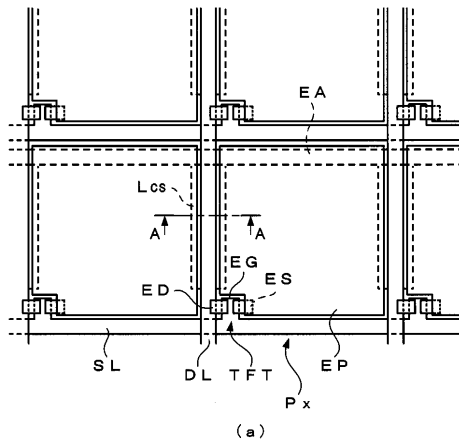
【図 7】



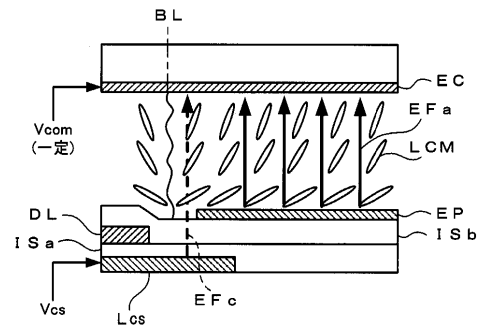
【図 8】



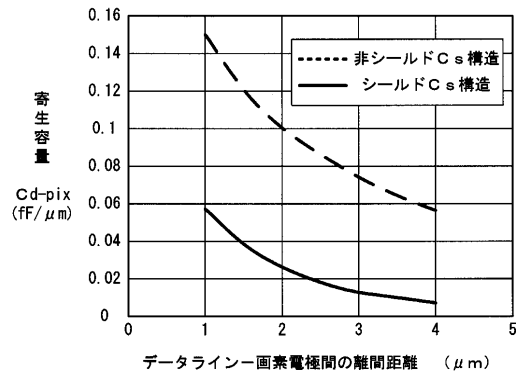
【図 9】



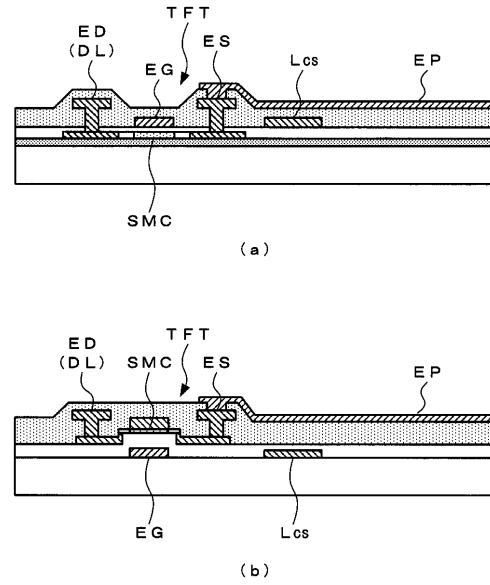
【図 10】



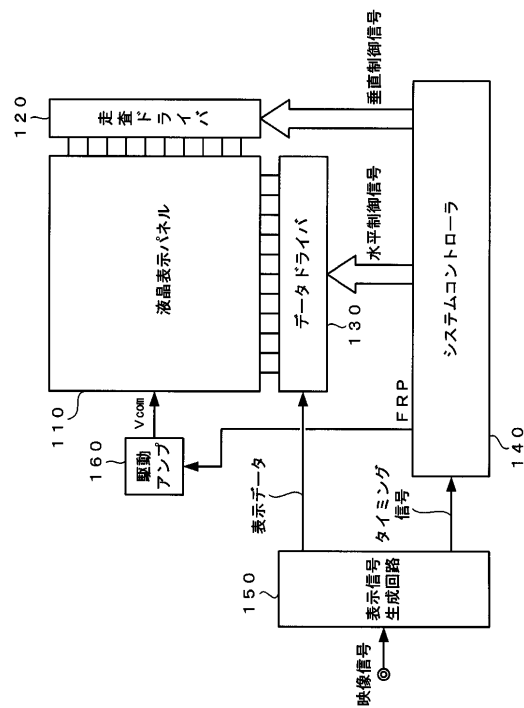
【図 1 1】



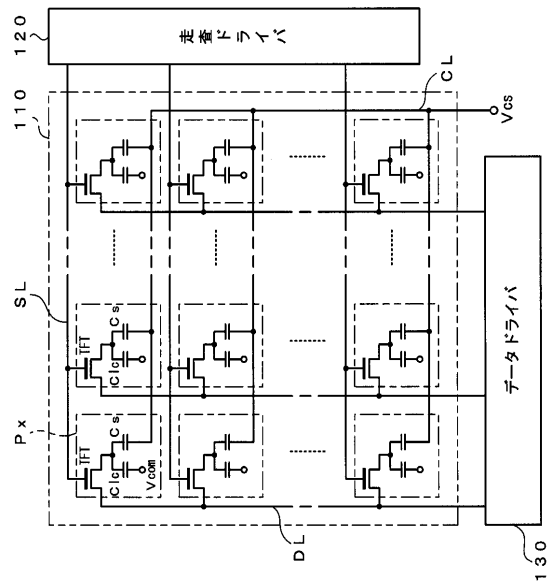
【図 1 2】



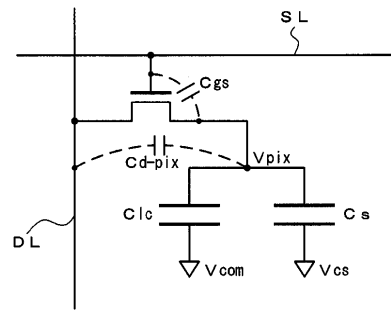
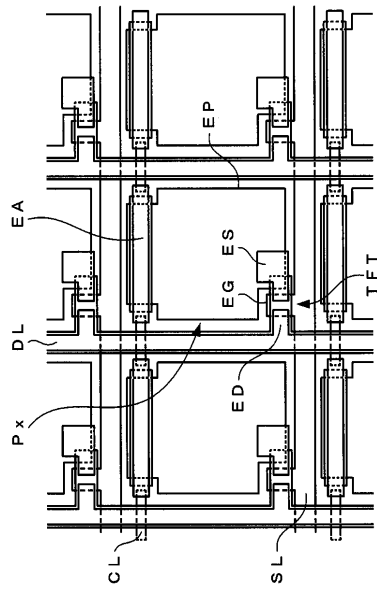
【図 1 3】



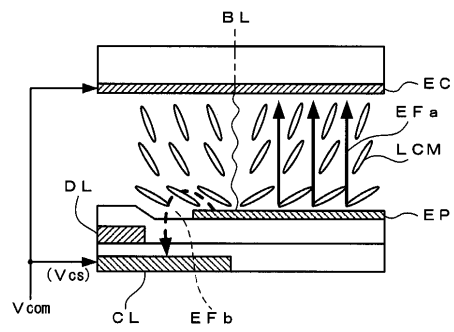
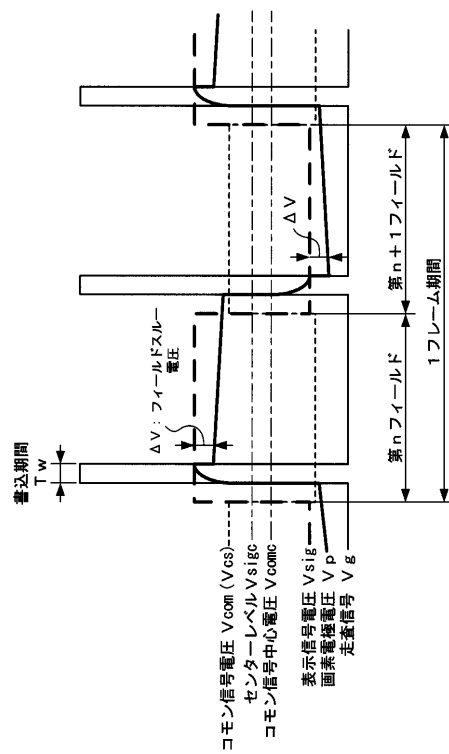
【図 1 4】



【 図 1 6 】



【圖 18】



---

フロントページの続き

(51)Int.Cl. F I  
G 0 9 G 3/20 6 2 4 E  
G 0 9 G 3/20 6 7 0 K  
G 0 9 G 3/36

(56)参考文献 特開 2 0 0 3 - 0 0 5 7 2 1 ( J P , A )  
特開平 0 9 - 2 5 8 1 6 9 ( J P , A )  
特開 2 0 0 1 - 2 8 2 2 0 5 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/133  
G09G 3/20  
G09G 3/36

|                |                                                                                                                                                                                                                                                                                                                                           |         |            |
|----------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 显示驱动装置及其驱动控制方法，以及有源矩阵液晶显示装置及其驱动方法                                                                                                                                                                                                                                                                                                         |         |            |
| 公开(公告)号        | <a href="#">JP4178977B2</a>                                                                                                                                                                                                                                                                                                               | 公开(公告)日 | 2008-11-12 |
| 申请号            | JP2003030610                                                                                                                                                                                                                                                                                                                              | 申请日     | 2003-02-07 |
| [标]申请(专利权)人(译) | 卡西欧计算机株式会社                                                                                                                                                                                                                                                                                                                                |         |            |
| 申请(专利权)人(译)    | 卡西欧计算机有限公司                                                                                                                                                                                                                                                                                                                                |         |            |
| 当前申请(专利权)人(译)  | 卡西欧计算机有限公司                                                                                                                                                                                                                                                                                                                                |         |            |
| [标]发明人         | 小倉 潤                                                                                                                                                                                                                                                                                                                                      |         |            |
| 发明人            | 小倉 潤                                                                                                                                                                                                                                                                                                                                      |         |            |
| IPC分类号         | G02F1/133 G09G3/20 G09G3/36                                                                                                                                                                                                                                                                                                               |         |            |
| FI分类号          | G02F1/133.550 G09G3/20.611.D G09G3/20.611.E G09G3/20.624.B G09G3/20.624.D G09G3/20.624.E G09G3/20.670.K G09G3/36                                                                                                                                                                                                                          |         |            |
| F-TERM分类号      | 2H093/NA16 2H093/NC34 2H093/NC35 2H093/NC90 2H093/ND10 2H093/ND15 2H193/ZA04 2H193/ZA07 2H193/ZB14 5C006/AC11 5C006/AC25 5C006/AF42 5C006/AF51 5C006/AF71 5C006/BB16 5C006/FA16 5C006/FA23 5C006/FA34 5C006/FA36 5C080/AA10 5C080/BB05 5C080/DD18 5C080/DD29 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 |         |            |
| 其他公开文献         | JP2004240263A                                                                                                                                                                                                                                                                                                                             |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                 |         |            |

摘要(译)

甲以及与闪烁和液晶收缩的发生减少由于场穿透电压确定的液晶显示装置中，通过抑制垂直串扰和向错，提高了显示质量和液晶显示面板的特性的发生（ZH）一种能够减少劣化的显示驱动装置及其驱动控制方法。一种液晶显示装置，示意性地，公知的液晶显示面板10，扫描驱动器20，数据驱动器30中，除了显示信号生成电路50中，在液晶显示面板10的每个显示像素中设置的辅助电容辅助电容驱动器60基于从显示信号生成电路50，扫描驱动器20，数据驱动器30的各自的操作定时和辅助电容驱动器供给的定时信号，以预定的定时提供给存储电容器的驱动电压60并且系统控制器40用于产生和输出用于控制电源电压的控制信号。点域

1

【 図 1 】

