

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3954086号
(P3954086)

(45) 発行日 平成19年8月8日(2007.8.8)

(24) 登録日 平成19年5月11日(2007.5.11)

(51) Int.Cl.

F I

GO2F 1/1339 (2006.01)

GO2F 1/1339 500

GO2F 1/1343 (2006.01)

GO2F 1/1343

GO2F 1/1368 (2006.01)

GO2F 1/1368

GO2F 1/1345 (2006.01)

GO2F 1/1345

請求項の数 21 (全 36 頁)

(21) 出願番号 特願2006-325661 (P2006-325661)

(22) 出願日 平成18年12月1日(2006.12.1)

(62) 分割の表示 特願2000-75467 (P2000-75467)
の分割

原出願日 平成12年3月17日(2000.3.17)

(65) 公開番号 特開2007-58247 (P2007-58247A)

(43) 公開日 平成19年3月8日(2007.3.8)

審査請求日 平成18年12月1日(2006.12.1)

早期審査対象出願

(73) 特許権者 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社
半導体エネルギー研究所内

(72) 発明者 平形 吉晴

神奈川県厚木市長谷398番地 株式会社
半導体エネルギー研究所内

審査官 右田 昌士

最終頁に続く

(54) 【発明の名称】 液晶表示装置、及びパーソナルコンピュータ

(57) 【特許請求の範囲】

【請求項1】

第1の基板に設けられた逆スタガ型の薄膜トランジスタと、

前記第1の基板に対向する第2の基板と、

前記第2の基板に形成され、前記第2の基板側の面より前記第1の基板側の面が小さい
形状を有するストライプ状のスペーサと、

前記第1の基板及び前記第2基板を接着し、滴下された液晶を保持するシール材と、

前記シール材に囲まれた画素部と、

前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、

前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで
延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、

前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、

前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電
極と、

前記第2の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と

、

前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の
配向膜と、を有し、前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料としてTi、T
a、W、Mo、Cr又はNdを含有する第1の層と、低抵抗導電性材料としてAl又はC

10

20

uを含有する第2の層とが積層された同一材料からなる
ことを特徴とする液晶表示装置。

【請求項2】

第1の基板に設けられた逆スタガ型の薄膜トランジスタと、
前記第1の基板に対向する第2の基板と、
前記第2の基板に形成され、前記第2の基板側の面より前記第1の基板側の面が小さい
形状を有するストライプ状のスペーサと、
前記第1の基板及び前記第2基板を接着し、滴下された液晶を保持するシール材と、
前記シール材に囲まれた画素部と、
前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、
前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで
延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、
前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、
前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電
極と、

10

前記第2の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と
、
前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の
配向膜と、

前記液晶を配向させる凸部と、を有し、
前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第1の層と、低抵抗導電性材料としてAl又はCu
を含有する第2の層とが積層された同一材料からなる
ことを特徴とする液晶表示装置。

20

【請求項3】

第1の基板に設けられた逆スタガ型の薄膜トランジスタと、
前記第1の基板に対向する第2の基板と、
前記第1の基板に形成され、前記第1の基板側の面より前記第2の基板側の面が小さい
形状を有するストライプ状の第1のスペーサと、
前記第2の基板に形成され、前記第2の基板側の面より前記第1の基板側の面が小さい
形状を有するストライプ状の第2のスペーサと、
前記第1の基板及び前記第2基板を接着し、滴下された液晶を保持するシール材と、
前記シール材に囲まれた画素部と、
前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、
前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで
延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、
前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、
前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電
極と、

30

前記第2の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と
、
前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の
配向膜と、を有し、

前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第1の層と、低抵抗導電性材料としてAl又はCu
を含有する第2の層とが積層された同一材料からなる
ことを特徴とする液晶表示装置。

40

【請求項4】

第1の基板に設けられた逆スタガ型の薄膜トランジスタと、
前記第1の基板に対向する第2の基板と、

50

前記第 1 の基板に形成され、前記第 1 の基板側の面より前記第 2 の基板側の面が小さい形状を有するストライプ状の第 1 のスペーサと、

前記第 2 の基板に形成され、前記第 2 の基板側の面より前記第 1 の基板側の面が小さい形状を有するストライプ状の第 2 のスペーサと、

前記第 1 の基板及び前記第 2 基板を接着し、滴下された液晶を保持するシール材と、

前記シール材に囲まれた画素部と、

前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、

前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、

前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、

前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電極と、

前記第 2 の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と、

前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、

前記液晶を配向させる凸部と、を有し、

前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料として T i、T a、W、M o、C r 又は N d を含有する第 1 の層と、低抵抗導電性材料として A l 又は C u を含有する第 2 の層とが積層された同一材料からなる

ことを特徴とする液晶表示装置。

【請求項 5】

第 1 の基板に設けられた逆スタガ型の薄膜トランジスタと、

前記第 1 の基板に対向する第 2 の基板と、

前記第 2 の基板に形成され、前記第 2 の基板側の面より前記第 1 の基板側の面が小さい形状を有するストライプ状のスペーサと、

前記第 1 の基板及び前記第 2 基板を接着し、滴下された液晶を保持するシール材と、

前記シール材に囲まれた画素部と、

前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、

前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、

前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、

前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電極と、

前記第 2 の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と、

前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、を有し、

前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料として T i、T a、W、M o、C r 又は N d を含有する第 1 の層と、低抵抗導電性材料として A l 又は C u を含有する第 2 の層と、耐熱性導電性材料として T i、T a、W、M o、C r 又は N d を含有する第 3 の層とが積層された同一材料からなる

ことを特徴とする液晶表示装置。

【請求項 6】

第 1 の基板に設けられた逆スタガ型の薄膜トランジスタと、

前記第 1 の基板に対向する第 2 の基板と、

前記第 2 の基板に形成され、前記第 2 の基板側の面より前記第 1 の基板側の面が小さい形状を有するストライプ状のスペーサと、

前記第 1 の基板及び前記第 2 基板を接着し、滴下された液晶を保持するシール材と、

前記シール材に囲まれた画素部と、

10

20

30

40

50

前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、
 前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで
 延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、
 前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、
 前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電
 極と、

前記第 2 の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と
 、
 前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の
 配向膜と、

10

前記液晶を配向させる凸部と、を有し、
 前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料として Ti、T
 a、W、Mo、Cr 又は Nd を含有する第 1 の層と、低抵抗導電性材料として Al 又は C
 u を含有する第 2 の層と、耐熱性導電性材料として Ti、Ta、W、Mo、Cr 又は Nd
 を含有する第 3 の層とが積層された同一材料からなる
 ことを特徴とする液晶表示装置。

【請求項 7】

第 1 の基板に設けられた逆スタガ型の薄膜トランジスタと、
 前記第 1 の基板に対向する第 2 の基板と、
 前記第 1 の基板に形成され、前記第 1 の基板側の面より前記第 2 の基板側の面が小さい
 形状を有するストライプ状の第 1 のスペーサと、

20

前記第 2 の基板に形成され、前記第 2 の基板側の面より前記第 1 の基板側の面が小さい
 形状を有するストライプ状の第 2 のスペーサと、

前記第 1 の基板及び前記第 2 基板を接着し、滴下された液晶を保持するシール材と、
 前記シール材に囲まれた画素部と、
 前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、
 前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで
 延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、

前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、
 前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電
 極と、

30

前記第 2 の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と
 、
 前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の
 配向膜と、を有し、

前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料として Ti、T
 a、W、Mo、Cr 又は Nd を含有する第 1 の層と、低抵抗導電性材料として Al 又は C
 u を含有する第 2 の層と、耐熱性導電性材料として Ti、Ta、W、Mo、Cr 又は Nd
 を含有する第 3 の層とが積層された同一材料からなる
 ことを特徴とする液晶表示装置。

40

【請求項 8】

第 1 の基板に設けられた逆スタガ型の薄膜トランジスタと、
 前記第 1 の基板に対向する第 2 の基板と、
 前記第 1 の基板に形成され、前記第 1 の基板側の面より前記第 2 の基板側の面が小さい
 形状を有するストライプ状の第 1 のスペーサと、

前記第 2 の基板に形成され、前記第 2 の基板側の面より前記第 1 の基板側の面が小さい
 形状を有するストライプ状の第 2 のスペーサと、

前記第 1 の基板及び前記第 2 基板を接着し、滴下された液晶を保持するシール材と、
 前記シール材に囲まれた画素部と、
 前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、

50

前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、

前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、
前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電極と、

前記第 2 の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と、

前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、

前記液晶を配向させる凸部と、を有し、

前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料として Ti、Ta、W、Mo、Cr 又は Nd を含有する第 1 の層と、低抵抗導電性材料として Al 又は Cu を含有する第 2 の層と、耐熱性導電性材料として Ti、Ta、W、Mo、Cr 又は Nd を含有する第 3 の層とが積層された同一材料からなることを特徴とする液晶表示装置。

【請求項 9】

第 1 の基板に設けられた逆スタガ型の薄膜トランジスタと、

前記第 1 の基板に対向する第 2 の基板と、

前記第 2 の基板に形成され、前記第 2 の基板側の面より前記第 1 の基板側の面が小さい形状を有する直線状のスペーサと、

前記第 1 の基板及び前記第 2 基板を接着し、滴下された液晶を保持するシール材と、

前記シール材に囲まれた画素部と、

前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、

前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、

前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、

前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電極と、

前記第 2 の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と、

前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、を有し、

前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料として Ti、Ta、W、Mo、Cr 又は Nd を含有する第 1 の層と、低抵抗導電性材料として Al 又は Cu を含有する第 2 の層とが積層された同一材料からなることを特徴とする液晶表示装置。

【請求項 10】

第 1 の基板に設けられた逆スタガ型の薄膜トランジスタと、

前記第 1 の基板に対向する第 2 の基板と、

前記第 2 の基板に形成され、前記第 2 の基板側の面より前記第 1 の基板側の面が小さい形状を有する直線状のスペーサと、

前記第 1 の基板及び前記第 2 基板を接着し、滴下された液晶を保持するシール材と、

前記シール材に囲まれた画素部と、

前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、

前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、

前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、

前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電極と、

前記第 2 の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と

10

20

30

40

50

、
前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、

前記液晶を配向させる凸部と、を有し、

前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第1の層と、低抵抗導電性材料としてAl又はCuを含有する第2の層とが積層された同一材料からなることを特徴とする液晶表示装置。

【請求項11】

第1の基板に設けられた逆スタガ型の薄膜トランジスタと、

前記第1の基板に対向する第2の基板と、

前記第1の基板に形成され、前記第1の基板側の面より前記第2の基板側の面が小さい形状を有する直線状の第1のスペーサと、

前記第2の基板に形成され、前記第2の基板側の面より前記第1の基板側の面が小さい形状を有する直線状の第2のスペーサと、

前記第1の基板及び前記第2基板を接着し、滴下された液晶を保持するシール材と、

前記シール材に囲まれた画素部と、

前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、

前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、

前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、

前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電極と、

前記第2の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と

、
前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、を有し、

前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第1の層と、低抵抗導電性材料としてAl又はCuを含有する第2の層とが積層された同一材料からなることを特徴とする液晶表示装置。

【請求項12】

第1の基板に設けられた逆スタガ型の薄膜トランジスタと、

前記第1の基板に対向する第2の基板と、

前記第1の基板に形成され、前記第1の基板側の面より前記第2の基板側の面が小さい形状を有する直線状の第1のスペーサと、

前記第2の基板に形成され、前記第2の基板側の面より前記第1の基板側の面が小さい形状を有する直線状の第2のスペーサと、

前記第1の基板及び前記第2基板を接着し、滴下された液晶を保持するシール材と、

前記シール材に囲まれた画素部と、

前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、

前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、

前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、

前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電極と、

前記第2の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と

、
前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、

10

20

30

40

50

前記液晶を配向させる凸部と、を有し、
前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第1の層と、低抵抗導電性材料としてAl又はCuを含有する第2の層とが積層された同一材料からなることを特徴とする液晶表示装置。

【請求項13】

第1の基板に設けられた逆スタガ型の薄膜トランジスタと、
前記第1の基板に対向する第2の基板と、
前記第2の基板に形成され、前記第2の基板側の面より前記第1の基板側の面が小さい形状を有する直線状のスペーサと、
前記第1の基板及び前記第2基板を接着し、滴下された液晶を保持するシール材と、
前記シール材に囲まれた画素部と、
前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、
前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、
前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、
前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電極と、

前記第2の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と、

前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、を有し、

前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第1の層と、低抵抗導電性材料としてAl又はCuを含有する第2の層と、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第3の層とが積層された同一材料からなることを特徴とする液晶表示装置。

【請求項14】

第1の基板に設けられた逆スタガ型の薄膜トランジスタと、
前記第1の基板に対向する第2の基板と、
前記第2の基板に形成され、前記第2の基板側の面より前記第1の基板側の面が小さい形状を有する直線状のスペーサと、
前記第1の基板及び前記第2基板を接着し、滴下された液晶を保持するシール材と、
前記シール材に囲まれた画素部と、
前記画素部と他の基板に設けられた回路とを電氣的に接続する異方性導電膜と、
前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電氣的に接続する配線と、
前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、
前記薄膜トランジスタと電氣的に接続され、前記透明導電膜と同一材料からなる画素電極と、

前記第2の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と、

前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、

前記液晶を配向させる凸部と、を有し、
前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第1の層と、低抵抗導電性材料としてAl又はCuを含有する第2の層と、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第3の層とが積層された同一材料からなることを特徴とする液晶表示装置。

10

20

30

40

50

【請求項 15】

第1の基板に設けられた逆スタガ型の薄膜トランジスタと、
 前記第1の基板に対向する第2の基板と、
 前記第1の基板に形成され、前記第1の基板側の面より前記第2の基板側の面が小さい形状を有する直線状の第1のスペーサと、
 前記第2の基板に形成され、前記第2の基板側の面より前記第1の基板側の面が小さい形状を有する直線状の第2のスペーサと、
 前記第1の基板及び前記第2基板を接着し、滴下された液晶を保持するシール材と、
 前記シール材に囲まれた画素部と、
 前記画素部と他の基板に設けられた回路とを電気的に接続する異方性導電膜と、
 前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電気的に接続する配線と、
 前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、
 前記薄膜トランジスタと電気的に接続され、前記透明導電膜と同一材料からなる画素電極と、
 前記第2の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と、
 前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、を有し、
 前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第1の層と、低抵抗導電性材料としてAl又はCuを含有する第2の層と、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第3の層とが積層された同一材料からなることを特徴とする液晶表示装置。

10

20

【請求項 16】

第1の基板に設けられた逆スタガ型の薄膜トランジスタと、
 前記第1の基板に対向する第2の基板と、
 前記第1の基板に形成され、前記第1の基板側の面より前記第2の基板側の面が小さい形状を有する直線状の第1のスペーサと、
 前記第2の基板に形成され、前記第2の基板側の面より前記第1の基板側の面が小さい形状を有する直線状の第2のスペーサと、
 前記第1の基板及び前記第2基板を接着し、滴下された液晶を保持するシール材と、
 前記シール材に囲まれた画素部と、
 前記画素部と他の基板に設けられた回路とを電気的に接続する異方性導電膜と、
 前記シール材の下方で交差し、前記画素部から前記異方性導電膜が配置される領域まで延び、かつ前記画素部と前記回路とを電気的に接続する配線と、
 前記シール材の外側で、前記配線及び前記異方性導電膜に接する透明導電膜と、
 前記薄膜トランジスタと電気的に接続され、前記透明導電膜と同一材料からなる画素電極と、
 前記第2の基板の前記液晶側に、前記画素電極に対向するように設けられた対向電極と、
 前記画素電極及び前記対向電極上に、前記液晶と接するように設けられた垂直配向用の配向膜と、
 前記液晶を配向させる凸部と、を有し、
 前記薄膜トランジスタのゲート電極及び前記配線は、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第1の層と、低抵抗導電性材料としてAl又はCuを含有する第2の層と、耐熱性導電性材料としてTi、Ta、W、Mo、Cr又はNdを含有する第3の層とが積層された同一材料からなることを特徴とする液晶表示装置。

30

40

【請求項 17】

50

請求項 1 乃至請求項 1 6 のいずれかーにおいて、前記第 1 のスペーサは有機材料又は無機材料からなることを特徴とする液晶表示装置。

【請求項 1 8】

請求項 1 乃至請求項 1 7 のいずれかーにおいて、前記第 2 のスペーサは有機材料又は無機材料からなることを特徴とする液晶表示装置。

【請求項 1 9】

請求項 2、請求項 4、請求項 6、請求項 8、請求項 1 0、請求項 1 2、請求項 1 4、請求項 1 6 乃至請求項 1 8 のいずれかーにおいて、前記凸部によって、前記液晶の傾きが対称となる第 1 の領域と第 2 の領域とを少なく有することを特徴とする液晶表示装置。

【請求項 2 0】

請求項 1 乃至請求項 1 9 のいずれかーにおいて、前記透明導電膜は酸化インジウム、酸化亜鉛、酸化インジウム酸化亜鉛合金、ガリウムを添加した酸化亜鉛、酸化インジウム酸化スズ合金（ITO）から選ばれた少なくとも一つの材料を含むことを特徴とする液晶表示装置。

【請求項 2 1】

請求項 1 乃至 2 0 のいずれかーに記載の液晶表示装置を用いた、パーソナルコンピュータ。

【発明の詳細な説明】

【技術分野】

【0001】

本願発明は薄膜トランジスタ（以下、TFTという）で構成された回路を有する液晶表示装置およびその作製方法に関する。例えば、液晶表示パネルに代表される電気光学装置およびその様な電気光学装置を部品として搭載した電子機器に関する。

【背景技術】

【0002】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百nm程度）を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタはICや電気光学装置のような電子デバイスに広く応用され、特に画像表示装置のスイッチング素子として開発が急がれている。

【0003】

従来より、画像表示装置として液晶表示装置が知られている。パッシブ型の液晶表示装置に比べ高精細な画像が得られることからアクティブマトリクス型の液晶表示装置が多く用いられるようになってきている。アクティブマトリクス型の液晶表示装置においては、マトリクス状に配置された画素電極を駆動することによって、画面上に表示パターンが形成される。詳しくは選択された画素電極と該画素電極に対応する対向電極との間に電圧が印加されることによって、画素電極と対向電極との間に配置された液晶層の光学変調が行われ、この光学変調が表示パターンとして観察者に認識される。

【0004】

このようなアクティブマトリクス型の電気光学装置の用途は広がっており、画面サイズの大面積化とともに、高精細化や高開口率化や高信頼性の要求が高まっている。また、同時に生産性の向上や低コスト化の要求も高まっている。

【0005】

従来、透過型の液晶表示装置で使用される液晶層の配向モードとしては、液晶分子の配列が光の入射から出射方向に向かって90°ツイスト配向したTNモードを使用するのが一般的であった。

【0006】

このTNモードの液晶表示装置を作製する際、液晶の配向方向を決めるため、一方の基板と、もう一方の基板に配向膜形成、ラビング処理等を行なう。そして、基板のラビング方向が直交するように貼り合わせる。この一对の基板間に、ツイストの回転方向を決める

10

20

30

40

50

カイラル材を混入した液晶材料を注入することにより所定の方向にツイストする液晶表示装置が形成される。

【 0 0 0 7 】

この時、液晶分子は、エネルギー的に最も安定な配列となるように基板面に対して、長軸を平行に配列し、ラビングの条件や配向膜材料により基板面に対して、数度～10°前後の角度を持って配列する。

【 0 0 0 8 】

この角度はプレチルト角といわれ、この角度を確保することにより、電界印加時に液晶分子長軸の両端部において、所定の端部を揃えて配列の変形が起こる。これにより動作時の配向が連続的となり、表示時のリバースチルトドメインという配向の欠陥を防ぐことができる。

10

【 0 0 0 9 】

しかし、上記TNモードでは、特定の視野角範囲外でコントラスト特性が極端に劣化したり、階調が反転するという現象が発生するといった問題が生じていた。

【 0 0 1 0 】

これは、電界によって液晶分子の配向状態が基板面に対して垂直となる配列に変形すると、観測者が液晶表示装置を見る角度や方位によって、液晶層中を進む光の距離や、光の通過中の屈折率が変わることから、異なって光学変調される光を見るためである。

【 0 0 1 1 】

また、このモードでは基板界面近くの液晶分子は強い配向規制力を受けており、初期配向状態がほぼ維持される。このため、かなり高い液晶の飽和電圧(5V以上)を印加しても、この近傍での液晶分子は垂直にはならない。

20

【 0 0 1 2 】

これらのことがTNモードの視野特性を狭くしている要因と考えられる。

【 0 0 1 3 】

また、他の液晶表示モードとして、垂直配向型液晶モードが知られている。この垂直配向型液晶モードは、液晶の初期配向を基板に対して垂直とした配向モードである。このモードは負の誘電率異方性を有するn型液晶材料を用いる。このモードの場合も基板に設けられた電極間に電界を印加することにより表示を実現するものである。

【 0 0 1 4 】

30

しかし、液晶の複屈折性を利用するモードであるため若干のプレチルトのバラツキが透過光量もしくは反射光量のバラツキとして目立つ。ラビング処理時のわずかな毛先の接触のしかたの違いにより、スジ状の表示ムラとなり易い問題がある。

【 0 0 1 5 】

また、ラビング処理自体、基板上の配向膜面を柔らかい毛で擦る処理のため発塵源となっている。さらに静電気の発生にともなう基板上の素子へのストレスや破壊への十分な対策を必要とする。

【 0 0 1 6 】

このため均一配向を実現し、ラビング処理を行わず液晶を配向させるという方法が一般的に模索されている。例えば、基板上に構造物を形成し、この構造物の液晶と接する面の傾斜や間隔、高さなどの物理的パラメータを調整し、さらに構造物の誘電率による電界の作用を併せることで配向を制御し液晶表示装置を作製する手段が知られている。この方法により、160°以上の広視野角化を実現している。しかし、この方法では、従来のラビング処理が必要なくなる一方、液晶を配向させるための複雑な追加プロセスが必要となっていた。

40

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 1 7 】

従来、アクティブマトリクス型の電気光学装置は、写真蝕刻(フォトリソグラフィ)技術により、最低でも5枚以上のフォトマスクを使用してTFTを基板上に作製していた

50

ため製造コストが大きかった。生産性を向上させ歩留まりを向上させるためには、工程数を削減することが有効な手段として考えられる。

【0018】

具体的には、TFTの製造に要するフォトマスクの枚数を削減することが必要である。フォトマスクはフォトリソグラフィーの技術において、エッチング工程のマスクとするフォトレジストパターンを基板上に形成するために用いる。

【0019】

このフォトマスクを1枚使用することによって、レジスト塗布、プレバーク、露光、現像、ポストバークなどの工程と、その前後の工程において、被膜の成膜およびエッチングなどの工程、さらにレジスト剥離、洗浄や乾燥工程などが付加され、煩雑なものとなり、問題となっていた。

10

【0020】

また、基板が絶縁体であるために製造工程中における摩擦などによって静電気が発生していた。この静電気が発生すると基板上に設けられた配線の交差部でショートしたり、静電気によってTFTが劣化または破壊されて電気光学装置に表示欠陥や画質の劣化が生じていた。特に、製造工程で行われる液晶配向処理のラビング処理の際に静電気が発生し問題となっていた。

【0021】

本発明はこのような問題に答えるものであり、ラビング処理を削減してアクティブマトリクス型の液晶表示装置に代表される電気光学装置を作製し、さらにTFTを作製する工程数を削減して製造コストの低減および歩留まりの向上を実現することを課題としている。

20

【0022】

加えて、液晶表示装置の視野特性の改善を図ることを課題としている。

【課題を解決するための手段】

【0023】

本明細書で開示する発明の構成は、一对の基板と、前記一对の基板間に保持された液晶とを備えた液晶表示装置であって、前記一对の基板の一方の基板には、ゲート配線と、前記ゲート配線上に絶縁膜と、前記絶縁膜上に非晶質半導体膜と、前記非晶質半導体膜上にソース領域及びドレイン領域と、前記ソース領域または前記ドレイン領域上にソース配線または電極と、前記電極上に形成された画素電極と、前記一对の基板の間隔を一定に保つためのギャップ保持材とが形成され、前記ギャップ保持材の側面により前記液晶のプレチルト角を制御して前記液晶を配向させることを特徴とする液晶表示装置である。

30

【0024】

また、他の発明の構成は、一对の基板と、前記一对の基板間に保持された液晶とを備えた液晶表示装置であって、前記一对の基板の一方の基板には、ゲート配線と、前記ゲート配線上に絶縁膜と、前記絶縁膜上に非晶質半導体膜と、前記非晶質半導体膜上にソース領域及びドレイン領域と、前記ソース領域または前記ドレイン領域上にソース配線または電極と、前記電極上に形成された画素電極と、前記一对の基板の間隔を一定に保つためのギャップ保持材とが形成され、前記ギャップ保持材の側面と、少なくとも一方の基板に設けられた面の凹部或いは凸部により前記液晶のプレチルト角を制御して前記液晶を配向させることを特徴とする液晶表示装置である。

40

【0025】

上記各構成において、少なくとも一方の前記基板には垂直配向用の配向膜を有している。

【0026】

また、上記各構成において、前記ギャップ保持材は、一定のテーパ角を有している。そのテーパ角は、 $75.0^{\circ} \sim 89.9^{\circ}$ 、好ましくは $82^{\circ} \sim 87^{\circ}$ である。また、前記ギャップ保持材は、アクリル系、ポリイミド系、ポリイミドアミド系、エポキシ系の少なくとも一つを主成分とする有機系樹脂材料、もしくは酸化珪素、窒化珪素、酸化窒化

50

珪素のいずれか一種類の材料あるいはこれらの積層膜からなる無機系材料である。

【0027】

また、上記各構成において、前記ギャップ保持材の側面付近では液晶分子の長軸方向がその側面に対して概略平行となるような配向規制力を有している。

【0028】

また、上記各構成において、前記液晶は負の誘電性異方性を有している。

【0029】

また、上記各構成において、前記ドレイン領域または前記ソース領域の一つの端面は、前記非晶質半導体膜の端面及び前記電極の端面と概略一致する。

【0030】

また、上記各構成において、前記ドレイン領域または前記ソース領域の一つの端面は、前記非晶質半導体膜の端面及び前記電極の端面と概略一致し、もう一つの端面は、前記画素電極の端面及び前記電極のもう一つの端面と概略一致する。

【0031】

また、上記各構成において、前記ソース領域及び前記ドレイン領域は、n型を付与する不純物元素を含む非晶質半導体膜からなることを特徴としている。
する液晶表示装置。

【0032】

また、上記各構成において、前記絶縁膜、前記非晶質半導体膜、前記ソース領域、及び前記ドレイン領域は、大気に曝されることなく連続的に形成されたことを特徴としている。

【0033】

また、上記各構成において、前記絶縁膜、前記非晶質半導体膜、前記ソース領域、または前記ドレイン領域は、スパッタ法により形成されたことを特徴としている。

【0034】

また、上記各構成において、前記絶縁膜、前記非晶質半導体膜、前記ソース領域、または前記ドレイン領域は、プラズマCVD法により形成されたことを特徴としている。

【0035】

また、上記各構成において、前記ソース領域及び前記ドレイン領域は、前記非晶質半導体膜及び前記電極と同一のマスクにより形成されたことを特徴としている。

【0036】

また、上記各構成において、前記ソース領域及び前記ドレイン領域は、前記ソース配線と同一のマスクにより形成されたことを特徴としている。

【0037】

また、上記各構成において、前記ソース領域及び前記ドレイン領域は、前記ソース配線及び前記画素電極と同一のマスクにより形成されたことを特徴としている。

【0038】

また、上記各構成において、前記画素電極は前記絶縁膜と接していることを特徴としている。

【0039】

また、上記各構成において、前記非晶質半導体膜のうち、前記ソース領域及びドレイン領域と接する領域における膜厚は、前記ソース領域と接する領域と前記ドレイン領域と接する領域との間の領域における膜厚より厚いことを特徴としており、チャネルエッチ型のTFTの活性層として機能する。

【0040】

また、上記各構成において、前記非晶質半導体膜のうち、前記ソース領域と接する領域と前記ドレイン領域と接する領域との間の領域は、無機絶縁膜からなる前記ギャップ保持材で覆われ保護されたことを特徴としている。

【0041】

また、上記構造を実現するための発明の構成は、第1のマスクで第1の基板上にゲート

10

20

30

40

50

配線を形成する第 1 工程と、前記ゲート配線を覆う絶縁膜を形成する第 2 工程と、前記絶縁膜上に第 1 の非晶質半導体膜を形成する第 3 工程と、前記第 1 の非晶質半導体膜上に n 型を付与する不純物元素を含む第 2 の半導体膜を形成する第 4 工程と、前記第 2 の非晶質半導体膜上に第 1 の導電膜を形成する第 5 工程と、第 2 のマスクで前記第 1 の非晶質半導体膜をパターニングし、前記第 2 のマスクで前記第 2 の非晶質半導体膜をパターニングし、前記第 2 のマスクで前記第 1 の導電膜をパターニングして前記第 1 の導電膜からなる配線を形成する第 6 工程と、前記配線と接して重なる第 2 の導電膜を形成する第 7 工程と、第 3 のマスクで前記第 2 の導電膜をパターニングし、前記第 2 の導電膜からなる画素電極を形成し、前記第 3 のマスクで前記配線をパターニングしてソース配線及び電極を形成し、前記第 3 のマスクで前記第 2 の非晶質半導体膜をパターニングして前記第 2 の非晶質半導体膜からなるソース領域及びドレイン領域を形成し、前記第 3 のマスクで前記第 1 の非晶質半導体膜の一部除去を行う第 8 工程と、前記画素電極上に配向膜を形成する第 9 工程と、前記配向膜上にギャップ保持材を形成する第 10 工程と、前記第 1 の基板と第 2 の基板とを貼り合わせる第 11 工程と、前記第 1 の基板と前記第 2 の基板の間に液晶を注入する第 12 工程と、を有することを特徴とする液晶表示装置の作製方法である。

10

【0042】

上記構成において、前記ギャップ保持材は、前記第 1 の基板と前記第 2 の基板との間隔を一定に保つことを特徴としている。
する液晶表示装置の作製方法。

【0043】

20

また、上記構成において、前記ギャップ保持材の側面により前記液晶のプレチルト角を制御して前記液晶を配向する。また、前記液晶のプレチルト角の制御を前記配向膜で行う。前記配向膜は第 1 の基板または第 2 の基板の一方、あるいは両方に設ければよい。

【発明の効果】

【0044】

本発明により、3 回のフォトリソグラフィ工程により、3 枚のフォトマスクを使用して、逆スタガ型の n チャネル型 TFT を有する画素 TFT 部、及び保持容量を形成し、さらにラビング処理を行うことなく、1 回のフォトリソグラフィ工程により、壁状スペースを形成することによってセルギャップが均一で、液晶分子のスイッチング方向を制御した広視野角表示のマルチドメイン垂直配向型の液晶表示装置を実現することができる。

30

【発明を実施するための最良の形態】

【0045】

本願発明の実施形態について、以下に説明する。

【0046】

上記課題を解決するために、本発明では、チャンネル・エッチ型のボトムゲート TFT 構造を採用し、ソース領域及びドレイン領域のパターニングと画素電極のパターニングを同じフォトマスクで行うことを特徴とする。

【0047】

以下に本発明の作製方法を簡略に説明する。

【0048】

40

まず、第 1 のマスク（フォトマスク 1 枚目）でゲート配線 102 を形成する。

【0049】

次いで、絶縁膜（ゲート絶縁膜）104a、第 1 の非晶質半導体膜 105、n 型を付与する不純物元素を含む第 2 の非晶質半導体膜 106、及び第 1 の導電膜 107 を順次、積層形成する。（図 2（A））なお、非晶質半導体膜に代えて微結晶半導体膜を用いてもよいし、n 型を付与する不純物元素を含む非晶質半導体膜に代えて n 型を付与する不純物元素を含む微結晶半導体膜を用いてもよい。さらに、これらの膜（104a、105、106、107）はスパッタ法やプラズマ CVD 法を用いて複数のチャンバー内または同一チャンバー内で連続的に大気に曝すことなく形成することができる。大気に曝さないようにすることで不純物の混入を防止できる。

50

【 0 0 5 0 】

次いで、第2のマスク（フォトマスク2枚目）で上記第1の導電膜107をパターンニングして第1の導電膜からなる配線（後にソース配線及び電極（ドレイン電極）となる）111を形成し、上記第2の非晶質半導体膜106をパターンニングしてn型を付与する不純物元素を含む第2の非晶質半導体膜110を形成し、上記第1の非晶質半導体膜105をパターンニングして第1の非晶質半導体膜109を形成する。（図2（B））

【 0 0 5 1 】

その後、全面に第2の導電膜112を成膜する。（図2（D））なお、第2の導電膜112としては、透明導電膜を用いてもよいし、反射性を有する導電膜を用いてもよい。

【 0 0 5 2 】

次いで、第3のマスク（フォトマスク3枚目）で上記第2の導電膜112をパターンニングして第2の導電膜からなる画素電極119を形成し、上記配線をパターンニングしてソース配線117及び電極（ドレイン電極）118を形成し、n型を付与する不純物元素を含む第2の非晶質半導体膜110をパターンニングしてn型を付与する不純物元素を含む第2の非晶質半導体膜からなるソース領域115及びドレイン領域116を形成し、上記第1の非晶質半導体膜109を一部除去して第1の非晶質半導体膜114を形成する。（図3（A））

【 0 0 5 3 】

このような構成とすることで、画素TFT部の作製する際、フォトリソグラフィ技術で使用するフォトマスクの数を3枚とすることができる。

【 0 0 5 4 】

さらに、本発明では工程を増やすことなく、ラビング処理を行わずに液晶表示装置を作製する。

【 0 0 5 5 】

本発明は、図1に示すように、一对の基板（基板100と対向基板124）間の間隔を一定に保つためのギャップ保持材を設ける。ここではギャップ保持材として、壁状スペーサ121、122に傾斜した側面を持たせ、負の誘電性異方性を有する液晶のプレチルト角を制御し、液晶を配向させる。

【 0 0 5 6 】

本明細書では、上記壁状スペーサ121、122の断面形状は、例えば図17（a）または図17（b）とする。特に、図17（a）のようにテーパ角 α をその断面である台形の底面と側面とがなす角と定義する。本発明において、テーパ角 α は、 $75.0^\circ \sim 89.9^\circ$ 好ましくは $82^\circ \sim 87^\circ$ の角度とすることが望ましい。

【 0 0 5 7 】

図1中の液晶分子の配向は、電圧無印加時の概略図を示している。なお、黒く塗りつぶした部分は、対向基板に近い液晶分子の端部を示している。

【 0 0 5 8 】

電圧無印加時には、液晶分子は、壁状スペーサの側面から規制力を受け、側面にほぼ平行に配向し、あるプレチルト角を有して基板表面に垂直に配向するが、電圧印加時には液晶分子は基板表面に平行に配向する。

【 0 0 5 9 】

つまり、このテーパ角 α の側面を備えた壁状スペーサを用いることにより、液晶分子のスイッチングする方向を制御できる。

【 0 0 6 0 】

また、上記壁状スペーサはフォトリソグラフィ法または印刷法により形成する。また、上記壁状スペーサを形成する前または後に、垂直配向用の配向膜を形成する。

【 0 0 6 1 】

また、上記壁状スペーサは基板100のみに設けてもよいし、あるいは対向基板124のみに設けてもよい。また、上記壁状スペーサを基板100と対向基板124の両方に設けてもよい。アクティブマトリクス基板作製時のフォトマスクの枚数を削減することを優

10

20

30

40

50

先するならば、印刷法による形成方法を用いるか、対向基板のみに設けることが好ましい。対向基板に壁状スペーサを設けた液晶表示装置をノーマリーホワイトモードに適用した場合には、壁状スペーサの周囲の配向乱れ部分や配向乱れによるしきい値電圧の不均一部分は、表示認識者からは、壁状スペーサ自身により隠され、光漏れを低減することができる。よって、壁状スペーサによる光漏れを抑えることにより、コントラストの高い良好な表示品位の液晶表示装置を得ることができる。

【0062】

上記壁状スペーサとしては、アクリル系、ポリイミド系、ポリイミドアミド系、エポキシ系の少なくとも一つを主成分とする有機系樹脂材料、もしくは酸化珪素、窒化珪素、酸化窒化珪素のいずれか一種類の材料あるいはこれらの積層膜からなる無機系材料を用いること

10

【0063】

また、無機系材料、例えば窒化珪素を用いた壁状スペーサを上記チャンネル・エッチ型のTFT、特に非晶質半導体膜114が露呈している部分を覆うように配置すれば、保護膜としての効果が得られ、信頼性が向上する。

【0064】

また、ゲート配線やソース配線や容量配線等の配線及び電極の配置を適宜所定の位置に配置して形成される凸凹部と、適宜所定の位置に配置された上記壁状スペーサとの両方によって、液晶のプレチルト角を制御し、液晶を配向させてもよい。

【0065】

20

本発明を用いた場合、静電破壊を引き起こすラビング処理に相当する配向処理を省くことができ、また、壁状スペーサが基板間隔を保持する役割をもっているので、球状スペーサ散布工程の省略が可能となり、生産性が向上する。さらに、基板上に形成された壁状スペーサの均一性を検査するだけで、表示むらの発生を予測できる利点をも有している。

【0066】

また、上面から見た壁状スペーサの形状は、ストライプ状、T字状、はしご状が可能であるが、本実施形態は、これらの形状に限定されるものではない。

【0067】

以上の構成でなる本願発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

30

【実施例1】

【0068】

本発明の実施例を図1～図7、図9、及び図17を用いて説明する。本実施例は液晶表示パネルの作製方法を示し、基板上に画素部のTFTを逆スタガ型で形成し、該TFTに接続する保持容量を作製する方法について工程に従って詳細に説明する。また、同図には該基板の端部に設けられ、他の基板に設けた回路の配線と電気的に接続するための端子部の作製工程を同時に示す。

【0069】

図2(A)において、透光性を有する基板100にはコーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。その他に、石英基板、プラスチック基板などの透光性基板を使用することもできる。

40

【0070】

次いで、導電層を基板全面に形成した後、第1のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して配線及び電極(ゲート電極を含むゲート配線102、容量配線103、及び端子101)を形成する。このとき少なくともゲート電極102の端部にテーパー部が形成されるようにエッチングする。この段階での上面図を図4に示した。

【0071】

ゲート電極を含むゲート配線102と容量配線103、端子部の端子101は、アルミ

50

ニウム (Al) や銅 (Cu) などの低抵抗導電性材料で形成することが望ましいが、Al 単体では耐熱性が劣り、また腐蝕しやすい等の問題点があるので耐熱性導電性材料と組み合わせて形成する。また、低抵抗導電性材料として AgPdCu 合金を用いてもよい。耐熱性導電性材料としては、チタン (Ti)、タンタル (Ta)、タングステン (W)、モリブデン (Mo)、クロム (Cr)、Nd (ネオジム) から選ばれた元素、または前記元素を成分とする合金か、前記元素を組み合わせた合金膜、または前記元素を成分とする窒化物で形成する。例えば、Ti と Cu の積層、Ta と Cu との積層が挙げられる。また、Ti、Si、Cr、Nd 等の耐熱性導電性材料と組み合わせて形成した場合、平坦性が向上するため好ましい。また、このような耐熱性導電性材料のみ、例えば Mo と W を組み合わせて形成しても良い。

10

【0072】

液晶表示装置を実現するためには、ゲート電極およびゲート配線は耐熱性導電性材料と低抵抗導電性材料とを組み合わせて形成することが望ましい。この時の適した組み合わせを説明する。

【0073】

画面サイズが 5 型程度までなら耐熱性導電性材料の窒化物から成る導電層 (A) と耐熱性導電性材料から成る導電層 (B) とを積層した二層構造とする。導電層 (B) は Al、Cu、Ta、Ti、W、Nd、Cr から選ばれた元素、または前記元素を成分とする合金か、前記元素を組み合わせた合金膜で形成すれば良く、導電層 (A) は窒化タンタル (Ta₂N₅) 膜、窒化タングステン (WN) 膜、窒化チタン (TiN) 膜などで形成する。例えば、導電層 (A) として Cr、導電層 (B) として Nd を含有する Al とを積層した二層構造とすることが好ましい。導電層 (A) は 10 ~ 100 nm (好ましくは 20 ~ 50 nm) とし、導電層 (B) は 200 ~ 400 nm (好ましくは 250 ~ 350 nm) とする。

20

【0074】

一方、大画面に適用するには耐熱性導電性材料から成る導電層 (A) と低抵抗導電性材料から成る導電層 (B) と耐熱性導電性材料から成る導電層 (C) とを積層した三層構造とすることが好ましい。低抵抗導電性材料から成る導電層 (B) は、アルミニウム (Al) を成分とする材料で形成し、純 Al の他に、0.01 ~ 5 atomic% のスカンジウム (Sc)、Ti、Nd、シリコン (Si) 等を含有する Al を使用する。導電層 (C) は導電層 (B) の Al にヒロックが発生するのを防ぐ効果がある。導電層 (A) は 10 ~ 100 nm (好ましくは 20 ~ 50 nm) とし、導電層 (B) は 200 ~ 400 nm (好ましくは 250 ~ 350 nm) とし、導電層 (C) は 10 ~ 100 nm (好ましくは 20 ~ 50 nm) とする。本実施例では、Ti をターゲットとしたスパッタ法により導電層 (A) を Ti 膜で 50 nm の厚さに形成し、Al をターゲットとしたスパッタ法により導電層 (B) を Al 膜で 200 nm の厚さに形成し、Ti をターゲットとしたスパッタ法により導電層 (C) を Ti 膜で 50 nm の厚さに形成した。

30

【0075】

次いで、絶縁膜 104a を全面に成膜する。絶縁膜 104a はスパッタ法を用い、膜厚を 50 ~ 200 nm とする。

40

【0076】

例えば、絶縁膜 104a として窒化シリコン膜を用い、150 nm の厚さで形成する。勿論、ゲート絶縁膜はこのような窒化シリコン膜に限定されるものでなく、酸化シリコン膜、酸化窒化シリコン膜、酸化タンタル膜などの他の絶縁膜を用い、これらの材料から成る単層または積層構造として形成しても良い。例えば、下層を窒化シリコン膜とし、上層を酸化シリコン膜とする積層構造としても良い。

【0077】

次に、絶縁膜 104a 上に 50 ~ 200 nm (好ましくは 100 ~ 150 nm) の厚さで第 1 の非晶質半導体膜 105 を、プラズマ CVD 法やスパッタ法などの公知の方法で全面に形成する (図示せず)。代表的には、シリコンのターゲットを用いたスパッタ法で非

50

晶質シリコン (a-Si) 膜を 100 nm の厚さに形成する。その他、この第 1 の非晶質半導体膜には、微結晶半導体膜、非晶質シリコンゲルマニウム膜 ($\text{Si}_x\text{Ge}_{(1-x)}$ 、($0 < x < 1$))、非晶質シリコンカーバイド (Si_xC_y) などの非晶質構造を有する化合物半導体膜を適用することも可能である。

【0078】

次に、一導電型 (n 型または p 型) の不純物元素を含有する第 2 の非晶質半導体膜を 20 ~ 80 nm の厚さで形成する。一導電型 (n 型または p 型) を付与する不純物元素を含む第 2 の非晶質半導体膜は、プラズマ CVD 法やスパッタ法などの公知の方法で全面に形成する。本実施例では、リン (P) が添加されたシリコンターゲットを用いて n 型の不純物元素を含有する第 2 の非晶質半導体膜 106 を形成した。あるいは、シリコンターゲットを用い、リンを含む雰囲気中でスパッタリングを行い成膜してもよい。或いは、n 型を付与する不純物元素を含む第 2 の非晶質半導体膜を水素化微結晶シリコン膜 ($\mu\text{c-Si:H}$) で形成しても良い。

10

【0079】

次に、金属材料からなる第 1 の導電膜 107 をスパッタ法や真空蒸着法で形成する。第 1 の導電膜 107 の材料としては、第 2 の非晶質半導体膜 106 とオーミックコンタクトのとれる金属材料であれば特に限定されず、Al、Cr、Ta、Ti から選ばれた元素、または前記元素を成分とする合金か、前記元素を組み合わせた合金膜等が挙げられる。本実施例ではスパッタ法を用い、第 1 の導電膜 107 として、50 ~ 150 nm の厚さで形成した Ti 膜と、その Ti 膜上に重ねてアルミニウム (Al) を 300 ~ 400 nm の厚さで形成し、さらにその上に Ti 膜を 100 ~ 150 nm の厚さで形成した。(図 2 (A))

20

【0080】

絶縁膜 104 a、第 1 の非晶質半導体膜 105、n 型を付与する不純物元素を含む第 2 の非晶質半導体膜 106、及び第 1 の導電膜 107 はいずれも公知の方法で作製するものであり、プラズマ CVD 法やスパッタ法で作製することができる。本実施例では、これらの膜 (104 a、105、106、107) をスパッタ法で、ターゲット及びスパッタガスを適宜切り替えることにより連続的に形成した。この時、スパッタ装置において、同一の反応室または複数の反応室を用い、これらの膜を大気に晒すことなく連続して積層させることが好ましい。このように、大気に曝さないことで不純物の混入を防止することができる。

30

【0081】

次に、第 2 のフォトリソグラフィ工程を行い、レジストマスク 108 を形成し、エッチングにより不要な部分を除去して配線 (後の工程によりソース配線及びドレイン電極となる) 111 を形成する。この際のエッチング方法としてウエットエッチングまたはドライエッチングを用いる。この時、第 1 の導電膜 107、n 型を付与する不純物元素を含む第 2 の非晶質半導体膜 106、及び第 1 の非晶質半導体膜 105 が順次、レジストマスク 108 をマスクとしてエッチングされ、画素 TFT 部においては、第 1 の導電膜からなる配線 111、n 型を付与する不純物元素を含む第 2 の非晶質半導体膜 110、及び第 1 の非晶質半導体膜 109 がそれぞれ形成される。本実施例では、 SiCl_4 と Cl_2 と BCl_3 の混合ガスを反応ガスとしたドライエッチングにより、Ti 膜と Al 膜と Ti 膜を順次積層した第 1 の導電膜 107 をエッチングし、反応ガスを CF_4 と O_2 の混合ガスに代えて第 1 の非晶質半導体膜 105 及び n 型を付与する不純物元素を含む第 2 の非晶質半導体膜 106 を選択的に除去した。(図 2 (B)) また、容量部においては容量配線 103 と絶縁膜 104 a を残し、同様に端子部においても、端子 101 と絶縁膜 104 a が残る。

40

【0082】

次に、レジストマスク 108 を除去した後、シャドーマスクを用いてレジストマスクを形成し、端子部のパッド部分を覆っている絶縁膜 104 a を選択的に除去して絶縁膜 104 b を形成した後、レジストマスクを除去する。(図 2 (C)) また、シャドーマスクに代えてスクリーン印刷法によりレジストマスクを形成してエッチングマスクとしてもよい。

50

【0083】

次に、全面に透明導電膜からなる第2の導電膜112を成膜する。(図2(D))また、この時の上面図を図5に示す。ただし、簡略化のため図5では全面に成膜された第2の導電膜112は図示していない。

【0084】

この第2の導電膜112の材料は、酸化インジウム(In_2O_3)や酸化インジウム酸化スズ合金($\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITOと略記する)などをスパッタ法や真空蒸着法などを用いて形成する。このような材料のエッチング処理は塩酸系の溶液により行う。しかし、特にITOのエッチングは残渣が発生しやすいので、エッチング加工性を改善するために酸化インジウム酸化亜鉛合金($\text{In}_2\text{O}_3-\text{ZnO}$)を用いても良い。酸化インジウム酸化亜鉛合金は表面平滑性に優れ、ITOと比較して熱安定性にも優れているので、第2の導電膜112と接触する配線111をAl膜で形成しても腐蝕反応をすることを防止できる。同様に、酸化亜鉛(ZnO)も適した材料であり、さらに可視光の透過率や導電率を高めるためにガリウム(Ga)を添加した酸化亜鉛($\text{ZnO}:\text{Ga}$)などを用いることができる。

10

【0085】

次に、第3のフォトリソグラフィ工程を行い、レジストマスク113a~113cを形成し、エッチングにより不要な部分を除去して第1の非晶質半導体膜114、ソース領域115及びドレイン領域116、ソース電極117及びドレイン電極118、画素電極119を形成する。(図3(A))

20

【0086】

この第3のフォトリソグラフィ工程は、第2の導電膜112をパターンニングすると同時に、配線111とn型を付与する不純物元素を含む第2の非晶質半導体膜110と第1の非晶質半導体膜109の一部をエッチングにより除去して開孔を形成する。本実施例では、まず、ITOからなる第2の導電膜112を硝酸と塩酸の混合溶液または塩化系第2鉄系の溶液を用いたウエットエッチングにより選択的に除去し、ウエットエッチングにより配線111を選択的に除去した後、ドライエッチングによりn型を付与する不純物元素を含む第2の非晶質半導体膜110と非晶質半導体膜109の一部をエッチングした。なお、本実施例では、ウエットエッチングとドライエッチングとを用いたが、実施者が反応ガスを適宜選択してドライエッチングのみで行ってもよいし、実施者が反応溶液を適宜選択してウエットエッチングのみで行ってもよい。

30

【0087】

また、開孔の底部は第1の非晶質半導体膜に達しており、凹部を有する第1の非晶質半導体膜114が形成される。この開孔によって配線111はソース配線117とドレイン電極118に分離され、n型を付与する不純物元素を含む第2の非晶質半導体膜110はソース領域115とドレイン領域116に分離される。また、ソース配線と接する第2の導電膜120は、ソース配線を覆い、後の製造工程、特にラビング処理で生じる静電気を防止する役目を果たす。本実施例では、ソース配線上に第2の導電膜120を形成した例を示したが、第2の導電膜120を除去してもよい。

【0088】

40

また、この第3のフォトリソグラフィ工程において、容量部における絶縁膜104bを誘電体として、容量配線103と画素電極119とで保持容量が形成される。

【0089】

また、この第3のフォトリソグラフィ工程において、レジストマスク113cで覆い端子部に形成された透明導電膜からなる第2の導電膜を残す。

【0090】

次に、レジストマスク113a~113cを除去した。この状態の断面図を図3(B)に示した。なお、図6は1つの画素の上面図であり、A-A'線及びB-B'線に沿った断面図がそれぞれ図3(B)に相当する。

【0091】

50

また、図 9 (A) は、この状態でのゲート配線端子部 5 0 1、及びソース配線端子部 5 0 2 の上面図をそれぞれ図示している。なお、図 1 ~ 図 3 と対応する箇所には同じ符号を用いている。また、図 9 (B) は図 9 (A) 中の E - E ' 線 及び F - F ' 線 に沿った断面図に相当する。図 9 (A) において、透明導電膜からなる 5 0 3 は入力端子として機能する接続用の電極である。また、図 9 (B) において、5 0 4 は絶縁膜 (1 0 4 b から延在する)、5 0 5 は第 1 の非晶質半導体膜 (1 1 4 から延在する)、5 0 6 は n 型を付与する不純物元素を含む第 2 の非晶質半導体膜 (1 1 5 から延在する) である。

【 0 0 9 2 】

こうして 3 回のフォトリソグラフィ工程により、3 枚のフォトマスクを使用して、逆スタガ型の n チャネル型 TFT 2 0 1 を有する画素 TFT 部、保持容量 2 0 2 を完成させることができる。そして、これらを個々の画素に対応してマトリクス状に配置して画素部を構成することによりアクティブマトリクス型の電気光学装置を作製するための一方の基板とすることができる。本明細書では便宜上このような基板をアクティブマトリクス基板と呼ぶ。

【 0 0 9 3 】

次ぎにアクティブマトリクス基板上に配向膜 1 3 1、1 3 2 を形成する。ここでは J A L S - 2 0 2 1 (J S R 社製) を印刷法により形成し、焼成した。

【 0 0 9 4 】

配向膜形成後、基板間隔を保つギャップ保持材、本実施例では図 1 7 (a) に示したような壁状スペーサ 1 2 7 を第 4 のフォトリソグラフィ工程を行って形成した。また、ネガ型樹脂を基板背面から露光する工程を用いてもよい。また、ドライエッチング法やプラズマエッチング法を用いても、前述の形状を有する壁状スペーサの形成が可能である。

【 0 0 9 5 】

まず、感光性アクリル材料を主成分とした材料の NN 7 0 0 (J S R 製) をスピナーで基板全面に 4 . 2 μ m の膜厚で成膜した。形成の容易さからアクリル樹脂を用いた。本発明で用いたアクリル樹脂 NN 7 0 0 の誘電率は、3 . 4 である。次いで、レジストマスクを形成し、エッチングにより不要な部分を除去して図 1 7 (a) に示したような形状の壁状スペーサを形成する。頭頂部を平坦な形状となるようにした場合、液晶表示パネルとしての機械的な強度を確保できた。SEM 観察を行ったところ、この壁状スペーサの高さは 4 μ m であった。なお、壁状スペーサのテーパ角は、7 5 . 0 ° ~ 8 9 . 9 ° 好ましくは 8 2 ° ~ 8 7 ° の角度を有することが望ましい。

【 0 0 9 6 】

次いで、アクティブマトリクス基板と、上記壁状スペーサと同様に形成された壁状スペーサ 1 2 2 が設けられた対向基板 1 2 4 とを壁状スペーサ 1 2 1、1 2 2 で基板間隔を保持しながらシール剤により貼り合わせた後、アクティブマトリクス基板と対向基板の間に液晶材料 1 2 5 を注入する。液晶材料 1 2 5 は負の誘電性異方性を有する液晶材料 (n 型液晶)、本実施例では M L C - 2 0 3 8 (メルク製) を用いる。プレチルト角を測定したところ、プレチルト角は 2 ~ 5 ° の範囲内に制御することができ、表示領域では 3 ° でほぼ均一となった。よって、NN 7 0 0 の表面付近では液晶分子の長軸方向をその表面に対して概略平行となるような配向規制力をしている。

【 0 0 9 7 】

次いで、液晶材料を注入した後、注入口は樹脂材料で封止する。

【 0 0 9 8 】

以上の工程により、図 1 で示すような状態が得られる。なお、図 1 では簡略化のため、3 つの壁状スペーサとその間の液晶分子の状態のみを示した。

【 0 0 9 9 】

この状態において電圧無印加時は、壁状スペーサ 1 2 1、1 2 2 の側面の影響を受けて、その側面とほぼ平行に液晶分子が配列する。そして、側面付近以外の液晶分子もこれらの液晶分子の影響を受ける。こうして、画素全体にわたって数度のプレチルト角を有する安定した配向が得られる。液晶のしきい値以上の電圧を印加することにより、このプレチル

10

20

30

40

50

ト角で決定される傾斜方向に一樣な動作をする。すなわち、壁状スペーサ 121、122 を用いることにより、表示部全体の配向が制御される。

【0100】

また、両方の基板に設けられた壁状スペーサ 121、122 の上面図を図 18 (a) に示した。点線 X-X' で切断した面が図 1 の断面図に対応している。

【0101】

次に、端子部の入力端子 101 にフレキシブルプリント配線板 (Flexible Printed Circuit: FPC) を接続する。FPC はポリイミドなどの有機樹脂フィルム 129 に銅配線 128 が形成されていて、異方性導電性接着剤で入力端子を覆う透明導電膜と接続する。異方性導電性接着剤は接着剤 126 と、その中に混入され金などがメッキされた数十～数百 μm 径の導電性表面を有する粒子 127 により構成され、この粒子 127 が入力端子 101 上の透明導電膜と銅配線 128 とに接触することによりこの部分で電氣的な接触が形成される。さらに、この部分の機械的強度を高めるために樹脂層 130 を設ける。(図 3 (C))

【0102】

図 7 はアクティブマトリクス基板の画素部と端子部の配置を説明する図である。基板 210 上には画素部 211 が設けられ、画素部にはゲート配線 208 とソース配線 207 が交差して形成され、これに接続する n チャンネル型 TFT 201 が各画素に対応して設けられている。n チャンネル型 TFT 201 のドレイン側には画素電極 119 及び保持容量 202 が接続し、保持容量 202 のもう一方の端子は容量配線 209 に接続している。n チャンネル型 TFT 201 と保持容量 202 の構造は図 3 (B) で示す n チャンネル型 TFT 201 と保持容量 202 と同じものとする。

【0103】

基板の一方の端部には、走査信号を入力する入力端子部 205 が形成され、接続配線 206 によってゲート配線 208 に接続している。また、他の端部には画像信号を入力する入力端子部 203 が形成され、接続配線 204 によってソース配線 207 に接続している。ゲート配線 208、ソース配線 207、容量配線 209 は画素密度に応じて複数本設けられるものである。また、画像信号を入力する入力端子部 212 と接続配線 213 を設け、入力端子部 203 と交互にソース配線と接続させても良い。入力端子部 203、205、212 はそれぞれ任意な数で設ければ良いものとし、実施者が適宜決定すれば良い。

【0104】

こうして本実施例では、4 回のフォトリソグラフィ工程により、4 枚のフォトマスクを使用して、アクティブマトリクス型の液晶表示パネルを作製することができる。

【0105】

本実施例では、壁状スペーサを用いたが、柱スペーサを用いてその周辺をマルチドメイン配向させてもよい。

【実施例 2】

【0106】

図 8 は液晶表示パネルの実装方法の一例である。液晶表示パネルには、TFT が作製された基板 301 の端部には、入力端子部 302 が形成され、これは実施例 1 で示したようにゲート配線と同じ材料で形成される端子 303 で形成される。そして対向基板 304 とスペーサ 306 を内包するシール剤 305 により貼り合わされ、さらに偏光板 307、308、カラーフィルタ (図示しない) が設けられている。そして、スペーサ 322 によって筐体 321 に固定される。

【0107】

なお、実施例 1 により得られる非晶質シリコン膜で活性層を形成した TFT は、電界効果移動度が小さく $1\text{ cm}^2/\text{Vsec}$ 程度しか得られていない。そのために、画像表示を行うための駆動回路は IC チップで形成され、TAB (tape automated bonding) 方式や COG (chip on glass) 方式で実装されている。本実施例では、IC チップ 313 に駆動回路を形成し、TAB 方式で実装する例を示す。これにはフレキシブルプリント配線板 (Flexib

10

20

30

40

50

le Printed Circuit : F P C) が用いられ、F P C はポリイミドなどの有機樹脂フィルム 3 0 9 に銅配線 3 1 0 が形成されていて、異方性導電性接着剤で入力端子 3 0 2 と接続する。入力端子は配線 3 0 3 上に接して設けられた透明導電膜である。異方性導電性接着剤は接着剤 3 1 1 と、その中に混入され金などがメッキされた数十～数百 μm 径の導電性表面を有する粒子 3 1 2 により構成され、この粒子 3 1 2 が入力端子 3 0 2 と銅配線 3 1 0 とに接触することにより、この部分で電氣的な接触が形成される。そして、この部分の機械的強度を高めるために樹脂層 3 1 8 が設けられている。

【 0 1 0 8 】

I C チップ 3 1 3 はバンブ 3 1 4 で銅配線 3 1 0 に接続し、樹脂材料 3 1 5 で封止されている。そして銅配線 3 1 0 は接続端子 3 1 6 でその他の信号処理回路、増幅回路、電源回路などが形成されたプリント基板 3 1 7 に接続されている。そして、透過型の液晶表示パネルでは対向基板 3 0 4 に光源 3 1 9 と光導光体 3 2 0 が設けられてバックライトとして使用される。

【 0 1 0 9 】

こうして、実施例 1 の液晶表示パネルを用いることにより、ギャップムラの少ない広視野角表示のマルチドメイン垂直配向型の液晶表示装置を得ることができた。

【 実施例 3 】

【 0 1 1 0 】

本実施例では、保護膜を形成して液晶表示パネルを作成した例を図 1 4 に示す。なお、本実施例は、実施例 1 の図 3 (B) の状態まで同一であるので異なる点について以下に説明する。また、図 3 (B) に対応する箇所は同一の符号を用いた。

【 0 1 1 1 】

まず、実施例 1 に従って図 3 (B) の状態を得た後、薄い無機絶縁膜を全面に形成する。この薄い無機絶縁膜としては、スパッタ法またはプラズマ C V D 法で形成する酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化タンタル膜などの無機絶縁膜を用い、これらの材料から成る単層または積層構造として形成しても良い。

【 0 1 1 2 】

次いで、第 4 のフォトリソグラフィ工程を行い、レジストマスクを形成し、エッチングにより不要な部分を除去して、画素 T F T 部においては絶縁膜 4 0 2、端子部においては無機絶縁膜 4 0 1 をそれぞれ形成する。この無機絶縁膜 4 0 1、4 0 2 は、パッシベーション膜として機能する。また、端子部においては、第 4 のフォトリソグラフィ工程により薄い無機絶縁膜 4 0 1 を除去して、端子部の端子 1 0 1 上に形成された透明導電膜からなる第 2 の導電膜を露呈させる。

【 0 1 1 3 】

以下の工程は、実施例 1 に従えば、図 1 4 に示す状態を得ることができる。ただし、実施例 1 中の壁状スペーサ作製時の第 4 のフォトリソグラフィ工程は、第 5 のフォトリソグラフィ工程と呼ぶ。

【 0 1 1 4 】

こうして本実施例では、5 回のフォトリソグラフィ工程により、5 枚のフォトマスクを使用して、無機絶縁膜で保護された逆スタガ型の n チャネル型 T F T、保持容量を完成させることができる。そして、これらを個々の画素に対応してマトリクス状に配置した画素部を備えた基板を一方の基板とするアクティブマトリクス型の液晶表示パネルができる。

【 0 1 1 5 】

なお、本実施例は、実施例 1 または実施例 2 の構成と自由に組み合わせることが可能である。

【 0 1 1 6 】

実施例 1 では、絶縁膜、第 1 の非晶質半導体膜、n 型を付与する不純物元素を含む第 2 の非晶質半導体膜、及び第 1 の導電膜をスパッタ法で積層形成した例を示したが、本実施例では、プラズマ C V D 法を用いた例を示す。

10

20

30

40

50

【0117】

本実施例では、絶縁膜、第1の非晶質半導体膜、及びn型を付与する不純物元素を含む第2の非晶質半導体膜をプラズマCVD法で形成した。

【0118】

本実施例では、絶縁膜として酸化窒化シリコン膜を用い、プラズマCVD法により150nmの厚さで形成する。この時、プラズマCVD装置において、電源周波数13~70MHz、好ましくは27~60MHzで行えばよい。電源周波数27~60MHzを使うことにより緻密な絶縁膜を形成することができ、ゲート絶縁膜としての耐圧を高めることができる。また、 SiH_4 と NH_3 に N_2O を添加させて作製された酸化窒化シリコン膜は、膜中の固定電荷密度が低減されているので、この用途に対して好ましい材料となる。勿論、ゲート絶縁膜はこのような酸化窒化シリコン膜に限定されるものでなく、酸化シリコン膜、窒化シリコン膜、酸化タンタル膜などの他の絶縁膜を用い、これらの材料から成る単層または積層構造として形成しても良い。また、下層を窒化シリコン膜とし、上層を酸化シリコン膜とする積層構造としても良い。

10

【0119】

例えば、酸化シリコン膜を用いる場合には、プラズマCVD法で、オルトケイ酸テトラエチル (Tetraethyl Orthosilicate: TEOS) と O_2 とを混合し、反応圧力40Pa、基板温度250~350とし、高周波(13.56MHz)電力密度0.5~0.8W/cm²で放電させて形成することができる。このようにして作製された酸化シリコン膜は、その後300~400の熱アニールによりゲート絶縁膜として良好な特性を得ることができる。

20

【0120】

また、第1の非晶質半導体膜として、代表的には、プラズマCVD法で水素化非晶質シリコン(a-Si:H)膜を100nmの厚さに形成する。この時、プラズマCVD装置において、電源周波数13~70MHz、好ましくは27~60MHzで行えばよい。電源周波数27~60MHzを使うことにより成膜速度を向上することが可能となり、成膜された膜は、欠陥密度の少ないa-Si膜となるため好ましい。その他、この第1の非晶質半導体膜には、微結晶半導体膜、非晶質シリコンゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用することも可能である。

【0121】

また、上記絶縁膜及び上記第1の非晶質半導体膜のプラズマCVD法による成膜において、100~100kHzのパルス変調放電を行えば、プラズマCVD法の気相反応によるパーティクルの発生を防ぐことができ、成膜においてピンホールの発生を防ぐことができるため好ましい。

30

【0122】

また、本実施例では、一導電型の不純物元素を含有する半導体膜として、n型を付与する不純物元素を含む第2の非晶質半導体膜を20~80nmの厚さで形成する。例えば、n型の不純物元素を含有するa-Si:H膜を形成すれば良く、そのためにシラン(SiH_4)に対して0.1~5%の濃度でフォスフィン(PH_3)を添加する。或いは、n型を付与する不純物元素を含む第2の非晶質半導体膜106に代えて水素化微結晶シリコン膜($\mu\text{c-Si:H}$)を用いても良い。

40

【0123】

これらの膜は、反応ガスを適宜切り替えることにより、連続的に形成することができる。また、プラズマCVD装置において、同一の反応室または複数の反応室を用い、これらの膜を大気に晒すことなく連続して積層させることもできる。このように、大気に曝さないで連続成膜することで特に、第1の非晶質半導体膜への不純物の混入を防止することができる。

【0124】

なお、本実施例は、実施例1乃至3のいずれか一と組み合わせることが可能である。

【実施例4】

50

【0125】

実施例1または実施例3では、絶縁膜、第1の非晶質半導体膜、n型を付与する不純物元素を含む第2の非晶質半導体膜、第1の導電膜を順次、連続的に積層する例を示した。このように連続的に成膜する場合において使用する複数のチャンバーを備えた装置の一例を図10に示した。

【0126】

図10に本実施例で示す装置（連続成膜システム）の上面からみた概要を示す。図10において、10～15が気密性を有するチャンバーである。各チャンバーには、真空排気ポンプ、不活性ガス導入系が配置されている。

【0127】

10、15で示されるチャンバーは、試料（処理基板）30をシステムに搬入するためのロードロック室である。11は絶縁膜104を成膜するための第1のチャンバーである。12は第1の非晶質半導体膜105を成膜するための第2のチャンバーである。13はn型を付与する第2の非晶質半導体膜106を成膜するための第3のチャンバーである。14は第1の導電膜107を成膜するための第4のチャンバーである。また、20は各チャンバーに対して共通に配置された試料の共通室である。

【0128】

以下に動作の一例を示す。

【0129】

最初、全てのチャンバーは、一度高真空状態に真空引きされた後、さらに不活性ガス、ここでは窒素によりパージされている状態（常圧）とする。また、全てのゲート弁22～27を閉鎖した状態とする。

【0130】

まず、処理基板は多数枚が収納されたカセット28ごとロードロック室10に搬入される。カセットの搬入後、図示しないロードロック室の扉を閉鎖する。この状態において、ゲート弁22を開けてカセットから処理基板30を1枚取り出し、ロボットアーム21によって共通室20に取り出す。この際、共通室において位置合わせが行われる。なお、この基板30は実施例1に従って得られた配線101、102、103が形成されたものを用いた。

【0131】

ここでゲート弁22を閉鎖し、次いでゲート弁23を開ける。そして第1のチャンバー11へ処理基板30を移送する。第1のチャンバー内では150 から300 の温度で成膜処理を行い、絶縁膜104を得る。なお、絶縁膜としては、窒化珪素膜、酸化珪素膜、窒化酸化珪素膜、またはこれらの積層膜等を使用することができる。本実施例では単層の窒化珪素膜を採用しているが、二層または三層以上の積層構造としてもよい。なお、ここではプラズマCVD法が可能なチャンバーを用いたが、ターゲットを用いたスパッタ法が可能なチャンバーを用いても良い。

【0132】

絶縁膜の成膜終了後、処理基板はロボットアームによって共通室に引き出され、第2のチャンバー12に移送される。第2のチャンバー内では第1のチャンバーと同様に150 ～300 の温度で成膜処理を行い、プラズマCVD法で第1の非晶質半導体膜105を得る。なお、第1の非晶質半導体膜としては、微結晶半導体膜、非晶質ゲルマニウム膜、非晶質シリコンゲルマニウム膜、またはこれらの積層膜等を使用することができる。また、第1の非晶質半導体膜の形成温度を350 ～500 として水素濃度を低減するための熱処理を省略してもよい。なお、ここではプラズマCVD法が可能なチャンバーを用いたが、ターゲットを用いたスパッタ法が可能なチャンバーを用いても良い。

【0133】

第1の非晶質半導体膜の成膜終了後、処理基板は共通室に引き出され、第3のチャンバー13に移送される。第3のチャンバー内では第2のチャンバーと同様に150 ～300 の温度で成膜処理を行い、プラズマCVD法でn型を付与する不純物元素（Pまたは

10

20

30

40

50

A s)を含む第2の非晶質半導体膜106を得る。なお、ここではプラズマCVD法が可能なチャンバーを用いたが、ターゲットを用いたスパッタ法が可能なチャンバーを用いても良い。

【0134】

n型を付与する不純物元素を含む第2の非晶質半導体膜の成膜終了後、処理基板は共通室に引き出され、第4のチャンバー14に移送される。第4のチャンバー内では金属ターゲットを用いたスパッタ法で第1の導電膜107を得る。

【0135】

このようにして四層が連続的に成膜された被処理基板はロボットアームによってロードロック室15に移送されカセット29に収納される。

10

【0136】

なお、図10に示した装置は一例に過ぎないことはいうまでもない。また、本実施例は実施例1乃至4のいずれか一と自由に組み合わせることが必要である。

【実施例5】

【0137】

実施例4では、複数のチャンバーを用いて連続的に積層する例を示したが、本実施例では図11に示した装置を用いて一つのチャンバー内で高真空を保ったまま連続的に積層した。

【0138】

本実施例では図11に示した装置システムを用いた。図11において、40は処理基板、50は共通室、44、46はロードロック室、45はチャンバー、42、43はカセットである。本実施例では基板搬送時に生じる汚染を防ぐために同一チャンバーで積層形成した。

20

【0139】

本実施例は実施例1乃至4のいずれか一と自由に組み合わせることができる。

【0140】

ただし、実施例1に適用する場合には、チャンバー45に複数のターゲットを用意し、順次、反応ガスを入れ替えて絶縁膜104、第1の非晶質半導体膜105、n型を付与する不純物元素を含む第2の非晶質半導体膜106、第1の導電膜107を積層形成すればよい。

30

【0141】

また、実施例4に適用する場合には、順次、反応ガスを入れ替えて絶縁膜104、第1の非晶質半導体膜105、n型を付与する不純物元素を含む第2の非晶質半導体膜106を積層形成すればよい。

【実施例6】

【0142】

実施例1では、n型を付与する不純物元素を含む第2の非晶質半導体膜をスパッタ法で形成した例を示したが、本実施例では、プラズマCVD法で形成する例を示す。なお、本実施例はn型を付与する不純物元素を含む第2の非晶質半導体膜の形成方法以外は実施例1と同一であるため異なる点についてのみ以下に述べる。

40

【0143】

プラズマCVD法を用い、反応ガスとしてシラン(SiH_4)に対して0.1~5%の濃度でフォスフィン(PH_3)を添加すれば、n型を付与する不純物元素を含む第2の非晶質半導体膜を得ることができる。

【実施例7】

【0144】

実施例6では、n型を付与する不純物元素を含む第2の非晶質半導体膜をプラズマCVD法で形成した例を示したが、本実施例では、n型を付与する不純物元素を含む微結晶半導体膜を用いた例を示す。

【0145】

50

形成温度を80～300、好ましくは140～200とし、水素で希釈したシランガス(SiH_4 : H_2 =1:10～100)とフォスフィン(PH_3)との混合ガスを反応ガスとし、ガス圧を0.1～10 Torr、放電電力を10～300 mW/cm²とすることで微結晶珪素膜を得ることができる。また、この微結晶珪素膜成膜後にリンをプラズマドーピングして形成してもよい。

【実施例8】

【0146】

図12はCOG方式を用いて、電気光学装置の組み立てる様子を模式的に示す図である。第1の基板には画素領域803、外部入出力端子804、接続配線805が形成されている。点線で囲まれた領域は、走査線側のICチップ貼り合わせ領域801とデータ線側のICチップ貼り合わせ領域802である。第2の基板808には対向電極809が形成され、シール材810で第1の基板800と貼り合わせる。シール材810の内側には液晶が封入され液晶層811を形成する。第1の基板と第2の基板とは所定の間隔を持って貼り合わせるが、ネマチック液晶の場合には3～8 μm、スメチック液晶の場合には1～4 μmとする。

10

【0147】

ICチップ806、807は、データ線側と走査線側とで回路構成が異なる。ICチップは第1の基板に実装する。外部入出力端子804には、外部から電源及び制御信号を入力するためのFPC(フレキシブルプリント配線板:Flexible Printed Circuit)812を貼り付ける。FPC812の接着強度を高めるために補強板813を設けても良い。こう

20

【0148】

また、ICチップを第1の基板上に実装する方法は、異方性導電材を用いた接続方法やワイヤボンディング方式などを採用することができる。図13にその一例を示す。図13(A)は第1の基板901にICチップ908が異方性導電材を用いて実装する例を示している。第1の基板901上には画素領域902、引出線906、接続配線及び入出力端子907が設けられている。第2の基板はシール材904で第1の基板901と接着されており、その間に液晶層905が設けられている。

30

【0149】

また、接続配線及び入出力端子907の一方の端にはFPC912が異方性導電材で接着されている。異方性導電材は樹脂915と表面にAuなどがメッキされた数十～数百 μm径の導電性粒子914から成り、導電性粒子914により接続配線及び入出力端子907とFPC912に形成された配線913とが電氣的に接続されている。ICチップ908も同様に異方性導電材で第1の基板に接着され、樹脂911中に混入された導電性粒子910により、ICチップ908に設けられた入出力端子909と引出線906または接続配線及び入出力端子907と電氣的に接続されている。

【0150】

また、図13(B)で示すように第1の基板にICチップを接着材916で固定して、Auワイヤ917によりICチップの入出力端子と引出線または接続配線とを接続しても良い。そして樹脂918で封止する。

40

【0151】

ICチップの実装方法は図12及び図13を基にした方法に限定されるものではなく、ここで説明した以外にも公知のCOG方法やワイヤボンディング方法、或いはTAB方法を用いることが可能である。

【0152】

本実施例は実施例1、3乃至7のいずれか一と自由に組み合わせることが可能である。

【実施例9】

【0153】

50

本実施例は、基板としてプラスチック基板（或いはプラスチックフィルム）を用いた例を示す。なお、本実施例は基板としてプラスチック基板を用いること以外は実施例 1 とほぼ同一であるため異なる点についてのみ以下に述べる。

【0154】

プラスチック基板の材料としては P E S（ポリエチレンサルファイド）、P C（ポリカーボネート）、P E T（ポリエチレンテレフタレート）もしくは P E N（ポリエチレンナフタレート）を用いることができる。

【0155】

プラスチック基板を用いて実施例 1 に従って作製すればアクティブマトリクス基板が完成する。ただし、絶縁膜、第 1 の非晶質半導体膜、及び n 型を付与する不純物元素を含む第 2 の非晶質半導体膜は、成膜温度が比較的低温であるスパッタ法で形成することが望ましい。

10

【0156】

プラスチック基板上に特性の良好な T F T を設けることができるとともに、さらなる表示装置の軽量化を図ることができる。また、基板がプラスチックであるため、フレキシブルな電気光学装置にすることも可能である。また、組み立てが容易となる。

【0157】

なお、本実施例は、実施例 1 ～ 3、または実施例 8 のいずれか一と自由に組合せることができる。

【実施例 10】

20

【0158】

実施例 1 では、基板 100 と対向基板 124 との両方に壁状スペーサをそれぞれ形成した例を示したが、本実施例では、壁状スペーサを対向基板のみに形成した例を図 15 に示す。なお、本実施例は壁状スペーサ 1501 を対向基板 124 のみに形成することを除いては、実施例 1 と同じであるため異なる点についてのみ説明する。

【0159】

本実施例では、3 回のフォトリソグラフィ工程により、3 枚のフォトマスクを使用して、逆スタガ型の n チャネル型 T F T、保持容量を完成させることができる。そして、これらを個々の画素に対応してマトリクス状に配置した画素部を備えた基板を一方の基板とするアクティブマトリクス型の液晶表示パネルができる。

30

【0160】

対向基板に設けられた壁状スペーサの上面図を図 18（b）に示した。点線 Y—Y' で切断した面が図 15 の断面図に対応している。

【0161】

また、対向基板に壁状スペーサを設けた液晶表示装置をノーマリーホワイトモードに適用した場合には、壁状スペーサ 1501 の周囲の配向乱れ部分や配向乱れによるしきい値電圧の不均一部分は、表示認識者からは、壁状スペーサ自身により隠され、光漏れを低減することができる。よって、壁状スペーサによる光漏れを抑えることにより、コントラストの高い良好な表示品位を備えたマルチドメイン垂直配向型の液晶表示装置を得ることができる。

40

【0162】

なお、本実施例は、実施例 1 乃至 10 のいずれか一と自由に組み合わせることが可能である。

【実施例 11】

【0163】

本実施例は、アクティブマトリクス基板に凸部を形成した後、配向膜を形成した例を図 16 に示す。なお、本実施例は配向膜 1601、1602 と凸部 1603 を形成することを除いては、実施例 1 と同じであるため異なる点についてのみ説明する。

【0164】

まず、実施例 1 に従い、アクティブマトリクス基板を形成する。

50

【0165】

次いで、実施例1の壁状スペーサとは形状が異なる凸部1603を形成する。
この凸部1603は、アクリル系、ポリイミド系、ポリイミドアミド系、エポキシ系の少なくとも一つを主成分とする有機系樹脂材料、もしくは酸化珪素、窒化珪素、酸化窒化珪素のいずれか一種類の材料あるいはこれらの積層膜からなる無機系材料を用いればよい。

【0166】

また、図16では画素電極上に形成した例を示したが、配線を所望の位置に配置してその配線を覆う絶縁膜表面に凸部を形成し、その凸部を用いて液晶を配向する構成としてもよい。

【0167】

次いで、凸部1603上に垂直配向用の配向膜1601（JALS-2021；JSR製）を形成する。対向基板には実施例1と同様の壁状スペーサを形成する。また、対向電極が設けられた対向基板124にも垂直配向用の配向膜1602を形成する。その後、両基板を対向基板に設けられた壁状スペーサで基板間隔を保持しながらシール剤により貼り合わせた後、両基板間にn型の液晶材料を注入する。液晶材料を注入した後、注入口は樹脂材料で封止する。

【0168】

その後、実施例1に従い、外部への電氣的接続を行う配線が接続されて、液晶表示パネルが完成する。

【0169】

電圧無印加時、アクティブマトリクス基板上の壁状スペーサ及び配向膜1601と、対向基板上の壁状スペーサ及び配向膜1602より、n型の液晶が一定の方向に配向が制御される。本実施例の液晶表示パネル用いれば、ギャップムラの少ない広視野角表示のマルチドメイン垂直配向型の液晶表示装置を得ることができる。

【0170】

なお、本実施例は、実施例1乃至10のいずれか一と自由に組み合わせることが可能である。

【実施例12】

【0171】

実施例1に示した壁状スペーサの上面図は図18（a）に示されている。本実施例では実施例1と異なる壁状スペーサの配置を示す。

【0172】

図18（b）に示した壁状スペーサは、実施例11に示したように一方の基板のみに直線状の壁状スペーサが形成された例である。

【0173】

図18（c）に示した壁状スペーサは、枝分かれした形状を有している。隣り合う壁状スペーサは一方の基板に設ける構成としてもよいし、両方の基板に設ける構成としてもよい。

【0174】

また、図18（d）に示した壁状スペーサは格子状である。図18（d）に示した壁状スペーサの場合、壁状スペーサは一方の基板に設ける。また、図18（d）に示した壁状スペーサの場合、液晶を滴下した後、もう一方の基板と貼り合わせる。

【0175】

なお、本発明は図18に示した上面配置に限定されず、n型液晶を配向させることができる配置であればよい。例えば、T字状、はしご状の配置でもよい。

【0176】

なお、本実施例は、実施例1乃至12のいずれか一と自由に組み合わせることが可能である。

【実施例13】

【0177】

10

20

30

40

50

本実施例では、画素電極と同じ材料膜を利用して画素部以外の領域に保護回路を設ける例を図19を用いて示す。

【0178】

図19(A)において、701は配線であり、画素部から延長されたゲート配線またはソース配線または容量配線を示している。また、第2の導電膜からなる電極701は、配線701が形成されていない領域を埋めるように、且つ配線701と重ならないように形成される。本実施例は、マスクを増やすことなく保護回路を形成する例を示したが、特に図19(A)の構成に限定されないことは言うまでもない。例えば、マスクを増やして保護ダイオードやTF Tで保護回路を形成してもよい。

【0179】

10

また、図19(B)は等価回路図を示している。

【0180】

このような構成とすることで、製造工程において製造装置と絶縁体基板との摩擦による静電気の発生を防止することができる。特に、製造工程で行われる液晶配向処理のラビング時に発生する静電気からTF T等を保護することができる。

【0181】

なお、本実施例は実施例1乃至12のいずれか一と自由に組み合わせることができる。

【実施例14】

【0182】

上記各実施例1乃至13のいずれか一を実施して形成されたボトムゲート型TF Tは様々な電気光学装置(アクティブマトリクス型液晶ディスプレイ、アクティブマトリクス型ELディスプレイ、アクティブマトリクス型ECディスプレイ)に用いることができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本願発明を実施できる。

20

【0183】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター(リア型またはフロント型)、ヘッドマウントディスプレイ(ゴーグル型ディスプレイ)、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末(モバイルコンピュータ、携帯電話または電子書籍等)などが挙げられる。それらの一例を図20及び図21に示す。

30

【0184】

図20(A)はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。本発明を表示部2003に適用することができる。

【0185】

図20(B)はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。本発明を表示部2102に適用することができる。

【0186】

図20(C)はモバイルコンピュータ(モビルコンピュータ)であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。本発明は表示部2205に適用できる。

40

【0187】

図20(D)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレーヤーは記録媒体としてDVD(Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示部2402に適用することができる。

【0188】

50

図 20 (E) はデジタルカメラであり、本体 2 5 0 1、表示部 2 5 0 2、接眼部 2 5 0 3、操作スイッチ 2 5 0 4、受像部 (図示しない) 等を含む。本願発明を表示部 2 5 0 2 に適用することができる。

【 0 1 8 9 】

図 2 1 (A) は携帯電話であり、本体 2 9 0 1、音声出力部 2 9 0 2、音声入力部 2 9 0 3、表示部 2 9 0 4、操作スイッチ 2 9 0 5、アンテナ 2 9 0 6 等を含む。本願発明を表示部 2 9 0 4 に適用することができる。

【 0 1 9 0 】

図 2 1 (B) は携帯書籍 (電子書籍) であり、本体 3 0 0 1、表示部 3 0 0 2、3 0 0 3、記憶媒体 3 0 0 4、操作スイッチ 3 0 0 5、アンテナ 3 0 0 6 等を含む。本発明は表示部 3 0 0 2、3 0 0 3 に適用することができる。

10

【 0 1 9 1 】

図 2 1 (C) はディスプレイであり、本体 3 1 0 1、支持台 3 1 0 2、表示部 3 1 0 3 等を含む。本発明は表示部 3 1 0 3 に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角 1 0 インチ以上 (特に 3 0 インチ以上) のディスプレイには有利である。

【 0 1 9 2 】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例 1 ~ 1 3 のどのような組み合わせからなる構成を用いても実現することができる。

20

【 図面の簡単な説明 】

【 0 1 9 3 】

【 図 1 】 本願発明の断面図及び液晶分子の配向状態を示す図。

【 図 2 】 アクティブマトリクス基板の作製工程を示す断面図。

【 図 3 】 アクティブマトリクス基板の作製工程を示す断面図。

【 図 4 】 アクティブマトリクス基板の作製工程を示す上面図。

【 図 5 】 アクティブマトリクス基板の作製工程を示す上面図。

【 図 6 】 アクティブマトリクス基板の作製工程を示す上面図。

【 図 7 】 液晶表示パネルの画素部と入力端子部の配置を説明する上面図。

【 図 8 】 液晶表示パネルの実装構造を示す断面図。

30

【 図 9 】 入力端子部の上面図及び断面図。

【 図 1 0 】 製造装置の上面図。

【 図 1 1 】 製造装置の上面図。

【 図 1 2 】 液晶表示パネルの実装を示す図。

【 図 1 3 】 液晶表示パネルの実装構造を示す断面図。

【 図 1 4 】 本願発明の断面図及び液晶分子の配向状態を示す図。

【 図 1 5 】 本願発明の断面図及び液晶分子の配向状態を示す図。

【 図 1 6 】 本願発明の断面図及び液晶分子の配向状態を示す図。

【 図 1 7 】 本願発明の壁状スペーサの斜視図を示す図。

【 図 1 8 】 本願発明の壁状スペーサの上面図を示す図。

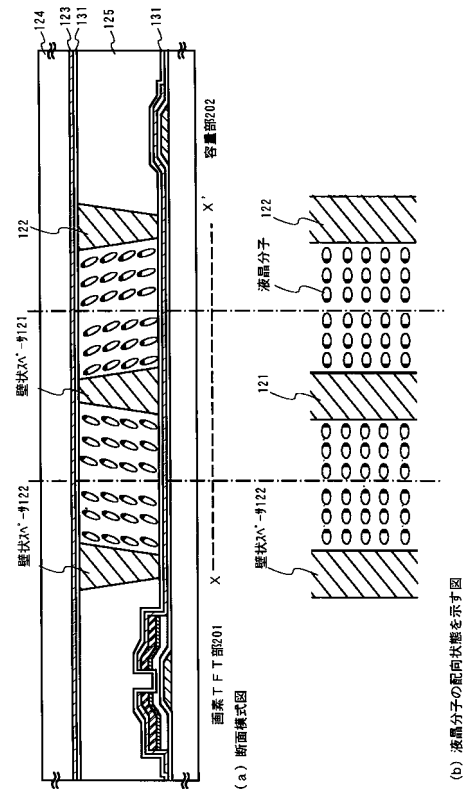
40

【 図 1 9 】 保護回路の上面図及び回路図。

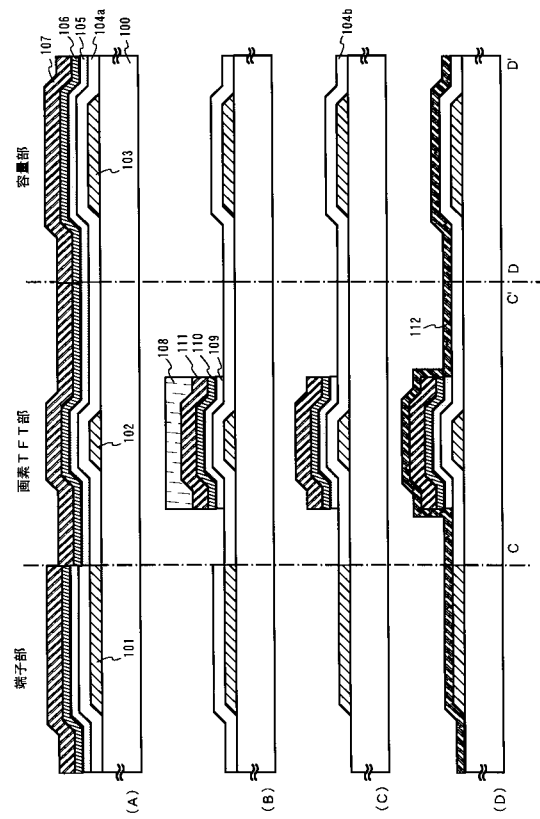
【 図 2 0 】 電子機器の一例を示す図。

【 図 2 1 】 電子機器の一例を示す図。

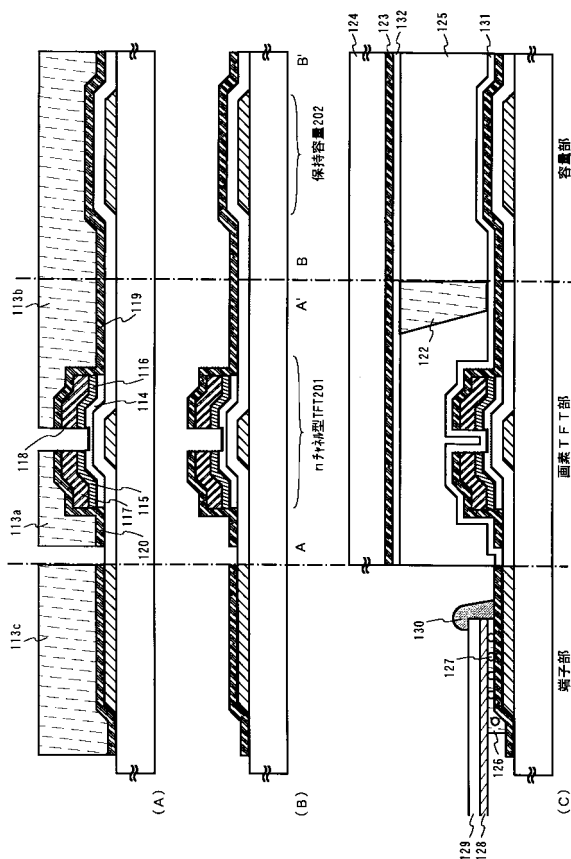
【図 1】



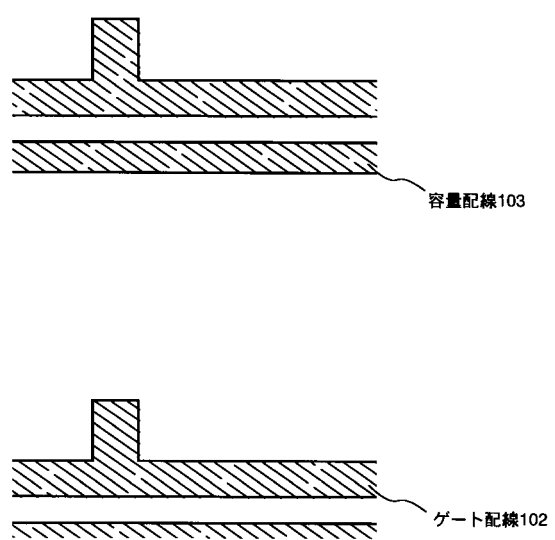
【図 2】



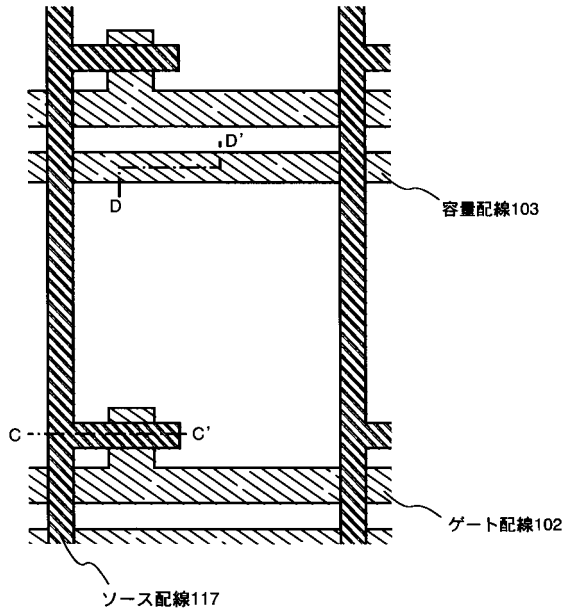
【図 3】



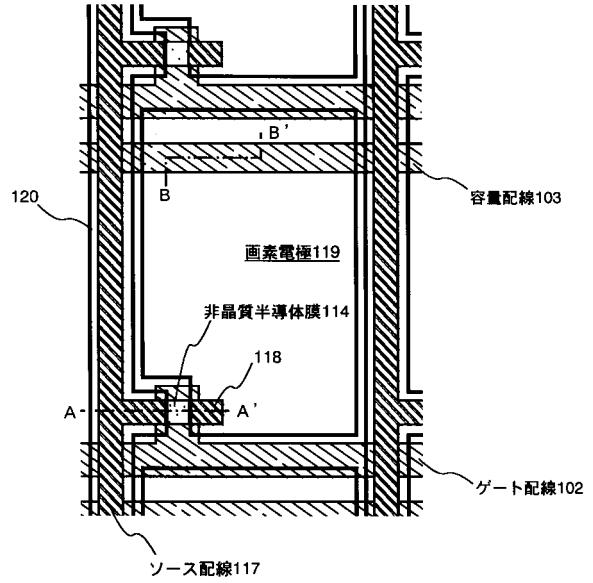
【図 4】



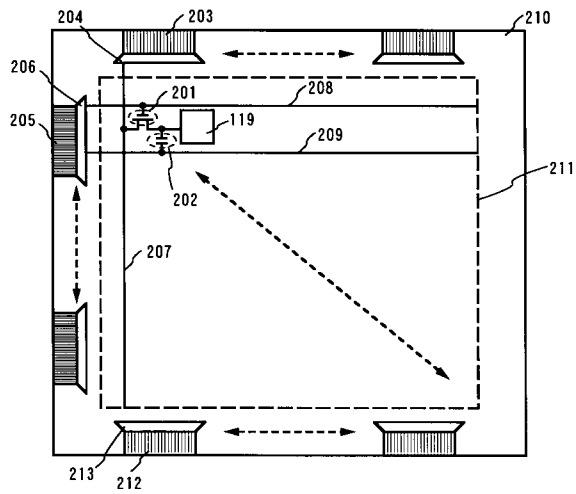
【図 5】



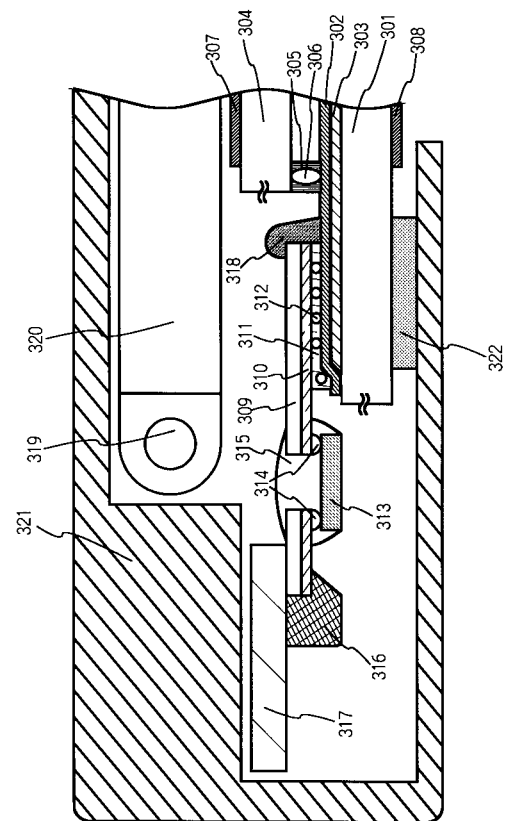
【図 6】



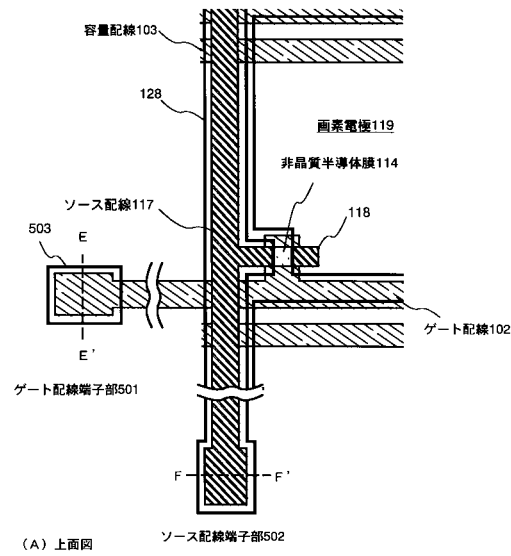
【図 7】



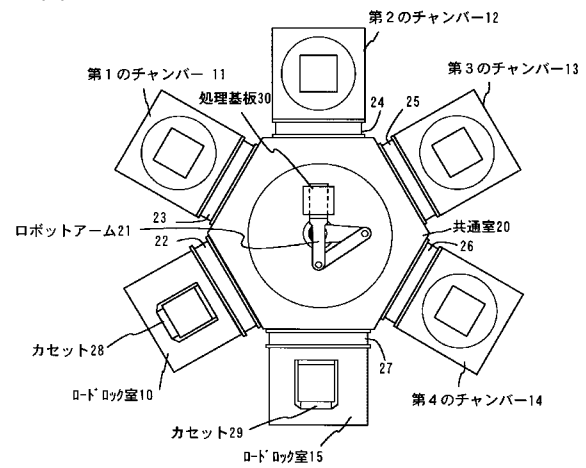
【図 8】



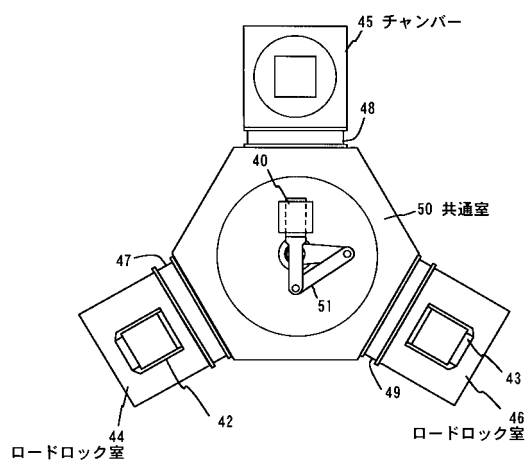
【図 9】



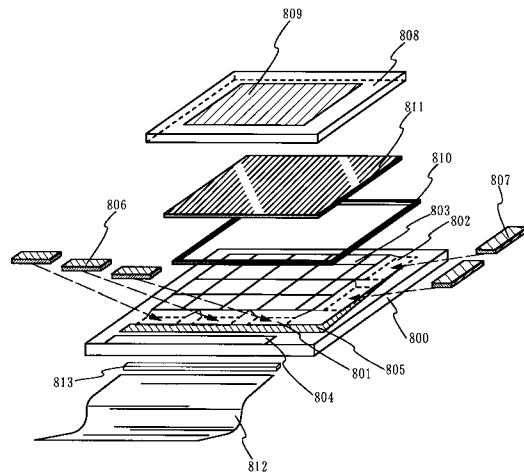
【図 10】



【図 11】

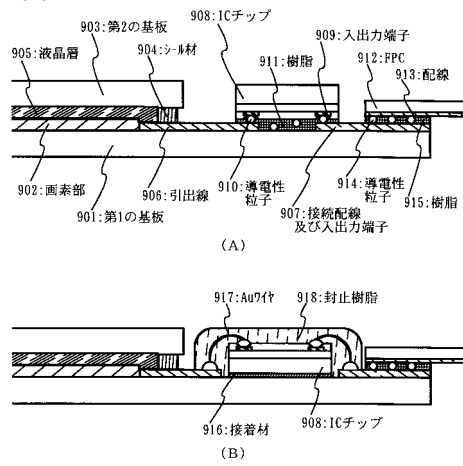


【図 12】

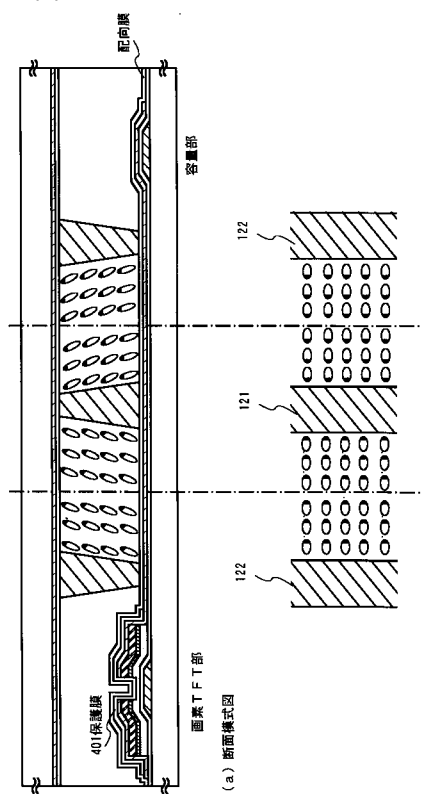


800: 第1の基板、801: I Cチップ貼り合わせ領域 (G'パ線)、
 802: I Cチップ貼り合わせ領域 (走査線)、803: 画素領域、
 804: 入力端子、805: 接続配線、806, 807: I Cチップ、
 808: 第2の基板、809: 共通電極、810: シル材、811: 液晶、
 812: FPC、813: 補強板

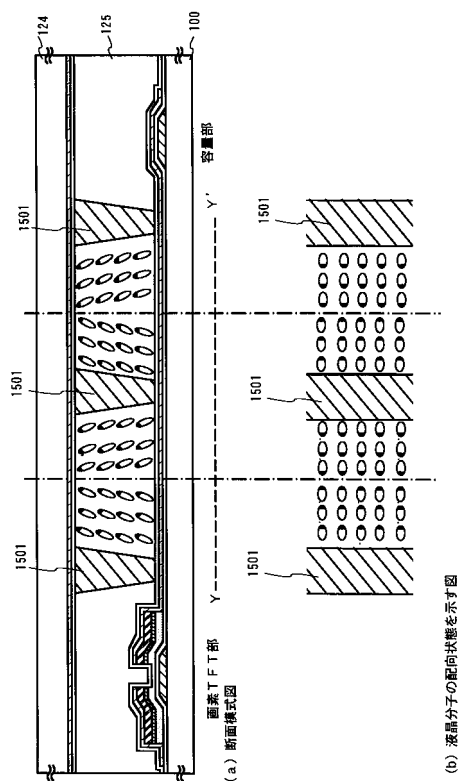
【図 13】



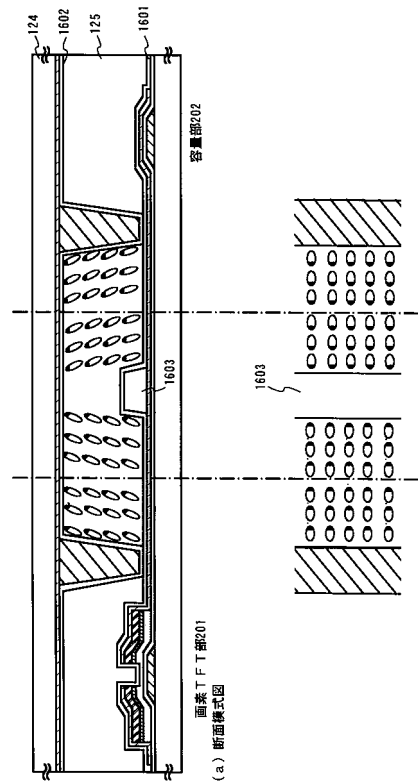
【図 14】



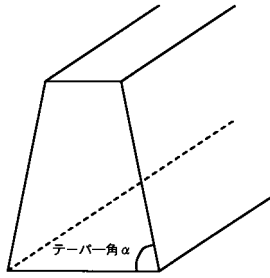
【図 15】



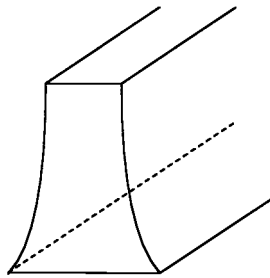
【図 16】



【図 17】

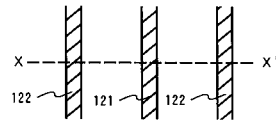


(a) 壁状スペーサの斜視図

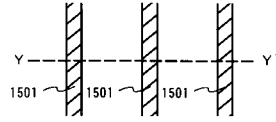


(b) 壁状スペーサの形状

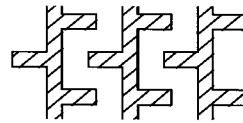
【図 18】



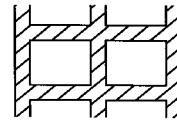
(a) 壁状スペーサの配置を示す上面図



(b) 壁状スペーサの配置を示す上面図



(c) 壁状スペーサの配置を示す上面図

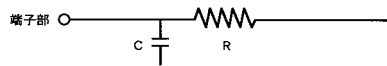


(d) 壁状スペーサの配置を示す上面図

【図 19】

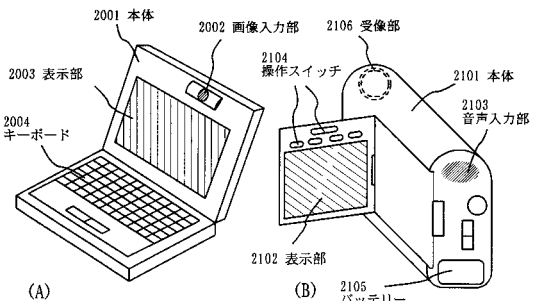


(A) 上面図

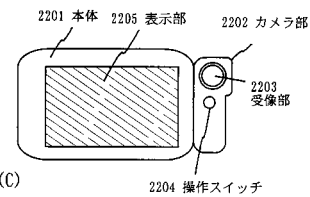


(B) 回路図

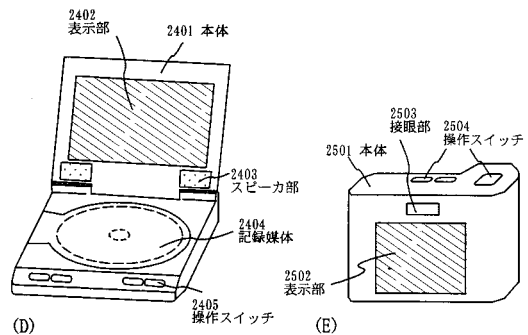
【図 20】



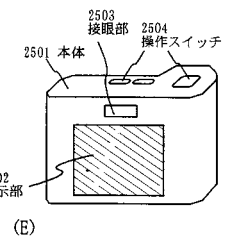
(A)



(B)

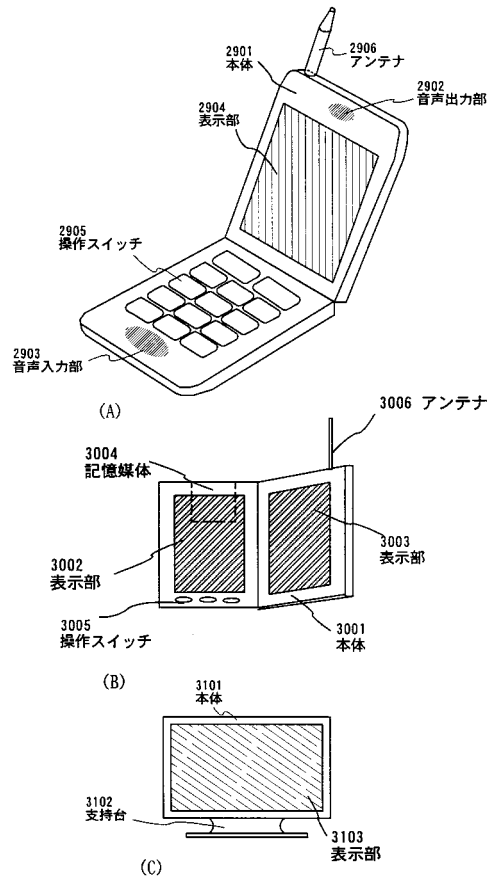


(C)



(D)

【図 21】



フロントページの続き

(56)参考文献 特開2000-047216(JP,A)
特開平09-090397(JP,A)
特開2000-002892(JP,A)
特開平09-080399(JP,A)
特開平10-268317(JP,A)
特開平07-152024(JP,A)
特開平10-161125(JP,A)
特開平10-161135(JP,A)
特開平10-228023(JP,A)
特開平11-109372(JP,A)
特開平08-152609(JP,A)
特開平10-307288(JP,A)
特開平07-306414(JP,A)
特開平06-331948(JP,A)
特開平06-337405(JP,A)
特開平10-293308(JP,A)
特開平11-038450(JP,A)
特開2000-081623(JP,A)
特開2000-193984(JP,A)
米国特許第06437844(US,B1)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1339
G02F 1/1343
G02F 1/1345
G02F 1/1362 - 1/1368
G02F 1/1337
G02F 1/1333

专利名称(译)	液晶显示装置和个人计算机		
公开(公告)号	JP3954086B2	公开(公告)日	2007-08-08
申请号	JP2006325661	申请日	2006-12-01
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	山崎舜平 平形吉晴		
发明人	山崎 舜平 平形 吉晴		
IPC分类号	G02F1/1339 G02F1/1343 G02F1/1368 G02F1/1345		
FI分类号	G02F1/1339.500 G02F1/1343 G02F1/1368 G02F1/1345 G02F1/1337.505		
F-TERM分类号	2H089/HA10 2H089/HA15 2H089/LA09 2H089/LA10 2H089/NA14 2H089/PA08 2H089/QA14 2H089/QA15 2H089/QA16 2H089/RA08 2H089/TA02 2H089/TA03 2H089/TA04 2H089/TA09 2H090/HA14 2H090/HA16 2H090/HC12 2H090/KA07 2H090/LA01 2H090/LA02 2H090/LA04 2H090/MA01 2H090/MA10 2H090/MA15 2H090/MB11 2H092/GA48 2H092/GA50 2H092/GA55 2H092/GA60 2H092/HA04 2H092/JA26 2H092/JB24 2H092/JB33 2H092/JB65 2H092/JB69 2H092/KA18 2H092/KB04 2H092/NA01 2H092/NA27 2H092/NA29 2H092/PA02 2H092/PA03 2H092/QA09 2H189/DA07 2H189/DA08 2H189/DA19 2H189/DA20 2H189/DA25 2H189/DA32 2H189/DA47 2H189/DA48 2H189/EA06X 2H189/EA07X 2H189/FA07 2H189/FA16 2H189/FA25 2H189/FA81 2H189/HA12 2H189/HA14 2H189/JA10 2H189/JA31 2H189/JA33 2H189/LA01 2H189/LA05 2H189/LA06 2H189/LA10 2H192/AA24 2H192/CB05 2H192/CC32 2H192/CC72 2H192/DA12 2H192/FA64 2H192/FB22 2H192/FB46 2H192/FB72 2H192/GA13 2H192/GD06 2H192/GD14 2H192/GD23 2H192/HA14 2H192/HA47 2H192/HA91 2H192/JA13 2H290/AA33 2H290/BA52 2H290/BB14 2H290/BB15 2H290/BB20 2H290/BB25 2H290/BD03 2H290/BF13 2H290/CA46		
其他公开文献	JP2007058247A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有通过滴下液晶产生的宽视角显示的多域垂直取向型液晶显示装置。解决方案：液晶显示装置包括设置在第一基板上的反向交错薄膜晶体管，与第一基板相对的第二基板，以及用于粘附第一基板和第二基板并保持落入的液晶的密封材料。在第一基板和第二基板之间;其中，通过电连接到薄膜晶体管的第一电极将保持第一基板和第二基板之间的液晶分成第一区域和第二区域，并且第一区域中的液晶的倾斜与第一区域对称。第二区域中的液晶倾斜。 Z

