

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3905448号
(P3905448)

(45) 発行日 平成19年4月18日(2007.4.18)

(24) 登録日 平成19年1月19日(2007.1.19)

(51) Int.Cl.

F I

G O 2 F 1/1339 (2006.01)

G O 2 F 1/1339 5 0 0

G O 2 F 1/1335 (2006.01)

G O 2 F 1/1339 5 0 5

G O 2 F 1/1335 5 0 0

請求項の数 31 (全 18 頁)

(21) 出願番号	特願2002-278957 (P2002-278957)	(73) 特許権者	501426046
(22) 出願日	平成14年9月25日(2002.9.25)		エルジー・フィリップス エルシーデー
(65) 公開番号	特開2003-195318 (P2003-195318A)		カンパニー, リミテッド
(43) 公開日	平成15年7月9日(2003.7.9)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成16年1月15日(2004.1.15)		イドードン 20
(31) 優先権主張番号	2001-080227	(74) 代理人	100064447
(32) 優先日	平成13年12月17日(2001.12.17)		弁理士 岡部 正夫
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100085176
(31) 優先権主張番号	2002-016095		弁理士 加藤 伸晃
(32) 優先日	平成14年3月25日(2002.3.25)	(74) 代理人	100106703
(33) 優先権主張国	韓国 (KR)		弁理士 産形 和央
		(74) 代理人	100096943
			弁理士 臼井 伸一
		(74) 代理人	100091889
			弁理士 藤野 育男

最終頁に続く

(54) 【発明の名称】 液晶表示素子及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

液晶表示素子であって、
 下部基板及び上部基板、
 前記下部基板と前記上部基板との間の画素領域に形成されている柱状スペーサ、
 前記下部基板と前記上部基板との間のダミー領域に形成され、かつ、前記下部基板と所
 定間隔で離隔されている、液晶の流れを調節するためのダミー柱状スペーサ、
 前記下部基板と前記上部基板との間で、前記ダミー柱状スペーサの外郭部に形成されて
 いるUV硬化型シール剤、及び
 前記下部基板と前記上部基板との間に形成されている液晶層からなり、
 前記ダミー柱状スペーサは基板の隅領域に開口部を有し、前記隅領域以外の側方領域に
 は開口部を有しないことを特徴とする液晶表示素子。

【請求項 2】

前記開口部が連続的に複数形成されている請求項 1 に記載の液晶表示素子。

【請求項 3】

前記開口部が不連続的に複数形成されている請求項 1 に記載の液晶表示素子。

【請求項 4】

さらに、前記ダミー柱状スペーサの内側に、液晶の流れを調節するのを補助する点線型
 ダミー柱状スペーサが形成されている請求項 1 に記載の液晶表示素子。

【請求項 5】

10

20

さらに、前記ダミー柱状スペーサの外側に、液晶の流れを調節するのを補助する点線型ダミー柱状スペーサが形成されている請求項 1 に記載の液晶表示素子。

【請求項 6】

前記点線型ダミー柱状スペーサは前記下部基板と所定の間隔で離隔されている請求項 4 又は 5 に記載の液晶表示素子。

【請求項 7】

さらに、前記ダミー柱状スペーサの内側に、第 2 ダミー柱状スペーサが形成されている請求項 1 に記載の液晶表示素子。

【請求項 8】

さらに、前記ダミー柱状スペーサの外側に、第 2 ダミー柱状スペーサが形成されている請求項 1 に記載の液晶表示素子。 10

【請求項 9】

前記第 2 ダミー柱状スペーサは前記下部基板と所定の間隔で離隔されている請求項 7 又は 8 に記載の液晶表示素子。

【請求項 10】

前記第 2 ダミー柱状スペーサは、少なくとも一つの基板隅領域に開口部が形成されている請求項 7 又は 8 に記載の液晶表示素子。

【請求項 11】

液晶表示素子であって、

下部基板及び上部基板、

前記下部基板上に画素領域を画定するように相互に交差して形成されているゲート配線及びデータ配線、

前記ゲート配線及びデータ配線が交差する領域に形成されている薄膜トランジスタ、

前記画素領域に形成されている画素電極、

前記上部基板上に形成されている遮光層、

前記遮光層上に形成されているカラーフィルター層、

前記カラーフィルター層上に形成されている第 3 層、

前記ゲート配線及びデータ配線が形成されている領域に対応する領域に形成されている柱状スペーサ、

前記遮光層上部の第 3 層上で、前記画素領域以外のダミー領域に形成され、かつ、前記下部基板と所定間隔で離隔されている、液晶の流れを調節するためのダミー柱状スペーサ 30

、
前記下部基板と前記上部基板との間で、前記ダミー柱状スペーサの外郭部に形成されているシール剤、及び

前記下部基板と前記上部基板との間に形成されている液晶層からなり、

前記ダミー柱状スペーサは基板の隅領域に開口部を有し、前記隅領域以外の側方領域には開口部を有しないことを特徴とする液晶表示素子。

【請求項 12】

前記第 3 層は共通電極である請求項 11 に記載の液晶表示素子。

【請求項 13】

前記第 3 層はオーバーコート層である請求項 11 に記載の液晶表示素子。 40

【請求項 14】

さらに、前記ダミー柱状スペーサの内側ダミー領域において、前記カラーフィルター層の上部の第 3 層上に、液晶の流れを調節するのを補助する点線型ダミー柱状スペーサが形成されている請求項 11 に記載の液晶表示素子。

【請求項 15】

さらに、前記ダミー柱状スペーサの内側ダミー領域において、前記遮光層上部の第 3 層上に、液晶の流れを調節するのを補助する点線型ダミー柱状スペーサが形成されている請求項 11 に記載の液晶表示素子。

【請求項 16】

さらに、前記ダミー柱状スペーサの外側において、前記遮光層上部の第3層上に、液晶の流れを調節するのを補助する点線型ダミー柱状スペーサが形成されている請求項11に記載の液晶表示素子。

【請求項17】

前記点線型ダミー柱状スペーサは、前記下部基板と所定の間隔で離隔されている請求項15又は16に記載の液晶表示素子。

【請求項18】

さらに、前記ダミー柱状スペーサの内側ダミー領域において、前記カラーフィルター層上部の第3層上に第2ダミー柱状スペーサが形成されている請求項11に記載の液晶表示素子。

10

【請求項19】

さらに、前記ダミー柱状スペーサの内側ダミー領域において、前記遮光層上部の第3層上に第2ダミー柱状スペーサが形成されている請求項11に記載の液晶表示素子。

【請求項20】

さらに、前記ダミー柱状スペーサの外側において、前記遮光層の上部の第3層上に第2ダミー柱状スペーサが形成されている請求項11に記載の液晶表示素子。

【請求項21】

前記第2ダミー柱状スペーサは前記下部基板と所定の間隔で離隔されている請求項19又は20に記載の液晶表示素子。

【請求項22】

20

前記第2ダミー柱状スペーサは、少なくとも一つの基板隅領域に開口部が形成されている請求項19又は20に記載の液晶表示素子。

【請求項23】

液晶表示素子の製造方法であって、

画素領域とダミー領域を有し、前記画素領域とダミー領域間に高低差のある下部基板及び上部基板を用意する工程、

前記上部基板上の画素領域に柱状スペーサを形成する工程、

前記ダミー領域に、前記下部基板と所定間隔で離隔されている、液晶の流れを調節するためのダミー柱状スペーサを形成する工程、

前記ダミー柱状スペーサの外郭部にUV硬化型シール剤を塗布する工程、

30

前記下部基板上に液晶を滴下する工程、

前記下部基板及び上部基板を貼り合わせる工程、及び、

貼り合わせた前記下部基板及び上部基板にUVを照射する工程からなり、前記ダミー柱状スペーサは基板の隅領域に開口部を有し、前記隅領域以外の側方領域には開口部を有しないことを特徴とする液晶表示素子の製造方法。

【請求項24】

前記柱状スペーサ及びダミー柱状スペーサを同時に形成する請求項23に記載の液晶表示素子の製造方法。

【請求項25】

さらに、前記ダミー柱状スペーサ形成時に、前記ダミー柱状スペーサの内側ダミー領域に点線型ダミー柱状スペーサを形成する請求項23に記載の液晶表示素子の製造方法。

40

【請求項26】

さらに、前記ダミー柱状スペーサの形成時に、前記ダミー柱状スペーサの外側ダミー領域に点線型ダミー柱状スペーサを形成する請求項23に記載の液晶表示素子の製造方法。

【請求項27】

さらに、前記ダミー柱状スペーサ形成時に、前記ダミー柱状スペーサの内側ダミー領域に第2ダミー柱状スペーサを形成する請求項23に記載の液晶表示素子の製造方法。

【請求項28】

さらに、前記ダミー柱状スペーサ形成時に、前記ダミー柱状スペーサの外側ダミー領域に第2ダミー柱状スペーサを形成する請求項23に記載の液晶表示素子の製造方法。

50

【請求項 29】

前記 UV 照射工程は、前記 UV 硬化型シール剤の内部の画素領域をマスクで覆って行う請求項 23 に記載の液晶表示素子の製造方法。

【請求項 30】

さらに、前記 UV 照射工程後に加熱工程を有する請求項 23 に記載の液晶表示素子の製造方法。

【請求項 31】

さらに、前記 UV 硬化型シール剤塗布工程後に洗浄工程を有する請求項 23 に記載の液晶表示素子の製造方法。

【発明の詳細な説明】

10

【0001】**【発明の属する技術分野】**

本発明は、液晶表示素子 (Liquid Crystal Display Device: LCD) に関するもので、特に、液晶滴下方式による液晶表示素子及びその製造方法に関する。

【0002】**【従来の技術】**

一般に、表示画面の厚さが数センチメートル (cm) に過ぎない超薄型のフラットパネルディスプレイ、その中でも、液晶表示素子は、動作電圧が低くて消費電力が少なく、携帯用に用いられるなどの利点からノート型コンピューター、モニター、宇宙船、航空機などに至るまでその応用分野が幅広くなりつつある。

20

【0003】

かかる液晶表示素子は一般的に、図 1 に示すように、その上に薄膜トランジスタと画素電極とが形成されている下部基板 1 と、前記下部基板 1 と対向するように形成され、その上に遮光層、カラーフィルター層及び共通電極が形成されている上部基板 3 と、そして前記両基板 1, 3 間に形成されている液晶層 5 とから構成されている。

また、前記両基板 1, 3 間には前記液晶 5 が漏れることを防止し、両基板を接着させるためにシール剤 7 が設けられている。

【0004】

このような構造の液晶表示素子において、前記下部基板 1 と上部基板 3 の間に液晶層 5 を形成するための方法として、従来は下部基板と上部基板を貼り合わせた後、真空注入方式を用いていたが、この方式は液晶の注入に長い時間が掛かるので、基板を大面積化する場合には生産性が劣るという問題点があった。

30

【0005】

この問題を解決するために液晶滴下方式という新しい方法が提案されている。以下、添付の図面を参照して従来の液晶滴下方式による液晶表示素子の製造方法を説明する。

図 2 a ないし図 2 d は従来の液晶滴下方式による液晶表示素子の製造工程を示した斜視図である。

まず、図 2 a のように下部基板 1 と上部基板 3 を用意する。

図示してはいないが、下部基板 1 上には縦横に交差して画素領域を画定する複数のゲート配線とデータ配線を形成し、前記ゲート配線とデータ配線の交差点に薄膜トランジスタを形成し、前記薄膜トランジスタと連結される画素電極を前記画素領域に形成する。

40

【0006】

また、上部基板 3 上には前記ゲート配線、データ配線、及び薄膜トランジスタ形成領域で光が漏れることを遮断するための遮光層を形成し、その上に赤色、緑色及び青色のカラーフィルター層を形成し、その上に共通電極を形成する。

また、前記下部基板 1 と上部基板 3 上に液晶の初期配向のため配向膜を形成する。

【0007】

図 2 b のように前記下部基板 1 上にシール剤 7 を塗布し、液晶 5 を滴下して液晶層を形成する。

50

また、前記上部基板 3 上にセルギャップ維持のためのスペーサ（図示せず）を形成する。前記スペーサは基板上に広げて形成されるボールスペーサ、又は基板上に取り付けられて形成される柱状スペーサであってもよい。

この液晶滴下方式において、後工程のシール剤硬化工程時、貼り合わせ基板に液晶層が形成されていてシール剤 7 として熱硬化型シール剤を用いた場合、シール剤を加熱する間に漏れだして液晶が汚染されるおそれがあるので UV (U l t r a v i o l e t) 硬化型シール剤が用いられる。

【 0 0 0 8 】

次に、図 2 c のように前記下部基板 1 と上部基板 3 を貼り合わせる。

また、図 2 d のように UV 照射装置 9 を介して UV を照射して前記シール剤 7 を硬化することで前記下部基板 1 と上部基板 3 とを接着させる。 10

その後、図示してはしないが、セル切断工程及び最終検査工程を行う。

【 0 0 0 9 】

このように液晶滴下方式は下部基板 1 上に直接液晶 5 を滴下した後、両基板 1、3 を貼り合わせるため、真空注入方式に比べて液晶層を形成するのに短時間ですむという長所がある。

しかしながら、液晶滴下方式は基板の大きさ及び両基板間のセルギャップなどを考慮して正確な液晶量を決定することが容易ではなく、次のような不具合があった。

【 0 0 1 0 】

先ず、液晶滴下時に液晶の滴下量が不足すると、基板上に未充填領域、特に基板中央で一番距離の遠い四隅領域に未充填領域が発生することになってセルギャップの均一性が劣り、画像特性が低下するという問題がある。 20

一方、液晶の滴下量が過剰な場合、液晶と硬化される前のシール剤とが接着することによって、液晶が汚染されるおそれがある。

また、液晶を適量滴下しても、基板中心部から最遠距離の隅領域まで液晶が広がるには所定の時間が必要とされる。従って、最終検査工程時、隅領域まで液晶が広がらず未充填領域が発生した場合は最終検査工程を行うことができないという問題がある。

【 0 0 1 1 】

【 発明が解決しようとする課題 】

本発明は、上記従来技術の問題点を解決するためのもので、液晶が基板全面に均一に分布されることで未充填又は過充填領域の発生が防止され、セルギャップが均一になることで画像特性が向上した液晶表示素子及びその製造方法を提供することを目的とする。 30

【 0 0 1 2 】

【 課題を解決するための手段 】

上記目的を達成するための本発明は、下部基板及び上部基板、前記両基板間の画素領域に形成されている柱状スペーサ、前記両基板間のダミー領域に形成されている液晶の流れを調節するためのダミー柱状スペーサ、前記両基板間で前記ダミー柱状スペーサの外郭部に形成されている UV 硬化型シール剤、及び、前記両基板間に形成されている液晶層を有することを特徴とする。

【 0 0 1 3 】

又、本発明は、画素領域とダミー領域を有し、前記画素領域とダミー領域間に高低差のある下部基板及び上部基板を用意する工程、前記上部基板上の画素領域に柱状スペーサを形成し、ダミー領域に液晶の流れを調節するためのダミー柱状スペーサを形成する工程、前記ダミー柱状スペーサの外郭部に UV 硬化型シール剤を塗布する工程、前記下部基板上に液晶を滴下する工程、前記両基板を貼り合わせる工程、及び、前記貼り合わせ基板に UV を照射する工程を有する液晶表示素子の製造方法を提供する。 40

【 0 0 1 4 】

前記のように従来液晶滴下方式で液晶表示素子を製造する場合、液晶の滴下量を正確に調節するのが容易ではなく、画像が実現されるアクティブ領域で液晶の未充填又は過充填領域が発生することになり、また正確な量の液晶を滴下したとしても未充填又は過充填領域 50

が発生する場合があった。

【 0 0 1 5 】

本発明はセルギャップと基板の大きさを考慮して測られた液晶量以上を滴下して液晶の未充填を未然に防止すると共に、ダミー領域にダミー柱状スペーサを形成することで液晶の流れを調節して液晶が未充填となったり、過充填とならないようにするものである。

また、前記ダミー柱状スペーサによって液晶の流れが調節されるので、液晶がUV硬化型シール剤と接触して汚染されるといった問題も解決できる。

【 0 0 1 6 】

【発明の実施の形態】

以下、添付の図面を参照して本発明を更に詳細に説明する。

10

(第1実施形態)

図3は本発明の第1実施形態による液晶表示素子の平面図である。

図3に示すように、本発明の一実施形態による液晶表示素子は下部基板100と上部基板200とを含めて構成され、前記両基板100、200間の外郭領域にはUV硬化型シール剤300が形成されている。

【 0 0 1 7 】

また、画素領域(‘A’ラインは画素領域を区分するための仮想線である)には柱状スペーサ(column spacer 図示せず)が形成されており、前記画素領域の外郭部のダミー領域中、前記UV硬化型シール剤300の内側には液晶の流れを調節するためのダミー柱状スペーサ260が形成されている。

20

また前記両基板100、200間には液晶層(図示せず)が形成されている。

ここで、前記柱状スペーサは、前記下部基板100及び上部基板200間のセルギャップの高さで形成されており、セルギャップを維持させる役割を果たしている。

【 0 0 1 8 】

また、前記ダミー柱状スペーサ260は前記柱状スペーサと同一高さで形成されるが、その形成される位置を調節して前記下部基板100と所定間隔隔ててその間隔により液晶の流れを調節する役割を果たし、また、それ自体が液晶が移動する通路で作用して基板の隅領域に液晶が未充填となることを防止する役割を果たす。

即ち、図面に矢印で示すように、液晶が前記ダミー柱状スペーサ260に沿って移動するので基板の隅領域に液晶が未充填となることが防止され、また、前記ダミー柱状スペーサ260と下部基板100との間の間隔でも液晶が移動するので液晶の量によって液晶の流れが調節される。

30

【 0 0 1 9 】

この時ダミー柱状スペーサ260が下部基板100と所定間隔隔てて離隔できるようにその形成位置を調節することを、図3のIV-IVにおけるの多様な実施形態の断面図である図4aないし図4cを用いて説明する。

図4aに示すように、上部基板200上には遮光層210、カラーフィルター層220、共通電極230が順に形成されている。

また、下部基板100上には図示してはいないが、ゲート配線、データ配線、薄膜トランジスタ及び画素電極が形成されている。

40

又、前記上部基板200上の画素領域にはセルギャップの高さで柱状スペーサ250が形成されている。

【 0 0 2 0 】

前記柱状スペーサ250はゲート配線又はデータ配線形成領域に形成されるので、前記ゲート配線又はデータ配線に光が漏れることを防止するために、上部基板200上に形成される遮光層210上部の共通電極230上に形成されることになる。

また、前記上部基板200上のダミー領域には前記柱状スペーサ250と同一高さのダミー柱状スペーサ260が形成されている。

より具体的には前記ダミー柱状スペーサ260はダミー領域の遮光層210上部の共通電極230上に形成されるのでカラーフィルター層220の高さの分、段差が発生し、その

50

間隔分下部基板 1 0 0 と離隔されることになる。

【 0 0 2 1 】

このような柱状スペーサ 2 5 0、ダミー柱状スペーサ 2 6 0 には感光性有機樹脂を用いるのが望ましい。

尚、前記上部基板 2 0 0 上のカラーフィルター層 2 2 0 と共通電極 2 3 0 の間にはオーバーコート層が追加に形成され、また、前記柱状スペーサ 2 6 0 を含む上部基板 2 0 0 及び下部基板 1 0 0 上には配向膜（図示せず）が形成されている。

【 0 0 2 2 】

図 4 b は他の実施形態による液晶表示素子の断面図であって、前記図 4 a の液晶表示素子で上部基板 2 0 0 上に共通電極 2 3 0 が形成されたものではなく、オーバーコート層 2 4 0 が形成されたものである。

10

このような図 4 b による液晶表示素子はいわゆる IPS (In Plane Switching) モード液晶表示素子に関するもので、共通電極は下部基板 1 0 0 上に形成されることになる。

【 0 0 2 3 】

その他の構成要素は図 4 a に示すものと同様であり、オーバーコート層 2 4 0 上に形成されるダミー柱状スペーサ 2 6 0 が下部基板 1 0 0 と離隔されるのも同様である。

図 4 c は他の実施形態による液晶表示素子の断面図であって、前記図 4 b の液晶表示素子でオーバーコート層 2 4 0 が遮光層 2 1 0 上には形成されるがシール剤 3 0 0 上には形成されないようにパターニングされるものである。その他は図 4 b に示す液晶表示素子と同様である。

20

【 0 0 2 4 】

図 4 d はまた他の実施形態による液晶表示素子の断面図であって、前記図 4 b の液晶表示素子でオーバーコート層 2 4 0 が遮光層 2 1 0 の一定領域上に形成されないようにパターンされたものである。

つまり、ダミー柱状スペーサ 2 6 0 がオーバーコート層 2 4 0 上に形成されたものではなく遮光層 2 1 0 上に形成されるので下部基板 1 0 0 との間隔がより大きくなる。

尚、オーバーコート層 2 4 0 は図面にはカラーフィルター層 2 2 0 上だけに形成されるようにパターンされているがダミー柱状スペーサ 2 6 0 が形成されない遮光層 2 1 0 にも形成されることができる。

30

【 0 0 2 5 】

（第 2 実施形態）

図 5 a 及び図 5 b は本発明の第 2 実施形態による液晶表示素子の平面図である。

図 5 a に示すように、本発明の第 2 実施形態は基板隅領域のダミー柱状スペーサ 2 6 0 に開口部 2 6 2 が形成されている。

従って、前記開口部 2 6 2 を介して液晶がより円滑に基板隅領域に移動して未充填が防止できるようにしたものである。前記開口部 2 6 2 は少なくとも一つの基板隅領域に形成することができる。

【 0 0 2 6 】

その他にダミー柱状スペーサ 2 6 0 が多様な位置に形成されて下部基板 1 0 0 と所定の間隔をおき離隔されているなどは前記第 1 実施形態と同様である。

40

図 5 b は基板隅領域のダミー柱状スペーサ 2 6 0 に複数の開口部 2 6 2 を形成して液晶の流れを最大化させたものである。前記開口部 2 6 2 は連続的、又は不連続的に形成され得る。

【 0 0 2 7 】

（第 3 実施形態）

図 6 は本発明の第 3 実施形態による液晶表示素子の平面図である。

図 6 に示すように、本発明の一実施形態による液晶表示素子は下部基板 1 0 0 と上部基板 2 0 0 を含めて構成され、前記両基板 1 0 0、2 0 0 間の外郭領域には UV 硬化型シール剤 3 0 0 が形成されている。

50

【 0 0 2 8 】

又、画素領域（‘ A ’ ラインは画素領域を区分するための仮想線である）には柱状スペーサ（図示せず）が形成されており、前記画素領域の外郭部のダミー領域中、前記 UV 硬化型シール剤 3 0 0 の内側には液晶の流れを調節するためのダミー柱状スペーサ 2 6 0 が形成されている。

又、前記ダミー柱状スペーサ 2 6 0 の内側ダミー領域には液晶の流れを調節するのを補助する点線型ダミー柱状スペーサ 2 7 0 が形成されている。

【 0 0 2 9 】

又、前記両基板 1 0 0、2 0 0 間には液晶層が形成されている。

この時ダミー柱状スペーサ 2 6 0 は前記のように下部基板 1 0 0 と所定間隔をおき離隔されていその間隔で液晶の流れを調節する。一方、液晶滴下時に液晶の滴下量が過剰な場合、液晶が前記ダミー柱状スペーサ 2 6 0 を経て UV 硬化型シール剤と接触することもある。

従って、本発明の第 3 実施形態は前記ダミー柱状スペーサ 2 6 0 の内側に点線型ダミー柱状スペーサ 2 7 0 をさらに形成することで過剰に滴下されている液晶の流れを適切に調節するようにしたものである。

尚、前記点線型ダミー柱状スペーサ 2 7 0 は形成される位置によって下部基板 1 0 0 と離隔されることもあり、離隔されないこともある。

【 0 0 3 0 】

以下、図 6 の V I I - V I I における多様な実施形態の断面図の図 7 a ないし図 7 f を用いて説明する。

図 7 a に示すように、上部基板 2 0 0 上には遮光層 2 1 0、カラーフィルター層 2 2 0、共通電極 2 3 0 が順に形成されている。

また、下部基板 1 0 0 上には図示してはいないが、ゲート配線、データ配線、薄膜トランジスタ及び画素電極が形成されている。

また、前記上部基板 2 0 0 上の画素領域にはセルギャップの高さで柱状スペーサ 2 5 0 が形成されている。

【 0 0 3 1 】

また、前記上部基板 2 0 0 上のダミー領域、より具体的にはダミー領域の遮光層 2 1 0 上部の共通電極 2 3 0 上には、前記柱状スペーサ 2 5 0 と同一高さのダミー柱状スペーサ 2 6 0 が形成されている。

また、前記ダミー柱状スペーサ 2 6 0 の内側ダミー領域、より具体的には遮光層 2 1 0、上部の共通電極 2 3 0 上に前記柱状スペーサ 2 5 0 と同一高さの点線型ダミー柱状スペーサ 2 7 0 が形成されている。図 7 a には一つの点線型ダミー柱状スペーサ 2 7 0 だけを図示しているが、複数個形成されることもある。

従って、前記ダミー柱状スペーサ 2 6 0 及び点線型ダミー柱状スペーサ 2 7 0 はカラーフィルター層 2 2 0 の高さ分の段差によって下部基板 1 0 0 と離隔されることになる。

【 0 0 3 2 】

図 7 b は他の実施形態による液晶表示素子の断面図であって、点線型ダミー柱状スペーサ 2 7 0 が遮光層 2 1 0 の上部の共通電極 2 3 0 上に形成されているものではなく、カラーフィルター層 2 2 0 の上部の共通電極 2 3 0 上に形成されているものである。

つまり、点線型ダミー柱状スペーサ 2 7 0 は段差がなく下部基板 1 0 0 と接触することになり、点線型ダミー柱状スペーサ 2 7 0 の下部へ液晶が移動せず、点線型ダミー柱状スペーサ 2 7 0 間だけに液晶が移動することになる。

【 0 0 3 3 】

図 7 c 及び図 7 d は更に他の実施形態による液晶表示素子の断面図であって、各々前記図 7 a 及び図 7 b の液晶表示素子で上部基板 2 0 0 上に共通電極 2 3 0 が形成されているものではなく、オーバーコート層 2 4 0 が形成されている。

即ち、IPS モード液晶表示素子に関するもので共通電極は下部基板 1 0 0 上に形成されることになる。

10

20

30

40

50

図 7 e 及び図 7 f は他の実施形態による液晶表示素子の断面図であって前記図 7 c 及び図 7 d の液晶表示素子でオーバーコート層 2 4 0 が遮光層 2 1 0 上には形成されシール剤 3 0 0 上には形成されないようにパターンニングされるものである。

【 0 0 3 4 】

図 7 g 及び図 7 h は更に他の実施形態による液晶表示素子の断面図であって、各々前記図 7 c 及び図 7 d の液晶表示素子でオーバーコート層 2 4 0 が遮光層 2 1 0 の一定領域上に形成されないようにパターン形成されている。

即ち、ダミー柱状スペーサ 2 6 0 及び / 又は点線型ダミー柱状スペーサ 2 7 0 がオーバーコート層 2 4 0 上に形成されているものではなく、遮光層 2 1 0 上に形成されるので下部基板 1 0 0 との間隔がより大きくなる。

10

【 0 0 3 5 】

(第 4 実施形態)

図 8 a 及び図 8 b は本発明の第 4 実施形態による液晶表示素子の平面図であって、基板隅領域のダミー柱状スペーサ 2 6 0 に開口部 2 6 2 が形成された以外、前記第 3 実施形態による液晶表示素子と同様である。

図 8 b は基板隅領域のダミー柱状スペーサ 2 6 0 の複数個の開口部 2 6 2 を形成して液晶の流れを最大化させたものである。

【 0 0 3 6 】

(第 5 実施形態)

図 9 は本発明の第 5 実施形態による液晶表示素子の平面図であって、点線型ダミー柱状スペーサ 2 7 0 をダミー柱状スペーサ 2 6 0 の内側ではなく、ダミー柱状スペーサ 2 6 0 の外側に形成したものである。

20

その効果は前記第 3 実施形態と同様である。

この時前記ダミー柱状スペーサ 2 6 0 及び点線型ダミー柱状スペーサ 2 7 0 が形成される位置は図 1 0 a、図 1 0 b、図 1 0 c と同様である。

即ち、両者 2 6 0、2 7 0 のいずれも図 1 0 a のようにダミー領域の遮光層 2 1 0 上部の共通電極 2 3 0 上に形成されるか、図 1 0 b 及び図 1 0 c のようにダミー領域の遮光層 2 1 0 の上部のオーバーコート層 2 4 0 上に形成されるか、図 1 0 d のようにダミー領域の遮光層 2 1 0 上に形成され得る。

【 0 0 3 7 】

30

(第 6 実施形態)

図 1 1 及び図 1 1 b は本発明の第 6 実施形態による液晶表示素子の平面図であって、基板隅領域のダミー柱状スペーサ 2 6 0 に開口部 2 6 2 が形成されている以外、前記第 5 実施形態による液晶表示素子と同様である。

図 1 1 b は基板隅領域のダミー柱状スペーサ 2 6 0 に複数個の開口部 2 6 2 を形成して液晶の流れを最大化させたものである。

【 0 0 3 8 】

(第 7 実施形態)

図 1 2 a ないし図 1 2 d は本発明の第 7 実施形態による液晶表示素子の平面図であって、本発明の第 7 実施形態は第 1 ダミー柱状スペーサ 2 6 0 の内側ダミー領域又は外側ダミー領域に第 2 ダミー柱状スペーサ 2 8 0 を形成しているものである。

40

この場合、図 1 2 a 及び図 1 2 b は第 1 ダミー柱状スペーサ 2 6 0 の外側ダミー領域に第 2 ダミー柱状スペーサ 2 8 0 が形成された液晶表示素子に関するものであり、図 1 2 c 及び図 1 2 d は第 1 ダミー柱状スペーサ 2 6 0 の内側ダミー領域に第 2 ダミー柱状スペーサ 2 8 0 が形成された液晶表示素子に関するものである。

【 0 0 3 9 】

又、図 1 2 b 及び図 1 2 d は少なくとも一つの基板隅領域で第 2 ダミー柱状スペーサ 2 8 0 に開口部が形成されている。この時前記開口部は連続又は不連続的に複数個形成され得る。

また、図示してはいないが、前記第 1 ダミー柱状スペーサ 2 6 0 にも少なくとも一つの基

50

板隅領域に開口部が形成され得る。

このような第1ダミー柱状スペーサ260及び第2ダミー柱状スペーサ280は前記したダミー柱状スペーサ260及び点線型ダミー柱状スペーサ270の形成位置と同様に多様な位置に変更されて形成され得る。

【0040】

(第8実施形態)

図13aないし図13dは本発明の一実施形態による液晶表示素子の製造工程を図示している斜視図である。図には一つの単位セルだけを図示しているが、複数の単位セルを形成することもできる。

先ず、図13aのように画素領域とダミー領域を備えた下部基板100と上部基板200
10

を用意する。
図示してはいないが、下部基板100上には縦横に交差して画素領域を画定する複数のゲート配線とデータ配線を形成し、前記ゲート配線とデータ配線の交差点にゲート電極、ゲート絶縁膜、半導体層、オーミックコンタクト層、ソース/ドレイン電極、及び保護膜からなる薄膜トランジスタを形成し、前記薄膜トランジスタと連結される画素電極を前記画素領域に形成する。

【0041】

また、前記画素電極上に液晶の初期配向のための配向膜を形成する。

この場合、前記配向膜はポリアミド(polyamide)又はポリイミド(polyimide)系化合物、PVA(polyvinylalcohol)、ポリアミック酸(polyamic acid)などの物質をラビング配向処
20

理して形成することもでき、PVCN(polyvinylcinnamate)、PSCN(polysiloxanecinnamate)、又はCelCN(cellulosecinnamate)系化合物のような光反応性物質を光配向処理して形成することもできる。

又、上部基板200上には前記ゲート配線、データ配線、及び薄膜トランジスタ形成領域から光が漏れることを防ぐための遮光層を形成し、その遮光層上に赤色、緑色及び青色のカラーフィルター層を形成し、前記カラーフィルター層上に共通電極を形成する。又、前記カラーフィルター層と共通電極間にオーバーコート層を追加して形成することもできる。
30

【0042】

但し、IPSモード液晶表示素子の場合は共通電極を画素電極と同一下部基板100上に形成して横電界を誘導することになり、前記銀ドットは形成しない。

また、前記第1実施形態ないし第7実施形態に示すように、柱状スペーサ、ダミー柱状スペーサ、点線型ダミー柱状スペーサ、第2ダミー柱状スペーサを前記上部基板200上の色々な位置に形成することができる。この場合、前記柱状スペーサ及びダミー柱状スペーサ又は前記柱状スペーサ、ダミー柱状スペーサ及び点線型ダミー柱状スペーサ又は前記柱状スペーサ、ダミー柱状スペーサ及び第2ダミー柱状スペーサは感光性有機樹脂を用いて同時に同一高さ、即ち、セルギャップの高さで形成する。
40

【0043】

上部基板200上に前記した配向膜を形成する。

また、図13bに示すように、前記上部基板200上にUV硬化型シール剤300を塗布する。

シール剤の塗布方法としては、スクリーン印刷法、ディスペンサー法などがあるが、スクリーン印刷法はスクリーンが基板と接触することで基板上に形成されている配向膜などが損傷されるおそれがあり、基板を大面積化することによってシール剤の損失量が多くなり非経済的なことからディスペンサー法が望ましい。

【0044】

このようなUV硬化型シール剤300では両末端にアクリル(acryl)基が結合されたモ
50

ノマ(monomer)又はオリゴマ(oligomer)を開始剤と混合して用いるか、一側の末端にはアクリル基が、他側の末端にはエポキシ(epoxy)が結合されたモノマ又はオリゴマを開始剤と混合して用いるのが望ましい。

また、前記下部基板 100 上に液晶 500 を滴下して液晶層を形成する。

この時液晶 500 の滴下量は基板の大きさ及びセルギャップに鑑みて決定し、決められた量以上を滴下するのが望ましい。

【0045】

前記UV硬化型シール剤300が硬化する前に、前記液晶500がシール剤300と接触すると、液晶は汚染される。従って、前記液晶500は前記下部基板100の中央部に滴下するのが望ましい。

10

このように中央部に滴下された液晶500は、前記ダミー柱状スペーサ及び点線型ダミー柱状スペーサによってその移動流れが適切に調節されて、前記UV硬化型シール剤300内に未充填又は過充填することなく分布される。

【0046】

尚、図13bには下部基板100上に液晶500を滴下し、上部基板200上にUV硬化型シール剤300を塗布する工程を示しているが、これに限定されることなく、上部基板200上に前記液晶500を滴下し、下部基板100上にUV硬化型シール剤300を塗布することもできる。

また、前記液晶500とUV硬化型シール剤300を同一基板に形成することもできる。

但し、前記液晶500とUV硬化型シール剤300を同一基板に形成する場合、液晶とUV硬化型シール剤とが形成される基板と、形成されていない基板との工程間に不均衡が発生して工程時間が多く必要となり、液晶とシール剤が同一基板に形成されるので、貼り合わせ前にシール剤に汚染物質が形成されても基板洗浄を行うことができないため、前記液晶とシール剤は互いに異なる基板に形成するのが望ましい。

20

従って、前記UV硬化型シール剤塗布工程後、基板洗浄工程を追加して行うことができる。

【0047】

貼り合わせ工程は前記両基板中、液晶が滴下されている下部基板100を下面に固定し、上部基板200を層形成面が前記下部基板100に向かうように180度回転して上面に位置させた後、上面に位置された上部基板200に圧力を加えて両基板を貼り合わせるか、又は前記離隔されている両基板間を真空にした後、真空を解除して大気圧によって両基板を貼り合わせることもできる。

30

【0048】

また、図13dのように前記貼り合わせ基板にUV照射装置600を介してUVを照射する。

このようにUVを照射すると、前記UV硬化型シール剤300を構成する開始剤によって活性化されたモノマ又はオリゴマが重合反応して高分子化され、下部基板100と上部基板200とが接着されることになる。

ここで前記UV硬化型シール剤300として一側末端にはアクリル基を、他側末端にはエポキシが結合されたモノマ又はオリゴマを開始剤と混合して用いた場合、このようなUV照射によってエポキシが反応しないので前記UV照射工程後に追加して加熱工程を行ってシール剤を完全硬化させる。前記加熱工程は約120℃でほぼ1時間行うのが望ましい。

40

【0049】

尚、UV照射工程時貼り合わせ基板の全面にUVを照射することになると、基板上に形成されている薄膜トランジスタなどの素子特性に悪影響を及ぼすことになり、液晶の初期配向のために形成された配向膜のプリチルト角が変わることもある。

従って、図14に示すように、前記UV硬化型シール剤300の内部の画素領域をマスク700で覆いUVを照射するのが望ましい。

【0050】

また、図示してはいないが、前記貼り合わせ基板を単位セルに切断する。

50

セル切断工程は基板材質のガラスより硬度の高いダイヤモンドペンのようなけがき針で貼り合わせ基板の表面にけがき線を形成（けがき工程）した後、破砕機で前記けがき線に沿って機械的な衝撃を加えることによって（破砕工程）複数の単位セルが同時に得られる。また、ダイヤモンド材質のペン又はホイールを用いて前記けがき及び破砕工程を一つの工程として単位セルを一つずつ得ることもできる。

しかしながら、けがき／破砕工程を同時に行う切断装置を用いることが装置の占める空間及び切断時間の点から有利である。

【0051】

前記切断工程後に最終検査工程を行うことになる。

前記最終検査工程は、前記セル単位に切断された基板が液晶モジュールに組み立てられる前に不良の有無を確認する工程で、電圧印加時又は無印加時に各々の画素が正しく駆動するか否かを検査する。

10

【0052】

以上本発明の好適な一実施形態を説明したが、前記実施形態のものに限定されるわけではなく、本発明の技術思想に基づいて種々の変形が可能である。

【0053】

【発明の効果】

以上説明したように、本発明によると、次のような効果が得られる。

ダミー柱状スペーサ及び点線型ダミー柱状スペーサをダミー領域に形成することで、液晶の流れを円滑に調節して液晶の未充填又は過充填領域の発生を防止する。従って、均一なセルギャップが維持でき、画像特性が向上する。

20

また、ダミー柱状スペーサ及び点線型ダミー柱状スペーサによって液晶の移動が調節されるので、液晶がUV硬化型シール剤が硬化する前に接触して汚染されるおそれがない。

【図面の簡単な説明】

【図1】一般的な液晶表示素子の断面図である。

【図2a】従来の液晶滴下方式による液晶表示素子の製造工程を示した斜視図である。

【図2b】従来の液晶滴下方式による液晶表示素子の製造工程を示した斜視図である。

【図2c】従来の液晶滴下方式による液晶表示素子の製造工程を示した斜視図である。

【図2d】従来の液晶滴下方式による液晶表示素子の製造工程を示した斜視図である。

【図3】本発明の第1実施形態による液晶表示素子の平面図である。

30

【図4a】各々図3のIV-IVにおける多様な実施形態の断面図である。

【図4b】各々図3のIV-IVにおける多様な実施形態の断面図である。

【図4c】各々図3のIV-IVにおける多様な実施形態の断面図である。

【図4d】各々図3のIV-IVにおける多様な実施形態の断面図である。

【図5a】本発明の第2実施形態による液晶表示素子の平面図である。

【図5b】本発明の第2実施形態による液晶表示素子の平面図である。

【図6】本発明の第3実施形態による液晶表示素子の平面図である。

【図7a】各々図6のVII-VIIにおける多様な実施形態の断面図である。

【図7b】各々図6のVII-VIIにおける多様な実施形態の断面図である。

【図7c】各々図6のVII-VIIにおける多様な実施形態の断面図である。

40

【図7d】各々図6のVII-VIIにおける多様な実施形態の断面図である。

【図7e】各々図6のVII-VIIにおける多様な実施形態の断面図である。

【図7f】各々図6のVII-VIIにおける多様な実施形態の断面図である。

【図7g】各々図6のVII-VIIにおける多様な実施形態の断面図である。

【図7h】各々図6のVII-VIIにおける多様な実施形態の断面図である。

【図8a】本発明の第4実施形態による液晶表示素子の平面図である。

【図8b】本発明の第4実施形態による液晶表示素子の平面図である。

【図9】本発明の第5実施形態による液晶表示素子の平面図である。

【図10a】各々図9のX-Xにおける多様な実施形態の断面図である。

【図10b】各々図9のX-Xにおける多様な実施形態の断面図である。

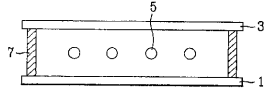
50

- 【図 1 0 c】 各々図 9 の X - X における多様な実施形態の断面図である。
- 【図 1 0 d】 各々図 9 の X - X における多様な実施形態の断面図である。
- 【図 1 1 a】 本発明の第 6 実施形態による液晶表示素子の平面図である。
- 【図 1 1 b】 本発明の第 6 実施形態による液晶表示素子の平面図である。
- 【図 1 2 a】 本発明の第 7 実施形態による液晶表示素子の平面図である。
- 【図 1 2 b】 本発明の第 7 実施形態による液晶表示素子の平面図である。
- 【図 1 2 c】 本発明の第 7 実施形態による液晶表示素子の平面図である。
- 【図 1 2 d】 本発明の第 7 実施形態による液晶表示素子の平面図である。
- 【図 1 3 a】 本発明の第 8 実施形態による液晶表示素子の製造工程を示す斜視図である。
- 【図 1 3 b】 本発明の第 8 実施形態による液晶表示素子の製造工程を示す斜視図である。 10
- 【図 1 3 c】 本発明の第 8 実施形態による液晶表示素子の製造工程を示す斜視図である。
- 【図 1 3 d】 本発明の第 8 実施形態による液晶表示素子の製造工程を示す斜視図である。
- 【図 1 4】 本発明の他の実施形態による液晶表示素子の製造工程のうち、U V 照射工程を示した斜視図である。

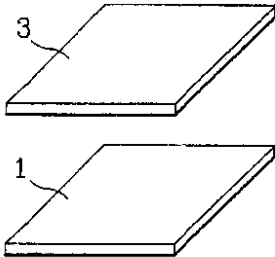
【符号の説明】

- 1、1 0 0 下部基板
- 3、2 0 0 上部基板
- 2 1 0 遮光層
- 2 2 0 カラーフィルター層
- 2 3 0 共通電極
- 2 4 0 オーバーコート層
- 2 5 0 柱状スペーサ
- 2 6 0 ダミー柱状スペーサ
- 2 7 0 点線型ダミー柱状スペーサ
- 2 8 0 第 2 ダミー柱状スペーサ
- 7、3 0 0 U V 硬化型シール剤
- 5、5 0 0 液晶
- 9、6 0 0 U V 照射装置
- 7 0 0 マスク

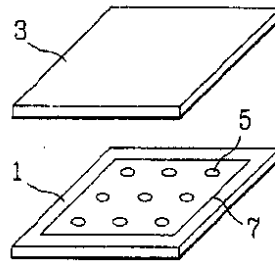
【図 1】



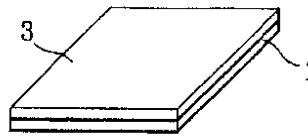
【図 2 a】



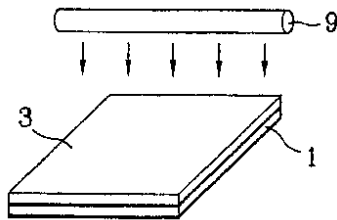
【図 2 b】



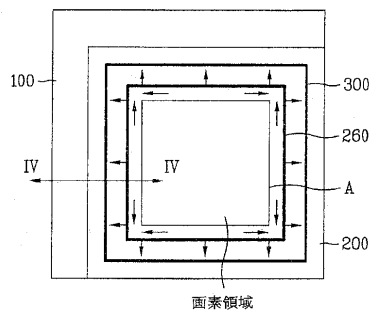
【図 2 c】



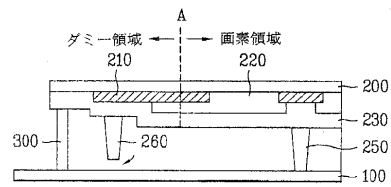
【図 2 d】



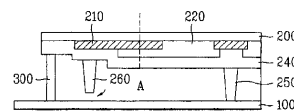
【図 3】



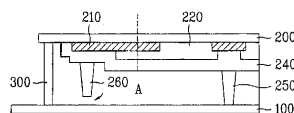
【図 4 a】



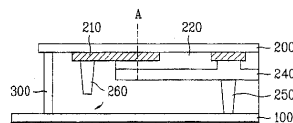
【図 4 b】



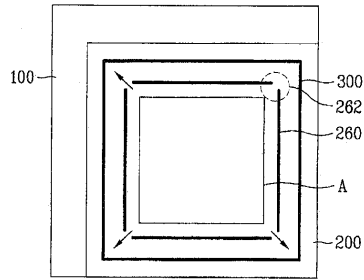
【図 4 c】



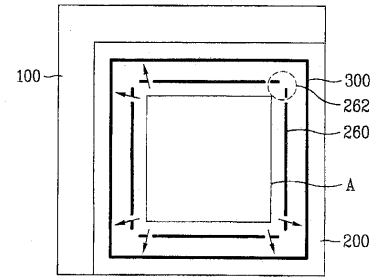
【図 4 d】



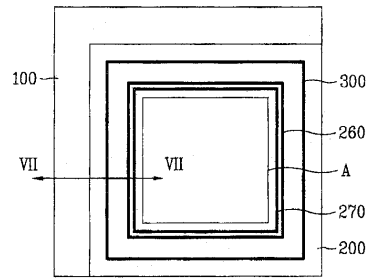
【図 5 a】



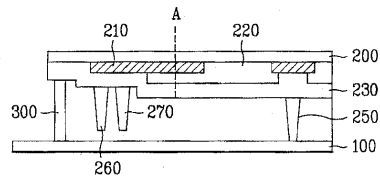
【図 5 b】



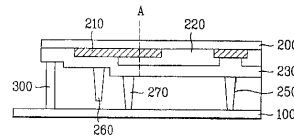
【図 6】



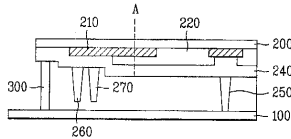
【図 7 a】



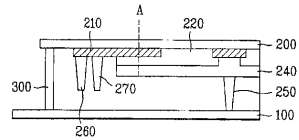
【図 7 b】



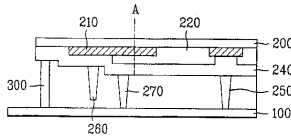
【図 7 c】



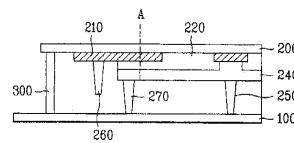
【図 7 g】



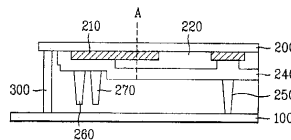
【図 7 d】



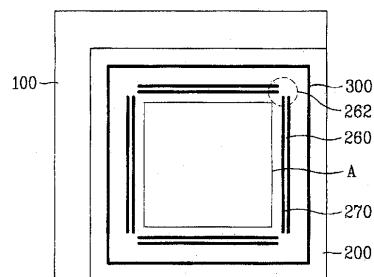
【図 7 h】



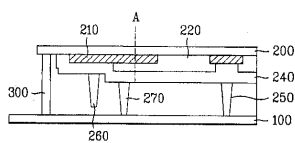
【図 7 e】



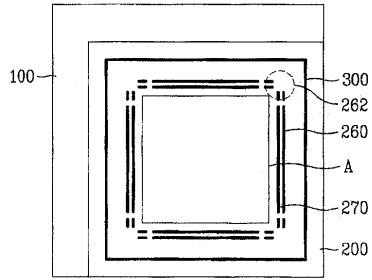
【図 8 a】



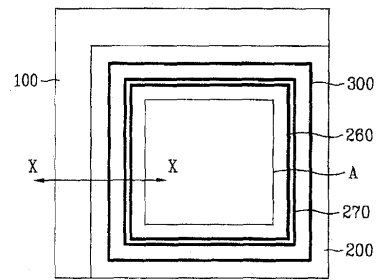
【図 7 f】



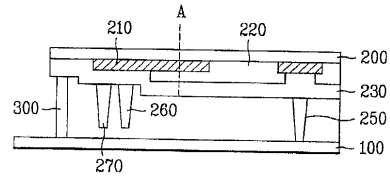
【図 8 b】



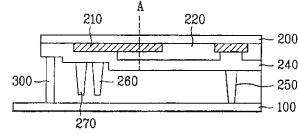
【図 9】



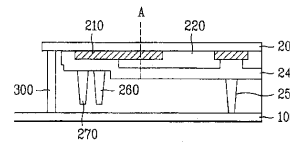
【図 10 a】



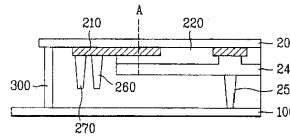
【図 10 b】



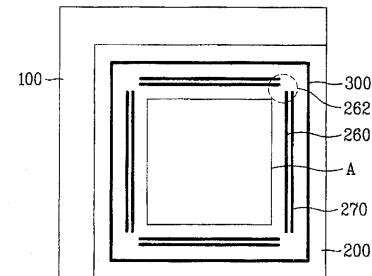
【図 10 c】



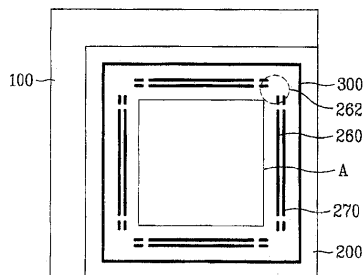
【図 10 d】



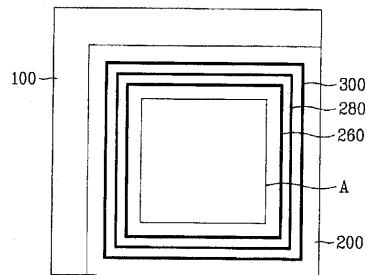
【図 11 a】



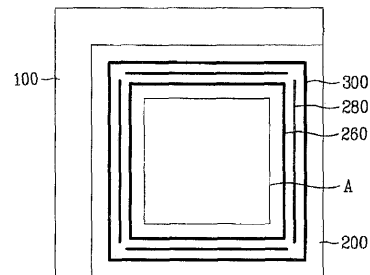
【図 11 b】



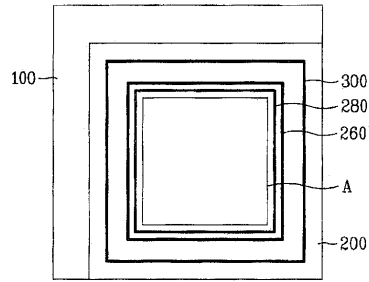
【図 12 a】



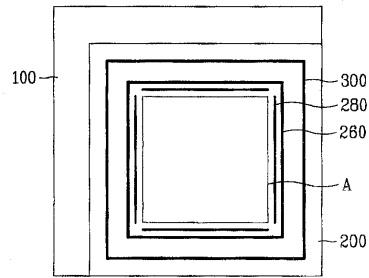
【図 12 b】



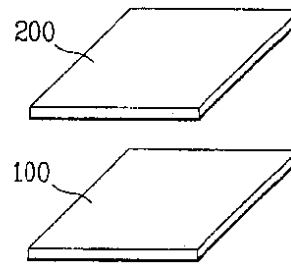
【図 1 2 c】



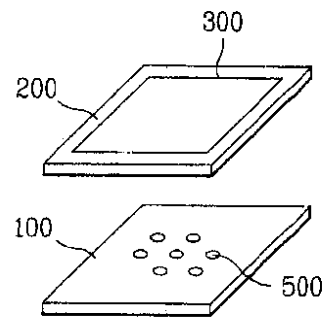
【図 1 2 d】



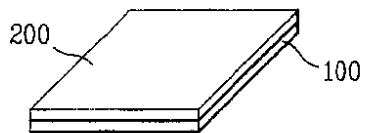
【図 1 3 a】



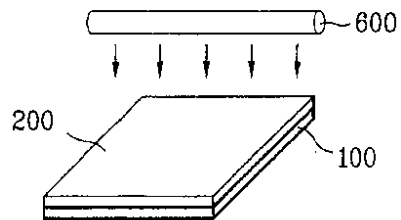
【図 1 3 b】



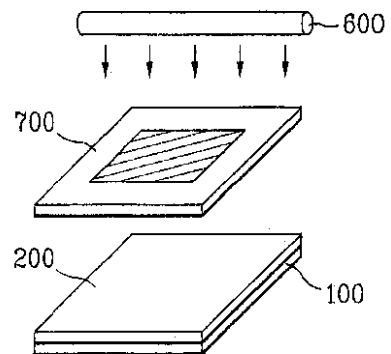
【図 1 3 c】



【図 1 3 d】



【図 1 4】



フロントページの続き

- (74)代理人 100101498
弁理士 越智 隆夫
- (74)代理人 100096688
弁理士 本宮 照久
- (74)代理人 100102808
弁理士 高梨 憲通
- (74)代理人 100104352
弁理士 朝日 伸光
- (74)代理人 100107401
弁理士 高橋 誠一郎
- (74)代理人 100106183
弁理士 吉澤 弘司
- (72)発明者 金 種 宇
大韓民国 慶尚北道 漆谷郡 石積面 南率里 ウーバンシンチョンジ アパートメント 106
- 807
- (72)発明者 姜 聲 天
大韓民国 慶尚北道 龜尾市 鳳谷洞 現代 アパートメント 108 - 504
- (72)発明者 河 永 勳
大韓民国 慶尚北道 龜尾市 上毛洞 ウーバン シンセギェ アパートメント 204 - 110
2

審査官 福島 浩司

- (56)参考文献 特開平08 - 190099 (JP, A)
特開平08 - 234213 (JP, A)
特開2001 - 051282 (JP, A)
特開2000 - 298272 (JP, A)
特開2001 - 083529 (JP, A)
特開平5 - 5890 (JP, A)
特開昭64 - 54420 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1339

G02F 1/1335

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP3905448B2	公开(公告)日	2007-04-18
申请号	JP2002278957	申请日	2002-09-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
当前申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
[标]发明人	金種宇 姜聲天 河永勳		
发明人	金 種 宇 姜 聲 天 河 永 勳		
IPC分类号	G02F1/1339 G02F1/1335 G02F1/1333		
CPC分类号	G02F1/1339 G02F2001/133388		
FI分类号	G02F1/1339.500 G02F1/1339.505 G02F1/1335.500		
F-TERM分类号	2H089/LA09 2H089/NA22 2H089/NA42 2H089/NA44 2H089/QA12 2H089/QA14 2H089/TA09 2H089/TA12 2H089/TA13 2H091/FA02Y 2H091/FA34Y 2H091/GA08 2H091/GA09 2H091/LA12 2H189/CA10 2H189/CA18 2H189/CA21 2H189/CA25 2H189/CA26 2H189/CA27 2H189/DA07 2H189/DA08 2H189/DA32 2H189/DA33 2H189/DA43 2H189/DA45 2H189/EA04Y 2H189/EA05Y 2H189/EA06X 2H189/FA16 2H189/FA23 2H189/FA47 2H189/FA53 2H189/FA54 2H189/GA01 2H189/HA14 2H189/JA14 2H189/LA05 2H189/LA10 2H189/LA14 2H189/LA15 2H191/FA02Y 2H191/FA13Y 2H191/GA11 2H191/GA15 2H191/LA13 2H291/FA02Y 2H291/FA13Y 2H291/GA11 2H291/GA15 2H291/LA13		
代理人(译)	臼井伸一 藤野郁夫 朝日 伸光 高桥诚一郎 吉泽博		
审查员(译)	福岛浩二		
优先权	1020010080227 2001-12-17 KR 1020020016095 2002-03-25 KR		
其他公开文献	JP2003195318A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示元件，其具有均匀的单元间隙，并且通过在整个基板上均匀地分布液晶并防止形成不带电或过度充电的区域而具有改善的图像特性，以及制作相同的。解决方案：液晶显示元件包括彼此面对的第一和第二基板，基板之间的像素区域中的柱状间隔物，基板之间的虚设区域中的虚设柱状间隔物，形成在虚设柱状间隔物之间的UV密封剂基板和基板之间的液晶层。Ž

