

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3732775号
(P3732775)

(45) 発行日 平成18年1月11日(2006.1.11)

(24) 登録日 平成17年10月21日(2005.10.21)

(51) Int. Cl.	F I
GO2F 1/133 (2006.01)	GO2F 1/133 575
GO9G 3/20 (2006.01)	GO2F 1/133 535
GO9G 3/34 (2006.01)	GO2F 1/133 550
GO9G 3/36 (2006.01)	GO2F 1/133 570
	GO9G 3/20 612U
請求項の数 8 (全 14 頁) 最終頁に続く	

(21) 出願番号	特願2001-343283 (P2001-343283)	(73) 特許権者	000003078
(22) 出願日	平成13年11月8日(2001.11.8)		株式会社東芝
(65) 公開番号	特開2003-149626 (P2003-149626A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成15年5月21日(2003.5.21)	(74) 代理人	100083806
審査請求日	平成15年5月19日(2003.5.19)		弁理士 三好 秀和
		(74) 代理人	100100712
			弁理士 岩▲崎▼ 幸邦
		(74) 代理人	100100929
			弁理士 川又 澄雄
		(74) 代理人	100108707
			弁理士 中村 友之
		(74) 代理人	100095500
			弁理士 伊藤 正和
		(74) 代理人	100101247
			弁理士 高橋 俊一
最終頁に続く			

(54) 【発明の名称】 液晶表示装置及び液晶表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項1】

画素毎に映像信号書き込み用のスイッチ素子を備えたアクティブマトリクス型の液晶パネルと、

前記液晶パネルの駆動回路と、

1フレーム期間において非発光期間及び発光期間を有し、前記液晶パネルの背面から光を照射するバックライト部と、

映像信号を所定期間保持するフレームメモリと、

nフレーム目の映像信号(nは整数)、前記フレームメモリにより1フレーム期間保持されたn-1フレーム目の映像信号、及び、前記nフレーム目の映像信号の前記液晶パネルへの書き込みライン位置に基づいて、nフレーム目の液晶応答時刻が前記バックライト部の発光タイミングよりも遅くなる応答未達画素を抽出し、前記応答未達画素の1フレーム期間における表示輝度の合計が前記応答未達画素以外で同一階調レベルの画素の1フレーム期間における表示輝度の合計と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを補正する階調レベル補正部と、

を備えたことを特徴とする液晶表示装置。

【請求項2】

前記表示輝度の合計は、透過率の時間積分値であることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】

10

20

画素毎に映像信号書き込み用のスイッチ素子を備えたアクティブマトリクス型の液晶パネルと、

前記液晶パネルの駆動回路と、

1フレーム期間において非発光期間と発光期間とを有し、水平ストライプ状に複数の領域に分割され、前記液晶パネルの背面から光を照射するバックライト部と、

映像信号を所定期間保持するフレームメモリと、

前記領域毎に、nフレーム目の映像信号 (nは整数)、前記フレームメモリにより1フレーム期間保持されたn-1フレーム目の映像信号、及び、前記nフレーム目の映像信号の書き込みライン位置に基づいて、nフレーム目の液晶応答時刻が各前記領域の発光タイミングより遅くなる応答未達画素を抽出し、前記応答未達画素の前記発光期間における表示輝度の合計が、前記応答未達画素以外で同一階調レベルの画素の前記発光期間における表示輝度の合計と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを補正する階調レベル補正部と、

を備えたことを特徴とする液晶表示装置。

【請求項4】

前記表示輝度の合計は、透過率の時間積分値であることを特徴とする請求項3に記載の液晶表示装置。

【請求項5】

画素毎に映像信号書き込み用のスイッチ素子を備えたアクティブマトリクス型の液晶パネルと、

前記液晶パネルの駆動回路と、

1フレーム期間において非発光期間及び発光期間を有し、前記液晶パネルの背面から光を照射するバックライト部と、

を備える液晶表示装置の駆動方法であって、

nフレーム目の映像信号 (nは整数)、n-1フレーム目の映像信号、及び、前記nフレーム目の映像信号の前記液晶パネルへの書き込みライン位置に基づいて、nフレーム目に液晶応答時刻が前記バックライト部の発光タイミングよりも遅くなる応答未達画素を抽出し、

前記応答未達画素の1フレーム期間における表示輝度の合計が、前記応答未達画素以外で同一階調レベルの画素の1フレーム期間における表示輝度の合計と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを補正することを特徴とする液晶表示装置の駆動方法。

【請求項6】

前記表示輝度の合計は、透過率の時間積分値であることを特徴とする請求項5に記載の液晶表示装置の駆動方法。

【請求項7】

画素毎に映像信号書き込み用のスイッチ素子を備えたアクティブマトリクス型の液晶パネルと、

前記液晶パネルの駆動回路と、

水平ストライプ状に複数の領域に分割され、1フレーム期間において前記領域毎に非発光期間及び発光期間を有し、前記液晶パネルの背面から光を照射するバックライト部とを備える液晶表示装置の駆動方法であって、

前記領域毎に、nフレーム目の映像信号 (nは整数)、n-1フレーム目の映像信号、及び、前記nフレーム目の映像信号の書き込みライン位置に基づいて、各前記領域においてnフレーム目の液晶応答時刻が発光タイミングより遅くなる応答未達画素を抽出し、

前記領域毎に、前記応答未達画素の前記発光期間における表示輝度の合計が、前記応答未達画素以外で同一の前記領域に含まれる同一階調レベルの画素の前記発光期間における表示輝度の合計と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを補正することを特徴とする液晶表示装置の駆動方法。

【請求項8】

10

20

30

40

50

前記表示輝度の合計は、透過率の時間積分値であることを特徴とする請求項7に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置に係り、特に高画質な動画を表示することができる液晶表示装置とその駆動方法に関する。

【0002】

【従来の技術】

近年、液晶表示装置の高性能化が進み、従来、陰極線管（以下、CRT）が主流であったテレビ分野に普及しはじめてきている。 10

【0003】

しかし、液晶表示装置は画像表示方法の時間軸特性がCRTとは異なるため、動画像を表示した場合に、以下に述べるような画像がぼける等の画質劣化を生じるという難点があった。

【0004】

画素毎に選択スイッチとしてトランジスタを用いた液晶表示装置は、表示した画像が1フレーム期間保持される表示方法（以下、ホールド型表示）であるのに対し、CRTでは、表示された画素は、その画素の選択期間の後、すぐに暗くなるような表示方法（以下、インパルス型表示）が用いられている。観察者が動画像の動体を追従して観察する場合（観察者の眼球運動が随従運動の場合）、画像が60Hzで書き換えられるようなとびとびの画像であっても、眼球はなめらかに動体を追従していく。インパルス型表示の場合、60Hzで書き換えられる動画のフレーム間は黒が表示されている。そのため、観察者の眼球がなめらかに動体を追従している場合でも、画像が表示されている瞬間以外は、観察者には画像が表示されておらず、動画の1フレームがそれぞれ独立した画像として観察者に提示されることから、観察者にやはっきりとした動画として認識される。 20

【0005】

一方、ホールド型表示の場合、表示された動画の1フレームは、1フレーム期間中保持された静止画として観察者に提示される。そのため、前フレームから次フレームにかけて観察者の眼球がなめらかに動体を追従しているにもかかわらず、表示されている画像は1フレーム期間静止していることとなり、観察者の網膜上に動体の速度に応じた、ずれた画像が提示されることとなる。そして観察者は、それらのずれた画像が重ね合わされた二重画像を知覚するため、動画がぼけているような印象を受けることになる。このような二重画像は、動画の動きが高速になるほど、観察者の網膜上に提示される画像のずれが大きくなるため、観察者はよりぼけた印象を受けることになる。 30

【0006】

【発明が解決しようとする課題】

こうした問題を解決するために、1フレーム期間中に画像表示を行った後に黒を表示する方法、バックライトを点滅させる方法等が提案されている。このうち、黒を表示する方法は特開平11-109921号公報等が開示されているが、黒表示によりコントラストが半減してしまい、また、黒表示期間中もバックライトが点灯しているため、消費電力が無駄になるという問題点がある。また、バックライトを点滅させる方法では、バックライトの発光タイミングは液晶の応答が完了してからが望ましく、そのため、応答速度が比較的遅い液晶材料を使用した場合は、走査時間を短くする、発光期間を短くする等の改良が必要となる。しかし、前者は回路にかかる負担が大きくなり、後者は十分な輝度が得られなくなるといった問題点がある。 40

【0007】

上記バックライトを点滅させる方法は、液晶表示装置に黒を表示する方法に比較して、コントラスト、消費電力の点で有利である。しかし、応答速度が速い液晶材料を使用しないと、回路構成の大規模な変更や、十分な輝度が得られないという問題を生じることになる 50

。

【0008】

本発明の目的は、バックライト点滅方式によりインパルス型表示を行う液晶表示装置において、応答速度が比較的遅い液晶材料を用いても、回路負担を増大させることなく、かつ十分な輝度が得られるようにした液晶表示装置及び液晶表示装置の駆動方法を提供することにある。

【0009】

【課題を解決するための手段】

上記目的を達成するため、請求項1の発明は、画素毎に映像信号書き込み用のスイッチ素子を備えたアクティブマトリクス型の液晶パネルと、前記液晶パネルの駆動回路と、1フレーム期間において非発光期間と発光期間とを有し、前記液晶パネルの背面から光を照射するバックライト部と、映像信号を所定期間保持するフレームメモリと、 n フレーム目の映像信号(n は整数)、前記フレームメモリにより1フレーム期間保持された $n-1$ フレーム目の映像信号、及び前記 n フレーム目の映像信号の前記液晶パネルへの書き込みライン位置に基づいて、 n フレーム目の液晶応答時刻が前記バックライト部の発光タイミングよりも遅くなる応答未達画素を抽出し、前記応答未達画素の1フレーム期間における表示輝度の合計が前記応答未達画素以外で同一階調レベルの画素の1フレーム期間における表示輝度の合計と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを補正する階調レベル補正部とを備えたことを特徴とする液晶表示装置である。

【0010】

請求項2の発明は、請求項1において、前記表示輝度の合計が、透過率の時間積分値であることを特徴とする。

【0011】

また、上記目的を達成するため、請求項3の発明は、画素毎に映像信号書き込み用のスイッチ素子を備えたアクティブマトリクス型の液晶パネルと、前記液晶パネルの駆動回路と、1フレーム期間において非発光期間と発光期間とを有し、水平ストライプ状に複数の領域に分割され、前記液晶パネルの背面から光を照射するバックライト部と、映像信号を所定期間保持するフレームメモリと、前記領域毎に、 n フレーム目の映像信号(n は整数)と、 $n-1$ フレーム目の前記フレームメモリにより1フレーム期間保持された映像信号と、前記 n フレーム目の映像信号の書き込みライン位置に基づいて、 n フレーム目の液晶応答時刻が各前記領域の発光タイミングよりも遅くなる応答未達画素を抽出し、前記応答未達画素の前記発光期間における表示輝度の合計が、前記応答未達画素以外で同一階調レベルの画素の前記発光期間における表示輝度の合計と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを補正する階調レベル補正部とを備えたことを特徴とする液晶表示装置である。

【0012】

請求項4の発明は、請求項3において、前記表示輝度の合計が透過率の時間積分値であることを特徴とする。

【0013】

また、上記目的を達成するため、請求項5の発明は、画素毎に映像信号書き込み用のスイッチ素子を備えたアクティブマトリクス型の液晶パネルと、前記液晶パネルの駆動回路と、1フレーム期間において、非発光期間と発光期間とを有し、前記液晶パネルの背面から光を照射するバックライト部とを備え、 n フレーム目の映像信号(n は整数)、1フレーム期間の遅延をもって入力される $n-1$ フレーム目の映像信号、及び前記 n フレーム目の映像信号の前記液晶パネルへの書き込みライン位置に基づいて、 n フレーム目に液晶応答時刻が前記バックライト部の発光タイミングよりも遅くなる応答未達画素を抽出し、前記応答未達画素の1フレーム期間における表示輝度の合計が、前記応答未達画素以外で同一階調レベルの画素の1フレーム期間における表示輝度の合計と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを補正することを特徴とする液晶表示装置の駆動方法である。

10

20

30

40

50

【 0 0 1 4 】

請求項 6 の発明は、請求項 5 において、前記表示輝度の合計が、透過率の時間積分値であることを特徴とする。

【 0 0 1 5 】

さらに、上記目的を達成するため、請求項 7 の発明は、前記バックライト部は、水平ストライプ状に複数の領域に分割され、前記領域毎に非発光期間と発光期間とを有しており、前記領域毎に、 n フレーム目の映像信号 (n は整数)、1 フレーム期間の遅延をもって入力される $n - 1$ フレーム目の映像信号、及び前記 n フレーム目の映像信号の書き込みライン位置に基づいて、各前記領域において n フレーム目の液晶応答時刻が発光タイミングより遅くなる応答未達画素を抽出し、前記応答未達画素の前記発光期間における表示輝度の合計が、前記応答未達画素以外で同一の前記領域に含まれる同一階調レベルの画素の前記発光期間における表示輝度の合計と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを補正することを特徴とする液晶表示装置の駆動方法である。

10

【 0 0 1 6 】

請求項 8 の発明は、請求項 7 において、前記表示輝度の合計が、透過率の時間積分値であることを特徴とする。

【 0 0 1 7 】

好ましい形態として、前記バックライト部は、発光、非発光が制御可能な光源ランプと、前記光源ランプから照射された光を前記液晶パネルを背面に導く導光体とから構成される。

20

【 0 0 1 8 】

好ましい形態として、前記バックライト部は、光源ランプと、前記光源ランプから照射された光を前記液晶パネルを背面に導く導光体と、前記液晶パネルと前記導光体との間に配置され、前記光源ランプで発生した光の前記液晶パネル側への透過、非透過を制御可能なシャッタ素子とから構成される。

【 0 0 1 9 】

好ましい形態として、前記バックライト部は、水平ストライプ状に複数分割され、その分割された領域毎に非発光、発光が制御可能な光源ランプと、前記光源ランプの分割された領域毎に設けられ、前記分割された領域から照射された光を前記液晶パネルを背面に導く導光体とから構成される。

30

【 0 0 2 0 】

好ましい形態として、前記バックライト部は、水平ストライプ状に複数分割され、その分割された領域毎に非発光、発光が制御可能な光源ランプと、前記光源ランプの分割された領域毎に設けられ、前記分割された領域から照射された光を前記液晶パネルの背面に導く導光体と、前記液晶パネルと前記導光体との間に配置され、前記光源ランプで発生した光の前記液晶パネル側への透過、非透過を前記分割された領域毎に制御可能なシャッタ素子とから構成される。

【 0 0 2 1 】

【 発明の実施の形態 】

以下、本発明をアクティブマトリクス型の液晶表示装置に適用した場合の実施形態について説明する。

40

【 0 0 2 2 】

[実施形態 1]

図 2 は、実施形態 1 に係わる液晶表示装置の回路構成図である。液晶表示装置 100 は、液晶パネル 110 と、これを駆動するための走査線駆動回路 120 及び信号線駆動回路 130 と、液晶パネル 110 の背面から光を照射するバックライト部 140 と、フレームメモリ 150 及び階調レベル補正部 160 とを備えている。

【 0 0 2 3 】

液晶パネル 110 は、アクティブマトリクス型のものであり、図 2 の部分拡大図である図 3 に示すように、アレイ基板 18 上に複数本の信号線 11 及びこれと交差する複数本の走

50

査線 12 が図示しない絶縁膜を介してマトリクス状に配置されており、両線の各交差部には画素 10 が形成されている。信号線 11 及び走査線 12 の端部は、図 2 の信号線駆動回路 130 及び走査線駆動回路 120 にそれぞれ接続されている。

【0024】

画素 10 において、画素スイッチ素子 14 は映像信号書き込み用のスイッチ素子であり、そのゲートは 1 水平ライン毎に共通に走査線 12 に接続され、ソースは 1 垂直ライン毎に信号線 11 に共通に接続されている。さらに、ドレインは画素電極 13 に接続されるとともに、この画素電極 13 と電氣的に並列に配置された補助容量 17 に接続されている。

【0025】

画素電極 13 はアレイ基板 18 上に形成され、この画素電極 13 と電氣的に相対する対向電極 15 は、図示しない対向基板上に形成されている。対向電極 15 には、図示しない対向電圧発生回路から所定の対向電圧が与えられている。また画素電極 13 と対向電極 15 との間には液晶層 16 が保持され、アレイ基板 18 と前記対向基板の周囲は図示しないシール材により封止されている。

10

【0026】

走査線駆動回路 120 は、図示しないシフトレジスタ、レベルシフト及びバッファ回路等から構成されている。この走査線駆動回路 120 は、後述する階調レベル補正部 160 から走査線駆動信号として供給される垂直スタート信号や垂直クロック信号に基づいて、各走査線 12 に行選択信号を出力する。

【0027】

信号線駆動回路 130 は、図示しないアナログスイッチ、シフトレジスタ、サンプルホールド回路、ビデオバス等から構成されている。この信号線駆動回路 130 には、階調レベル補正部 160 から信号線駆動信号として水平スタート信号及び水平クロック信号が供給されるとともに、後述する強調映像信号を含む映像信号が供給されている。

20

【0028】

バックライト部 140 は、光源ランプ 141 と導光体 150 により構成されている。光源ランプ 141 は、液晶パネル 110 の背面に照射する光を発生するものであり、高速に点滅可能な、例えば発光ダイオード (LED) を用いることができる。光源ランプ 141 の発光タイミングは、階調レベル補正部 160 から与えられる光源点灯制御信号により制御されている。導光体 142 は、光源ランプ 141 から照射された光を液晶パネル 110 の背面側に導くためのものであり、例えばアクリル、ポリカーボネート等を用いることができる。

30

【0029】

本実施形態におけるバックライト部 140 は分割されておらず、全面一括点灯の光源として構成されている。なお、バックライト点滅方式では、バックライト部 140 は常時発光しておらず、1 フレーム期間において、非発光期間と発光期間とを有している。

【0030】

ここで、液晶パネル 110 とバックライト部 140 の動作について説明する。図 4 は、液晶パネル 110 への映像信号の書き込みとバックライト部 140 の発光タイミングの基本的な関係を示すタイムチャートである。

40

【0031】

階調レベル補正部 160 から信号線駆動回路 130 に対しては、例えば $1/60 \text{ sec.}$ を 1 フレーム期間とすると、その 4 倍のフレームレートである $1/240 \text{ sec.}$ で映像信号が入力される。そして、信号線駆動回路 130 から液晶パネル 110 に対しては、 $1/240 \text{ sec.}$ の垂直走査期間 (書き込み期間) で映像信号が書き込まれる。そして、液晶パネル 110 の最下ライン (解像度が VGA であれば、480 本目) への映像信号の書き込み終了後、液晶応答期間を経て、バックライト部 140 が発光する。この発光期間において、先に書き込まれた映像信号が液晶パネル 110 上に表示される。

【0032】

例えば、液晶パネル 110 に $1/240 \text{ sec.}$ で映像信号を書き込み後、さらに $1/2$

50

40sec.の液晶応答期間後にバックライト部140を発光させた場合、バックライト部140の発光期間は1/60sec.の1フレーム期間に対し50%の期間となる。以後、これを表示デューティ50%という。

【0033】

フレームメモリ150は、1フレーム分の映像信号を保持するメモリ回路であり、図示しないコントローラICから送られてきた映像信号を1フレーム期間保持した後に階調レベル補正部160に出力する。このため、階調レベル補正部160には、nフレーム目(nは整数)の映像信号とn-1フレーム目の映像信号が同時に入力される。

【0034】

階調レベル補正部160は、nフレーム目の映像信号、フレームメモリ150により1フレーム期間保持されたn-1フレーム目の映像信号、及びnフレーム目の映像信号の液晶パネル110への書き込みライン位置に基づいて、nフレーム目の液晶応答時刻がバックライト部140の発光タイミングよりも遅くなる画素を応答未達画素として抽出し、この応答未達画素の1フレーム期間における表示輝度の合計が本来の表示輝度の合計と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを補正する。なお、階調レベル補正部160は、図示しないコントローラICから送られてくる信号線駆動信号に含まれる水平スタート信号をカウントすることで、現在の書き込みライン位置を知ることができる。また、階調レベルの補正された映像信号(以下、強調映像信号という)は、階調レベルの補正を行わない他の映像信号とともに信号線駆動回路130に出力される。

【0035】

図示しないコントローラICから階調レベル補正部160に送られてくる信号線駆動信号、走査線駆動信号及び光源点灯制御信号は、強調映像信号を含む映像信号と同期したタイミングで各部に出力される。なお、階調レベル補正部160は図示しないコントローラICに含まれていてもよい。

【0036】

上記のように構成された液晶表示装置100の動作を簡単に説明する。まず、走査線駆動回路120から走査線12に行選択信号を出力して、各走査線12を1水平走査期間毎に順にオンレベルとし、これと同期して信号線駆動回路130から信号線11へ映像信号を出力する。すると、オンレベルの走査線12に接続する画素スイッチ素子14により信号線11と画素電極13との間が導通して、信号線11に出力された映像信号は画素スイッチ素子14を通じて画素電極13に書き込まれる。この映像信号による信号電圧は液晶層16と補助容量17に電荷として蓄積される。その後、次のフレーム期間までの間は信号線11と画素電極13との間が非導通となるので、蓄積された電荷に応じた階調電圧がフレーム期間の間(例えば1/60sec.)、液晶層16に掛かることになる。

【0037】

次に、階調レベル補正部160において、映像信号の階調レベルを補正する場合の動作について説明する。ここでは、液晶パネル110の1フレーム期間を1/60sec.とし、n-1フレーム目からnフレーム目にかけて同一画素の階調レベルが20階調から200階調に変化する場合について説明する。

【0038】

図5は、20階調から200階調に変化する画素への映像信号の書き込みとバックライト部140の発光タイミングの関係を示すタイムチャートである。

【0039】

液晶パネルに1/240sec.で映像信号書き込み、表示デューティが50%の場合、液晶パネル110の最下ラインを書き込み後、バックライト部140が発光するまでの期間は、1/240sec.(約4.2ms)となる。一方、20階調から200階調に変化する画素の液晶応答に6msかかるとすると、20階調から200階調に変化する画素のn-1フレーム目とnフレーム目の表示輝度は、その画素の画面上での位置により異なったものとなる。すなわち、図5に示すように、画面上部約2/3の領域では液晶応答が

10

20

30

40

50

完了した後にバックライト部140が発光するが、画面下部約1/3の領域(図中Aの範囲で示す領域)では、液晶応答が完了する前にバックライト部140が発光する。そのため、図6に示すように、20階調の背景に対して200階調の箱形画像が矢印方向に横スクロールしているような表示画像の場合、箱形画像の左側下部約1/3の領域Bでは、1フレームのスクロール分に相当する範囲Cにおいて、その他の200階調の領域に比べて表示輝度が低くなり、観察者には箱形画像の左側下部に二重像(ゴースト)として知覚されることになる。

【0040】

これを解決するには、応答速度が速い液晶材料を使用すればよいが、このような液晶材料は開発段階にあり、また高価であることから、製品レベルでは未だ使用できない状況にある。したがって、これまでのバックライト点滅方式においては、応答速度が比較的遅い液晶材料を使用しなければならず、走査時間を短くしたり、発光期間を短くする等の対策をとらないと、先の例に挙げたように階調が大きく変化する画素では、液晶応答が遅いことにより部分的に二重像が発生するという問題が生じることになる。しかしながら、走査時間を短くするために走査線駆動回路の駆動周波数を上げると回路負担が増大し、また発光期間を短くすると表示輝度が低下することになる。

【0041】

次に、階調レベル補正部160により映像信号の階調レベルを補正した場合の実施形態について説明する。

【0042】

階調レベル補正部160では、nフレーム目の映像信号の画像と、フレームメモリ150により1フレーム期間保持されたn-1フレーム目の映像信号の画像を1画素毎に比較して、階調レベルの差を求めるとともに、その画素の液晶パネル110への書き込みライン位置から、前記画素に書き込まれる映像信号について階調レベルの補正が必要かどうかを判別する。この作業により、nフレーム目の映像信号において、液晶応答時刻がバックライト部140の発光タイミングより遅くなる画素が抽出される(以下、応答未達画素という)。そして、この応答未達画素の1フレーム期間における表示輝度の合計が本来の表示輝度の合計と等しくなるように階調レベルを補正する。以下、階調レベルの補正について、図1を参照しながらさらに詳細に説明する。

【0043】

図1(a)~(c)は、図6に示すような画像を表示した際の液晶応答とバックライト部140の発光タイミングの関係を示すタイムチャートである。ただし、図1(a)は、図6に示す箱形画像の最上ラインでの液晶応答を示し、図1(b)及び(c)は、図6に示す箱形画像の最下ラインでの液晶応答を示している。

【0044】

図1(a)に示すように、画面上部約2/3の領域では、すべての液晶応答が完了した後にバックライト部140が発光するため、本来の200階調の画像が表示される。一方、図1(b)に示すように、画面下部約1/3の領域において、20階調から200階調に変化する画素では、液晶応答が完了する前にバックライト部140が発光するため、本来の200階調に比べて表示される画像の表示輝度は低くなる。

【0045】

階調レベル補正部160では、図1(b)のような補正が必要な応答未達画素について、その発光期間における透過率の時間積分値が、他の200階調の画素の発光期間における透過率の時間積分値と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを補正する。すなわち、図1(c)に太線で示すように、画面下部約1/3の液晶応答と発光期間で囲まれる範囲の面積(透過率の時間積分値)が、図1(a)に太線で示す、画面上部約2/3の液晶応答と発光期間で囲まれる範囲の面積(透過率の時間積分値)と等しくなるように、前記応答未達画素に書き込まれる映像信号の階調レベルを例えば200から220に補正する。このような補正を書き込みライン位置に対応して行うことにより、画面下部約1/3の領域にある前記応答未達画素では、バックライト部140

10

20

30

40

50

の発光期間における表示輝度の合計を、画面上部約 2 / 3 の領域にある同一階調レベルの画素における表示輝度の合計と等しくすることができる。このように、応答未達画素の 1 フレーム期間における表示輝度の合計が本来の表示輝度の合計と等しくなるように階調レベルを補正することにより、応答速度が比較的遅い液晶材料を使用した場合でも、走査時間を短くしたり、発光期間を短くすることなしに、液晶応答が遅いことによる二重像の発生を防止することができる。

【 0 0 4 6 】

上記実施形態では、20 階調から 200 階調に変化する画素の階調レベルを補正する例について説明したが、200 階調から 20 階調に変化する画素において、液晶応答が遅れることにより二重像が発生することもある。この場合は、図 1 (c) とは逆に映像信号の階調レベルを低くするような補正を行う。ただし、液晶の応答速度やその階調毎の分布は、液晶材料やセル構造等によって異なるため、どの領域の画素に、どの程度の補正を行うかは個々に設定する必要がある。

10

【 0 0 4 7 】

階調レベル補正部 160 は、内部に図示しない ROM を備えており、n フレーム目の映像信号、n - 1 フレーム目の映像信号及び書き込みライン位置に対して、適正な補正量が参照されるような 3 次元の配列データを保存している。この配列データは、n フレーム目の映像信号の階調及び n - 1 フレーム目の映像信号の階調が 1 階調毎に、また書き込みライン位置が 1 ライン毎に保存されていることが望ましいが、そのためには相当な容量の ROM が必要となるため、コスト的に大きな負担となる。ROM の容量を小さくするためには、例えば参照する階調や書き込みライン位置を非線形量子化する方法がある。これは、補正量の変化が少ない階調やライン位置では、階調やライン位置を大きく間引きして保存し、補正量の変化が大きい階調やライン位置では、階調やライン位置の間引きを小さくして保存し、間引きされた間は、線形補間を行う方法である。このような方法を用いることにより、ROM データを小さくすることができる。また、上記のような ROM を使わず、液晶応答を関数で近似することにより、この近似関数より補正量を決定する方法も考えられる。これは、例えば液晶応答を Exponential 近似し、書き込みライン位置に応じたバックライト部の発光期間に対して積分を行うことにより、液晶の透過率を予測し、補正量を算出する方法である。この方法を行うことにより ROM データは不要となる。

20

【 0 0 4 8 】

また、バックライトの点滅方法として、本実施形態では、光源そのものを点滅する方法について示したが、液晶パネルと全面一括常灯の光源との間に配置したシャッタ素子により、前記光源からの光を間欠的に透過させるようにしてもよい。例えば、図 2 と同等部分を同一符号で示す図 7 のように、液晶パネル 110 と導光体 142 との間にシャッタ素子としての液晶シャッタ 143 を設置し、階調レベル補正部 160 から供給される液晶シャッタ駆動信号により、液晶シャッタ 143 からの光の透過、非透過を制御することによっても、上記実施形態と同様の効果を得ることができる。

30

【 0 0 4 9 】

以上のように実施形態 1 では、バックライト点滅方式によりインパルス型表示を行う液晶表示装置において、応答速度が比較的遅い液晶材料を用いた場合でも、走査時間を短くしたり、発光期間を短くすることなしに、液晶応答が遅いことによる二重像の発生を防止することができる。したがって、本実施形態を適用したバックライト点滅方式による画像表示では、走査時間を短くするために走査線駆動回路の駆動周波数を上げて回路負担を増大させたり、また発光期間を短くするために表示輝度を低下させたりすることなしに、二重画像による画質劣化のない切れのある動画表示を行うことができる。

40

【 0 0 5 0 】

[実施形態 2]

次に、実施形態 2 として、バックライト部を分割発光可能な構成とした場合について説明する。

【 0 0 5 1 】

50

図8は、実施形態2に係わる液晶表示装置の回路構成図である。この液晶表示装置200では、バックライト部が4分割されている。それ以外の構成は図2と同じであり、図2と同等部分を同一符号で表している。以下、共通部分の説明を省略し、相違点についてのみ説明する。なお、以下の説明では、バックライト部210の分割された発光領域を分割発光領域といい、この分割発光領域に対応する液晶パネル110の表示領域を分割画面領域という。

【0052】

バックライト部210は、水平ストライプ状に4つの領域に分割されており、各分割発光領域は、光源ランプ221, 222, 223, 224と、導光体231, 232, 233, 234により構成されている。各分割発光領域は、液晶パネル110への書き込み順に発光するように制御されている。例えば、解像度がVGAの画面では走査線数が480本となり、液晶パネル110の各分割画面領域に対応する最下ラインはそれぞれ $120 \times n$ (n は1~4の整数)目となるため、各分割画面領域は $120 \times n$ 目の最下ラインへの書き込みが終了した後、液晶応答時間を経て発光する。図9は、液晶パネル110への映像信号の書き込みとバックライト部210の発光タイミングの関係を示すタイムチャートである。実施形態1のような全面で発光するバックライト部140では、図4に示したように表示デューティ50%の場合、 $1/240 \text{ sec.}$ で映像信号を書き込み後、さらに $1/240 \text{ sec.}$ の液晶応答期間後にバックライト部140が発光する。これに対して実施形態2のように分割発光するバックライト部210を用いた場合は、液晶パネル110への映像信号の書き込みを1フレーム期間とることができるため、走査時間を短くする必要がなく、走査線駆動回路の駆動周波数を下げることができる。また、液晶応答時間も図4に比べて長くすることができる。

【0053】

図9は、20階調から200階調に変化する画素への映像信号の書き込みとバックライト部210の発光タイミングの関係を示している。液晶パネルに $1/60 \text{ sec.}$ で映像信号を書き込み、表示デューティが50%の場合、液晶パネル110の各分割画面領域に対応する最下ラインを書き込み後、バックライト部210の分割発光領域が発光するまでの期間は $1/240 \text{ sec.}$ (約 4.2 ms)となる。一方、図10に示すように、20階調から200階調へ変化する画素の液晶応答に約 6 ms かかるとすると、液晶パネル110の各分割画面領域の画面上部約 $2/3$ の領域では液晶応答が完了した後にバックライト部210の分割発光領域が発光するが、画面下部約 $1/3$ の画面領域(図中Dの範囲で示す領域)では、液晶応答が完了する前にバックライト部210の分割発光領域が発光することになる。そのため、図11に示すように、20階調の背景に対して200階調の箱形画像が矢印方向に横スクロールしているような表示画像の場合、液晶パネル110の各分割画面領域における左側下部約 $1/3$ の領域Eでは、1フレームのストロール分に相当する範囲Cにおいて、その他の200階調の領域に比べて表示輝度が低くなり、観察者には箱形画像の左側に二重像が縞状に知覚されることになる。これを防止するために、実施形態1と同様に、 n フレーム目の映像信号の画像、フレームメモリ150により1フレーム期間保持された $n-1$ フレーム目の映像信号の画像、及び液晶パネル110への書き込みライン位置に基づいて、 n フレーム目の映像信号のうち、液晶応答時刻がバックライト部210の各分割発光領域の発光タイミングより遅くなる画素を抽出し、この応答未達画素の1フレーム期間における表示輝度の合計が本来の表示輝度の合計と等しくなるように階調レベルを補正する。階調レベルを補正する手法は実施形態1と同じである。

【0054】

このように、応答未達画素の1フレーム期間における表示輝度の合計が本来の表示輝度の合計となるように階調レベルを補正することにより、応答速度が比較的遅い液晶材料を使用した場合であっても、走査時間を短くしたり、発光期間を短くすることなしに、液晶応答が遅いことによる二重像の発生を防止することができる。また、本実施形態においても、図7のように液晶パネル110と導光体142との間に液晶シャッタ143を設置し、液晶シャッタ143の透過、非透過を分割画面領域毎に制御するようにしてもよい。このよ

10

20

30

40

50

うな構成とすることによっても、同様の効果を得ることができる。その他、階調レベルを補正する際に用いるデータやその保存形式などは実施形態1と同様の手法を適用することができる。

【0055】

以上、本発明に係わる液晶表示装置及び液晶表示装置の駆動方法に関する実施形態について説明したが、本発明は上記実施形態に限定されるものではなく、その趣旨を逸脱しない範囲内において種々変形して実施することが可能である。さらに、上記実施形態には、種々の段階の発明が含まれており、開示された構成要件を適宜組み合わせることによって種々の発明が抽出され得る。例えば、開示された構成要件からいくつかの構成要素が削除されても、所定の効果が得られるものであれば発明として抽出され得る。

10

【0056】

【発明の効果】

本発明によれば、バックライト点滅方式によりインパルス型表示を行う液晶表示装置において、応答速度が比較的遅い液晶材料を用いた場合においても、発光期間を短くするために表示輝度を低下させたり、走査時間を短くするために走査線駆動回路の駆動周波数を大幅に上げて回路負担を増大させたりすることなく、二重像等の画質劣化の無い切れのある動画を観察者に提示することができる。

【図面の簡単な説明】

【図1】液晶応答とバックライト部の発光タイミングの関係を示すタイムチャート。(a)は最上ライン。(b)は従来の最下ライン。(c)は実施形態1の最下ライン。

20

【図2】実施形態1に係わる液晶表示装置の回路構成図。

【図3】図2の部分拡大図。

【図4】液晶パネルへの映像信号の書き込みとバックライト部の発光タイミングの基本的な関係を示す実施形態1のタイムチャート。

【図5】20階調から200階調に変化する画素への映像信号の書き込みとバックライト部の発光タイミングの関係を示すタイムチャート。

【図6】20階調の背景に対して200階調の箱形画像が矢印方向に横スクロールしている表示画像を示す模式図。

【図7】液晶パネルと導光体との間に液晶シャッタを設置した液晶表示装置の回路構成図。

30

【図8】実施形態2に係わる液晶表示装置の回路構成図。

【図9】液晶パネルへの映像信号の書き込みとバックライト部の発光タイミングの関係を示す実施形態2のタイムチャート。

【図10】20階調から200階調に変化する画素への映像信号の書き込みとバックライト部の発光タイミングの関係を示す実施形態2のタイムチャート。

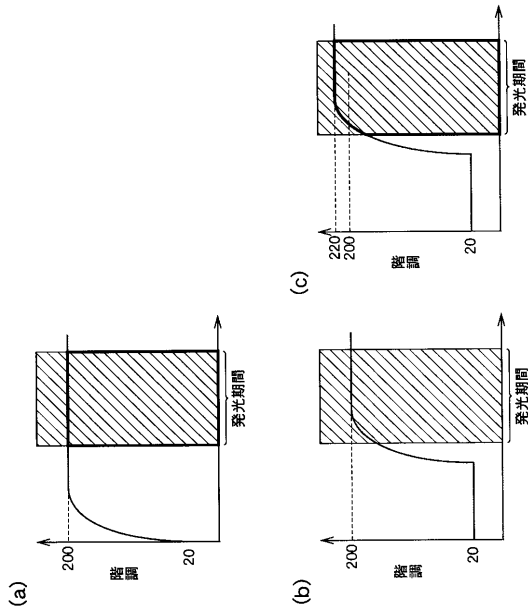
【図11】20階調の背景に対して200階調の箱形画像が矢印方向に横スクロールしている表示画像を示す実施形態2の模式図。

【符号の説明】

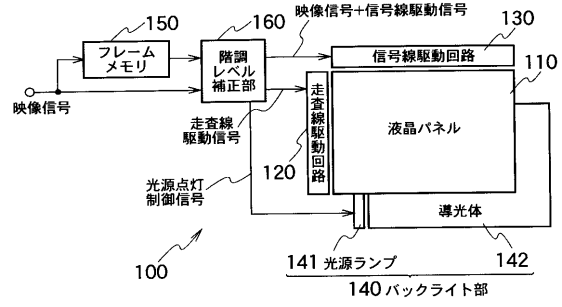
110...液晶パネル、120...走査線駆動回路、130...信号線駆動回路、140, 210...バックライト部、141, 221~224...光源ランプ、142, 231~234...導光体、143...液晶シャッタ、150...フレームメモリ、160...階調レベル補正部

40

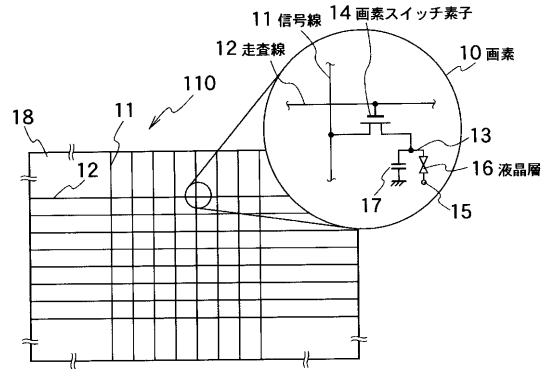
【 図 1 】



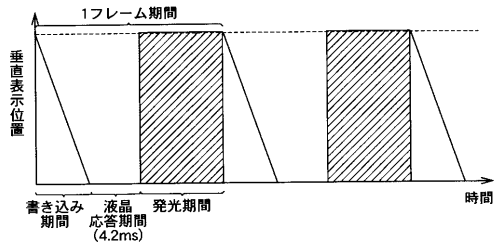
【 図 2 】



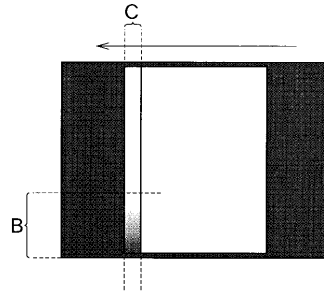
【 図 3 】



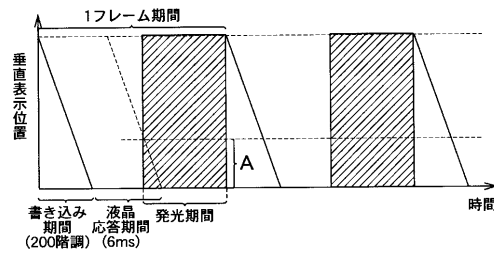
【 図 4 】



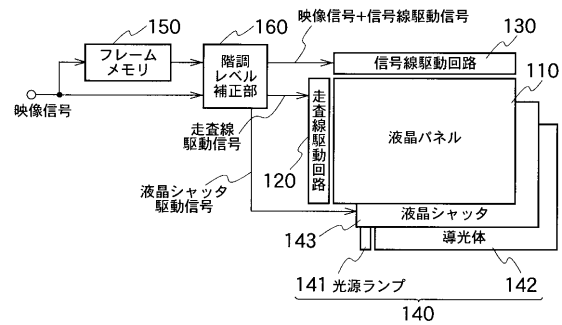
【 図 6 】



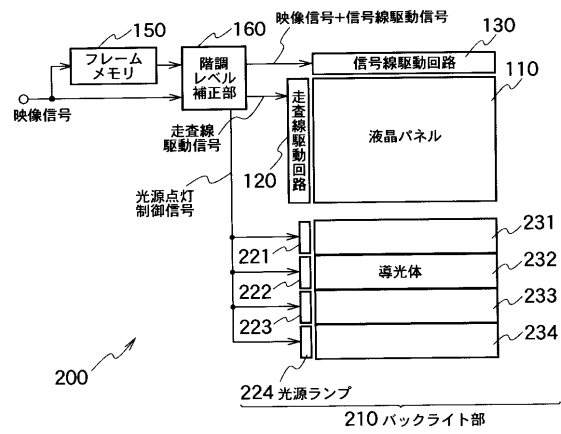
【 図 5 】



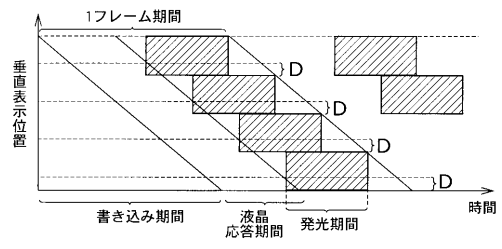
【 図 7 】



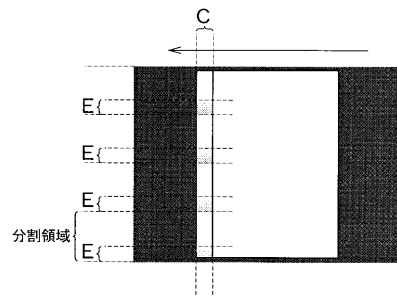
【図8】



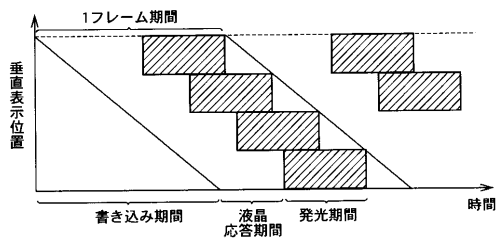
【図10】



【図11】



【図9】



フロントページの続き

(51) Int.Cl. F I
 G 0 9 G 3/20 6 4 1 R
 G 0 9 G 3/20 6 4 2 D
 G 0 9 G 3/20 6 6 0 W
 G 0 9 G 3/34 J
 G 0 9 G 3/36

(74)代理人 100098327

弁理士 高松 俊雄

(72)発明者 馬場 雅裕

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝 研究開発センター内

(72)発明者 奥村 治彦

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝 研究開発センター内

審査官 藤田 都志行

(56)参考文献 特開2001-125067(JP,A)

特開2001-108962(JP,A)

特開2001-281622(JP,A)

特開2001-255508(JP,A)

特開2000-275605(JP,A)

特開2000-321549(JP,A)

特開2000-056738(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/133 575

G02F 1/133 535

G02F 1/133 550

G02F 1/133 570

G09G 3/20 612U

G09G 3/20 641R

G09G 3/20 642D

G09G 3/20 660W

G09G 3/34 J

G09G 3/36

专利名称(译)	液晶显示装置和液晶显示装置的驱动方法		
公开(公告)号	JP3732775B2	公开(公告)日	2006-01-11
申请号	JP2001343283	申请日	2001-11-08
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
当前申请(专利权)人(译)	东芝公司		
[标]发明人	馬場雅裕 奥村治彦		
发明人	馬場 雅裕 奥村 治彦		
IPC分类号	G02F1/133 G09G3/20 G09G3/34 G09G3/36		
FI分类号	G02F1/133.575 G02F1/133.535 G02F1/133.550 G02F1/133.570 G09G3/20.612.U G09G3/20.641.R G09G3/20.642.D G09G3/20.660.W G09G3/34.J G09G3/36		
F-TERM分类号	2H093/NA16 2H093/NA51 2H093/NB03 2H093/NB10 2H093/NB14 2H093/NC29 2H093/NC34 2H093/NC42 2H093/NC62 2H093/NC65 2H093/ND01 2H093/ND03 2H093/ND04 2H093/ND06 2H093/ND07 2H093/ND08 2H093/ND49 2H093/ND58 2H093/NE06 2H193/ZA04 2H193/ZD21 2H193/ZF12 2H193/ZG04 2H193/ZG44 2H193/ZG45 2H193/ZH40 2H193/ZH52 5C006/AA01 5C006/AA16 5C006/AF03 5C006/AF04 5C006/AF19 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF52 5C006/AF53 5C006/AF61 5C006/AF69 5C006/AF71 5C006/BB16 5C006/BF02 5C006/BF14 5C006/EA01 5C006/FA15 5C006/FA29 5C006/FA41 5C006/FA47 5C006/FA54 5C080/AA10 5C080/BB05 5C080/DD03 5C080/DD22 5C080/DD26 5C080/EE19 5C080/EE29 5C080/FF11 5C080/GG12 5C080/JJ02 5C080/JJ04 5C080/JJ05		
代理人(译)	三好秀 中村智之 伊藤雅一 高桥俊 高松俊夫		
其他公开文献	JP2003149626A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了提供通过背光闪光方法执行脉冲型显示的液晶显示装置，当使用具有相对低响应速度的液晶材料时，导致显示亮度降低和电路负担增加。在第n帧的图像信号中，帧存储器保持一帧周期的第(n-1)帧的视频信号的图像和液晶面板的写入行位置，提取液晶响应时间晚于背光单元的发光定时的像素，并且无响应像素的一个帧周期中的显示亮度的总和等于相同灰度等级的像素中的显示亮度的总和。纠正渐变级别。

【図2】

