

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-60967

(P2010-60967A)

(43) 公開日 平成22年3月18日(2010.3.18)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G02F 1/1343	2H092
G02F 1/1368 (2006.01)	G02F 1/1368	2H191
G02F 1/1335 (2006.01)	G02F 1/1335 505	5C094
G09F 9/30 (2006.01)	G09F 9/30 338	

審査請求 未請求 請求項の数 6 O L (全 17 頁)

(21) 出願番号 特願2008-227972 (P2008-227972)
 (22) 出願日 平成20年9月5日 (2008.9.5)

(71) 出願人 304053854
 エプソンイメージングデバイス株式会社
 長野県安曇野市豊科田沢6925
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100107261
 弁理士 須澤 修
 (74) 代理人 100127661
 弁理士 宮坂 一彦
 (72) 発明者 有賀 真司
 長野県安曇野市豊科田沢6925 エプソ
 ンイメージングデバイス株式会社内

最終頁に続く

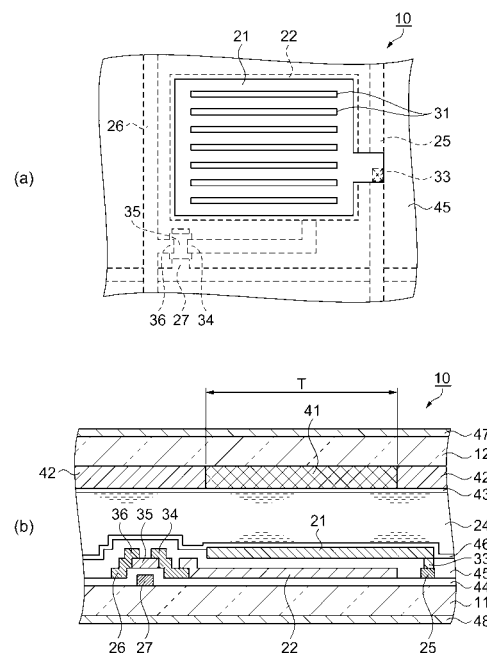
(54) 【発明の名称】 液晶表示装置及び電子機器

(57) 【要約】

【課題】表示品質を向上させることができる液晶表示装置及び電子機器を提供する。

【解決手段】液晶表示装置10は、一対の基板により挟持された液晶層24と、一対の基板のうち一方の基板11上の表示領域に設けられ、マトリクス状に配置されたデータ線26及び走査線27と、ソース電極36及びドレイン電極34を有するTFT23と、データ線26と走査線27とで区画された画素の領域毎に設けられた下電極22と、下電極22上に層間絶縁膜45を介して配置された複数のスリット31を有する上電極21と、複数の画素の領域に跨って配置された共通配線25と、を有し、下電極22は、ドレイン電極34又は共通配線25のいずれか一方に接続されており、上電極21は、下電極22の接続されていない他方に接続されており、共通配線25は、ドレイン電極34と同層に設けられている。

【選択図】図4



【特許請求の範囲】

【請求項 1】

一対の基板により挟持された液晶層と、
前記一対の基板のうち一方の基板上の表示領域に設けられ、マトリクス状に配置されたデータ線及び走査線と、
ソース電極及びドレイン電極を有する薄膜トランジスタと、
前記データ線と前記走査線とで区画された画素の領域毎に設けられた第 1 電極と、
前記第 1 電極上に絶縁膜を介して配置された複数のスリットを有する第 2 電極と、
複数の前記画素の領域に跨って配置された共通配線と、を有し、
前記第 1 電極は、前記ドレイン電極又は前記共通配線のいずれか一方に接続されており
、
前記第 2 電極は、前記第 1 電極の接続されていない他方に接続されており、
前記共通配線は、前記ドレイン電極と同層に設けられていることを特徴とする液晶表示装置。

【請求項 2】

請求項 1 に記載の液晶表示装置であって、
前記一方の基板上に前記データ線と前記共通配線とが平行に配置されていることを特徴とする液晶表示装置。

【請求項 3】

請求項 1 又は請求項 2 に記載の液晶表示装置であって、
前記表示領域は、前記ドレイン電極と前記第 1 電極とが電氣的に接続され、かつ、前記共通配線と前記第 2 電極とが電氣的に接続された第 1 接続方式の第 1 画素と、前記ドレイン電極と前記第 2 電極が電氣的に接続され、かつ、前記共通配線と前記第 1 電極とが電氣的に接続された第 2 接続方式の第 2 画素と、が混在することを特徴とする液晶表示装置。

【請求項 4】

請求項 3 に記載の液晶表示装置であって、
前記表示領域における行方向及び列方向のうち少なくとも一方向に前記第 1 画素と前記第 2 画素とが交互に配列していることを特徴とする液晶表示装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項に記載の液晶表示装置であって、
前記画素は、異なる色のカラーフィルタを有する少なくとも 3 つのサブ画素からなり、行方向及び列方向のうち少なくとも一方向に前記第 1 接続方式の第 1 サブ画素と前記第 2 接続方式の第 2 サブ画素とが交互に配列していることを特徴とする液晶表示装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項に記載の液晶表示装置を表示部として備えていることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画素電極と共通電極との間に生じる横方向電界によって液晶分子の配向方向が制御される液晶表示装置及び電子機器に関する。

【背景技術】

【0002】

上記した液晶表示装置の広視野角化を図る手段の一つとして、基板上の電極間に横方向の電界を発生させ、この電界により液晶分子を基板に平行な面内で回転させる F F S (Fringe Field Switching) 方式が知られている。この F F S 方式の液晶表示装置において、信号歪みによる輝度ムラや焼き付きなどを抑えるために、例えば、特許文献 1 に記載のように、ライン反転駆動を用いている。具体的には、ドレイン電極と共通配線とに対して、画素電極と共通電極との接続方法が異なる 2 種類の画素を行方向と列方向とに繰り返し配置する。これにより、ライン反転駆動の回路構成が容易となる。

【 0 0 0 3 】

【特許文献 1】特開 2 0 0 7 - 2 6 4 0 8 0 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 4 】

しかしながら、このような方法では、画素電極と共通電極との間に 2 つの誘電体（絶縁膜）が存在することになる。具体的には、ゲート電極上（共通電極上）に 1 層、更にドレイン電極上に 1 層の絶縁膜があり、その上に画素電極が配置される。よって、共通電極と画素電極との間に 2 層の絶縁膜が存在することになり、絶縁膜が 1 層である場合に比べて、適正な駆動電圧を電極間に印加できないおそれがある。その結果、ライン反転駆動に限らずどのような駆動方式においても、適正な表示が行えないという課題がある。

10

【課題を解決するための手段】

【 0 0 0 5 】

本発明は、上記課題の少なくとも一部を解決するためになされたものであり、以下の形態又は適用例として実現することが可能である。

【 0 0 0 6 】

〔適用例 1〕本適用例に係る液晶表示装置は、一对の基板により挟持された液晶層と、前記一对の基板のうち一方の基板上の表示領域に設けられ、マトリクス状に配置されたデータ線及び走査線と、ソース電極及びドレイン電極を有する薄膜トランジスタと、前記データ線と前記走査線とで区画された画素の領域毎に設けられた第 1 電極と、前記第 1 電極上に絶縁膜を介して配置された複数のスリットを有する第 2 電極と、複数の前記画素の領域に跨って配置された共通配線と、を有し、前記第 1 電極は、前記ドレイン電極又は前記共通配線のいずれか一方に接続されており、前記第 2 電極は、前記第 1 電極の接続されていない他方に接続されており、前記共通配線は、前記ドレイン電極と同層に設けられていることを特徴とする。

20

【 0 0 0 7 】

この構成によれば、ドレイン電極と共通配線とを同層に設けるので、第 1 電極と第 2 電極との間の絶縁膜をゲート絶縁膜とトランジスタの保護膜との 2 層とする場合に比べて、トランジスタの保護膜である絶縁膜一層のみとすることが可能である。具体的には、共通配線を第 1 電極と電氣的に接続した場合は、絶縁膜を介してドレイン電極と第 2 電極とが電氣的に接続される。また、ドレイン電極と第 1 電極とを接続した場合には、絶縁膜を介して共通配線と第 2 電極とが接続される。つまり、第 1 電極と第 2 電極との間の絶縁膜を 1 層として絶縁膜を減らすことが可能となり、第 1 電極と第 2 電極との間に駆動電圧を印加したときの電圧降下を抑えることができる。その結果、表示品質を向上させることができる。

30

【 0 0 0 8 】

〔適用例 2〕上記適用例に係る液晶表示装置において、前記一方の基板上に前記データ線と前記共通配線とが平行に配置されていることが好ましい。

【 0 0 0 9 】

この構成によれば、データ線と共通配線とは平面視で交差しないようにすることが可能となる。よって、データ線とドレイン電極と共通配線とを、同層において複雑にならずに単純に配置することができる。

40

【 0 0 1 0 】

〔適用例 3〕上記適用例に係る液晶表示装置において、前記表示領域は、前記ドレイン電極と前記第 1 電極とが電氣的に接続され、かつ、前記共通配線と前記第 2 電極とが電氣的に接続された第 1 接続方式の第 1 画素と、前記ドレイン電極と前記第 2 電極が電氣的に接続され、かつ、前記共通配線と前記第 1 電極とが電氣的に接続された第 2 接続方式の第 2 画素と、が混在することを特徴とすることが好ましい。

【 0 0 1 1 】

この構成によれば、第 1 電極及び第 2 電極の接続方式が異なる第 1 画素と第 2 画素とが

50

混在するので、１種の接続方式の画素を配列させた場合に比べて、ライン反転駆動やドット反転駆動を行うことが容易となる。加えて、絶縁膜が１層なので、駆動波形がなまることを抑えることができる。よって、適正なライン反転駆動やドット反転駆動を行うことができるので、表示品質を向上させることができる。

【００１２】

〔適用例４〕上記適用例に係る液晶表示装置において、前記表示領域における行方向及び列方向のうち少なくとも一方向に前記第１画素と前記第２画素とが交互に配列していることが好ましい。

【００１３】

第１画素と第２画素とが交互に配列しているので、効果的にライン反転駆動やドット反転駆動を行うことができる。

10

【００１４】

〔適用例５〕上記適用例に係る液晶表示装置において、前記画素は、異なる色のカラーフィルタを有する少なくとも３つのサブ画素からなり、行方向及び列方向のうち少なくとも一方向に前記第１接続方式の第１サブ画素と前記第２接続方式の第２サブ画素とが交互に配列していることが好ましい。

【００１５】

この構成によれば、第１サブ画素と第２サブ画素とが交互に混在するので、ライン反転駆動やドット反転駆動をより効果的に行うことができる。

【００１６】

20

〔適用例６〕本適用例に係る電子機器は、上記に記載の液晶表示装置を表示部として備えていることを特徴とする。

【００１７】

この構成によれば、優れた表示品質を有する電子機器が得られる。

【発明を実施するための最良の形態】

【００１８】

（第１実施形態）

<液晶表示装置>

図１は、第１実施形態の液晶表示装置の構造を示す模式平面図である。なお、以下の説明に用いる各図面では、各部材を認識可能な大きさとするため、各部材の縮尺を適宜変更している。以下、液晶表示装置の構造を、図１を参照しながら説明する。

30

【００１９】

図１に示すように、本実施形態の液晶表示装置１０は、一对の基板としての素子基板１１及び対向基板１２を備えている。対向基板１２は、所定の位置で一回り大きいサイズの素子基板１１とシール材（図示せず）を介して接合されている。

【００２０】

シール材により接合された素子基板１１と対向基板１２との隙間（ギャップ）に、正の誘電異方性を有する液晶が充填され液晶層２４（図４（ｂ）参照）を構成している。すなわち、素子基板１１と対向基板１２とにより液晶層２４を挟持している。

【００２１】

40

液晶表示装置１０には、ＣＯＧ（Chip On Glass）技術により、液晶駆動用ＩＣ（ドライバ）たる駆動用ＩＣ１３が直接実装されている。液晶表示装置１０の端部には、インターフェース基板としてのＦＰＣ（Flexible Printed Circuit）１４が接続されており、駆動用ＩＣ１３の一方の端子は素子基板１１上に形成された配線１５を通じて、ＦＰＣ１４に接続されている。また、駆動用ＩＣ１３の他方の端子は、素子基板１１上に形成された配線１６を介して表示領域１７と電氣的に接続されている。つまり、液晶表示装置１０（表示領域１７）は、配線１６、駆動用ＩＣ１３、配線１５、ＦＰＣ１４を介して、外部の電子機器と電氣的に接続されている。

【００２２】

図２は、液晶表示装置の電氣的な構成を模式的に示す等価回路図である。以下、液晶表

50

示装置の電氣的な構成を、図 2 を参照しながら説明する。

【 0 0 2 3 】

図 2 に示すように、液晶表示装置 1 0 の表示領域 1 7 (図 1 参照) を構成する各サブ画素 S G は、第 2 電極としての上電極 2 1 と、第 1 電極としての下電極 2 2 と、上電極 2 1 をスイッチング制御するための T F T (Thin Film Transistor) 2 3 とを有している。上電極 2 1 と下電極 2 2 との間には液晶層 2 4 が介在している。下電極 2 2 は駆動用 I C 1 3 から延びる共通配線 2 5 と電氣的に接続されており、各サブ画素 S G において共通の電位に保持されるようになっている。

【 0 0 2 4 】

駆動用 I C 1 3 から延びるデータ線 2 6 は、T F T 2 3 のソースと電氣的に接続されている。駆動用 I C 1 3 は、画像信号 S 1 , S 2 , S 3 , ... , S n を、データ線 2 6 を介して各サブ画素 S G に供給する。画像信号 S 1 ~ S n はこの順に線順次で供給しても構わないし、相隣接する複数のデータ線 2 6 同士に対して、グループごとに供給するようにしてもよい。

10

【 0 0 2 5 】

また、T F T 2 3 のゲートには、駆動用 I C 1 3 から延びる走査線 2 7 が電氣的に接続されている。駆動用 I C 1 3 から所定のタイミングで走査線 2 7 にパルスの供給される走査信号 G 1 , G 2 , G 3 , ... , G m が、この順に線順次で T F T 2 3 のゲートに印加されるようになっている。上電極 2 1 は、T F T 2 3 のドレインに電氣的に接続されている。

20

【 0 0 2 6 】

スイッチング素子である T F T 2 3 が走査信号 G 1 , G 2 , G 3 , ... , G m の入力により一定期間だけオン状態とされることで、データ線 2 6 から供給される画像信号 S 1 , S 2 , S 3 , ... , S n が所定のタイミングで上電極 2 1 に書き込まれるようになっている。上電極 2 1 を介して液晶層 2 4 に書き込まれた所定レベルの画像信号 S 1 , S 2 , S 3 , ... , S n は、液晶層 2 4 を介した上電極 2 1 と下電極 2 2 との間で一定期間保持される。

【 0 0 2 7 】

本実施形態の液晶表示装置 1 0 は、下電極 2 2 と上電極 2 1 とで発生する横方向電界により液晶層 2 4 を駆動する F F S (Fringe Field Switching mode) 方式を採用している。

30

【 0 0 2 8 】

図 3 は、液晶表示装置の画素の構造を示す模式平面図である。以下、液晶表示装置の画素の構造を、図 3 を参照しながら説明する。

【 0 0 2 9 】

図 3 に示すように、液晶表示装置 1 0 の 1 つの画素は、3 色 (R , G , B) のカラーフィルタ 4 1 R , 4 1 G , 4 1 B に対応する 3 つのサブ画素 S G により構成されている。各サブ画素 S G には、複数のスリット (隙間) 3 1 が略梯子状に形成された矩形の上電極 2 1 が設けられている。複数の画素は、上電極 2 1 の長手方向が画素の列方向となるようにマトリクス状に配置されている。

【 0 0 3 0 】

また、上電極 2 1 の外周を取り囲むようにして、走査線 2 7 と共通配線 2 5 とデータ線 2 6 とが配置されている。走査線 2 7 とデータ線 2 6 との交差部近傍に T F T 2 3 が形成されており、T F T 2 3 はデータ線 2 6 及び下電極 2 2 と電氣的に接続されている。また、下電極 2 2 と平面視でほぼ重なる位置に矩形状の上電極 2 1 が形成されている。

40

【 0 0 3 1 】

上電極 2 1 は、I T O (Indium Tin Oxide) 等の透明導電材料からなる導電膜である。1 つのサブ画素 S G の上電極 2 1 に複数本のスリット 3 1 が形成されている。各スリット 3 1 は、走査線 2 7 に沿った X 軸方向に延びて、データ線 2 6 に沿った Y 軸方向において等間隔に配列するように形成されている。各スリット 3 1 は略同一の幅に形成され、互いに平行である。これにより、上電極 2 1 は、複数本の帯状電極部 3 2 を有することになる

50

。スリット 3 1 が一定の幅を有して等間隔で配列していることから、帯状電極部 3 2 も一定の幅を有して等間隔で配列している。

【 0 0 3 2 】

上電極 2 1 は、データ線 2 6 と平行に延びる共通配線 2 5 と、コンタクトホール 3 3 を介して電氣的に接続されている。下電極 2 2 は、ITO 等の透明導電材料からなる導電膜であり、後述するドレイン電極 3 4 と電氣的に接続されている。

【 0 0 3 3 】

TFT 2 3 は、走査線 2 7 上に部分的に形成された島状のアモルファスシリコン膜からなる半導体層 3 5 と、データ線 2 6 を分岐して半導体層 3 5 上に延出されたソース電極 3 6 と、半導体層 3 5 上から下電極 2 2 の形成領域に延びるドレイン電極 3 4 とを備えている。

10

【 0 0 3 4 】

走査線 2 7 は、半導体層 3 5 と対向する位置で TFT 2 3 のゲート電極として機能する。また、走査線 2 7 の一部の部分には、ゲート電極として機能する凸部 2 7 a が形成されている。ドレイン電極 3 4 と下電極 2 2 とは、両者が平面的に重なる位置に形成され電氣的に接続されている。

【 0 0 3 5 】

なお、図示のサブ画素 SG において、上電極 2 1 と下電極 2 2 とが平面視で重なる領域が、当該サブ画素 SG の容量として機能するので、画像信号を保持するために別途保持容量をサブ画素 SG の形成領域内に設ける必要が無く、高い開口率を得ることができる。また、上電極 2 1 と下電極 2 2 とが平面視で重なる領域は、この場合、透過表示領域 T となっている。

20

【 0 0 3 6 】

図 4 は、液晶表示装置の構造を示す模式図であり、(a) は模式平面図であり、(b) は模式断面図である。以下、液晶表示装置の構造を、図 4 を参照しながら説明する。なお、図 4 (a) は、上電極から素子基板側を見た図を示す。また、最初に上電極が共通配線と接続され、かつ、下電極がドレイン電極と接続される第 1 接続方式から説明する。第 2 接続方式は第 2 実施形態で説明する。

【 0 0 3 7 】

図 4 に示すように、液晶表示装置 1 0 は、上電極 2 1 および下電極 2 2 を有する素子基板 1 1 と、対向基板 1 2 とにより、液晶層 2 4 を挟持している。

30

【 0 0 3 8 】

透明なガラス等からなる対向基板 1 2 上には、液晶層 2 4 側にカラーフィルタ 4 1 (4 1 B , 4 1 G , 4 1 R) と、カラーフィルタ 4 1 をサブ画素 SG 毎 (色毎) に区画する遮光膜 4 2 と、カラーフィルタ 4 1 及び遮光膜 4 2 を覆う配向膜 4 3 とが形成されている。

【 0 0 3 9 】

遮光膜 4 2 は、ブラックマトリクス (BM) と呼ばれるものである。その形成方法は、例えば、遮光性材料として金属又は金属化合物の薄膜を対向基板 1 2 の表面 (液晶層 2 4 側) に成膜し、フォトリソグラフィ法により、サブ画素 SG に対応した開口部を有するようにパターンニングする方法が挙げられる。代表的な金属又は金属化合物としては、クロム (Cr) または酸化クロムが挙げられる。また、遮光性材料として黒色顔料などを含む樹脂をオフセットなどの印刷法でパターンニングする方法が挙げられる。

40

【 0 0 4 0 】

カラーフィルタ 4 1 は、例えば、各色の着色材料を含む感光性樹脂材料を、遮光膜 4 2 が形成された対向基板 1 2 に塗布して、これをフォトリソグラフィ法により露光・現像することにより、遮光膜 4 2 の開口部を埋めるように形成することができる。塗布方法としては、スピンコート、スリットコートなどの方法を用いることができる。また、遮光膜 4 2 上に隔壁部を設け、隔壁部により区画された領域に各色の着色材料を含む液状体を液滴として塗布する液滴吐出法を用いてもよい。

【 0 0 4 1 】

50

同じく透明なガラス等からなる素子基板 1 1 上には、走査線 2 7 が形成されており、素子基板 1 1 及び走査線 2 7 を覆うように、シリコン酸化物等からなる絶縁薄膜 4 4 が形成されている。絶縁薄膜 4 4 上には、島状の半導体層 3 5 と、半導体層 3 5 と一部が重なるようにソース電極 3 6 及びドレイン電極 3 4、更に共通配線 2 5 が形成されている。

【 0 0 4 2 】

また、絶縁薄膜 4 4 上には、ドレイン電極 3 4 と一部が重なるように下電極 2 2 が形成されている。つまり、ドレイン電極 3 4 と下電極 2 2 が電氣的に接続されている。そして、半導体層 3 5、ソース電極 3 6、ドレイン電極 3 4、下電極 2 2、及び共通配線 2 5 を覆って、シリコン酸化物膜や樹脂膜からなる層間絶縁膜 4 5 が形成されている。

【 0 0 4 3 】

層間絶縁膜 4 5 上には、上電極 2 1 が形成され、層間絶縁膜 4 5 を貫通して共通配線 2 5 に達するコンタクトホール 3 3 を介して、上電極 2 1 と共通配線 2 5 とが電氣的に接続されている。つまり、第 1 接続方式は、上電極 2 1 と共通配線 2 5 とが電氣的に接続され、かつ、下電極 2 2 がドレイン電極 3 4 と電氣的に接続される。そして、上電極 2 1 を覆って、ポリイミド等からなる配向膜 4 6 が形成されている。

【 0 0 4 4 】

液晶層 2 4 に面する素子基板 1 1 側の配向膜 4 6 及び対向基板 1 2 側の配向膜 4 3 は、ラビング処理等の配向処理を施されて液晶を所定の方に配向させるようになっている。

【 0 0 4 5 】

対向基板 1 2 の表面（液晶層 2 4 側に対して反対側の表面）に偏光板 4 7 が貼り付けられ、素子基板 1 1 の表面（液晶層 2 4 側に対して反対側の表面）に偏光板 4 8 が貼り付けられている。一对の偏光板 4 7、4 8 の光学的な配置は、クロスニコル（互いの透過軸が直交する状態）となっている。

【 0 0 4 6 】

図 5 ~ 図 1 0 は、液晶表示装置の製造方法を工程順に示す模式図であり、（ a ）は模式平面図であり、（ b ）は模式断面図である。なお、説明をわかりやすくするために、平面図と断面図とは各要素の配置位置や長さ等、対応していない部分がある。以下、液晶表示装置の製造方法を、図 5 ~ 図 1 0 を参照しながら説明する。

【 0 0 4 7 】

まず、図 5（ a ）,（ b ）に示す工程では、素子基板 1 1 上に走査線 2 7 を形成する。走査線 2 7 は、例えば、フォトリソグラフィ技術及びエッチング技術を用いて形成する。走査線 2 7 の一部の部分には、ゲート電極として機能する凸部 2 7 a が形成されている。その後、素子基板 1 1 上及び走査線 2 7 上に絶縁薄膜 4 4 を形成する。

【 0 0 4 8 】

次に、図 6（ a ）,（ b ）に示す工程では、絶縁薄膜 4 4 上に、例えばアモルファスシリコン（ α -Si）からなる半導体層 3 5 を形成する。具体的には、走査線 2 7 の凸部 2 7 a の一部の上に形成する。半導体層 3 5 は、例えば、フォトリソグラフィ技術及びエッチング技術を用いて形成する。

【 0 0 4 9 】

次に、図 7（ a ）,（ b ）に示す工程では、絶縁薄膜 4 4 上に、データ線 2 6 と、共通配線 2 5 とが平行（平行な状態）に配置されるようにそれぞれを同時（同層）に形成する。また、半導体層 3 5 のソース側に重なるソース電極 3 6 となるソース配線 3 6 a と、半導体層 3 5 のドレイン側に重なるドレイン電極 3 4 となるドレイン配線 3 4 a とを同時に形成する。データ線 2 6、共通配線 2 5、ソース配線 3 6 a、及びドレイン配線 3 4 a は、例えば、フォトリソグラフィ技術及びエッチング技術を用いて形成する。

【 0 0 5 0 】

次に、図 8（ a ）,（ b ）に示す工程では、絶縁薄膜 4 4 上及びドレイン配線 3 4 a の一部の上に下電極 2 2 を形成する。下電極 2 2 は、データ線 2 6 及び共通配線 2 5 とは接触しないようにその内側に位置するように形成する。つまり、ドレイン配線 3 4 a のみが下電極 2 2 と電氣的に導通することになる。下電極 2 2 は、例えば、フォトリソグラフィ

10

20

30

40

50

技術及びエッチング技術によって形成する。

【0051】

次に、図9(a), (b)に示す工程では、素子基板11上の全面に層間絶縁膜45を形成する。その後、層間絶縁膜45における共通配線25上の一部に、共通配線25と上電極21とを電気的に接続するためのコンタクトホール33を形成する。

【0052】

次に、図10(a), (b)に示す工程では、層間絶縁膜45上にスリット31を有する上電極21を形成する。上電極21は、フォトリソグラフィ技術及びエッチング技術を用いて、下電極22の上方に位置するように形成される。また、上電極21の一部の領域が、共通配線25と繋がっているコンタクトホール33と平面視で重なるように形成する。これにより、コンタクトホール33と上電極21とが電気的に接続される。つまり、共通配線25と上電極21とが電気的に接続されたことになる。この後、素子基板11上の全面に配向膜46(図10において図示せず)を形成して素子基板11側が完成する。なお、対向基板12側の製造方法は、公知の製造方法を用いればよく、詳しい説明は省略する。

10

【0053】

以上詳述したように、第1実施形態によれば、以下に示す効果が得られる。

【0054】

(1)第1実施形態によれば、ドレイン電極34と共通配線25とを同層に設けているので、下電極22と上電極21との間の絶縁膜を絶縁薄膜44とTFT23の保護膜との2層とする場合に比べて、TFT23の保護膜である層間絶縁膜45一層のみとすることが出来る。具体的には、ドレイン電極34と下電極22とを電気的に接続した場合には、層間絶縁膜45を介して共通配線25と上電極21とが電気的に接続される。つまり、上電極21と下電極22との間の絶縁膜を1層として絶縁膜を減らすことが可能となり、上電極21と下電極22との間に駆動電圧を印加したときの電圧降下を抑えることができる。

20

【0055】

(2)第1実施形態によれば、データ線26と共通配線25とは平面視で交差しないようにすることが可能となる。よって、データ線26とドレイン電極34と共通配線25とを、同層において複雑にならずに単純に配置することができる。

30

【0056】

(第2実施形態)

図11は、第2実施形態の液晶表示装置のサブ画素の構成を示す模式図である。第2実施形態の液晶表示装置は、サブ画素の配列が第1接続方式と第2接続方式との交互に配列している部分が、第1実施形態と異なっている。以下、第2実施形態の液晶表示装置の構造を、図11を参照しながら説明する。以下、第1実施形態と同じ構成部材には同一符号を付し、ここではそれらの説明を省略又は簡略化する。

【0057】

図11に示すように、液晶表示装置60のサブ画素SGは、第1実施形態で述べた第1接続方式であるAパターンの第1サブ画素SG1と、第2実施形態で述べる第2接続方式であるBパターンの第2サブ画素SG2とが交互に配列して構成されている。具体的には、第1サブ画素SG1は、R(赤色)であり、第1実施形態で述べたように、下電極22がドレイン電極34と接続され、かつ、上電極21が共通配線25と接続されているAパターンである。第2サブ画素SG2は、B(青色)であり、下電極22が共通配線25と接続され、かつ、上電極21がドレイン電極34と接続されているBパターンである。第3サブ画素SG3は、G(緑色)であり、Aパターンである。このように、サブ画素SGは、AパターンとBパターンとが、行方向又は列方向の少なくとも一方向に繰り返し配列されている。

40

【0058】

図12は、液晶表示装置の構造を示す模式図であり、(a)は模式平面図であり、(b)

50

）は模式断面図である。以下、液晶表示装置の構造を、図 1 2 を参照しながら説明する。
なお、図 1 2 (a) は、上電極 2 1 から素子基板 1 1 側を見た図を示す。

【 0 0 5 9 】

また、ここでは、図 1 2 に示すように、上電極 2 1 がドレイン電極 3 4 と接続され、かつ、下電極 2 2 が共通配線 2 5 と接続される第 2 接続方式を説明する。なお、上述した第 1 接続方式と異なる部分を主に説明する。

【 0 0 6 0 】

上記したように、素子基板 1 1 上には、走査線 2 7 が形成されている。そして、素子基板 1 1 及び走査線 2 7 を覆うように絶縁薄膜 4 4 が形成されている。絶縁薄膜 4 4 上には、島状の半導体層 3 5 と、半導体層 3 5 と一部が重なるようにソース電極 3 6 及びドレイン電極 3 4、更に共通配線 2 5 が形成されている。

10

【 0 0 6 1 】

更に、絶縁薄膜 4 4 上には、共通配線 2 5 と一部が重なるように下電極 2 2 が形成されている。つまり、共通配線 2 5 と下電極 2 2 とが電氣的に接続されている。そして、半導体層 3 5、ソース電極 3 6、ドレイン電極 3 4、及び下電極 2 2 を覆って層間絶縁膜 4 5 が形成されている。

【 0 0 6 2 】

層間絶縁膜 4 5 上には、上電極 2 1 が形成され、層間絶縁膜 4 5 を貫通してドレイン電極 3 4 に達するコンタクトホール 6 1 を介して、上電極 2 1 とドレイン電極 3 4 とが電氣的に接続されている。そして、上電極 2 1 及び層間絶縁膜 4 5 を覆って配向膜 4 6 が形成されている。つまり、第 2 接続方式 (B パターン) は、上電極 2 1 がドレイン電極 3 4 と接続され、かつ、下電極 2 2 が共通配線 2 5 と電氣的に接続される。

20

【 0 0 6 3 】

図 1 3 ~ 図 1 8 は、液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図であり、(b) は模式断面図である。なお、第 1 実施形態と同様、説明をわかりやすくするために、平面図と断面図とは各要素の配置位置や長さ等、対応していない部分がある。また、第 1 実施形態で第 1 接続方式 (A パターン) を説明したので、ここでは第 2 接続方式 (B パターン) の製造方法のみ説明する。以下、液晶表示装置の製造方法を、図 1 3 ~ 図 1 8 を参照しながら説明する。

【 0 0 6 4 】

図 1 3 は、第 1 実施形態の図 5 に示す製造方法と同様である。また、図 1 4 は、第 1 実施形態の図 6 に示す製造方法と同様である。

30

【 0 0 6 5 】

続いて、図 1 5 (a) , (b) に示す工程では、絶縁薄膜 4 4 上に、データ線 2 6、共通配線 2 5 が平行に配置されるようにそれぞれを同時に形成する。また、半導体層 3 5 にその一部が重なるソース電極 3 6 となるソース配線 3 6 a、及びドレイン電極 3 4 となるドレイン配線 3 4 b も同時に形成する。なお、ドレイン配線 3 4 b は、下電極 2 2 とは接続しないため、例えば、図 7 に示すドレイン配線 3 4 a と比較して、端部を曲げずに走査線 2 7 に沿って直線状に形成されている。

【 0 0 6 6 】

次に、図 1 6 (a) , (b) に示す工程では、絶縁薄膜 4 4 上及び共通配線 2 5 の一部の上に下電極 2 2 を形成する。下電極 2 2 は、データ線 2 6 及びドレイン配線 3 4 b とは接触しないようにその内側に位置するように形成する。つまり、共通配線 2 5 のみが下電極 2 2 と電氣的に導通したことになる。

40

【 0 0 6 7 】

次に、図 1 7 (a) , (b) に示す工程では、素子基板 1 1 上の全面に層間絶縁膜 4 5 を形成する。その後、層間絶縁膜 4 5 におけるドレイン配線 3 4 b 上の一部に、ドレイン配線 3 4 b と上電極 2 1 とを接続するためのコンタクトホール 6 1 を形成する。

【 0 0 6 8 】

次に、図 1 8 (a) , (b) に示す工程では、層間絶縁膜 4 5 上にスリット 3 1 を有す

50

る上電極 2 1 を形成する。上電極 2 1 は、下電極 2 2 の上方（共通配線 2 5 の上方を除く）とコンタクトホール 6 1 と平面視で重なるように形成する。これにより、上述したコンタクトホール 6 1 と上電極 2 1 とが電氣的に接続される。つまり、ドレイン配線 3 4 b と上電極 2 1 とが電氣的に接続されたことになる。この後、素子基板 1 1 上の全面に配向膜 4 6 を形成して（図 1 8 において図示せず）素子基板 1 1 側が完成する。なお、対向基板 1 2 側の製造方法は省略する。

【0069】

以上詳述したように、第 2 実施形態によれば、上記した第 1 実施形態の（1）、（2）の効果に加えて、以下に示す効果が得られる。

【0070】

（3）第 2 実施形態によれば、下電極 2 2 及び上電極 2 1 の接続方式が異なる第 1 サブ画素 S G 1 と第 2 サブ画素 S G 2 とが混在するので、1 種の接続方式のサブ画素を配列させた場合に比べて、ライン反転駆動やドット反転駆動を行うことが容易となる。加えて、上電極 2 1 と下電極 2 2 との間の絶縁膜が層間絶縁膜 4 5 の 1 層なので、駆動波形がなまることによる電圧降下を抑えることができる。これにより、適正なライン反転駆動やドット反転駆動を行うことができるので、輝度ムラや焼付きを低減して表示品質を向上させることができる。

【0071】

（第 3 実施形態）

< 電子機器 >

図 1 9 は、上記した液晶表示装置を備えた電子機器の一例として携帯電話機を示す模式図である。以下、液晶表示装置を備えた携帯電話機を、図 1 9 を参照しながら説明する。

【0072】

図 1 9 に示すように、携帯電話機 5 1 は、表示部 5 2 に上記第 1 実施形態の液晶表示装置 1 0 又は上記第 2 実施形態の液晶表示装置 6 0 と、これを照明する照明装置とが搭載されている。具体的には、携帯電話機 5 1 は、操作ボタン 5 3 を有している。表示部 5 2 は、内部に組み込まれた液晶表示装置 1 0 , 6 0 によって、高品位な表示を行うことができる。なお、上記した液晶表示装置 1 0 , 6 0 は、上記携帯電話機 5 1 の他、モバイルコンピュータ、デジタルカメラ、デジタルビデオカメラ、車載機器、オーディオ機器、テレビ、照明機器などの各種電子機器の表示部に用いることができる。

【0073】

なお、実施形態は上記に限定されず、以下のような形態で実施することもできる。

【0074】

（変形例 1）

上記したように、サブ画素 S G の配列は、第 1 実施形態で記載した A パターンのみ、第 2 実施形態で記載した A パターンと B パターンとの交互の配列に限定されず、例えば、第 2 実施形態で説明した B パターンのみの構成としてもよい。

また、図 2 0 に示すような液晶表示装置 7 0 において、画素 7 1（S G 1 , S G 2 , S G 3）, 画素 7 2（S G 4 , S G 5 , S G 6）毎に A パターン（第 1 画素）と B パターン（第 2 画素）とを交互に配列するようにしてもよい。図 2 0 は、液晶表示装置のサブ画素の構成を示す模式図である。具体的には、第 1 サブ画素 S G 1 が R（赤）であり A パターンである。次に、第 2 サブ画素 S G 2 が G（緑）であり同じく A パターンである。第 3 サブ画素 S G 3 が B（青）であり、これも同じく A パターンである。画素 7 2 は、全て B パターンであり、第 4 サブ画素 S G 4 が R（赤）であり、第 5 サブ画素 S G 5 が G（緑）であり、第 6 サブ画素 S G 6 が B（青）である。このように、サブ画素 S G は、画素 7 1 , 7 2 毎に A パターンと B パターンとが繰り返し配列されている。これにより、1 種の接続方式のサブ画素を配列させた場合に比べて、ライン反転駆動やドット反転駆動を行うことが容易となる。

【図面の簡単な説明】

【0075】

【図 1】第 1 実施形態に係る液晶表示装置の構造を示す模式平面図。

【図 2】液晶表示装置の構造を模式的に示す等価回路図。

【図 3】液晶表示装置の画素の構造を示す模式平面図。

【図 4】液晶表示装置の構造を示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 5】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 6】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 7】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。 10

【図 8】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 9】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 10】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 11】第 2 実施形態に係る液晶表示装置の画素の配列を示す模式平面図。

【図 12】液晶表示装置の構造を示す模式図であり、(a) は模式平面図、(b) は模式断面図。 20

【図 13】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 14】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 15】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 16】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 17】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。 30

【図 18】液晶表示装置の製造方法を工程順に示す模式図であり、(a) は模式平面図、(b) は模式断面図。

【図 19】液晶表示装置を表示部として備えた携帯電話機を示す模式図。

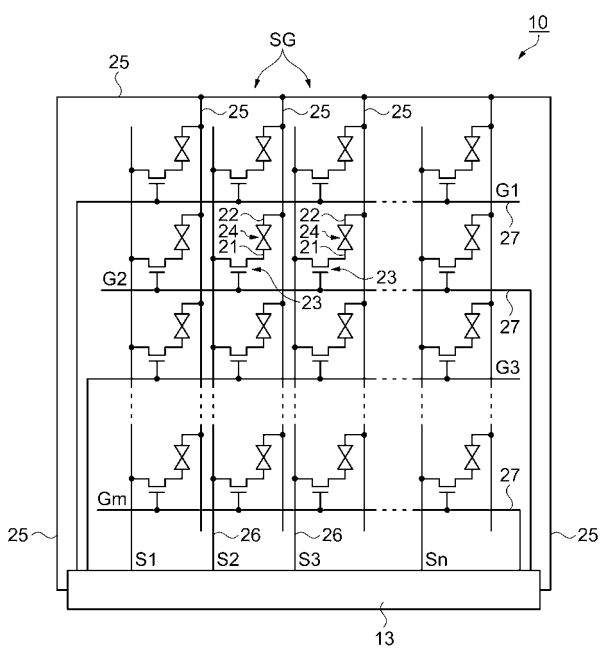
【図 20】液晶表示装置の画素の配列の変形例を示す模式平面図。

【符号の説明】

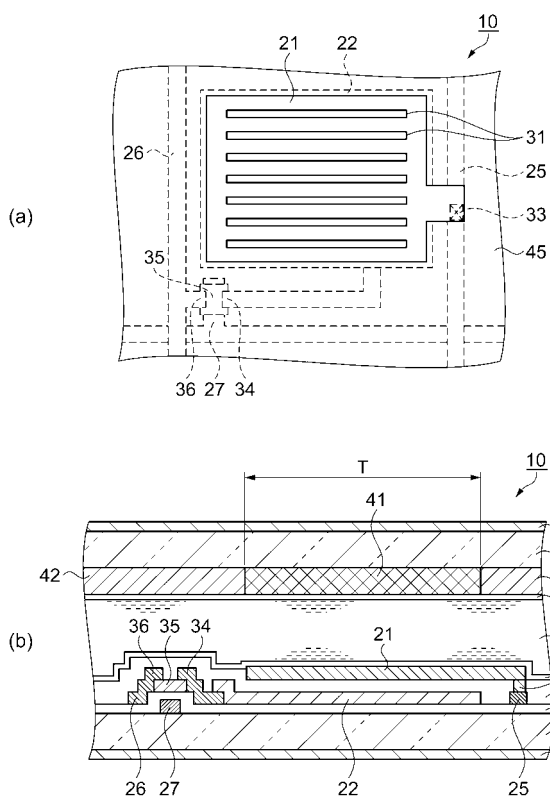
【0076】

10, 60, 70 ... 液晶表示装置、11 ... 一对の基板の一つである素子基板、12 ... 一对の基板の一つである対向基板、13 ... 駆動用 IC、14 ... FPC、15 ... 配線、16 ... 配線、17 ... 表示領域、21 ... 第 2 電極としての上電極、22 ... 第 1 電極としての下電極、23 ... 薄膜トランジスタとしての TFT、24 ... 液晶層、25 ... 共通配線、26 ... データ線、27 ... 走査線、31 ... スリット、32 ... 帯状電極部、33 ... コンタクトホール、34 ... ドレイン電極、34a, 34b ... ドレイン配線、35 ... 半導体層、36 ... ソース電極、36a ... ソース配線、41, 41R, 41G, 41B ... カラーフィルタ、42 ... 遮光膜、43, 46 ... 配向膜、44 ... 絶縁薄膜、45 ... 絶縁膜としての層間絶縁膜、47, 48 ... 偏光板、51 ... 電子機器としての携帯電話機、52 ... 表示部、53 ... 操作ボタン、61 ... コンタクトホール、71, 72 ... 画素。 40

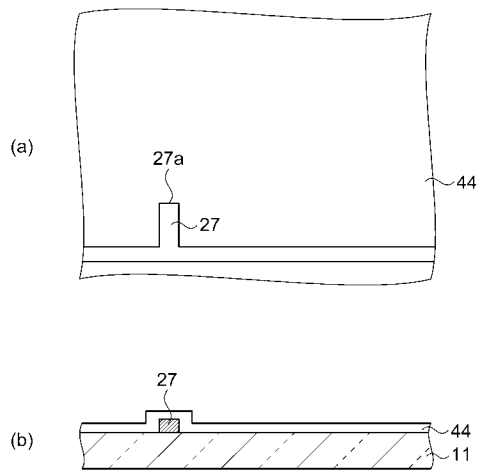
【 図 2 】



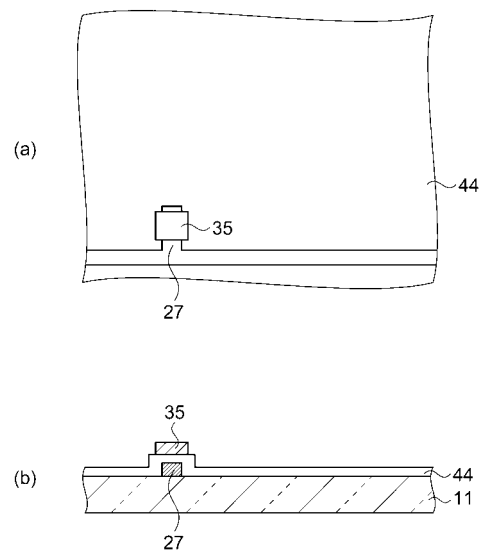
【图 4】



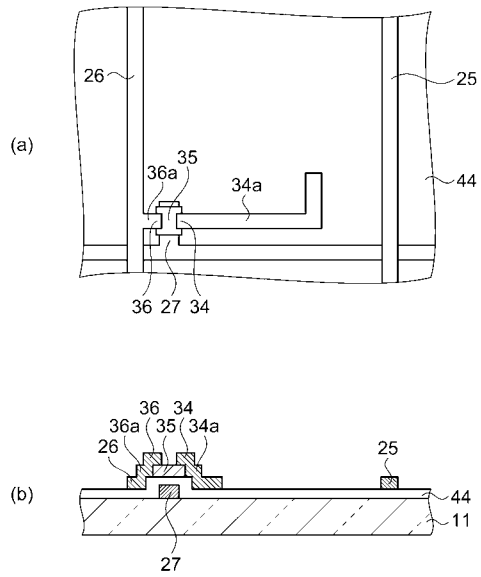
【図 5】



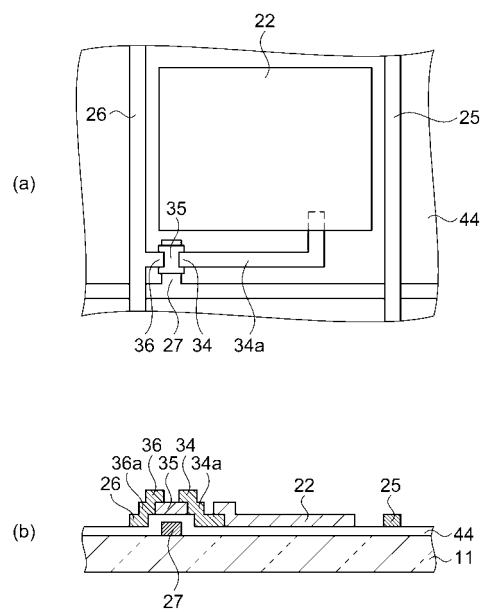
【図 6】



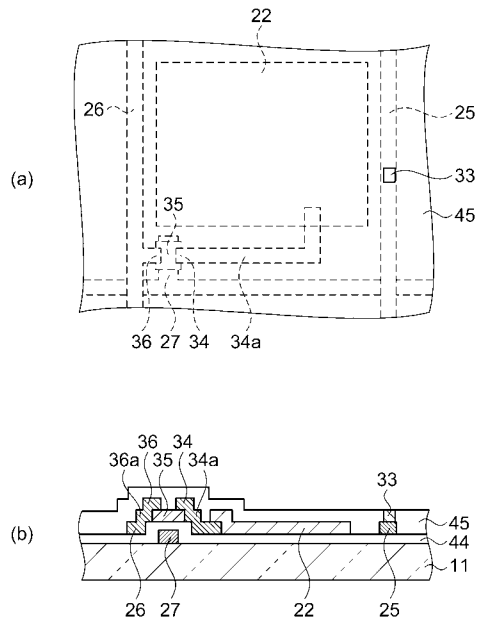
【図 7】



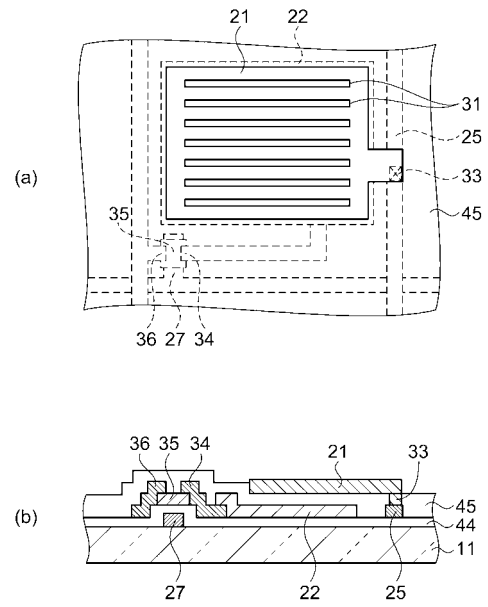
【図 8】



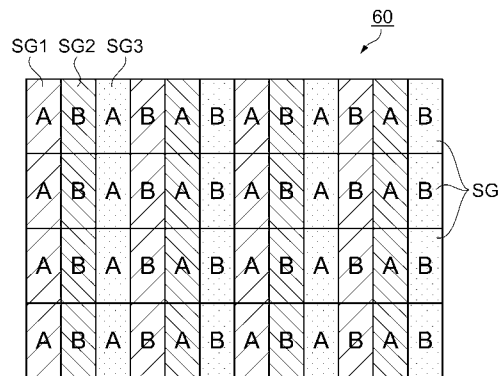
【図 9】



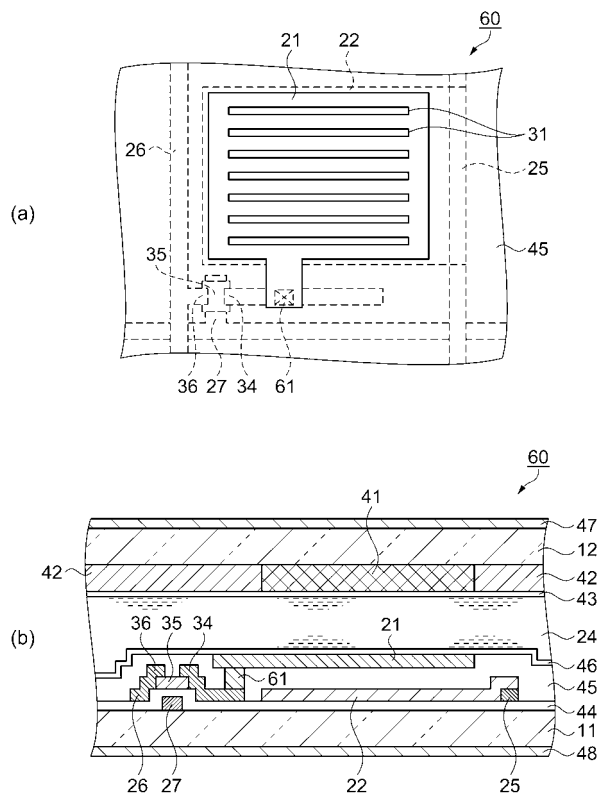
【図 10】



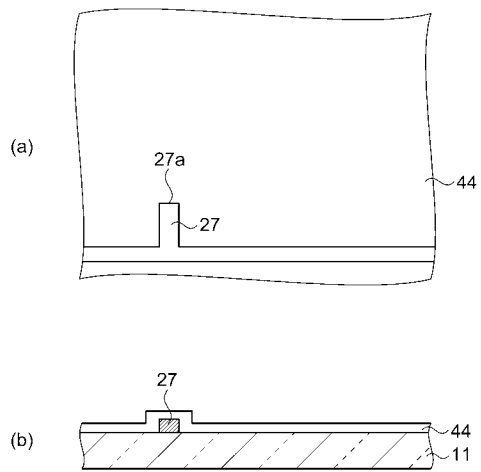
【図 11】



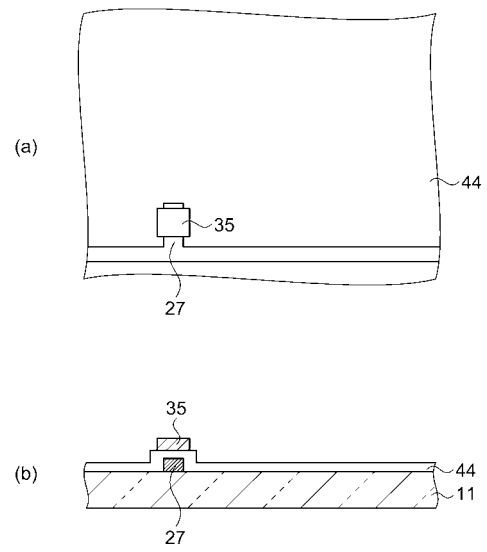
【図 12】



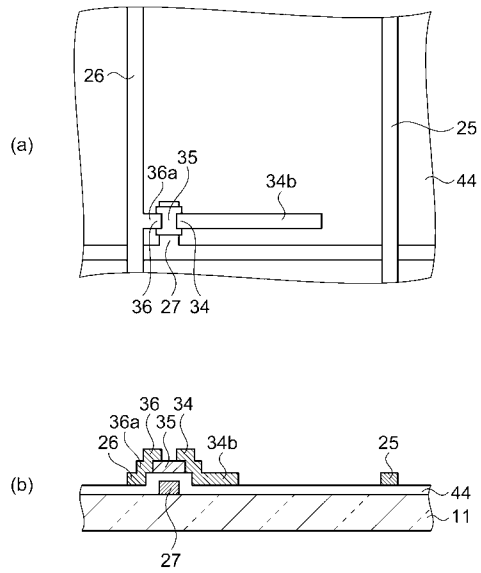
【図 13】



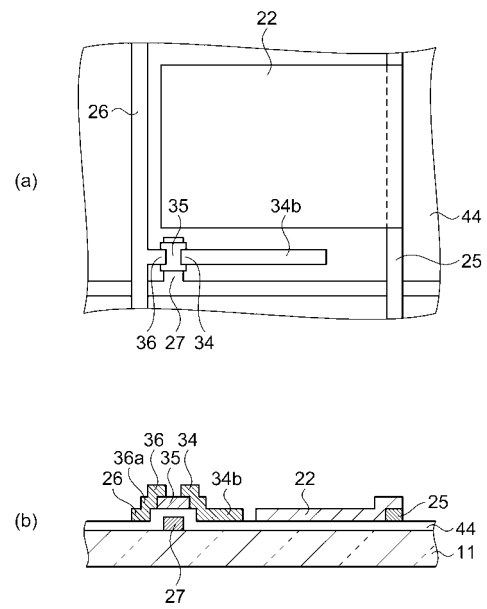
【図 14】



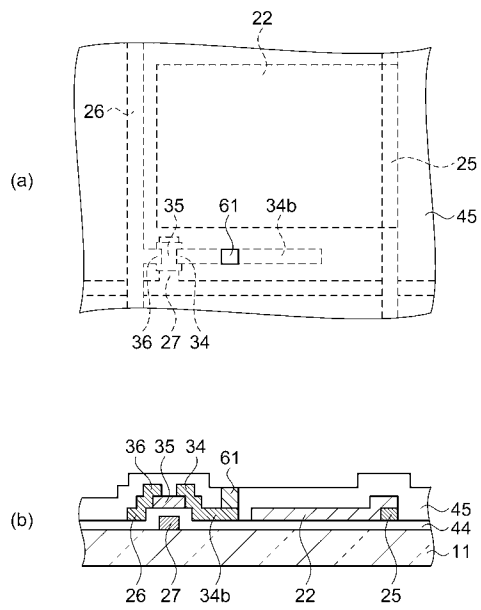
【図 15】



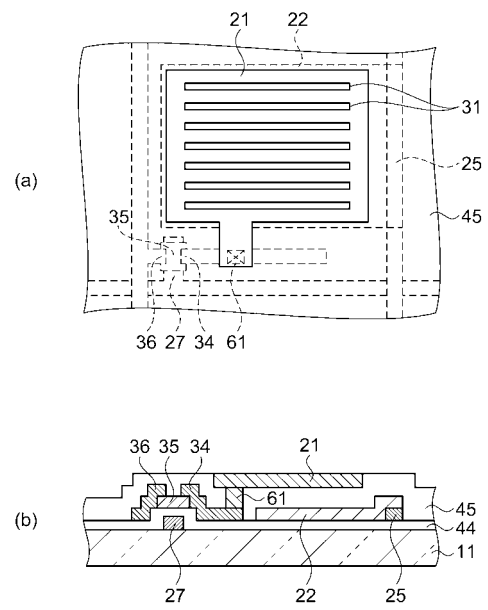
【図 16】



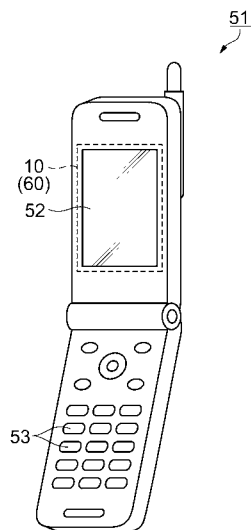
【図 17】



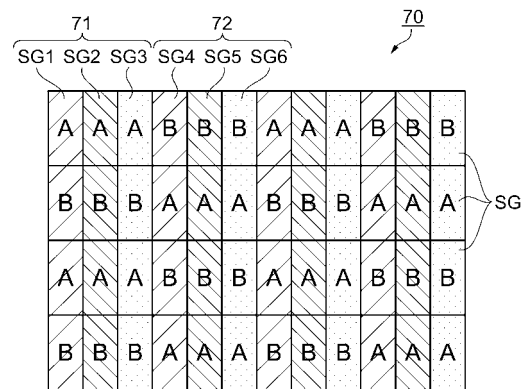
【図 18】



【図 19】



【図 20】



フロントページの続き

F ターム(参考) 2H092 GA14 GA17 GA23 HA04 JA26 JB05 JB16 JB23 JB32 JB52
JB56 MA13 MA18 NA01 NA27 PA08 PA09
2H191 FA02Y FA15Y FB02 FB14 FC10 FC16 FC36 FC41 FD04 FD22
FD26 GA17 GA19 GA22 LA21 LA24
5C094 AA02 AA53 BA03 BA43 CA19 DA13 EA04 EA07 GA10

专利名称(译)	液晶表示装置及び电子机器		
公开(公告)号	JP2010060967A	公开(公告)日	2010-03-18
申请号	JP2008227972	申请日	2008-09-05
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	有賀真司		
发明人	有賀 真司		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1335 G09F9/30		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1335.505 G09F9/30.338		
F-TERM分类号	2H092/GA14 2H092/GA17 2H092/GA23 2H092/HA04 2H092/JA26 2H092/JB05 2H092/JB16 2H092/JB23 2H092/JB32 2H092/JB52 2H092/JB56 2H092/MA13 2H092/MA18 2H092/NA01 2H092/NA27 2H092/PA08 2H092/PA09 2H191/FA02Y 2H191/FA15Y 2H191/FB02 2H191/FB14 2H191/FC10 2H191/FC16 2H191/FC36 2H191/FC41 2H191/FD04 2H191/FD22 2H191/FD26 2H191/GA17 2H191/GA19 2H191/GA22 2H191/LA21 2H191/LA24 5C094/AA02 5C094/AA53 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/EA04 5C094/EA07 5C094/GA10 2H192/AA24 2H192/AA33 2H192/BB12 2H192/BB13 2H192/BB73 2H192/BB84 2H192/BC24 2H192/BC31 2H192/CB05 2H192/CC42 2H192/EA22 2H192/EA43 2H192/FB22 2H192/JA32 2H291/FA02Y 2H291/FA15Y 2H291/FB02 2H291/FB14 2H291/FC10 2H291/FC16 2H291/FC36 2H291/FC41 2H291/FD04 2H291/FD22 2H291/FD26 2H291/GA17 2H291/GA19 2H291/GA22 2H291/LA21 2H291/LA24		
代理人(译)	须泽 修 宫坂和彦		
外部链接	Espacenet		

摘要(译)

提供一种能够提高显示质量的液晶显示装置和电子设备。一种液晶显示装置10包括夹在一对基板之间的液晶层24，在显示区域中设置的一对基板中的一个的基板11上被布置在矩阵中的数据线26和扫描线27，其具有源电极36和漏电极34，数据线26和用于提供由扫描线27划分的像素的每个区域中的下部电极22的TFT 23，中间层上的下部电极22绝缘膜45上部电极21具有多个狭缝31的通过，其设置在所述多个像素的区域中的公用线25布置有下部电极22，漏电极34或公共布线25被连接到任何一个，上部电极21被连接到未连接到下电极22，另外，公共配线25在同层作为漏电极34设置。点域4

