

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-165029

(P2008-165029A)

(43) 公開日 平成20年7月17日(2008.7.17)

|                              |                 |             |
|------------------------------|-----------------|-------------|
| (51) Int.Cl.                 | F I             | テーマコード (参考) |
| <b>G09F 9/30 (2006.01)</b>   | G09F 9/30 338   | 2H092       |
| <b>G02F 1/1368 (2006.01)</b> | G02F 1/1368     | 5C094       |
| <b>H01L 29/786 (2006.01)</b> | H01L 29/78 619B | 5F110       |
|                              | H01L 29/78 617N |             |
|                              | G09F 9/30 349C  |             |
| 審査請求 未請求 請求項の数 2 O L (全 7 頁) |                 |             |

(21) 出願番号 特願2006-355664 (P2006-355664)  
(22) 出願日 平成18年12月28日(2006.12.28)

(71) 出願人 302020207  
東芝松下ディスプレイテクノロジー株式会社  
東京都港区港南4-1-8  
(74) 代理人 100059225  
弁理士 蔦田 璋子  
(74) 代理人 100076314  
弁理士 蔦田 正人  
(74) 代理人 100112612  
弁理士 中村 哲士  
(74) 代理人 100112623  
弁理士 富田 克幸  
(72) 発明者 後藤 康正  
東京都港区港南四丁目1番8号 東芝松下  
ディスプレイテクノロジー株式会社内  
最終頁に続く

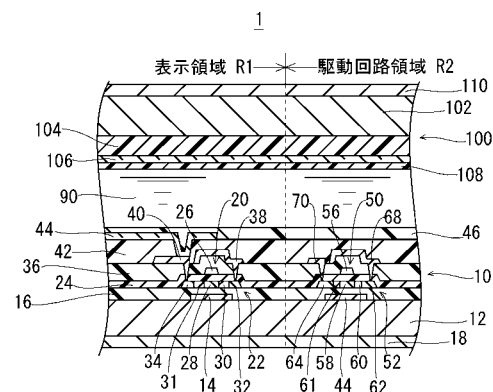
(54) 【発明の名称】 液晶表示装置

## (57) 【要約】

【課題】駆動回路素子を同一基板上に一体的に有する液晶表示装置において、表示コントラストの劣化を抑えつつ駆動回路の安定動作を図る。

【解決手段】アレイ基板10は、表示領域R1及び駆動回路領域R2に区画された透明基板12と、前記表示領域R1に形成され表示領域R1にマトリクス状に配置された画素電極44を駆動する第1薄膜トランジスタ20と、前記透明基板12の前記駆動回路領域R2に形成され前記第1薄膜トランジスタ20に駆動信号を供給する第2薄膜トランジスタ50と、前記第1薄膜トランジスタ20の下層側に設けられた導電性の第1遮光膜14と、前記第2薄膜トランジスタ50の下層側に設けられた導電性の第2遮光膜44と、を備え、前記第1遮光膜14がアース接続され接地電位に設定され、前記第2遮光膜44が前記第2薄膜トランジスタ50のゲート電極56と電気接続されていることを特徴とする。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

アレイ基板と対向基板との間に液晶層を挟持して構成された液晶表示装置において、前記アレイ基板は、表示領域及び駆動回路領域に区画された透明基板と、前記表示領域に形成され表示領域にマトリクス状に配置された画素電極を駆動する第 1 薄膜トランジスタと、前記透明基板の前記駆動回路領域に形成され前記第 1 薄膜トランジスタに駆動信号を供給する第 2 薄膜トランジスタと、前記第 1 薄膜トランジスタの下層側に設けられた導電性の第 1 遮光膜と、前記第 2 薄膜トランジスタの下層側に設けられた導電性の第 2 遮光膜と、を備え、

前記第 1 遮光膜がアース接続され接地電位に設定され、前記第 2 遮光膜が前記第 2 薄膜トランジスタのゲート電極と電気接続されていることを特徴とする液晶表示装置。

10

## 【請求項 2】

前記各薄膜トランジスタはチャネル領域とソース及びドレイン領域間に L D D 領域を有し、ソース領域に接続されたソース電極にて少なくとも前記 L D D 領域を遮光することを特徴とする請求項 1 に記載の液晶表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、液晶表示装置に関し、特に、薄膜トランジスタ ( T F T ) を用いたアクティブマトリクス型液晶表示装置に関する。

20

## 【背景技術】

## 【0002】

液晶表示装置は、表示部の薄型化が可能であり、事務機器やコンピュータ等の表示装置あるいは特殊な表示装置への用途として要求が高まっている。

## 【0003】

これらの中で、アモルファスシリコン ( a - S i ) またはポリシリコン ( p - S i ) を用いた T F T をスイッチング素子としてマトリクス上に配した液晶表示装置は、表示品位が高く、低消費電力であるため、その開発が盛んに行われている。

## 【0004】

特に p - S i を用いた T F T ( p - S i T F T ) は、a - S i を用いた T F T ( a - S i T F T ) よりも移動度が 10 から 100 倍程度高く、その利点を利用して画素スイッチング素子として用いるだけでなく、周辺駆動回路に p - S i T F T を用いて、画素 T F T と駆動回路 T F T を同一基板上に一体的に形成する駆動回路一体型の液晶表示装置が知られている。

30

## 【0005】

p - S i は結晶成長プロセス温度の相違により、高温ポリシリコンと低温ポリシリコンに分類される。高温ポリシリコンは、高温で S P C ( 固相成長 ) により形成されるため均一な半導体層を容易に得ることができ、例えば 300 p p i 以上の高解像度が要求されるプロジェクタ等の投射型液晶表示装置において好適に用いられる。しかし、高温ポリシリコンは石英基板など耐熱性に優れた高価な基板上に形成する必要があり、低温ポリシリコンの場合に比べ製造コストがかかるため、低温ポリシリコンを用いた投射型の液晶表示装置の実用化が望まれている。

40

## 【0006】

ところで、T F T では、シリコンなどの半導体層に光が照射されるとリーク電流が流れる。そのため、液晶表示装置では、バックライトからの光によって画素 T F T にリーク電流が発生し、表示のコントラスト等を劣化させる問題があり、強い光を照射するプロジェクタの場合では上記の問題が生じやすい。そこで、画素 T F T の上層側及び下層側に金属製の遮光膜を設けることで、半導体層に光が照射されるのを防ぎリーク電流を抑えることがなされている。

## 【0007】

50

このような遮光膜を備えた液晶表示装置の中には、画素ＴＦＴの下層側の遮光膜を導電材で設け、画素ＴＦＴのゲート電極と電気接続し、ゲート電極に接続されている走査線の電気抵抗を小さくすることで、高い周波数の駆動時においてもクロストーク等の発生を抑え、安定動作させることが知られている（例えば、特許文献１参照）。

【０００８】

しかしながら、画素ＴＦＴの下層側の遮光膜とゲート電極を電気接続するとリーク電流が発生し易くなり、表示のコントラスト等を劣化させる問題がある。特に、低温ポリシリコンからなるＴＦＴは高温ポリシリコンの場合に比べ、リーク電流が発生しやすいため、低温ポリシリコンからなるＴＦＴを用いて液晶表示装置において、遮光膜とゲート電極を電気接続した場合、リーク電流に起因するコントラストの劣化はより顕著なものとなる。

10

【特許文献１】特開２００５－２０２４３９号公報

【発明の開示】

【発明が解決しようとする課題】

【０００９】

本発明は上記問題に鑑みてなされたものであり、画素ＴＦＴのリーク電流を抑制して表示コントラストの劣化を抑えるとともに、高い周波数の駆動時であっても安定動作が可能な液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【００１０】

本発明の表示装置は、アレイ基板と対向基板との間に液晶層を挟持して構成された液晶表示装置において、前記アレイ基板は、表示領域及び駆動回路領域に区画された透明基板と、前記表示領域に形成され表示領域にマトリクス状に配置された画素電極を駆動する第１薄膜トランジスタと、前記透明基板の前記駆動回路領域に形成され前記第１薄膜トランジスタに駆動信号を供給する第２薄膜トランジスタと、前記第１薄膜トランジスタの下層側に設けられた導電性の第１遮光膜と、前記第２薄膜トランジスタの下層側に設けられた導電性の第２遮光膜と、を備え、前記第１遮光膜がアース接続され接地電位に設定され、前記第２遮光膜が前記第２薄膜トランジスタのゲート電極と電気接続されていることを特徴とする。

20

【発明の効果】

【００１１】

本発明によれば、表示コントラストの劣化を抑えつつ、高周波数駆動時の動作を安定させることができる。

30

【発明を実施するための最良の形態】

【００１２】

以下、本発明の一実施形態について図面を参照して説明する。

【００１３】

図１は、本発明の一実施形態に係る液晶表示装置１を概略的に示す断面図、図２は遮光膜１４，４４の配置を示すガラス基板１２の平面図である。

【００１４】

この液晶表示装置１は、図１に示すように、アレイ基板１０と、このアレイ基板１０に対向配置された対向基板１００と、アレイ基板１０と対向基板１００との間に配置された液晶層９０とを備えている。これらアレイ基板１０と対向基板１００とは、液晶層９０を挟持するための所定のギャップを形成するシール部材（不図示）によって貼り合わされている。

40

【００１５】

液晶層９０は、アレイ基板１０と対向基板１００との間に封入された液晶組成物によって構成されている。またこの液晶表示装置１の両面には偏光板１８、１１０がそれぞれ貼り付けられており、その背面には図示しない光源が配置されている。

【００１６】

アレイ基板１０は、画像を表示する表示領域Ｒ１と、その外周部において駆動回路が形

50

成される駆動回路領域 R 2 に区画されており、表示領域 R 1 は、互いに交差してなる複数の信号線（図示せず）とゲート線（図示せず）との交差部に画素電極 4 4 と接続されたスイッチング素子である n 型の p - S i T F T（以下、画素 T F T という）2 0 をマトリクス状に有し、駆動回路領域 R 2 は、駆動回路素子である n 型の p - S i T F T（以下、駆動回路 T F T という）5 0 を有する。この画素 T F T 2 0 は駆動回路 T F T 5 0 からの映像信号やゲート信号等の駆動信号によって駆動される。

【 0 0 1 7 】

この各 T F T 2 0 , 5 0 は、より詳細には、アレイ基板 1 0 は、ガラス基板などの透明基板 1 2 を有しており、この透明基板 1 2 上面の表示領域 R 1 には、モリブデン - タングステン合金などの導電性の金属材料からなる第 1 遮光膜 1 4 及び S i O <sub>2</sub> などの絶縁層 1 6 を介して画素 T F T 2 0 の半導体層 2 2、ゲート絶縁層 2 4、ゲート電極 2 6 が順次積層されており、トップゲート型の画素 T F T 2 0 が形成されている。

10

【 0 0 1 8 】

第 1 遮光膜 1 4 は、図 2 に示すように、半導体層 2 2 に対応して透明基板 1 2 上面に島状に設けられており、引き出し線 1 4 a によって透明基板 1 2 の外部へ一体に引き出されアース接続され接地電位に設定されている。

【 0 0 1 9 】

画素 T F T 2 0 の半導体層 2 2 は、チャネル領域 2 8 と、このチャネル領域 2 8 に隣接しリン（P+）イオンを低濃度でドーピングした L D D（L i g h t l y D o p e d D r a i n）領域 3 0 , 3 1 と、L D D 領域 3 0 , 3 1 に隣接しリン（P+）イオンを高濃度でドーピングしてなるソース領域 3 2 及びドレイン領域 3 4 とを有しており、第 1 遮光膜 1 4 上の領域に配設されている。

20

【 0 0 2 0 】

また、透明基板 1 2 上面の駆動回路領域 R 2 には、モリブデン - タングステン合金などの導電性の金属材料からなる第 2 遮光膜 4 4 及び S i O <sub>2</sub> などの絶縁層 1 6 を介して駆動回路 T F T 5 0 の半導体層 5 2、ゲート絶縁層 2 4、ゲート電極 5 6 が順次積層されており、トップゲート型の駆動回路 T F T 5 0 が形成されている。

【 0 0 2 1 】

第 2 遮光膜 4 4 は第 1 遮光膜 1 4 同様、図 2 に示すように、半導体層 5 2 に対応して透明基板 1 2 上面に島状に設けられ、各第 2 遮光膜 4 4 を一体に接続する引き出し線 4 4 a が駆動回路 T F T 5 0 のゲート電極 5 6 と電氣的に接続されている。

30

【 0 0 2 2 】

駆動回路 T F T 5 0 の半導体層 5 2 は、チャネル領域 5 8 と、このチャネル領域 5 8 に隣接しリン（P+）イオンを低濃度でドーピングした L D D 領域 6 0 , 6 1 と、L D D 領域 6 0 , 6 1 に隣接しリン（P+）イオンを高濃度でドーピングしてなるソース領域 6 2 及びドレイン領域 6 4 とを有しており、第 2 遮光膜 4 4 上の領域に配設されている。

【 0 0 2 3 】

ゲート絶縁層 2 4、ゲート電極 2 6 , 5 6 上には、S i O <sub>2</sub> などからなる層間絶縁層 3 6 が設けられており、その上には、表示領域 R 1 において半導体層 2 2 に接続されるソース電極 3 8 及びドレイン電極 4 0 が形成され、駆動回路領域 R 2 において半導体層 5 2 に接続されるソース電極 6 8 及びドレイン電極 7 0 が形成されている。

40

【 0 0 2 4 】

ソース電極 3 8 とドレイン電極 4 0 の一端は、層間絶縁層 3 6 に設けられたコンタクトホールを介して画素 T F T 2 0 のソース領域 3 2 とドレイン領域 3 4 にそれぞれ接続されており、ドレイン電極 4 0 の他端は、パッシベーション層 4 2 を介してソース電極 3 8 とドレイン電極 4 0 の上に配設された I T O からなる画素電極 4 4 と接続されている。また、ソース電極 3 8 は、ドレイン電極 4 0 側の端部が少なくともドレイン電極 4 0 側の L D D 領域 3 1 を覆うように両 L D D 領域 3 0 , 3 1 に跨って延設されており、上方から半導体層 2 2 に向かう光を遮光するようになっている。また、ソース電極 6 8 とドレイン電極 7 0 の一端は、層間絶縁層 3 6 に設けられたコンタクトホールを介して駆動回路 T F T 5

50

0のソース領域62とドレイン領域64にそれぞれ接続されており、ソース電極68は、ドレイン電極70側の端部が少なくともドレイン電極70側のLDD領域61を覆うように両LDD領域60, 61に跨って延設されており、上方から半導体層22に向かう光を遮光するようになっている。なお、46はパッシベーション層42の上に積層されている配向膜である。

【0025】

対向基板100は、ガラス基板などの透明基板102上にカラーフィルター層104、共通電極106及び配向膜108が順次積層されている。

【0026】

以上のように、本実施形態における液晶表示装置であれば、画素TF T 20の下層側に形成された第1遮光膜14がアースと電氣的に接続されて接地電位に設定され、駆動TF T 50のゲート電極56が駆動TF T 50の下層側に形成された第2遮光膜44と電氣的に接続されている。このため、画素TF T 20では第1遮光膜14を接地電位とすることで、画素TF T 20のリーク電流の発生を抑えて表示コントラストの劣化を低減し良好な表示を得ることができると共に、駆動回路TF T 50では、第2遮光膜44とゲート電極56とを電氣的に接続し、駆動回路TF T 50のチャンネル領域58の上下に第2遮光膜44とゲート電極56を配置し、且つ、第2遮光膜44をゲート電極56と電氣的に接続させることによって、チャンネル領域58の上下の両界面にチャンネルを形成させることで、オン電流を増加させることが可能となる。従って、駆動回路TF T 50は十分なオン電流にて駆動することが可能となるので、各駆動回路TF T 50の特性のばらつきによる動作不良の発生を改善させることができるので、駆動回路TF T 50のオン電流値の低下を抑えて高周波数駆動時においても駆動回路を安定して駆動させ、表示品位を向上させることができる。また、液晶表示装置が300ppi以上の高精細画素の場合や、画素TF T 20を低温ポリシリコンで構成した場合であっても、画素TF T 20のリーク電流の発生を抑えることができ、表示品位に優れたプロジェクタ等の投射型液晶表示装置を安価な低温ポリシリコンを用いて製造することが可能となる。

【図面の簡単な説明】

【0027】

【図1】本発明の一実施形態における液晶表示装置の構成を示す断面図である。

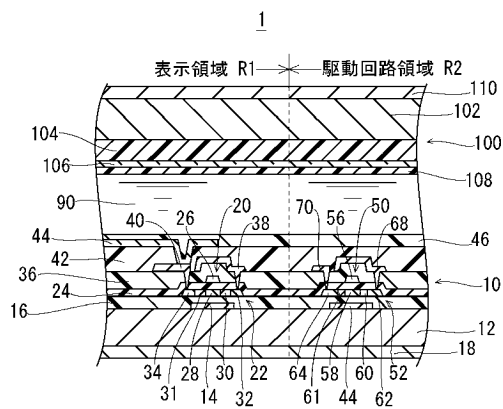
【図2】遮光膜の配置を示す平面図である。

【符号の説明】

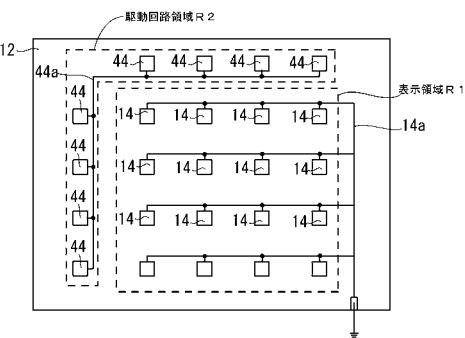
【0028】

- 1 ... 液晶表示装置
- 10 ... アレイ基板
- 12 ... 透明基板
- 14 ... 第1遮光膜
- 44 ... 第2遮光膜
- 20 ... 画素TF T
- 22, 52 ... 半導体層
- 26, 56 ... ゲート電極
- 28, 58 ... チャンネル領域
- 32, 62 ... ソース領域
- 34, 64 ... ドレイン領域
- 38, 68 ... ソース電極
- 40, 70 ... ドレイン電極
- 44 ... 画素電極
- 50 ... 駆動回路TF T

【 図 1 】



【 図 2 】



---

フロントページの続き

F ターム(参考) 2H092 GA59 JA25 JB13 JB54 KA04 KA10  
5C094 AA25 AA53 BA03 BA43 DA09 DA13 DB01 ED15  
5F110 AA06 BB02 CC02 DD02 DD13 EE30 HJ01 HM15 NN02 NN23  
NN44 NN46 NN72

|                |                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
|----------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶表示装置                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |
| 公开(公告)号        | <a href="#">JP2008165029A</a>                                                                                                                                                                                                                                                                                                                                                                               | 公开(公告)日 | 2008-07-17 |
| 申请号            | JP2006355664                                                                                                                                                                                                                                                                                                                                                                                                | 申请日     | 2006-12-28 |
| [标]申请(专利权)人(译) | 东芝松下显示技术股份有限公司                                                                                                                                                                                                                                                                                                                                                                                              |         |            |
| 申请(专利权)人(译)    | 东芝松下显示技术有限公司                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
| [标]发明人         | 後藤康正                                                                                                                                                                                                                                                                                                                                                                                                        |         |            |
| 发明人            | 後藤 康正                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
| IPC分类号         | G09F9/30 G02F1/1368 H01L29/786                                                                                                                                                                                                                                                                                                                                                                              |         |            |
| FI分类号          | G09F9/30.338 G02F1/1368 H01L29/78.619.B H01L29/78.617.N G09F9/30.349.C                                                                                                                                                                                                                                                                                                                                      |         |            |
| F-TERM分类号      | 2H092/GA59 2H092/JA25 2H092/JB13 2H092/JB54 2H092/KA04 2H092/KA10 5C094/AA25 5C094/AA53 5C094/BA03 5C094/BA43 5C094/DA09 5C094/DA13 5C094/DB01 5C094/ED15 5F110/AA06 5F110/BB02 5F110/CC02 5F110/DD02 5F110/DD13 5F110/EE30 5F110/HJ01 5F110/HM15 5F110/NN02 5F110/NN23 5F110/NN44 5F110/NN46 5F110/NN72 2H192/AA24 2H192/BC31 2H192/CB02 2H192/EA04 2H192/EA13 2H192/EA15 2H192/FA31 2H192/FB02 2H192/JB02 |         |            |
| 代理人(译)         | 中村聪<br>富田克幸                                                                                                                                                                                                                                                                                                                                                                                                 |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                   |         |            |

#### 摘要(译)

要解决的问题：为了提供液晶显示器，在一个主体中在同一基板上具有驱动电路元件，驱动电路处于稳定操作中，同时抑制显示对比度的劣化。  
 ŽSOLUTION：阵列基板10具有分成显示区域R1和驱动电路区域R2的透明基板12；第一薄膜晶体管20，用于驱动形成在显示区域R1中的像素电极44，并以矩阵形式设置在显示区域R1中；第二薄膜晶体管50，形成在透明基板12的驱动电路区域R2中，并向第一薄膜晶体管20提供驱动信号；第一导电遮光膜14设置在第一薄膜晶体管20的下层侧；第二导电遮光膜44设置在第二薄膜晶体管50的下层侧，阵列基板10使得第一遮光膜14接地以设定为地电位，并且第二遮光膜44电连接到第二薄膜晶体管50的栅电极56

