

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-171964

(P2007-171964A)

(43) 公開日 平成19年7月5日(2007.7.5)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 621M	5C080
	G09G 3/20 680G	
	G09G 3/20 612K	
審査請求 未請求 請求項の数 15 O L (全 12 頁) 最終頁に続く		

(21) 出願番号	特願2006-343007 (P2006-343007)	(71) 出願人	390019839
(22) 出願日	平成18年12月20日 (2006.12.20)		三星電子株式会社
(31) 優先権主張番号	10-2005-0126408		Samsung Electronics Co., Ltd.
(32) 優先日	平成17年12月20日 (2005.12.20)		大韓民国京畿道水原市霊通区梅灘洞416
(33) 優先権主張国	韓国 (KR)	(74) 代理人	110000051
			特許業務法人共生国際特許事務所
		(72) 発明者	金 雄 植
			大韓民国 京畿道 水原市 霊通区 網浦洞 ヌルプルン 碧山アパート 116 棟 1704号
		(72) 発明者	崔 弼 模
			大韓民国 ソウル市 冠岳区 奉天11洞 1651-3番地 103号
		最終頁に続く	

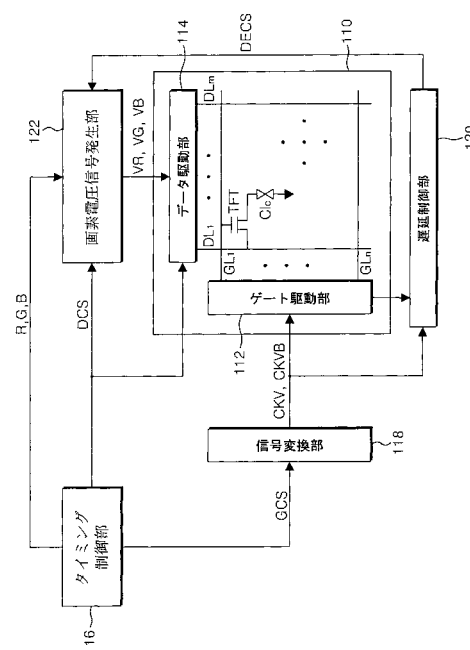
(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【要約】

【課題】 ゲート信号の遅延時間をパネル別に自動に感知して補正することができる液晶表示装置及びその駆動方法を提供する。

【解決手段】 互いに交差する m (m は自然数) 個のデータラインと n (n は自然数) 個のゲートラインとを含む液晶表示パネルと、前記液晶表示パネルのゲートラインにゲート信号を供給し前記液晶表示パネルに内蔵されるゲート駆動部と、前記ゲート信号を生成するに必要なパワークロック信号を生成する信号変換部と、前記パワークロック信号の遅延値に対応する遅延制御信号を生成する遅延制御部と、前記遅延制御信号に応答して前記液晶表示パネルのデータラインに画素電圧信号を供給する画素電圧信号発生部とを具備する。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

互いに交差する m (m は自然数) 個のデータラインと n (n は自然数) 個のゲートラインを含む液晶表示パネルと、

前記液晶表示パネルのゲートラインにゲート信号を供給し前記液晶表示パネルに内蔵されるゲート駆動部と、

前記ゲート信号を生成するに必要なパワークロック信号を生成する信号変換部と、

前記パワークロック信号の遅延値に対応する遅延制御信号を生成する遅延制御部と、

前記遅延制御信号に応答して前記液晶表示パネルのデータラインに画素電圧信号を供給する画素電圧信号発生部とを具備することを特徴とする液晶表示装置。

10

【請求項 2】

前記遅延制御部は、前記 n 個のゲートラインの内の少なくともいずれか一つのゲートラインに供給される前記ゲート信号と前記パワークロック信号とを比較することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記遅延制御部は、前記 n 個のゲートラインの内の少なくともいずれか一つのゲートラインに供給される前記ゲート信号がフィードバックされ入力されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記遅延制御部は、前記信号変換部から前記ゲート駆動部に前記パワークロック信号が出力される時点から前記ゲート信号がフィードバックされ前記遅延制御部に入力される時点までをカウントするカウンタであることを特徴とする請求項 3 に記載の液晶表示装置。

20

【請求項 5】

前記カウンタは、前記パワークロック信号が出力される時点から前記ゲート信号が前記遅延制御部に入力される時点までクロック発生部で生成されたクロック信号をカウントすることを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】

前記液晶表示パネルに内蔵され前記データラインを駆動するデータ駆動部をさらに具備することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

前記データ駆動部は、前記 m 個のデータラインが各ブロック当たり k (k は自然数、 $m > k$) 個ずつ分けられたデータラインに供給される k 個の画素電圧信号を供給する k 個のバスラインと、

前記各ブロックに該当するサンプリング制御信号を生成して供給する複数のシフトレジスタと、

前記該当するサンプリング制御信号に応答して前記 k 個のバスラインを該当ブロックの前記 k 個のデータラインと接続させる k 個のサンプリングスイッチとを含むことを特徴とする請求項 6 に記載の液晶表示装置。

30

【請求項 8】

前記データ駆動部は、前記複数のデータラインに供給される画素電圧信号を供給する複数のバスラインと、

前記各データラインに該当するサンプリング制御信号を生成して順次に供給する複数のシフトレジスタと、

前記サンプリング制御信号それぞれに응答して前記バスラインを該当データラインと接続させる複数のサンプリングスイッチとを含むことを特徴とする請求項 6 に記載の液晶表示装置。

40

【請求項 9】

前記ゲート駆動部及びデータ駆動部の内の少なくともいずれか一つはポリシリコン型薄膜トランジスタを用いて形成されることを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 10】

50

互いに交差する m (m は自然数) 個のデータラインと n (n は自然数) 個のゲートラインとを含む液晶表示パネルを有する液晶表示装置の駆動方法であって、

信号変換部にてパワークロック信号を生成する段階と、

前記信号変換部からのパワークロック信号を用いて生成されたゲート信号を液晶表示パネルのゲート駆動部からゲートラインに供給する段階と、

前記パワークロック信号とゲート信号とを遅延制御部で比較して前記パワークロック信号の遅延値に対応する遅延制御信号を生成する段階と、

前記遅延制御信号に応答して前記液晶表示パネルのデータラインに画素電圧信号を供給する段階とを有することを特徴とする液晶表示装置の駆動方法。

【請求項 1 1】

10

前記遅延制御部には前記 n 個のゲートラインの内の少なくともいずれか一つのゲートラインに供給される前記ゲート信号がフィードバックされて入力されることを特徴とする請求項 1 0 に記載の液晶表示装置の駆動方法。

【請求項 1 2】

前記遅延制御信号を生成する段階は、前記信号変換部から前記ゲート駆動部に前記パワークロック信号が出力される時点から前記ゲート信号がフィードバックされて前記遅延制御部に入力される時点までをカウントする段階を含むことを特徴とする請求項 1 1 に記載の液晶表示装置の駆動方法。

【請求項 1 3】

前記カウントする段階は、前記パワークロック信号が出力される時点から前記ゲート信号が前記遅延制御部に入力される時点までクロック発生部で生成されたクロック信号をカウントする段階を含むことを特徴とする請求項 1 2 に記載の液晶表示装置の駆動方法。

20

【請求項 1 4】

前記液晶表示パネルのデータラインに画素電圧信号を供給する段階は、前記液晶表示パネルの m 個のデータラインが各ブロック当たり k (k は自然数、 $m > k$) 個ずつ分けられたデータブロックに供給される k 個の画素電圧信号を k 個のバスラインに入力する段階と、

前記各データブロックに該当するサンプリング制御信号を発生する段階と、

前記サンプリング制御信号に応答して前記 k 個のデータ信号をサンプリングする段階とを含むことを特徴とする請求項 1 0 に記載の液晶表示装置の駆動方法。

30

【請求項 1 5】

前記液晶表示パネルのデータラインに画素電圧信号を供給する段階は、前記液晶表示パネルの m 個のデータラインに供給されるデータ信号をバスラインに順次に入力する段階と、

前記各データラインに該当するサンプリング制御信号を発生する段階と、

前記サンプリング制御信号に応答して前記 m 個の画素電圧信号を順次にサンプリングする段階とを含むことを特徴とする請求項 1 0 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

40

【0 0 0 1】

本発明は液晶表示装置及びその駆動方法に関し、特に、ゲート信号の遅延時間を液晶表示パネル別に自動に感知して補正することができる液晶表示装置及びその駆動方法に関する。

【背景技術】

【0 0 0 2】

通常、液晶表示装置はビデオ信号により液晶セルの光透過率を調節することで液晶セルがマトリックス形態に配置された画像表示部にビデオ信号に該当する画像を表示するようになる。液晶表示装置はアクティブマトリックス駆動のためにスイッチ素子である薄膜トランジスタを用いる。薄膜トランジスタはアモルファスシリコン薄膜または低温ポリシリ

50

コン（以下、LTPS）薄膜を用いる。ここで、LTPS薄膜はアモルファスシリコン薄膜をレーザーアニーリングなどの方法で結晶化した薄膜で電子移動度が早くて回路の高集積化が可能であり画像表示部の駆動回路を基板上に内蔵することができるという長所がある。

【0003】

LTPS薄膜を用いて駆動回路が内蔵された液晶表示装置はブロック順次駆動方式または点順次駆動方式でデータを画像表示部に供給する。このようなブロック順次駆動方式及び点順次駆動方式は画素電圧信号を供給する集積回路形態の画素電圧信号発生部の出力端子数を減少させることができる。これにより、画素電圧発生部の大きさを減少させることができて実装度の自由度が高くなる。

10

【0004】

また、液晶表示装置は液晶表示パネル内に内蔵されたゲート駆動部を用いてゲート信号を生成する。ゲート信号を生成する互いに反転した位相を有する第1及び第2パワークロック信号（A）は図1に示すようにチップ形態のクロック信号発生部で生成され液晶表示パネル内に内蔵されたゲート駆動部に供給される。この際、第1及び第2パワークロック信号はゲート駆動部を経て液晶表示パネルの負荷に影響を受けるようになりこれらによって形成されるゲート信号（B）は所定時間「d」だけ遅延された状態でゲートラインに供給される。遅延されたゲート信号が供給された後データラインに画素電圧信号（C）が供給され画素電圧信号の充電時間が減少され図2に示すような一部領域が相対的に明るく見えるゴースト不良（点線で囲った部分）が発生するという問題がある。

20

【0005】

このような問題点を解決するためにゲート信号の遅延時間「d」だけ遅延させた画素電圧信号（D）をデータラインに供給する。そのために画素電圧信号を発生する画素電圧信号発生部の初期設定の際、遅延時間を予測して固定された値を予め入力する。即ち、ゲート信号が100nsecだけ遅延すると画素電圧信号も100nsecだけ遅延するように遅延時間を固定値で入力する。しかし、液晶表示パネル別に偏差が発生する場合、液晶表示パネル別に遅延時間が異なって検査段階ですべてのパネルに遅延値を設定しなければならないので、検査工程の作業量が増加され生産性が低下されるという問題点がある。

【発明の開示】

【発明が解決しようとする課題】

30

【0006】

そこで、本発明は上記従来の液晶表示装置及びその駆動方法における問題点に鑑みてなされたものであって、本発明の目的は、ゲート信号の遅延時間を液晶表示パネル別に自動的に感知して補正することができる液晶表示装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0007】

上記目的を達成するためになされた本発明による液晶表示装置は、互いに交差するm（mは自然数）個のデータラインとn（nは自然数）個のゲートラインとを含む液晶表示パネルと、前記液晶表示パネルのゲートラインにゲート信号を供給し前記液晶表示パネル内に内蔵されるゲート駆動部と、前記ゲート信号を生成するに必要なパワークロック信号を生成する信号変換部と、前記パワークロック信号の遅延値に対応する遅延制御信号を生成する遅延制御部と、前記遅延制御信号に応答して前記液晶表示パネルのデータラインに画素電圧信号を供給する画素電圧信号発生部とを具備することを特徴とする。

40

【0008】

ここで、前記遅延制御部は、前記n個のゲートラインの内の少なくともいずれか一つのゲートラインに供給される前記ゲート信号と前記パワークロック信号とを比較することを特徴とする。

ここで、前記遅延制御部は、前記n個のゲートラインの内の少なくともいずれか一つのゲートラインに供給される前記ゲート信号がフィードバックされ入力されることを特徴とする。

50

そして、前記遅延制御部は、前記信号変換部から前記ゲート駆動部に前記パワークロック信号が出力される時点から前記ゲート信号がフィードバックされ前記遅延制御部に入力される時点までをカウントするカウンタであることを特徴とする。

具体的には、前記カウンタは、前記パワークロック信号が出力される時点から前記ゲート信号が前記遅延制御部に入力される時点までクロック発生部で生成されたクロック信号をカウントすることを特徴とする。

また、前記液晶表示パネルに内蔵され前記データラインを駆動するデータ駆動部をさらに具備することを特徴とする。

前記データ駆動部は、前記 m 個のデータラインが各ブロック当たり k （ k は自然数、 $m > k$ ）個ずつ分けられたデータラインに供給される k 個の画素電圧信号を供給する k 個のバスラインと、前記各ブロックに該当するサンプリング制御信号を生成して供給する複数のシフトレジスタと、前記該当するサンプリング制御信号に応答して前記 k 個のバスラインを該当ブロックの前記 k 個のデータラインと接続させる k 個のサンプリングスイッチとを含むことを特徴とする。 10

または、前記データ駆動部は、前記複数のデータラインに供給される画素電圧信号を供給する複数のバスラインと、前記各データラインに該当するサンプリング制御信号を生成して順次に供給する複数のシフトレジスタと、前記サンプリング制御信号それぞれに응答して前記バスラインを該当データラインと接続させる複数のサンプリングスイッチとを含むことを特徴とする。

前記ゲート駆動部及びデータ駆動部の内の少なくともいずれか一つはポリシリコン型薄膜トランジスタを用いて形成されることを特徴とする。 20

【0009】

上記目的を達成するためになされた本発明による液晶表示装置の駆動方法は、互いに交差する m （ m は自然数）個のデータラインと n （ n は自然数）個のゲートラインとを含む液晶表示パネルを有する液晶表示装置の駆動方法であって、信号変換部にてパワークロック信号を生成する段階と、前記信号変換部からのパワークロック信号を用いて生成されたゲート信号を液晶表示パネルのゲート駆動部からゲートラインに供給する段階と、前記パワークロック信号とゲート信号とを遅延制御部で比較して前記パワークロック信号の遅延値に対応する遅延制御信号を生成する段階と、前記遅延制御信号に응答して前記液晶表示パネルのデータラインに画素電圧信号を供給する段階とを有することを特徴とする。 30

【0010】

ここで、前記遅延制御部には前記 n 個のゲートラインの内の少なくともいずれか一つのゲートラインに供給される前記ゲート信号がフィードバックされて入力されることを特徴とする。

前記遅延制御信号を生成する段階は、前記信号変換部から前記ゲート駆動部に前記パワークロック信号が出力される時点から前記ゲート信号がフィードバックされて前記遅延制御部に入力される時点までをカウントする段階を含むことを特徴とする。

そして、前記カウントする段階は、前記パワークロック信号が出力される時点から前記ゲート信号が前記遅延制御部に入力される時点までクロック発生部で生成されたクロック信号をカウントする段階を含むことを特徴とする。 40

前記液晶表示パネルのデータラインに画素電圧信号を供給する段階は、前記液晶表示パネルの m 個のデータラインが各ブロック当たり k （ k は自然数、 $m > k$ ）個ずつ分けられたデータブロックに供給される k 個の画素電圧信号を k 個のバスラインに入力する段階と、前記各データブロックに該当するサンプリング制御信号を発生する段階と、前記サンプリング制御信号に응答して前記 k 個のデータ信号をサンプリングする段階とを含むことを特徴とする。

または、前記液晶表示パネルのデータラインに画素電圧信号を供給する段階は、前記液晶表示パネルの m 個のデータラインに供給されるデータ信号をバスラインに順次に入力する段階と、前記各データラインに該当するサンプリング制御信号を発生する段階と、前記サンプリング制御信号に응答して前記 m 個の画素電圧信号を順次にサンプリングする段階 50

とを含むことを特徴とする。

【発明の効果】

【0011】

本発明に係る液晶表示装置及びその駆動方法によれば、各液晶表示パネル別にゲート信号の遅延値を測定してその遅延値分だけ遅延された画素電圧信号をデータラインに供給する。それにより、液晶表示パネルの動作環境、例えば温度が変化してもその環境に対応するゲート信号の遅延値を測定することができるので信頼性が向上するという効果がある。

【0012】

また、検査工程でゲート信号の遅延量を固定値で入力した従来とは異なり液晶表示パネル動作中にゲート信号の遅延量を実時間で計算して画素電圧信号を自動的に補正するので従来に比べて生産性及び効率が向上するという効果がある。 10

【0013】

また、ゲート信号の遅延量を入力していた従来の検査工程が不必要であるので生産性及び効率が向上するという効果がある。

【発明を実施するための最良の形態】

【0014】

次に、本発明に係る液晶表示装置及びその駆動方法を実施するための最良の形態の具体例を図面を参照しながら説明する。

【0015】

図3は本発明による液晶表示装置を示すブロック図である。 20

図3を参照すると、本発明による液晶表示装置はタイミング制御部116と、信号変換部118と、ゲート駆動部112及びデータ駆動部114が内蔵された液晶表示パネル110と、遅延制御部120と、画素電圧信号発生部122と、を具備する。

【0016】

タイミング制御部116は、システム本体（図示せず）のグラフィック制御部から入力されるデジタルビデオデータ（RGB）を再整列して画素電圧信号発生部122に供給する。

また、タイミング制御部116は、垂直同期信号、水平同期信号及びメインクロック信号などを用いてデータ駆動部114に供給するデータ制御信号DCS及び信号変換部118に供給するゲート制御信号GCSを生成する。 30

【0017】

データ制御信号DCSにはデータラインDLにアナログ画素電圧信号を印加することを命令する水平開始信号STH及び極性信号POLなどが含まれる。

ゲート制御信号GCSには一番目のゲートラインGLの選択のための開始信号STVと、次のゲートラインGLの選択のためのゲート選択信号CPVと、ゲート駆動部112の出力を制御する出力イネーブル信号OEなどが含まれる。

【0018】

信号変換部118は、タイミング制御部116から供給されるゲート制御信号GCSを用いて互いに反転した位相を有する第1及び第2パワークロック信号CKV、CKVBを生成してゲート駆動部112に供給する。 40

【0019】

遅延制御部120はパワークロック信号の遅延量を測定して測定された遅延量に対応する遅延制御信号DECSを画素電圧信号発生部122に供給する。そのために、遅延制御部120はゲート信号とパワークロック信号とを比較してパワークロック信号の遅延量を測定する。

【0020】

具体的には、遅延制御部120は、信号変換部118から第1及び第2パワークロック信号CKV、CKVBが入力される時点からゲート駆動部112から生成されたゲート信号がフィードバックされ入力される時点までカウンタする。または、図4に示すように別途のクロック発生部150から入力される別途のクロック信号CLKまたはタイミング制 50

御部 116 に入力されるメインクロック信号を図 5 に示すように第 1 及び第 2 パワークロック信号が入力された後ゲート駆動部 112 からゲート信号がフィードバックされ入力される時点「t」までカウンタする。カウンタされた値を用いて遅延制御部 120 はデジタルまたはアナログ形態の遅延制御信号 D E C S を生成する。

【0021】

画素電圧信号発生部 122 は、集積回路形態に形成される。このような画素電圧信号発生部 122 はタイミング制御部 116 からのデータ制御信号 D C S に応答してデジタル画素データ R、G、B をグレー値に対応するアナログ画素電圧信号 V R、V G、V B に変換しそのアナログ画素電圧信号 V R、V G、V B をデータライン D L 1 ~ D L m に供給する。この際、画素電圧信号 V R、V G、V B は遅延制御信号 D E C S に応答して所定時間だけ遅延された後、データライン D L 1 ~ D L m に供給する。

10

【0022】

液晶表示パネル 110 は、図 6 に示すブロック順次駆動方式または図 7 に示す点順次駆動方式で駆動される。

【0023】

図 6 を参照すると、液晶表示パネル 110 は、画像表示部 130 と、画像表示部 130 のデータライン D L i 1 ~ D L (i + 1) k をブロック順次に駆動するためのデータ駆動部 114 と、画像表示部のゲートライン G L 1 ~ G L n を駆動するためのゲート駆動部 112 と、を具備する。

【0024】

20

画像表示部 130 はゲートライン G L 1 ~ G L n とデータライン D L 1 1 ~ D L m k (m > k) の交差で定義されたサブ画素領域に形成された液晶セルと、液晶セル C l c を独立的に駆動するための薄膜トランジスタ T F T を具備する (図 3 参照)。ゲートライン G L 1 ~ G L n は液晶表示パネル 110 に内蔵されたゲート駆動部 112 によって順次駆動される。データライン D L 1 1 ~ D L m k はゲートライン G L 1 ~ G L n が駆動される各水平期間で画素ブロック P B i、P B i + 1 と順次に駆動され画素電圧信号発生部 122 を通じて供給された画素電圧信号を充電する。薄膜トランジスタ T F T はゲートライン G L 1 ~ G L n のゲート信号に応答して画素ブロック P B i、P B i + 1 内のデータライン D L 1 1 ~ D L m k に順次に供給された画素電圧信号を液晶セルに充電して保持する。

【0025】

30

データ駆動部 114 は、各画素ブロックに供給される k 個の画素電圧信号 V R 1、V G 1、V B 1、...、V B k を供給する k 個のバスライン B L 1 ~ B L k を具備する。そして、データ駆動部 114 は、各画素ブロックの順次駆動のためのシフトレジスタ S R i、S R i + 1 とサンプリング部 S B i、S B i + 1 を具備する。

【0026】

具体的には、データ駆動部 114 の第 i 番目、第 i + 1 番目シフトレジスタ S R i、S R i + 1 は順次にサンプリング制御信号を供給する。第 i 番目サンプリング部 S B i に構成された k 個のサンプリングスイッチ S W 1 ~ S W k は第 i 番目シフトレジスタ S R i のサンプリング制御信号に応答して同時にターンオンされる。それにより、第 1 ~ 第 k サンプリングスイッチ S W 1 ~ S W k は k 個のバスライン B L 1 ~ B L k から供給された画素電圧信号 V R 1、V G 1、V B 1、...、V B k それぞれをサンプリングして第 i 番目画素ブロック P B i の k 個のデータライン D L i 1 ~ D L i k それぞれに供給する。この際、データライン D L i 1 ~ D L i k には遅延制御信号 D E C S に応答してゲート信号の遅延量分だけ遅延された画素電圧信号 V R、V G、V B が供給される。

40

【0027】

図 7 を参照すると、液晶表示パネルは、画像表示部 130、画像表示部 130 のデータラインを点順次に駆動するためのデータ駆動部 114、及び画像表示部 130 のゲートライン G L 1 ~ G L n を駆動するためのゲート駆動部 112 を具備する。

【0028】

画像表示部 130 は、ゲートライン G L 1 ~ G L n とデータライン D L 1 ~ D L m の交

50

差で定義されたサブ画素領域に形成された液晶セルC1c、及び液晶セルC1cを独立的に駆動するための薄膜トランジスタTFTを具備する(図3参照)。ゲートラインは液晶パネルに内蔵されたゲート駆動部112によって順次駆動される。データラインはゲートラインが駆動される各水平期間で点順次に駆動され画素電圧信号発生部122を通じて供給された画素電圧信号が液晶セルに充電されるようにする。薄膜トランジスタTFTはゲートラインGL1~GLnのスキュン信号に応答して点順次にデータラインDL11~DLmkに供給された画素電圧信号を液晶セルC1cに充電して保持されるようになる。

【0029】

データ駆動部114は各データラインDLに供給される画素電圧信号を供給するバスラインBLを具備する。そして、データ駆動部114はデータラインDLを点順次に駆動するためのシフトレジスタSR1~SRmとサンプリング部SBを具備する。 10

【0030】

具体的には、データ駆動部114の第1~第m番目シフトレジスタは順次にサンプリング制御信号を供給する。第1~第mサンプリングスイッチSW1~SWmは該当シフトレジスタSR1~SRmのサンプリング制御信号に応答して順次にターンオンされる。それにより、第1~第mサンプリングスイッチはバスラインBLから供給された画素電圧信号を順次にサンプリングして第1~第mデータラインDL1~DLmに順次に供給される。このように、各水平期間の間、第1~第mデータラインDL1~DLmに順次に画素電圧信号が供給される。この際、データラインDL1~DLmには遅延制御信号DECSに応答してゲート信号の遅延量分だけ遅延された画素電圧信号が供給される。 20

【0031】

図6及び図7に示したゲート駆動部112はポリシリコンまたはアモルファスシリコン型薄膜トランジスタを用いて液晶表示パネル110上に形成される。このようなゲート駆動部112は、図8及び図9に示すようなゲート信号をゲートラインに順次に供給するための第1~第nシフトレジスタSR1~SRnを具備する。

【0032】

このような第1~第nシフトレジスタSR1~SRnは互いに反転した位相を有する第1パワークロック信号及び第2パワークロック信号のうちいずれか一つの印加を受け、ゲート信号をゲートラインに順次に供給する。また、第1~第nシフトレジスタのうち少なくともいずれか一つは遅延制御部120にゲート信号を供給して遅延制御部120でゲート信号の遅延量をカウントできるようにする。特に、図9に示すように各ゲートラインに供給されるゲート信号の遅延量をカウントできるように第1~第nシフトレジスタそれぞれの出力端と遅延制御部120が接続されるのが好ましい。 30

【0033】

このように、本発明による液晶表示装置は各液晶表示パネル別にゲート信号の遅延値を測定してその遅延値分だけ遅延された画素電圧信号をデータラインに供給する。それにより、本発明による液晶表示装置は液晶表示パネルの動作環境、例えば温度が変化されてもその環境に対応されるゲート信号の遅延値を測定することができるので信頼性が向上される。

【0034】

また、本発明による液晶表示装置は検査工程でゲート信号の遅延量を固定値で入力した従来とは異なり液晶表示パネル動作中にゲート信号の遅延量を実時間で計算して画素電圧信号を自動に補正するので従来に比べて生産性及び効率が向上される。 40

【0035】

また、本発明による液晶表示装置はゲート信号の遅延量を入力していた従来の検査工程が不必要であるので生産性及び効率が向上される。

【0036】

図10は、本発明による液晶表示装置の駆動方法を説明するための波形図である。

【0037】

図10に示すように互いに反転した位相を有する第1及び第2パワークロック信号CK 50

V、CKVBがゲート駆動部に供給される。ゲート駆動部は第1及び第2パワークロック信号CKV、CKVBを用いてゲートラインGLに順次にゲート信号GPを供給する。この際、ゲート信号GPはパネルの負荷に影響を受けて所定時間「t」だけ遅延されてゲートラインGLに供給される。このような遅延量「t」を遅延制御部で測定して測定された遅延値に該当する遅延制御信号を画素電圧信号発生部に供給する。画素電圧信号発生部は遅延制御信号に応答してゲート信号の遅延値に対応するように画素電圧信号を「t」だけ遅延させてデータラインDLに供給する。

【0038】

また、本発明による液晶表示装置及びその駆動方法は液晶表示パネル駆動の前に液晶表示パネル別にゲート信号の遅延値を測定するか、液晶表示パネル駆動の際、液晶表示パネル別にゲート信号の遅延値を測定することができる。

【0039】

以上、本発明の実施形態によって詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有するものであれば本発明の思想と精神を離脱することなく、本発明を修正または変更できる。

【図面の簡単な説明】

【0040】

【図1】従来の液晶表示装置のゲートライン及びデータラインそれぞれに供給されるゲート信号及び画素電圧信号を示す波形図である。

【図2】従来の液晶表示パネルに発生するゴースト不良を説明するための図面である。

【図3】本発明による液晶表示装置を示すブロック図である。

【図4】図3に示す遅延制御部で遅延制御信号を生成するための他の例を示すブロック図である。

【図5】図4に示すクロック発生部を用いた遅延制御部の動作過程を説明するための波形面である。

【図6】本発明による液晶表示パネルのブロック順次駆動方式を示すブロック図である。

【図7】本発明による液晶表示パネルの点順次駆動方式を示すブロック図である。

【図8】図3に示すゲート駆動部が具備するシフトレジスタの1例を示すブロック図である。

【図9】図3に示すゲート駆動部が具備するシフトレジスタの他の例を示すブロック図である。

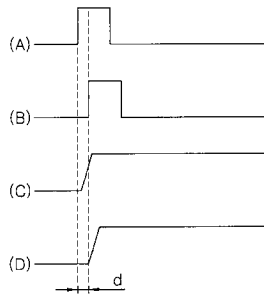
【図10】本発明による液晶表示装置の駆動方法を説明するための波形図である。

【符号の説明】

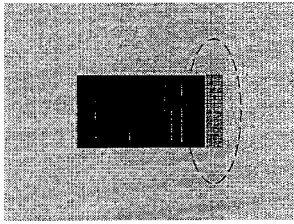
【0041】

- | | |
|-----|-----------|
| 110 | 液晶表示パネル |
| 112 | ゲート駆動部 |
| 114 | データ駆動部 |
| 116 | タイミング制御部 |
| 118 | 信号変換部 |
| 120 | 遅延制御部 |
| 122 | 画素電圧信号発生部 |
| 130 | 画像表示部 |
| 150 | クロック発生部 |

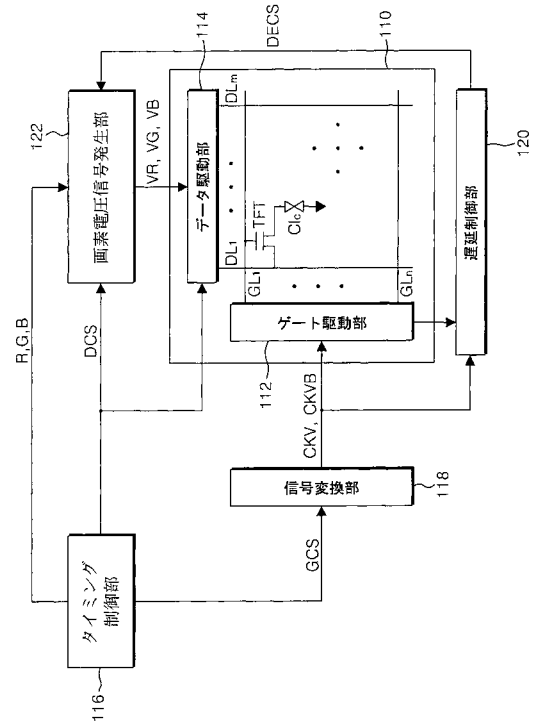
【図 1】



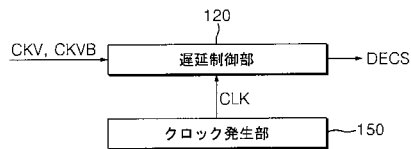
【図 2】



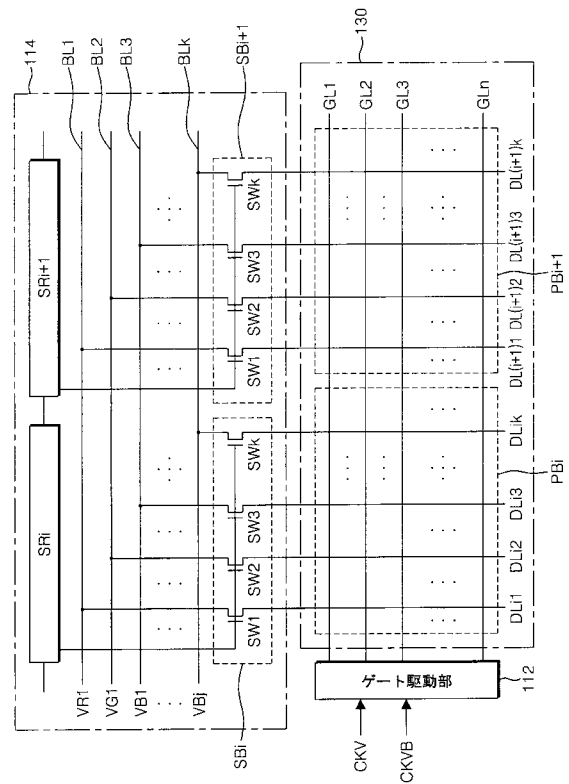
【図 3】



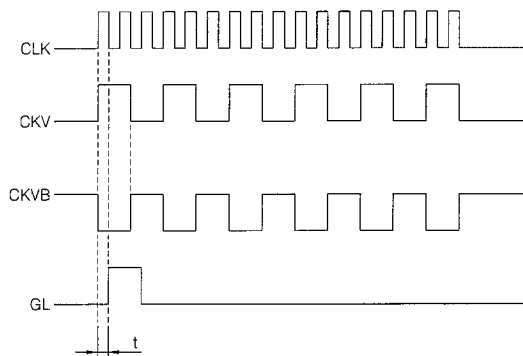
【図 4】



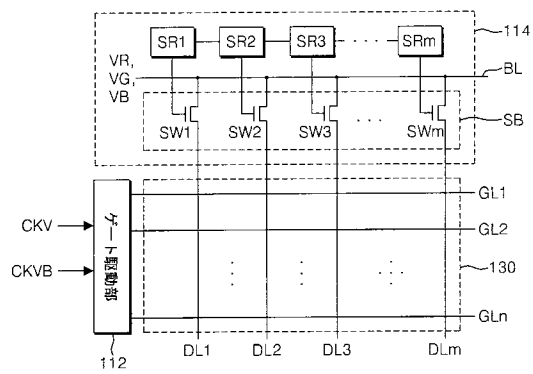
【図 6】



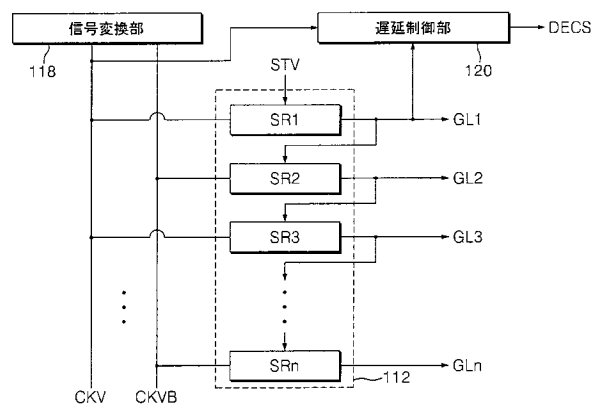
【図 5】



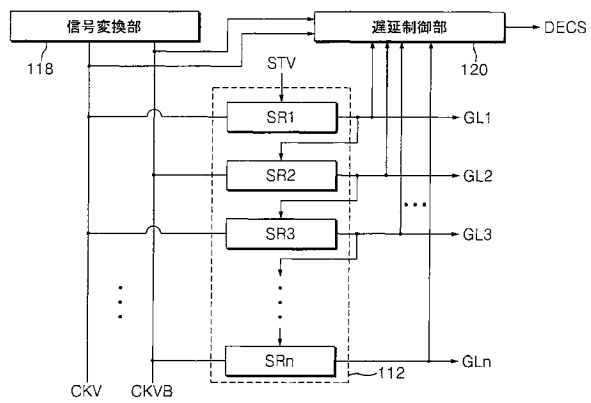
【図 7】



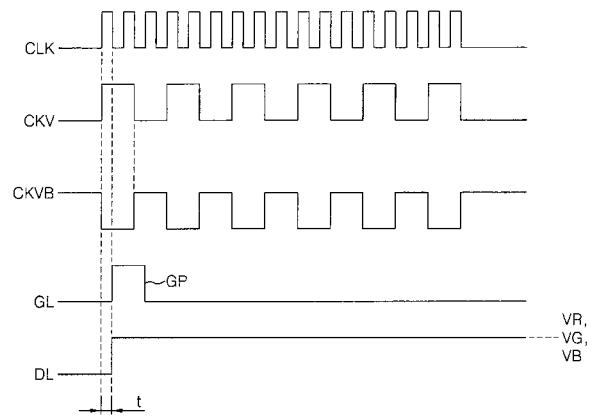
【図 8】



【図 9】



【図 10】



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 3 D
	G 0 9 G 3/20	6 2 2 G
	G 0 9 G 3/20	6 4 2 P
	G 0 9 G 3/20	6 2 3 H
	G 0 9 G 3/20	6 2 3 L
	G 0 9 G 3/20	6 1 1 J
	G 0 9 G 3/20	6 4 2 A
	G 0 9 G 3/20	6 2 3 X
	G 0 9 G 3/20	6 2 3 F
	G 0 9 G 3/20	6 2 2 D

- (72)発明者 宋 錫 天
大韓民国 京畿道 水原市 霊通区 霊通洞 黄骨マウル一団地アパート 125棟 1201号
- (72)発明者 李 相 勳
大韓民国 ソウル市 松坡区 三田洞 43-12番地 エイスビル 502号
- (72)発明者 朴 根 佑
大韓民国 ソウル市 江南区 道谷 二洞 開浦 韓信アパート 5棟 901号
- (72)発明者 孟 昊 ソク
大韓民国 ソウル市 瑞草区 方背4洞 方背現代アパート 106棟 1802号
- (72)発明者 文 國 哲
大韓民国 京畿道 龍仁市 新鳳洞 現代アパート 404棟 301号

Fターム(参考) 2H093 NA16 NA43 NA53 NC10 NC12 NC22 NC23 NC34 NC49 NC58
NC59 ND05 ND09 ND15
5C006 AA16 AA22 AC09 AC11 AC21 AF42 AF43 AF46 AF52 AF54
AF64 AF72 AF82 BB16 BC03 BC13 BC20 BC23 BF03 BF07
BF11 BF14 BF22 BF38 EB01 FA15 FA16 FA19 FA22 FA25
FA37
5C080 AA10 BB05 BB06 CC03 DD04 DD05 DD10 DD20 DD25 DD28
EE29 FF11 FF13 JJ01 JJ02 JJ04

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2007171964A	公开(公告)日	2007-07-05
申请号	JP2006343007	申请日	2006-12-20
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金雄植 崔弼模 宋錫天 李相勳 朴根佑 孟昊ソク 文國哲		
发明人	金 雄 植 崔 弼 模 宋 錫 天 李 相 勳 朴 根 佑 孟 昊 ソク 文 國 哲		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3648 G09G3/3688 G09G2310/08 G09G2320/0233		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.621.M G09G3/20.680.G G09G3/20.612.K G09G3/20.623.D G09G3/20.622.G G09G3/20.642.P G09G3/20.623.H G09G3/20.623.L G09G3/20.611.J G09G3/20.642. A G09G3/20.623.X G09G3/20.623.F G09G3/20.622.D		
F-TERM分类号	2H093/NA16 2H093/NA43 2H093/NA53 2H093/NC10 2H093/NC12 2H093/NC22 2H093/NC23 2H093/ /NC34 2H093/NC49 2H093/NC58 2H093/NC59 2H093/ND05 2H093/ND09 2H093/ND15 5C006/AA16 5C006/AA22 5C006/AC09 5C006/AC11 5C006/AC21 5C006/AF42 5C006/AF43 5C006/AF46 5C006/ /AF52 5C006/AF54 5C006/AF64 5C006/AF72 5C006/AF82 5C006/BB16 5C006/BC03 5C006/BC13 5C006/BC20 5C006/BC23 5C006/BF03 5C006/BF07 5C006/BF11 5C006/BF14 5C006/BF22 5C006/ /BF38 5C006/EB01 5C006/FA15 5C006/FA16 5C006/FA19 5C006/FA22 5C006/FA25 5C006/FA37 5C080/AA10 5C080/BB05 5C080/BB06 5C080/CC03 5C080/DD04 5C080/DD05 5C080/DD10 5C080/ /DD20 5C080/DD25 5C080/DD28 5C080/EE29 5C080/FF11 5C080/FF13 5C080/JJ01 5C080/JJ02 5C080/JJ04 2H193/ZA04 2H193/ZD23 2H193/ZD32 2H193/ZD34 2H193/ZF22 2H193/ZF36 2H193/ /ZH21		
优先权	1020050126408 2005-12-20 KR		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够自动检测并校正每个面板的栅极信号的延迟时间的液晶显示装置及其驱动方法。液晶显示面板包括彼此交叉的m条数据线（m是自然数）和n条栅极线（n是自然数），栅极信号被提供给液晶显示面板的栅极线。液晶显示面板中包括的选通驱动器，生成生成选通信号所需的电源时钟信号的信号转换器，以及生成与电源时钟信号的延迟值相对应的延迟控制信号的延迟控制。像素电压信号发生器响应于延迟控制信号将像素电压信号提供给液晶显示面板的数据线。[选择图]图3

