

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-78588

(P2006-78588A)

(43) 公開日 平成18年3月23日(2006.3.23)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 611A	5C080
	G09G 3/20 621A	
	G09G 3/20 621B	
審査請求 未請求 請求項の数 12 O L (全 21 頁) 最終頁に続く		

(21) 出願番号	特願2004-260009 (P2004-260009)	(71) 出願人	000001443
(22) 出願日	平成16年9月7日(2004.9.7)		カシオ計算機株式会社
			東京都渋谷区本町1丁目6番2号
		(74) 代理人	100090033
			弁理士 荒船 博司
		(74) 代理人	100093045
			弁理士 荒船 良男
		(72) 発明者	神尾 知巳
			東京都八王子市石川町2951番地5
			カシオ計算機株式会社八王子技術センター内
		Fターム(参考)	2H093 NA16 NA31 NC18 NC34 NC35
			ND39 ND49
			5C006 AA16 AC11 AC24 AC27 AF42
			AF51 AF71 BB16 FA47
			5C080 AA10 BB05 DD26 FF11 JJ02
			JJ03 JJ04

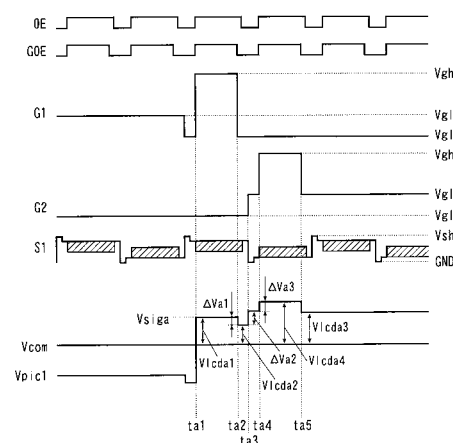
(54) 【発明の名称】 液晶表示装置及び液晶表示装置の駆動方法

(57) 【要約】

【課題】 補助容量を共通電極と別駆動する液晶パネルを備える液晶表示装置において、消費電力を低減し、また、補助容量駆動用の専用のドライバ回路等を必要としない液晶表示装置及び液晶表示装置の駆動方法を提供すること。

【解決手段】 走査線G1に接続される表示画素の補助容量Csの他端が次段の走査線G2に接続される構成において、共通電極Vcomの電圧を一定レベルとし、時間ta1において走査線G1の電位がVghに上がるとTFT91がオン状態となって、信号S1の電圧が液晶容量Clcと補助容量Csに印加され、時間ta2において走査線G1がVghからVgl2となってTFT91がオフ状態になった後、時間ta3において、補助容量Csの他端に接続される走査線G2をVgl2からVgl1に上昇させて画素電極の電位Vpic1を上昇させて、所望の液晶印加電圧を得る。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

互いに直交して配置された複数の走査線及び複数の信号線の各交点近傍にマトリクス状に配設され、スイッチング素子と該スイッチング素子の出力端に接続された画素電極と該画素電極に一端が接続された補助容量とを有する複数の表示画素と、前記各画素電極に対向して配設される共通電極と、を有する液晶パネルを備える液晶表示装置において、

前記共通電極に一定電圧を印加する共通電圧印加手段と、

前記スイッチング素子がオン状態からオフ状態になった後に、前記補助容量の他端に所定の電圧を印加して、前記画素電極と前記共通電極との電位差の絶対値を増加させる電圧印加手段と、

を備えることを特徴とする液晶表示装置。

10

【請求項 2】

前記各走査線は前段の前記補助容量の他端に接続され、

前記電圧印加手段は、前記複数の走査線を順次走査するための走査信号を出力するとともに、前段の前記補助容量の他端に前記所定の電圧を印加することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記各走査線に接続される前記表示画素の画素電極の前記共通電極に対する電位差の極性は、前記各走査線毎に逆極性に設定され、

前記電圧印加手段は、

前記電位差の極性が正極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端の電位を上昇させ、

前記電位差の極性が負極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端の電位を低下させることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

20

【請求項 4】

前記電圧印加手段による前記補助容量の他端への所定の電圧の印加は、当該走査線に接続される前記表示画素の前記スイッチング素子がオフ状態になった後、次段の走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるまでの間に行われることを特徴とする請求項 1 に記載の液晶表示装置。

30

【請求項 5】

前記電圧印加手段による前記補助容量の他端への所定の電圧の印加は、次段の走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングで行われることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記各走査線に接続される前記表示画素の画素電極の前記共通電極に対する電位差の極性は、前記各走査線毎に逆極性に設定され、

前記電圧印加手段は、次段の走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングにおいて、前記電位差の極性が正極性に設定される前記走査線に接続される前記表示画素の、前記補助容量の他端の電位を第 1 の電位に設定し、前記電位差の極性が負極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端の電位を、前記第 1 の電位より低い第 2 の電位に設定することを特徴とする請求項 5 に記載の液晶表示装置。

40

【請求項 7】

前記電圧印加手段は、前記各走査線間に設けられ、出力端子が当該走査線に接続される前記表示画素の前記補助容量の他端に共通接続され、制御端子が当該走査線に接続され入力端子の電位を前記第 1 の電位及び前記第 2 の電位の一方に設定される第 1 のスイッチング素子と、制御端子が次段の走査線に接続され入力端子の電位を前記第 1 の電位及び前記第 2 の電位の他方に設定される第 2 のスイッチング素子と、を有し、前記電位差の極性が正極性に設定される走査線に接続される前記表示画素において、当該走査線に接続される

50

前記表示画素の前記スイッチング素子がオン状態となるタイミングで、前記第1のスイッチング素子を介して当該表示画素の補助容量の他端の電位を前記第2の電位に設定し、次段の走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングで、前記第2のスイッチング素子を介して当該表示画素の補助容量の他端の電位を前記第1の電位に設定し、

前記電位差の極性が負極性に設定される走査線に接続される前記表示画素において、当該走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングで、前記第1のスイッチング素子を介して当該表示画素の補助容量の他端の電位を前記第1の電位に設定し、次段の走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングで、前記第2のスイッチング素子を介して当該表示画素の補助容量の他端の電位を前記第2の電位に設定することを特徴とする請求項6に記載の液晶表示装置。

10

【請求項8】

互いに直交して配置された複数の走査線及び複数の信号線の各交点近傍にマトリクス状に配設され、スイッチング素子と該スイッチング素子の出力端に接続された画素電極と該画素電極に一端が接続された補助容量とを有する複数の表示画素と、前記各画素電極に対向して配設される共通電極と、を有する液晶パネルを備える液晶表示装置を駆動する駆動方法であって、

前記共通電極に一定電圧を印加する動作と、

前記走査線を選択して、選択された走査線に接続される前記表示画素の前記スイッチング素子をオン状態として前記画素電極を表示信号に基づく電位とする動作と、

20

前記走査線を非選択として、前記スイッチング素子をオン状態からオフ状態にした後、前記補助容量の他端に所定の電圧を印加して、前記画素電極と前記共通電極との電位差の絶対値を増加させる動作と、

を含むことを特徴とする液晶表示装置の駆動方法。

【請求項9】

前記各走査線に接続される前記表示画素の画素電極の前記共通電極に対する電位差の極性は、前記各走査線毎に逆極性に設定され、

前記補助容量の他端に前記所定の電圧を印加する動作は、前記電位差の極性が正極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端の電位を上昇させ、前記電位差の極性が負極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端の電位を低下させる動作を含むことを特徴とする請求項8に記載の液晶表示装置の駆動方法。

30

【請求項10】

前記補助容量の他端に前記所定の電圧を印加する動作は、当該走査線が非選択とされた後、次段の走査線が選択されるまでの間のタイミングで行われることを特徴とする請求項8に記載の液晶表示装置の駆動方法。

【請求項11】

前記補助容量の他端に前記所定の電圧を印加する動作は、次段の走査線が選択されるタイミングで行われることを特徴とする請求項8に記載の液晶表示装置の駆動方法。

40

【請求項12】

前記各走査線に接続される前記表示画素の画素電極の前記共通電極に対する電位差の極性は、前記各走査線毎に逆極性に設定され、

前記補助容量の他端に前記所定の電圧を印加する動作は、前記電位差の極性が正極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端を第1の電位に設定し、前記電位差の極性が負極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端を、前記第1の電位より低い第2の電位に設定する動作を含むことを特徴とする請求項11に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

50

【0001】

本発明はアクティブマトリクス型LCD (Liquid Crystal Display) を用いた液晶表示装置、及び当該液晶表示装置の駆動方法に関する。

【背景技術】

【0002】

液晶を駆動させて画像表示する液晶表示装置が知られている。このような液晶表示装置には、表示パネル上に複数の走査線と複数の信号線とをそれぞれ直交に配置し、各交差点近傍に表示画素を配置するアクティブマトリクス方式のものがある。このアクティブマトリクス型液晶表示装置においては、スイッチング素子（例えばTFT (Thin Film Transistor: 薄膜トランジスタ)）を介して信号線に接続される画素電極と、当該画素電極に対向して配置される共通電極との間に液晶が充填されて液晶容量 C_{lc} が形成され、2つの電極間にて電界が形成されることにより液晶が駆動されるとともに、液晶容量 C_{lc} の印加電圧を保持する補助容量 C_s が液晶容量 C_{lc} と並列接続されて構成される。

【0003】

アクティブマトリクス型液晶表示装置は、液晶パネルの構造と駆動方法から C_s/V_{com} 一括駆動型、 C_s オンゲート型及び C_s ライン別駆動型の3種類に分類される。以下、それぞれの液晶パネルの構造と駆動方法を説明する。

【0004】

(1) C_s/V_{com} 一括駆動型

図8 (a) は C_s/V_{com} 一括駆動型の液晶パネルの等価回路を示した図である。 C_s/V_{com} 一括駆動型の液晶パネルは、補助容量の他端が共通電極に接続されて、補助容量が共通電極と同電位に駆動されるものである。図8 (a) に示すように、行方向に延伸された走査線G1と列方向に延伸された信号線S1の交差部にTFT91が配置される。TFT91のゲート電極は走査線G1に接続され、ドレイン電極は信号線S1に接続される。液晶容量 C_{lc} の一端はTFT91のソース電極に接続され、他端は共通電極 V_{com} に接続される。また補助容量 C_s の一端はTFT91のソース電極に接続され、他端は走査線G1と平行して配設されたCS線（補助容量線）92に接続されて共通電極 V_{com} に接続され、補助容量 C_s と共通電極 V_{com} とが一括して駆動される。また、TFT91のゲートーソース間には寄生容量 C_{gs} が存在する。

【0005】

図9は C_s/V_{com} 一括駆動型の液晶パネルを備える液晶表示装置の従来の駆動方法における主な信号波形である。OEは階調信号の各信号線への出力を許可するための信号波形、GOEは走査信号の各走査線への出力を許可するための信号波形である。G1は走査線G1の電位、G2は走査線G2の電位を示した波形である。走査線G1の電位は、走査線G1の選択時は V_{gh} （ハイレベル）となり、非選択時は V_{gl} （ロウレベル）となる。走査線G2も同様である。S1は信号線S1の電位を示した波形である。信号線S1の最高電位は V_{sh} である。

【0006】

V_{com} は共通電極 V_{com} の電位を示した波形であり、 V_{pic3} はTFT91のソース電極の電位を示した波形である。ここで、液晶に直流的な電圧を印加しつづけると液晶素子が劣化するため、液晶印加電圧の極性を水平走査毎に反転させるライン反転駆動を行うが、信号線に印加する電圧の振幅を低く抑えるため、水平走査毎に各信号線と共通電極 V_{com} の極性を反転させる反転駆動を行う。共通電極 V_{com} のハイレベルの電圧値を V_{coh} 、ロウレベルの電圧値を V_{col} とする。

【0007】

時間 t_{x1} において走査線G1の電位が V_{gl} から V_{gh} に上がると、TFT91がオン状態となり、信号S1の電位がTFT91を介して液晶容量 C_{lc} と補助容量 C_s に印加される。この時の V_{pic3} の電圧値を V_{sigx} とすると、液晶印加電圧 V_{lcdx1} は

$V_{lcdx1} = V_{sigx} - V_{col}$
となる。

【0008】

そして時間 t_{x2} において走査線 G 1 の電位が V_{gh} から V_{gl} に下がると、TFT 9 1 はオフ状態となる。この時の液晶印加電圧 V_{lcdx2} は、寄生容量 C_{gs} の影響で ΔV_{x1} 低下する。

$$V_{lcdx2} = V_{lcdx1} - \Delta V_{x1}$$

$$\text{但し、} \Delta V_{x1} = (V_{gh} - V_{gl}) \times C_{gs} / (C_{gs} + C_{lc} + C_s)$$

【0009】

更に、時間 t_{x3} において共通電極 V_{com} の電位が V_{col} から V_{coh} に上がると、この時の液晶印加電圧 V_{lcdx3} は

$$V_{lcdx3} = V_{lcdx2} + \Delta V_{x2}$$

$$\text{但し、} \Delta V_{x2} = (V_{coh} - V_{col}) \times C_s / (C_{gs} + C_{lc} + C_s)$$

となり、以下、液晶容量 C_{lc} には共通電極 V_{com} がロウレベルの時に V_{lcdx2} 、ハイレベルの時に V_{lcdx3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

【0010】

(2) Cs オンゲート型

図 8 (b) は Cs オンゲート型の液晶パネルの等価回路を示した図である。以下、(1) C_s / V_{com} 一括駆動型において説明した構成要素及び信号と同一のものについては、同一の符号を付して説明を省略する。Cs オンゲート型の液晶パネルは、補助容量の他端が次段の走査線に接続されて、補助容量が次段の走査線により駆動されて、共通電極とは別に駆動されるように構成されるものであり、図 8 (b) に示すように、走査線 G 1 に接続される表示画素の補助容量 C_s の他端が次段の走査線 G 2 に接続されて、補助容量が次段の走査線 G 2 により駆動される。これにより、Cs オンゲート型においては、液晶パネル上に CS 線（補助容量線）が無い場合、液晶パネルの開口率を向上させることができる利点を有する。例えば特許文献 1 には、Cs オンゲート型の液晶パネルにおけるフリッカを低減するための発明が開示されている。

【0011】

図 10 は Cs オンゲート型の液晶パネルを備える液晶表示装置の従来の駆動方法における主な信号波形である。この場合においても、ライン反転駆動を行う際に、信号線に印加する電圧の振幅を低く抑えるため、水平走査毎に各信号線と共通電極 V_{com} の極性を反転させる反転駆動を行う。走査線 G 1 の電位は走査線 G 1 の選択時は V_{gh} となり、非選択時は V_{gy} と V_{gl} の 2 電圧間で周期的に変化する。電圧 V_{gl} 及び V_{gy} は TFT 9 1 をオフ状態とする電圧である。

【0012】

時間 t_{y1} において走査線 G 1 の電位が V_{gl} から V_{gh} に上がると、TFT 9 1 がオン状態となり、信号 S 1 の電圧が TFT 9 1 を介して液晶容量 C_{lc} と補助容量 C_s に印加される。この時の V_{pic3} の電圧値を V_{sigy} とすると、液晶印加電圧 V_{lcdy1} は

$$V_{lcdy1} = V_{sigy} - V_{col}$$

となる。

【0013】

そして時間 t_{y2} において走査線 G 1 の電位が V_{gh} から V_{gl} に下がると、TFT 9 1 はオフ状態となる。この時の液晶印加電圧 V_{lcdy2} は、寄生容量 C_{gs} の影響で ΔV_{y1} 低下する。

$$V_{lcdy2} = V_{lcdy1} - \Delta V_{y1}$$

$$\text{但し、} \Delta V_{y1} = (V_{gh} - V_{gl}) \times C_{gs} / (C_{gs} + C_{lc} + C_s)$$

【0014】

更に、時間 t_{y3} において共通電極 V_{com} が V_{col} から V_{coh} に上がり、走査線 G 2 の電位が V_{gl} から V_{gy} に上がると、補助容量 C_s の他端の電位が上がる。この時の液晶印加電圧 V_{lcdy3} は

$$V_{lcdy3} = V_{lcdy2} + \Delta V_{y2}$$

$$\text{但し、} \Delta V_{y2} = (V_{coh} - V_{col}) \times C_s / (C_{gs} + C_{lc} + C_s) \text{ であり、} V_{gy} - V_{gl}$$

10

20

30

40

50

$g1 = V_{coh} - V_{col}$ とする。

【0015】

続いて、時間 t_{y4} において走査線 G 2 の電位が V_{gy} から V_{gh} に上がると、この時の液晶印加電圧 V_{lcy4} は

$$V_{lcy4} = V_{lcy3} + \Delta V_{y3}$$

但し、 $\Delta V_{y3} = (V_{gh} - V_{gy}) \times C_s / (C_{gs} + C_{lc} + C_s)$

となる。以下、液晶印加電圧は共通電極 V_{com} がロウレベルの時は V_{lcy2} 、ハイレベルの時は V_{lcy3} となり、次の水平走査時まで表示状態が保持される。

【0016】

(3) Csライン別駆動型

10

図8(c)はCsライン別駆動型の液晶パネルの等価回路を示した図である。Csライン別駆動型の液晶パネルは、補助容量の他端が共通電極に接続されず、補助容量が共通電極とは別に駆動されるものであり、図8(c)に示すように、補助容量Csの他端が走査線G1と平行して配設されたCS線(補助容量線)93に接続され、CS線93には専用のCSドライバ回路(不図示)によって信号電圧が印加される。例えば特許文献2には、Csライン別駆動型の液晶パネルにおいて消費電力を削減するために、走査信号が出力された直後、補助容量Csに印加する信号電圧を変化させる発明が開示されている。

【0017】

図11はCsライン別駆動型の液晶パネルを備える液晶表示装置の従来の駆動方法における主な信号波形である。この場合においては、ライン反転駆動を行う際に、水平走査毎に各信号線の極性を反転させる反転駆動を行うが、共通電極 V_{com} の電圧は一定レベルに設定される。CS1は、CS線93の電位を示す波形である。CS線93のハイレベル時の電圧は V_{ch} 、ロウレベル時の電圧は V_{cl} とする。TFT91がオン状態からオフ状態に切り替わるタイミングに同期して、液晶容量 C_{lc} に正極性電圧が印加された時はCS線93の電位が V_{cl} から V_{ch} に上がり、負極性電圧が印加された時は V_{ch} から V_{cl} に下がるように、専用のCSドライバ回路(不図示)からCS線93に電圧が出力される。

20

【0018】

時間 t_{z1} において走査線G1の電位が V_{gl} から V_{gh} に上がると、TFT91がオン状態となり、信号S1の電位がTFT91を介して液晶容量 C_{lc} と補助容量Csに印加される。この時の電圧 V_{pic3} の電圧値を V_{sigz} とすると、液晶印加電圧 V_{lcz1} は

30

$$V_{lcz1} = V_{sigz} - V_{com}$$

となる。

【0019】

そして時間 t_{z2} において走査線G1の電位が V_{gh} から V_{gl} に下がると、TFT91はオフ状態となる。この時の液晶印加電圧 V_{lcz2} は、寄生容量 C_{gs} の影響で ΔV_{z1} 低下する。

$$V_{lcz2} = V_{lcz1} - \Delta V_{z1}$$

但し、 $\Delta V_{z1} = (V_{gh} - V_{gl}) \times C_{gs} / (C_{gs} + C_{lc} + C_s)$

【0020】

更に、時間 t_{z3} においてCS線93の電位が V_{cl} から V_{ch} に上がると、この時の液晶印加電圧 V_{lcz3} は

40

$$V_{lcz3} = V_{lcz2} + \Delta V_{z2}$$

但し、 $\Delta V_{z2} = (V_{ch} - V_{cl}) \times C_s / (C_{gs} + C_{lc} + C_s)$

となる。以下、液晶容量 C_{lc} には V_{lcz3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

【特許文献1】特開2003-177725号公報

【特許文献2】特開2001-255851号公報

【発明の開示】

【発明が解決しようとする課題】

【0021】

50

ところで、上記で説明した従来の各液晶パネルを備えた液晶表示装置には、それぞれ以下のような問題点があった。まず、 Cs/V_{com} 一括駆動型の液晶パネルを備えた液晶表示装置では、共通電極 V_{com} と補助容量 Cs にかかる電圧の極性を反転駆動する必要があるため、液晶表示装置の消費電力を低減させることが困難であった。

【0022】

Cs オンゲート型の液晶パネルを備えた液晶表示装置の場合も、共通電極 V_{com} の電圧の極性を反転駆動する必要がある、更に図9に示すように、信号 $G2$ の電圧が周期的に変化して、補助容量 Cs にかかる電圧も周期的に変化して、補助容量 Cs の充放電に係る無駄な電流が流れるため、液晶パネルの消費電力が増加する問題があった。

【0023】

また、 Cs ライン別駆動型の液晶パネルを備えた液晶表示装置の場合には、共通電極 V_{com} を反転駆動する必要があるが、 Cs 線93を駆動するための専用のドライバ回路が必要となる。このため、例えば $LTPS$ (Low Temperature Poly-Si; 低温ポリシリコン) や Cs (Continuous Grain silicon; Cs シリコン結晶) 等の液晶パネル上にドライバを構成することのできる製造プロセスであれば実現できる可能性はあるが製造が困難であり、また、アモルファス TFT を用いた液晶パネルを用いる場合は、液晶パネルの外部に Cs 線とドライバ回路を構成する必要がある、製造コストが増加して、実現が困難であった。

【0024】

本発明は以上の点を考慮してなされたものであり、その目的とするところは、補助容量を共通電極と別駆動する液晶パネルを備える液晶表示装置において、消費電力を低減し、また、補助容量駆動用の専用のドライバ回路等を必要としない液晶表示装置及び液晶表示装置の駆動方法を提供することである。

【課題を解決するための手段】

【0025】

以上の課題を解決するために、請求項1に記載の発明の液晶表示装置は、互いに直交して配置された複数の走査線及び複数の信号線の各交点近傍にマトリクス状に配設され、スイッチング素子と該スイッチング素子の出力端に接続された画素電極と該画素電極に一端が接続された補助容量とを有する複数の表示画素と、前記各画素電極に対向して配設される共通電極と、を有する液晶パネルを備える液晶表示装置において、前記共通電極に一定電圧を印加する共通電圧印加手段と、前記スイッチング素子がオン状態からオフ状態になった後に、前記補助容量の他端に所定の電圧を印加して、前記画素電極と前記共通電極との電位差の絶対値を増加させる電圧印加手段と、を備えることを特徴とする。

【0026】

請求項2に記載の発明は、請求項1に記載の液晶表示装置において、前記各走査線は前段の前記補助容量の他端に接続され、前記電圧印加手段は、前記複数の走査線を順次走査するための走査信号を出力するとともに、前段の前記補助容量の他端に前記所定の電圧を印加することを特徴とする。

【0027】

請求項3に記載の発明は、請求項1または2に記載の液晶表示装置において、前記各走査線に接続される前記表示画素の画素電極の前記共通電極に対する電位差の極性は、前記各走査線毎に逆極性に設定され、前記電圧印加手段は、前記電位差の極性が正極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端の電位を上昇させ、前記電位差の極性が負極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端の電位を低下させることを特徴とする。

【0028】

請求項4に記載の発明は、請求項1に記載の液晶表示装置において、前記電圧印加手段による前記補助容量の他端への所定の電圧の印加は、当該走査線に接続される前記表示画素の前記スイッチング素子がオフ状態になった後、次段の走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるまでの間に行われることを特徴とする。

10

20

30

40

50

【0029】

請求項5に記載の発明は、請求項1に記載の液晶表示装置において、前記電圧印加手段による前記補助容量の他端への所定の電圧の印加は、次段の走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングで行われることを特徴とする。

【0030】

請求項6に記載の発明は、請求項5に記載の液晶表示装置において、前記各走査線に接続される前記表示画素の画素電極の前記共通電極に対する電位差の極性は、前記各走査線毎に逆極性に設定され、前記電圧印加手段は、次段の走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングにおいて、前記電位差の極性が正極性に設定される前記走査線に接続される前記表示画素の、前記補助容量の他端の電位を第1の電位に設定し、前記電位差の極性が負極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端の電位を、前記第1の電位より低い第2の電位に設定することを特徴とする。

10

【0031】

請求項7に記載の発明は、請求項6に記載の液晶表示装置において、前記電圧印加手段は、前記各走査線間に設けられ、出力端子が当該走査線に接続される前記表示画素の前記補助容量の他端に共通接続され、制御端子が当該走査線に接続され入力端子の電位が前記第1の電位及び前記第2の電位の一方に接続される第1のスイッチング素子と、制御端子が次段の走査線に接続され入力端子の電位が前記第1の電位及び前記第2の電位の他方に接続される第2のスイッチング素子と、を有し、前記電位差の極性が正極性に設定される走査線に接続される前記表示画素において、当該走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングで、前記第1のスイッチング素子を介して当該表示画素の補助容量の他端の電位を前記第2の電位に設定し、次段の走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングで、前記第2のスイッチング素子を介して当該表示画素の補助容量の他端の電位を前記第1の電位に設定し、前記電位差の極性が負極性に設定される走査線に接続される前記表示画素において、当該走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングで、前記第1のスイッチング素子を介して当該表示画素の補助容量の他端の電位を前記第1の電位に設定し、次段の走査線に接続される前記表示画素の前記スイッチング素子がオン状態となるタイミングで、前記第2のスイッチング素子を介して当該表示画素の補助容量の他端の電位を前記第2の電位に設定することを特徴とする。

20

30

【0032】

請求項8に記載の発明の液晶表示装置の駆動方法は、互いに直交して配置された複数の走査線及び複数の信号線の各交点近傍にマトリクス状に配設され、スイッチング素子と該スイッチング素子の出力端に接続された画素電極と該画素電極に一端が接続された補助容量とを有する複数の表示画素と、前記各画素電極に対向して配設される共通電極と、を有する液晶パネルを備える液晶表示装置を駆動する駆動方法であって、前記共通電極に一定電圧を印加する動作と、前記走査線を選択して、選択された走査線に接続される前記表示画素の前記スイッチング素子をオン状態として前記画素電極を表示信号に基づく電位とする動作と、前記走査線を非選択として、前記スイッチング素子をオン状態からオフ状態にした後、前記補助容量の他端に所定の電圧を印加して、前記画素電極と前記共通電極との電位差の絶対値を増加させる動作と、を含むことを特徴とする。

40

【0033】

請求項9に記載の発明は、請求項8に記載の液晶表示装置の駆動方法において、前記各走査線に接続される前記表示画素の画素電極の前記共通電極に対する電位差の極性は、前記各走査線毎に逆極性に設定され、前記補助容量の他端に前記所定の電圧を印加する動作は、前記電位差の極性が正極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端の電位を上昇させ、前記電位差の極性が負極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端の電位を低下させる動作を含むことを特徴とする。

50

【0034】

請求項10に記載の発明は、請求項8に記載の液晶表示装置の駆動方法において、前記補助容量の他端に前記所定の電圧を印加する動作は、当該走査線が非選択とされた後、次段の走査線が選択されるまでの間のタイミングで行われることを特徴とする。

【0035】

請求項11に記載の発明は、請求項8に記載の液晶表示装置の駆動方法において、前記補助容量の他端に前記所定の電圧を印加する動作は、次段の走査線が選択されるタイミングで行われることを特徴とする。

【0036】

請求項12に記載の発明は、請求項11に記載の液晶表示装置の駆動方法において、前記各走査線に接続される前記表示画素の画素電極の前記共通電極に対する電位差の極性は、前記各走査線毎に逆極性に設定され、前記補助容量の他端に前記所定の電圧を印加する動作は、前記電位差の極性が正極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端を第1の電位に設定し、前記電位差の極性が負極性に設定される走査線に接続される前記表示画素の、前記補助容量の他端を、前記第1の電位より低い第2の電位に設定する動作を含むことを特徴とする。

【発明の効果】

【0037】

本発明によれば、補助容量を共通電極と別駆動する液晶パネルを備える液晶表示装置において、表示画素のスイッチング素子がオフ状態とされた後、補助容量の他端に所定の電圧が印加されることにより、液晶印加電圧を増加させて、所望の液晶印加電圧を得ることができるため、共通電極の電圧を一定レベルとして、共通電極の反転駆動を行う必要がなく、且つ信号線の信号の電圧振幅を大きくする必要もない。これにより、液晶表示装置の消費電力を削減することができる。また、補助容量駆動用の専用のドライバ回路を必要としないため、アモルファスTFTを用いた液晶パネルにおいても実現することができる。

【発明を実施するための最良の形態】

【0038】

〔第1の実施の形態〕

以下、本発明の第1の実施の形態を図示例と共に説明する。本第1の実施の形態は、Csオンゲート型の液晶パネルに対して、共通電極 V_{com} の反転駆動を行わず、共通電極 V_{com} の電圧は一定レベルとし、走査線を3つの電圧レベル(V_{gh} 、 V_{g11} 、 V_{g12})によって駆動することを特徴とする。

【0039】

図1は、第1の実施の形態における液晶表示装置1の回路構成の一例を示す図である。液晶表示装置1は、液晶パネル11、ソースドライバ回路12、反転RGB発生回路13、ゲートドライバ回路14、 V_{com} 発生回路15、TG部ドライバ制御回路16及び電圧発生回路17等によって構成される。

【0040】

液晶パネル11は、Csオンゲート型であって、前述の図8(b)に示した構成と同様の構成を有し、複数の走査線と複数の信号線とが直交に配置され、走査線と信号線の各交叉部にそれぞれ表示画素が形成されている。尚、各走査線はゲートドライバ回路14に接続され、各信号線はソースドライバ回路12に接続される。

【0041】

ソースドライバ回路12は、反転RGB発生回路13から入力される階調信号を各信号線に対応付けて保持するためのデータラッチ回路(不図示)と、そのラッチされた階調信号に基づく信号電圧を生成して、各信号線に印加するドライバ回路(不図示)を有し、TG部ドライバ制御回路16から入力される水平制御信号に基づいて各信号線に対して信号電圧を印加する。更にTG部ドライバ制御回路16から信号OEが入力される。信号OEは階調信号がソースドライバ回路12から液晶パネル11に対しての出力を許可するための信号である。

10

20

30

40

50

【0042】

反転RGB発生回路13は、TG部ドライバ制御回路16から入力される反転制御信号に
 応答して外部入力される映像信号に含まれるRGBの各階調信号を反転させて反転RGB
 B信号（表示信号）を生成し、ソースドライバ回路12に出力する。

【0043】

ゲートドライバ回路14は、TG部ドライバ制御回路16から入力される垂直制御信号
 に基づいて走査電圧を生成し、液晶パネル11の各走査線に順次走査電圧を印加する。更
 にTG部ドライバ制御回路16から信号GOEが入力される。信号GOEは走査信号がゲ
 ートドライバ回路14から液晶パネル11に対しての出力を許可するための信号である。

【0044】

Vcom発生回路15は、TG部ドライバ制御回路から入力される電圧制御信号に
 応答して、共通電極Vcomに印加する電圧を生成する。本実施形態においては、共通電極Vcom
 に印加する電圧は一定レベルに設定される。

【0045】

TG部ドライバ制御回路16は、液晶表示装置1の全体を制御する。例えば外部入力さ
 れる同期信号に基づいて、液晶パネル11の各画素の液晶を駆動する水平制御信号及び垂
 直制御信号、信号OE及び信号GOEを生成し、ソースドライバ回路12やゲートドライ
 バ回路14に出力する。また、同期信号に基づいて、RGBの各階調信号を反転させるた
 めの反転制御信号を生成して反転RGB発生回路13に出力する。更に電圧制御信号を生
 成してVcom発生回路15に出力する。

【0046】

電圧発生回路17は、液晶表示装置1を備える装置の電源投入に応答して入力される電
 源入力信号に基づいて、液晶表示装置1を構成する各回路部に必要な電圧を生成して出力
 する。例えば、内部電源Vcc、信号線を駆動するための電圧Vsh、走査線を駆動するた
 めの電圧Vgh、Vgl1及びVgl2等を生成して出力する。そしてソースドライバ回路12には
 Vcc及びVshの電圧が入力され、ゲートドライバ回路14にはVcc、Vgh、Vgl1及びVg
 l2の電圧が入力される。

【0047】

次に、図2及び図3に示す信号波形を用いて、本実施の形態の液晶表示装置1の回路動
 作を（A）正極性電圧印加時と（B）負極性電圧印加時のそれぞれについて説明する。尚
 、これはライン反転駆動を行う場合において、隣接する走査線での動作に対応する。

【0048】

（A）正極性電圧印加時

図2は液晶容量C1cに対して正極性電圧が印加されるとき液晶表示装置1の本実施
 形態の駆動方法における主な信号波形である。背景技術において図9～11を用いて説明
 した信号波形と同一の内容の信号波形については説明を省略または簡略化する。ここで、
 走査線G1、G2は隣接する走査線である。走査線G1及びG2の電位はそれぞれの選択
 時はVghとなり、非選択時にはVgl1またはVgl2となる。Vgl1及びVgl2は、TF T 9 1
 をオフ状態とする電圧である。また共通電極Vcomには一定レベルの電圧が印加され、Vp
 ic1は走査線G1に接続される表示画素のTF T 9 1のソース電極の電位を示す。

【0049】

時間t_{a1}において走査線G1の電位がVghに上がると、TF T 9 1がオン状態となり、
 信号S1の電圧がTF T 9 1を介して液晶容量C1cと補助容量Csに印加される。この
 時のTF T 9 1のソース電極の電圧Vpic1をV_{sig a}とすると、液晶印加電圧V_{lcda1}は

$$V_{lcda1} = V_{sig a} - V_{com}$$

となる。

【0050】

そして時間t_{a2}において走査線G1の電位がVghからVgl2に下がると、TF T 9 1は
 オフ状態となる。この時の液晶印加電圧V_{lcda2}は、寄生容量Cgsの影響でΔV_{a1}低下
 する。

10

20

30

40

50

$$V_{lcda2} = V_{lcda1} - \Delta V_{a1}$$

$$\text{但し、} \Delta V_{a1} = (V_{gh} - V_{gl2}) \times C_{gs} / (C_{gs} + C_{lc} + C_s)$$

【0051】

更に、時間 t_{a3} において走査線 G 2 の電位が V_{gl2} から V_{gl1} に上がると、補助容量 C_s の他端の電位が上がり、 V_{pic1} の電位も上がる。この時の液晶印加電圧 V_{lcda3} は、

$$V_{lcda3} = V_{lcda2} + \Delta V_{a2}$$

$$\text{但し、} \Delta V_{a2} = (V_{gl1} - V_{gl2}) \times C_s / (C_{gs} + C_{lc} + C_s)$$

・・・ (1)

となる。この状態では、走査線 G 2 は非選択状態であり、走査線 G 2 に接続されている次段の TFT はオフ状態である。

10

【0052】

次に時間 t_{a4} において、走査線 G 2 が選択されるべく走査線 G 2 の電位が V_{gl1} から V_{gh} に上がると、この時の液晶印加電圧 V_{lcda4} は、

$$V_{lcda4} = V_{lcda3} + \Delta V_{a3}$$

$$\text{但し、} \Delta V_{a3} = (V_{gh} - V_{gl1}) \times C_s / (C_{gs} + C_{lc} + C_s)$$

となる。続いて、走査線 G 2 が非選択となるべく走査線 G 2 の電位が V_{gh} から V_{gl1} に下がると、 V_{pic1} の電位が ΔV_{a3} 低下して、液晶印加電圧は V_{lcda3} となる。以下、液晶容量 C_{lc} には V_{lcda3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

【0053】

つまり、時間 t_{a2} において TFT 9 1 がオフ状態となった後、時間 t_{a3} において補助容量 C_s の他端が接続されている走査線 G 2 の電位を V_{gl2} から V_{gl1} に上げることで、走査線 G 2 に接続されている次段の TFT はオフ状態のまま、 V_{pic1} の電位を ΔV_{a2} だけ上げることができる。これにより、共通電極 V_{com} の反転駆動を行わず、その電圧を一定レベルに設定し、且つ、信号線に印加する電圧の振幅を、前述の図 10 に示したような、従来の、共通電極 V_{com} の極性を反転駆動する場合の信号線の電圧振幅と同程度としたままで、液晶印加電圧を大きくして、所望の液晶印加電圧を得ることができる。 ΔV_{a2} は $C_s / (C_{gs} + C_{lc} + C_s)$ の比率によって決定される。

20

【0054】

ここで各信号電圧の具体的な電圧値について一例を挙げて説明する。液晶印加電圧 V_{lcda} は、厳密には電圧 V_{pic1} の各電圧値 V_{lcda1} 、 V_{lcda2} 、 V_{lcda3} 及び V_{lcda4} の平均値となるが、 V_{pic1} の電圧は V_{lcda3} である時間が圧倒的に長く、液晶の応答性等の点から考慮して、実質的に $V_{lcda} = V_{lcda3}$ として考える。

30

【0055】

例えば、液晶パネルにおいて良好な表示を得るために、最大液晶印加電圧 $V_{lcda} = 5$ [V] 必要であって共通電極 V_{com} の電位に対して信号 S 1 の振幅が最大 ± 2 V である場合、液晶印加電圧 V_{lcda} を更に 3 [V] 上げる必要がある。そこで $C_{gs} \ll C_s$ として $V_{siga} = 2$ [V]、 $\Delta V_{a2} = 3$ [V] とすると、 $C_s / (C_{gs} + C_{lc} + C_s) = 1 / 2$ とすれば、式 (1) より $V_{gl1} - V_{gl2} = 6$ [V] となる。即ち、 $V_{gh} = 12$ [V]、 $V_{gl1} = -12$ [V] とする場合、 $V_{gl2} = -18$ [V] と設定すればよい。

40

【0056】

(B) 負極性電圧印加時

図 3 は液晶容量 C_{lc} に対して負極性電圧が印加されるとき液晶表示装置 1 の本実施形態の駆動方法における主な信号波形である。尚、前述の (A) 正極性電圧印加時において図 2 を用いて説明した信号波形と同一の部分については説明を省略または簡略化する。ここで、図 3 における走査線 G 2 は図 2 に示した走査線 G 2 に対応し、走査線 G 2、G 3 は隣接する走査線である。また、同図における V_{pic1} は、走査線 G 2 に接続される表示画素の TFT 9 1 のソース電極の電位を示す。

【0057】

時間 t_{b1} において走査線 G 2 の電位が V_{gh} に上がると、TFT 9 1 がオン状態となり、

50

信号 S 1 の電圧が T F T 9 1 を介して液晶容量 C 1 c と補助容量 C s に印加される。この時の V_{pic1} の電圧を V_{sigb} とすると、液晶印加電圧 V_{lcbd1} は

$$V_{lcbd1} = V_{sigb} - V_{com}$$

となる。

【0058】

そして時間 t_{b2} において走査線 G 2 の電位が V_{gh} から V_{g11} に下がると、T F T 9 1 はオフ状態となる。この時の液晶印加電圧 V_{lcbd2} は、寄生容量 C g s の影響で ΔV_{b1} 低下する。

$$V_{lcbd2} = V_{lcbd1} - \Delta V_{b1}$$

$$\text{但し、} \Delta V_{b1} = (V_{gh} - V_{g11}) \times C_{gs} / (C_{gs} + C_{1c} + C_s)$$

10

【0059】

次いで、時間 t_{b3} において走査線 G 3 の電位が V_{g11} から V_{g12} に下がると、補助容量 C s を介して V_{pic1} の電位も下がる。この時の液晶印加電圧 V_{lcbd3} は、

$$V_{lcbd3} = V_{lcbd2} - \Delta V_{b2}$$

$$\text{但し、} \Delta V_{b2} = (V_{g11} - V_{g12}) \times C_s / (C_{gs} + C_{1c} + C_s)$$

となる。この状態では、走査線 G 2 は非選択状態であり、走査線 G 2 に接続されている次の T F T はオフ状態である。

【0060】

次に時間 t_{b4} において、走査線 G 2 が選択されるべく走査線 G 2 の電位が V_{g12} から V_{gh} に上がると、この時の液晶印加電圧 V_{lcbd4} は、

$$V_{lcbd4} = V_{lcbd3} + \Delta V_{b3}$$

$$\text{但し、} \Delta V_{b3} = (V_{gh} - V_{g12}) \times C_s / (C_{gs} + C_{1c} + C_s)$$

となる。続いて、時間 t_{b5} において走査線 G 2 が非選択となるべく走査線 G 2 の電位が V_{gh} から V_{g12} に下がると、 V_{pic1} の電位は ΔV_{b3} 低下して、液晶印加電圧は V_{lcbd3} となる。以下、液晶容量 C 1 c には V_{lcbd3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

20

【0061】

つまり、液晶容量 C 1 c に対して負極性電圧が印加される場合においても、前述の (A) 正極性電圧印加の場合と同様に、時間 t_{b2} において T F T 9 1 がオフ状態となった後、時間 t_{b3} において走査線 G 2 の電位を V_{g11} から V_{g12} に下げることにより、補助容量 C s を介して V_{pic1} の電位を ΔV_{b2} だけ下げることができ、液晶印加電圧の絶対値を大きくして、所望の液晶印加電圧を得ることができる。ここで ΔV_{b2} は $C_s / (C_{gs} + C_{1c} + C_s)$ の比率によって決定される。

30

【0062】

以上説明したように、本実施形態によれば、C s オンゲート型の液晶パネルを備える液晶表示装置において、走査線を 3 つの電圧レベル ($V_{gh} > V_{g11} > V_{g12}$; V_{gh} は T F T 9 1 をオン状態とする電圧であり、 V_{g11} 及び V_{g12} は T F T 9 1 をオフ状態とする電圧) を用いて駆動することにより、共通電極 V_{com} の電圧を一定レベルに設定し、且つ信号線の信号の電圧振幅を大きくすることなく、必要な液晶印加電圧を得ることができる。即ち、共通電極 V_{com} の極性の反転駆動を行わず、従来のように走査線の電圧レベルを周期的に変化させる必要もないため、C s オンゲート型の構造により開口率を向上させることができるというメリットを有したうえで、液晶表示装置の消費電力を削減することができる。

40

【0063】

〔第 2 の実施の形態〕

以下、本発明の第 2 の実施の形態を図示例と共に説明する。本第 2 の実施の形態は、図 5 に示した液晶パネルに対して、共通電極 V_{com} の反転駆動を行わず、2 つの C S 電圧線に各補助容量の他端に印加する 2 値の電圧レベルをそれぞれ印加し、走査線の電圧レベルに応じて前記 2 値の電圧レベルの何れか一方が各補助容量の他端に印加されるように駆動することを特徴とする。

50

【0064】

図4は、本実施の形態における液晶表示装置2の回路構成の一例を示す図である。第1の実施の形態において図1を用いて説明した液晶表示装置1と同一の構成要素については同一の符号を付し、説明を省略する。

【0065】

液晶パネル21は、概略、複数の走査線と複数の信号線とが直交に配置され、走査線と信号線の各交差点近傍にそれぞれ表示画素が形成されている。表示画素の詳しい説明については、図5を用いて後述する。尚、各走査線はゲートドライバ回路22に接続され、各信号線はソースドライバ回路12に接続される。

【0066】

ゲートドライバ回路22は、TG部ドライバ制御回路16から入力される垂直制御信号に基づいて走査電圧を発生し、液晶パネル21の各走査線に順次走査電圧を印加する。更にTG部ドライバ制御回路16から信号GOEが入力される。信号GOEは走査信号のゲートドライバ回路22から液晶パネル21への出力を許可するための信号である。

【0067】

電圧発生回路22は、液晶表示装置2を備える装置の電源投入に応答して入力される電源入力信号に基づいて、液晶表示装置2を構成する各回路部に必要な電圧を生成して出力する。例えば、内部電源 V_{cc} 、信号線を駆動するための電圧 V_{sh} 、走査線を駆動するための電圧 V_{gh} 、 V_{gl} 、各CS電圧線を駆動するための V_{csh} 及び V_{csl} 等を生成して出力する。そしてソースドライバ回路12には V_{cc} 及び V_{sh} の電圧が入力され、ゲートドライバ回路22には V_{cc} 、 V_{gh} 、 V_{gl} の電圧が入力され、液晶パネル21には V_{csh} 及び V_{csl} の電圧が入力される。尚、 V_{csh} は各CS電圧線のハイレベル時の電圧、 V_{csl} はロウレベル時の電圧である。 V_{csl} は V_{csh} より所定電圧だけ低い電圧である。また、本実施形態においても、 V_{com} 発生回路15により生成され、共通電極 V_{com} に印加される電圧は一定レベルに設定される。

【0068】

図5は、液晶表示装置2が備える液晶パネル21における、隣接する走査線G31、G32、G33に接続される表示画素の等価回路を示した図である。走査線G31に接続される表示画素は、行方向に延伸された走査線G31と列方向に延伸された信号線S31の交差部に設けられ、TF T31が配置される。TF T31のゲート電極は走査線G31に接続され、ドレイン電極は信号線S31に接続される。液晶容量C1c1の一端はTF T31のソース電極に接続され、他端は共通電極 V_{com} に接続される。また補助容量Cs1の一端はTF T31のソース電極に接続され、他端は走査線G31と平行して配設されたCS線（補助容量線）32に接続される。CS線32の一端にはTF T33とTF T34のドレイン電極が接続される。TF T33のゲート電極は走査線G31に接続され、ソース電極はCS電圧線43に接続される。また、TF T34のゲート電極は走査線G32に接続され、ソース電極はCS電圧線44に接続される。更にCS線32の他端には容量Csp1の一端が接続される。容量Csp1の他端は共通電極 V_{com} に接続される。TF T31のゲートーソース間には寄生容量Cgs1が存在する。

【0069】

走査線G31に隣接する走査線G32に接続される表示画素は、行方向に延伸された走査線G32と列方向に延伸された信号線S31の交差部に設けられ、TF T35が配置される。TF T35のゲート電極は走査線G32に接続され、ドレイン電極は信号線S31に接続される。液晶容量C1c2の一端はTF T35のソース電極に接続され、他端は共通電極 V_{com} に接続される。また補助容量Cs2の一端はTF T35のソース電極に接続され、他端は走査線G32と平行して配設されたCS線36に接続される。CS線36の一端にはTF T37とTF T38のドレイン電極が接続される。TF T37のゲート電極は走査線G32に接続され、ソース電極はCS電圧線44に接続される。また、TF T38のゲート電極は走査線G33に接続され、ソース電極はCS電圧線43に接続される。更にCS線36の他端には容量Csp2の一端が接続される。容量Csp2の他端は共通

10

20

30

40

50

電極 V_{com} に接続される。TFT 35 のゲートソース間には寄生容量 C_{gs2} が存在する。

【0070】

走査線 G 3 2 に隣接する走査線 G 3 3 に接続される表示画素は走査線 G 3 1 に接続される表示画素と同様の構成を有し、走査線 G 3 2 と信号線 S 3 1 の交差部に設けられて TFT 3 9 が配置され、TFT 3 9 のゲート電極は走査線 G 3 3 に接続され、ドレイン電極は信号線 S 3 1 に接続される。液晶容量 C_{lc3} は TFT 3 9 のソース電極と共通電極 V_{com} に接続され、補助容量 C_{s3} は TFT 3 9 のソース電極と CS 線 4 4 に接続される。CS 線 4 4 の一端には TFT 4 1 と TFT 4 2 のドレイン電極が接続され、TFT 4 1 のゲート電極は走査線 G 3 3 に接続され、ソース電極は CS 電圧線 4 3 に接続され、TFT 4 2 のゲート電極は走査線 G 3 4 に接続され、ソース電極は CS 電圧線 4 4 に接続される。更に CS 線 4 4 の他端には容量 C_{sp3} の一端が接続され、容量 C_{sp3} の他端は共通電極 V_{com} に接続される。TFT 3 9 のゲートソース間には寄生容量 C_{gs3} が存在する。なお、容量 C_{sp1} 、 C_{sp2} 、 C_{sp3} は補助容量 C_{s1} 、 C_{s2} 、 C_{s3} や CS 線 3 2、3 6、4 0 の寄生容量に比べて十分大きな容量値に設定される。

【0071】

CS 電圧線 4 3 及び 4 4 に印加される電圧について説明する。ライン反転駆動及びフレーム反転駆動される構成において、後述する図 6 及び図 7 に示すように、1 フレーム期間内では、例えば、CS 電圧線 4 3 に V_{cs1} 、CS 電圧線 4 4 に V_{csh} の電圧が電圧発生回路 2 3 より印加される。そして、続く次フレームにおいては、CS 電圧線 4 3 に V_{csh} 、CS 電圧線 4 4 に V_{cs1} の電圧が印加される。即ち、フレーム毎に CS 電圧線 4 3 及び 4 4 の電圧は入れ替えられて印加される。この CS 電圧線 4 3 及び 4 4 に対する印加電圧の入れ替えは、液晶パネル 2 1 に含まれる内部回路（不図示）において制御される構成としてもよいし、電圧発生回路 2 3 から入れ替えられた電圧が出力され、直接 CS 電圧線 4 3 及び 4 4 にそれぞれ印加される構成としてもよい。

【0072】

次に、図 6 及び図 7 に示す信号波形を用いて、本実施の形態の液晶表示装置 2 の回路動作を（C）正極性電圧印加時と（D）負極性電圧印加時のそれぞれについて説明する。尚、これはライン反転駆動を行う場合において、隣接する走査線での動作に対応する。

【0073】

（C）正極性電圧印加時

図 6 は液晶容量 C_{lc} に対して正極性電圧が印加されるとき液晶表示装置 2 の本実施形態の駆動方法における主な信号波形である。第 1 の実施の形態において図 2 を用いて説明した信号波形と同一の部分については説明を省略または簡略化する。

【0074】

G 3 1 は走査線 G 3 1 の電位、G 3 2 は走査線 G 3 2 の電位を示した波形である。走査線 G 3 1 及び G 3 2 の電位はそれぞれの選択時は V_{gh} となり、非選択時には V_{gl} となる。CS 3 2 は CS 線 3 2 の電位、CS 3 6 は CS 線 3 6 の電位を示した波形である。S 3 1 は信号線 S 3 1 の電位を示した波形である。信号線 S 3 1 の最高電位は V_{sh} である。 V_{pic2} は TFT 3 1 のソース電極の電位を示した波形である。また共通電極 V_{com} には一定レベルの電圧が印加され、 V_{pic1} は走査線 G 3 1 に接続される表示画素の TFT 3 1 のソース電極の電位を示す。

【0075】

時間 t_{c1} において走査線 G 3 1 の電位が V_{gh} に上がると、TFT 3 1 がオン状態となり、信号 S 3 1 の電圧が TFT 3 1 を介して液晶容量 C_{lc1} と補助容量 C_{s1} に印加される。この時の V_{pic2} を V_{sigc} とすると、液晶印加電圧 V_{lcdc1} は

$$V_{lcdc1} = V_{sigc} - V_{com}$$

となる。更に TFT 3 3 がオン状態となり、CS 電圧線 4 3 の電圧（ V_{cs1} ）が TFT 3 3 を介して CS 線 3 2 に印加されて、CS 電線 3 2 の電圧が V_{cs1} となる。

【0076】

10

20

30

40

50

そして時間 t_{c2} において走査線 G 3 1 の電位が V_{gh} から V_{g1} に下がると、T F T 3 1 及び T F T 3 3 はオフ状態となる。この時の液晶印加電圧 V_{lcdc2} は、寄生容量 C_{gs} の影響で ΔV_{c1} 低下する。

$$V_{lcdc2} = V_{lcdc1} - \Delta V_{c1}$$

$$\text{但し、} \Delta V_{c1} = (V_{gh} - V_{g1}) \times C_{gs1} / (C_{gs1} + C_{lc1} + C_{s1})$$

尚、容量 C_{sp1} は補助容量 C_{s1} や C S 線 3 2 の寄生容量に比べて非常に大きな容量であるため、C S 線 3 2 の電位は V_{cs1} に保持される。

【0077】

次に、時間 t_{c3} において走査線 G 3 2 が選択されるべく走査線 G 3 2 の電位が V_{g1} から V_{gh} に上がると、T F T 3 5 がオン状態となる。更に T F T 3 4 もオン状態となり、C S 電圧線 4 4 の電圧 (V_{csh}) が T F T 3 4 を介して C S 線 3 2 に印加されて、C S 電圧線 3 2 の電圧が V_{csh} となる。つまり C S 線 3 2 の電位は V_{cs1} から V_{csh} に変化する。この時の液晶印加電圧 V_{lcdc3} は、

$$V_{lcdc3} = V_{lcdc2} + \Delta V_{c2}$$

$$\text{但し、} \Delta V_{c2} = (V_{csh} - V_{cs1}) \times C_{s1} / (C_{gs1} + C_{lc1} + C_{s1}) \quad \dots (2)$$

となる。以下、液晶容量 C_{lc1} には V_{lcdc3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

【0078】

つまり、時間 t_{c2} において T F T 3 1 がオフ状態となった後、時間 t_{c3} において走査線 G 3 2 の電位が V_{g1} から V_{gh} に上がると同時に T F T 3 4 を介して C S 電圧線 4 4 の電圧 (V_{csh}) が C S 線 3 2 に印加されるようにしたことにより、 V_{pic2} の電位を ΔV_{c2} だけ上げることができる。これにより液晶印加電圧を大きくして、所望の液晶印加電圧を得ることができる。 ΔV_{c2} は $C_{s1} / (C_{gs1} + C_{lc1} + C_{s1})$ の比率によって決定される。

【0079】

ここで各信号電圧の具体的な電圧値について一例を挙げて説明する。液晶印加電圧 V_{lcdc} は、厳密には図 6 を用いて説明した電圧 V_{pic2} の各電圧値 V_{lcdc1} 、 V_{lcdc2} 及び V_{lcdc3} の平均値となるが、 V_{pic2} の電圧は V_{lcdc3} である時間が圧倒的に長く、液晶の応答性等の点から考慮して、電圧 $V_{lcdc} = V_{lcdc3}$ として考える。

【0080】

例えば、良好な表示を得るために、液晶印加電圧 $V_{lcdc} = 5$ [V] 必要であって、共通電極 V_{com} の電位に対して信号 S 3 1 の振幅が最大 ± 2 V である場合、液晶印加電圧 V_{lcdc2} を更に 3 [V] 上げる必要がある。そこで $C_{gs1} \ll C_{s1}$ として、 $V_{sigc} = 2$ [V]、 $\Delta V_{c2} = 3$ [V] とすると、 $C_{s1} / (C_{gs1} + C_{lc1} + C_{s1}) = 1/2$ とすれば、式 (2) より $V_{csh} - V_{cs1} = 6$ [V] となる。即ち、 $V_{csh} - V_{cs1} = 6$ [V] となるように V_{csh} 及び V_{cs1} を設定すればよい。

【0081】

(D) 負極性電圧印加時

図 7 は液晶容量 C_{lc} に対して負極性電圧が印加されるとき液晶表示装置 2 の本実施形態の駆動方法における主信号波形である。尚、前述の (C) 正極性電圧印加時において図 7 を用いて説明した信号波形と同一の部分については、説明を省略または簡略化する。同図における V_{pic1} は、図 6 に示した走査線 G 3 1 に隣接する走査線 G 3 2 に接続される表示画素の T F T 3 5 のソース電極の電位を示す。

【0082】

時間 t_{d1} において走査線 G 3 2 の電位が V_{gh} に上がると、T F T 3 5 がオン状態となり、信号 S 3 1 の電圧が T F T 3 5 を介して液晶容量 C_{lc} と補助容量 C_{s2} に印加される。この時の V_{pic2} の電圧を V_{sigd} とすると、液晶印加電圧 $V_{l added1}$ は

$$V_{l added1} = V_{sigd} - V_{com}$$

となる。更に T F T 3 7 がオン状態となり、C S 電圧線 4 4 の電圧 (V_{csh}) が T F T 3

7を介してCS線36に印加される。

【0083】

そして時間 t_{d2} において走査線G32の電位が V_{gh} から V_{g1} に下がると、TF T35及びTF T37はオフ状態となる。この時の液晶印加電圧 $V_{l c d d 2}$ は、寄生容量 $C_{g s 1}$ の影響で ΔV_{d1} 低下する。

$$V_{l c d d 2} = V_{l c d d 1} - \Delta V_{d1}$$

$$\text{但し、} \Delta V_{d1} = (V_{gh} - V_{g1}) \times C_{g s 1} / (C_{g s 1} + C_{l c 1} + C_{s 1})$$

【0084】

更に、時間 t_{d3} において走査線G33が選択されるべく走査線G33の電位が V_{g1} から V_{gh} に上がると、TF T39がオン状態となる。更にTF T38もオン状態となり、CS電圧線43の電圧(V_{cs1})がTF T38を介してCS線36に印加される。つまりCS線36の電位は V_{csh} から V_{cs1} に変化する。この時の液晶印加電圧 $V_{l c d d 3}$ は、

$$V_{l c d d 3} = V_{l c d d 2} - \Delta V_{d2}$$

$$\text{但し、} \Delta V_{d2} = (V_{csh} - V_{cs1}) \times C_{s 1} / (C_{g s 1} + C_{l c 1} + C_{s 1})$$

となる。以下、液晶容量 $C_{l c 1}$ には $V_{l c d d 3}$ の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

【0085】

つまり、時間 t_{d2} においてTF T31がオフ状態となった後、時間 t_{d3} において走査線G33の電位が V_{g1} から V_{gh} に上がると同時にTF T38を介してCS電圧線43の電圧(V_{cs1})の電圧がCS線36に印加される。これにより、 V_{pic2} の電位を ΔV_{d2} 下げることができ、液晶印加電圧の絶対値を大きくして、所望の液晶印加電圧を得ることができる。 ΔV_{d2} は $C_{s 1} / (C_{g s 1} + C_{l c 1} + C_{s 1})$ の比率によって決定される。

【0086】

以上説明したように、本実施形態においては、ハイレベルの電圧 V_{csh} とロウレベルの電圧 V_{cs1} が印加される2つのCS電圧線を有し、ゲート電極が当段の走査線に接続されたTF Tと、ゲート電極が次段の走査線に接続されたTF Tとのスイッチングにより、ハイレベルの電圧及びロウレベルの電圧何れかの電圧を当段の走査線に接続された表示画素のCS線(補助容量線)に印加する構成を備え、液晶容量に正極性電圧が印加される場合は当該液晶容量の補助容量の他端にハイレベルの電圧 V_{csh} の電圧が印加され、負極性電圧が印加される場合はロウレベルの電圧 V_{cs1} の電圧が印加されるようにしたことにより、CS線駆動のためのドライバ回路を設置することなく、CS線の駆動が可能となり、CS線駆動のためのドライバ回路の必要がないため、アモルファスTF Tを用いた液晶パネルにおいても実現可能である。

【0087】

尚、本実施形態では、次段の走査線が選択状態となり、ゲート電極が次段の走査線に接続されたTF T(例えば、図5のTF T34)がオン状態となるタイミングで、ハイレベルの電圧及びロウレベルの電圧何れかの電圧が当段の走査線に接続された表示画素のCS線(補助容量線;例えば、図5のCS線32)に印加されることとした。この実施形態に関わらず、次のようにしてもよい。即ち、図5において、ゲート電極が次段の走査線に接続されたTF T(例えば、図5のTF T34)の当該ゲート電極を次段の走査線に接続するのではなく、別途配設された電圧線に接続し、この電圧線への電圧印加制御によってCS線に電圧を印加するようにしてもよい。これにより、当段の走査線が非選択状態となつてから、次段の走査線が選択状態となるまでの間(即ち、図5において、例えば走査線G31が選択されてTF T31がオフ状態となった後、走査線G32が選択されてTF T35がオン状態となるまでの間)に別途配設された電圧線に所定の電圧を印加して該電圧線にゲート電極が接続されたTF Tをオン状態とし、CS線に電圧を印加することができる。

【図面の簡単な説明】

【0088】

【図1】第1の実施の形態における液晶表示装置の回路構成の一例を示す図。

【図 2】第 1 の実施の形態における液晶表示装置の液晶パネルを構成する液晶に正極性電圧が印加されたときの信号波形の一例を示す図。

【図 3】第 1 の実施の形態における液晶表示装置の液晶パネルを構成する液晶に負極性電圧が印加されたときの信号波形の一例を示す図。

【図 4】第 2 の実施の形態における液晶表示装置の回路構成の一例を示す図。

【図 5】第 2 の実施の形態における液晶表示装置の液晶パネルの等価回路を示した図。

【図 6】第 2 の実施の形態における液晶表示装置の液晶パネルを構成する液晶に正極性電圧が印加されたときの信号波形の一例を示す図。

【図 7】第 2 の実施の形態における液晶表示装置の液晶パネルを構成する液晶に負極性電圧が印加されたときの信号波形の一例を示す図。

10

【図 8】従来の液晶パネルの等価回路を示した図。

【図 9】従来の C_s / V_{com} 一括型の液晶パネルを備える液晶表示装置の信号波形の一例を示す図。

【図 10】従来の C_s オンゲート型の液晶パネルを備える液晶表示装置の信号波形の一例を示す図。

【図 11】従来の C_s ライン駆動型の液晶パネルを備える液晶表示装置の信号波形の一例を示す図。

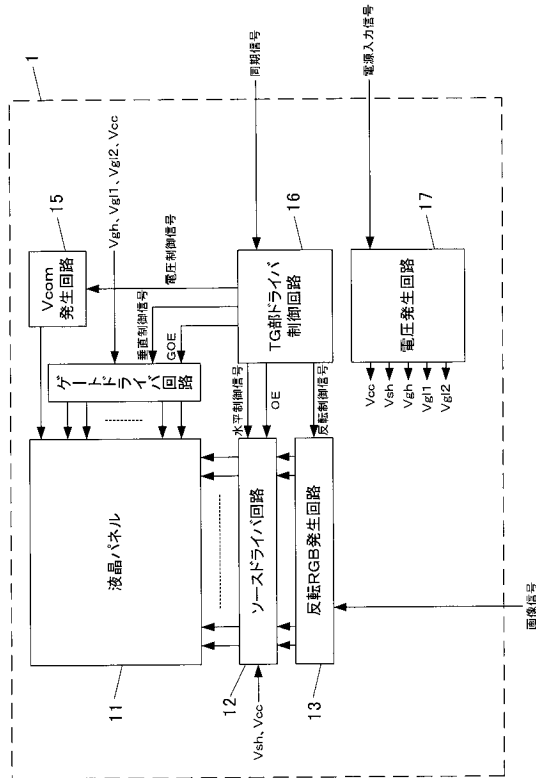
【符号の説明】

【0089】

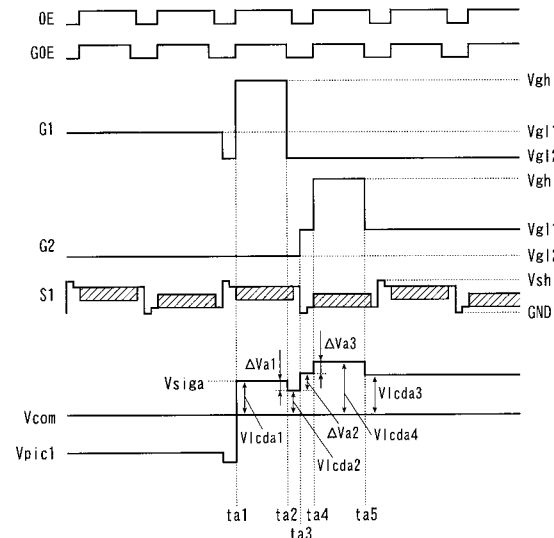
- | | |
|-------|----------------|
| 1、2 | 液晶表示装置 |
| 11、21 | 液晶パネル |
| 12 | ソースドライバ回路 |
| 13 | 反転RGB発生回路 |
| 14、22 | ゲートドライバ回路 |
| 15 | V_{com} 発生回路 |
| 16 | TG部ドライバ制御回路 |
| 17、23 | 電圧発生回路 |

20

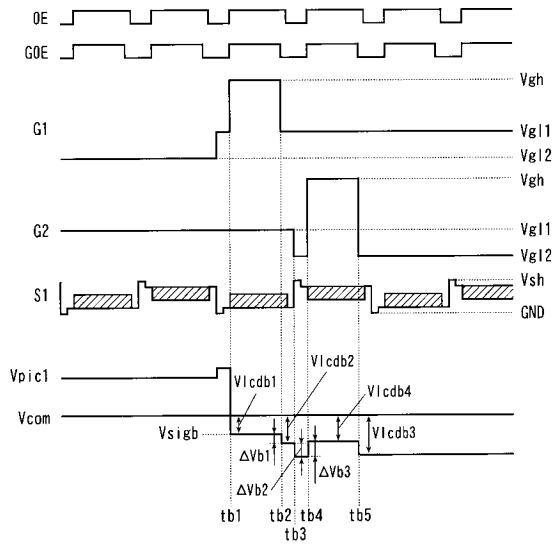
【図 1】



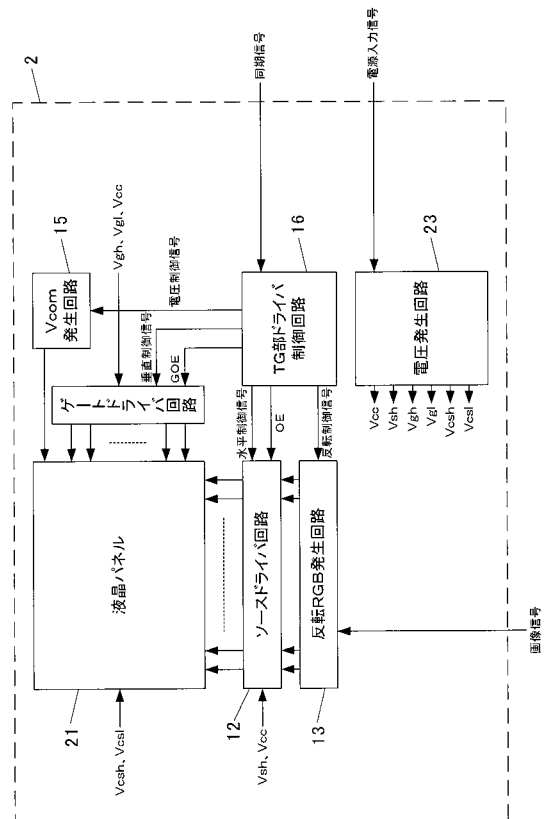
【図 2】



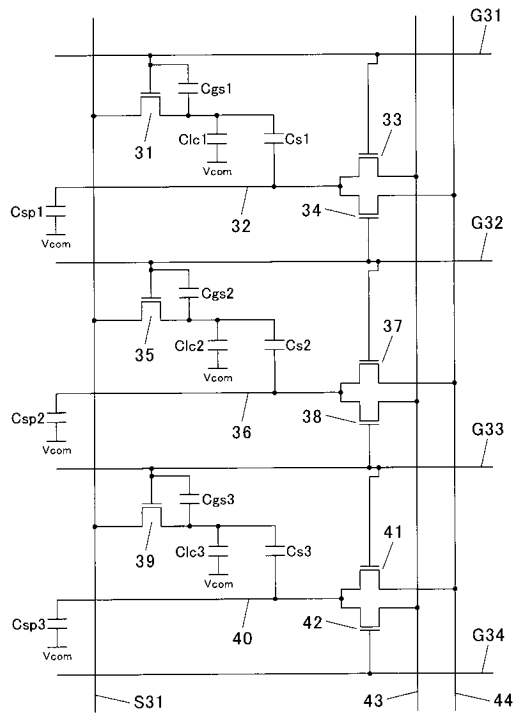
【図 3】



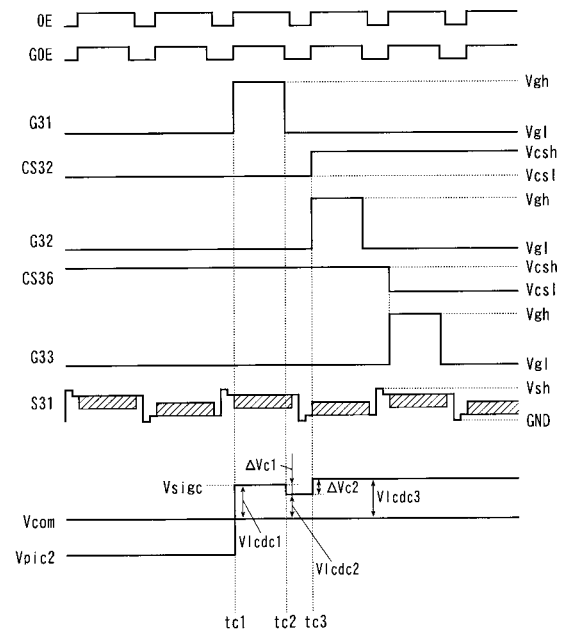
【図 4】



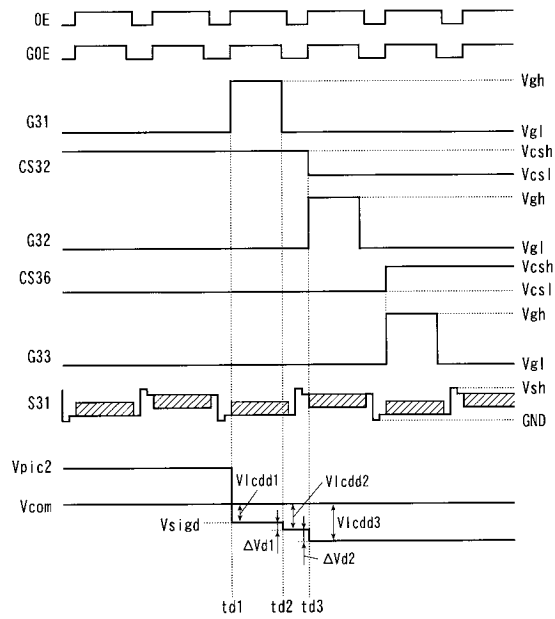
【図 5】



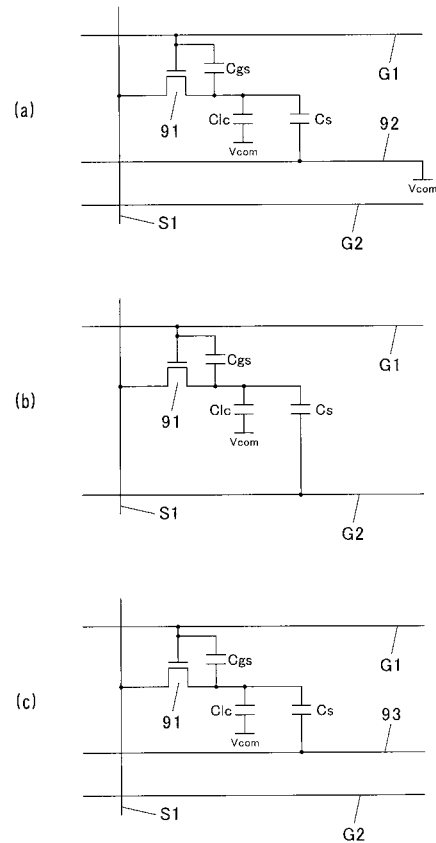
【図 6】



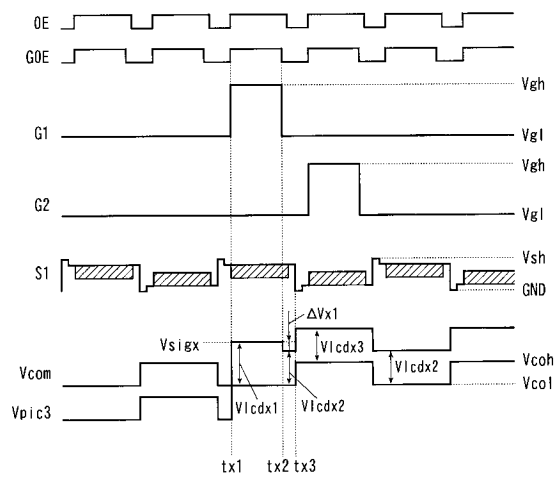
【図 7】



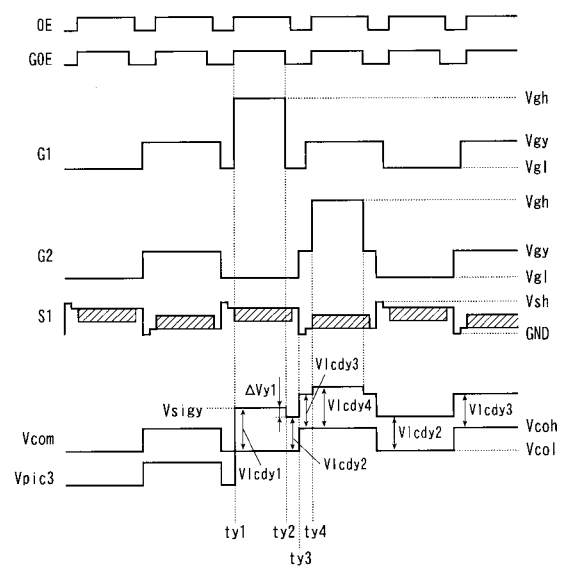
【図 8】



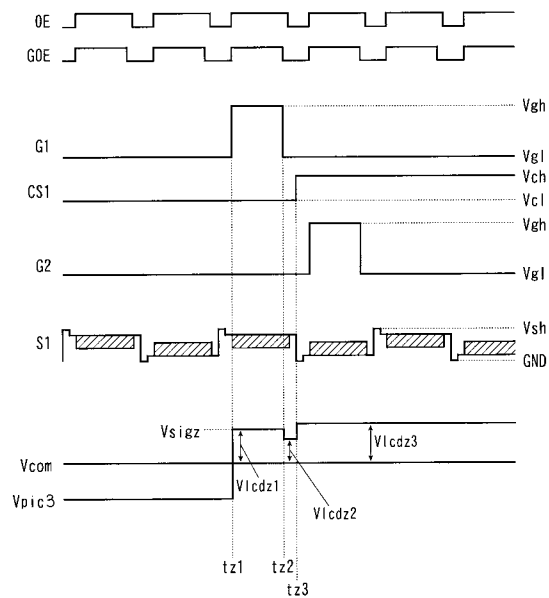
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 2 A
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 2 4 C
G 0 9 G	3/20	6 2 4 E

专利名称(译)	液晶显示装置和液晶显示装置的驱动方法		
公开(公告)号	JP2006078588A	公开(公告)日	2006-03-23
申请号	JP2004260009	申请日	2004-09-07
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	神尾知巳		
发明人	神尾 知巳		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.621.A G09G3/20.621.B G09G3/20.622.A G09G3/20.624.B G09G3/20.624.C G09G3/20.624.E G09G3/20.622.C G09G3/20.622.D G09G3/20.624.D		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NC18 2H093/NC34 2H093/NC35 2H093/ND39 2H093/ND49 5C006/AA16 5C006/AC11 5C006/AC24 5C006/AC27 5C006/AF42 5C006/AF51 5C006/AF71 5C006/BB16 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA04 2H193/ZA06 2H193/ZA07 2H193/ZA19 2H193/ZB02 2H193/ZB14 2H193/ZF59		
其他公开文献	JP4639702B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种功耗降低且不需要专用驱动电路等的液晶显示装置，用于辅助电容驱动和液晶显示装置的驱动方法，用于液晶显示装置配备有液晶面板，其中辅助电容器独立于公共电极驱动。

ŽSOLUTION：在连接到扫描线G1的显示像素的辅助电容器Cs的另一端连接到后级的扫描线G2的构造中，公共电极处的电压保持恒定水平，TFT 91转动当扫描线G1的电位在时间ta1上升到Vgh以将信号S1的电压施加到液晶电容器Cic和辅助电容器Cs时，并且在扫描线G1在时间ta2从Vgh变为Vgl2之后，TFT91截止，连接到辅助电容器Cs另一端的扫描线G2从Vgl2变为Vgl1，以升高像素电极的电位Vpic1，从而获得所需的液晶施加电压。Ž

