

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-196162

(P2005-196162A)

(43) 公開日 平成17年7月21日(2005.7.21)

(51) Int.Cl.⁷

G02F 1/1343

G02F 1/1368

F I

G02F 1/1343

G02F 1/1368

テーマコード (参考)

2H092

審査請求 有 請求項の数 18 O L (全 11 頁)

(21) 出願番号 特願2004-365933 (P2004-365933)
 (22) 出願日 平成16年12月17日 (2004.12.17)
 (31) 優先権主張番号 2003-097619
 (32) 優先日 平成15年12月26日 (2003.12.26)
 (33) 優先権主張国 韓国 (KR)
 (31) 優先権主張番号 2004-081393
 (32) 優先日 平成16年10月12日 (2004.10.12)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 599127667
 エルジー フィリップス エルシーディー
 カンパニー リミテッド
 大韓民国 ソウル, ヨンドンポーク,
 ヨイドードン 2 O
 (74) 代理人 100057874
 弁理士 曾我 道照
 (74) 代理人 100110423
 弁理士 曾我 道治
 (74) 代理人 100084010
 弁理士 古川 秀利
 (74) 代理人 100094695
 弁理士 鈴木 憲七
 (74) 代理人 100111648
 弁理士 梶並 順

最終頁に続く

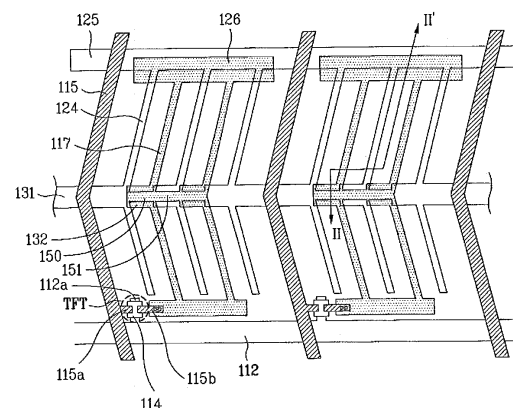
(54) 【発明の名称】 横電界方式の液晶表示素子

(57) 【要約】

【課題】 ジグザグ状の電極が折れ曲がっている部分でディスプレイネーションが防止され、併せてストレージキャパシタンスが増加される横電界方式の液晶表示素子を提供する。

【解決手段】 本発明による横電界方式の液晶表示素子は、基板上で一側に形成されたゲート配線と、前記基板上で折れ曲がっている構造を有する共通電極と、前記共通電極が折れ曲がっている部分から一側に延長形成された第1ディスプレイネーションの防止パターンと、前記ゲート配線に垂直交差するデータ配線と、前記ゲート配線およびデータ配線の交差点に形成された薄膜トランジスタと、前記薄膜トランジスタのドレイン電極に連結して前記共通電極に平行して折れ曲がっている構造を有する画素電極と、前記画素電極が折れ曲がっている部分から一側に延長形成される第2ディスプレイネーションの防止パターンとを含んで構成される。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

基板上で一側に形成されたゲート配線と、
前記基板上で折れ曲がっている構造を有する共通電極と、
前記共通電極が折れ曲がっている部分から一側に延長形成された第 1 ディスクリネーションの防止パターンと、
前記ゲート配線に垂直交差するデータ配線と、
前記ゲート配線およびデータ配線の交差点に形成された薄膜トランジスタと、
前記薄膜トランジスタのドレイン電極に連結して前記共通電極に平行して折れ曲がっている構造を有する画素電極と、
前記画素電極が折れ曲がっている部分から一側に延長形成される第 2 ディスクリネーションの防止パターンと
を含んで構成されることを特徴とする横電界方式の液晶表示素子。

10

【請求項 2】

前記共通電極の折れ曲がっている部分から一側に延長形成される第 1 キャパシタの付加電極をさらに含む
ことを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 3】

前記第 1 キャパシタの付加電極は、前記第 2 ディスクリネーションの防止パターンにオーバーラップされる
ことを特徴とする請求項 2 に記載の横電界方式の液晶表示素子。

20

【請求項 4】

前記画素電極の折れ曲がっている部分から一側に延長形成される第 2 キャパシタの付加電極をさらに含む
ことを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 5】

前記第 2 キャパシタの付加電極は、前記第 1 ディスクリネーションの防止パターンにオーバーラップされる
ことを特徴とする請求項 4 に記載の横電界方式の液晶表示素子。

【請求項 6】

前記データ配線は折れ曲がっている構造を有する
ことを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

30

【請求項 7】

前記共通電極と画素電極は、前記データ配線側に折れ曲がっている
ことを特徴とする請求項 6 に記載の横電界方式の液晶表示素子。

【請求項 8】

前記ゲート配線は折れ曲がっている構造を有する
ことを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 9】

前記共通電極と画素電極は、前記ゲート配線側に折れ曲がっている
ことを特徴とする請求項 8 に記載の横電界方式の液晶表示素子。

40

【請求項 10】

前記ゲート配線およびデータ配線は折れ曲がっている構造を有する
ことを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 11】

前記共通電極と画素電極は、前記ゲート配線またはデータ配線のうち何れか一配線側に折れ曲がっている
ことを特徴とする請求項 10 に記載の横電界方式の液晶表示素子。

【請求項 12】

前記共通電極と一体型である共通配線がさらに具備されて、前記共通電極および共通配

50

線は前記ゲート配線と同一層に具備される

ことを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 1 3】

前記画素電極は前記共通配線の上部から一体型に連結してストレージキャパシタを構成する

ことを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 1 4】

前記第 1 キャパシタの付加電極と第 2 ディスクリネーション防止パターンと、その間に介在する絶縁膜により第 1 付加キャパシタが構成される

ことを特徴とする請求項 2 に記載の横電界方式の液晶表示素子。

10

【請求項 1 5】

前記第 2 キャパシタの付加電極と第 1 ディスクリネーション防止パターンと、その間に介在する絶縁膜により第 2 付加キャパシタが構成される

ことを特徴とする請求項 4 に記載の横電界方式の液晶表示素子。

【請求項 1 6】

前記第 1 キャパシタの付加電極は、前記第 2 ディスクリネーションの防止パターンよりその大きさが小さい

ことを特徴とする請求項 2 に記載の横電界方式の液晶表示素子。

【請求項 1 7】

前記第 2 キャパシタの付加電極は、前記第 1 ディスクリネーションの防止パターンよりその大きさが小さい

ことを特徴とする請求項 4 に記載の横電界方式の液晶表示素子。

20

【請求項 1 8】

前記ゲート配線を含んだ全面にゲート絶縁膜がさらに具備され、前記データ配線を含んだ全面に保護膜がさらに具備されることを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示素子（LCD；Liquid Crystal Display Device）に関し、特に横電

30

【背景技術】

【0002】

平板表示素子として、最近、脚光を浴びている液晶表示素子は、コントラスト比が大きく、階調表示や動画表示に適合し電力消費が小さいという長所のため、盛んに研究が行われている。

【0003】

特に、薄い厚さで製作できるため、将来、壁掛けテレビのような超薄型表示装置として使用できるだけでなく、重さが軽く、電力消費もCRTブラウン管に比べて非常に小さいため、バッテリーで動作するノートパソコンのディスプレイとして用いられるなど、次世

40

【0004】

このような液晶表示素子は、液晶の性質とパターンの構造により様々なモードがある。

具体的に、液晶方向子を 90° ねじれるように配列された後、電圧を加えて液晶方向子を制御するTNモード（Twisted Nematic Mode）と、一画素をいくつかのドメインで分けて、それぞれのドメインの主視野角の方向を別にして広視野角を得るマルチドメインモード（Multi-Domain Mode）と、補償フィルムを基板の外周面に取り付けて光の進行方向にともなう光の位相変化を補償するOCBモード（Optically Compensated Birefringence Mode）と、一基板上に二つの電極を形成して液晶の方向子が配向膜の並んだ平面でねじれ

50

るようにする横電界方式 (In - Plane Switching Mode) と、ネガティブ型液晶と垂直配向膜を用いて液晶分子の長軸が配向膜の平面に垂直配列になるようにする V A モード (Vertical Alignment) など、多様である。

【 0 0 0 5 】

この中で、前記横電界方式の液晶表示素子は、通常、互いに対向配置されてその間に液晶層を具備したカラーフィルター基板と薄膜アレイ基板とで構成されている。すなわち、前記カラーフィルター基板には光漏れを防止するためのブラックマトリクスと前記ブラックマトリクス上に色相を表すための R、G、V のカラーフィルター層が形成される。

【 0 0 0 6 】

そして、前記薄膜アレイ基板には、単位画素を定義するゲート配線およびデータ配線と、前記ゲート配線およびデータ配線の交差点に形成されたスイッチング素子と、互いにずれて交差し横電界を発生させる共通電極および画素電極が形成される。

【 0 0 0 7 】

以下、図面を参照して従来技術による横電界方式の液晶表示素子を具体的に説明すれば次の通りである。

【 0 0 0 8 】

図 1 は、従来技術による 2 - ドメイン IPS 構造を示す平面図であり、図 2 は、図 1 の I - I' 線上における横電界方式の液晶表示素子の電圧分布図であり、図 3 A および図 3 B は、電圧無印加時および印加時における横電界方式の液晶表示素子の平面図である。

【 0 0 0 9 】

以下では、主に横電界方式の液晶表示素子の薄膜アレイ基板について述べる。具体的に、前記薄膜アレイ基板には、図 1 に示したように、基板上に一方向に配列されるゲート配線 1 2 と、画素領域を定義するために前記ゲート配線 1 2 に垂直な方向に配列されて折れ曲がっている構造に形成されるデータ配線 1 5 と、前記ゲート配線 1 2 およびデータ配線 1 5 の交差部に配置された薄膜トランジスタ (TFT) と、前記ゲート配線 1 2 と平行するように画素内に配置された共通配線 2 5 と、前記共通配線 2 5 から分岐されて折れ曲がっている構造を有する多数個の共通電極 2 4 と、前記薄膜トランジスタに連結して前記共通電極 2 4 の間で前記共通電極に平行して折れ曲がっている構造を有する多数個の画素電極 1 7 と、前記画素電極 2 7 から延びて前記共通配線 2 5 の上部にオーバーラップされるキャパシタ電極 2 6 が具備されている。

【 0 0 1 0 】

前記ゲート配線 1 2 を含んだ全面にはゲート絶縁膜 (図示せず) がさらに具備され、前記データ配線 1 5 を含んだ全面には保護膜 (図示せず) がさらに具備される。

【 0 0 1 1 】

この時、前記共通配線 2 5 および共通電極 2 4 は一体型に形成され、前記ゲート配線 1 2 および薄膜トランジスタのゲート電極も一体に形成されて、このような共通配線 2 5、共通電極 2 4、ゲート配線 1 2 およびゲート電極は低抵抗金属を使用して同一層に一括して形成する。ただし、前記共通電極の中、画素の周縁にある共通電極は前記データ配線にオーバーラップされるように形成させて、データ配線部で発生する光漏れを遮断できる。

【 0 0 1 2 】

そして、前記画素電極 1 7 は、インジウム - スズ - オキサイド (indium - tin - oxide: ITO) のように、光の透過率が比較的優れた透明導電性の金属を材料として使用して、前記共通電極 2 4 とずれて交差できるように多数個の分岐状に形成して、前記薄膜トランジスタのドレイン電極に接続して電圧が印加される。

【 0 0 1 3 】

ここで、前記共通電極 2 4 および画素電極 1 7 は一直線状に交差形成されても差支えないが、図 1 に示したように、ジグザグ状に形成されて液晶が 2 方向に配列されるようにすることができる。このように、各画素内のドメインを 2 領域に分割することによって視野角を向上させるが、2 - ドメインを形成する IPS 構造を S - IPS (Super - IPS) 構造という。

10

20

30

40

50

【 0 0 1 4 】

また、前記共通配線 2 5 の上部にオーバーラップされたキャパシタ電極 2 6 は、その間に介在するゲート絶縁膜および保護膜と共にストレージキャパシタを構成して薄膜トランジスタのターンオフ区間で液晶層に充電された電圧を維持させて寄生容量による画質低下を防止する役割をする。

【 0 0 1 5 】

このように構成された横電界方式の液晶表示素子は、図 2 に示したように、共通電極 2 4 に 5 V を加え、画素電極 1 7 に 0 V を加えれば、電極の真上の部分では等電位面が電極に平行するように分布し、両電極間の領域では却って等電位面が垂直に近くなるように分布する。

10

【 0 0 1 6 】

したがって、電場の方向は等電位面に垂直なので、共通電極 2 4 と画素電極 1 7 間では垂直電場よりは水平電場が、各電極上では水平電場よりは垂直電場が、また電極の角部分では水平および垂直電場が複合的に形成される。

【 0 0 1 7 】

横電界方式の液晶表示素子は、このような電場を用いて液晶分子の配列を調節する。一例として、図 3 A に示したように、ある一偏光板の透過軸と同じ方向に、初期配向された液晶分子 3 2 に十分な電圧をかければ、図 3 B に示したように、液晶分子 3 2 の長軸が電場に並ぶように配列される。もし、液晶の誘電率異方性が陰であれば液晶分子の短軸が電場に並ぶように配列される。

20

【 0 0 1 8 】

具体的に、対向して貼り合わされた薄膜アレイ基板およびカラーフィルタ基板の外周面に取り付けられた第 1、第 2 偏光板は、その透過軸が互いに直交するように配置し、下部の基板上に形成された配向膜のラビング方向はある一偏光板の透過軸に並ぶようにすることにより、黒色ベースモード (normally black mode) になるようにする。

【 0 0 1 9 】

すなわち、素子に電圧を印加しなければ、液晶分子 3 2 が、図 3 A に示したように配列されてブラック状態を示し、素子に電圧を印加すれば、図 3 B に示したように液晶分子 3 2 が電場と並ぶように配列されてホワイト状態を示す。

【 0 0 2 0 】

この時、共通電極 2 4 および画素電極 1 7 が折れ曲がっている構造に形成されるので、液晶分子 3 2 が 2 方向に配向されて視野角が向上する。

30

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 2 1 】

しかし、電極が折れ曲がっている部分 A で液晶分子 3 2 が相違する方向に配向されるが、前記境界部分で光漏れが発生するディスクリネーションライン (Disclination Line) が生じて画質が低下するという問題点があった。

【 0 0 2 2 】

本発明は上記の問題点を解決するためのもので、その目的は、ジグザグ状の電極の折れ曲がっている部分でディスクリネーションが防止され、併せてストレージキャパシタンスが増加される横電界方式の液晶表示素子を提供することにある。

40

【 課題を解決するための手段 】

【 0 0 2 3 】

上記目的を達成するために、本発明に係る横電界方式の液晶表示素子は、基板上で一側に形成されたゲート配線と、前記基板上で折れ曲がっている構造を有する共通電極と、前記共通電極が折れ曲がっている部分から一側に延長形成された第 1 ディスクリネーションの防止パターンと、前記ゲート配線に垂直交差するデータ配線と、前記ゲート配線およびデータ配線の交差点に形成された薄膜トランジスタと、前記薄膜トランジスタのドレイン電極に連結して前記共通電極に平行して折れ曲がっている構造を有する画素電極と、前

50

記画素電極が折れ曲がっている部分から一側に延長形成される第２ディスクリネーションの防止パターンとを含んで構成されることを特徴とする。

【００２４】

ここで、本発明は、前記ディスクリネーションの防止パターンにキャパシタの付加電極をさらにオーバーラップさせることにより、ストレージキャパシタンスの余裕分を確保することを特徴とする。

【発明の効果】

【００２５】

本発明の横電界方式の液晶表示素子には次のような効果がある。

第一に、画素電極と一体型であるディスクリネーションの防止パターンに共通電極と一体型であるキャパシタの付加電極をさらに具備してオーバーラップさせることにより、ストレージキャパシタンスを増加させる。

【００２６】

または、共通電極と一体型であるディスクリネーション防止パターンに画素電極と一体型であるキャパシタンス付加電極をさらに具備してオーバーラップさせることにより、ストレージキャパシタンスを増加させる。

【００２７】

第二に、画素電極および共通電極の折れ曲がっている部分に前記第１、第２ディスクリネーションの防止パターンを具備して液晶分子の配列を望む方向に制御することにより、ディスクリネーションが防止される２－ドメインの横電界方式の液晶表示素子を得ることができる。

【発明を実施するための最良の形態】

【００２８】

以下、本発明に係る横電界方式の液晶表示素子の好適な実施の形態について、添付の図面に基づいて詳細に説明する。

【００２９】

図４は、本発明に係る横電界方式の液晶表示素子の平面図であり、図５は、前記図４のⅠⅠ－ⅠⅠ'線上における横電界方式の液晶表示素子の断面図である。そして、図６Ａ（Ⅰ）および図６Ａ（Ⅱ）は本発明に係る共通電極の構造を示す平面図であり、図６Ｂ（Ⅰ）および図６Ｂ（Ⅱ）は本発明に係る画素電極の構造を示す平面図である。

【００３０】

本発明に係る横電界方式の液晶表示素子の薄膜アレイ基板は、図４に示したように、基板上で一方向に配列されるゲート配線１１２と、画素領域を定義するために前記ゲート配線１１２に垂直な方向に配列されて折れ曲がっている構造に形成されるデータ配線１１５と、前記ゲート配線１１２およびデータ配線１１５が交差する部位でスイッチング動作されて該当画素に電圧を印加する薄膜トランジスタ（ＴＦＴ）と、前記ゲート配線１１２に平行しアクティブ領域の外部で共通電極の信号が印加される共通配線１２５と、前記共通配線１２５から分岐され折れ曲がっている構造を有する複数の共通電極１２４と、前記薄膜トランジスタのドレイン電極１１５ｂに連結して前記共通電極１２４に平行し折れ曲がっている構造を有する画素電極１１７と、前記画素電極１１７から延長されて前記共通配線１２５の上部にオーバーラップされるキャパシタ電極１２６が具備される。

【００３１】

この時、前記共通電極１２４および画素電極１１７が折れ曲がっている部分には、ディスクリネーションラインを防止するために、ディスクリネーションの防止パターンがさらに具備されるが、前記折れ曲がっている部分で前記共通電極１２４から一側に延長形成された第１ディスクリネーションの防止パターン１３１と、前記折れ曲がっている部分で前記画素電極１１７から一側に延長形成された第２ディスクリネーションの防止パターン１３２で構成される。

【００３２】

前記第１、第２ディスクリネーションの防止パターン１３１，１３２は隣接する電極の

角にオーバーラップされる位置まで延長形成される。

【0033】

このような第1、第2ディスクリネーションの防止パターン131, 132には電圧が印加されるため、隣接する電極との間に電場が形成されて液晶分子の方向を制御できるようになる。

【0034】

即ち、電極が折れ曲がっている部分に形成される液晶分子は、第1ディスクリネーションの防止パターン131と隣接する画素電極117との間に形成された電場、および第2ディスクリネーションの防止パターン132と隣接する共通電極124との間に形成された電場により一定方向に配列される。

10

【0035】

したがって、電極が折れ曲がっている部分におけるディスクリネーションラインの発生を防止することができる。

【0036】

一方、図5に示したように、前記キャパシタ電極126は、下部にオーバーラップされた共通配線125と、その間に介在する絶縁膜と共にストレージキャパシタC_{st}を構成するが、ストレージキャパシタは寄生容量C_{gs}による画質低下を防止するために、対応する薄膜トランジスタのターンオフ区間で液晶キャパシタに充電された電圧を維持させる役割をする。

【0037】

20

前記寄生容量は、液晶に印加される交流電圧について、直流電圧オフセット(voltage offset)、即ちVを誘発させるが、このような直流電圧オフセットは、液晶表示素子において、画面のフリッカー、イメージ固着(image sticking)、画面の明るさの不均一などの好ましくない結果をもたらすため、ストレージキャパシタを設計してVの変化を減らす必要がある。

【0038】

特に、キャパシタが有するキャパシタンスを増加させれば、画質が非常に向上されるため、本発明では、ストレージキャパシタンスを増加させるために、前記第2ディスクリネーションの防止パターン132の下部に第1キャパシタの付加電極150をさらに具備して第1付加キャパシタC_{st}'を構成する。そして、前記第1ディスクリネーションの防止パターン131の上部に第2キャパシタの付加電極151をさらに具備して第2付加キャパシタC_{st}'を構成する。

30

【0039】

このような前記第1キャパシタの付加電極150は、前記共通電極124が折れ曲がっている部分で前記共通電極から延長形成されて前記第2ディスクリネーションの防止パターン132にオーバーラップされる。

【0040】

結局、前記共通電極124は、図6A(I)に示したように、共通配線125から分岐されて、その折れ曲がっている部分で一側では第1ディスクリネーションの防止パターン131を有し、他側では第1キャパシタの付加電極150を有するようになる。ここで、前記共通電極124、第1ディスクリネーションの防止パターン131、第1キャパシタの付加電極150は一体型として互いに連結される。

40

【0041】

ただし、前記第1キャパシタの付加電極150は、低抵抗金属層で形成されて光を遮光し、また前記第2ディスクリネーションの防止パターン132と共通電極124との間に形成される電場を妨げなければならないため、前記第1キャパシタの付加電極150は、前記第2ディスクリネーションの防止パターン132に比べてその大きさが小さくなければならない。

【0042】

一方、前記ゲート配線112を含んだ全面には、ゲート絶縁膜113がさらに具備され

50

ており、ゲート配線層とデータ配線層を絶縁させ、前記データ配線 115 を含んだ全面には、保護膜 116 がさらに具備されてデータ配線層と画素電極を絶縁させる。

【0043】

このとき、前記ゲート絶縁膜 113 は、シリコン窒化物 (SiN_x)、シリコン酸化物 (SiO_x) などの無機絶縁物質を PECVD (plasma enhanced chemical vapor deposition) 方法で蒸着して形成し、前記保護膜 116 は、シリコン窒化物 (SiN_x)、シリコン酸化物 (SiO_x) などの無機絶縁物質を蒸着したり、または BCB (Benzocyclobutene)、アクリル系物質のような有機絶縁物質を塗布して形成する。

【0044】

したがって、前記薄膜トランジスタは、図 4 に示したように、前記ゲート配線 112 から分岐されるゲート電極 112a と、前記ゲート電極 112a を含んだ全面に形成されたゲート絶縁膜と、前記ゲート電極の上部のゲート絶縁膜上に非晶質シリコン ($a\text{-Si}$) および非晶質シリコンに不純物をイオン注入した $n+a\text{-Si}$ を順次蒸着して形成された半導体層 114 と、前記データ配線 115 から分岐されて前記半導体層 114 の両端に各々形成されるソース電極 115a およびドレイン電極 115b とで構成されて、単位画素に印加される電圧のオン・オフを制御する。

【0045】

そして、図 5 に示したように、ストレージキャパシタ C_{st} のキャパシタ電極 126 と共通配線 125 との間に介在する絶縁膜は、ゲート絶縁膜 113 および保護膜 116 の積層膜になり、第 1 付加キャパシタ C_{st}' の第 2 ディスクリネーションの防止パターン 132 と、第 1 キャパシタの付加電極 150 との間に介在する絶縁膜もゲート絶縁膜 113 および保護膜 116 の積層膜になる。

【0046】

以上で、前記の薄膜アレイ基板のゲート配線 112、ゲート電極 112a、共通配線 125、共通電極 124、第 1 ディスクリネーションの防止パターン 131 および第 1 キャパシタの付加電極 150 は、図 6A (I) に示したように、銅 (Cu)、アルミニウム (Al)、アルミニウムネオジム (AlNd)、モリブデン (Mo)、クロム (Cr)、チタニウム (Ti)、タンタル (Ta)、モリブデン - タングステン (MoW) などの低抵抗金属をスパッタリング方法により蒸着し、パターニングして同一層に一括して形成する。

【0047】

この時、前記共通配線 125、共通電極 124、第 1 ディスクリネーションの防止パターン 131 および第 1 キャパシタの付加電極 150 が互いに一体型に形成され、前記ゲート配線 112 およびゲート電極 112a が互いに一体型に形成される。ただし、図 6A (II) に示したように、前記第 1 キャパシタの付加電極 150 を形成せず、共通配線 125、共通電極 24、第 1 ディスクリネーションの防止パターン 131 だけを形成することもできる。

【0048】

そして、前記の画素電極 117、キャパシタ電極 126 および第 2 ディスクリネーションの防止パターン 132 は、図 6B (I) に示したように、インジウム - スズ - オキサイド ($\text{indium-tin-oxide: ITO}$) またはインジウム - 亜鉛 - オキサイド ($\text{indium-zinc-oxide: IZO}$) のように、光の透過率が比較的優れた透明導電性金属をスパッタリング方法により蒸着してパターニングして同一層に一括して形成し、前記画素電極 117、キャパシタ電極 126 および第 2 ディスクリネーションの防止パターン 132 は互いに一体型に形成される。ただし、図 6B (II) に示したように、第 2 キャパシタの付加電極 151 をさらに具備して前記画素電極 117、キャパシタ電極 126 および第 2 ディスクリネーションの防止パターン 132 と一体型に形成することもできる。

【0049】

前記共通電極 124 および画素電極 117 はジグザグ状に互いに平行するように形成され

、単位画素内で数回折れ曲がっている構造を有することもでき、単位画素中間で一回折れ曲がっている構造を有することもできる。

【 0 0 5 0 】

以上で、前記の薄膜アレイ基板はストレージキャパシタンスも増加され、且つディスクリネーションも防止される 2 - ドメインの S - I P S 構造になる。

【 0 0 5 1 】

図示はしないが、前記の薄膜アレイ基板には一定の順序で配列されて色相を表す赤色、緑色、青色のカラーフィルター層と、R、G、Bセル間の区分と光遮断の役割をするブラックマトリクスが具備されたカラーフィルター基板が対向して貼り合わされて、前記二つの基板の間に誘電異方性を有する液晶層が形成されて横電界方式の液晶表示素子になる。

10

【 0 0 5 2 】

前記横電界方式の液晶表示素子は、複数個の薄膜トランジスタに駆動電圧を与えて同一の個数の画素電極を活性させて、画素電極と共通電極との間に形成される横電界により液晶を配列させて光透過率を調節することにより、画像を表現できる。

【 0 0 5 3 】

一方、以上で説明した本発明は、上述した実施の形態および添付された図面に限定されるものではなく、本発明の技術的思想を逸脱しない範囲内で様々な置換、変形および変更が可能であるということが本発明の属す技術分野で通常の知識を有する者において明らかである。

【 0 0 5 4 】

20

即ち、前記実施の形態においては、データ配線が折れ曲がっている構造を有する場合に限定して説明したが、データ配線に交差するゲート配線が折れ曲がっている構造を有する時にも本発明の適用が可能である。この時、共通電極と画素電極はゲート配線側に折れ曲がって平行して形成される。

【 0 0 5 5 】

一方、折れ曲がっている構造を有するデータ配線に交差するゲート配線も折れ曲がっている構造を有することができるが、この場合にも本発明の適用が可能である。この時、共通電極と画素電極はゲート配線またはデータ配線のうち何れか一配線側に折れ曲がって平行し形成される。

【 図面の簡単な説明 】

30

【 0 0 5 6 】

【 図 1 】 従来技術に係る 2 - ドメイン I P S 構造を示す平面図である。

【 図 2 】 図 1 の I - I ' 線上における横電界方式の液晶表示素子の電圧分布図である。

【 図 3 A 】 電圧無印加時および印加時における横電界方式の液晶表示素子の平面図である。

【 図 3 B 】 電圧無印加時および印加時における横電界方式の液晶表示素子の平面図である。

【 図 4 】 本発明に係る横電界方式の液晶表示素子の平面図である。

【 図 5 】 前記図 4 の I I - I I ' 線上における横電界方式の液晶表示素子の断面図である。

40

【 図 6 A 】 本発明に係る共通電極の構造を示す平面図である。

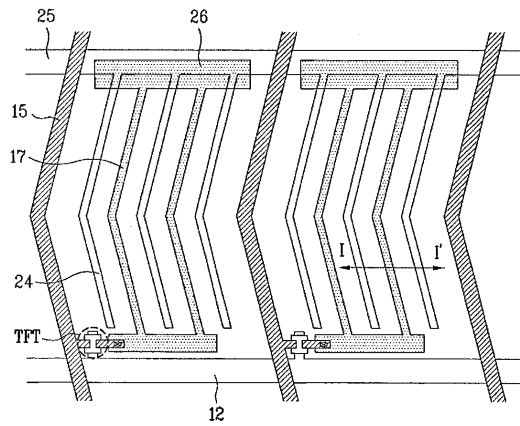
【 図 6 B 】 本発明に係る画素電極の構造を示す平面図である。

【 符号の説明 】

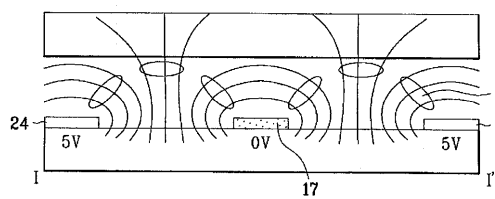
【 0 0 5 7 】

1 1 2 ゲート配線、1 1 2 a ゲート電極、1 1 4 半導体層、1 1 5 データ配線、1 1 5 a ソース電極、1 1 5 b ドレイン電極、1 1 7 画素電極、1 2 4 共通電極、1 2 5 共通配線、1 2 6 キャパシタ電極、1 3 1、1 3 2 第 1、第 2 ディスクリネーションの防止パターン、1 5 0、1 5 1 第 1、第 2 キャパシタの付加電極。

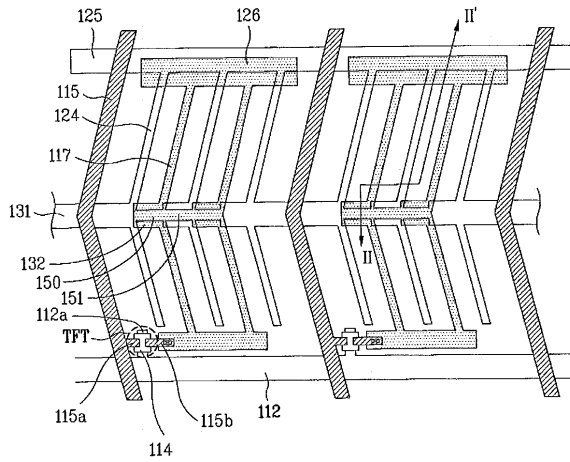
【図 1】



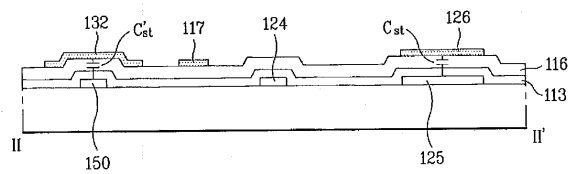
【図 2】



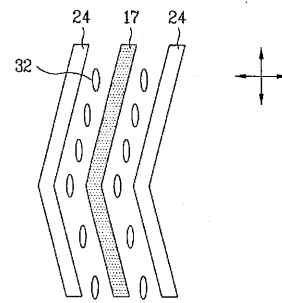
【図 4】



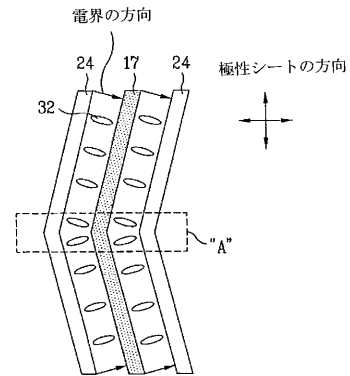
【図 5】



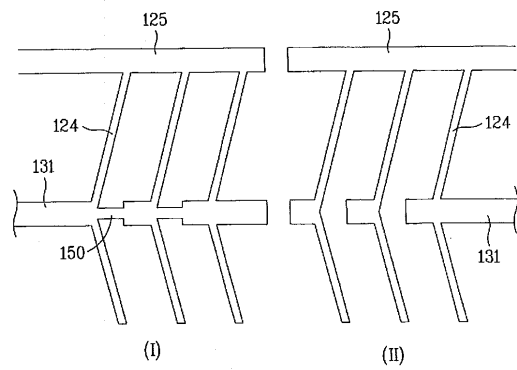
【図 3 A】



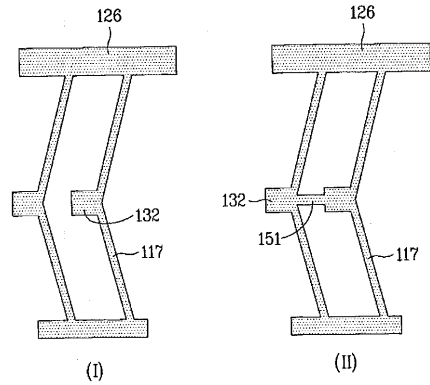
【図 3 B】



【図 6 A】



【図 6 B】



フロントページの続き

(72)発明者 高 斗ヒョン

大韓民国京畿道城南市盆唐區亭子洞ハンソル・エルジー・アパートメント 208-1301

Fターム(参考) 2H092 GA14 GA15 GA24 HA02 JA24 JB13 JB64 JB69 NA01 NA04

专利名称(译)	面内切换型液晶显示元件		
公开(公告)号	JP2005196162A	公开(公告)日	2005-07-21
申请号	JP2004365933	申请日	2004-12-17
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	高斗ヒヨン		
发明人	高斗ヒヨン		
IPC分类号	G02F1/133 G02F1/1337 G02F1/1343 G02F1/136 G02F1/1362 G02F1/1368 H01L29/786		
CPC分类号	G02F1/134363 G02F1/136213 G02F2001/13373		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA15 2H092/GA24 2H092/HA02 2H092/JA24 2H092/JB13 2H092/JB64 2H092/JB69 2H092/NA01 2H092/NA04 2H192/AA24 2H192/BB02 2H192/BB55 2H192/BB73 2H192/BC51 2H192/CB05 2H192/CC55 2H192/DA32 2H192/EA43 2H192/JA33		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020030097619 2003-12-26 KR 1020040081393 2004-10-12 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种面内切换模式液晶显示装置，其中在Z字形电极的弯曲部分处防止向错，并且另外增加存储电容。解决方案：面内切换模式液晶显示装置包括在其一侧上形成在基板上的栅极线，在基板上具有弯曲结构的公共电极，从公共电极的弯曲部分延伸的第一防止向错图案朝向其一侧，与栅极线垂直相交的数据线，形成在栅极线和数据线的交叉处的薄膜晶体管，连接到薄膜晶体管的漏极并具有平行于该薄膜晶体管的漏极的弯曲结构的像素电极公共电极和从像素电极的弯曲部分向其一侧延伸的第二防止向错图案。Z

