

【特許請求の範囲】

【請求項 1】

表示装置の多数のデータラインと接続されたデータ駆動集積回路において、多数の出力チャンネルと、前記表示装置の解像度に従って前記データラインの数に対応した前記画素データを供給するデータ出力チャンネルを前記多数の出力チャンネルから選択する選択部を具備して、他の出力チャンネルには画素データが供給されないことを特徴とするデータ駆動集積回路。

【請求項 2】

前記選択部は前記データ出力チャンネルを決めるためのチャンネル選択信号を発生する第 1 及び第 2 オプションピンを具備することを特徴とする請求項 1 記載のデータ駆動集積回路。 10

【請求項 3】

前記選択部は前記チャンネル選択信号に沿って前記データ出力チャンネルの数を調節することを特徴とする請求項 2 記載のデータ駆動集積回路。

【請求項 4】

前記選択部は第 1 乃至第 4 論理値を発生して、前記第 4 論理値であれば前記出力チャンネルの総数 N (N は定数) より小さな I 個を、前記第 3 論理値であれば前記 I より小さな J 個を、前記第 2 論理値であれば前記 J より小さな K 個を、前記第 1 論理値であれば前記 K より小さな M 個を前記データ出力チャンネルで選択することを特徴とする請求項 3 記載のデータ駆動集積回路。 20

【請求項 5】

前記 I 個は 642 個のデータ出力チャンネルを、前記 J 個は 630 個のデータ出力チャンネルを、前記 K 個は 618 個のデータ出力チャンネルを、前記 M 個は 600 個のデータ出力チャンネルを含むことを特徴とする請求項 4 記載のデータ駆動集積回路。

【請求項 6】

前記第 4 論理値は 643 番目から N 番目出力チャンネルまで、前記第 3 論理値は 631 番目から N 番目出力チャンネルまで、前記第 2 論理値は 619 番目から N 番目出力チャンネルまで、前記第 1 論理値は 601 番目から N 番目出力チャンネルまでデーセイブルさせることを特徴とする請求項 4 記載のデータ駆動集積回路。

【請求項 7】

サンプリング信号を順次的に供給するシフトレジスタ部と、前記シフトレジスタ部からのサンプリング信号に沿って画素データをラッチするためのラッチと、前記ラッチからの前記画素データをアナログ画素データに変換するデジタル-アナログ変換部と、前記デジタル-アナログ変換部からの前記画素データをバッファリングして前記多数のデータラインに出力するためのバッファ部とを備えることを特徴とする請求項 6 記載のデータ駆動集積回路。 30

【請求項 8】

前記デジタル-アナログ変換部に正極性及び負極性ガンマ電圧を供給するガンマ電圧部をさらに具備することを特徴とする請求項 7 記載のデータ駆動集積回路。

【請求項 9】

前記デジタル-アナログ変換部は、前記画素データを正極性画素データに変換するための正極性部と、前記画素データを負極性画素データに変換するための負極性部と、前記正極性部及び負極性部の出力を選択するマルチフレクサーとを具備することを特徴とする請求項 7 記載のデータ駆動集積回路。 40

【請求項 10】

前記データ出力チャンネルの数はプログラム化されたことを特徴とする請求項 1 記載のデータ駆動集積回路。

【請求項 11】

前記選択部は第 1 及び第 2 論理値を発生して、前記第 1 論理値であれば前記出力チャンネルの総数 N (N は定数) より小さな I 個の出力チャンネルを、前記第 2 論理値であれば前 50

記 I 個より小さな J 個の出力チャンネルを前記データ出力チャンネルで選択することを特徴とする請求項 3 記載のデータ駆動集積回路。

【請求項 1 2】

表示装置の多数のデータラインに画素データを供給するデータ駆動直接回路において、データ出力チャンネル及びダミー出力チャンネルを含む N (N は前記多数のデータライン以上の定数) 個の出力チャンネルと、前記表示装置で要求される解像度に従って前記画素データが供給される前記データ出力チャンネルを選択する選択部を具備して、前記ダミー出力チャンネルには前記画素データが供給されないことを特徴とするデータ駆動集積回路。

【請求項 1 3】

前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部をさらに具備することを特徴とする請求項 1 2 記載のデータ駆動集積回路。 10

【請求項 1 4】

前記選択信号発生部は電圧源及び基底電圧源に接続されて前記チャンネル選択信号を発生する第 1 及び第 2 選択端子を具備することを特徴とする請求項 1 2 記載のデータ駆動集積回路。

【請求項 1 5】

前記データ出力チャンネルは前記多数のデータラインの数、前記表示装置でのデータ駆動集積回路の数、前記データ駆動集積回路が実装されたテープキャリアパッケージの幅、前記画素データの入力ライン数の中から少なくともいずれかの条件に沿って設定されることを特徴とする請求項 1 2 記載のデータ駆動集積回路。 20

【請求項 1 6】

前記チャンネル選択部は前記チャンネル選択信号に応答して I ($I < N$) 個または J ($J < I$) 個のデータ出力チャンネルを選択することを特徴とする請求項 1 3 記載のデータ駆動集積回路。

【請求項 1 7】

前記チャンネル選択部は前記チャンネル選択信号に応答して I、J、K、N (ただ、 $I < J < K < N$) 個のデータ出力チャンネルの中からいずれかを選択することを特徴とする請求項 1 3 記載のデータ駆動集積回路。

【請求項 1 8】

前記チャンネル選択部は前記出力チャンネルの中で一番目出力チャンネルから順方向へ I、J、K、N 番目の中からいずれかまでを前記データ出力チャンネルで選択して、他の出力チャンネルは前記ダミー出力チャンネルになるようにすることを特徴とする請求項 1 7 記載のデータ駆動集積回路。 30

【請求項 1 9】

前記画素データをシフトさせるためのサンプリング信号を発生するシフトレジスタをさらに具備して、前記チャンネル選択部は前記 I 番目、J 番目、K 番目及び N 番目出力チャンネルにそれぞれ対応する W 番目、X 番目、Y 番目、Z 番目 (ここで、W、X、Y、Z は定数) シフトレジスタの中からいずれかの出力信号を次端データ駆動集積回路で供給することを特徴とする請求項 1 8 記載のデータ駆動集積回路。

【請求項 2 0】

前記チャンネル選択部は前記 N 番目出力チャンネルから逆方向で第 I 1、第 J 1、第 K 1、第 N 1 番目の中からいずれかまでを前記データ出力チャンネルで、他の出力チャンネルは前記ダミー出力チャンネルで選択することを特徴とする請求項 1 7 記載のデータ駆動集積回路。 40

【請求項 2 1】

前記画素データをシフトさせるためのサンプリング信号を発生するシフトレジスタをさらに具備して、前記チャンネル選択部は前記 I 1 番目、J 1 番目、K 1 番目及び N 1 番目の出力チャンネルにそれぞれ対応する W 番目、X 番目、Y 番目、Z 番目のシフトレジスタの中からいずれかにスタートパルスを提供することを特徴とする請求項 2 0 記載のデータ駆動集積回路。 50

【請求項 2 2】

前記選択信号発生部は前記チャンネル選択信号を発生するスイッチを具備することを特徴とする請求項 1 3 記載のデータ駆動集積回路。

【請求項 2 3】

前記選択信号発生部は前記チャンネル選択信号を発生するディープスイッチを具備することを特徴とする請求項 1 3 記載のデータ駆動集積回路。

【請求項 2 4】

前記ダミー出力チャンネルはフローティングされることを特徴とする請求項 1 2 記載のデータ駆動集積回路。

【請求項 2 5】

前記ダミー出力チャンネルは一定常数の電圧に設定されたことを特徴とする請求項 1 2 記載のデータ駆動集積回路。

【請求項 2 6】

前記データ出力チャンネルの数はプログラム化されたことを特徴とする請求項 1 2 記載のデータ駆動集積回路。

【請求項 2 7】

多数の出力チャンネルと、前記多数の出力チャンネルを前記多数のデータラインと接続されるデータ出力チャンネルと、フローティングされるダミー出力チャンネルに分離するチャンネル選択部を具備することを特徴とするデータ駆動集積回路。

【請求項 2 8】

前記データ出力チャンネルの数はプログラム化されたことを特徴とする請求項 2 7 記載のデータ駆動集積回路。

【請求項 2 9】

多数のデータラインを多数のグループに分割駆動する多数のデータ駆動集積回路のそれぞれにおいて、多数の出力チャンネルと、前記多数の出力チャンネルの中で前記分割されたグループのデータラインと接続されて画素データを供給するためのデータ出力チャンネルを選択するチャンネル選択部を具備して、他の出力チャンネルには画素データが供給されないことを特徴とするデータ駆動集積回路。

【請求項 3 0】

データライン及びゲートラインと接続された液晶セルを持つ液晶パネルと、多数の出力チャンネルの中でデータ出力チャンネルを通じて前記データラインで画素データを供給するデータ駆動集積回路と、前記ゲートラインを駆動するゲート駆動集積回路と、前記データラインの数に沿って前記データ駆動集積回路のデータ出力チャンネルを選択するチャンネル選択部と、前記データ駆動集積回路及びゲート駆動集積回路を制御するタイミング制御部とを具備することを特徴とする液晶表示装置。

【請求項 3 1】

前記ダミー出力チャンネルを選択するためのチャンネル選択信号を発生して供給する選択信号発生部をもつと具備することを特徴とする請求項 3 0 記載の液晶表示装置。

【請求項 3 2】

前記チャンネル選択部は前記データ駆動集積回路に内蔵して、前記選択信号発生部は電圧源及び基底電圧源に接続されて前記チャンネル選択信号を発生して前記内蔵したチャンネル選択部に供給する前記データ駆動集積回路の第 1 及び第 2 選択端子を具備することを特徴とする請求項 3 1 記載の液晶表示装置。

【請求項 3 3】

前記データ出力チャンネルは前記データラインの数、前記データ駆動集積回路の数、前記データ駆動集積回路が実装されたテープキャリアパッケージの幅、前記タイミング制御部と前記データ駆動集積回路の間のデータ送信ライン数の中から少なくともいずれかの条件に沿って設定されることを特徴とする請求項 3 0 記載の液晶表示装置。

【請求項 3 4】

前記チャンネル選択部は前記チャンネル選択信号に応答して $I(I < N)$ 個または $J(J < I)$ 個

10

20

30

40

50

のデータ出力チャンネルを選択することを特徴とする請求項 30 記載の液晶表示装置。

【請求項 35】

前記チャンネル選択部は前記チャンネル選択信号に応答して I、J、K、N(ただ、 $I < J < K < N$)個のデータ出力チャンネルの中からいずれかを選択することを特徴とする請求項 30 記載の液晶表示装置。

【請求項 36】

前記チャンネル選択部は前記出力チャンネルの中で一番目の出力チャンネルから順方向へ I、J、K、N番目の中からいずれかまでを前記データ出力チャンネルで選択して、他の出力チャンネルは前記ダミー出力チャンネルになるようにすることを特徴とする請求項 35 記載の液晶表示装置。

10

【請求項 37】

前記データ駆動集積回路は前記画素データをシフトさせるためのサンプリング信号を発生するシフトレジスタをさらに具備して、前記チャンネル選択部は前記 I番目、J番目、K番目及び N番目の出力チャンネルにそれぞれ対応する W番目、X番目、Y番目、Z番目(ここで、W、X、Y、Zは定数)シフトレジスタの中からいずれかの出力信号を次端データ駆動集積回路に供給することを特徴とする請求項 36 記載の液晶表示装置。

【請求項 38】

前記チャンネル選択部は前記 N番目の出力チャンネルから逆方向で第 I1、第 J1、第 K1、第 N1 番目の中からいずれかまでを前記データ出力チャンネルで、他の出力チャンネルは前記ダミー出力チャンネルで選択することを特徴とする請求項 35 記載の液晶表示装置。

20

【請求項 39】

前記データ駆動集積回路は前記画素データをシフトさせるためのサンプリング信号を発生するシフトレジスタをさらに具備して、前記チャンネル選択部は前記 I1 番目、J1 番目、K1 番目及び N1 番目の出力チャンネルにそれぞれ対応する W番目、X番目、Y番目、Z番目のシフトレジスタの中からいずれかにスタートパルスを提供することを特徴とする請求項 38 記載の液晶表示装置。

【請求項 40】

前記選択信号発生部は前記チャンネル選択信号を発生するスイッチを具備することを特徴とする請求項 31 記載の液晶表示装置。

30

【請求項 41】

前記選択信号発生部は前記チャンネル選択信号を発生するディープスイッチを具備することを特徴とする請求項 31 記載の液晶表示装置。

【請求項 42】

前記ダミー出力チャンネルはフローティングされることを特徴とする請求項 36 記載の液晶表示装置。

【請求項 43】

表示装置で要求される解像度を定める段階と、N個の出力チャンネルの中で前記要求される解像度に沿って多数のデータラインと接続されて画素データを供給するための M(MはNより小さいとか同様)個のデータ出力チャンネルと、画素データを供給しない(N-M)個のダミー出力チャンネルを選択する段階とを含むことを特徴とするデータ駆動集積回路の駆動方法。

40

【請求項 44】

前記データ出力チャンネルを選択する段階は前記データ駆動集積回路のオプションピンを利用する段階を含むことを特徴とする請求項 43 記載のデータ駆動集積回路の駆動方法。

【請求項 45】

前記データ出力チャンネルを選択する段階は第 1 乃至第 4 論理値の中からいずれかを供給する段階を含むことを特徴とする請求項 43 記載のデータ駆動集積回路の駆動方法。

【請求項 46】

50

前記データ出力チャンネルを通じて前記多数のデータラインで前記画素データを供給する段階をさらに含むことを特徴とする請求項43記載のデータ駆動集積回路の駆動方法。

【請求項47】

前記ダミー出力チャンネルをフローティングさせる段階をさらに含むことを特徴とする請求項43記載のデータ駆動集積回路の駆動方法。

【請求項48】

前記ダミー出力チャンネルを一定常数の電圧に設定する段階を含むことをさらに特徴とする請求項43記載のデータ駆動集積回路の駆動方法。

【請求項49】

前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する段階をさらに含むことを特徴とする請求項43記載のデータ駆動集積回路の駆動方法。 10

【請求項50】

前記データ出力チャンネルを選択する段階は I、J、K、N(ただ、 $I < J < K < N$)個のデータ出力チャンネルの中からいずれかを選択する段階を含むことを特徴とする請求項43記載のデータ駆動集積回路の駆動方法。

【請求項51】

スタートパルスをシフトさせてサンプリング信号を発生する段階と、前記サンプリング信号に応答して画素データをラッチする段階と、前記ラッチされた画素データをアナログ画素データに変換する段階とをさらに含むことを特徴とする請求項43記載のデータ駆動集積回路の駆動方法。 20

【請求項52】

前記データ出力チャンネルを選択する段階は一番目の出力チャンネルから順方向へ I、J、K、N番目の出力チャンネルの中からいずれかまでを前記データ出力チャンネルで選択する段階を含むことを特徴とする請求項51記載のデータ駆動集積回路の駆動方法。

【請求項53】

前記データ出力チャンネルを選択する段階は前記 I番目、J番目、K番目及び N番目の出力チャンネルにそれぞれ対応する W番目、X番目、Y番目、Z番目(ここで、W、X、Y、Zは定数)のシフトレジスタの中からいずれかの出力信号を次端データ駆動集積回路に供給する段階を含むことを特徴とする請求項52記載のデータ駆動集積回路の駆動方法。 30

【請求項54】

前記データ出力チャンネルを選択する段階は前記N番目の出力チャンネルから逆方向へ第I1、第J1、第K1、第N1番目の中からいずれかまでを前記データ出力チャンネルで選択する段階を含むことを特徴とする請求項52記載のデータ駆動集積回路の駆動方法。

【請求項55】

前記データ出力チャンネルを選択する段階は前記 I1番目、J1番目、K1番目及び N1番目の出力チャンネルにそれぞれ対応する W番目、X番目、Y番目、Z番目のシフトレジスタの中からいずれかにスタートパルスを供給する段階を含むことを特徴とする請求項54記載のデータ駆動集積回路の駆動方法。

【請求項56】

表示装置で要求される解像度を決める段階と、前記要求される解像度に沿ってデータ駆動集積回路の出力チャンネルからデータラインと接続されるデータ出力チャンネルを選択する段階と、前記データ出力チャンネルを通じて前記データラインで画素データを供給して、前記非選択された出力チャンネルには画素データを供給しない段階と、スキャンラインをイネーブルさせる段階と、前記イネーブルされたスキャンラインと接続された液晶セル前記データラインからの画素データを供給する段階とを含むことを特徴とする液晶表示装置の駆動方法。 40

【請求項57】

前記非選択された出力チャンネルをフローティングさせる段階をさらに含むことを特徴とする請求項56記載の液晶表示装置の駆動方法。

【請求項58】

前記非選択された出力チャンネルを一定像数の電圧に設定する段階を含むことをさらに特徴とする請求項 5 6 記載の液晶表示装置の駆動方法。

【請求項 5 9】

前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する段階をさらに含むことを特徴とする請求項 5 6 記載の液晶表示装置の駆動方法。

【請求項 6 0】

前記選択されたデータ出力チャンネルの数は前記選択制御信号に沿って可変させる段階をさらに含むことを特徴とする請求項 5 6 記載の液晶表示装置の駆動方法。

【請求項 6 1】

前記選択されたデータ出力チャンネルの数を可変させる段階は第 1 乃至第 4 論理値の中からいずれかを発生する段階を含んで、前記第 4 論理値であれば I (I は定数) 個のデータ出力チャンネルを、前記第 3 論理値であれば前記 I より小さな J 個のデータ出力チャンネルを、前記第 2 論理値であれば前記 J より K 個のデータ出力チャンネルを、前記第 1 論理値であれば前記 K より小さな M 個のデータ出力チャンネルを選択することを特徴とする請求項 6 0 記載の液晶表示装置の駆動方法。 10

【請求項 6 2】

前記選択されたデータ出力チャンネルの数を可変させる段階は第 1 及び第 2 論理値の中からいずれかを発生する段階を含んで、前記第 2 論理値であれば I (I は定数) 個のデータ出力チャンネルを、前記第 1 論理値であれば前記 I より小さな J 個のデータ出力チャンネルを選択することを特徴とする請求項 6 0 記載の液晶表示装置の駆動方法。 20

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は液晶表示装置に関し、特に作業性の向上及び製造費用を節減することができるようにしたデータ駆動集積回路及びその駆動方法と、それを利用した液晶表示装置及びその駆動方法に関する。

【背景技術】

【0 0 0 2】

通常、液晶表示装置は電界を利用して液晶の光透過率を調節することで画像を表示する。 30

これのために、液晶表示装置は図 1 に示されたところのように液晶セルなどがマトリックス形態で配列された液晶パネル (2) と、液晶パネル (2) のゲートラインなど (G L 1 乃至 G L n) を駆動するためのゲート・ドライバ (6) と、液晶パネル (2) のデータラインなど (D L 1 乃至 D L m) を駆動するためのデータ・ドライバ (4) と、ゲート・ドライバ (6) とデータ・ドライバ (4) を制御するためのタイミング制御部 (8) とを具備する。

【0 0 0 3】

液晶パネル (2) はゲートラインなど (G L 1 乃至 G L n) とデータラインなど (D L 1 乃至 D L m) の交差部毎に形成された薄膜トランジスタ (T F T) と、薄膜トランジスタ (T F T) と接続された液晶セル (7) とを具備する。薄膜トランジスタ (T F T) はゲートライン (G L) からのスキャン信号、即ちゲート・ハイ電圧 (V G H) が供給される場合、ターン・オンされてデータライン (D L) からの画素信号を液晶セル (7) に供給する。そして、薄膜トランジスタ (T F T) はゲートライン (G L) からゲート・ロー電圧 (V G L) が供給される場合、ターン・オフされて液晶セル (7) に充電された画素信号が維持されるようにする。 40

【0 0 0 4】

液晶セル (7) は等価的に液晶容量のキャパシティで表現されて、液晶を間に置いて対面する共通電極と 薄膜トランジスタ (T F T) に接続された画素電極を含む。そして、液晶セル (7) は充電された画素信号が次の画素信号が充電される際まで安定的に維持されるようにするためにストレージ・キャパシティとを更に具備する。このストレージ・キ 50

ャパシティは画素電極と以前段のゲートラインの間に形成される。このような液晶セル（7）は薄膜トランジスタ（TFT）を通して充電される画素信号につれて誘電異方性を有する液晶の配列状態が可変して光透過率を調節することでグラデーションを具現するようになる。

【0005】

タイミング制御部（8）は図示されないビデオ・カードから供給される同期信号（V，H）を利用してゲート制御信号など（GSP，GSC，GOE）及びデータ制御信号など（SSP，SSC，SOE，POL）を発生する。ゲート制御信号など（GSP，GSC，GOE）はゲート・ドライバ（6）に供給されてゲート・ドライバを制御するようになり、データ制御信号など（SSP，SSC，SOE，POL）はデータ・ドライバ（4）に供給されてデータ・ドライバを除去するようになる。共に、タイミング制御部（8）は赤色（R）、緑色（G）及び青色（B）の画素データ（VD）を整列してデータ・ドライバ（4）に供給する。

10

【0006】

ゲート・ドライバ（6）はゲートラインなど（GL1乃至GLn）を順次に駆動させる。このために、ゲート・ドライバ（6）は図2aのように多数のゲート集積回路（以下、“IC”という）（10）とを具備する。ゲートIC（10）などは自分に接続されたゲートラインなど（GL1乃至GLn）をタイミング制御部（8）からの制御によって順次に駆動させる。もう一度言って、ゲートIC（10）などはタイミング制御部（8）から供給されるゲート制御信号など（GSP，GSC，GOE）に応答してゲートラインなど（GL1乃至GLn）に順次にゲート・ハイ電圧（VGH）を順次に供給する。

20

【0007】

具体的に、ゲート・ドライバ（6）はゲート・スタート・パルス（GSP）をゲート・シフト・クラック（GSC）につれてシフトさせてシフトパルスを発生する。そして、ゲート・ドライバ（6）はシフト・パルスに응答して水平期間毎に当たるゲートライン（GL）にゲート・ハイ電圧（VGH）を供給するようになる。即ち、シフトパルスは水平期間毎に一ラインずつシフトされて、ゲートIC（10）などの中のいずれか一つはシフトパルスに対応されて当たるゲートライン（GL）にゲート・ハイ電圧（VGH）を供給する。この場合、ゲートIC（10）などはゲートラインなど（GL1乃至GLn）にゲート・ハイ電圧（VGH）が供給されない残りの期間ではゲート・ロー電圧（VGL）を供給する。

30

【0008】

データ・ドライバ（4）は水平期間毎に1ライン分ずつの画素信号をデータラインなど（DL1乃至DLm）に供給する。このために、データ・ドライバ（4）は図2bのように多数のデータIC（16）などを具備する。データIC（16）などはタイミング制御部（8）から供給されるデータ制御信号など（SSP，SSC，SOE，POL）に응答してデータラインなど（DL1乃至DLm）に画素信号を供給する。この際、データIC（16）などはタイミング制御部（8）からの画素データ（VD）をガンマ電圧発生部（図示しない）からのガンマ電圧を利用してアナログ画素信号に変換して出力する。

【0009】

具体的に、データIC（16）などはソース・スタート・パルス（SSP）をソース・シフト・クラック（SSC）につれてシフトさせてサンプリング信号を発生する。続いて、データIC（16）などはサンプリング信号に응答して画素データ（VD）を一定の単位ずつ順次にラッチする。以後、ラッチされた1ライン分の画素データ（VD）をアナログ画素信号に変換してソース出力エナブル信号（SOE）のエナブル期間にデータラインなど（DL1乃至DLm）に供給するようになる。この場合、データIC（16）などは画素データ（VD）を極性制御信号（POL）に응答して正極性または負極性の画素信号に変換するようになる。

40

【0010】

このために、データIC（16）などのそれぞれは図3に示すように順次のサンプリン

50

グ信号を供給するシフト・レジスタ部（３４）と、サンプリング信号に応答して画素データ（ＶＤ）を順次にラッチして同時に出力するラッチ部（３６）と、ラッチ部（３６）からの画素データ（ＶＤ）を画素電圧信号に変換するデジタル・アナログ変換部（以下、“ＤＡＣ部”という）（３８）と、ＤＡＣ（３８）からの画素電圧信号を緩衝して出力する出力バッファ部（４６）とを具備する。また、データＩＣ（１６）などはタイミング制御部（８）から供給される各種の制御信号など（ＳＳＰ，ＳＳＣ，ＳＯＥ，ＲＥＶ，ＰＯＬなど）と画素データ（ＶＤ）を中継する信号制御部（２０）と、ＤＡＣ部（３８）で必要とする正極性及び負極性のガンマ電圧などを供給するガンマ電圧部（３２）とを更に具備する。

【００１１】

信号制御部（２０）はタイミング制御部（図示しない）からの各種の制御信号など（ＳＳＰ，ＳＳＣ，ＳＯＥ，ＲＥＶ，ＰＯＬなど）と画素データ（ＶＤ）が当たる構成要素などで出力されるように制御する。

【００１２】

ガンマ電圧部（３２）はガンマ基準電圧の発生部（図示しない）から入力される多数このガンマ基準電圧をグレイ別に細分化して出力する。

【００１３】

シフト・レジスタ部（３４）に含まれたシフト・レジスタなどは信号制御部（２０）からのソース・スタート・パルス（ＳＳＰ）をソース・シフト・クラック（ＳＳＣ）につれてシフトさせてサンプリング信号に出力する。

【００１４】

ラッチ部（３６）はシフト・レジスタ部（３４）からのサンプリング信号に応答して信号制御部（２０）からの画素データ（ＶＤ）を一定単位ずつ順次にサンプリングしてラッチするようになる。このために、ラッチ部（３６）は i （ i は自然数）個の画素データ（ＶＤ）をラッチするために i 個のラッチなどで構成されて、ラッチなどのそれぞれの画素データ（ＶＤ）のビット数に対応する大きさを有する。特に、タイミング制御部（８）は伝送周波数を減らすために画素データ（ＶＤ）をイーブン画素データ（ＶＤ_{even}）とオード画素データ（ＶＤ_{odd}）に分けてそれぞれの伝送ラインを通して同時に出力するようになる。ここで、イーブン画素データとオード画素データのそれぞれの赤（Ｒ），緑（Ｇ），青（Ｂ）画素データを含む。これにつれてラッチ部（３６）はサンプリング信号毎に信号制御部（２０）を経由して供給されるイーブン画素データとオード画素データを同時にラッチするようになる。続いて、ラッチ部（３６）は信号制御部（２０）からのソース出力エナブル信号（ＳＯＥ）に응答してラッチされた i 個の画素データ（ＶＤ）を同時に出力する。この場合、ラッチ部（３６）はデータ反転選択信号（ＲＥＶ）に응答してトランジション・ビット数が減らすように変造された画素データ（ＶＤ）などを復元させて出力するようになる。これはタイミング制御部（８）でデータ伝送の際に電磁気的な干渉（ＥＭＩ）を最小化するためにトランジションされるビット数が基準値を越す画素データ（ＶＤ）などはトランジション・ビット数が減るように変造して供給するためである。

【００１５】

ＤＡＣ部（３８）はラッチ部（３６）からの画素データ（ＶＤ）を同時に正極性及び負極性の画素電圧信号に変換して出力するようになる。このために、ＤＡＣ部（３８）はラッチ部（３６）に共通接続されたＰ（Ｐｏｓｉｔｉｖｅ）デコーディング部（４０）及びＮ（Ｎｅｇａｔｉｖｅ）デコーディング部（４２）と、Ｐデコーディング部（４０）およびＮデコーディング部（４２）の出力信号を選択するためのマルチプレクサ（ＭＵＸ；４４）とを具備する。

【００１６】

Ｐデコーディング部（４０）に含まれる n 個のＰデコーダーなどはラッチ部（３６）から同時に入力される n 個の画素データなどをガンマ電圧部（３２）からの正極性のガンマ電圧などを利用して正極性画素電圧信号に変換するようになる。Ｎデコーディング部（４

10

20

30

40

50

2)に含まれる*i*個のNデコーダーなどはラッチ部(36)から同時に入力される*i*個の画素データなどをガンマ電圧部(32)からの負極性ガンマ電圧などを利用して負極性の画素電圧信号に変換するようになる。マルチプレクサ部(44)に含まれる*i*個のマルチプレクサなどは信号制御部(20)からの極性制御信号(POL)に応答してPデコーダー(40)からの正極性の画素電圧信号またはNデコーダー(42)からの負極性の画素電圧信号を選択して出力するようになる。

【0017】

出力バッファ部(46)に含まれる*i*個の出力バッファなどは*i*個のデータラインなど(DL1乃至DL*i*)などに直列にそれぞれ接続された電圧ホロワーなどで構成される。このような出力バッファなどはDAC部(138)の画素電圧信号などを信号緩衝してデータラインなど(DL1乃至DL*i*)に供給するようになる。 10

【0018】

このような従来の液晶表示装置は液晶パネル(2)の解像図につれてデータ・ドライバ(4)が具備するデータIC(16)の出力チャンネルが違ってくる。これは、液晶パネル(2)の解像図別にデータライン(DL)に接続されることができると一定のチャンネルを有するデータIC(16)などが違ってくるためである。これにつれて、液晶パネル(2)の解像図別に相互異なる出力チャンネルを有する相互異なる数のデータIC(16)などを使用することで作業性の低下及び製造費用が浪費される短所がある。

【0019】

これを詳細に説明すると、液晶パネル(2)の解像図がXGA級(1024×3)である液晶表示装置は3072個のデータライン(DL)数を有することで768個のデータ出力チャンネルを有する四つのデータIC(16)が必要になる。また、液晶パネル(2)の解像図がSXGA+級(1400×3)である液晶表示装置は4200個のデータライン(DL)数を有するので702個のデータ出力チャンネルを有する六つのデータIC(16)が必要にするようになる。この際、残りの12個のデータ出力チャンネルはダミーラインに処理される。また、液晶パネル(2)の解像図がWXGA級(1290×3)である液晶表示装置は3840個のデータライン(DL)の数を有するので642個の出力チャンネルを有する六つのデータIC(16)が必要になる。この際、残る12個の出力チャンネルはダミーラインに処理される。このために、液晶パネル(2)の解像図別に相互異なる出力チャンネルを有する異なるデータIC(16)などを使用すべきである。 30

【発明の開示】

【発明が解決しようとする課題】

【0020】

従って、本発明の目的は作業性の向上及び製造費用を節減することができるようにしたデータ駆動集積回路及びその駆動方法と、それを利用した液晶表示装置及びその駆動方法を提供することである。

また、本発明の異なる目的は液晶パネルの解像図につれてデータ集積回路の出力チャンネルを制御することができるようにしたデータ駆動集積回路及びその駆動方法と、それを利用した液晶表示装置及びその駆動方法を提供することにある。 40

【課題を解決するための手段】

【0021】

前記目的を達成するために、本発明の実施例によるデータ駆動集積回路は多数の出力チャンネルと、前記表示装置の解像度に沿って前記データラインの数に対応して前記画素データを供給するデータ出力チャンネルを前記多数の出力チャンネルから選択する選択部を具備して、他の出力チャンネルには画素データが供給されないことを特徴とする。

【0022】

前記選択部は前記データ出力チャンネルを決めるためのチャンネル選択信号を発生する第1及び第2オプションピンを具備する。

前記選択部は前記チャンネル選択信号に沿って前記データ出力チャンネルの数を調節する。

【0023】

前記選択部は第1乃至第4論理値を発生して、前記第4論理値であれば前記出力チャンネルの総数 N (N は定数)より小さな I 個を、前記第3論理値であれば前記 I より小さな J 個を、前記第2論理値であれば前記 J より小さな K 個を、前記第1論理値であれば前記 K より小さな M 個を前記データ出力チャンネルで選択する。

前記 I 個は642個のデータ出力チャンネルを、前記 J 個は630個のデータ出力チャンネルを、前記 K 個は618個のデータ出力チャンネルを、前記 M 個は600個のデータ出力チャンネルを含む。

10

【0024】

前記第4論理値は643番目から N 番目出力チャンネルまで、前記第3論理値は631番目から N 番目出力チャンネルまで、前記第2論理値は619番目から N 番目出力チャンネルまで、前記第1論理値は601番目から N 番目出力チャンネルまでデセイブルさせる。

【0025】

及び、本発明のデータ駆動集積回路はサンプリング信号を順次的に供給するシフトレジスタ部と、前記シフトレジスタ部からのサンプリング信号に沿って画素データをラッチするためのラッチと、前記ラッチからの前記画素データをアナログ画素データに変換するデジタル-アナログ変換部と、前記デジタル-アナログ変換部からの前記画素データをバッファリングして前記多数のデータラインに出力するためのバッファ部とをもっと具備する。

20

【0026】

前記デジタル-アナログ変換部に正極性及び負極性ガンマ電圧を供給するガンマ電圧部をさらに具備する。

前記デジタル-アナログ変換部は、前記画素データを正極性画素データに変換するための正極性部と、前記画素データを負極性画素データに変換するための負極性部と、前記正極性部及び負極性部の出力を選択するマルチフレクサーとを具備する。

前記データ出力チャンネルの数はプログラム化される。

【0027】

30

前記選択部は第1及び第2論理値を発生して、前記第1論理値であれば前記出力チャンネルの総数 N (N は定数)より小さな I 個の出力チャンネルを、前記第2論理値であれば前記 I 個より小さな J 個の出力チャンネルを前記データ出力チャンネルで選択する。

【0028】

本発明の実施例によるデータ駆動集積回路はデータ出力チャンネル及びダミー出力チャンネルを含む N (N は前記多数のデータライン以上の定数)個の出力チャンネルと、前記表示装置で要求される解像度に沿って前記画素データが供給される前記データ出力チャンネルを選択する選択部を具備して、前記ダミー出力チャンネルには前記画素データが供給されないことを特徴とする。

【0029】

40

前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する選択信号発生部をさらに具備する。

【0030】

前記選択信号発生部は電圧源及び基底電圧源に接続されて前記チャンネル選択信号を発生する第1及び第2選択端子を具備する。

【0031】

前記データ出力チャンネルは前記多数のデータラインの数、前記表示装置でのデータ駆動集積回路の数、前記データ駆動集積回路が実装されたテープキャリアパッケージの幅、前記画素データの入力ライン数の中から少なくともいずれかの条件に沿って設定される。

50

【0032】

前記チャンネル選択部は前記チャンネル選択信号に応答して $I(I < N)$ 個または $J(J < I)$ 個のデータ出力チャンネルを選択する。

【0033】

前記チャンネル選択部は前記チャンネル選択信号に応答して I 、 J 、 K 、 N (ただ、 $I < J < K < N$) 個のデータ出力チャンネルの中からいずれかを選択する。

【0034】

前記チャンネル選択部は前記出力チャンネルの中で一番目出力チャンネルから順方向へ I 、 J 、 K 、 N 番目の中からいずれかまでを前記データ出力チャンネルで選択して、他の出力チャンネルは前記ダミー出力チャンネルになるようにする。

10

【0035】

及び、本発明のデータ駆動集積回路は前記画素データをシフトさせるためのサンプリング信号を発生するシフトレジスタをさらに具備して、前記チャンネル選択部は前記 I 番目、 J 番目、 K 番目及び N 番目出力チャンネルにそれぞれ対応する W 番目、 X 番目、 Y 番目、 Z 番目(ここで、 W 、 X 、 Y 、 Z は定数)シフトレジスタの中からいずれかの出力信号を次端データ駆動集積回路で供給する。

【0036】

前記チャンネル選択部は前記 N 番目出力チャンネルから逆方向で第 $I1$ 、第 $J1$ 、第 $K1$ 、第 $N1$ 番目の中からいずれかまでを前記データ出力チャンネルで、他の出力チャンネルは前記ダミー出力チャンネルで選択する。

20

【0037】

本発明のデータ駆動集積回路は前記画素データをシフトさせるためのサンプリング信号を発生するシフトレジスタをさらに具備して、前記チャンネル選択部は前記 $I1$ 番目、 $J1$ 番目、 $K1$ 番目及び $N1$ 番目の出力チャンネルにそれぞれ対応する W 番目、 X 番目、 Y 番目、 Z 番目のシフトレジスタの中からいずれかにスタートパルスを提供する。

【0038】

前記選択信号発生部は前記チャンネル選択信号を発生するスイッチを具備する。

前記選択信号発生部は前記チャンネル選択信号を発生するディープスイッチを具備する。

。

【0039】

前記ダミー出力チャンネルはフローティングされる。

前記ダミー出力チャンネルは一定常数の電圧に設定される。

前記データ出力チャンネルの数はプログラム化される。

30

【0040】

本発明の実施例によるデータ駆動集積回路は多数の出力チャンネルと、前記多数の出力チャンネルを前記多数のデータラインと接続されるデータ出力チャンネルと、フローティングされるダミー出力チャンネルに分離するチャンネル選択部を具備する。

【0041】

本発明の実施例によるデータ駆動集積回路は多数のデータラインを多数のグループに分割駆動する多数のデータ駆動集積回路のそれぞれにおいて、多数の出力チャンネルと、前記多数の出力チャンネルの中で前記分割されたグループのデータラインと接続されて画素データを供給するためのデータ出力チャンネルを選択するチャンネル選択部を具備して、他の出力チャンネルには画素データが供給されないことを特徴とする。

40

【0042】

本発明の実施例による液晶表示装置はデータライン及びゲートラインと接続された液晶セルを持つ液晶パネルと、多数の出力チャンネルの中でデータ出力チャンネルを通じて前記データラインで画素データを供給するデータ駆動集積回路と、前記ゲートラインを駆動するゲート駆動集積回路と、前記データラインの数に沿って前記データ駆動集積回路のデータ出力チャンネルを選択するチャンネル選択部と、前記データ駆動集積回路及びゲート駆動集積回路を制御するタイミング制御部とを具備する。

50

【0043】

前記ダミー出力チャンネルを選択するためのチャンネル選択信号を発生して供給する選択信号発生部をもっと具備する。

【0044】

前記チャンネル選択部は前記データ駆動集積回路に内蔵して、前記選択信号発生部は電圧源及び基底電圧源に接続されて前記チャンネル選択信号を発生して前記内蔵したチャンネル選択部に供給する前記データ駆動集積回路の第1及び第2選択端子を具備する。

【0045】

前記データ出力チャンネルは前記データラインの数、前記データ駆動集積回路の数、前記データ駆動集積回路が実装されたテープキャリアパッケージの幅、前記タイミング制御部と前記データ駆動集積回路の間のデータ送信ライン数の中から少なくともいずれかの条件に沿って設定される。

10

【0046】

前記チャンネル選択部は前記チャンネル選択信号に応答して $I(I < N)$ 個または $J(J < I)$ 個のデータ出力チャンネルを選択する。

前記チャンネル選択部は前記チャンネル選択信号に応答して I 、 J 、 K 、 N (ただ、 $I < J < K < N$) 個のデータ出力チャンネルの中からいずれかを選択する。

前記チャンネル選択部は前記出力チャンネルの中で一番目の出力チャンネルから順方向へ I 、 J 、 K 、 N 番目の中からいずれかまでを前記データ出力チャンネルで選択して、他の出力チャンネルは前記ダミー出力チャンネルになるようにする。

20

【0047】

前記データ駆動集積回路は前記画素データをシフトさせるためのサンプリング信号を発生するシフトレジスタをさらに具備して、前記チャンネル選択部は前記 I 番目、 J 番目、 K 番目及び N 番目の出力チャンネルにそれぞれ対応する W 番目、 X 番目、 Y 番目、 Z 番目 (ここで、 W 、 X 、 Y 、 Z は定数) シフトレジスタの中からいずれかの出力信号を次端データ駆動集積回路に供給する。

【0048】

前記チャンネル選択部は前記 N 番目の出力チャンネルから逆方向で第 $I1$ 、第 $J1$ 、第 $K1$ 、第 $N1$ 番目の中からいずれかまでを前記データ出力チャンネルで、他の出力チャンネルは前記ダミー出力チャンネルで選択する。

30

【0049】

前記データ駆動集積回路は前記画素データをシフトさせるためのサンプリング信号を発生するシフトレジスタをさらに具備して、前記チャンネル選択部は前記 $I1$ 番目、 $J1$ 番目、 $K1$ 番目及び $N1$ 番目の出力チャンネルにそれぞれ対応する W 番目、 X 番目、 Y 番目、 Z 番目のシフトレジスタの中からいずれかにスタートパルスを供給する。

【0050】

前記選択信号発生部は前記チャンネル選択信号を発生するスイッチを具備する。

前記選択信号発生部は前記チャンネル選択信号を発生するディープスイッチを具備する。

【0051】

本発明の実施例によるデータ駆動集積回路の駆動方法は表示装置で要求される解像度を定める段階と、 N 個の出力チャンネルの中で前記要求される解像度に沿って多数のデータラインと接続されて画素データを供給するための M (M は N より小さいとか同様) 個のデータ出力チャンネルと、画素データを供給しない ($N-M$) 個のダミー出力チャンネルを選択する段階とを含む。

40

【0052】

前記 M 個のデータ出力チャンネルを選択する段階は前記データ駆動集積回路のオプションピンを利用する段階を含む。

前記 M 個のデータ出力チャンネルを選択する段階は 第1乃至第4論理値の中からいずれかを供給する段階を含む。

50

前記M個のデータ出力チャンネルを通じて前記多数のデータラインで前記画素データを供給する段階をさらに含む。

【0053】

及び、本発明の駆動方法は前記ダミー出力チャンネルをフローティングさせる段階をさらに含む。

一方、本発明の駆動方法は前記ダミー出力チャンネルを一定常数の電圧に設定する段階を含む。

【0054】

また、本発明の駆動方法は前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する段階をさらに含む。

【0055】

前記データ出力チャンネルを選択する段階は I、J、K、N(ただ、 $I < J < K < N$)個のデータ出力チャンネルの中からいずれかを選択する段階を含む。

【0056】

及び、本発明の駆動方法はスタートパルス进行シフトさせてサンプリング信号を発生する段階と、前記サンプリング信号に応答して画素データをラッチする段階と、前記ラッチされた画素データをアナログ画素データに変換する段階とをさらに含む。

【0057】

前記データ出力チャンネルを選択する段階は一番目の出力チャンネルから順方向へ I、J、K、N番目の出力チャンネルの中からいずれかまでを前記データ出力チャンネルで選択する段階を含む。前記データ出力チャンネルを選択する段階は前記 I番目、J番目、K番目及び N番目の出力チャンネルにそれぞれ対応する W番目、X番目、Y番目、Z番目(ここで、W、X、Y、Zは定数)のシフトレジスタの中からいずれかの出力信号を次端データ駆動集積回路に供給する段階を含む。

前記データ出力チャンネルを選択する段階は前記N番目の出力チャンネルから逆方向へ第I1、第J1、第K1、第N1番目の中からいずれかまでを前記データ出力チャンネルで選択する段階を含む。

前記データ出力チャンネルを選択する段階は前記 I1番目、J1番目、K1番目及び N1番目の出力チャンネルにそれぞれ対応する W番目、X番目、Y番目、Z番目のシフトレジスタの中からいずれかにスタートパルスを供給する段階を含む。

【0058】

本発明の実施例による液晶表示装置の駆動方法は表示装置で要求される解像度を定める段階と、前記要求される解像度に沿ってデータ駆動集積回路の出力チャンネルからデータラインと接続されるデータ出力チャンネルを選択する段階と、前記データ出力チャンネルを通じて前記データラインで画素データを供給して、前記非選択された出力チャンネルには画素データを供給しない段階と、スキャンラインをイネーブルさせる段階と、前記イネーブルされたスキャンラインと接続された液晶セル前記データラインからの画素データを供給する段階とを含む。

【0059】

前記非選択された出力チャンネルをフローティングさせる段階をさらに含む。

前記非選択された出力チャンネルを一定像数の電圧に設定する段階を含む。

前記データ出力チャンネルを選択するためのチャンネル選択信号を発生する段階をさらに含む。

【0060】

前記選択されたデータ出力チャンネルの数は前記選択制御信号に沿って可変させる段階をさらに含む。

前記選択されたデータ出力チャンネルの数を可変させる段階は第1乃至第4論理値の中からいずれかを発生する段階を含んで、前記第4論理値であればI(Iは定数)個のデータ出力チャンネルを、前記第3論理値であれば前記 Iより小さな J個のデータ出力チャンネルを、前記第2論理値であれば前記 Jより K個のデータ出力チャンネルを、前記第1論

10

20

30

40

50

理値であれば前記 K より小さなM個のデータ出力チャンネルを選択する。

前記選択されたデータ出力チャンネルの数を可変させる段階は第1及び第2論理値の中からいずれかを発生する段階を含んで、前記第2論理値であればI(Iは定数)個のデータ出力チャンネルを、前記第1論理値であれば前記 I より小さな J個のデータ出力チャンネルを選択する。

【発明を実施するための最良の形態】

【0061】

[実施例]

以下、本発明の実施例を添付した図4乃至図16を参照して詳細に説明する。

【0062】

図4を参照すると、本発明の第1実施例による液晶表示装置はデータラインなど(DL1乃至DLm)とゲートラインなど(GL1乃至GLn)の交差部毎に液晶セルが形成された液晶パネル(102)と、N(ただ、Nは陽の正数)個の出力チャンネルなどを有して出力チャンネルなどを通してN個以下のデータラインなどに画素データを供給する多数のデータIC(116)を含むデータ・ドライバ(104)と、ゲートラインなど(GL1乃至GLn)に順次にスキャンパルスを供給するための多数のゲート集積回路を含むゲート・ドライバ(106)と、データラインなど(DL1乃至DLm)の数につれて画素データを出力する多数のデータIC(116)の出力チャンネルを選択するチャンネル選択部と、データ・ドライバ(104)及びゲート・ドライバ(106)のそれぞれの駆動タイミングを制御すると共に選択された出力チャンネルに対応されるデータを多数のデータ集積回路など(116)のそれぞれに供給するタイミング制御部(108)とを具備する。

【0063】

液晶パネル(102)はゲートラインなど(GL1乃至GLn)とデータラインなど(DL1乃至DLm)の交差部毎に形成された薄膜トランジスタ(TFT)と、薄膜トランジスタ(TFT)と接続された液晶セル(図示しない)とを具備する。薄膜トランジスタ(TFT)はゲートライン(GL)からのスキャン信号、即ちゲート・ハイ電圧(VGH)が供給される場合、ターン・オンされてデータライン(DL)からの画素信号を液晶セルに供給する。そして、薄膜トランジスタ(TFT)はゲートライン(GL)からゲート・ロー電圧(VGL)が供給される場合、ターン・オフされて液晶セルに充電された画素信号が維持されるようにする。

【0064】

液晶セルは等価的に液晶容量のキャパシティで表現されて、液晶を間に置いて対面する共通電極と薄膜トランジスタ(TFT)に接続された画素電極を含む。そして、液晶セルは充電された画素信号が次の画素信号が充電される際まで安定的に維持されるようにするためにストレージ・キャパシティとを更に具備する。このストレージ・キャパシティは画素電極と以前段のゲートラインの間に形成される。このような液晶セル(7)は薄膜トランジスタ(TFT)を通して充電される画素信号につれて誘電異方性を有する液晶の配列状態が可変して光透過率を調節することでグラデーションを具現するようになる。

【0065】

タイミング制御部(108)は図示されないビデオ・カードから供給される同期信号(V, H)を利用してゲート制御信号など(GSP, GSC, GOE)及びデータ制御信号など(SSP, SSC, SOE, POL)を発生する。ゲート制御信号など(GSP, GSC, GOE)はゲート・ドライバ(106)に供給されてゲート・ドライバを制御するようになり、データ制御信号など(SSP, SSC, SOE, POL)はデータ・ドライバ(104)に供給されてデータ・ドライバを除去するようになる。共に、タイミング制御部(108)は赤色(R)、緑色(G)及び青色(B)の画素データ(VD)を整列してデータ・ドライバ(104)に供給する。

【0066】

ゲート・ドライバ(106)はゲートラインなど(GL1乃至GLn)を順次に駆動さ

10

20

30

40

50

せる。このために、ゲート・ドライバ（１０６）は多数のゲートＩＣ（図示しない）とを具備する。ゲートＩＣなどは自分に接続されたゲートラインなど（ＧＬ１乃至ＧＬｎ）をタイミング制御部（１０８）からの制御によって順次に駆動させる。即ち、ゲートＩＣなどはタイミング制御部（１０８）から供給されるゲート制御信号など（ＧＳＰ、ＧＳＣ、ＧＯＥ）に応答してゲートラインなど（ＧＬ１乃至ＧＬｎ）に順次にゲート・ハイ電圧（ＶＧＨ）を順次に供給する。

【００６７】

具体的に、ゲート・ドライバ（１０６）はゲート・スタート・パルス（ＧＳＰ）をゲート・シフト・クラック（ＧＳＣ）につれてシフトさせてシフトパルスを発生する。そして、ゲート・ドライバ（１０６）はシフト・パルスに応答して水平期間毎に当たるゲートライン（ＧＬ）にゲート・ハイ電圧（ＶＧＨ）を供給するようになる。即ち、シフトパルスは水平期間毎に一ラインずつシフトされて、ゲートＩＣなどの中のいずれか一つはシフトパルスに対応されて当たるゲートライン（ＧＬ）にゲート・ハイ電圧（ＶＧＨ）を供給する。この場合、ゲートＩＣ（１０）などはゲートラインなど（ＧＬ１乃至ＧＬｎ）にゲート・ハイ電圧（ＶＧＨ）が供給されない残りの期間ではゲート・ロー電圧（ＶＧＬ）を供給する。

10

【００６８】

データ・ドライバ（１０４）は水平期間毎に１ライン分ずつの画素信号をデータラインなど（ＤＬ１乃至ＤＬｍ）に供給する。このために、データ・ドライバ（１０４）は多数のデータＩＣ（１１６）などを具備する。データＩＣ（１１６）などのそれぞれはテープ・キャリア・パッケージ（以下、"データＴＣＰ"という）（１１０）の上に実装される。このような、データＩＣ（１１６）などは電氣的に接続される。そして、データＩＣ（１１６）などはタイミング制御部（１０８）から供給されるデータ制御信号など（ＳＳＰ、ＳＳＣ、ＳＯＥ、ＰＯＬ）に応答してデータラインなど（ＤＬ１乃至ＤＬｍ）に画素信号を供給する。この際、データＩＣ（１１６）などはタイミング制御部（１０８）からの画素データ（ＶＤ）をガンマ電圧発生部（図示しない）からのガンマ電圧を利用してアナログ画素信号に変換して出力する。

20

【００６９】

具体的に、データＩＣ（１１６）などはソース・スタート・パルス（ＳＳＰ）をソース・シフト・クラック（ＳＳＣ）につれてシフトさせてサンプリング信号を発生する。続いて、データＩＣ（１１６）などはサンプリング信号に応答して画素データ（ＶＤ）を一定の単位ずつ順次にラッチする。以後、ラッチされた１ライン分の画素データ（ＶＤ）をアナログ画素信号に変換してソース出力エナブル信号（ＳＯＥ）のエナブル期間にデータラインなど（ＤＬ１乃至ＤＬｍ）に供給するようになる。この場合、データＩＣ（１１６）などは画素データ（ＶＤ）を極性制御信号（ＰＯＬ）に応答して正極性または負極性の画素信号に変換するようになる。

30

【００７０】

一方、本発明の第１実施例による液晶表示装置のデータＩＣ（１１６）などのそれぞれは外部から入力される第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）に応答してデータラインなど（ＤＬ１乃至ＤＬｍ）に画素信号を供給するための出力チャンネルを変更するようになる。このために、データＩＣ（１１６）などのそれぞれは第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）が供給される第１及び第２オプションピン（ＯＰ１、ＯＰ２）とを具備する。

40

【００７１】

第１及び第２オプションピン（ＯＰ１、ＯＰ２）のそれぞれは電圧源（ＶＣＣ）及び基底電圧源（ＧＮＤ）に選択的に接続されて２ビット２進論理値を有するようになる。これにつれて、第１及び第２オプションピン（ＯＰ１、ＯＰ２）を通してデータＩＣ（１１６）に供給される第１及び第２チャンネル選択信号（Ｐ１、Ｐ２）は"００"、"０１"、"１０"及び"１１"の値を有するようになる。

【００７２】

50

これにつれて、データ I C (1 1 6) などのそれぞれは第 1 及び第 2 オプションピン (O P 1 , O P 2) を通して供給される第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) につれて液晶パネル (1 0 2) の解像図につれてすでに設定された出力チャンネルを有するようになる。

【 0 0 7 3 】

このような液晶パネル (1 0 2) の解像図につれてデータ I C (1 1 6) の出力チャンネルによるデータ I C (1 1 6) の個数を表 1 に表した。

【表 1】

解像図	ピクセル数		データIC出力によるデータIC個数			
	データライン	ゲートライン	600CH	618CH	630CH	642CH
XGA	3072	768	5.12	4.97	4.88	4.79
SXGA+	4200	1050	7.00	6.80	6.67	6.54
UXGA	4800	1200	8.00	7.77	7.62	7.48
WXGA	3840	800	6.40	6.21	6.10	5.98
WSGA-	4320	900	7.20	6.99	6.86	6.73
WSXGA	5040	1050	8.40	8.16	8.00	7.85
WUXGA	5760	1200	9.60	9.32	9.14	8.97

【 0 0 7 4 】

表 1 を参照すると、四つチャンネルですべての解像図を表現することができる。即ち、X G A 級の解像図を有する液晶パネル (1 0 2) では 6 1 8 個のデータ出力チャンネルを有する五つのデータ I C (1 1 6) が必要となる。この際、残る 1 8 個のデータ出力チャンネルはダミーラインを処理する。また、S X G A + 級の解像図を有する液晶パネル (1 0 2) では 6 0 0 個のデータ出力チャンネルを有する七つのデータ I C (1 1 6) が必要となる。また、U X G A + 級の解像図を有する液晶パネル (1 0 2) では 6 0 0 個のデータ出力チャンネルを有する八つのデータ I C (1 1 6) が必要となる。そして、W X G A + 級の解像図を有する液晶パネル (1 0 2) では 6 4 2 個のデータ出力チャンネルを有する六つのデータ I C (1 1 6) が必要となる。また、W S X G A - 級の解像図を有する液晶パネル (1 0 2) では 6 1 8 個のデータ出力チャンネルを有する七つのデータ I C (1 1 6) が必要となる。また、W S X G A 級の解像図を有する液晶パネル (1 0 2) では 6 3 0 個のデータ出力チャンネルを有する八つのデータ I C (1 1 6) が必要となる。また、W U X G A 級の解像図を有する液晶パネル (1 0 2) では 6 4 2 個のデータ出力チャンネルを有する九つのデータ I C (1 1 6) が必要となる。

【 0 0 7 5 】

これにつれて、本発明の第 1 実施例による液晶表示装置は第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) につれてデータ I C (1 1 6) の出力チャンネルを 6 0 0 チャンネル、6 1 8 チャンネル、6 3 0 チャンネル及び 6 4 2 チャンネルの中のいずれか一つで設定することで液晶パネル (1 0 2) のすべての解像図を表現することができる。即ち、本発明の第 1 実施例による液晶表示装置のデータ I C (1 1 6) は 6 4 2 個のデータ出力チャンネルを有するように製造して、第 1 及び第 2 オプションピン (O P 1 , O P 2) からの第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) につれてデータ I C (1 1 6) の出力チャンネルを設定することで液晶パネル (1 0 2) のすべての解像図に共用に使用することができる。

【 0 0 7 6 】

これを詳細に説明すると、本発明の第 1 実施例による液晶表示装置のデータ I C (1 1 6) は 6 4 2 個のデータ出力チャンネルを有するように製造される。

【 0 0 7 7 】

第 1 及び第 2 オプションピン (O P 1 , O P 2) のそれぞれが基底電圧源 (G N D) に

接続されてデータ I C (1 1 6) に供給される第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) の値が " 0 0 " である場合にデータ I C (1 1 6) は図 5 に示されたところのように 6 4 2 個のデータ出力チャンネルの中の第 1 乃至第 6 0 0 データ出力チャンネルを通して画素電圧信号を出力するようになる。この際、第 6 0 1 乃至第 6 4 2 出力チャンネルはダミー出力チャンネルになる。また、第 1 オプションピン (O P 1) が基底電圧源 (G N D) に接続されると共に第 2 オプションピン (O P 2) が電圧源 (V C C) に接続されてデータ I C (1 1 6) に供給される第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) の値が " 0 1 " である場合にデータ I C (1 1 6) は図 6 に示されたところのように 6 4 2 個のデータ出力チャンネルの中の第 1 乃至第 6 1 8 データ出力チャンネルを通して画素電圧信号を出力するようになる。この際、第 6 1 9 乃至第 6 4 2 出力チャンネルはダミー出力チャンネルになる。そして、第 1 オプションピン (O P 1) が電圧源 (V C C) に接続されると共に第 2 オプションピン (O P 2) が基底電圧源 (G N D) に接続されてデータ I C (1 1 6) に供給される第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) の値が " 1 0 " である場合にデータ I C (1 1 6) は図 7 に示すように 6 4 2 個のデータ出力チャンネルの中の第 1 乃至第 6 3 0 データ出力チャンネルを通して画素電圧信号を出力するようになる。この際、第 6 3 1 乃至第 6 4 2 出力チャンネルはダミー出力チャンネルになる。最後に、第 1 及び第 2 オプションピン (O P 1 、 O P 2) のそれぞれが電圧源 (V C C) に接続されてデータ I C (1 1 6) に供給される第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) の値が " 1 1 " である場合にデータ I C (1 1 6) は図 8 に示されたところのように第 1 乃至第 6 4 2 データ出力チャンネルを通して画素電圧信号を出力するようになる。

10

20

【 0 0 7 8 】

このために、本発明の第 1 実施例による液晶表示装置のデータ I C (1 1 6) は図 9 に示されたところのように第 1 及び第 2 オプションピン (O P 1 、 O P 2) に供給される第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) につれてデータ I C (1 1 6) の出力チャンネルを設定するためのチャンネル選択部 (1 3 0) と、順次的であるサンプリング信号を供給するためのシフト・レジスタ部 (1 3 4) と、サンプリング信号に応答して画素データ (V D) を順次にラッチして同時に出力するラッチ部 (1 3 6) と、ラッチ部 (1 3 6) からの画素データ (V D) を画素電圧信号に変換するデジタル・アナログ変換部 (以下、" D A C 部 " という) (1 3 8) と、D A C (1 3 8) からの画素電圧信号を緩衝して出力する出力バッファ部 (1 4 6) とを具備する。

30

【 0 0 7 9 】

また、データ I C (1 1 6) などはタイミング制御部 (1 0 8) から供給される各種の制御信号などと画素データ (V D) を中継する信号制御部 (1 2 0) と、D A C 部 (1 3 8) で必要とする正極性及び負極性のガンマ電圧などを供給するガンマ電圧部 (1 3 2) とを更に具備する。

信号制御部 (1 2 0) はタイミング制御部 (1 0 8) からの各種の制御信号など (S S P , S S C , S O E , R E V , P O L など) と画素データ (V D) が当たる構成要素などで出力されるように制御する。

ガンマ電圧部 (1 3 2) はガンマ基準電圧の発生部 (図示しない) から入力される多数このガンマ基準電圧をグレイ別に細分化して出力する。

40

【 0 0 8 0 】

チャンネル選択部 (1 3 0) は第 1 及び第 2 オプションピン (O P 1 、 O P 2) を通して第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) につれて第 1 乃至第 4 チャンネル制御信号 (C S 1 乃至 C S 4) をシフト・レジスタ部 (1 3 4) に供給するようになる。即ち、チャンネル選択部 (1 3 0) は " 0 0 " の値を有する第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) に対応される第 1 チャンネル制御信号 (C S 1) と、" 0 1 " の値を有する第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) に対応される第 2 チャンネル制御信号 (C S 2) と、" 1 0 " の値を有する第 1 及び第 2 チャンネル選択信号 (P 1 , P 2) に対応される第 3 チャンネル制御信号 (C S 3) と、" 1 1 " の値を有する第 1 及び第 2 チ

50

チャンネル選択信号（P 1，P 2）に対応される第4チャンネル制御信号（CS 4）を発生する。

【0081】

シフト・レジスタ部（134）に含まれたシフト・レジスタなどは信号制御部（120）からのソース・スタート・パルス（SSP）をソース・シフト・クラック（SSC）につれてシフトさせてサンプリング信号に出力する。この際、シフト・レジスタ部（134）は642個のシフト・レジスタなど（SR 1乃至SR 642）で構成される。

【0082】

このような、シフト・レジスタ部（134）はチャンネル選択部（130）からの第1乃至第4チャンネル制御信号（CS 1乃至CS 4）につれて第600、第618、第630及び第642シフト・レジスタ（SR 600、SR 628、SR 630、SR 642）のそれぞれの出力信号を次の段データIC（116）に供給するようになる。

【0083】

具体的に、チャンネル選択部（130）から第1チャンネル制御信号（CS 1）に供給される場合にシフト・レジスタ部（134）は第1乃至第600番目のシフト・レジスタなど（SR 1乃至SR 600）を利用して信号制御部（120）からのソース・スタート・パルス（SSP）をソース・サンプリング・クラック信号（SSC）につれて順次にシフトさせてサンプリング信号に出力するようになる。この際、第600番目のシフト・レジスタなど（SR 600）の出力信号（キャリ信号）を次の段のデータIC（116）の一番目のシフト・レジスタ（SR 1）に供給するようになる。これにつれて、第601乃至第642シフト・レジスタ（SR 601乃至SR 642）はサンプリング信号を出力しなくなる。ここで、シフト・レジスタが陽の方向に駆動される場合に中間の42個のチャンネルを使用しなくてダミー処理して構造の上、もっと有利に使用することができる。

【0084】

一方、チャンネル選択部（130）から第2チャンネル制御信号（CS 2）に供給される場合にシフト・レジスタ部（134）は第1乃至第618番目のシフト・レジスタなど（SR 1乃至SR 618）を利用して信号制御部（120）からのソース・スタート・パルス（SSP）をソース・サンプリング・クラック信号（SSC）につれて順次にシフトさせてサンプリング信号に出力するようになる。この際、第618番目のシフト・レジスタなど（SR 600）の出力信号（キャリ信号）を次の段のデータIC（116）の一番目のシフト・レジスタ（SR 1）に供給するようになる。これにつれて、第619乃至第642シフト・レジスタ（SR 619乃至SR 642）はサンプリング信号を出力しなくなる。ここで、シフト・レジスタが陽の方向に駆動される場合、中間の24個のチャンネルを使用しなくてダミー処理して構造の上、もっと有利に使用することができる。

【0085】

一方、チャンネル選択部（130）から第3チャンネル制御信号（CS 3）に供給される場合にシフト・レジスタ部（134）は第1乃至第630番目のシフト・レジスタなど（SR 1乃至SR 630）を利用して信号制御部（120）からのソース・スタート・パルス（SSP）をソース・サンプリング・クラック信号（SSC）につれて順次にシフトさせてサンプリング信号に出力するようになる。この際、第630番目のシフト・レジスタなど（SR 600）の出力信号（キャリ信号）を次の段のデータIC（116）の一番目のシフト・レジスタ（SR 1）に供給するようになる。これにつれて、第631乃至第642シフト・レジスタ（SR 631乃至SR 642）はサンプリング信号を出力しなくなる。ここで、シフト・レジスタが陽の方向に駆動される場合に中間の12個のチャンネルを使用しなくてダミー処理して構造の上、もっと有利に使用することができる。

【0086】

一方、チャンネル選択部（130）から第4チャンネル制御信号（CS 4）に供給される場合にシフト・レジスタ部（134）は第1乃至第642番目のシフト・レジスタなど（SR 1乃至SR 642）を利用して信号制御部（120）からのソース・スタート・パルス（SSP）をソース・サンプリング・クラック信号（SSC）につれて順次にシフト

させてサンプリング信号に出力するようになる。この際、第642番目のシフト・レジスタなど（SR600）の出力信号（キャリ信号）を次の段のデータIC（116）の一番目のシフト・レジスタ（SR1）に供給するようになる。

【0087】

ラッチ部（36）はシフト・レジスタ部（134）からのサンプリング信号に応答して信号制御部（120）からの画素データ（VD）を一定単位ずつ順次にサンプリングしてラッチするようになる。このために、ラッチ部（136）は642個の画素データ（VD）をラッチするために642個のラッチなどで構成されて、ラッチなどのそれぞれは画素データ（VD）のビット数に対応する大きさを有する。特に、タイミング制御部（108）は伝送周波数を減らすために画素データ（VD）をイーブン画素データとオード画素データに分けてそれぞれの伝送ラインを通して同時に出力するようになる。ここで、イーブン画素データ（VDeven）とオード画素データ（VDodd）のそれぞれは赤（R）、緑（G）、青（B）画素データを含む。

10

【0088】

これにつれてラッチ部（136）はサンプリング信号毎に信号制御部（120）を経由して供給されるイーブン画素データとオード画素データを同時にラッチするようになる。続いて、ラッチ部（136）は信号制御部（120）からのソース出力エナブル信号（SOE）に응答してラッチされた630個、630個及び642個の中のいずれか一つのデータ出力チャンネルを通して画素データ（VD）を同時に出力する。この場合、ラッチ部（136）はデータ反転選択信号（REV）に응答してトランジション・ビット数が減らすように変造された画素データ（VD）などを復元させて出力するようになる。これはタイミング制御部（108）でデータ伝送の際に電磁気的な干渉（EMI）を最小化するためにトランジションされるビット数が基準値を越す画素データ（VD）などはトランジション・ビット数が減るように変造して供給するためである。

20

【0089】

DAC部（138）はラッチ部（136）からの画素データ（VD）を同時に正極性及び負極性の画素電圧信号に変換して出力するようになる。このために、DAC部（138）はラッチ部（136）に共通接続されたP（Positive）デコーディング部（140）及びN（Negative）デコーディング部（142）と、Pデコーディング部（140）およびNデコーディング部（142）の出力信号を選択するためのマルチプレクサ（MUX；144）とを具備する。

30

【0090】

Pデコーディング部（140）に含まれるn個のPデコーダーなどはラッチ部（136）から同時に入力されるn個の画素データなどをガンマ電圧部（132）からの正極性のガンマ電圧などを利用して正極性画素電圧信号に変換するようになる。Nデコーディング部（142）に含まれるn個のNデコーダーなどはラッチ部（136）から同時に入力されるn個の画素データなどをガンマ電圧部（32）からの負極性ガンマ電圧などを利用して負極性の画素電圧信号に変換するようになる。マルチプレクサ部（144）に含まれる最大642個のマルチプレクサなどは信号制御部（120）からの極性制御信号（POL）に응答してPデコーダー（140）からの正極性の画素電圧信号またはNデコーダー（142）からの負極性の画素電圧信号を選択して出力するようになる。

40

【0091】

出力バッファ部（146）に含まれる最大642個の出力バッファなどは最大642個のデータラインなど（DL1乃至DL642）などに直列にそれぞれ接続された電圧フォロワー（Voltage follower）などで構成される。このような出力バッファなどはDAC部（138）からの画素電圧信号などを信号緩衝してデータラインなど（DL1乃至DL642）に供給するようになる。

【0092】

このような本発明の第1実施例による液晶表示装置で600個のデータ出力チャンネルを有するデータIC（116）は表1に表したところのようにSXGA+級及びUXGA

50

急の解像図を有する液晶パネル（１０２）に使用されて、６１８個のデータ出力チャンネルを有するデータＩＣ（１１６）はＷＳＸＧＡ級の解像図を有する液晶パネル（１０２）に使用されて、６４２個のデータ出力チャンネルを有するデータＩＣ（１１６）はＷＸＧＡ級とＷＵＸＧＡ級の解像図を有する液晶パネル（１０２）に使用される。

【００９３】

一方、本発明の第１実施例による液晶表示装置は上述のところのように第１及び第２出力選択信号（Ｐ１，Ｐ２）につれて変更されるデータＩＣ（１１６）の出力チャンネルに対応されるようにＴＣＰパッド（１１２）、液晶パネル（１０２）のデータパッド（１１４０及びリンク部（１１８）を設計するようになる。

【００９４】

このような、本発明の第１実施例による液晶表示装置とその駆動方法のデータＩＣ（１１６）は第１及び第２オプションピン（ＯＰ１、ＯＰ２）に供給される第１及び第２出力選択信号（Ｐ１，Ｐ２）につれて表１に表したところのように液晶パネル（１０２）の解像図につれてデータＩＣ（１１６）の出力チャンネルを設定することで一種類のデータＩＣ（１１６）だけでもすべての解像図を表現することができるようになる。これにつれて、本発明の第１実施例による液晶表示装置は作業性の向上及び製造費用を減少させることができる。

【００９５】

図１０は本発明の第２実施例による液晶表示装置でデータＩＣのシフト・レジスタ部及びチャンネル選択部だけを表すブロック図である。

【００９６】

図１０を参照すると、本発明の第２実施例による液晶表示装置はシフト・レジスタ部（１８４）及びチャンネル選択部（１８０）を除いてはすべての構成要素は本発明の第１実施例による液晶表示装置と同一になる。これにつれて、本発明の第２実施例による液晶表示装置では図１０を図４と結びつけてシフト・レジスタ部（１８４）及びチャンネル選択部（１８０）だけを説明することにし、異なる構成要素などに対する説明は省略する。

【００９７】

本発明の第２実施例による液晶表示装置のチャンネル選択部（１８０）は第１及び第２オプションピン（ＯＰ１、ＯＰ２）を通して第１及び第２出力選択信号（Ｐ１，Ｐ２）につれてシフト・レジスタ部（１８４）から供給される出力信号（キャリ信号）を次の段のデータＩＣ（１１６）に供給する。このようなチャンネル選択部（１８０）は二つの２進論理の制御信号につれて四つの入力の中のいずれか一つを出力するマルチプレクサを使用するようになる。

【００９８】

シフト・レジスタ部（１８４）に含まれたシフト・レジスタなど（ＳＲ１乃至ＳＲ６４２）は信号制御部からのソース・スタート・パルス（ＳＳＰ）をソース・シフト・クロック（ＳＳＣ）につれてシフトさせてサンプリング信号に出力する。この際、シフト・レジスタ部（１８４）は６４２個のシフト・レジスタなど（ＳＲ１乃至ＳＲ６４２）で構成される。

【００９９】

このような、シフト・レジスタ部（１８４）ではシフト・レジスタなど（ＳＲ１乃至ＳＲ６４２）の中の第６００、第６１８、第６３０及び第６４２シフト・レジスタ（ＳＲ６００、ＳＲ６２８、ＳＲ６３０、ＳＲ６４２）のそれぞれのチャンネル選択部（１８０）の第１入力信号へ供給されると共に第６１０シフト・レジスタ（ＳＲ６１０）の入力信号に供給される。

【０１００】

これにつれて、チャンネル選択部（１８０）は第１及び第２出力選択信号（Ｐ１，Ｐ２）の２進論理値につれて第６００、第６１８、第６３０及び第６４２シフト・レジスタ（ＳＲ６００、ＳＲ６２８、ＳＲ６３０、ＳＲ６４２）の出力信号の中のいずれか一つをキャリ信号（Ｃａｒｒｙ）として次の段のデータＩＣ（１１６）に供給するようになる。

10

20

30

40

50

【0101】

具体的に、チャンネル選択部（180）は”00”の値を有する第1及び第2出力選択信号（P1, P2）につれて第600番目のシフト・レジスタ（SR600）から供給される出力信号を次の段のデータIC（116）の一番目のシフト・レジスタ（SR1）へ供給するようになる。この際、第601及び第642シフト・レジスタなど（SR601乃至SR642）は順次にサンプリング信号を出力するが、最終的にはデータライン（DL）に接続されないために液晶パネル（102）にはまったく影響を及ぼさない。ここで、シフト・レジスタが陽の方向に駆動される場合に中間の42個のチャンネルを使用しなくてダミー処理して構造の上、もっと有利に使用することができる。

【0102】

10

一方、チャンネル選択部（180）から”01”の値を有する第1及び第2出力選択信号（P1, P2）につれて第618番目のシフト・レジスタ（SR618）から供給される出力信号を次の段のデータIC（116）の一番目のシフト・レジスタ（SR1）へ供給するようになる。この際、第619及び第642シフト・レジスタなど（SR619乃至SR642）は順次にサンプリング信号を出力するが、最終的にはデータライン（DL）に接続されないために液晶パネル（102）にはまったく影響を及ぼさない。ここで、シフト・レジスタが陽の方向に駆動される場合に中間の42個のチャンネルを使用しなくてダミー処理して構造の上、もっと有利に使用することができる。

【0103】

また一方、チャンネル選択部（180）から”10”の値を有する第1及び第2出力選択信号（P1, P2）につれて第630番目のシフト・レジスタ（SR630）から供給される出力信号を次の段のデータIC（116）の一番目のシフト・レジスタ（SR1）へ供給するようになる。この際、第631及び第642シフト・レジスタなど（SR631乃至SR642）は順次にサンプリング信号を出力するが、最終的にはデータライン（DL）に接続されないために液晶パネル（102）にはまったく影響を及ぼさない。ここで、シフト・レジスタが陽の方向に駆動される場合に中間の12個のチャンネルを使用しなくてダミー処理して構造の上、もっと有利に使用することができる。

20

【0104】

また一方、チャンネル選択部（180）から”11”の値を有する第1及び第2出力選択信号（P1, P2）につれて第642番目のシフト・レジスタ（SR600）から供給される出力信号を次の段のデータIC（116）の一番目のシフト・レジスタ（SR1）へ供給するようになる。

30

【0105】

このような、チャンネル選択部（180）及びシフト・レジスタ部（184）を含む本発明の第2実施例による液晶表示装置のデータICなど（116）のそれぞれは上述のところにようにシフト・レジスタ部（184）から出力されるサンプリング信号にตอบสนองして画素データ（VD）を一定の単位ずつ順次にラッチする。以後、ラッチされた1ライン分の画素データ（VD）をアナログ画素信号に変換してソース出力エナブル信号（SOE）のエナブル期間にデータラインなど（DL1乃至DLm）に供給するようになる。この場合、データIC（116）などは画素データ（VD）を極性制御信号（POL）にตอบสนองして正極性または負極性の画素信号に変換するようになる。

40

【0106】

このような、本発明の第2実施例による液晶表示装置のデータIC（116）は第1及び第2オプションピン（OP1、OP2）に供給される第1及び第2出力選択信号（P1, P2）につれて表1に表したように液晶パネル（102）の解像図につれてデータIC（116）の出力チャンネルを設定することで種類のデータIC（116）だけでもすべての解像図を表現することができるようになる。これにつれて、本発明の第1実施例による液晶表示装置は作業性の向上及び製造費用を減少させることができる。

【0107】

図11は本発明の第3実施例による液晶表示装置でデータICを表すブロック図である

50

。

図 11 を参照すると、本発明の第 3 実施例による液晶表示装置はデータ IC (1016) を除いてはすべての構成要素は本発明の第 1 実施例による液晶表示装置と同一になる。これにつれて、本発明の第 3 実施例による液晶表示装置ではデータ IC (1016) だけを説明することにし、異なる構成要素などに対する説明は省略する。

【0108】

本発明の第 3 実施例による液晶表示装置でデータ IC (1016) はデータラインなど (DL) にいつもデータを供給するデータ出力群と、第 1 及び第 2 出力選択信号 (P1, P2) につれて画素データの出力可否が選択されてくるダミー出力チャンネル群とを具備する。また、データ IC (1016) はデータラインなど (DL) の数につれてダミー・データ出力チャンネル群を通してデータライン (DL) に供給される画素データの出力可否を決定するための第 1 及び第 2 出力選択信号 (P1, P2) が供給される第 1 及び第 2 オプションピン (OP1, OP2) とを具備する。

10

【0109】

第 1 及び第 2 オプションピン (OP1, OP2) のそれぞれは電圧源 (VCC) 及び基底電圧源 (GND) に選択的に接続されて 2 ビット 2 進論理値を有するようになる。これにつれて、第 1 及び第 2 オプションピン (OP1, OP2) を通してデータ IC (1016) に供給される第 1 及び第 2 チャンネル選択信号 (P1, P2) は "00"、"01"、"10" 及び "11" の値を有するようになる。

【0110】

これにつれて、データ IC (1016) などのそれぞれは第 1 及び第 2 オプションピン (OP1, OP2) を通して供給される第 1 及び第 2 チャンネル選択信号 (P1, P2) につれて液晶パネル (102) の解像図につれてすでに設定された出力チャンネルを有するようになる。

20

【0111】

このような液晶パネル (102) の解像図につれてデータ IC (1016) の出力チャンネルによるデータ IC (116) の個数は表 1 のようである。一例として、本発明の第 3 実施例による液晶表示装置は第 1 及び第 2 チャンネル選択信号 (P1, P2) につれてデータ IC (1016) の出力チャンネルを 600 チャンネル、618 チャンネル、630 チャンネル及び 642 チャンネルの中のいずれか一つで設定することで液晶パネル (102) のすべての解像図を表現することができる。即ち、本発明の第 3 実施例による液晶表示装置のデータ IC (1016) は 642 個の出力チャンネルを有するように製造して、第 1 及び第 2 オプションピン (OP1, OP2) からの第 1 及び第 2 チャンネル選択信号 (P1, P2) につれてデータ IC (1016) の出力チャンネルを設定することで液晶パネル (102) のすべての解像図に共用に使用することができる。

30

【0112】

これを詳細に説明すると、本発明の第 3 実施例による液晶表示装置のデータ IC (1016) は 642 個の出力チャンネルを有するように製造される。

【0113】

第 1 及び第 2 オプションピン (OP1, OP2) のそれぞれが基底電圧源 (GND) に接続されてデータ IC (1016) に供給される第 1 及び第 2 チャンネル選択信号 (P1, P2) の値が "00" である場合にデータ IC (1016) は図 11 に示すように 642 個のデータ出力チャンネルの中の第 43 乃至第 642 データ出力チャンネルを通して画素電圧信号を出力するようになる。この際、第 1 乃至第 42 出力チャンネルはダミー出力チャンネルになる。また、第 1 オプションピン (OP1) が基底電圧源 (GND) に接続されると共に第 2 オプションピン (OP2) が電圧源 (VCC) に接続されてデータ IC (1016) に供給される第 1 及び第 2 チャンネル選択信号 (P1, P2) の値が "01" である場合にデータ IC (1016) は図 12 に示されたところのように 642 個のデータ出力チャンネルの中の第 25 乃至第 642 データ出力チャンネルを通して画素電圧信号を出力するようになる。この際、第 1 乃至第 24 出力チャンネルはダミー出力チャネル

40

50

ルになる。そして、第1オプションピン(OP1)が電圧源(VCC)に接続されると共に第2オプションピン(OP2)が基底電圧源(GND)に接続されてデータIC(1016)に供給される第1及び第2チャンネル選択信号(P1, P2)の値が"10"である場合にデータIC(1016)は図13に示すように642個のデータ出力チャンネルの中の第13乃至第642出力チャンネルを通して画素電圧信号を出力するようになる。この際、第1乃至第12出力チャンネルはダミー出力チャンネル群になる。最後に、第1及び第2オプションピン(OP1、OP2)のそれぞれが電圧源(VCC)に接続されてデータIC(1016)に供給される第1及び第2チャンネル選択信号(P1, P2)の値が"11"である場合にデータIC(1016)は図14に示すように第1乃至第642データ出力チャンネルを通して画素電圧信号を出力するようになる。

10

【0114】

このために、本発明の第3実施例による液晶表示装置のデータIC(1016)は図15に示すように第1及び第2オプションピン(OP1、OP2)に供給される第1及び第2チャンネル選択信号(P1, P2)につれてデータIC(1016)の出力チャンネルを設定するためのチャンネル選択部(1030)と、順次的であるサンプリング信号を供給するためのシフト・レジスタ部(1034)と、サンプリング信号に応答して画素データ(VD)を順次にラッチして同時に出力するラッチ部(136)と、ラッチ部(136)からの画素データ(VD)を画素電圧信号に変換するデジタル・アナログ変換部(以下、"DAC部"という)(138)と、DAC(138)からの画素電圧信号を緩衝して出力する出力バッファ部(146)とを具備する。

20

【0115】

また、データIC(1016)などはタイミング制御部(108)から供給される各種の制御信号などと画素データ(VD)を中継する信号制御部(120)と、DAC部(138)で必要とする正極性及び負極性のガンマ電圧などを供給するガンマ電圧部(132)とを更に具備する。

【0116】

このような、チャンネル選択部(1030)及びシフト・レジスタ部(1034)を除いてはラッチ部(136)、DAC部(138)、出力バッファ部(146)、信号制御部(120)及びガンマ電圧部(132)を含むデータIC(1016)は上述した本発明の第1実施例による液晶表示装置のデータIC(116)と同一のために上述した説明に代えることにする。

30

【0117】

本発明の第3実施例による液晶表示装置のデータIC(1016)のチャンネル選択部(1030)は図16に示されたところのように第1及び第2チャンネル選択信号(P1, P2)につれて信号制御部(120)から供給されるソース・スタート・パルス(SSP)をI1(ただ、I1はNより小さい陽の正数)、J1(ただ、J1はI1より小さい陽の正数)、K1(ただ、K1はJ1より小さい陽の正数)及びL1(ただ、L1はK1より小さい陽の正数)番目のシフト・レジスタ(SR)の中のいずれか一つに供給する。この際、I1は43になり、J1は25になり、K1は13になり、L1は1になる。具体的に、チャンネル選択部(1030)は第1及び第2チャンネル選択信号(P1, P2)の値が"00"である場合にソース・スタート・パルス(SSP)を第43番目のシフト・レジスタ(SR43)に供給する。また、チャンネル選択部(1030)は第1及び第2チャンネル選択信号(P1, P2)の値が"01"である場合にソース・スタート・パルス(SSP)を第25番目のシフト・レジスタ(SR25)に供給する。また、チャンネル選択部(1030)は第1及び第2チャンネル選択信号(P1, P2)の値が"10"である場合にソース・スタート・パルス(SSP)を第13番目のシフト・レジスタ(SR13)に供給する。そして、チャンネル選択部(1030)は第1及び第2チャンネル選択信号(P1, P2)の値が"11"である場合にソース・スタート・パルス(SSP)を第1番目のシフト・レジスタ(SR1)に供給する。ここで、第642番目のシフト・レジスタ(SR642)の出力信号(Carry)は次の段のデータIC(10

40

50

16)の第1番目のシフト・レジスタ(SR1)に供給される。

【0118】

これにつれて、データIC(1016)のシフト・レジスタ部(1034)は第1及び第2チャンネル選択信号(P1, P2)につれて第1、13、25及び43番目のシフト・レジスタ(SR1, SR13, SR25, SR43)の中のいずれか一つに供給されるソース・スタート・パルス(SSP)をソース・シフト・クロック(SSC)につれてシフトさせてサンプリング信号を順次に発生するようになる。その次、データIC(1016)は本発明の第1実施例による液晶表示装置のデータICと同一の動作によって画素データを発生してチャンネル選択部(1030)によって選択された出力チャンネルにつれてデータラインなど(DL)に供給するようになる。

10

【0119】

このような本発明の第1実施例による液晶表示装置のデータIC(1060)は第1及び第2オプションピン(OP1、OP2)に供給される第1及び第2チャンネル選択信号(P1, P2)につれて表1に表したように液晶パネル(102)の解像図につれてデータIC(1016)の出力チャンネルを設定することで一種類のデータIC(1016)だけでもすべての解像図を表現することができるようになる。これにつれて、本発明の第3実施例による液晶表示装置は作業性の向上及び製造費用を節減させることができる。

【0120】

上述したところのように、本発明の第1及び第3実施例による液晶表示装置では第1及び第2チャンネル選択信号(P1, P2)につれて642個の出力チャンネルを有するデータIC(116, 216, 1016)の出力チャンネルを変更することに限り限定されることなく、642個の以下及び以上の出力チャンネルを有するデータIC(116, 216, 1016)に同一に適用されることができる。

20

【0121】

また、第1及び第2チャンネル選択信号(P1, P2)につれて設定されるデータIC(116, 216, 1016)の出力チャンネルは600, 618, 630及び642個の出力チャンネルにだけ限定されることなく、どんな場合にも適用することができる。即ち、第1及び第2チャンネル選択信号(P1, P2)につれて設定されるデータIC(116, 216, 1016)の出力チャンネルは液晶パネル(102)の解像図、TCPの個数、TCPの幅、タイミング制御部(108)からデータIC(116, 216, 1016)に画素データ(VD)を伝送するためのタイミング制御部(108)とデータIC(116, 216, 1016)の間のデータ伝送ラインの数の中の少なくともいずれか一つの条件によって設定される。これにつれて、第1及び第2チャンネル選択信号(P1, P2)につれて設定されるデータIC(116, 216, 1016)の出力チャンネルは600, 618, 624, 630, 642, 645, 684, 696, 702, 720などになれる。

30

【0122】

そして、データIC(116, 216, 1016)の出力チャンネルを設定するためのチャンネル選択信号(P1, P2)もまた2ビットの2進論理値に限定されることなく、2ビット以上の2進論理値を有することができる。

40

【0123】

また異なる一方で、本発明の第1乃至第2実施例に拠る液晶表示装置のデータIC(116, 216, 1016)は上述した液晶表示装置を含む平板表示装置に使用されることができる。

【0124】

上述したところのように、本発明によるデータ駆動集積回路と液晶表示装置及びその駆動方法はチャンネル選択信号を利用して液晶パネルの解像図につれてデータ集積回路のチャンネルを変更することで一種類のデータ集積回路を利用して液晶パネルのすべての解像図を駆動させることができるようになる。また、本発明は液晶パネルの解像図に関係なく、データ集積回路を共通に使用することができるのでデータ集積回路の個数を減少させる

50

ことができる。結果的に、本発明の実施例による液晶表示装置は作業性の向上及び製造費用を節減することができる。

【0125】

以上説明した内容を通して当業者であると、本発明の技術思想を逸脱しない範囲で多様な変更及び修正が可能であることがわかる。従って、本発明の技術的の範囲は詳細な説明に記載された内容に限らず特許請求の範囲により定めなければならない。

【図面の簡単な説明】

【0126】

【図1】従来の液晶表示装置を概略的に表す図面である。

【図2a】従来のゲート・ドライバに含まれているゲート集積開を表す図面である。

10

【図2b】従来のデータ・ドライバに含まれているデータ集積開を表す図面である。

【図3】図2bに示されたデータ集積回路の内部の構造を詳細に表す図面である。

【図4】本発明の第1実施例による液晶表示装置を表す図面である。

【図5】図4に示された第1及び第2チャンネルの選択信号につれて600個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図6】図4に示された第1及び第2チャンネルの選択信号につれて618個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図7】図4に示された第1及び第2チャンネルの選択信号につれて630個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

【図8】図4に示された第1及び第2チャンネルの選択信号につれて642個のデータ出力チャンネルを有するように設定したデータ集積回路を表す図面である。

20

【図9】図4に示されたデータ集積回路の内部の構造を詳細に表す図面である。

【図10】本発明の第2実施例による液晶表示装置でデータ集積回路のチャンネル選択部及びシフト・レジスタだけを表すブロック図である。

【図11】本発明の第3実施例による液晶表示装置で第1及び第2チャンネル選択信号につれて600個の出力チャンネルを有するように設定されたデータ集積回路を表す図面である。

【図12】本発明の第3実施例による液晶表示装置で第1及び第2チャンネル選択信号につれて618個の出力チャンネルを有するように設定されたデータ集積回路を表す図面である。

30

【図13】本発明の第3実施例による液晶表示装置で第1及び第2チャンネル選択信号につれて630個の出力チャンネルを有するように設定されたデータ集積回路を表す図面である。

【図14】本発明の第3実施例による液晶表示装置で第1及び第2チャンネル選択信号につれて642個の出力チャンネルを有するように設定されたデータ集積回路を表す図面である。

【図15】本発明の第3実施例による液晶表示装置のデータ集積回路を表す図面である。

【図16】本発明の第3実施例による液晶表示装置のデータ集積回路のチャンネル選択部及びシフト・レジスタ部だけを表す図面である。

【符号の説明】

40

【0127】

2, 102 : 液晶パネル

7 : 液晶セル

4, 104 : データドライバ

6, 106 : ゲートドライバ

8, 108 : タイミング制御部

10 : ゲートIC

16, 116, 216, 1016 : データIC

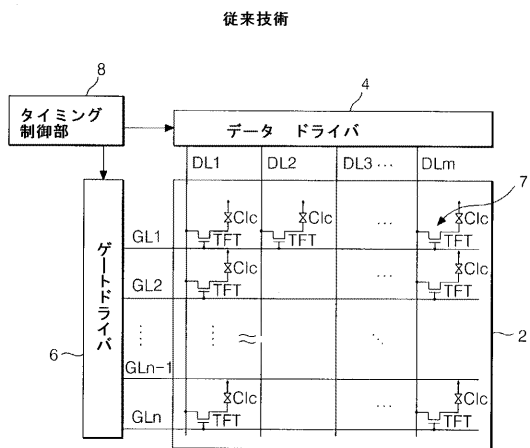
20, 120 : 信号制御部

32, 132 : ガンマ電圧部

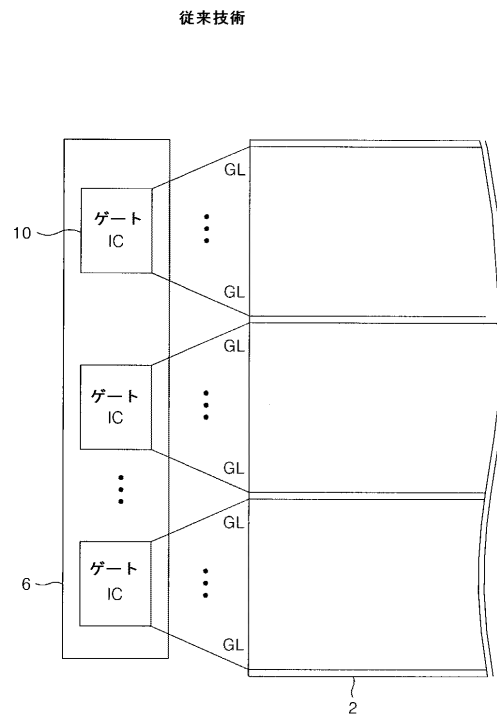
50

34, 134, 184 : シフト・レジスタ部
 36, 136 : ラッチ部
 38, 138 : DAC部
 40 : Pディコーディング部
 42 : Nディコーディング部
 46, 146 : 出力バッファ部
 144 : マルチプレクサ
 180, 1030 : チャンネル選択部

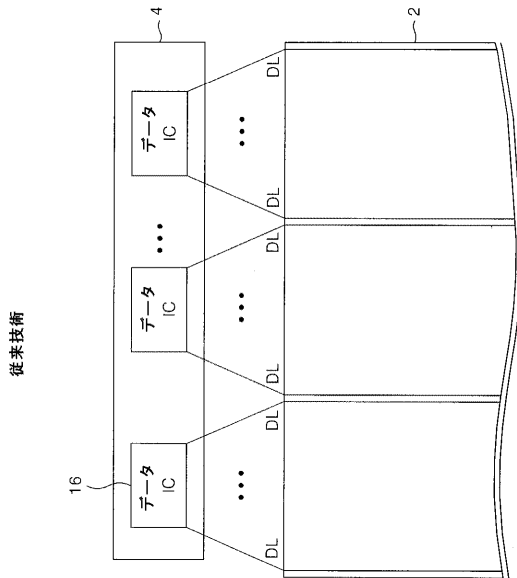
【図1】



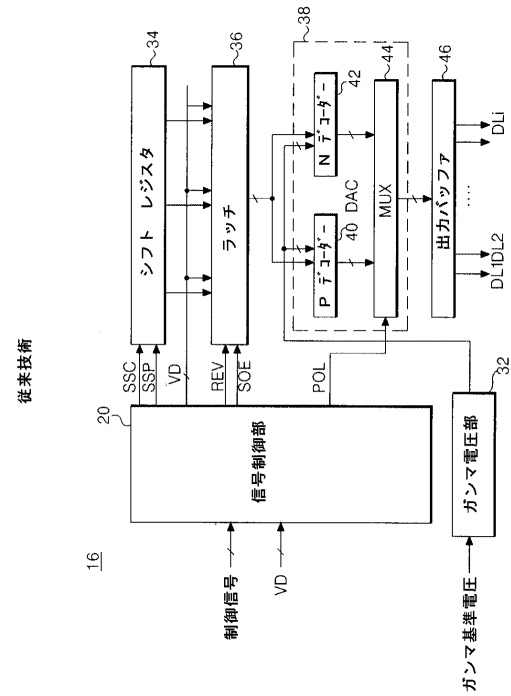
【図2a】



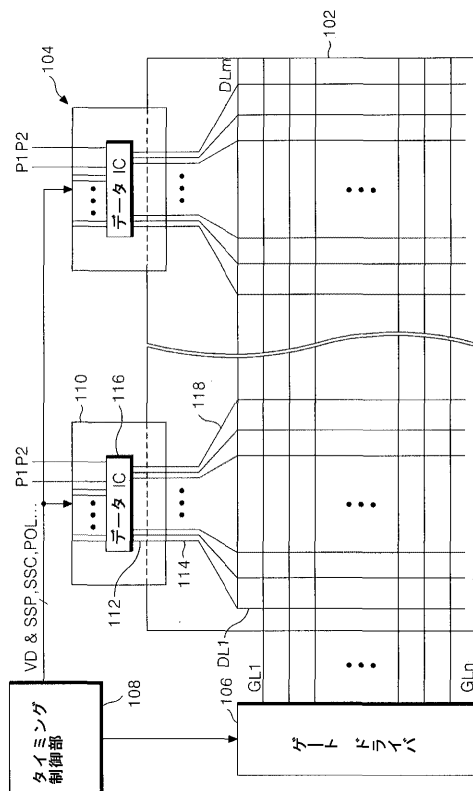
【図 2 b】



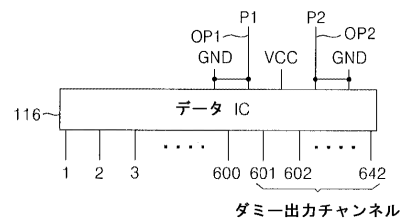
【図 3】



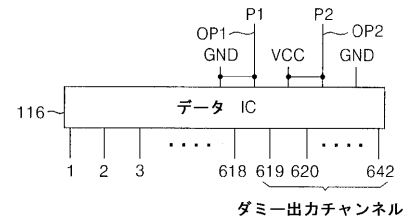
【図 4】



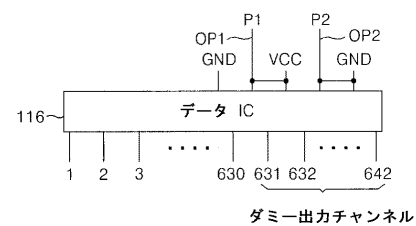
【図 5】



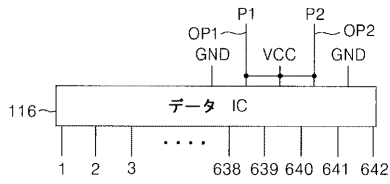
【図 6】



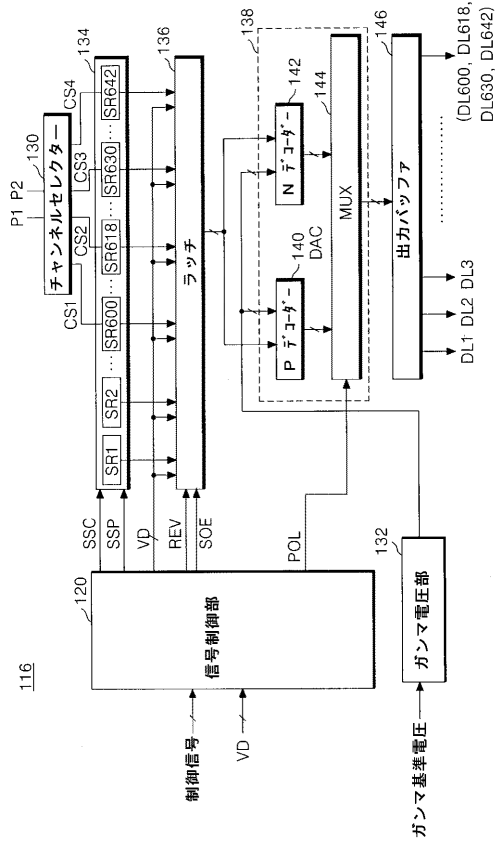
【図 7】



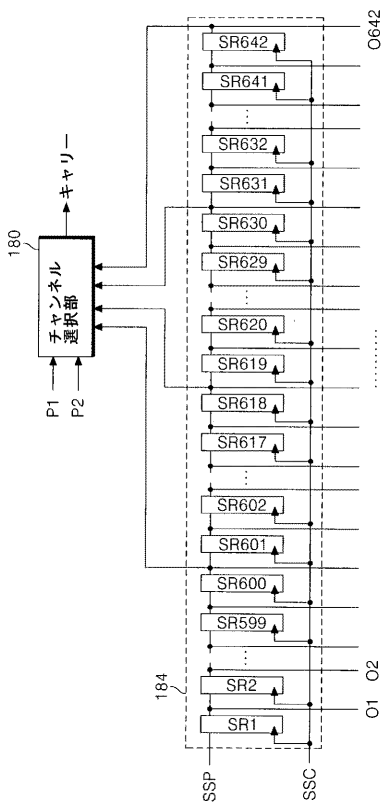
【図 8】



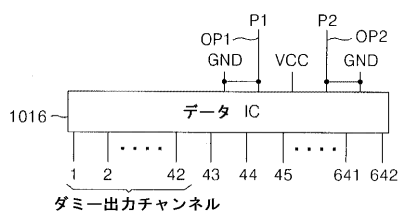
【図 9】



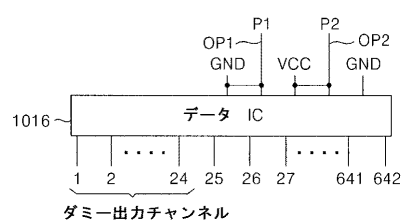
【図 10】



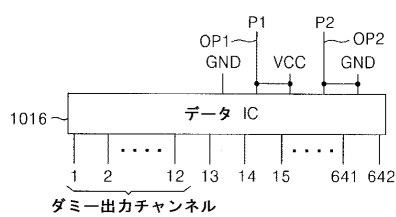
【図 11】



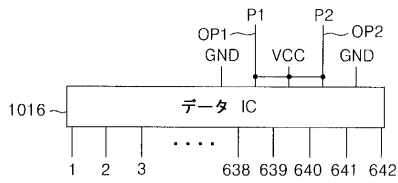
【図 12】



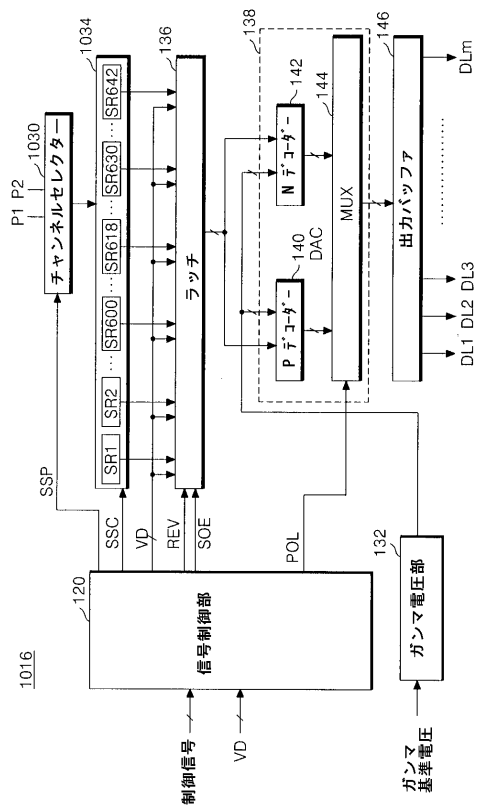
【図 13】



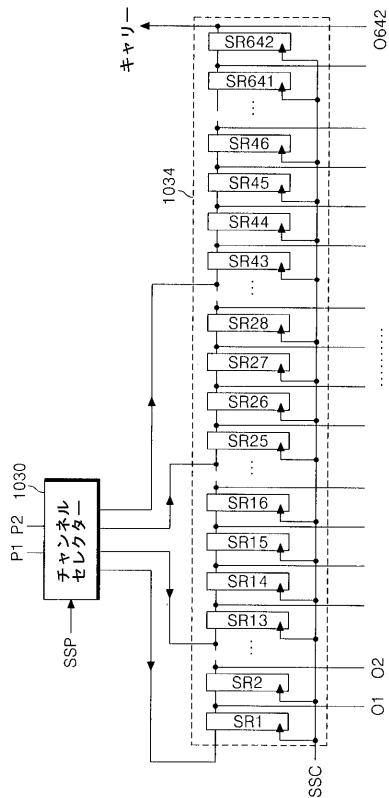
【図 14】



【図 15】



【図 16】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 3 B
G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 2 3 H
G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 2 3 V
G 0 9 G	3/20	6 4 1 Q

(74)代理人 100101498

弁理士 越智 隆夫

(74)代理人 100096688

弁理士 本宮 照久

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 宋 鴻 聲

大韓民国 慶尚北道 龜尾市 九坪洞 474-7 富榮 アパート 803-706号

(72)発明者 姜 信 浩

大韓民国 京畿道 水原市 八達區 仁溪洞 住公 アパート 112-105号

(72)発明者 洪 鎮 鉄

大韓民国 慶尚北道 龜尾市 吳太洞 テドン3次 アパート 102-1105号

(72)発明者 安 承 国

大韓民国 慶尚北道 龜尾市 飛山洞 チョンウォンリビン アパート 1309号

Fターム(参考) 2H093 NA16 NC04 NC11 NC12 NC22 NC26 NC34 NC35 ND20 ND50

ND54 ND60 NF04

5C006 AF46 AF47 AF59 AF82 BC02 BC12 BF03 BF24 EB05 FA41

5C080 AA10 BB05 DD22 DD25 FF01 JJ02

专利名称(译)	数据驱动集成电路及其驱动方法，使用该集成电路的液晶显示装置		
公开(公告)号	JP2005173591A	公开(公告)日	2005-06-30
申请号	JP2004349822	申请日	2004-12-02
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
[标]发明人	宋鴻聲 姜信浩 洪鎮鉄 安承国		
发明人	宋 鴻 聲 姜 信 浩 洪 鎮 鉄 安 承 国		
IPC分类号	G02F1/133 G02F1/136 G09F9/35 G09G3/20 G09G3/32 G09G3/36		
CPC分类号	G09G3/3688 G09G3/20 G09G2300/0426 G09G2310/027		
FI分类号	G09G3/36 G02F1/133.505 G09G3/20.611.F G09G3/20.621.B G09G3/20.621.M G09G3/20.623.B G09G3/20.623.F G09G3/20.623.H G09G3/20.623.R G09G3/20.623.V G09G3/20.641.Q G09G3/20.623.G		
F-TERM分类号	2H093/NA16 2H093/NC04 2H093/NC11 2H093/NC12 2H093/NC22 2H093/NC26 2H093/NC34 2H093/NC35 2H093/ND20 2H093/ND50 2H093/ND54 2H093/ND60 2H093/NF04 5C006/AF46 5C006/AF47 5C006/AF59 5C006/AF82 5C006/BC02 5C006/BC12 5C006/BF03 5C006/BF24 5C006/EB05 5C006/FA41 5C080/AA10 5C080/BB05 5C080/DD22 5C080/DD25 5C080/FF01 5C080/JJ02 2H193/ZA04 2H193/ZF03 2H193/ZF36		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020030090301 2003-12-11 KR 1020040029610 2004-04-28 KR		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种数据驱动集成电路，其构造可以提高工作效率并降低制造成本，并提供一种驱动该方法的方法，并提供一种使用该数据驱动集成电路的液晶显示装置和驾驶方法。解决方案：液晶显示装置包括：数据驱动集成电路，用于向多条数据线等提供像素数据;以及选择端子等，安装在数据驱动集成电路中，用于选择数据通道驱动集成电路。数据驱动集成电路的通道与从选择终端产生的逻辑值一起被调节。

