

(19)日本国特許庁（J P）

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003－114651

(P2003－114651A)

(43)公開日 平成15年4月18日(2003.4.18)

(51)Int.Cl ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	5 C 0 8 0
	621	611 A	
		611 E	
		621 B	

審査請求 未請求 請求項の数 17 O L (全 9 数) 最終頁に続く

(21)出願番号 特願2001－307250(P2001－307250)

(22)出願日 平成13年10月3日(2001.10.3)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 山倉 誠

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外 2 名)

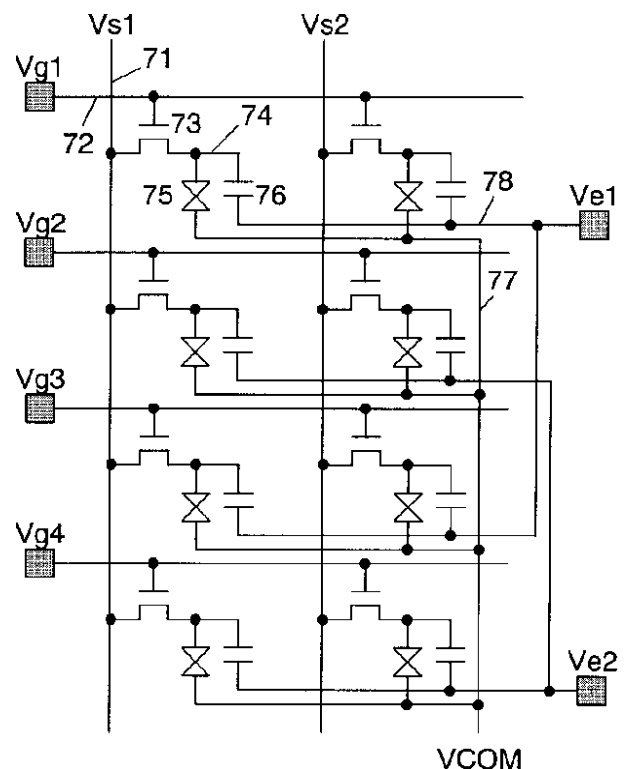
最終頁に続く

(54)【発明の名称】 液晶表示装置および駆動方法

(57)【要約】

【課題】 従来の独立容量結合駆動では垂直駆動回路の出力数が走査線数の2倍必要であったため、回路面積の増大によるコストアップ、額縁の3辺フリーの構成をとりにくいなどの課題があった。

【解決手段】 複数の蓄積容量線を共通化し、蓄積容量線の駆動回路の出力数を削減する。その際、蓄積容量線が共通化された画素の走査線を連続的に走査するか、フレームごとに走査線を選択順序を変化させる。



【特許請求の範囲】

【請求項 1】 互いに直交する複数の信号線と複数の走査線と、これらの交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と蓄積容量と、前記蓄積容量に接続された蓄積容量線とを備え、前記蓄積容量線が前記走査線とは独立に駆動され得る液晶表示装置であって、少なくとも 2 つ以上の偶数番目の走査線、または少なくとも 2 つ以上の奇数番目の走査線で蓄積容量線が共通的に接続されることを特徴とする液晶表示装置。

【請求項 2】 前記スイッチング素子が薄膜トランジスタにより形成されることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 前記信号線と前記走査線と前記蓄積容量線を駆動する半導体回路が、液晶パネル基板の同じ辺に沿って配置されることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】 互いに直交する複数の信号線と複数の走査線と、これらの交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と蓄積容量と、前記蓄積容量に接続された蓄積容量線とを備え、前記蓄積容量線が前記走査線とは独立に駆動され得る液晶表示装置の駆動方法であって、少なくとも 2 つ以上の偶数番目の走査線、または少なくとも 2 つ以上の奇数番目の走査線で蓄積容量線が共通的に接続され、蓄積容量線が共通的に接続された画素においては走査線が連続的に選択されることを特徴とする液晶表示装置の駆動方法。

【請求項 5】 互いに直交する複数の信号線と複数の走査線と、これらの交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と蓄積容量と、前記蓄積容量に接続された蓄積容量線とを備え、前記蓄積容量線が前記走査線とは独立に駆動され得る液晶表示装置の駆動方法であって、少なくとも 2 つ以上の偶数番目の走査線、または少なくとも 2 つ以上の奇数番目の走査線で蓄積容量線が共通的に接続され、走査線が 2 : 1 の飛び越し走査で選択されることを特徴とする液晶表示装置の駆動方法。

【請求項 6】 互いに直交する複数の信号線と複数の走査線と、これらの交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と蓄積容量と、前記蓄積容量に接続された蓄積容量線とを備え、前記蓄積容量線が前記走査線とは独立に駆動され得る液晶表示装置の駆動方法であって、少なくとも 2 つ以上の偶数番目の走査線、または少なくとも 2 つ以上の奇数番目の走査線で蓄積容量線が共通的に接続され、蓄積容量線が共通的に接続された画素においては走査線の選択順序がフレームごとに交番することを特徴とする液晶表示装置の駆動方法。

【請求項 7】 ライン反転駆動を行うことを特徴とする

請求項 4 から 6 のいずれかに記載の液晶表示装置の駆動方法。

【請求項 8】 互いに直交する複数の信号線と複数の走査線と、これらの交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と蓄積容量と、前記蓄積容量に接続された蓄積容量線とを備え、前記蓄積容量線が前記走査線とは独立に駆動され得る液晶表示装置であって、同一の信号線では少なくとも 2 つ以上の隣り合う走査線で蓄積容量線が共通的に接続され、隣り合う信号線では互いに異なる前記蓄積容量線に蓄積容量が接続されることを特徴とする液晶表示装置。

【請求項 9】 前記スイッチング素子が薄膜トランジスタにより形成されることを特徴とする請求項 8 記載の液晶表示装置。

【請求項 10】 前記信号線と前記走査線と前記蓄積容量線を駆動する半導体回路が、液晶パネル基板の同じ辺に沿って配置されることを特徴とする請求項 8 記載の液晶表示装置。

【請求項 11】 互いに直交する複数の信号線と複数の走査線と、これらの交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と蓄積容量と、前記蓄積容量に接続された蓄積容量線とを備え、前記蓄積容量線が前記走査線とは独立に駆動され得る液晶表示装置の駆動方法であって、同一の信号線では少なくとも 2 つ以上の隣り合う走査線で蓄積容量線が共通的に接続され、隣り合う信号線では互いに異なる前記蓄積容量線に蓄積容量が接続され、蓄積容量線が共通的に接続された画素においては走査線の選択順序がフレームごとに交番することを特徴とする液晶表示装置の駆動方法。

【請求項 12】 カラム反転駆動を行うことを特徴とする請求項 11 記載の液晶表示装置の駆動方法。

【請求項 13】 互いに直交する複数の信号線と複数の走査線と、これらの交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と蓄積容量と、前記蓄積容量に接続された蓄積容量線とを備え、前記蓄積容量線が前記走査線とは独立に駆動され得る液晶表示装置であって、同一の信号線では少なくとも 2 つ以上の偶数番目の走査線、または少なくとも 2 つ以上の奇数番目の走査線で蓄積容量線が共通的に接続され、隣り合う信号線では互いに異なる前記蓄積容量線に蓄積容量が接続されることを特徴とする液晶表示装置。

【請求項 14】 前記スイッチング素子が薄膜トランジスタにより形成されることを特徴とする請求項 13 記載の液晶表示装置。

【請求項 15】 前記信号線と前記走査線と前記蓄積容量線を駆動する半導体回路が、液晶パネル基板の同じ辺に沿って配置されることを特徴とする請求項 13 記載の液晶表示装置。

【請求項16】 互いに直交する複数の信号線と複数の走査線と、これらの交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と蓄積容量と、前記蓄積容量に接続された蓄積容量線とを備え、前記蓄積容量線が前記走査線とは独立に駆動され得る液晶表示装置の駆動方法であって、同一の信号線では少なくとも2つ以上の偶数番目の走査線、または少なくとも2つ以上の奇数番目の走査線で蓄積容量線が共通的に接続され、隣り合う信号線では互いに異なる蓄積容量線に蓄積容量が接続され、蓄積容量線が共通的に接続された画素においては走査線の選択順序がフレームごとに交番することを特徴とする液晶表示装置の駆動方法。

【請求項17】 ドット反転駆動を行うことを特徴とする請求項16記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画素に薄膜トランジスタ(TFT)などのスイッチング素子を有するアクティブマトリクス液晶表示装置およびその駆動方法に関し、特に携帯電話などに用いられる液晶表示装置の低電力駆動に関するものである。

【0002】

【従来の技術】図12に従来のアクティブマトリクス液晶表示装置の画素部の構成を示す。図12において、11は信号線(Vs)、12は走査線(Vg)、13は信号線と走査線の交点に位置する薄膜トランジスタ(TFT)、14はTFTに接続された画素電極(Vp)、15は液晶素子と等価な液晶容量、16は液晶容量を補佐する蓄積容量、17は液晶容量に接続された対向電極(VCOM)である。一般的に蓄積容量16は、液晶容量15と並列に対向電極17に共通接続されるか、前段または後段の走査線に接続される場合が多い。図12は前者の例を示している。

【0003】図12のような画素構造を持つ液晶表示装置の駆動波形の一例を図13に示す。図13のように、フレーム期間に一度、走査線の電圧Vgが高電位になってTFTがオンする。このときの信号線の電圧Vsが液晶容量および蓄積容量に保持され、画素電極の電圧Vpが信号線の電圧Vsに等しくなる。また、走査線の電圧Vgが低電位となってTFTがオフすると、TFTの寄生容量による突き抜け電圧により画素電極の電圧Vpが若干低下し、その結果、到達した画素電極の電圧Vpと対向電圧VCOMとの電位差Vlcが液晶の印加電圧となる。

【0004】次のフレーム期間では、信号線電圧Vsと対向電圧VCOMの極性が前のフレームに対して反転し、いわゆるフレーム交流駆動を行っている。同じ階調を表示する場合、各フレームにおける画素電圧Vpと対向電圧VCOMとの電位差、すなわち液晶印加電圧Vlcの大きさは等しいが、フレームごとにVlcの符号が

反転している。実際には、正負の液晶印加電圧のわずかな差により生じるフリッカを低減するために、1フレーム期間内において水平走査期間ごとに信号線電圧と対向電圧を反転して、隣り合う走査線で液晶印加電圧の極性が異なるようにしている。このように、1ラインごとに液晶の極性を反転する駆動方法をライン反転駆動と呼び、ライン反転駆動を行うために水平走査期間ごとに対向電圧を反転する駆動方法を対向反転駆動と呼ぶ。

【0005】対向反転駆動に対し、独立容量結合駆動(以下、独立CC駆動と呼ぶ)という駆動方法がある。この駆動方法は、例えば特開2001-83943に開示されている。独立CC駆動における画素構造の一例を図14に示す。図14において図12と同機能のものは同一番号を付し、説明を省略する。31は蓄積容量線(Ve)である。図14では蓄積容量16が対向電極17には接続されず、蓄積容量線31に接続される。蓄積容量線31は走査線12や対向電極17とは独立して駆動される。

【0006】図15に独立CC駆動の駆動波形を示す。図15において対向電圧VCOMは一定電圧であり、蓄積容量線の電圧Ve(以下、補償電圧と呼ぶ)をフレームごとに周期的に2値で変化させることで蓄積容量を通して画素電圧Vpを変化させ、フレーム交流駆動を行っている。

【0007】図16に、走査線Vg1~4を順次選択する場合の補償電圧Veの駆動波形を示す。図16のように補償電圧Veが1ラインごとに極性反転する方向が変化しており、図17に示すようなライン反転駆動を行うことができる。

【0008】以上のように、独立CC駆動では対向電圧を一定にすることができるので、対向反転駆動よりも低電力化が可能である。また、独立CC駆動は対向電圧が一定であるにもかかわらず、蓄積容量を通して液晶の交流駆動を行うので信号線の電圧振幅が液晶の片側極性の電圧範囲のみで済み、信号線容量の充放電による電力を小さくできる。さらに独立CC駆動は、蓄積容量が前段または後段の走査線上に配置される従来のCC駆動に比べて走査線の電圧振幅を小さくできるという利点がある。

【0009】

【発明が解決しようとする課題】しかしながら、独立CC駆動には以下の課題がある。すなわち、独立CC駆動では走査線と蓄積容量線とを独立させて駆動するので、蓄積容量線の駆動回路を走査線の駆動回路とともに垂直駆動回路に内蔵した場合、垂直駆動回路の出力数が走査線数の2倍必要となる。これは垂直駆動回路の面積増大を招くことになる。また、垂直駆動回路を半導体集積回路(LSI)で実現する場合、LSIのチップ面積は出力数にほぼ比例して大きくなり、コストアップの要因となる。

【0010】また、最近の携帯電話用の液晶表示装置では、液晶モジュールの左右の額縁を最小限に抑え、携帯電話機セットの中心に液晶画面を配置してデザイン性の向上を図ることが行われている。その例を図18に示す。181は携帯電話機セット本体、182は液晶画面、183はセット本体182の中心線である。液晶画面182の中心線が、セットの中心線183に一致するように設計されることでデザイン性の向上を図っている。これを実現するために、液晶モジュールにおいて図19のような構成をとる方法がある。図19において、191は液晶モジュール、192は有効表示領域、193は水平駆動回路、194は垂直駆動回路である。図19では、垂直駆動回路194を水平駆動回路193と同じ辺に沿って配置する、いわゆる額縁の3辺フリーの構成をとっている。独立CC駆動では、垂直駆動回路の出力数が多いためにチップサイズが大きく、3辺フリーの構成をとりにくいという課題があった。なお、ここでは走査線と蓄積容量線の両方の駆動回路をまとめて垂直駆動回路としたが、蓄積容量線の駆動回路を走査線の駆動回路とは別に構成したり、水平駆動回路に内蔵する構成も考えられ、この場合にも出力数に関して同様の課題が生じる。

【0011】

【課題を解決するための手段】本発明は上記のような課題を鑑み、これを解決するために以下の手段を講じた。

【0012】すなわち本発明は、互いに直交する複数の信号線と複数の走査線と、これらの交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と蓄積容量と、前記蓄積容量に接続された蓄積容量線とを備え、前記蓄積容量線が前記走査線とは独立して駆動される構成において、第1に、少なくとも2つ以上の偶数番目の走査線、または少なくとも2つ以上の奇数番目の走査線で蓄積容量線が共通的に接続される構成とする。

【0013】第2に、少なくとも2つ以上の偶数番目の走査線、または少なくとも2つ以上の奇数番目の走査線で蓄積容量線が共通的に接続される構成において、蓄積容量線が共通的に接続された画素においては走査線が連続的に選択されるように駆動する。

【0014】第3に、少なくとも2つ以上の偶数番目の走査線、または少なくとも2つ以上の奇数番目の走査線で蓄積容量線が共通的に接続される構成において、走査線が2：1の飛び越し走査で選択されるように駆動する。

【0015】第4に、少なくとも2つ以上の偶数番目の走査線、または少なくとも2つ以上の奇数番目の走査線で蓄積容量線が共通的に接続される構成において、蓄積容量線が共通的に接続された画素においては走査線の選択順序がフレームごとに交番するように駆動する。

【0016】第5に、同一の信号線では少なくとも2つ

以上の隣り合う走査線で蓄積容量線が共通的に接続され、隣り合う信号線では互いに異なる蓄積容量線に蓄積容量が接続される構成とする。

【0017】第6に、同一の信号線では少なくとも2つ以上の隣り合う走査線で蓄積容量線が共通的に接続され、隣り合う信号線では互いに異なる蓄積容量線に蓄積容量が接続される構成において、蓄積容量線が共通的に接続された画素においては走査線の選択順序がフレームごとに交番するように駆動する。

【0018】第7に、同一の信号線では少なくとも2つ以上の偶数番目の走査線、または少なくとも2つ以上の奇数番目の走査線で蓄積容量線が共通的に接続され、隣り合う信号線では互いに異なる蓄積容量線に蓄積容量が接続される構成とする。

【0019】第8に、同一の信号線では少なくとも2つ以上の偶数番目の走査線、または少なくとも2つ以上の奇数番目の走査線で蓄積容量線が共通的に接続され、隣り合う信号線では互いに異なる蓄積容量線に蓄積容量が接続される構成において、蓄積容量線が共通的に接続された画素においては走査線の選択順序がフレームごとに交番するように駆動する。

【0020】

【発明の実施の形態】以下、本発明の実施形態について説明する。

【0021】（実施の形態1）本発明の第1の実施形態を図1に示す。図1において、71は信号線（Vs）、72は走査線（Vg）、73は信号線と走査線の交点に位置する薄膜トランジスタ（TFT）、74はTFTに接続された画素電極、75は液晶素子と等価な液晶容量、76は液晶容量を補佐する蓄積容量、77は液晶容量に接続された対向電極（VCOM）、78は蓄積容量線（Ve）である。奇数番目の走査線Vg1とVg3に属する画素の蓄積容量は、共通の蓄積容量線Ve1に接続されている。偶数番目の走査線Vg2とVg4に属する画素の蓄積容量は、共通の蓄積容量線Ve2に接続されている。したがって、蓄積容量線の数従来構成である図14の場合に比べて半減している。

【0022】図1の構成において、通常駆動した場合の駆動波形の一例を図2に示す。蓄積容量線Ve1は走査線Vg1とVg3が選択された後に極性反転している。蓄積容量線Ve2は走査線Vg2とVg4が選択された後に極性反転し、Ve1とは逆位相である。これにより、図17で示したライン反転駆動が実現できる。しかしながら、走査線Vg1とVg3では、蓄積容量線Ve1が極性反転してから次のフレームで走査線が選択されるまでの画素電圧の保持時間が、水平走査期間の2倍の時間だけ異なっている。走査線Vg2とVg4においても同様に異なっている。このような場合、両者の走査線における画素電圧の時間平均が異なるため、同じ階調でも輝度差を生じるなどの画質劣化が生じる。

【0023】図3は上記の画質劣化を軽減する方法を示している。図3では、蓄積容量線が共通化された画素に属する走査線は連続して走査されるように、走査線の選択順序を工夫している。すなわち、走査線Vg1が選択された直後に走査線Vg3を選択し、走査線Vg2が選択された直後に走査線Vg4を選択している。この場合でも1水平走査期間だけ画素電圧の保持時間が異なっているが、1水平走査期間が1フレーム期間に比べて十分小さければ、輝度差を生じることはない。実際、携帯電話などに用いられる液晶パネルでは走査線が200～300本程度あり、垂直ブランキング期間を考慮すれば1フレーム期間は水平走査期間の200～300倍以上であるため、1水平走査期間だけ画素電圧の保持時間が異なっているとしてもほとんど輝度差は生じないと考えられる。なお、本第1の実施形態では、蓄積容量線が共通化された走査線の選択順序をVg1→Vg3としたが、その逆であってもよい。

【0024】図3では4つの走査線を単位とし、走査線の選択順序をVg1→Vg3→Vg2→Vg4としたが、図4のように、奇数番目の走査線と偶数番目の走査線を完全に分離し、まず奇数番目の走査線をすべて走査した後に偶数番目の走査線を走査するようにしてもよい（その逆も可）。すなわち、2：1の飛び越し走査（インターレース）となっている。蓄積容量線の駆動波形は図4のVe1～Ve4に示す通りである。この場合も図3と同様に、同じ蓄積容量線に属する走査線の画素電圧の保持時間は1水平走査期間だけ異なっている。このようなインターレース駆動では、隣り合う走査線で画素の極性反転の位相が半フレーム期間ずれており、フリッカが低減できるという効果をもたらす。

【0025】図5では、図1のように蓄積容量線を共通化した場合に生じる画質劣化を軽減する別の方法を示している。すなわち、フレーム期間ごとに走査線の選択順序を交番させることにより、画素電圧の保持時間を等しくする。図5では、奇数フレームにおいてVg1→Vg3と走査し、偶数フレームにおいてVg3→Vg1と走査する。このように走査することにより、2フレーム期間においては画素電圧の保持時間の和が等しくなるので輝度差を生じない。Vg2とVg4の選択方法についても同様である。

【0026】なお、本第1の実施形態では、奇数ライン同士、あるいは偶数ライン同士の2つの蓄積容量線を共通化した場合を述べたが、特に画質に問題がなければ、より多くの蓄積容量線を共通化してもよい。

【0027】（実施の形態2）本発明の第2の実施形態を図6に示す。図6において図1と同機能のものは同一番号を付し、説明を省略する。121、122は蓄積容量線（Ve）である。図6では、共通接続される蓄積容量線Veの構成が図1とは異なっている。すなわち、信号線Vs1については4つの走査線Vg1～Vg4に属

する蓄積容量が共通の蓄積容量線Ve1に接続されている。信号線Vs2については4つの走査線Vg1～Vg4に属する蓄積容量が共通の蓄積容量線Ve2に接続されている。換言すれば、隣り合う信号線Vs1およびVs2では、異なる蓄積容量線に蓄積容量が接続されている。なお、さらに隣りの信号線Vs3、Vs4、Vs5、Vs6・・・は図示していないが、これらの蓄積容量線も信号線Vs1、Vs2と同様に、蓄積容量線Ve1、Ve2、Ve1、Ve2・・・というように接続される。このような構成にすることにより、蓄積容量線の数が図14に比べて半減する。また、蓄積容量線Ve1とVe2を逆位相で駆動することにより、図7のようにカラム反転駆動することが可能である。一般的に、カラム反転駆動では、信号線電圧の極性を1フレーム期間にわたり同極性にできるので、信号線容量の充放電電力を低減できるという効果がある。駆動波形としては図8に示すように、走査線Vg1～Vg4を選択した後、蓄積容量線Ve1およびVe2を極性反転するような駆動波形が考えられる。しかしながら、図8の方法では、例えば走査線Vg1とVg4では画素電圧の保持時間が水平走査期間の3倍も異なり、大きな輝度差を生じることが懸念される。そこで、例えば図9のように、4つのフレーム期間を用いて走査線Vg1～Vg4の選択順序を交番させることにより、4フレームでの画素電圧の保持時間を等しくなるようにすることができる。

【0028】なお、本第2の実施形態では、同一の信号線において4つの画素の蓄積容量線を共通化した場合を述べたが、特に画質に問題がなければ、より多くの蓄積容量線を共通化してもよい。また、隣り合う信号線を異なる蓄積容量線に接続するとしたが、例えばRGBの単位では同一の蓄積容量線に接続するとしても構わない。

【0029】（実施の形態3）本発明の第3の実施形態を図10に示す。図10において図1と同機能のものは同一番号を付し、説明を省略する。161、162は蓄積容量線（Ve）である。図10では、共通接続される蓄積容量線の構成が図1および図6と異なっている。すなわち、信号線Vs1については走査線Vg1とVg3に属する画素の蓄積容量が蓄積容量線Ve1に共通接続され、走査線Vg2とVg4に属する画素の蓄積容量が蓄積容量線Ve2に共通接続されている。また、信号線Vs2については信号線Vs1と蓄積容量線の接続関係が逆になっている。換言すれば、横2ドット×縦4ドットの画素領域における蓄積容量が、市松パターン of の如く蓄積容量線Ve1およびVe2に接続されている。このような構成にすることにより、蓄積容量線の数が従来の構成である図14に比べて半減する。また、蓄積容量線Ve1とVe2を逆位相で駆動することにより、図11のようにドット反転駆動することが可能である。一般的に、ドット反転駆動では、ライン反転駆動やカラム反転駆動に比べてフリッカやクロストークが少ない、良質な

画像を提供できるという利点がある。駆動波形としては第2の実施形態と同様、図8に示すように、走査線Vg1～Vg4を選択した後、蓄積容量線Ve1およびVe2を極性反転するような駆動波形が考えられるが、走査線Vg1とVg4で大きな輝度差が生じることが懸念されるので、図9のように、4つのフレーム期間を用いて走査線Vg1～Vg4の選択順序を交番させることにより、4フレームでの画素電圧の保持時間を等しくなるようにすることができる。

【0030】なお、本第3の実施形態では、同一の信号線において2つの画素の蓄積容量線を共通化する場合を述べたが、特に画質に問題がなければ、より多くの蓄積容量線を共通化してもよい。

【0031】以上のように、独立CC駆動において蓄積容量線を共通化することにより、垂直駆動回路の出力数を低減できる。垂直駆動回路の出力数を低減できれば、図19に示すような額縁3辺フリーの構成をとることが可能になり、図18に示すようにセット本体の中心に液晶画面を配置することが可能になる。なお、図18では蓄積容量線の駆動回路は垂直駆動回路194に内蔵されているが、垂直駆動回路194と独立した構成にした

り、水平駆動回路193に内蔵することも可能であり、本実施形態はいずれの場合にも適用できる。

【0032】

【発明の効果】本発明の実施形態によれば、従来よりも低電力化が可能な独立CC駆動において、複数の画素における蓄積容量線を共通化することで、蓄積容量線の駆動回路の規模を小さくでき、蓄積容量線の駆動回路の出力数を削減できるという効果を持つ。また、蓄積容量線の駆動回路の出力数が低減できれば、蓄積容量線の駆動回路を走査線の駆動回路とまとめて垂直駆動回路とした場合、垂直駆動回路のチップサイズを小さくでき、低コスト化が可能であるという効果を持つ。これは、蓄積容量線の駆動回路を走査線の駆動回路と独立した構成にした場合であっても、水平駆動回路に内蔵した場合であっても同様な効果を発揮する。

【0033】また、液晶パネルの一辺に沿って垂直駆動回路を水平駆動回路と一列に並べる、いわゆる額縁の3辺フリーの構成を容易に実現しやすいという効果を持つ。さらに、額縁の3辺フリーの構成を適用した液晶モジュールを携帯電話機に搭載すれば、セット本体の中心に液晶画面を配置でき、デザイン性を向上させるという効果を持つ。この効果は、蓄積容量線の駆動回路を走査線の駆動回路と独立した構成にした場合であっても、水平駆動回路に内蔵した場合であっても同様に得られる。

【0034】さらに、本発明の第1の実施形態では、蓄積容量線を共通化した構成でライン反転駆動が行えるので、単なるフレーム反転駆動に比べてフリッカやクロストークが少なく、良質な画像を提供できるという効果を持つ。また、2：1の飛び越し走査を行うことでさらに

*フリッカを低減できる。さらに、フレームごとに走査線の選択順序を交番させることにより、共通化された蓄積容量線に属する画素の保持時間の差による輝度差を低減でき、良質な画像を提供できるという効果を持つ。

【0035】さらに、本発明の第2の実施形態では、蓄積容量線を共通化した構成でカラム反転駆動が行えるので、単なるフレーム反転駆動に比べてフリッカやクロストークが少なく、良質な画像を提供できるという効果を持つ。カラム反転駆動では、信号線電圧の極性反転がフレームごとに行われるので、ライン反転駆動に比べて信号線容量の充放電電力を小さくできるという効果を持つ。また、フレームごとに走査線の選択順序を交番させることにより、共通化された蓄積容量線に属する画素の保持時間の差による輝度差を低減でき、良質な画像を提供できるという効果を持つ。

【0036】さらに、本発明の第3の実施形態では、蓄積容量線を共通化した構成でドット反転駆動が行えるので、フレーム反転駆動、ライン反転駆動、カラム反転駆動に比べてフリッカやクロストークが少なく、良質な画像を提供できるという効果を持つ。また、フレームごとに走査線の選択順序を交番させることにより、共通化された蓄積容量線に属する画素の保持時間の差による輝度差を低減でき、良質な画像を提供できるという効果を持つ。

【図面の簡単な説明】

【図1】本発明の第1の実施形態における画素構成を示す図

【図2】本発明の第1の実施形態における駆動波形を示す図

【図3】本発明の第1の実施形態における駆動波形を示す図

【図4】本発明の第1の実施形態における駆動波形を示す図

【図5】本発明の第1の実施形態における駆動波形を示す図

【図6】本発明の第2の実施形態における画素構成を示す図

【図7】カラム反転駆動における画素の電圧極性を示す図

【図8】本発明の第2の実施形態における駆動波形を示す図

【図9】本発明の第2の実施形態における駆動波形を示す図

【図10】本発明の第3の実施形態における画素構成を示す図

【図11】ドット反転駆動における画素の電圧極性を示す図

【図12】従来の一般的なTF T液晶パネルの画素構成を示す図

【図13】従来の対向反転駆動の駆動波形を示す図

11

12

【図14】従来の独立CC駆動の画素構成を示す図

【図15】従来の独立CC駆動の駆動波形を示す図

【図16】従来の独立CC駆動の駆動波形を示す図

【図17】ライン反転駆動における画素の電圧極性を示す図

【図18】携帯電話機セット本体の構成を示す図

【図19】液晶モジュールにおける3辺フリーの構成を示す図

【符号の説明】

11, 71, Vs1, Vs2 信号線

12, 72, Vg1~Vg8 走査線

13, 73 薄膜トランジスタ (TFT)

14, 74, Vp 画素電極

15, 75 液晶容量

16, 76 蓄積容量

*17, 77, VCOM 対向電極

31, 78, 121, 122, 161, 162, Ve1
~Ve4 蓄積容量線

Vs 信号線電圧

Vg 走査線電圧

Vlc 液晶印加電圧

Ve 補償電圧

181 携帯電話機セット本体

182 液晶画面

10 183 中心線

191 液晶モジュール

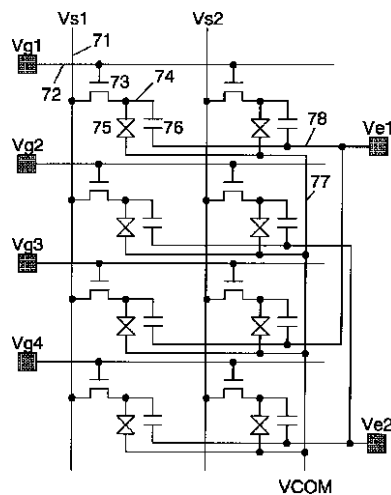
192 有効表示領域

193 水平駆動回路

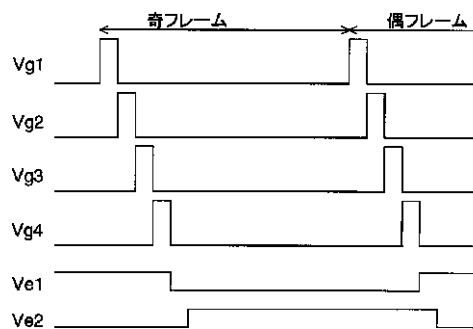
194 垂直駆動回路

*

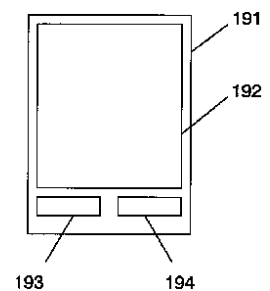
【図1】



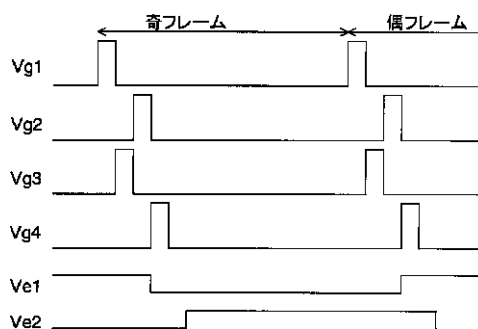
【図2】



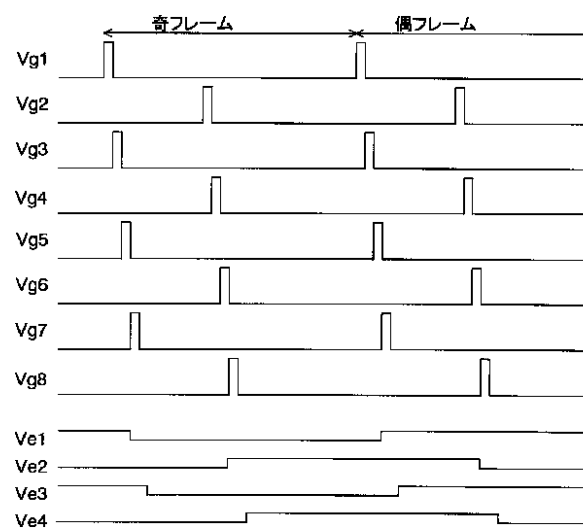
【図19】



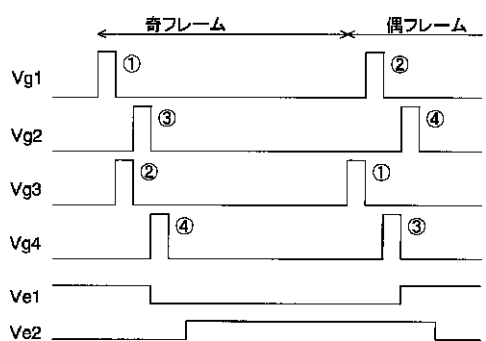
【図3】



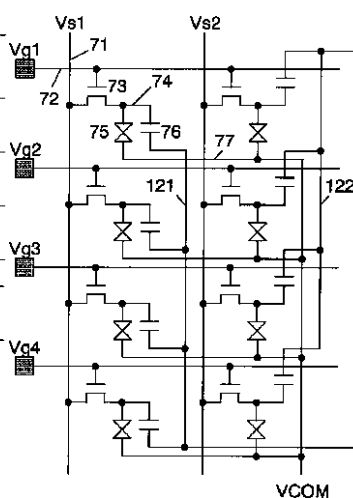
【図4】



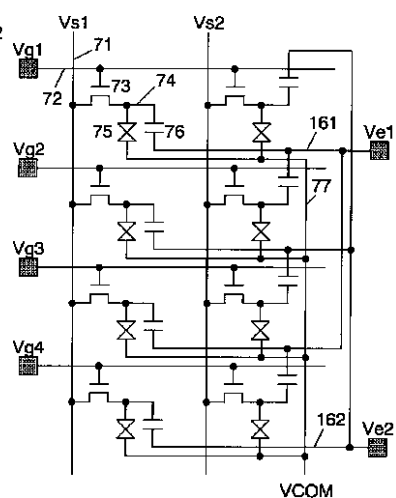
【図5】



【図6】



【図10】



【図7】

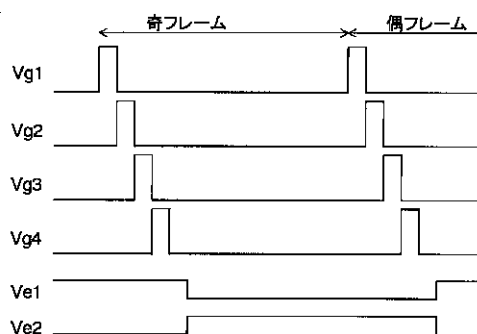
	Vs1	Vs2	Vs3	Vs4
Vg1	-	+	-	+
Vg2	-	+	-	+
Vg3	-	+	-	+
Vg4	-	+	-	+

奇フレーム

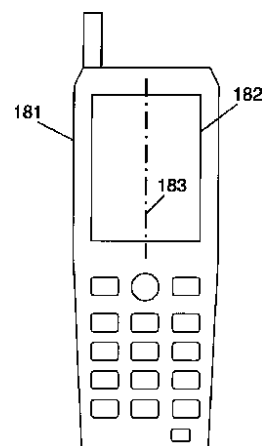
	Vs1	Vs2	Vs3	Vs4
Vg1	+	-	+	-
Vg2	+	-	+	-
Vg3	+	-	+	-
Vg4	+	-	+	-

偶フレーム

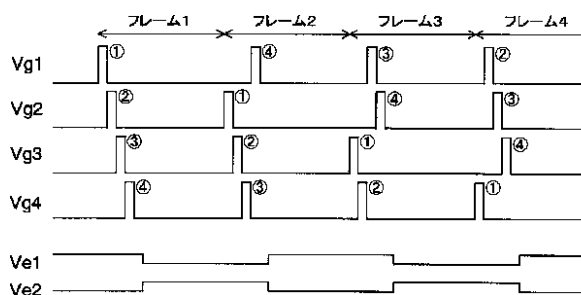
【図8】



【図18】



【図9】



【図11】

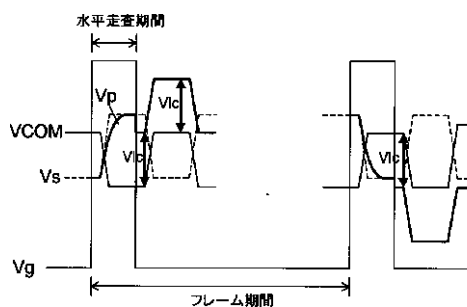
	Vs1	Vs2	Vs3	Vs4
Vg1	-	+	-	+
Vg2	+	-	+	-
Vg3	-	+	-	+
Vg4	+	-	+	-

奇フレーム

	Vs1	Vs2	Vs3	Vs4
Vg1	+	-	+	-
Vg2	-	+	-	+
Vg3	+	-	+	-
Vg4	-	+	-	+

偶フレーム

【図13】



【図17】

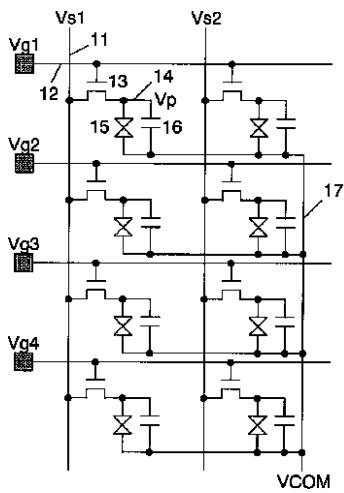
	Vs1	Vs2	Vs3	Vs4
Vg1	-	-	-	-
Vg2	+	+	+	+
Vg3	-	-	-	-
Vg4	+	+	+	+

奇フレーム

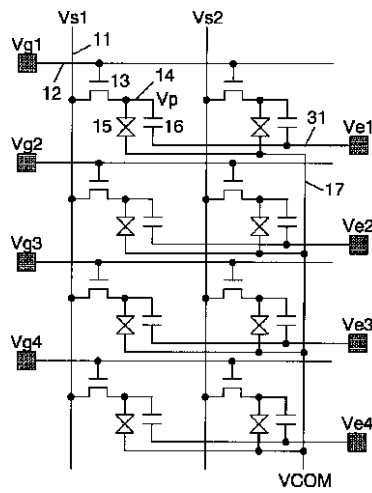
	Vs1	Vs2	Vs3	Vs4
Vg1	+	+	+	+
Vg2	-	-	-	-
Vg3	+	+	+	+
Vg4	-	-	-	-

偶フレーム

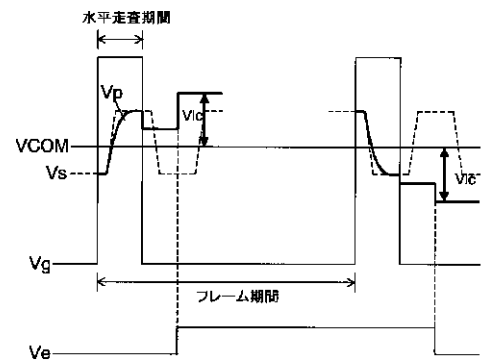
【図12】



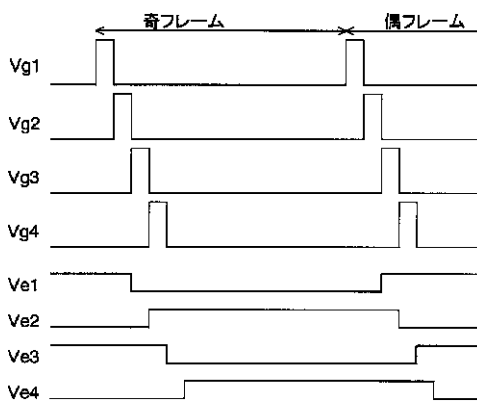
【図14】



【図15】



【図16】



フロントページの続き

(51)Int.Cl.⁷

G 0 9 G 3/20

識別記号

6 2 4

F I

G 0 9 G 3/20

テーマコード^{*}(参考)

6 2 4 B

6 2 4 C

F ターム(参考) 2H093 NA16 NA31 NA45 NC09 NC11
NC29 NC34 NC35 ND10 ND15
5C006 AC21 AC28 AC29 AF42 AF43
AF44 BB16 BC06 FA41
5C080 AA10 BB05 DD25 DD27 EE29
FF11 JJ03 JJ04 JJ06 KK47

专利名称(译)	液晶显示装置和驱动方法		
公开(公告)号	JP2003114651A	公开(公告)日	2003-04-18
申请号	JP2001307250	申请日	2001-10-03
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	山倉 誠		
发明人	山倉 誠		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.611.E G09G3/20.621.B G09G3/20.624.B G09G3/20.624.C		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NA45 2H093/NC09 2H093/NC11 2H093/NC29 2H093/NC34 2H093/NC35 2H093/ND10 2H093/ND15 5C006/AC21 5C006/AC28 5C006/AC29 5C006/AF42 5C006/AF43 5C006/AF44 5C006/BB16 5C006/BC06 5C006/FA41 5C080/AA10 5C080/BB05 5C080/DD25 5C080/DD27 5C080/EE29 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK47 2H193/ZA04 2H193/ZC26		
外部链接	Espacenet		

摘要(译)

[问题]在传统的独立电容耦合驱动器中，垂直驱动电路的输出数量需要是扫描线数量的两倍，因此，存在诸如由于电路面积的增加而导致成本增加以及难以采用框架的三个侧面自由的配置之类的问题。曾经有使多个存储电容器线成为公共，并且减少了用于存储电容器线的驱动电路的输出数量。此时，对于每个帧，具有公共存储电容线的像素的扫描线被连续扫描，或者扫描线的选择顺序被改变。

