

(51) Int.Cl ⁷	識別記号	F I	テ-マコード* (参考)
H 0 1 L 21/28	301	H 0 1 L 21/28	301 Z 2 H 0 9 2
C 2 2 C 5/06		C 2 2 C 5/06	Z 4 K 0 2 9
C 2 3 C 14/34		C 2 3 C 14/34	A 4 M 1 0 4
			N 5 F 0 3 3
G 0 2 F 1/1343		G 0 2 F 1/1343	5 F 1 1 0
審査請求 未請求 請求項の数 31 O L (全 18数) 最終頁に続く			

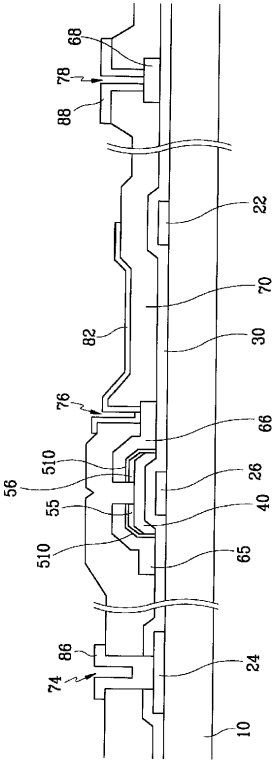
(21)出願番号	特願2001 - 231153(P2001 - 231153)	(71)出願人	390019839 三星電子株式会社 大韓民国京畿道水原市八達区梅灘洞416
(22)出願日	平成13年7月31日(2001.7.31)	(72)発明者	鄭 敬 午 大韓民国仁川市南区龍現5洞グンホアパート 8棟506号
(31)優先権主張番号	2000 - 44417	(72)発明者	李 在 甲 大韓民国ソウル市松坡2洞漢陽アパート27棟 903号
(32)優先日	平成12年7月31日(2000.7.31)	(72)発明者	趙 範 錫 大韓民国ソウル市城北区貞陵洞861 - 1番地
(33)優先権主張国	韓国(KR)	(74)代理人	100094145 弁理士 小野 由己男 (外 1 名) 最終頁に続く

(54)【発明の名称】 表示素子用配線、これを利用した薄膜トランジスタ基板及びその製造方法

(57)【要約】

【課題】 物理的に接着力が向上し、電気的には接触抵抗が良好な特性を有する表示素子用配線及びこれを利用した薄膜トランジスタ基板並びにその製造方法を提供することを目的とする。

【解決手段】 表示素子用配線を、低融点金属の合金元素が少なくとも一つ以上合金されている A g 合金で形成する。液晶表示パネルにおいて、このような表示素子用配線を用いてゲート配線 2 2 , 2 4 , 2 6 及びデータ配線 6 5 , 6 6 , 6 8 を形成すれば、接触部で他の導電物質と連結される過程で腐食が発生して素子の特性を低下させるのを防止できる。



【特許請求の範囲】

【請求項 1】低熔点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されている A g 合金で形成された、表示素子用配線。

【請求項 2】前記合金元素は $1.5 \text{ E} - 12 \text{ cm}^2 / \text{sec}$ 以上の拡散係数を有する、請求項 1 に記載の表示素子用配線。

【請求項 3】前記合金元素は 1500 K 以下の融点を有する、請求項 1 に記載の表示素子用配線。

【請求項 4】前記合金元素は前記 A g 合金の $20 \text{ at} \%$ 以下の構成比率を有する、請求項 1 に記載の表示素子用配線。

【請求項 5】前記合金元素は Li、Mg、Al、Sm、あるいは Mn のいずれかである、請求項 1 に記載の表示素子用配線。

【請求項 6】前記 A g 合金が反射形液晶表示装置の反射電極に用いられる、請求項 1 に記載の表示素子用配線。

【請求項 7】低熔点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されている A g 合金で形成されたゲート電極及びゲート線を含むゲート配線と、前記ゲート配線に絶縁するように交差するソース電極、ドレーン電極及びデータ線を含むデータ配線と、前記ソース電極とドレーン電極に接触されており、前記ゲート電極、前記ソース電極及び前記ドレーン電極と共に薄膜トランジスタを構成する半導体層と、前記ドレーン電極に連結される画素電極と、を含む薄膜トランジスタ基板。

【請求項 8】前記データ配線は、低熔点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されている A g 合金で形成されている、請求項 7 に記載の薄膜トランジスタ基板。

【請求項 9】前記合金元素は $1.5 \text{ E} - 12 \text{ cm}^2 / \text{sec}$ 以上の拡散係数を有する、請求項 7 に記載の薄膜トランジスタ基板。

【請求項 10】前記合金元素は 1500 K 以下の融点を有する、請求項 7 に記載の薄膜トランジスタ基板。

【請求項 11】前記合金元素は $20 \text{ at} \%$ 以下の構成比率を有する、請求項 7 に記載の薄膜トランジスタ基板。

【請求項 12】前記合金元素は Li、Mg、Al、Sm、あるいは Mn のいずれかである、請求項 7 に記載の薄膜トランジスタ基板。

【請求項 13】前記ゲート配線が形成される絶縁基板と、前記半導体層が形成され、前記ゲート配線が覆われるゲート絶縁膜と、

前記データ配線を覆うと共に、前記画素電極を前記ドレーン電極に連結するための接触孔を有する保護膜とをさらに含み、

前記半導体層の上に前記ソース電極と前記ドレーン電極とが接触されている、請求項 7 に記載の薄膜トランジスタ

基板。

【請求項 14】前記半導体層は水素化非晶質ケイ素で形成される、請求項 13 に記載の薄膜トランジスタ基板。

【請求項 15】前記ゲート配線の表面に形成される酸化膜をさらに含む、請求項 13 に記載の薄膜トランジスタ基板。

【請求項 16】前記ソース電極と前記半導体層との間、及び、前記ドレーン電極と前記半導体層との間に介される前記合金元素の酸化膜をさらに含む、請求項 13 に記載の薄膜トランジスタ基板。

【請求項 17】前記半導体層は、ソース領域、ドレーン領域及びチャンネル領域を含み、

前記半導体層が表面に形成された絶縁基板と、前記ゲート配線が表面に形成され、前記半導体層を覆うと共に、前記ソース領域と前記ドレーン領域を各々露出する第 1 接触孔及び第 2 接触孔が形成されたゲート絶縁膜と、

前記ゲート配線を覆うとともに、前記第 1 接触孔及び前記第 2 接触孔に各々連続した第 3 接触孔及び第 4 接触孔が形成された層間絶縁膜と、前記データ配線を覆うと共に、前記画素電極を前記ドレーン電極に接続するための接触孔を有する保護膜とをさらに含み、

前記ソース電極は、前記第 1 及び第 3 接触孔を介して前記ソース領域に連結され、

前記ドレーン電極は、前記第 2 及び第 4 接触孔を介して前記ドレーン領域に連結される、請求項 7 に記載の薄膜トランジスタ基板。

【請求項 18】前記半導体層は多結晶ケイ素で形成される、請求項 17 に記載の薄膜トランジスタ基板。

【請求項 19】前記ソース電極と前記半導体層との間、及び、前記ドレーン電極と前記半導体層との間に介される前記合金元素の酸化膜をさらに含む、請求項 17 に記載の薄膜トランジスタ基板。

【請求項 20】絶縁基板の上に低熔点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されている A g 合金を用いてゲート電極及びゲート線を含むゲート配線を形成する段階と、

前記ゲート配線を覆うゲート絶縁膜を形成する段階と、前記ゲート絶縁膜の上に半導体層を形成する段階と、

前記半導体層の上にソース電極、ドレーン電極及びデータ線を含むデータ配線を形成する段階と、

前記データ配線を覆う保護膜を形成する段階と、前記保護膜に前記ドレーン電極を露出する接触孔を形成する段階と、

前記接触孔を介して前記ドレーン電極に連結される画素電極を形成する段階とを含む、薄膜トランジスタ基板の製造方法。

【請求項 21】前記データ配線は低熔点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されている A g 合金で形成する、請求項 20 に記載の薄膜ト

ランジスタ基板の製造方法。

【請求項 22】前記ゲート配線は、含有酸素濃度が 500ppm 以下である Ag 合金ターゲットをスパッタリングして Ag 合金層を蒸着し、前記 Ag 合金層を写真エッチングして形成する、請求項 20 に記載の薄膜トランジスタ基板の製造方法。

【請求項 23】前記データ配線は、含有酸素濃度が 500ppm 以下である Ag 合金ターゲットをスパッタリングして Ag 合金層を蒸着し、前記 Ag 合金層を写真エッチングして形成する、請求項 20 に記載の薄膜トランジスタ基板の製造方法。

【請求項 24】前記保護膜形成のための熱処理工程は 200℃ 以上で進行させる、請求項 23 に記載の薄膜トランジスタ基板の製造方法。

【請求項 25】前記保護膜形成のための熱処理工程の際、前記データ配線を成す Ag 合金の合金元素が前記半導体層の上に自然に形成される酸化ケイ素膜と反応して前記合金元素の酸化膜を形成する、請求項 24 に記載の薄膜トランジスタ基板の製造方法。

【請求項 26】絶縁基板の上に半導体層を形成する段階と、
前記半導体層を覆うゲート絶縁膜を形成する段階と、
前記ゲート絶縁膜の上に低融点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されている Ag 合金を用いてゲート電極及びゲート電極に連結されるゲート線を含むゲート配線を形成する段階と、
前記半導体層に不純物をドーピングしてソース領域及びドレーン領域を形成し、チャンネル領域を定義する段階と、
前記ゲート配線を覆う層間絶縁膜を形成する段階と、
前記層間絶縁膜と前記ゲート絶縁膜に、前記ソース領域と前記ドレーン領域を各々露出する接触孔を形成する段階と、
前記ソース領域に連結されるソース電極、前記ドレーン領域に連結されるドレーン電極及びデータ線を含むデータ配線を形成する段階と、
前記データ配線を覆う保護膜を形成する段階と、
前記保護膜に前記ドレーン電極を露出する接触孔を形成する段階と、
前記接触孔を介して前記ドレーン電極に連結される画素電極を形成する段階と、を含む薄膜トランジスタ基板の製造方法。

【請求項 27】前記データ配線は低融点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されている Ag 合金で形成する、請求項 26 に記載の薄膜トランジスタ基板の製造方法。

【請求項 28】前記ゲート配線は、含有酸素濃度が 500ppm 以下である Ag 合金ターゲットをスパッタリングして Ag 合金層を蒸着し、前記 Ag 合金層を写真エッチングして形成する、請求項 26 に記載の薄膜トラン

ジスタ基板の製造方法。

【請求項 29】前記データ配線は、含有酸素濃度が 500ppm 以下である Ag 合金ターゲットをスパッタリングして Ag 合金層を蒸着し、前記 Ag 合金層を写真エッチングして形成する、請求項 27 に記載の薄膜トランジスタ基板の製造方法。

【請求項 30】前記保護膜形成のための熱処理工程は 200℃ 以上で進行させる、請求項 29 に記載の薄膜トランジスタ基板の製造方法。

【請求項 31】前記保護膜形成のための熱処理工程の際、前記データ配線をなす Ag 合金の合金元素が前記半導体層の上に自然に存在する酸化ケイ素膜と反応して前記合金元素の酸化膜を形成する、請求項 30 に記載の薄膜トランジスタ基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は表示素子用配線及びこれを利用した薄膜トランジスタ基板並にその製造方法に係わり、特に、液晶表示装置に用いられる表示素子用配線とこれを利用した薄膜トランジスタ基板及びその製造方法に関するものである。

【0002】

【従来の技術】一般に、半導体装置における配線は信号が伝達される手段として用いられるため、信号遅延を最少化することが要求される。

【0003】特に、液晶表示装置に用いられる薄膜トランジスタ基板は、大面積化と高精細化によって低抵抗配線の必要性が重要視されている。現在、信号遅延を防止するために表示素子の配線物質としては低抵抗を有する金属物質、特に Al（アルミニウム）または Al 合金のような金属物質を用いるのが一般的である。

【0004】しかし、Al または Al 合金の配線は物理的または化学的特性が弱いため、接触部で他の導電物質と連結される過程で腐食が発生して素子の特性を低下させるという問題点がある。

【0005】

【発明が解決しようとする課題】本発明が目的とする技術的課題は、物理的に接着力が向上し、電気的には接触抵抗が良好な特性を有する表示素子用配線及びこれを利用した薄膜トランジスタ基板並びにその製造方法を提供することである。

【0006】

【課題を解決するための手段】このような課題を解決するために本発明では、低融点金属元素が合金された Ag 合金で表示素子用配線を形成し、このような配線を薄膜トランジスタ基板に採用する。

【0007】詳しくは、本発明による表示素子用配線は、低融点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されている Ag 合金で形成されている。

【0008】ここで、合金元素は $1.5 \text{ E} - 12 \text{ cm}^2 / \text{sec}$ 以上の拡散係数を有したり、または 1500 K 以下の融点を有することが望ましい。また、Ag合金に合金されている合金元素はAg合金に20at%以下の構成比率を有するようにすることが好ましく、合金元素としてはLi、Mg、Al、Sm、あるいはMnであり得る。また、Ag合金は反射用液晶表示装置の反射電極に用いることができる。

【0009】また、このような表示素子用配線を用いて構成される薄膜トランジスタ基板には、低融点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されているAg合金で形成されたゲート電極及びゲート線を含むゲート配線が形成されており、ゲート配線に絶縁するように交差するソース電極、ドレーン電極及びデータ線を含むデータ配線が形成されている。ソース電極とドレーン電極に接触されており、ゲート電極、ソース電極及びドレーン電極と共に薄膜トランジスタを構成する半導体層が形成されており、ドレーン電極には画素電極が連結されている。ここで、データ配線は低融点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されているAg合金で形成されることが好ましい。

【0010】この時、配線を構成するAg合金層の合金元素は $1.5 \text{ E} - 12 \text{ cm}^2 / \text{sec}$ 以上の拡散係数を有したり、または 1500 K 以下の融点を有することが望ましい。また、Ag合金に合金されている合金元素は20at%以下の構成比率を有するようにするのが好ましいが、合金元素としてはLi、Mg、Al、Sm、あるいはMnが利用できる。

【0011】ここで、第1の構造を有する薄膜トランジスタ基板はゲート配線が絶縁基板の上に形成され、ゲート配線を覆うゲート絶縁膜をさらに含み、ゲート絶縁膜の上に半導体層が形成され、半導体層の上にソース電極とドレーン電極が接触されており、データ配線を覆う保護膜をさらに含み、保護膜にドレーン電極を露出する接触孔をさらに含み、接触孔を介して画素電極がドレーン電極に連結されている構造を有することができる。

【0012】この時、半導体層は水素化非晶質ケイ素で形成されることができ、ゲート配線の表面に形成される酸化膜をさらに含むことができる。また、ソース電極と半導体層の間及びドレーン電極と半導体層の間に介される合金元素の酸化膜をさらに含むことができる。

【0013】また、第2の構造を有する薄膜トランジスタ基板は、半導体層が絶縁基板の上に形成されるが、ソース領域、ドレーン領域及びチャンネル領域を含み、半導体層を覆うゲート絶縁膜をさらに含み、ゲート絶縁膜の上にゲート配線が形成され、ゲート配線を覆う層間絶縁膜をさらに含み、層間絶縁膜とゲート絶縁膜にソース領域とドレーン領域を各々露出する接触孔をさらに含み、層間絶縁膜の上にはデータ配線があって、ソース電

極が半導体層のソース領域に、ドレーン電極が半導体層のドレーン領域に各々連結され、データ配線を覆う保護膜をさらに含み、保護膜にドレーン電極を露出する接触孔をさらに含み、接触孔を介して画素電極がドレーン電極に連結される構造を有することができる。

【0014】この時、半導体層は多結晶ケイ素で形成されることができ、ソース電極と半導体層の間及びドレーン電極と半導体層の間に介される合金元素の酸化膜をさらに含むことができる。

【0015】本発明による前記第1の構造を有する薄膜トランジスタ基板を製造するために、絶縁基板の上に低融点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されているAg合金を用いてゲート電極及びゲート線を含むゲート配線を形成し、ゲート配線を覆うゲート絶縁膜を形成する。次に、ゲート絶縁膜の上に半導体層を形成し、半導体層の上にソース電極、ドレーン電極及びデータ線を含むデータ配線を形成する。次に、データ配線を覆う保護膜を形成し、保護膜にドレーン電極の少なくとも一部を露出する接触孔を形成した後、接触孔を介してドレーン電極に連結される画素電極を形成する。この時、データ配線を低融点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されているAg合金で形成することが好ましい。

【0016】ここで、ゲート配線またはデータ配線は含有酸素濃度が5000ppm以下であるAg合金ターゲットをスパッタリングしてAg合金層を蒸着し、Ag合金層を写真エッチングして形成することができる。また、保護膜形成のための熱処理工程は200℃以上で進行させることが好ましいが、保護膜形成のための熱処理工程の際、データ配線となるAg合金層の合金元素が半導体層の上に自然に形成される酸化ケイ素膜と反応して、合金元素の酸化膜を形成することができる。

【0017】また、本発明による前記第2の構造を有する薄膜トランジスタ基板を製造するために絶縁基板の上に半導体層を形成し、半導体層を覆うゲート絶縁膜を形成する。次に、ゲート絶縁膜の上に低融点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上合金されているAg合金を用いてゲート電極及びゲート電極に連結されるゲート線を含むゲート配線を形成し、半導体層に不純物をドーピングしてソース領域及びドレーン領域を形成し、チャンネル領域を定義する。次に、ゲート配線を覆う層間絶縁膜を形成し、層間絶縁膜とゲート絶縁膜にソース領域とドレーン領域とを各々露出する接触孔を形成し、ソース領域に連結されるソース電極、ドレーン領域に連結されるドレーン電極及びデータ線を含むデータ配線を形成する。次に、データ配線を覆う保護膜を形成し、保護膜にドレーン電極を露出する接触孔を形成した後、接触孔を介してドレーン電極に連結される画素電極を形成する。この時、データ配線を低融点金属元素を合金元素とし、前記合金元素が少なくとも一つ以上

合金されているAg合金で形成することができる。

【0018】ここで、ゲート配線またはデータ配線は含有酸素濃度が5000ppm以下であるAg合金ターゲットをスパッタリングしてAg合金層を蒸着し、Ag合金層を写真エッチングして形成することが好ましい。保護膜形成のための熱処理工程は200℃以上で進行させることが好ましいが、この時、データ配線をなすAg合金層の合金元素が半導体層の上に自然に存在する酸化ケイ素膜と反応して、合金元素の酸化膜を形成することができる。

【0019】

【発明の実施の形態】以下、添付した図面を参考として本発明の実施例による表示素子用配線、これを利用した薄膜トランジスタ基板及びその製造方法について詳細に説明する。

【0020】大面積、高解像度液晶表示装置において、低抵抗金属配線の開発は絶対的に要求されている。したがって、金属のうち最も低い比抵抗を有するAg材料に対する工程の開発は非常に大きな関心を受けている。

【0021】しかし、液晶表示装置に適合したAg材料の配線工程の開発のためには、Agの材料的な問題点と共に工程で要求される問題に対する解決がまず要求されている。

【0022】Agはガラスに対する接着力が劣り、化学的雰囲気(H_2SO_4 、 NaCl 、 KOH)で材料特性が低下しやすいという短所がある。これを解決するために、合金元素(alloying element)をAgに添加する方法は非常に効率的であるといえる。

【0023】まず、図1乃至図8を参照してAg合金の*

*特性について説明する。

【0024】図1はAg、AgAl、AgMg及びCrの接着力テスト結果を示したグラフである。ガラス基板の上に厚さ1μmの薄膜をスパッタリングで積層した後、スクラッチテスター(scratch tester)で接着力(adhesion)を測定したものである。

【0025】スクラッチテスターとは、試料を所定の角度に傾くようにした後、ダイヤモンドチップで表面を掻く時に出る音波(acoustic emission)を測定する道具である。波形は薄膜が破裂される時にピークを示し、この時の荷重(ロード)が臨界ロード(critical load)であって、薄膜と基板との接着力を示す数値として用いられる。

【0026】グラフで臨界ロードを見てみれば、Agが20Nであり、AgMgが25Nを示している。また、AgAlとCrは35N以下のロードではピークを見せない。従って、AgにMg、Alなどの合金元素を添加したAg合金で基板の上に配線を形成すれば、基板との接着力を純銀Agに比して、改善させることができることが分かる。

【0027】下の表1はAg、AgAl、AgMgのアニールによる比抵抗変化を示したものである。

【0028】AgMgの場合、Alに近い比抵抗を示している。AgAlの場合、Alの含量が多くて比抵抗が高いが、Alの含量を低くすれば比抵抗を十分低くすることができる。

【0029】

【表1】

熱処理温度	Ag	AgMg (Mg:1at%)	AgAl (Al:5at%)
As-dep	1.8732	2.284	7.54125
200℃	1.7136	2.08	7.356
300℃	1.5624	1.9184	7.146
400℃	1.666	1.9472	6.279
500℃	1.666	1.8784	6.381
600℃	1.666	1.7344	6.426
700℃	11.3008	1.948	7.5

【0030】図1と表1によれば、AgにMgやAlのような合金元素を適切な割合で添加して配線を形成すれば、基板との接着力を改善できるとともに比抵抗もAgに近くすることができることが分かる。

【0031】図2乃至図5は、Ag合金ターゲットを用いてAg合金層/ケイ素酸化膜/ケイ素膜構造をアニール前後にオージェ分析(AES: Auger Electron Spectroscopy)で分析したデータを示したものである。

【0032】図2はAgMg配線を蒸着する当時の試片をAES分析した結果を示したグラフであり、図3はAgMg配線を400℃において真空熱処理した後の試片をAES分析した結果を示したグラフであり、図4はAgAl配線を蒸着しただけの試片をAES分析した結果を示したグラフであり、図5はAgAl配線を400℃

において真空熱処理した後の試片をAES分析した結果を示したグラフである。

【0033】グラフで横軸のスパッタエッチ時間を見れば、アニールする前は8min、アニールした後は20minになっているが、これはアニールする前は表面の付近のみ測定し、アニールした後は界面まで深く測定した結果を示したものである。

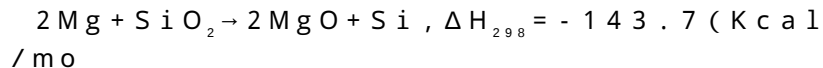
【0034】AgMgまたはAgAlのスパッタリングは150℃において実施したが、スパッタリング直後にもAg合金層の表面に合金元素の酸化膜、つまりMgOまたは Al_2O_3 が形成されることが分かる。

【0035】真空中400℃での熱処理によってMgまたはAlが界面へ移動して、界面の酸素と共にMgOまたは Al_2O_3 を形成することが分かる。また、酸素はアニールする前にも表面に現れることから、Ag合金の蒸

着温度だけでも表面に析出されることが分かる。

【0036】このような結果は合金元素、つまりMgまたはAlの速い拡散速度と表面析出効果に起因したことである。特に、Mgに対するデータを見ると、アニールした後はMgが表面と界面のみに現れるようになることから、析出効果が大きいことが分かる。

【0037】前記のデータに対する理論的背景として図6aと図6bのような模式図を考えることができる。*



【0040】配線薄膜自体では合金元素が枯渇されて、純粋なAgに近い低い比抵抗を有するようになる。

【0041】このように、Ag合金層の表面と界面では合金元素が主成分である新たな化合物層、つまり合金元素の酸化膜が形成される。この酸化膜はAg合金層の上・下部の膜または基板との接着力を向上させる。特に、下部膜がケイ素膜である場合、このような酸化膜はAg合金層とケイ素膜の間の接触抵抗を低くし、Ag合金層のAgがケイ素膜に拡散することを抑制するので、Ag合金層とケイ素膜とが安定的に接触できるようにする。

【0042】前記のような反応はガラスが耐えられる低い温度でならなければならない、また、Ag合金層の合金元素を十分に枯渇させてAgの比抵抗を十分低くしなければならないので、高い拡散速度を有する合金元素の選択が重要である。

【0043】本発明ではAg合金層における合金元素の拡散速度と融点が非常に密接な関係にあることを勘案して、Ag合金層内で合金元素が表面と界面へ十分に移動する拡散速度を計算してこれに基づいて融点を計算し、これに対応する合金元素を決定することにする。*30

$$D = 0.3 \times \exp(-8.5 \times T_m / T) \text{ cm}^2 / \text{sec} \dots (4)$$

【0048】このような条件を考えれば、合金元素が有すべき融点と拡散係数値の領域を規定することができる。

【0049】図7は式(4)をグラフに示したものである。温度Tには523K(250℃)を代入した。グラフにおいて、x軸は融点Tm、y軸は拡散係数Dを示す。

【0050】グラフから分かるように、合金元素が $1.5 \times 10^{-12} \text{ cm}^2 / \text{sec}$ 以上の拡散係数を現すためには、融点Tmは1500K以下でなければならない。

【0051】図8は、合金元素として好適な融点とエンタルピー(enthalpy)値の領域(左下のブロック)を示したグラフである。

【0052】この領域は、前記で得た融点である1500Kより低い融点を有し、酸化ケイ素膜に比べて酸化膜形成エネルギーが大きな元素を表示したものである。

【0053】一般に、低融点金属元素は低い表面エネルギーを有していて表面析出が大きくなる傾向がある。従って、図8に示したように、Li、Mg、Al、Sm、50

*【0038】図6aに示したように、Agに合金元素としてMgを添加して作り出したAgMgを酸素雰囲気下で熱処理を実施すれば、図6bに示したように合金元素が表面に移動してMgOを形成する。

【0039】また、Mgは界面にも移動してSiO₂と反応してMgOを形成するが、これを式(1)のような反応式で示すことができる。

*【0044】例えば、合金元素の拡散が250℃基準に行われており、0.3μm厚さのAg配線薄膜を10分間で移動することができる元素を選択すると、拡散距離(characteristic diffusion length)は、

$$(Dt)^{1/2} = 0.3 \mu\text{m} \dots (2)$$

となる。この時、Dは拡散係数を、tは時間を示す。

【0045】式(2)によって $D = 1.5 \times 10^{-12} \text{ cm}^2 / \text{sec}$ になるので、拡散係数がこの数値以上を有する合金元素を選択することが好ましい。

【0046】一方、 $0.5 \times T_m$ (Tm:合金元素の融点)より低い温度で粒子界面拡散が全体拡散を支配するので、

$$T < 0.5 \times T_m \dots (3)$$

にならない。この時、Tは現在温度を、Tmは合金元素の融点を示す。

【0047】また、面心立方格子(FCC)の結晶構造を有する金属において、その拡散係数は式(4)に従う。

Mnなどを合金元素として考慮することができる。

【0054】配線材料に用いられるAg合金はAgとLi、Mg、Al、Sm、Mnなどのような合金元素間の2元系合金以外に、これら元素間の3元系または4元系合金までも含むことができる。

【0055】この時、合金元素の構成比率はAg合金の比抵抗を考慮して総量で20at%以下になるようにする。例えば、Ag-a-b-cの4元系合金を考慮する場合のa、b、cの構成比率は0.1at% a 20at%、0.1at% b 20at%、0.1at% c 20at%、a+b+c 20at%とすることが好ましい。

【0056】詳述した説明によれば、適切な合金元素、例えばLi、Mg、Al、Sm、Mnが添加されたAg合金で大画面表示装置に適した低抵抗配線を形成することができる。また、このようなAg合金で配線を形成する場合にはそれと接触する接触層との接着力と接触抵抗を向上させることができ、界面の安定性を確保することができる。

【0057】そして、このようなAg合金を用いて反射形液晶表示装置の反射電極を形成することも可能である。

【0058】以下では、このような物理的特性を有するAg合金配線を適用した薄膜トランジスタ基板及びその製造方法について、図面を参照して詳細に説明する。

【0059】まず、前記第1構造について図9及び図10を参考として本発明の第1実施例による薄膜トランジスタ基板の構造について説明する。

【0060】図9は本発明の第1実施例による薄膜トランジスタ基板の配置図であり、図10は図9に示した薄膜トランジスタ基板をX-X'線に沿って示した断面図である。

【0061】絶縁基板10の上に低抵抗を有するAg合金からなるゲート配線22、24、26が形成されている。ゲート配線は横方向に延びているゲート線22、ゲート線22の端に連結されていて外部からゲート信号を受けてゲート線22に伝達するゲートパッド24及び薄膜トランジスタ用ゲート電極26を含む。

【0062】ゲート配線22、24、26に用いられるAg合金には、Li、Mg、Al、Sm、Mnのように高い拡散係数を有する低融点金属元素が合金されている。この時、Ag合金に合金された元素は $1.5 \text{ E} - 12 \text{ cm}^2 / \text{sec}$ 以上の拡散係数(250のAgに対して)を有したり、または1500K以下の融点を有することが好ましい。

【0063】ここで、ゲート配線22、24、26に用いられるAg合金はAgとLi、Mg、Al、Sm、Mnなどのような合金元素間の2元系合金以外に、これら元素間の3元系または4元系合金までも含むことができる。この時、これら合金元素がAg合金で20at%以下の構成比率を有するようにすることが好ましい。

【0064】以下の配線に用いられるAg合金は詳述したゲート配線のためのAg合金と物理的及び化学的特性が同一であるので、これに対する説明は省略する。

【0065】すでに言及したようにAg合金はガラス基板との接着力が良いため、ゲート配線22、24、26はパターンが浮き上がることなく良好に基板10に接着される。

【0066】基板10の上には、窒化ケイ素などのゲート絶縁膜30がゲート配線22、24、26を覆っている。

【0067】ゲート電極26上のゲート絶縁膜30上部には水素化非晶質ケイ素などの物質からなる半導体層40が島形に形成されており、半導体層40の上部にはn形不純物が高濃度にドーピングされている水素化非晶質ケイ素などの物質からなる抵抗性接触層55、56が形成されている。

【0068】そして、金属酸化膜510が抵抗性接触層55、56の上に形成されている。この時、金属酸化膜

510としては後述のデータ配線に含まれる物質にしたがってMgO、 Al_2O_3 、 Li_2O などが形成される。例えば、データ配線がAgMgまたはAgAlからなる場合には金属酸化膜としてMgOまたは Al_2O_3 が形成される。

【0069】金属酸化膜510及びゲート絶縁膜30の上には、低抵抗を有するAg合金の金属物質からなるデータ配線62、65、66、68が形成されている。

【0070】データ配線62、65、66、68に用いられるAg合金もゲート配線22、24、26と同様に、Li、Mg、Al、Sm、Mnのような高い拡散係数を有する低融点金属元素が合金元素として合金されて形成されている。

【0071】データ配線62、65、66、68は、縦方向に形成されてゲート線22と交差して画素を定義するデータ線62、データ線62の分枝であり、抵抗接触層55上端の金属酸化膜510の上部まで延びているソース電極65、データ線62の一端に連結されており、外部からの画像信号の印加を受けるデータパッド68、ソース電極65と分離されており、ゲート電極26に対してソース電極65の反対側抵抗接触層56の上部に形成されているドレーン電極66を含む。

【0072】このような構造で金属酸化膜510が、データ配線62、65、66、68をなすAg合金層と抵抗性接触層55、56をなすケイ素層の間に形成されていて、二つの層の接触抵抗を低くすると同時に二つの層の接着力を向上させ、Ag合金層のAgがケイ素層へ拡散することを抑制する。

【0073】データ配線62、65、66、68の上には、窒化ケイ素からなる保護膜70が形成されている。

【0074】保護膜70には、ドレーン電極66及びデータパッド68を各々露出する接触孔76、78が形成されており、ゲート絶縁膜30と共にゲートパッド24を露出する接触孔74が形成されている。

【0075】保護膜70の上には、接触孔76を介してドレーン電極66と電気的に連結されており画素に位置する画素電極82が形成されている。また、保護膜70の上には接触孔74、78を介して各々ゲートパッド24及びデータパッド68と連結されている補助ゲートパッド86及び補助データパッド88が形成されている。ここで、画素電極82と補助ゲート及びデータパッド86、88は、ITO(indium tin oxide)またはIZO(indium zinc oxide)からなる。

【0076】それでは、このような本発明の第1実施例による薄膜トランジスタ基板の製造方法について、図9及び図10と図11a乃至図15bを参考として詳細に説明する。

【0077】まず、図11a及び11bに示したように、基板10の上に高い拡散係数を有する低融点金属元

素を合金元素とする Ag 合金からなる Ag 合金層を蒸着しパターニングして、ゲート線 22、ゲート電極 26 及びゲートパッド 24 を含むゲート配線 22、24、26 を形成する。

【0078】このように、Ag 合金で形成されるゲート配線 22、24、26 は低抵抗特性を維持することができ、ガラス基板との接着特性が良好である。

【0079】液晶表示装置の工程で要求される低い工程温度は、合金元素の高い拡散係数を要求している。したがって酸化性向の大きい合金元素が Ag 合金層内部で酸化を起こせないように、合金層内の酸素濃度を最小限低くすることが要求される。合金元素が Ag 合金層内部で酸化を起こすようになると、合金元素の拡散速度が遅くなって詳述したような効果が得られないためである。従って、ゲート配線のための Ag 合金層を蒸着する過程で Ag 合金ターゲット内の酸素濃度を 5000 ppm 以下に制限することが好ましい。また、炭素、窒素の濃度も 5000 ppm 以下に制限することが有利である。

【0080】以下の配線に用いられる Ag 合金層の形成方法は詳述したゲート配線のための Ag 合金層の形成方法と同一であるので、これに対する説明は省略する。

【0081】その後、200 以上の酸素雰囲気下で熱処理を通じてゲート配線 22、24、26 の表面に金属酸化膜（図示せず）を形成することができる。この時、ゲート配線 22、24、26 が Ag Mg で形成された場合には Mg O がこの界面に形成され、Ag Al で形成された場合には Al_2O_3 が形成される。この場合、熱処理を通じて合金元素が表面及び界面に拡散するので、配線の比抵抗は減少し、基板との接着力は向上する。これに対する説明は既に図 2 乃至図 6 b を参照して説明したようである。

【0082】このようなゲート配線の熱処理は別途に行わなくても後続工程である絶縁膜蒸着工程で自然に行われる。

【0083】次に、図 12 a 及び図 12 b に示したように、窒化ケイ素からなるゲート絶縁膜 30、水素化非晶質ケイ素膜 40、不純物がドーピングされた水素化非晶質ケイ素膜 50 の三重膜を連続して積層し、マスクを用いた写真エッチング工程で水素化非晶質ケイ素膜 40 と不純物がドーピングされた水素化非晶質ケイ素膜 50 をパターニングして、ゲート電極 24 上部のゲート絶縁膜 30 の上に島形の半導体層 40 と抵抗接触層 50 を形成する。

【0084】次に、図 13 a 乃至図 13 b に示したように、抵抗性接触層 55、56 及びゲート絶縁膜 30 の上に高い拡散係数を有する低融点金属元素からなる Ag 合金で形成された Ag 合金層を蒸着した後、マスクを用いた写真工程でパターニングして、データ配線 62、65、66、68 を形成する。データ配線 62、65、66、68 は、ゲート線 22 と交差するデータ線 62

と、データ線 62 と連結されてゲート電極 26 上部まで延びているソース電極 65 と、データ線 62 の一端に連結されているデータパッド 68 と、ソース電極 65 と分離されており、ゲート電極 26 を中心にソース電極 65 と対向するドレーン電極 66 とを含んでいる。

【0085】次に、ソース電極 65 とドレーン電極 66 をマスクとしてその間に露出された抵抗性接触層をエッチングして、各々ソース電極 65 に接触される抵抗性接触層 55 とドレーン電極 66 に接触される抵抗性接触層 56 に分離する。

【0086】次に、図 14 a 及び 14 b のように、窒化ケイ素のような無機絶縁膜を積層して保護膜 70 を形成する。この時、保護膜 70 を 200 以上の温度範囲で積層するのが好ましい。

【0087】保護膜 70 を形成する工程で、ソース電極 65 と抵抗性接触層 55 及び半導体層 40 のようなケイ素膜との間、及び、ドレーン電極 66 と抵抗性接触層 56 及び半導体層 40 のようなケイ素膜との間に金属酸化膜 510 が形成されることができる。

【0088】金属酸化膜 510 が形成されるのは、データ配線 62、65、66、68 を形成するための Ag 合金層を形成する前にケイ素膜 55、56、40 の上に自然に形成される自然酸化膜である酸化ケイ素膜に起因する。

【0089】保護膜工程の際の熱処理を通じてデータ配線 62、65、66、68 の Ag 合金の合金元素が界面に拡散して、酸化ケイ素膜を緻密な組織の合金元素の酸化膜 510 に作る。データ配線 62、65、66、68 が Ag Mg で形成された場合には Mg O がこの界面に形成され、Ag Al で形成された場合には Al_2O_3 が形成される。

【0090】このような合金元素の酸化膜 510 はデータ配線 62、65、66、68 とケイ素膜 40、55、56 の界面で二つの層の接触抵抗を低くし、二つの層の接着力を向上させる役割を果たすなど、安定した界面特性を有するようにする。また、データ配線 62、65、66、68 は配線自体内で合金元素が枯渇され、純粋な Ag の特性に近くなって比抵抗が小さくなるという長所がある。

【0091】通常の場合、データ配線を形成する前にケイ素膜 40、50 表面に HF 洗浄を実施するが（図 12 b 参照）、HF 洗浄をしなくても合金元素の酸化によって半導体層及び抵抗性接触層 40、55、56 のようなケイ素膜とそれに接触するソース電極及びドレーン電極 65、66 の接触特性を向上させることができる。この時、ケイ素膜の上に CVD (Chemical Vapor Deposition) による酸化ケイ素膜を 30 以下に蒸着した後、これを用いることもできる。

【0092】次に、図 15 a 乃至図 15 b に示したようにマスクを用いた写真エッチング工程でゲート絶縁膜 3

0と共にパターニングして、ゲートパッド24、ドレーン電極66及びデータパッド68を露出する接触孔74、76、78を形成する。

【0093】次に、ITOまたはIZO膜を積層しマスクを用いたパターニングを実施して、接触孔76を介してドレーン電極66と連結される画素電極82と接触孔74、78を介してゲートパッド24及びデータパッド68と各々連結される補助ゲートパッド86及び補助データパッド88を各々形成する。

【0094】このような本発明の実施例による薄膜トランジスタ基板の構造では、ゲート配線とデータ配線が低抵抗を有するAg合金で形成されているため、信号遅延防止の観点で大画面高精細の液晶表示装置への適用に有利であり、各々の配線とその上下部に位置する配線層との接触抵抗を低くし接着力を向上させ得るなどの界面特性を向上させることができる。

【0095】本発明の配線の接触構造及び製造方法は、多結晶ケイ素薄膜トランジスタを用いる薄膜トランジスタ基板にも適用することができる。

【0096】以下では、図16及び図17を参考として本発明の第2実施例による薄膜トランジスタ基板の構造について詳細に説明する。

【0097】図16は本発明の第2実施例による薄膜トランジスタ基板の配置図であり、図17は図16に示した薄膜トランジスタ基板をXVII-XVII'線に沿って示した断面図である。

【0098】絶縁基板100の上に多結晶ケイ素からなる半導体層121が島形に形成されている。半導体層121にはチャンネル領域122、高濃度不純物領域であるソース領域125とドレーン領域126、そしてチャンネル領域122とソース領域125の間及びチャンネル領域122とドレーン領域126の間に位置する低濃度不純物領域であるLDD領域123、124が形成されている。

【0099】LDD領域123、124は多結晶ケイ素からなる半導体層を備えた薄膜トランジスタがOFF状態で発生する漏れ電流を最少化するために、チャンネル領域122と高濃度不純物領域125、126の間に位置させた抵抗層である。

【0100】絶縁基板100の上には窒化ケイ素などからなるゲート絶縁膜130が半導体層121を覆っている。

【0101】そして、ゲート絶縁膜130の上には、高い拡散係数を有する低融点金属元素を合金元素とするAg合金からなるゲート配線が形成されている。ゲート配線はゲート線141、ゲート線141の端に連結されており、外部からのゲート信号の印加を受けてゲート線141に伝達するゲートパッド142及びゲート線141に連結されるとともに半導体層121のチャンネル領域122に対応するゲート電極143を含む。

【0102】このように、ゲート配線をAg合金で形成する場合には低抵抗特性を維持することができ、下部層との界面特性が良好であるので安定した界面特性を維持することができる。

【0103】そして、ゲート配線141、142、143を窒化ケイ素などからなる層間絶縁膜150が覆っている。

【0104】また、層間絶縁膜150とゲート絶縁膜130にはソース領域125を露出する接触孔161と、ドレーン領域126を露出する接触孔162とが形成されている。

【0105】なお、層間絶縁膜150の上にはゲート配線141、142、143のように高い拡散係数を有する低融点金属元素を合金元素とするAg合金からなるデータ配線171、172、173、174が形成されている。データ配線はゲート線141と交差して画素を定義するデータ線171、データ線171の端部に延びるデータパッド172、データ線171から突出して半導体層121のソース領域125に接触されるソース電極173と、ソース電極173に対応して半導体層121のドレーン領域126に接触されるドレーン電極174を含む。

【0106】そして、ソース電極173とこれに接触する半導体層121のソース領域125の界面、及び、ドレーン電極174とこれに接触する半導体層121のドレーン領域126の界面には合金元素の金属酸化膜510が形成されている。

【0107】この時、金属酸化膜510としてはデータ配線用物質の材質にしたがってMgO、Al₂O₃、Li₂Oなどが形成される。例えば、データ配線がAgMgまたはAgAlからなる場合には金属酸化膜としてMgOまたはAl₂O₃が形成される。

【0108】金属酸化膜510はソース電極173とドレーン電極174をなすAg合金層と半導体層121をなすケイ素層との間に形成されて、その界面で二つの層の接触抵抗を低くし二つの層の接着力を向上させ、Ag合金層173、174のAgがケイ素層121に拡散することを抑制するバリアー兼界面クリーナとしての役割を果たしている。

【0109】このようなデータ配線171、172、173、174を窒化ケイ素からなる保護膜180が覆っている。

【0110】保護膜180にはドレーン電極174及びデータパッド172を各々露出する接触孔192、193が形成されており、層間絶縁膜150と共にゲートパッド142を露出する接触孔193が形成されている。

【0111】そして、保護膜180の上には接触孔191を介してドレーン電極174と電気的に連結されており、画素に位置する画素電極201が形成されている。また、保護膜180の上には接触孔192、193を介

して各々データパッド 172 及びゲートパッド 142 と連結されている補助データパッド 202 及び補助ゲートパッド 203 が形成されている。ここで、画素電極 201 と補助データ及びゲートパッド 172、142 は 1T0 または 1Z0 からなる。

【0112】以下では、このような本発明の第 2 実施例による薄膜トランジスタ基板の製造方法について、図 16 及び図 17 と図 18 a 乃至図 22 b を参考として詳細に説明する。

【0113】まず、図 18 a 乃至図 18 b に示したように、絶縁基板 100 の上に多結晶ケイ素層を形成した後、マスクを用いた写真エッチング工程を進行して島形の半導体層 121 を形成する。

【0114】この時、多結晶ケイ素層は基板の上に非晶質ケイ素層を蒸着した後、レーザーアニーリングあるいは高温固形状化などのようなケイ素結晶化技術によって非晶質ケイ素を結晶化して形成することができる。

【0115】次に、図 19 a 乃至図 19 b に示したように、半導体層 121 を覆うゲート絶縁膜 130 と高い拡散係数を有する低融点金属元素が合金されている Ag 合金からなる Ag 合金層を蒸着しパターニングして、ゲート線 141、ゲートパッド 142 及びゲート電極 143 を含むゲート配線を形成する。

【0116】次に、図 20 a 乃至図 20 b に示したように、半導体層 121 に高濃度不純物領域であるソース領域 125 とドレイン領域 126 及び低濃度不純物領域である LDD 領域 123、124 を形成する。この時、ゲート電極 143 に重なって不純物がドーピングされない半導体層 121 部分はチャンネル領域 122 で定義される。

【0117】半導体層 121 に不純物領域 123、124、125、126 を形成するためには、ゲート電極 143 をマスクとして n 形不純物を低濃度にドーピングする低濃度不純物ドーピング工程を行って、チャンネル領域 122 を除いた半導体層 121 部分を低濃度にドーピングする。次に、ゲート電極 143 とその周辺部、つまり半導体層 121 のチャンネル領域 122 及び LDD 領域 123、124 で定義される部分を覆うドーピングマスクを形成した後、n 形不純物を高濃度にドーピングする高濃度不純物ドーピング工程をおこなって、ドーピングマスクによってブロッキングされない半導体層 121 の端部部分を高濃度にドーピングする。

【0118】この時、低濃度にドーピングされた後に再び高濃度にドーピングされた半導体層 121 の端部部分は高濃度不純物領域であるソース領域 125 とドレイン領域 126 となり、低濃度にドーピングされてドーピングマスクによって高濃度にドーピングされない部分は、低濃度不純物領域である LDD 領域 123、124 となり、不純物がドーピングされない部分はチャンネル領域 122 となる。

【0119】前記では低濃度不純物ドーピング工程後にドーピングマスクを使用する高濃度不純物ドーピング工程を実施したが、これらの順序を変えて進行しても差支えない。

【0120】次に、図 21 a 乃至図 21 b に示したように、ゲート配線 141、142、143 を含む基板の前面を覆った層間絶縁膜 150 を形成する。次に、層間絶縁膜 150 とゲート絶縁膜 130 を写真エッチング工程によってパターニングして、ソース領域 125 を露出する接触孔 161 とドレイン領域 126 を露出する接触孔 162 を形成する。

【0121】次に、その上にゲート配線と同様に高い拡散係数を有する低融点金属元素が合金されている Ag 合金からなる Ag 合金層を蒸着しパターニングして、データ配線 171、172、173、174 を形成する。データ配線 171、172、173、174 は、ゲート線 141 と交差するデータ線 171 と、データ線 171 と連結されて接触孔 161 を介してソース領域 125 に連結されるソース電極 173 と、データ線 141 の一端に連結されているデータパッド 172 と、ソース電極 173 と分離されており、接触孔 162 を介してドレイン領域 126 に連結されるドレイン電極 174 とを含んでいる。

【0122】次に、図 22 a 乃至図 22 b に示したように、窒化ケイ素のような無機絶縁膜を積層して保護膜 180 を形成する。この時、保護膜 180 を 200 以上の温度範囲で積層することが好ましい。

【0123】保護膜 180 を形成するための熱工程で、ソース電極 173 と半導体層 121 との間、及び、ドレイン電極 174 と半導体層 121 との間に金属酸化膜 510 が形成されることが出来る。このように、金属酸化膜 510 が形成されるのはデータ配線 171、172、173、174 を形成するための Ag 合金層を形成する前に、半導体層 121 の上に自然に形成される自然酸化膜である酸化ケイ素膜に起因する。

【0124】保護膜工程時の熱処理を通じてデータ配線 171、172、173、174 の Ag 合金の合金元素が界面に拡散し、酸化ケイ素膜を緻密な組織の合金元素の酸化膜 510 を作る。データ配線 171、172、173、174 が Ag Mg で形成された場合には MgO がこの界面に形成され、Ag Al で形成された場合には Al_2O_3 が形成される。

【0125】このような合金元素の酸化膜 510 はデータ配線 171、172、173、174 と半導体層 121 の界面で二つの層の接触抵抗を低くし、二つの層の接着力を向上させる役割を果たすなどの安定した界面特性を有するようにする。

【0126】次に、図 23 a 乃至図 23 b に示したように、マスクを用いた写真エッチング工程で保護膜 180 をパターニングして、ドレイン電極 174 を露出する接

触孔191とデータパッド172を露出する接触孔192、保護膜180と層間絶縁膜150を共にパターンニングして、ゲートパッド142を露出する接触孔193を形成する。

【0127】最後に、ITO膜またはIZO膜を積層しマスクを用いたパターンニングを実施して、接触孔191を介してドレーン電極174と連結される画素電極201と、接触孔192を介してデータパッド172に連結される補助データパッド202と、接触孔193を介してゲートパッド142を覆う補助ゲートパッド203と 10

を各々形成する。
【0128】このような本発明の第2実施例による薄膜トランジスタ基板でもゲート配線とデータ配線は低抵抗を有するAg合金で形成されているため、大画面高精細の液晶表示装置への適用が有利であり、それぞれの配線とその上下部に位置する配線層との接触抵抗などの界面特性を向上させることができる。

【0129】図24はAg合金で形成された電極を採用する薄膜トランジスタの電気的特性を示したグラフである。

【0130】Ag合金で2000～4000 のゲート電極を形成し、SiNxで4500 のゲート絶縁膜を形成し、a-Siで500 の半導体層を形成し、n+a-Siで2500 の抵抗性接触層を形成し、Ag alloyで2000～4000 のソース及びドレーン電極を形成して製造した、薄膜トランジスタのゲート電圧によるドレーンの電流を測定して示したものである。

【0131】オフ電流はゲート電圧が-5Vの時に0.1pAであるが、オン電流はゲート電圧が20Vの時に 30 1.6μAを示している。オフ電流に対するオン電流の比は 10^7 を示していることから、オン電流/オフ電流特性が優れていることが分かる。

【0132】このような実験結果は、本発明が電気的特性に優れた薄膜トランジスタを提供できることを提示している。

【0133】

【発明の効果】前述したように、本発明は適切な合金元素が添加されたAg合金の配線を形成することにより、低抵抗配線を形成できるので大画面高精細の製品の特性 40 を向上させることができ、上部及び下部の接触物質層との接触抵抗を少なくさせることができ、界面の安定性を確保することができ、かつ信頼性のある液晶表示装置を製作することができる。

【図面の簡単な説明】

【図1】Ag、AgAl、AgMg及びCrの接着力テスト結果を示すグラフである。

【図2】AgMg配線を蒸着する当時の試片をオージェ(AES)分析した結果を示すグラフである。

【図3】AgMg配線を400 において真空熱処理し 50

た後の試片をAES分析した結果を示すグラフである。

【図4】AgAl配線を蒸着する当時の試片をAES分析した結果を示すグラフである。

【図5】AgAl配線を400 において真空熱処理した後の試片をAES分析した結果を示すグラフである。

【図6a】合金配線に熱処理を通じて表面と界面に酸化膜が形成される過程を示すものである。

【図6b】合金配線に熱処理を通じて表面と界面に酸化膜が形成される過程を示すものである。

【図7】合金元素として好適な溶解点と拡散係数値の領域を示すグラフである。

【図8】合金元素として好適な溶解点とエンタルピー値の領域を示すグラフである。

【図9】本発明の第1実施例による薄膜トランジスタ基板の配置図である。

【図10】図9に示した薄膜トランジスタ基板をX-X'線に沿って示す断面図である。

【図11a】本発明の第1実施例によって製造する最初の段階における薄膜トランジスタ基板の配置図である。

20 【図11b】図11aにおいてXIb-XIb'線に沿って切断して示す断面図である。

【図12a】図11aの次の段階での薄膜トランジスタ基板の配置図である。

【図12b】図12aにおいてXIIb-XIIb'線に沿って切断して示す断面図である。

【図13a】図12aの次の段階での薄膜トランジスタ基板の配置図である。

【図13b】図13aにおいてXIIIb-XIIIb'に沿って切断して示す断面図である。

30 【図14a】図13aの次の段階での薄膜トランジスタ基板の配置図である。

【図14b】図14aにおいてXIVb-XIVb'線に沿って切断して示す断面図である。

【図15a】図14aの次の段階での薄膜トランジスタ基板の配置図である。

【図15b】図15aにおいてXVb-XVb'線に沿って切断して示す断面図である。

【図16】本発明の第2実施例による薄膜トランジスタ基板の配置図である。

40 【図17】図16に示した薄膜トランジスタ基板を、XVI-XVII'線に沿って示す断面図である。

【図18a】本発明の第2実施例によって製造する最初の段階における薄膜トランジスタ基板の配置図である。

【図18b】図18aにおいてXVIIIb-XVIIIb'線に沿って切断して示す断面図である。

【図19a】図18aの次の段階での薄膜トランジスタ基板の配置図である。

【図19b】図19aにおいてXIXb-XIXb'線に沿って切断して示す断面図である。

【図20a】図19aの次の段階での薄膜トランジスタ

基板の配置図である。

【図20b】図20aにおいてXXb - XXb'線に沿って切断して示す断面図である。

【図21a】図20aの次の段階での薄膜トランジスタ基板の配置図である。

【図21b】図21aにおいてXXIb - XXIb'線に沿って切断して示す断面図である。

【図22b】図21aの次の段階での薄膜トランジスタ基板の配置図である。

【図22b】図22aにおいてXXIIb - XXIIb'線に沿って切断して示す断面図である。

【図23a】図22aの次の段階での薄膜トランジスタ基板の配置図である。

【図23b】図23aにおいてXXIIIb - XXIIIb'線に沿って切断して示す断面図である。

【図24】本発明によって製造される薄膜トランジスタ基板における薄膜トランジスタのオン/オフ電流特性を示すグラフである。

【符号の説明】

10、100 絶縁基板

22、141 ゲート線

*24、142 ゲートパッド

26、143 ゲート電極

30、130 ゲート絶縁膜

40、121 半導体層

50、55、56 抵抗接触層

62、171 データ線

65、173 ソース電極

66、174 ドレイン電極

68、172 データパッド

70、180 保護膜

74、76、78、161、162、191、192、

193 接触孔

82、201 画素電極

86、203 補助ゲートパッド

88、202 補助データパッド

122 チャンネル領域

123、124 LDD領域

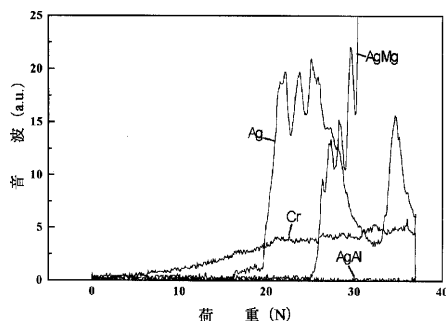
125 ソース領域

126 ドレイン領域

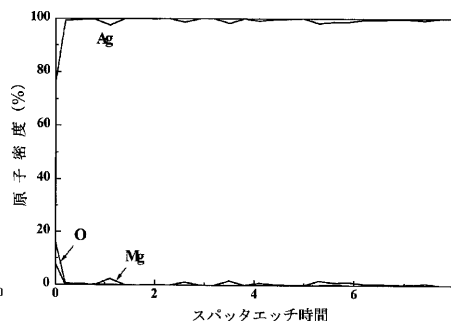
20 150 層間絶縁膜

* 510 金属酸化膜

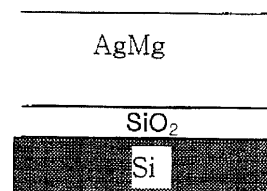
【図1】



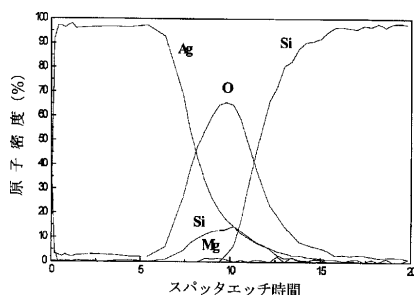
【図2】



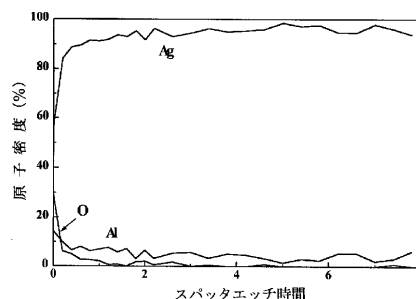
【図6a】



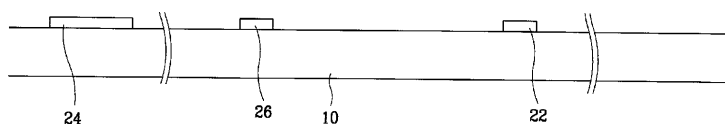
【図3】



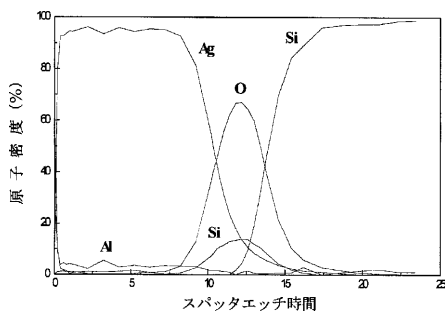
【図4】



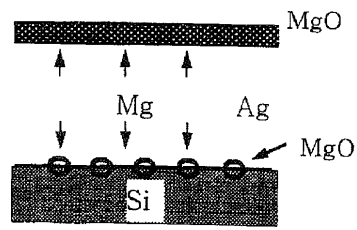
【図11b】



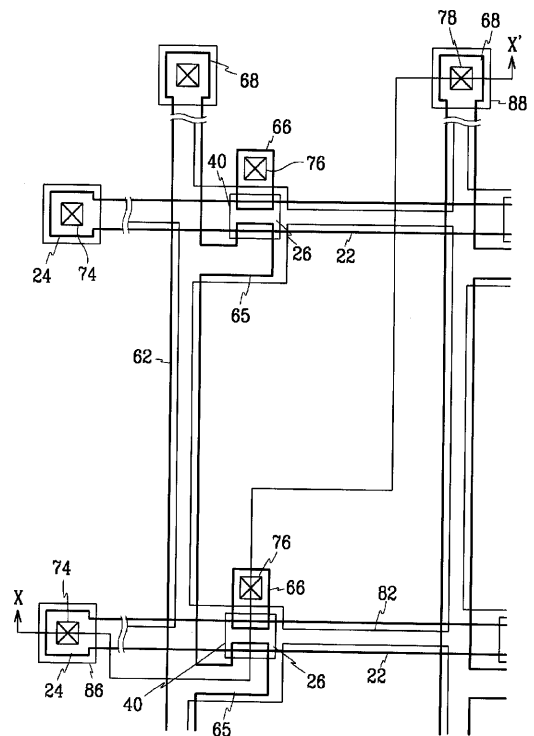
【図5】



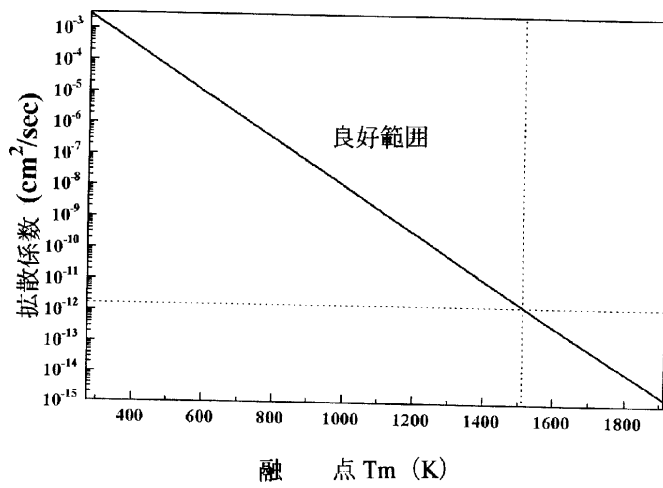
【図6b】



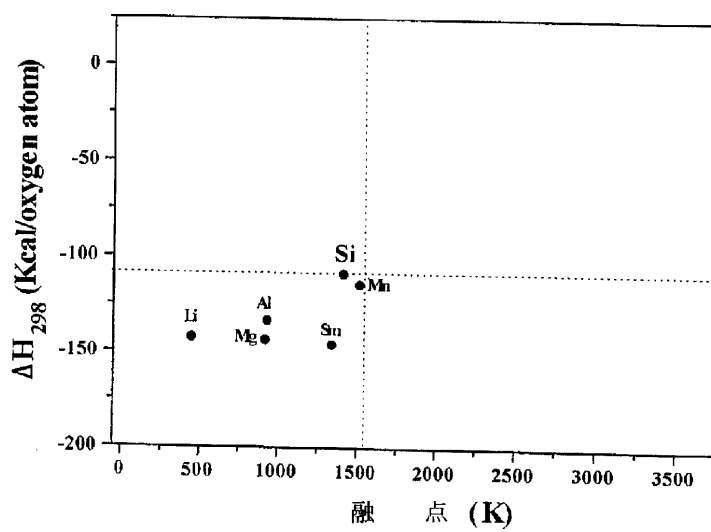
【図9】



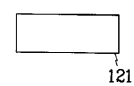
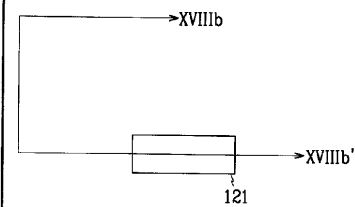
【図7】



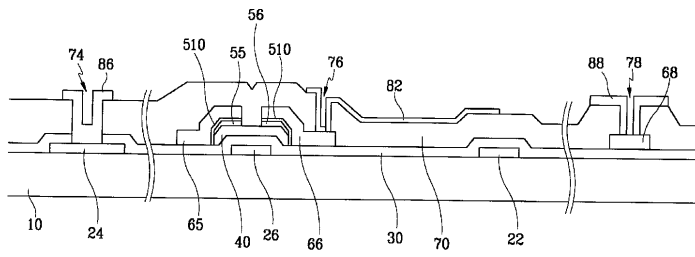
【図8】



【図18a】



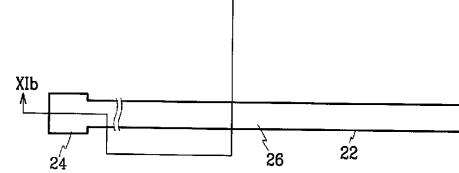
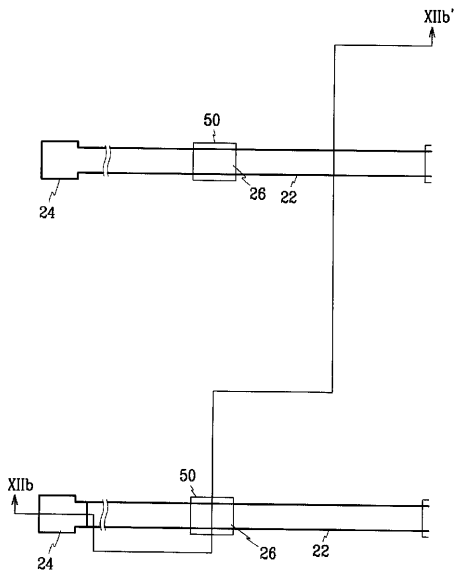
【図10】



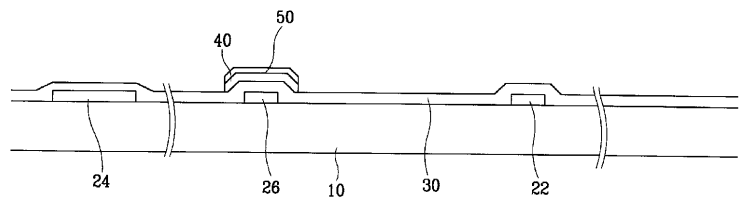
【図11a】



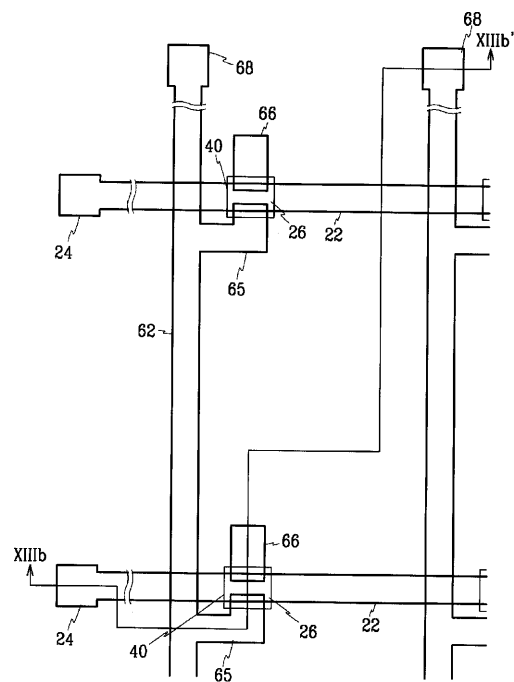
【図12a】



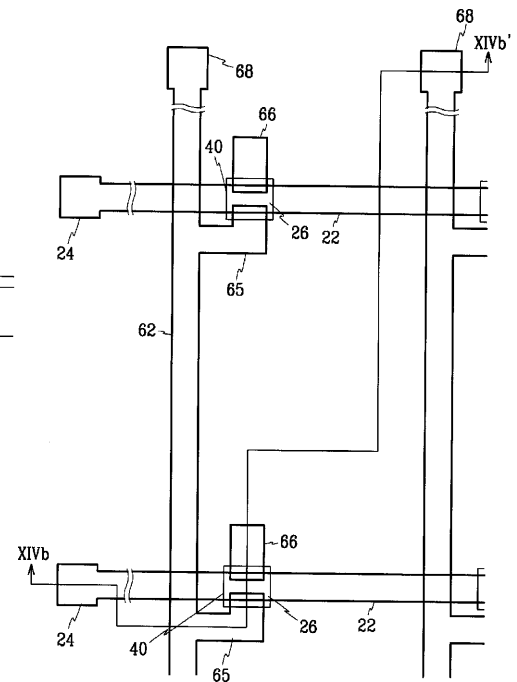
【図12b】



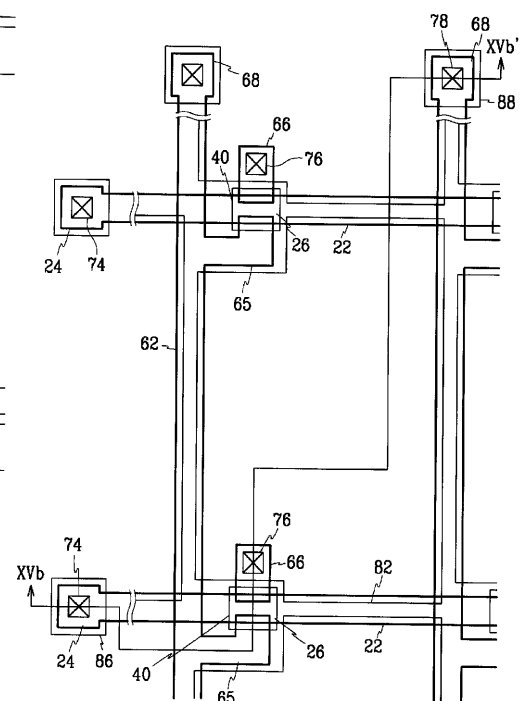
【図13a】



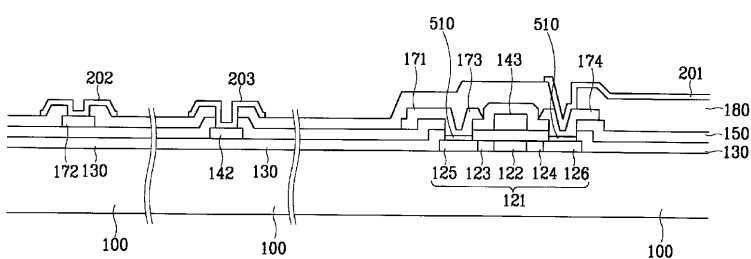
【図 14 a】



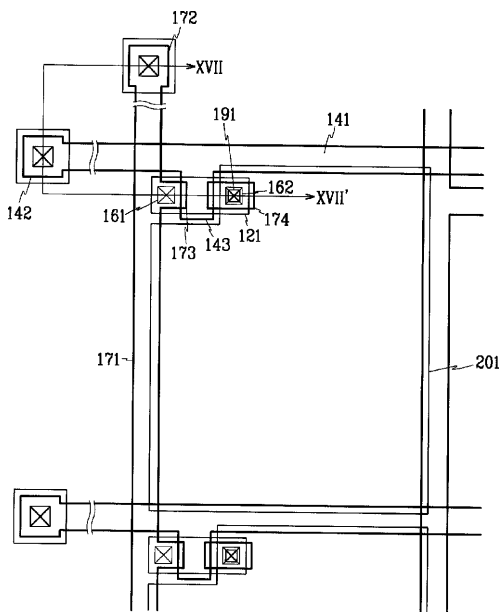
【図 15 a】



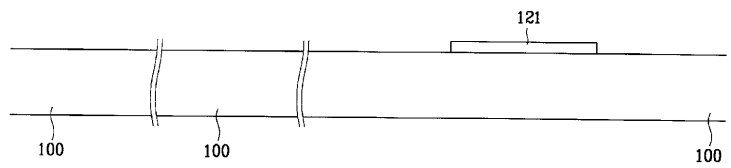
【圖 17】



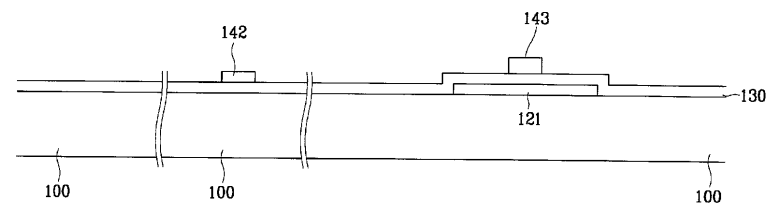
【図16】



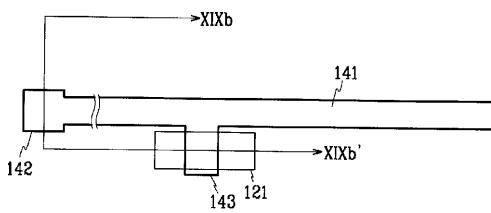
【図18b】



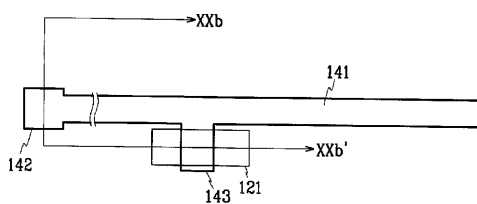
【図19b】



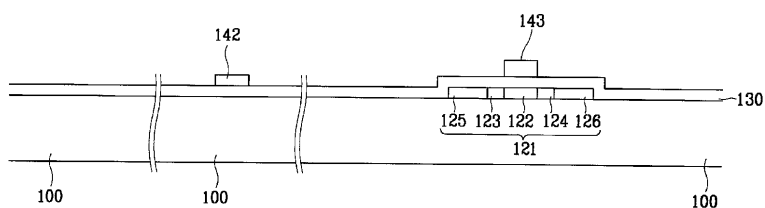
【図19a】



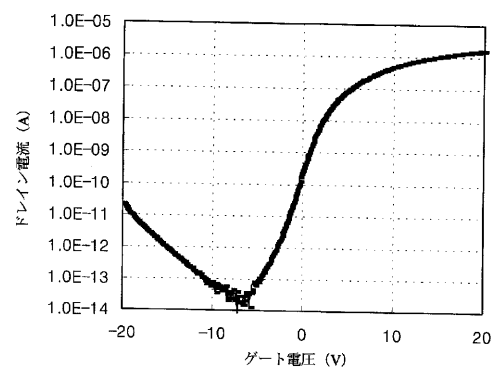
【図20a】



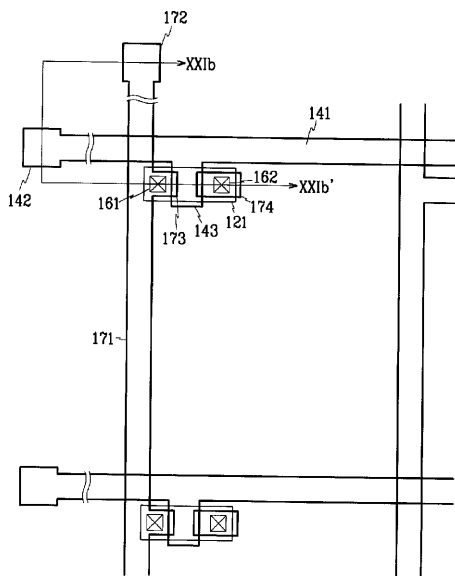
【図20b】



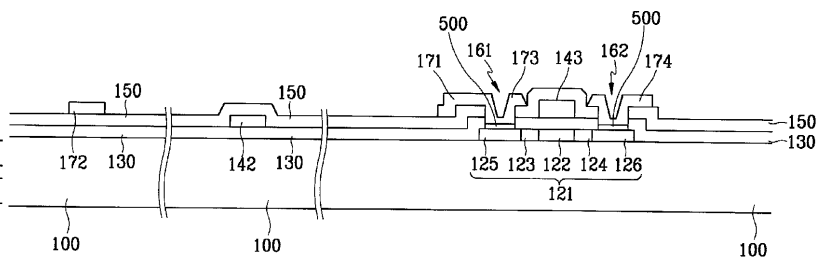
【図24】



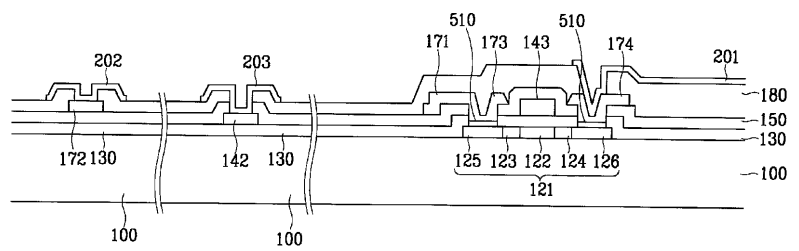
【図21a】



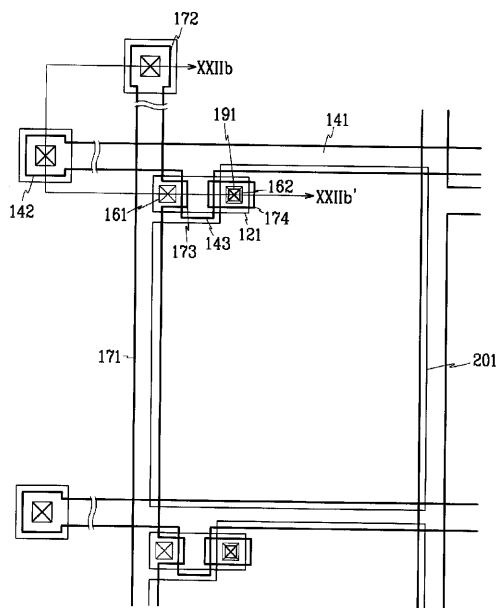
【図21b】



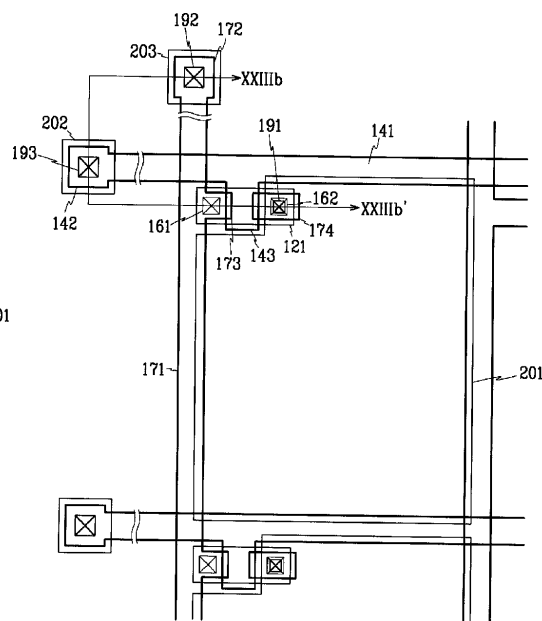
【図22b】



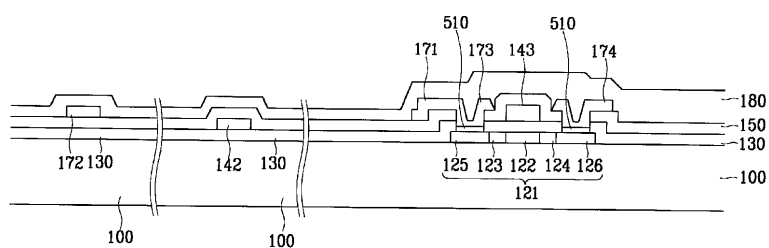
【図22a】



【図23a】



【図23b】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ト ⁸ (参考)
G 0 2 F	1/1368	G 0 2 F	1/1368
H 0 1 B	1/02	H 0 1 B	1/02
H 0 1 L	21/3205	H 0 1 L	29/78
	29/786		21/88
			29/78
			6 1 7 M
			6 1 2 C
			M
			6 1 6 V

(72)発明者 趙 範 錫
大韓民国ソウル市城北区貞陵洞861 - 1 番
地

F タ-ム(参考) 2H092 GA25 HA05 HA06 JA24 JA28
JA34 JA37 JB07 JB57 KA04
KA05 KA19 KB05 NA17 PA01
4K029 AA09 BA22 BD02 CA05 DC04
4M104 AA01 AA09 BB01 BB08 BB36
BB39 CC01 CC05 DD04 DD17
DD23 DD34 DD37 DD61 DD78
DD91 EE03 EE05 EE16 EE17
FF13 GG09 HH15 HH16
5F033 GG04 HH05 HH14 HH38 JJ38
KK14 LL01 LL09 MM05 PP15
PP19 QQ08 QQ09 QQ10 QQ37
QQ73 QQ76 QQ85 RR03 RR04
RR06 SS11 VV06 VV15 WW00
WW03 WW04 XX10 XX13
5F110 AA03 BB01 CC02 CC07 DD02
EE06 EE11 EE44 EE48 FF03
GG02 GG13 GG15 HJ12 HK01
HK06 HK09 HK16 HK22 HL06
HL07 HM15 NN02 NN24 NN72
PP03 QQ09 QQ11
5G301 AA01 AA03 AA12 AA13 AB11
AD05

专利名称(译)	显示元件的布线，使用其的薄膜晶体管基板及其制造方法		
公开(公告)号	JP2002151434A	公开(公告)日	2002-05-24
申请号	JP2001231153	申请日	2001-07-31
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	鄭 徹 午 李 在 甲 趙 範 錫		
发明人	鄭 徹 午 李 在 甲 趙 範 錫		
IPC分类号	G02F1/1343 C22C5/06 C23C14/34 G02F1/1362 G02F1/1368 H01B1/02 H01L21/28 H01L21/3205 H01L21/77 H01L21/84 H01L23/52 H01L23/532 H01L27/12 H01L29/786		
CPC分类号	H01L27/124 G02F1/136286 H01L23/53242 H01L23/53247 H01L27/12 H01L2924/0002		
FI分类号	H01L21/28.301.Z C22C5/06.Z C23C14/34.A C23C14/34.N G02F1/1343 G02F1/1368 H01B1/02.Z H01L29/78.617.M H01L29/78.612.C H01L21/88.M H01L29/78.616.V		
F-TERM分类号	2H092/GA25 2H092/HA05 2H092/HA06 2H092/JA24 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JB07 2H092/JB57 2H092/KA04 2H092/KA05 2H092/KA19 2H092/KB05 2H092/NA17 2H092/PA01 4K029/AA09 4K029/BA22 4K029/BD02 4K029/CA05 4K029/DC04 4M104/AA01 4M104/AA09 4M104/BB01 4M104/BB08 4M104/BB36 4M104/BB39 4M104/CC01 4M104/CC05 4M104/DD04 4M104/DD17 4M104/DD23 4M104/DD34 4M104/DD37 4M104/DD61 4M104/DD78 4M104/DD91 4M104/EE03 4M104/EE05 4M104/EE16 4M104/EE17 4M104/FF13 4M104/GG09 4M104/HH15 4M104/HH16 5F033/GG04 5F033/HH05 5F033/HH14 5F033/HH38 5F033/JJ38 5F033/KK14 5F033/LL01 5F033/LL09 5F033/MM05 5F033/PP15 5F033/PP19 5F033/QQ08 5F033/QQ09 5F033/QQ10 5F033/QQ37 5F033/QQ73 5F033/QQ76 5F033/QQ85 5F033/RR03 5F033/RR04 5F033/RR06 5F033/SS11 5F033/VV06 5F033/VV15 5F033/WW00 5F033/WW03 5F033/WW04 5F033/XX10 5F033/XX13 5F110/AA03 5F110/BB01 5F110/CC02 5F110/CC07 5F110/DD02 5F110/EE06 5F110/EE11 5F110/EE44 5F110/EE48 5F110/FF03 5F110/GG02 5F110/GG13 5F110/GG15 5F110/HJ12 5F110/HK01 5F110/HK06 5F110/HK09 5F110/HK16 5F110/HK22 5F110/HL06 5F110/HL07 5F110/HM15 5F110/NN02 5F110/NN24 5F110/NN72 5F110/PP03 5F110/QQ09 5F110/QQ11 5G301/AA01 5G301/AA03 5G301/AA12 5G301/AA13 5G301/AB11 5G301/AD05 2H192/AA24 2H192/BC31 2H192/BC72 2H192/CB02 2H192/CB05 2H192/CB61 2H192/CC04 2H192/CC44 2H192/DA02 2H192/FA65 5F110/HL01		
优先权	1020000044417 2000-07-31 KR		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种用于显示元件的布线，其具有物理上改善的粘合力 and 电良好的接触电阻的特性，使用该布线的薄膜晶体管基板及其制造方法。显示元件布线由Ag合金形成，其中至少一种低熔点金属的合金元素被合金化。在液晶显示面板中，如果通过使用这样的显示元件布线来形成栅极布线22、24、26和数据布线65、66、68，则在接触部分处与其他导电材料连接的过程中会发生腐蚀。可以防止发生装置特性的劣化。

