

(19)日本国特許庁（J P）

(12) **公開特許公報** (A)

(11)特許出願公開番号

特開2001－306038

(P2001－306038A)

(43)公開日 平成13年11月2日(2001.11.2)

(51)Int.Cl ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	575	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	5 C 0 8 0
	650	611 A	
		611 E	
		650 J	

審査請求 未請求 請求項の数 6 O L (全 21数)

(21)出願番号 特願2000－126553(P2000－126553)

(22)出願日 平成12年4月26日(2000.4.26)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 上里 将史

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 時岡 秀忠

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74)代理人 100066474

弁理士 田澤 博昭 (外1名)

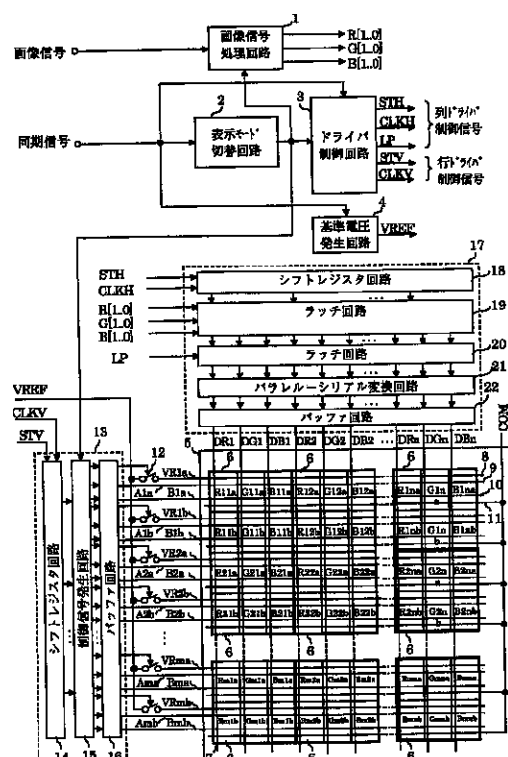
最終頁に続く

(54)【発明の名称】 液晶表示装置およびそれを用いた携帯機器

(57)【要約】

【課題】 表示品位を損なうことなく低消費電力を実現し得る液晶表示装置及びそれを用いた携帯機器を提供することを目的とする。

【解決手段】 1つの画面を表示するための表示フレームを、表示データをデータ保持回路に供給するとともに、保持データに基づいて電圧印加回路により液晶への電圧印加を行い、表示内容を更新するリフレッシュ・モードで表示を行うリフレッシュ・サブフレームと、電圧保持回路の保持データに基づいて電圧印加回路により液晶への電圧印加を行い、リフレッシュ・モードで更新された表示を保持するホールド・モードで表示を行うホールド・サブフレームにより構成する。



【特許請求の範囲】

【請求項1】 複数の画素がマトリクス状に配置された液晶表示部を有する液晶表示装置において、前記複数の画素の3原色ドットのそれぞれを構成する面積の異なる複数のサブドットと、前記複数のサブドットを走査する走査手段と、前記複数のサブドットに表示データを供給するデータ供給手段と、前記複数のサブドットに設けられ、前記走査手段により走査されたときに、前記データ供給手段により供給されたデータを保持するデータ保持手段と、前記複数のサブドットに設けられ、前記走査手段により走査されたときに、前記データ保持手段の保持データに基づいて液晶への電圧印加を行う電圧印加手段と、前記表示データを前記データ供給手段により前記データ保持手段に供給するとともに、該供給され保持された表示データに基づいて前記電圧印加手段により液晶へ所定の電圧を印加することにより表示内容を更新する第1の表示モードと、前記データ保持手段に保持された表示データに基づいて前記電圧印加手段により液晶へ所定の電圧を印加することにより、前記第1の表示モードで更新された表示を保持する第2の表示モードにより前記走査手段及び前記データ供給手段を制御する表示制御手段を備え、前記液晶表示部により1つの画面を表示するための表示フレームを、前記第1の表示モードで表示を行う第1のサブフレームと、前記第2の表示モードで表示を行う第2のサブフレームにより構成して表示を行うことを特徴とする液晶表示装置。

【請求項2】 複数の画素がマトリクス状に配置された液晶表示部を有する液晶表示装置において、前記複数の画素の3原色ドットのそれぞれを構成する面積の異なる複数のサブドットと、前記複数のサブドットを走査する走査手段と、前記複数のサブドットに表示データを供給するデータ供給手段と、前記複数のサブドットに設けられ、前記走査手段により走査されたときに、前記供給手段により供給されたデータを保持するデータ保持手段と、前記複数のサブドットに設けられ、前記走査手段により走査されたときに、前記データ保持手段の保持データに基づいて液晶への電圧印加を行う電圧印加手段と、前記表示データを前記データ供給手段により前記データ保持手段に供給するとともに、該供給され保持された表示データに基づいて前記電圧印加手段により液晶へ所定の電圧を印加することにより表示内容を更新する第1の表示モードと、前記データ保持手段に保持された表示データに基づいて前記電圧印加手段により液晶へ所定の電圧を印加することにより、前記第1の表示モードで更新された表示を保持する第2の表示モードにより前記走査

*手段及び前記データ供給手段を制御する表示制御手段を備え、

前記液晶表示部により1つの画面を表示するための表示フレームを、1つの第1のサブフレームとn個（nは0以上の整数）の第2のサブフレームにより構成し、前記液晶表示部により表示を行う表示フレームレートに応じて、前記第2のサブフレームの個数nを切替えて表示を行うこと特徴とする液晶表示装置。

【請求項3】 入力される画像信号を前記サブフレーム内の期間に時間軸圧縮する画像信号処理手段を備えたことを特徴とする請求項1または請求項2に記載の液晶表示装置。

【請求項4】 前記走査手段が、前記データ保持手段を走査する行方向の前記サブドットに共通に設けられた第1の走査線と、前記電圧印加手段を走査する行方向の前記サブドットに共通に設けられた第2の走査線と、前記第1及び第2の走査線を駆動する走査線駆動手段を含み、

前記データ供給手段が、列方向の前記サブドットに共通に設けられたデータ線と、前記データ線を駆動するデータ線駆動手段を含み、

前記表示制御手段は、前記第1の表示モードでは、前記走査線駆動手段により前記第1及び第2の走査線を走査するとともに、前記データ線駆動手段により前記データ線に表示データ供給し、前記第2の表示モードでは、前記走査線駆動手段により前記第2の走査線を走査するとともに、前記データ線駆動手段を停止するよう制御を行うことを特徴とする請求項1または請求項2に記載の液晶表示装置。

【請求項5】 少なくとも1画面の表示データを保持するメモリ手段を備え、前記メモリ手段への書き込み要求の頻度に応じて、前記液晶表示部により表示を行う前記表示フレームレートを判定することを特徴とする請求項2に記載の液晶表示装置。

【請求項6】 請求項1乃至請求項5のいずれかに記載の液晶表示装置を備えたことを特徴とする携帯機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶を用いて画像を表示する液晶表示装置に関わり、携帯電話機、携帯情報端末や電子手帳など携帯機器に用いる特に低消費電力が必要となる液晶表示装置及びそれを用いた携帯機器に関するものである。

【0002】

【従来の技術】近年、高精細、低消費電力、省スペースを実現できるフラットパネル型表示装置（FPD（Flat Panel Display））として液晶表示装置（LCD（Liquid Crystal Display））が盛んに開発されている。特に、携帯電話機、携帯情報端末や電子手帳など携帯機器の表示装置と

しては、一般的に低消費電力の液晶表示装置が搭載されている。図14は従来の液晶表示装置の構成を示すブロック図である。図において、100は入力画像信号を処理する画像信号処理回路、101は行ドライバ回路107及び列ドライバ回路110を制御するドライバ制御回路、102は液晶表示部、103は液晶表示部102を構成するマトリクス状に配置された画素、104は画素103にアナログ信号を供給する列方向に設けられたデータ線、105は各画素103を走査するための走査線、106は各画素103に共通電圧COMを供給する10のための電圧供給線、107は液晶表示部の走査線105を駆動する行ドライバ回路、108はシフトレジスタ回路、109はバッファ回路、110は液晶表示部102のデータ線を駆動するための列ドライバ回路、111はシフトレジスタ回路、112は列ドライバ回路110に10入力される画像信号R[1..0], G[1..0], B[1..0]をラッチするラッチ回路、113はラッチ回路112の出力信号を共通のタイミングでラッチするラッチ回路、114はD/A変換回路、115はバッファ回路である。また、図15は、図14の一つの画素20のRGB各ドットに設けられた回路を示す図であり、図において120はTFT(Thin Film Transistor)、121は液晶表示素子、122はコンデンサである。なお、ここでは、入力画像信号をR, G, B各色2ビットのデジタルデータとする。

【0003】次に動作につき説明する。入力された画像信号は、画像信号処理回路100へ入力され、所定のタイミングのR, G, BデータR[1..0], G[1..0], B[1..0]として列ドライバ回路110へ出力される。また、ドライバ制御回路101では、入力される同期信号に基づいて、行ドライバ回路107及び列ドライバ回路110を制御するための制御信号を生成する。列ドライバ回路110においては、まず、シフトレジスタ回路111が入力されるスタートパルスSTH及びシフトクロックCLKHによりシフトパルスを発生する。そして、ラッチ回路112において、1ライン分のRGBデータをシフトレジスタ回路111からのシフトパルスにより順次ラッチすることにより、1ライン分のデータとして展開する。ラッチ回路112でラッチされたRGBデータは、ラッチ回路113にて40共通のラッチパルスLPでさらにラッチされた後、D/A変換回路114にてアナログ信号に変換され、バッファ回路115を介して各データ線に送られる。

【0004】一方、行ドライバ回路107においては、シフトレジスタ回路108が入力されるスタートパルスSTV及びシフトクロックCLKVにより、順次シフトパルスを発生し、シフトパルスはバッファ回路109を介して、走査線105を走査する信号となる。各画素103の各RGBドットに設けられた回路においては、走査線105が行ドライバ回路107により走査される50

と、TFT120が導通状態となる。そして、列ドライバ回路110により各データ線104に出力される当該表示ラインのアナログ信号は、TFT120を介して、液晶表示素子121及びコンデンサ122に印加される。TFT120のドレインは反射電極(図示せず)に接続されており、反射電極と対向電極(図示せず)に挟まれた液晶表示素子121には、TFT120を介して印加された電圧と対向電極の電圧の差に応じた電圧が印加され、その電圧に応じた光学応答を示すことにより、各画素のRGBドットの反射率がRGBデータに応じて変化することになる。このようにして、液晶表示部102への表示が行われる。

【0005】

【発明が解決しようとする課題】液晶表示装置の消費電力は、次式により示される。

$$W_t = W_{dc} + W_{ac}$$

(W_t : 液晶表示装置全体の消費電力、 W_{dc} : 駆動周波数 F_d に比例しない直流分(静的)消費電力、 W_{ac} : 駆動周波数 F_d に比例して増減する交流分(動的)消費電力)

また、駆動周波数 F_d は、液晶表示部の画素数が一定の場合、表示フレーム周波数(表示フレームレート)にほぼ比例して大きくなる。このことから、消費電力を低減するためには、表示フレーム周波数を低下させることにより駆動周波数を低下させて、交流分消費電力 W_{ac} を低減させることが有効である。

【0006】ところが、従来の液晶表示装置においては、消費電力を低減するために、表示フレーム周波数を小さくすると、一つの画素の液晶表示素子に電圧が印加されて信号が書込まれ、再び書込むまでの期間(すなわち1フレーム周期)が長くなるため、液晶表示素子の有限の抵抗率やTFTのリーク等により本来液晶表示素子とコンデンサの持つ静電容量で保持されるべき電圧が十分に維持できなくなって、時間的に大きく変化することになる。このため、液晶表示装置が透過型の場合には透過率が、また反射型の場合には反射率が大きく変化して表示輝度のリップル(フリッカ)が増大し、また液晶表示素子の平均の電圧も低下するため十分にコントラストが得られないなど、表示品位が低下するといった問題点があった。

【0007】この発明は、上述のような課題を解決するためになされたもので、表示品位を損なうことなく低消費電力を実現し得る液晶表示装置及びそれを用いた携帯機器を提供することを目的とする。さらに、表示内容に応じて、表示フレームレート(表示フレーム周波数)を容易に切替えることのできる液晶表示装置及びそれを用いた携帯機器を提供することを目的とする。

【0008】

【課題を解決するための手段】この発明に係る液晶表示装置は、複数の画素の3原色ドットのそれぞれを構成す

る面積の異なる複数のサブドットと、複数のサブドットを走査する走査手段と、複数のサブドットに表示データを供給するデータ供給手段と、複数のサブドットに設けられ、走査手段により走査されたときに、データ供給手段により供給されたデータを保持するデータ保持手段と、複数のサブドットに設けられ、走査手段により走査されたときに、データ保持手段の保持データに基づいて液晶への電圧印加を行う電圧印加手段と、表示データをデータ供給手段によりデータ保持手段に供給するとともに、供給され保持された表示データに基づいて電圧印加手段により液晶へ所定の電圧を印加することにより表示内容を更新する第1の表示モードと、データ保持手段に保持された表示データに基づいて電圧印加手段により液晶へ所定の電圧を印加することにより、第1の表示モードで更新された表示を保持する第2の表示モードにより走査手段及びデータ供給手段を制御する表示制御手段を備え、液晶表示部により1つの画面を表示するための表示フレームを、第1の表示モードで表示を行う第1のサブフレームと、第2の表示モードで表示を行う第2のサブフレームにより構成して表示を行うものである。

【0009】この発明に係る液晶表示部により1つの画面を表示するための表示フレームを、1つの第1のサブフレームと n 個(n は0以上の整数)の第2のサブフレームにより構成し、液晶表示部により表示を行う表示フレームレートに応じて、第2のサブフレームの個数 n を切替えて表示を行うものである。

【0010】入力される画像信号を前期サブフレーム内の期間に時間軸圧縮する画像信号処理手段を備えたものである。

【0011】走査手段が、データ保持手段を走査する行方向のサブドットに共通に設けられた第1の走査線と、電圧印加手段を走査する行方向のサブドットに共通に設けられた第2の走査線と、第1及び第2の走査線を駆動する走査線駆動手段を含み、データ供給手段が、列方向のサブドットに共通に設けられたデータ線と、データ線を駆動するデータ線駆動手段を含み、表示制御手段は、第1の表示モードでは、走査線駆動手段により第1及び第2の走査線を走査するとともに、データ線駆動手段によりデータ線に表示データ供給し、第2の表示モードでは、走査線駆動手段により第2の走査線を走査するとともに、データ線駆動手段を停止するよう制御を行うものである。

【0012】少なくとも1画面の表示データを保持するメモリ手段を備え、メモリ手段への書き込み要求の頻度に応じて、液晶表示部により表示を行う表示フレームレートを判定するものである。

【0013】

【発明の実施の形態】以下、この発明の実施の一形態を説明する。

実施の形態1. 図1はこの発明の実施の形態1である液

晶表示装置の構成を示す図である。図において、1は入力される画像信号を処理する画像信号処理回路、2は液晶表示部5の表示モードを切替えるための表示モード切替回路、3は行ドライバ回路13及び列ドライバ回路17を制御するドライバ制御回路、5は液晶表示部、6は液晶表示部5を構成するマトリクス状に配置された画素、7は各画素にデータを供給する列方向に設けられたデータ線、8は各画素に印加する電圧を供給するための行方向に設けられた電圧供給線、9は画素6を走査するための走査線A、10は画素6を走査するための走査線B、11は各画素に共通電圧COMを供給するための電圧供給線、12は各電圧供給線8に印加電圧VREFを供給するためのスイッチ、13は液晶表示部の走査線A9及びB10を含む各行配線を駆動する行ドライバ回路、14はシフトレジスタ回路、15はシフトレジスタ回路14の出力信号に基づき、液晶表示部5の走査線A9及びB10並びにスイッチ12を制御する信号を発生する制御信号発生回路、16はバッファ回路、17は液晶表示部のデータ線を駆動する列ドライバ回路、18はシフトレジスタ、19は列ドライバ回路に入力される画像信号R[1..0], G[1..0], B[1..0]をラッチするラッチ回路、20はラッチ回路19の出力信号を共通のタイミングでラッチするラッチ回路、21はラッチ回路20の平行出力信号をシリアル信号に変換するパラレル-シリアル変換回路、22はバッファ回路である。

【0014】なお、同期信号は、それぞれ画像信号の水平及び垂直同期タイミングを示す水平同期信号及び垂直同期信号、ならびに画像信号の有効期間を表わす画像信号イネーブル信号等の総称として用いる。さらに、液晶表示部の表示階調数を例えば各色4階調とし、入力される画像信号のデータ幅を上記階調数に対応して各色2bitとする。また、ここでは液晶表示部5には行方向に m 個、列方向に n 個の画素6がマトリクス状に配置されているものとする。

【0015】また、図2は画素6を構成するR(赤)、G(緑)、B(青)の各ドットの構成を示す図である。図示するように、1つの画素6を構成するR、G、Bの各ドットはさらに、それぞれ2つのサブドットa及びサブドットbに分割される。40はRサブドットa、41はRサブドットb、42はGサブドットa、43はGサブドットb、44はBサブドットa、45はBサブドットbである。以降、液晶表示部5の x 行- y 列のサブドットを、R(x , y) a、R(x , y) b、G(x , y) a、G(x , y) b、B(x , y) a、B(x , y) bと示す。このように、1つの画素6は図示するように、 $2 \times 3 = 6$ (個)のサブドットから構成される。さらにここではサブドットa及びサブドットbの面積比が概ね2:1となるように分割されている。また、図3は各サブドットに対応して設けられた回路構成を示す図

である。図において、30, 32, 34はn型TFT (Thin Film Transistor)、31, 35はコンデンサ、33はp型TFT、36は液晶表示素子、37はn型TFT 30及びコンデンサ31からなるデータ保持回路、38はn型TFT 32, 34、及びp型TFT 33からなる電圧印加回路である。ここで、液晶表示部5が反射光により表示を行う反射型の液晶表示装置であるとすれば、これらの回路は、液晶表示素子36を一旦透過した光を反射するための反射電極 (図示せず)の背面に設けることができる。また、液晶表示素子36は、メモリ性を有しない例えばTN (Twisted Nematic) 液晶を用いることとする。

【0016】さらに、データ線7は列方向に配置されたサブドットに設けられた回路に共通に接続されており、また、走査線A9、走査線B10、電圧供給線VR8、電圧供給線11は行方向に配置されたサブドットに設けられた回路に共通に接続されている。

【0017】次に動作につき説明する。まず、図3をもとに、各サブドットに設けられた回路の動作を以下説明する。n型TFT 30はゲートを走査線A9に、ソースをデータ線7に、ドレインをコンデンサ31に接続されており、行ドライバ回路13により走査線A9が走査 (選択) され“H”レベルの電圧となったときに導通し、走査線A9が非走査 (非選択) となり“L”レベルの電圧となったときに非導通となるスイッチング素子として動作する。そして、n型TFT 30が導通すると列ドライバ回路17からデータ線7に供給された電圧に応じてコンデンサ31が充放電され、また非導通となると、充放電された電圧が保持される。このように、n型TFT 30及びコンデンサ31からなるデータ保持回路37は走査線A9が選択されたときにはデータ線7の電圧が出力され、走査線A9が非選択のときにはコンデンサ31により保持された電圧が出力される。このように、データ保持回路37はデータ線7に供給されるデータを保持する一種のDRAM (Dynamic RAM) として動作する。

【0018】そして、データ保持回路37の出力電圧は、n型TFT 32及びp型TFT 33のゲートに印加され、データ保持回路37の保持電圧がデータ“1”に対応した“H”レベルの電圧のときにはn型TFT 32が導通し、また該保持電圧がデータ“0”に対応した“L”レベルの電圧のときにはp型TFT 33が導通する。すなわち、n型TFT 32及びp型TFT 33はデータ保持回路37の出力電圧により導通/非導通が制御されるスイッチング素子として動作する。また、n型TFT 34のゲートは走査線B10に接続されており、走査線B10が行ドライバ回路13により走査 (選択) され“H”レベルの電圧になっていれば導通し、非走査 (非選択) であり“L”レベルの電圧になっていれば非

導通となる。すなわち、n型TFT 34は走査線B10の走査 (選択) /非走査 (非選択) により導通/非導通が制御されるスイッチング素子として動作する。そして、走査線B10が選択された場合、データ保持回路37の出力電圧がデータ“1”に対応する“H”レベルのときには、n型TFT 32及び34を介して電圧供給線VR8に供給された電圧VREFが液晶表示素子36に印加され、データ保持回路37の出力電圧がデータ“0”に対応する“L”レベルのときには、電圧供給線11により供給された電圧COMが液晶表示素子36に印加される。実際には、液晶表示部36の対向電極 (図示せず) には電圧Vcを印加しておくので、それぞれ、概ね (VREF-Vc)、(COM-Vc) が液晶表示素子36には印加されることになる。このように、n型TFT 32, 34及びp型TFT 33とからなる電圧印加回路38は、データ保持回路37の出力データ電圧に応じて、液晶表示素子36に所定の電圧を印加する。

【0019】ここでは、図4に示すような液晶表示素子36に印加された電圧 (以降、液晶電圧Vlcと記す) と各サブドットの反射輝度との関係を有するノーマリ・ブラック・モードの液晶表示とする。そして、表示コントラストが大きくなるように、液晶電圧Vlcが $V_{max} = |V_{REF} - V_c|$ のとき概ね最大輝度 L_{max} 、 $V_{min} = |COM - V_c|$ のとき概ね最小輝度 L_{min} が得られるように、各電圧を設定しておく (Vcは対向電極の電圧)。するとここでは、図2に示したように、各サブドットがサブドットa、サブドットbの面積比を概ね2:1としているので、各ドットの反射輝度はサブドットa及びbの反射輝度の組み合わせとなり、ほぼ、 L_{min} 、 $(1/3)L_{max}$ 、 $(2/3)L_{max}$ 、 L_{max} 、の4段階をとることができる。これは、2ビットの階調表現に対応しており、ここでは画像信号を2ビットとしている。そして、列ドライバ回路17に入力される画像信号の上位ビット (R1, G1, B1) のデータをサブドットaに下位ビット (R0, G0, B0) のデータをサブドットbに、それぞれ対応させることにより、各色2ビット=4段階の階調表現 (表示色: 64色) が可能となる。ここでは、各サブドットがサブドットa、サブドットbの面積比を概ね2:1とするので、2ビットの画像信号が表現する4段階の階調レベルに対して、表示輝度のレベルがほぼ直線に対応する。各サブドットのサブドットa、サブドットbの面積比を選ぶことにより、画像信号が表現する階調レベルに対する表示輝度レベルの特性、すなわち γ 特性を所望の特性に設定することも可能である。

【0020】このように、液晶表示素子36に電圧印加して表示を行う場合、走査線A9及び走査線B10によりサブドットのデータ保持回路37及び電圧印加回路38を走査して、データ線7からデータ電圧を供給してデータ保持回路37にデータ電圧を保持するとともにデー

タ保持回路37から出力されるデータ電圧に基づいて電圧印加回路38を介してデータ電圧に対応する電圧（ $|(\text{VREF}-\text{Vc})|$ 、または $|(\text{COM}-\text{Vc})|$ ）を液晶表示素子36に印加するモード、すなわち、データ線7からのデータ電圧により液晶表示素子36の表示状態をリフレッシュ（更新）するモード（以降、リフレッシュ・モードと記す）と、走査線B10によりサブドットの電圧印加回路38のみを走査して、データ保持回路37の保持電圧を更新することなく、リフレッシュ・モードにてデータ保持回路37に保持されたデータ電圧に基づいて電圧印加回路38を介してデータ電圧に対応する電圧（ $|(\text{VREF}-\text{Vc})|$ 、または $|(\text{COM}-\text{Vc})|$ ）を液晶表示素子36に印加して、リフレッシュ・モードでの液晶表示素子36の表示状態を更新することなく保持するモード（以降、ホールド・モードと記す）の2つの表示モードをとることができる。

【0021】次に、本実施の形態による液晶表示装置の全体の動作につき以下説明する。まず、図1に示すように、入力されたR、G、Bの画像信号は画像信号処理回路1に送られる。図5に示すように、入力画像フレーム(n)に入力された画像信号は、画像信号処理回路1で時間軸が圧縮され、表示フレーム(n)のリフレッシュ・サブフレーム(n)の期間に所定のタイミングで列ドライバ回路17へ入力される。このように、液晶表示部5の1画面分の表示に対応する表示フレーム(1画面表示の単位期間)と、入力画像信号の1画面分に対応する入力画像フレーム(1画面入力の単位期間)とは同じ長さとする。そして、入力画像信号はその入力画像フレームより1フレーム分遅れた表示フレームで液晶表示部5に表示される。

【0022】さらに、1表示フレームは、入力画像信号に応じて液晶表示部5の表示をリフレッシュ（更新）するためのリフレッシュ・サブフレームと、液晶表示部5の表示をホールド（保持）するためのホールド・サブフレームにより構成される。リフレッシュ・サブフレームにおいては、画素6の各サブドットに設けられたデータ保持回路37及び電圧印加回路38が上述のリフレッシュ・モードで動作し、また、ホールド・サブフレームにおいては、上述のホールド・モードで動作する。図5に示すように、1つの表示フレームは、1つのリフレッシュ・サブフレームと1つ以上のホールド・サブフレームにより構成される。ここでは、1つの表示フレーム内に3つのホールド・サブフレームを含むものとする。そして、表示モード切替回路2は、入力される同期信号から、入力画像フレーム期間を4つのサブフレーム期間に分割し、先頭のサブフレームをリフレッシュ・サブフレームに、残りの3つのサブフレームをホールド・サブフレームに設定し、リフレッシュ・サブフレームかホールド・サブフレームかを示すリフレッシュ／ホールド識別信号を出力する。

【0023】次に、リフレッシュ・サブフレームの動作につき説明する。画像信号処理回路1はリフレッシュ／ホールド識別信号がリフレッシュ・サブフレームを示す場合、時間軸圧縮された入力画像フレーム(n)の画像信号は、表示フレーム(n)のリフレッシュ・サブフレーム(n)に所定のタイミングで列ドライバ回路17のラッチ回路19へ入力される。また、ドライバ制御回路3は、リフレッシュ／ホールド識別信号がリフレッシュ・サブフレームを示す場合、列ドライバ制御信号を列ドライバ回路17へ出力する。すなわち、列ドライバ回路17のシフトレジスタ18にはドライバ制御回路3から概ね図5(f)、(g)に示すタイミングでスタートパルスSTH、シフトクロックCLKHが入力され、シフトクロックCLKHが入力されるごとに順次シフトパルスがラッチパルスとしてラッチ回路19へ出力される。ラッチ回路19では、シフトレジスタ18からのラッチパルスに基づいて画像信号処理回路1から出力されるデータR[1..0]、G[1..0]、B[1..0]をラッチすることにより1ライン分のデータをライン方向（表示の横方向）に展開する。ライン方向に展開されたデータは、さらに後段のラッチ回路20でドライバ制御回路3から出力されるラッチパルスLP(図5(h))により共通のタイミングでラッチされる。

【0024】ラッチ回路20からの出力信号は、パラレルシリアル変換回路21により上位ビット、下位ビットの順番でシリアル信号に変換され、バッファ回路22を介して液晶表示部5の各データ線7に入力される。このように、各データ線の信号DR1、DG1、DB1、・・・、DRn、DGn、DBnは、図5(i)に示すようにラッチ回路20でラッチされた信号をライン期間の前半で上位ビット(R1、G1、B1)、後半で下位ビット(R0、G0、B0)の順に時間分割したデータとなる。

【0025】ドライバ制御回路3からは、リフレッシュ／ホールド識別信号の内容にかかわらず、行ドライバ制御信号が行ドライバ回路13へ出力される。すなわち、行ドライバ回路13のシフトレジスタ回路14にはドライバ制御回路3から概ね図5(d)、(e)に示すようなタイミングでスタートパルスSTV、シフトクロックSTVが入力される。また、制御信号発生回路15には、表示モード切替回路2からリフレッシュ／ホールド識別信号が入力され、リフレッシュ・モードに設定される。そして、制御信号発生回路15は、リフレッシュ／ホールド識別信号がリフレッシュ・サブフレームを示す場合には、シフトレジスタ回路14の出力信号に基づいて、以下に説明するようなスイッチ12、走査線A9、及び走査線B10を駆動するための信号を発生し、バッファ回路16を介してスイッチ12、走査線A9、及び走査線B10へ出力する。

【0026】例えば、第1ライン期間においては、サブ

ドットaの電圧供給線VR1a及びサブドットbの電圧供給線VR1bに設けられたスイッチ12は、バッファ回路16の出力信号により導通し、図中(k)に示すように基準電圧VREFを電圧供給線VR1a及びVR1bに出力する。また、第1ライン期間の前半においては図中(m)に示すように、バッファ回路16から第1ラインのサブドットaの走査線A1a及び走査線B1aへ“H”電圧の駆動パルスが出力される。同様に第1ライン期間の後半においては図中(n)に示すように、バッファ回路16から第1ラインのサブドットbの走査線A1b及び走査線B1bへ“H”電圧の駆動パルスが出力される。

【0027】さらに、リフレッシュ・サブフレームにおいては、前述したように、列ドライバ回路17からは、ライン期間の前半で上位ビットに対応したデータが、また後半では下位ビットに対応したデータがそれぞれ出力されている。このように、第1ライン期間の前半においては、第1ラインのサブドットaに設けられた回路が、図3をもとに説明したリフレッシュ・モードで動作する。すなわち、サブドットaに設けられたデータ保持回路37及び電圧印加回路38がそれぞれ走査線A1a及び走査線B1aにより走査され、第1ラインの画像信号の上位ビットに応じた電圧がデータ保持回路37に保持されるとともに、データ保持回路37の出力電圧の“H”、“L”レベルに応じて、電圧供給線VR1aに供給された基準電圧VREF、もしくは電圧供給線11に供給された電圧COMが電圧印加回路38を介してサブドットaの液晶表示素子36へ印加される(書き込まれる)。同様に、第1ライン期間の後半においては、第1ラインのサブドットbに設けられた回路がリフレッシュ・モードで動作する。すなわち、サブドットbに設けられたデータ保持回路37及び電圧印加回路38がそれぞれ走査線A1b及び走査線B1bにより走査され、第1ラインの画像信号の下位ビットに応じた電圧がデータ保持回路37に保持されるとともに、データ保持回路37の出力電圧の“H”、“L”レベルに応じて、電圧供給線VR1bに供給された基準電圧VREF、もしくは電圧供給線11に供給された電圧COMが電圧印加回路38を介してサブドットbの液晶表示素子36へ印加される(書き込まれる)。

【0028】第2ライン以降も同様にして、各ライン期間の前半に、画像信号の上位ビットに応じた信号がデータ線7に出力され、サブドットaに設けられたデータ保持回路37及び電圧印加回路38がそれぞれ走査線A9及び走査線B10により走査され、データ保持回路37に保持されるとともに、データ保持回路37の出力電圧の“H”、“L”レベルに応じて、電圧供給線VRに供給された基準電圧VREF、もしくは電圧供給線11に供給された電圧COMが電圧印加回路38を介してサブドットaの液晶表示素子36へ順次印加される(書き込

まれる)。また、各ライン期間の後半に、画像信号の下位ビットに応じた信号がデータ線7に出力され、サブドットbに設けられたデータ保持回路37及び電圧印加回路38がそれぞれ走査線A及び走査線Bにより走査され、データ保持回路37に保持されるとともに、データ保持回路37の出力電圧の“H”、“L”レベルに応じて、電圧供給線VRに供給された基準電圧VREF、もしくは電圧供給線11に供給された電圧COMが電圧印加回路38を介してサブドットbの液晶表示素子36へ順次印加される(書き込まれる)。

【0029】このように、リフレッシュ・サブフレームでは、サブドット走査期間に走査線A9及び走査線B10によりデータ保持回路37及び電圧印加回路38を走査して、データ保持を行いながら、保持データに基づいて液晶に電圧印加を行えるので、1回のサブドット走査により表示画像を更新することができ、表示画像データが別の画像に変化したときにも、表示画像が即座に切り替わる。

【0030】次に、ホールド・サブフレームの動作につき説明する。ホールド・サブフレームにおいては、リフレッシュ/ホールド識別信号がホールド・サブフレームを示す信号となり、これに基づいて列ドライバ回路17へは、画像処理回路1からの画像信号及びドライバ制御回路3からの列ドライバ制御信号が図6に示すように停止される。すなわち、列ドライバ回路17は停止状態になり、各データ線7には常時“L”電圧が出力される。一方、行ドライバ回路13へは、リフレッシュ・サブフレームと同様に、スタートパルスSTV、シフトクロックCLKVが入力され、シフトレジスタ回路14の出力信号に基づいて、スイッチ12、走査線A9、及び走査線B10を駆動するための信号を発生し、バッファ回路16を介してスイッチ12、走査線A9、及び走査線B10へ出力する。

【0031】そして、第1ラインのサブドットaの走査線B1a、サブドットbの走査線B1b、・・・と順次走査される。また、ホールド・サブフレームにおいては、いずれのラインの走査線A9も“L”レベルがバッファ回路12から出力されている。さらに、各ライン期間で、スイッチ12が導通し、基準電圧VREFが各サブドットの電圧供給線に順次供給されていく。このように、第1ライン期間の前半において、第1ラインのサブドットaに設けられた回路が、図3をもとに説明したホールド・モードで動作する。すなわちデータ保持回路37は走査線A9により走査されず、電圧印加回路38が走査線B10により走査され、データ保持回路37に保持された第1ラインの画像信号の上位ビットに応じた電圧の“H”、“L”レベルに応じて、電圧供給線8に供給された基準電圧VREF、もしくは電圧供給線11に供給された電圧COMをサブドットaの液晶表示素子36へ再度印加する(再書き込みする)。同様に、第1ライ

ン期間の後半においては、第1ラインのサブドットbに設けられた回路がホールド・モードで動作する。すなわち、データ保持回路37は走査線A9により走査されず、電圧印加回路38が走査線B10により走査され、データ保持回路37に保持された第1ラインの画像信号の下位ビットに応じた電圧の“H”、“L”レベルに応じて、電圧供給線8に供給された基準電圧VREF、もしくは電圧供給線11に供給された電圧COMをサブドットbの液晶表示素子36へ再度印加する（再書込みする）。

【0032】第2ライン以降も同様に、各ライン期間の前半に、サブドットaに設けられた回路がホールド・モードで動作する。すなわち、データ保持回路37は走査線A9により走査されず、電圧印加回路38が走査線B10により走査され、データ保持回路37に保持された画像信号の上位ビットに応じた電圧の“H”、“L”レベルに応じて、電圧供給線8に供給された基準電圧VREF、もしくは電圧供給線11に供給された電圧COMをサブドットaの液晶表示素子36へ再度印加する（再書込みする）。また、各ライン期間の後半に、サブドットbに設けられた回路がホールド・モードで動作する。すなわち、データ保持回路37は走査線A9により走査されず、電圧印加回路38が走査線B10により走査され、データ保持回路37に保持された画像信号の下位ビットに応じた電圧の“H”、“L”レベルに応じて、電圧供給線8に供給された基準電圧VREF、もしくは電圧供給線11に供給された電圧COMをサブドットbの液晶表示素子36へ再度印加する（再書込みする）。

【0033】このようにして、ホールド・サブフレームにおいては、リフレッシュ・サブフレームにおいてデータ保持回路37に保持された電圧に基づいて液晶表示素子に再度電圧印加（再書込み）を行うことにより、リフレッシュ・サブフレームに書き込まれた液晶表示素子の光学状態を保持する。後続のホールド・サブフレームにおいても、同様に、以上述べたホールド・サブフレームにおける動作を繰り返す。

【0034】このとき、図7に示すように、基準電圧VREFの極性を、各サブフレーム内の各表示ライン毎に反転させ、さらに、サブフレーム間で各ラインの極性を反転させれば、ライン毎に液晶表示素子の電圧の極性が分散され、サブフレームの切替りに起因する表示輝度のリップル（フリッカ）がさらに低減される。図においては、対向電極の電圧Vcに対し、基準電圧VREFを正にとる場合を+、負にとる場合を-と表している。

【0035】このように、基準電圧VREFの極性を各サブフレーム内の各表示ライン毎に反転させ、さらに、サブフィールド間で各ラインの極性を反転させる場合であっても、各電圧供給線8に設けられたスイッチ12が、各ラインの書込みを行う期間に前後して、この期間

を含む期間に導通して、基準電圧VREFを電圧供給線8に供給する。このように、基準電圧VREFをスイッチ12を介して各電圧供給線8に供給するので、スイッチ12がなく全電圧供給線に基準電圧VREFを供給する場合に比べ基準電圧発生回路4の容量性負荷が小さくなり、基準電圧発生回路4の回路規模を小さくすることができるとともに、基準電圧VREFの極性反転する際の電圧供給線8の有する容量性負荷の充放電に伴う消費電力を低減することが可能となる。

10 【0036】図8は、本実施の形態における表示輝度のリップル（フリッカ）を、従来例と比較して示した図である。図8（a）が本実施の形態の場合、（b）が従来例の場合を示している。図示するように、本実施の形態においては、表示フレームレートが低い場合であっても、リフレッシュ・サブフレームにおいてリフレッシュされた表示画像を、ホールド・サブフレームにおいて再書込みを繰り返すので、表示輝度のリップル（フリッカ）周波数を従来の装置に比べて高くすることが可能であり、表示輝度のリップルを抑えることが可能となる。

20 人間の視覚特性を考慮すれば、サブフレームの周波数を概略60Hz程度またはそれ以上に設定するのが望ましい。また、表示フレームレートを下げた場合でも、各表示フレーム内の液晶表示素子の平均電圧は低下することがないので、表示コントラストも低下することがない。

【0037】さらに、図9は、本実施の形態における列ドライバ回路の消費電力を示す図である。ホールド・サブフレームにおいても液晶表示素子36へ再書込みを行うにもかかわらず、ホールド・サブフレームにおける再書込みは、各サブドットに設けられたデータ保持回路37に保持された電圧に基づいて行われるので、各ホールド・サブフレームにおいては列ドライバ回路17を停止させることができる。すなわち、列ドライバ回路17をリフレッシュ・サブフレームのみ動作するような間欠動作が可能となり、ホールド・サブフレームの個数に応じて消費電力を低減することが可能となる。

【0038】1表示フレームをn個のサブフレームから構成する場合、列ドライバ回路の消費電力Warは、 $War = (1/n) \times Wr + ((n-1)/n) \times Wh$ （Wr：リフレッシュ・サブフレーム期間の平均消費電力（すなわち、動的消費電力と静的消費電力の和の平均）、Wh：ホールド・サブフレームの平均消費電力（すなわち、静的消費電力の平均））と表すことができる。列ドライバ回路をCMOS回路で構成すれば、静的消費電力は極めて小さくなるので、 $War \approx (1/n) \times Wr$ となる。すなわち、列ドライバ回路の間欠駆動を行わない従来の装置に比べ、列ドライバ回路の消費電力を、ほぼ1/nに低減することができる。

【0039】列ドライバ回路の駆動周波数は、行ドライバ回路の駆動周波数に比べるとはるかに高く、例えば、液晶表示部の水平画素数を100程度としても、前者は

後者の約100倍に達する。このため、列ドライバ回路の消費電力も、行ドライバ回路に比べはるかに高くなる。我々の実験によれば、縦横各100画素程度の場合、液晶表示装置全体の消費電力の約50%程度が列ドライバ回路で消費されることが判った。従って、本実施の形態のように、列ドライバ回路を間欠的に動作させて、その消費電力を低減することは、液晶表示装置全体の消費電力からみても、極めて大きな効果をもたらすものである。

【0040】以上のように、本実施の形態においては、10 各表示フレームを、液晶表示素子の表示画像をリフレッシュするためのリフレッシュ・サブフレームと各サブドットに設けられたデータ保持回路の保持電圧により液晶表示素子に再書き込みを行うホールド・サブフレームにより構成したので、表示輝度のリップル（フリッカ）やコントラスト低下を抑えて、低表示フレームレートで表示することが可能となり、表示品位を確保した上で消費電力を低減することができる。加えて、ホールド・サブフレームでは、列ドライバの動作を停止できるので、さらに消費電力を低減することが可能となる。なお、本実施の形態においては、各表示フレームを1つのリフレッシュ・サブフレームと3個のホールド・サブフレームとして、合計4個のサブフレームから構成するようにしたが、1表示フレームに含まれるホールド・サブフレームの個数は、各サブドットに設けたデータ保持回路37の保持データが維持される範囲で任意に設定することが可能である。

【0041】実施の形態2。入力画像信号が静止画像の場合には表示フレーム周波数（表示フレームレート）を小さくして消費電力を低く抑え、また、入力画像信号が30 動画画像の場合には、表示フレーム周波数を高くして、動画を構成する各フレーム画像の欠落を少なくして、より滑らかな動画画像を表示するように構成することが考えられる。以下、このような場合における実施の形態を実施の形態2として説明する。図10は実施の形態2である液晶表示装置の構成を示すブロック図である。図において、50は外部からの表示フレームレート切替信号に基づいて、表示フレームレートを切替えるための表示フレームレート識別信号を出力する表示フレームレート切替回路である。他の構成は、実施の形態1において説明したので、ここでは詳しい説明を省略する。

【0042】次に動作につき説明する。まず、動きの速い動画画像のように高い表示フレームレートで表示する必要がある場合には、入力表示フレームレート切替信号が例えば、高い表示フレームレートに切替える“H”レベル（高ロジックレベル）の信号として表示フレームレート切替回路50に入力される。表示モード切替回路2では、高い表示フレームレート（以降、 F_{rh} と記す）により液晶表示部5で表示を行うために、図11（a）に示すように、入力画像信号のフレームに対応して、1つ50

のサブフレームを構成するよう、常時リフレッシュ・サブフレームを示すリフレッシュ／ホールド識別信号を画像信号処理回路1、ドライバ制御回路3に送る。そして、画像信号処理回路1では、実施の形態1におけるリフレッシュ・サブフレームの動作と同様に、所定のタイミングで画像データ $R[1..0]$ 、 $G[1..0]$ 、 $B[1..0]$ を列ドライバ回路17に送る。また、ドライバ制御回路3は、行ドライバ回路13及び列ドライバ回路17がリフレッシュ・サブフレームとして動作するように、行ドライバ制御信号及び列ドライバ制御信号を出力する。

【0043】次に、毎秒数コマ単位のアニメーション画像等の動きの遅い動画画像のように、比較的遅い表示フレームレートで表示しても問題のない場合には、入力表示フレームレート切替信号が例えば、中間表示フレームレートに切替える“M”レベル（中間電位ロジックレベル）の信号として表示フレームレート切替回路50に入力される。表示モード切替回路2では、中間表示フレームレート（以降、 F_{rm} と記す）で液晶表示部5で表示を行うために、図11（b）に示すように、入力画像信号のフレームに対応して、 (F_{rh}/F_{rm}) 個のサブフレームを構成するよう、リフレッシュ／ホールド識別信号を画像信号処理回路1、ドライバ制御回路3に送る。ここでは、高表示フレームレート F_{rh} を基準に、 (F_{rh}/F_{rm}) が整数値となるように、表示モード切替回路2では、中間表示フレームレート F_{mr} が設定される。図11（b）においては、例えば、 $(F_{rh}/F_{rm}) = 5$ の場合を示している。すなわち、表示フレーム毎に、1個のリフレッシュ・サブフレームと4個のホールド・サブフレームを構成する。以後、画像信号処理回路1では、実施の形態1において説明したのと同様に、各表示フレームで1つのリフレッシュ・サブフレームとそれに続くホールド・サブフレームの動作を繰り返す。

【0044】さらに、静止画像のように、さらに遅い表示フレームで表示しても問題のない場合には、入力表示フレームレート切替信号が例えば、低表示フレームレートに切替える“L”レベル（低ロジックレベル）の信号として表示フレームレート切替回路50に入力される。表示モード切替回路2では、中間表示フレームレート（以降、 F_{rl} と記す）で液晶表示部5で表示を行うために、図11（c）に示すように、入力画像信号のフレームに対応して、 (F_{rh}/F_{rl}) 個のサブフレームを構成するよう、リフレッシュ／ホールド識別信号を画像信号処理回路1、ドライバ制御回路3に送る。中間表示フレームレートによる場合と同様に、高表示フレームレート F_{rh} を基準に、 (F_{rh}/F_{rl}) が整数値となるように、表示モード切替回路2では、中間表示フレームレート F_{ml} が設定される。図11（c）においては、例えば、 $(F_{rh}/F_{rm}) = 15$ の場合を示して

いる。すなわち、表示フレーム毎に、1個のリフレッシュ・サブフレームと14個のホールド・サブフレームを構成する。

【0045】以上のように、高表示フレームレート F_{rh} を基準にして中間表示フレームレート F_{rm} 及び低表示フレームレート F_{rl} を設定することにより、中間／低表示フレームレートにおける各サブフレームレートを高フレームレートのサブフレームレートに合わせ、表示フレームの切替は、サブフレームの個数により設定することが可能となる。すなわち、入力画像信号の内容に応じて、複数の表示フレームレートを切替えて表示を行う場合であっても、サブフレームレートは一定にして、各表示フレームを構成するサブフレームの個数を表示フレームレートに合わせて設定することにより、容易に複数の表示フレームで表示することが可能となる。

【0046】実施の形態3. 図12は、実施の形態3である液晶表示装置の構成を示すブロック図である。50は液晶表示部5の少なくとも1面分のR、G、Bデータ（少なくとも1フィールド分のR、G、Bデータ）を保持することのできるメモリ回路、51はメモリ回路50の書き込み／読出しを制御するメモリ制御回路、52はクロックを発生するクロック発生回路、53はMPUバス上のコマンド・データをデコードするコマンド・デコーダ回路である。なお、その他の構成は、実施の形態1及び2で説明したので、ここでは詳しい説明を省略する。ここでは、例えば携帯機器に用いられる装置のように、携帯機器本体から液晶表示装置への画像データやコマンド・データ等の入出力を液晶表示装置外部に設けられたマイクロ・プロセッサ（MPU、図示せず）のバスを介して行う形態を説明する。なお、データ幅は8ビットとし、画像信号はそのうちの下位6ビットを使用するものとする。

【0047】次に動作につき説明する。液晶表示部5での表示の更新が必要となる場合に、外部MPU（図示せず）は更新する新たな画像データを含むデータD

[7...0]がMPUバスに送出されるように表示すべき画像データが格納された外部メモリ等（図示せず）を制御する。このとき、コマンド・デコーダ回路53は、データD[7...0]がコマンド内容を表すのか液晶表示装置で表示する画像データを表すのかを識別するコマンド／画像データ識別ビットA0、チップセレクト信号CS、及び読出し／書き込み制御信号R/Wをデコードし、MPUバス上のデータを画像データとしてメモリ回路50へ書き込みを行うコマンドがデコードされた場合には、そのデコード結果をメモリ制御回路51へ送る。そして、メモリ制御回路51はMPUバス上のデータD

[5...0]を書き込むように、メモリ回路50を制御する。ここでは、メモリ回路50への画像データの書き込みは1フレーム分順次書き込まれるものとする。なお、コマンドとデータD[7...0]を用いてメモリ回路5

0への書き込みアドレスを任意に指定することにより部分書き込みを行うことも可能である。このように表示の更新時に、新たな画像データがMPUバスを介してメモリ回路50へ書き込まれ、表示の更新を行わないときには、メモリ回路50への書き込みは行わず、メモリ回路50に保持されたデータを繰り返し表示する。このため、MPUバスの液晶表示装置へのデータ送出は、表示の更新が必要なときのみとなり、MPUバスで消費する電力を低減することができるものである。

【0048】このようにして、機器本体からメモリ回路50に書き込まれた画像データは、メモリ制御回路51により、クロック発生回路52の発生するクロックに基づく所定のタイミングで読み出され、表示データR

[1...0]、G[1...0]、B[1...0]として列ドライバ回路17へ送られる。以降、実施の形態1で説明したのと同様に、ドライバ制御回路3では表示モード切替回路2からのリフレッシュ／ホールド識別信号に基づいて、リフレッシュ・モード及びホールド・モードのそれぞれのモードに応じた制御信号を行ドライバ回路13及び列ドライバ回路17へ送る。

【0049】一方、メモリ制御回路51では表示モード切替回路2からのリフレッシュ／ホールド識別信号に基づいて、リフレッシュ・サブフレームのみ、所定のタイミングでメモリ回路50にストアされた画像データR

[1...0]、G[1...0]、B[1...0]を読み出し、列ドライバ回路17へ送る。以降、実施の形態1同様に、表示フレームをリフレッシュ・サブフレームとホールド・サブフレームにより構成し、リフレッシュ・サブフレームにおいてはリフレッシュ・モードで、またホールド・サブフレームにおいてはホールド・モードで動作する。

【0050】ここで、実施の形態1では、入力される同期信号に基づいて各回路の処理タイミングを決めるよう構成したが、本実施の形態では、液晶表示部5における表示処理のタイミングは、液晶表示装置自体のクロック発生回路52の発生するクロック信号を基準に決める。このため、実施の形態1では、表示フレーム期間は同期信号のタイミングに同期して決められていたが、本実施の形態では、クロック信号のタイミングにより独自に決められる。但し、表示フレームをリフレッシュ・サブフレームとホールド・サブフレームから構成する点は、実施の形態1と何ら変わりはない。

【0051】以上のように、本実施の形態においても、実施の形態1同様、各表示フレームを、液晶表示素子の表示画像をリフレッシュするためのリフレッシュ・サブフレームと各サブドットに設けられたデータ保持回路の保持電圧により液晶表示素子に再書き込みを行うホールド・サブフレームにより構成したので、表示輝度のリップル（フリッカ）やコントラスト低下を抑えて、低表示フレームレートで表示することが可能となり、表示品位を

確保した上で消費電力を低減することができる。加えて、ホールド・サブフレームでは、列ドライバの動作を停止できるので、さらに消費電力を低減することが可能となる。

【0052】実施の形態4. 図13は、実施の形態4である液晶表示装置の構成を示すブロック図である。54は外部からのメモリ回路50への書込み要求に応じて表示フレームレートを判定する表示フレームレート判定回路である。なお、その他の構成は、実施の形態1～3で説明したので、ここでは詳しい説明を省略する。こ

こでは、実施の形態3同様、例えば携帯機器に用いられる装置のように、携帯機器本体から液晶表示装置への画像データやコマンド・データ等の入出力を液晶表示装置外部に設けられたマイクロ・プロセッサ(MPU、図示せず)のバスを介して行う形態を説明する。なお、データ幅は8ビットとし、画像信号はそのうちの下位6ビットを使用するものとする。

【0053】次に動作につき説明する。表示の更新が必要なときのみメモリ回路50への書込みがMPUバスを介して行われるので、表示フレームレート判定回路54では、MPUバスのチップセレクト信号CS、読出し・書込み制御信号R/W、コマンド/画像データ識別ビットA0を受け、コマンド・デコーダ回路53がメモリ制御回路51に対して書込み命令を送る頻度を検出して、表示更新の度合いを判定し、表示フレームレートを判定する。なお、ここでは、実施の形態2同様、表示フレームレートを3段階に切替えるものとする。

【0054】例えば、所定の期間にコマンド・デコーダ回路53がメモリ制御回路51に対して書込み要求を出す回数をNとし、Nh、Nlを表示フレームレート判定回路54に予め設定された値とすれば、以下のような判定結果を出力する。N≥Nhのとき、“H”レベル出力、Nh>N≥Nlのとき、“M”レベル出力、N<Nlのとき、“L”レベル出力。例えば、Nを1秒間に書込み要求を出す回数として、Nh、Nlをそれぞれ15、2程度に設定する。

【0055】そして、表示モード切替回路2では、表示フレームレート判定回路54からの表示フレームレート判定信号に基づいて、実施の形態2同様に、高フレームレート表示、中フレームレート表示、低フレームレート表示を切替える。すなわち、表示フレームレート判定信号が“H”レベルの場合には高フレームレート表示を行うように、常時リフレッシュ・サブフレームを示すリフレッシュ/ホールド識別信号を画像信号処理回路1、ドライバ制御回路3に送る。

【0056】また、表示フレームレート判定信号が“M”レベルの場合には中フレームレート表示を行うように、(Frh/Frm)個のサブフレームを構成するよう、リフレッシュ/ホールド識別信号を画像信号処理回路1、ドライバ制御回路3に送る。ここで例えば、実

施の形態2同様に、表示フレーム毎に1個のリフレッシュ・サブフレームと4個のホールド・サブフレームを構成する。

【0057】さらに、表示フレームレート判定信号が“L”レベルの場合には低フレームレート表示を行うように、(Frh/Frl)個のサブフレームを構成するよう、リフレッシュ/ホールド識別信号を画像信号処理回路1、ドライバ制御回路3に送る。ここで例えば、実施の形態2同様に、表示フレーム毎に1個のリフレッシュ・サブフレームと14個のホールド・サブフレームを構成する。以降、実施の形態1及び2と同様にして、表示モード切替信号に基づいて、リフレッシュ・モード、ホールド・モードでの表示を行う。

【0058】なお、メモリ制御回路51は、リフレッシュ・サブフレームのときのみ、所定のタイミングでメモリ回路50から画像データR[1..0], G[1..0], B[1..0]が読み出されるように、メモリ回路50を制御する。

【0059】以上のように、外部MPUからの液晶表示装置へのメモリ回路への書込み要求の頻度から必要な表示フレームレートを判定し、表示フレームレートの判定結果に応じて表示フレームレートを切替えるようにしたので、表示内容に応じて表示フレームレートを切替えることができ、高い表示フレームレートが必要な動画像の場合には表示フレームレートを高くして、より滑らかな動画像表示を可能とし、また、低いフレームレートで表示しても問題のない静止画主体の画像の場合には、表示フレームレートを低くして、消費電力を抑えて表示することが可能となる。

【0060】なお、本実施の形態においては、表示フレームレートを3段階に切替えるものとしたが、段階数は任意に設定することができる。さらには、所定の期間にコマンド・デコーダ回路53がメモリ制御回路51に対して書込み要求を出す回数Nに対して、概ね2倍程度となるように表示フレームレートを設定するようにしてもよい。このようにすれば、メモリ制御回路51への書込み要求と表示フレームレートが非同期の場合であっても、MPUから送られる画像データの表示の欠落を抑えることができる。

【0061】また、MPUからのコマンドとして表示フレームレートを決定するコマンドを用意しておき、そのコマンドに従って表示フレームレートを切り替えるよう構成することも可能である。この場合には、機器本体側のMPUにより表示内容に応じてそれに適した表示フレームレートを判定し、判定された表示フレームレートを表示フレーム設定コマンドとして液晶表示装置へ送出し、液晶表示装置では、MPUバスを介して送られた表示フレームレート設定コマンドを、コマンドデコーダ回路53によりデコードしたのち、その結果に基づいて、表示フレームレート判定回路54は表示フレームレート

設定コマンドによる表示フレームレート設定値をそのまま表示モード切替回路2へ送るようにすれば良い。

【0062】さらには、表示フレームレート判定回路54では、本実施の形態で説明したようなメモリ制御回路51に対して書込み命令を送る頻度検出による表示フレームレート判定結果に優先してMPUからの表示フレームレート設定コマンドによる設定値を受け付けるように構成してもよい。なお、上記各実施の形態においては、液晶表示装置がカラー表示を行う場合につき説明したが、例えば、各画素を例えば3つのサブドットにより構成すれば、モノクロ表示を行う液晶表示装置にも適用可能であることは言うまでもない。また、画像データが2ビットである場合につき説明したが、各画素のRGBドットを構成するサブドットの数を増やすことにより、3ビット以上の画像データによる表示も可能である。

【0063】

【発明の効果】以上のように、この発明による液晶表示装置においては、表示データをデータ保持手段に供給するとともに、供給され保持された表示データに基づいて液晶へ所定の電圧を印加することにより表示内容を更新する第1の表示モードに対応した第1のサブフレームと、保持された表示データに基づいて液晶へ所定の電圧を印加することにより、第1の表示モードで更新された表示を保持する第2の表示モードに対応した第2のサブフレームにより1つの表示フレームを構成するようにしたので、表示輝度のリップル（フリッカ）やコントラスト低下を抑えて、低表示フレームレートで表示することが可能となり、表示品位を確保した上で消費電力を低減することができる。

【0064】この発明による液晶表示装置においては、1つの表示フレームを、1つの第1のサブフレームとn個（nは0以上の整数）の第2のサブフレームにより構成し、表示フレームレートに応じて、第2のサブフレームの個数nを切替えて表示を行うようにしたので、入力画像信号の内容に応じて、複数の表示フレームレートを切替えて表示を行う場合であっても、サブフレームレートは一定にして、各表示フレームを構成するサブフレームの個数を表示フレームレートに合わせて設定することにより、容易に複数の表示フレームで表示することが可能となる。

【0065】この発明による液晶表示装置においては、入力される画像信号をサブフレーム内の期間に時間軸圧縮するようにしたので、入力される画像信号のフレームレートが低い場合であっても、高いサブフレームレートで表示することが可能となる。

【0066】この発明による液晶表示装置においては、第2の表示モードで、第2の走査線を走査するとともに、データ線駆動手段を停止するので、第2のサブフレームにおける消費電力を低減することができ、さらに低電力な液晶表示装置を得ることができる。

【0067】この発明による液晶表示装置においては、少なくとも1画面の表示データを保持するメモリ手段への書込み要求頻度に応じて、表示フレームレートを判定するようにしたので、入力画像の内容に応じて表示フレームレートを切り替えて表示することができる。

【0068】この発明による携帯機器においては、第1乃至第6の発明による液晶表示装置を用いるので、低電力の携帯機器を得ることができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1である液晶表示装置の構成を示すブロック図である。

【図2】 本発明の実施の形態1である液晶表示装置におけるR、G、Bの各ドットの構成を示す図である。

【図3】 本発明の実施の形態1である液晶表示装置における各サブドットに対応して設けられた回路構成を示す図である。

【図4】 本発明の実施の形態1である液晶表示装置における液晶印加電圧と液晶表示部の反射輝度の関係を示す図である。

【図5】 本発明の実施の形態1である液晶表示装置におけるリフレッシュ・サブフレームの概略動作タイミングを示す図である。

【図6】 本発明の実施の形態1である液晶表示装置におけるホールド・サブフレームの概略動作タイミングを示す図である。

【図7】 本発明の実施の形態1である液晶表示装置における基準電圧VREFの極性反転シーケンスを示す図である。

【図8】 本発明の実施の形態1である液晶表示装置における表示輝度のリップル（フリッカ）を示す図である。

【図9】 本発明の実施の形態1である液晶表示装置における列ドライバ回路の消費電力を示す図である。

【図10】 本発明の実施の形態2である液晶表示装置の構成を示すブロック図である。

【図11】 本発明の実施の形態2である液晶表示装置におけるサブフレームの構成を示す図である。

【図12】 本発明の実施の形態3である液晶表示装置の構成を示すブロック図である。

【図13】 本発明の実施の形態3である液晶表示装置の構成を示すブロック図である。

【図14】 従来の装置の構成を示すブロック図である。

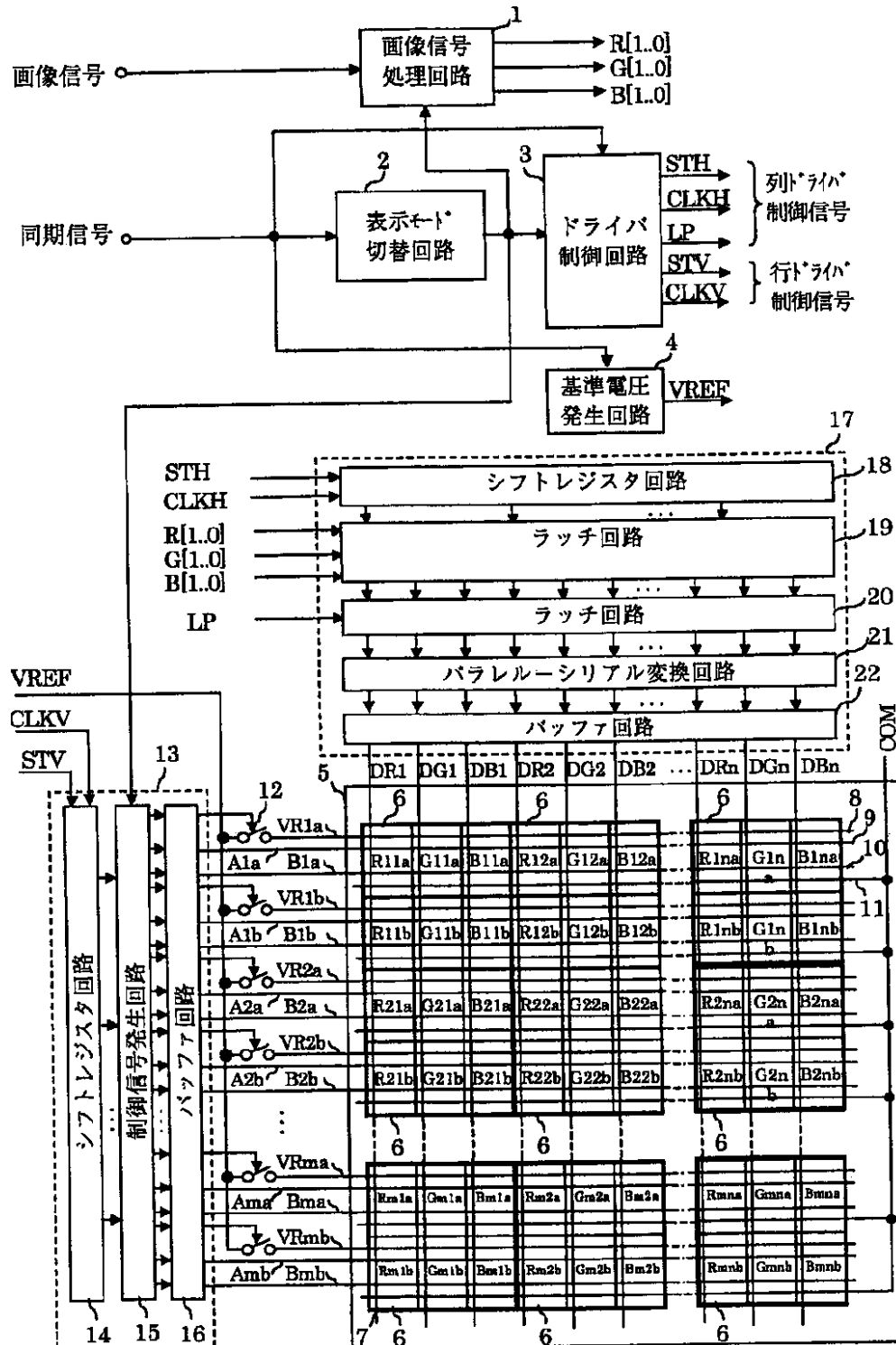
【図15】 従来の装置のRGB各ドットに設けられた回路を示す図である。

【符号の説明】

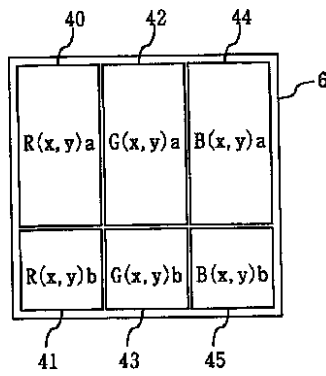
1 画像信号処理回路、2 表示モード切替回路、3 ドライバ制御回路、5 液晶表示部、6 画素、7 データ線、9 走査線A、10 走査線B、13 行ドライバ回路、17 列ドライバ回路、37 データ保持回路、

38 電圧印加回路、40～45 サブドット、50 判定回路。
表示フレームレート切替回路、54表示フレームレート

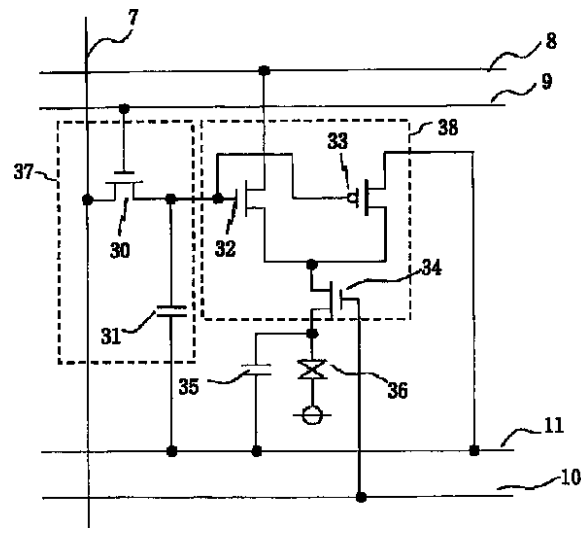
【図1】



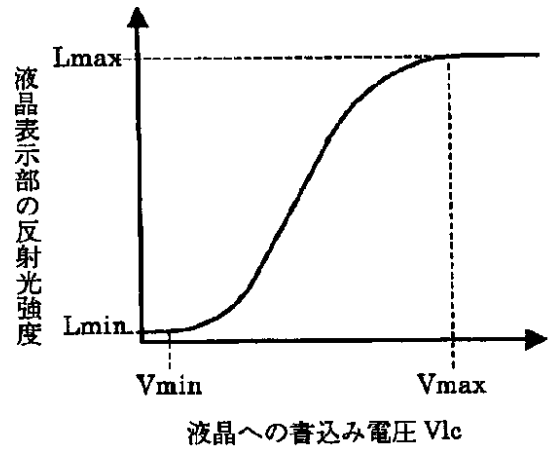
【図2】



【図3】



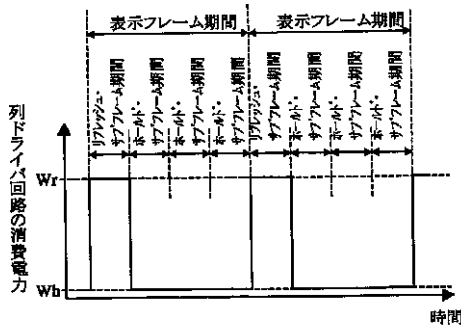
【図4】



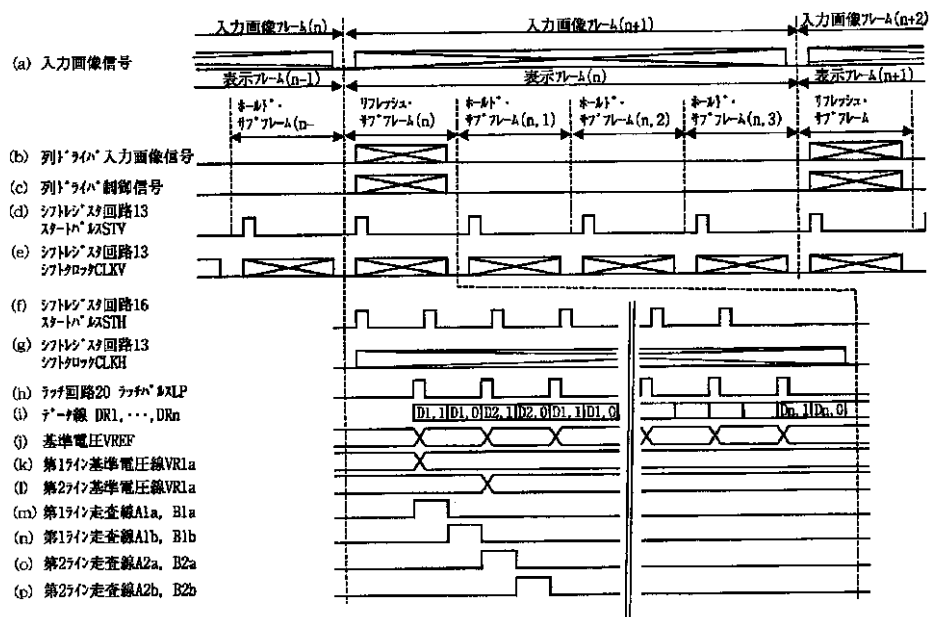
【図7】

表示ライン 番号	サブフレーム 番号				k				(k+1)				(k+2)				(k+3)				...
	列番号				1	2	3	...	1	2	3	...	1	2	3	...	1	2	3	...	
1	サブドット				+	+	+		-	-	-		+	+	+		-	-	-		
	a				+	+	+		-	-	-		+	+	+		-	-	-		
2	サブドット				-	-	-		+	+	+		-	-	-		+	+	+		
	a				-	-	-		+	+	+		-	-	-		+	+	+		
3	サブドット				+	+	+		-	-	-		+	+	+		-	-	-		
	a				+	+	+		-	-	-		+	+	+		-	-	-		
...	サブドット				+	+	+		-	-	-		+	+	+		-	-	-		
	a				+	+	+		-	-	-		+	+	+		-	-	-		

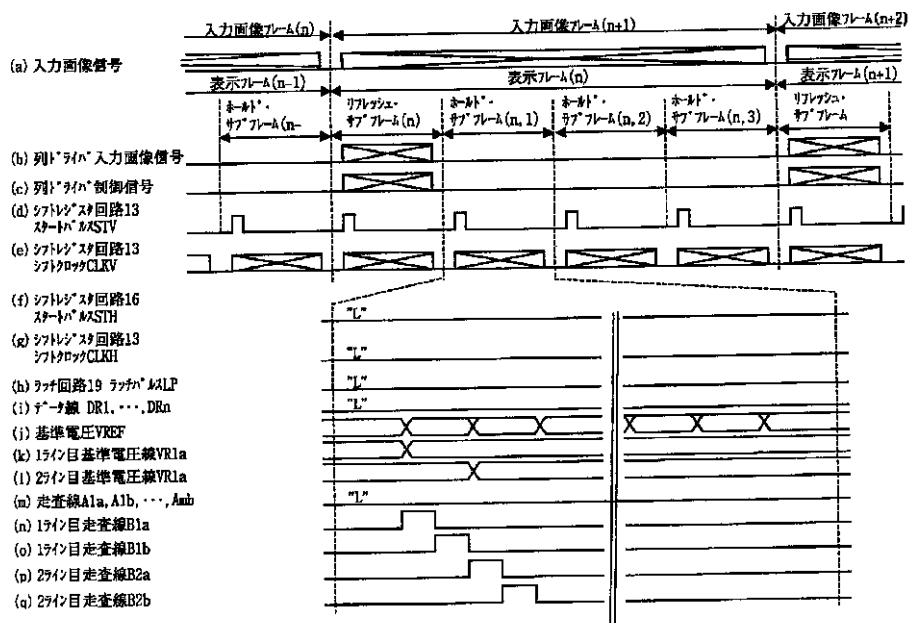
【図9】



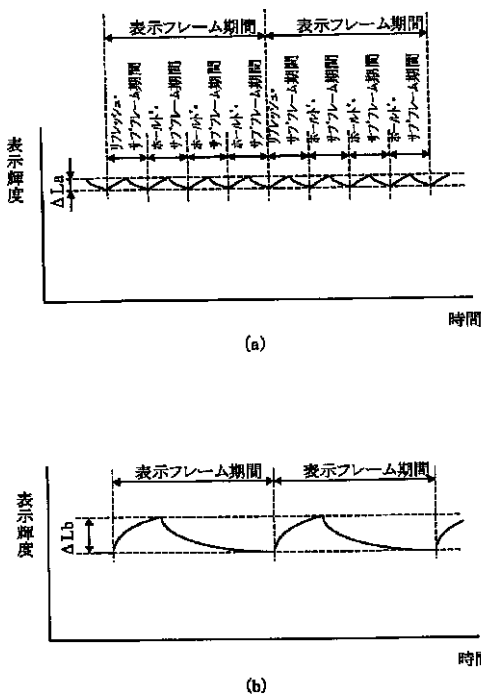
【図5】



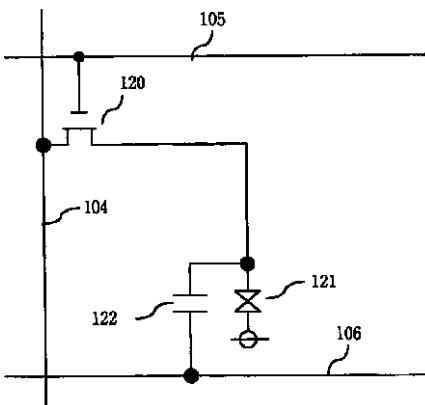
【図6】



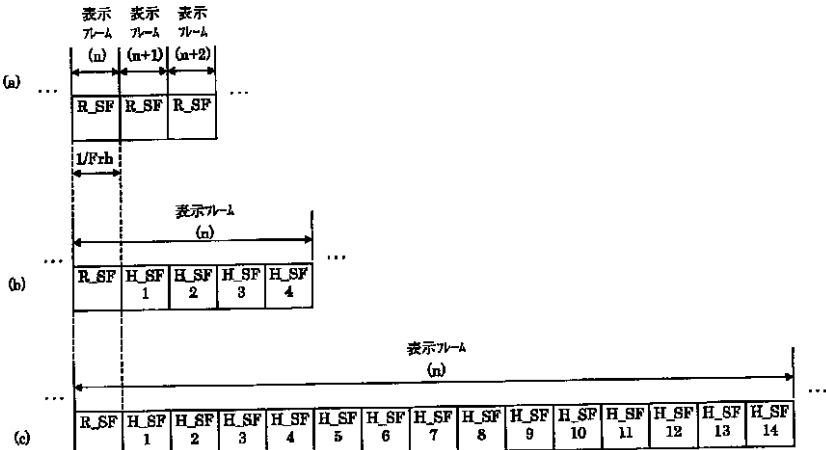
【図8】



【図15】

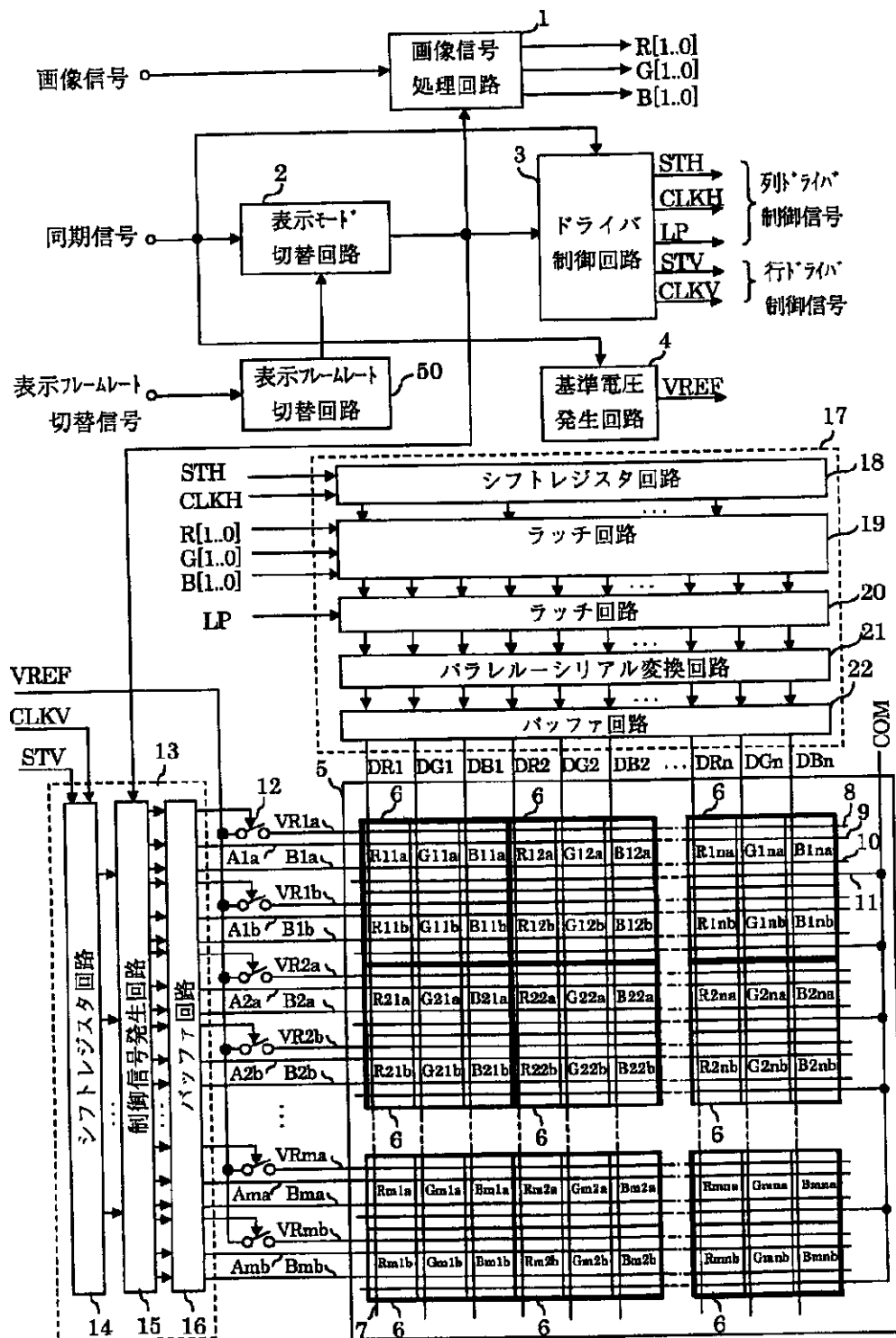


【図11】

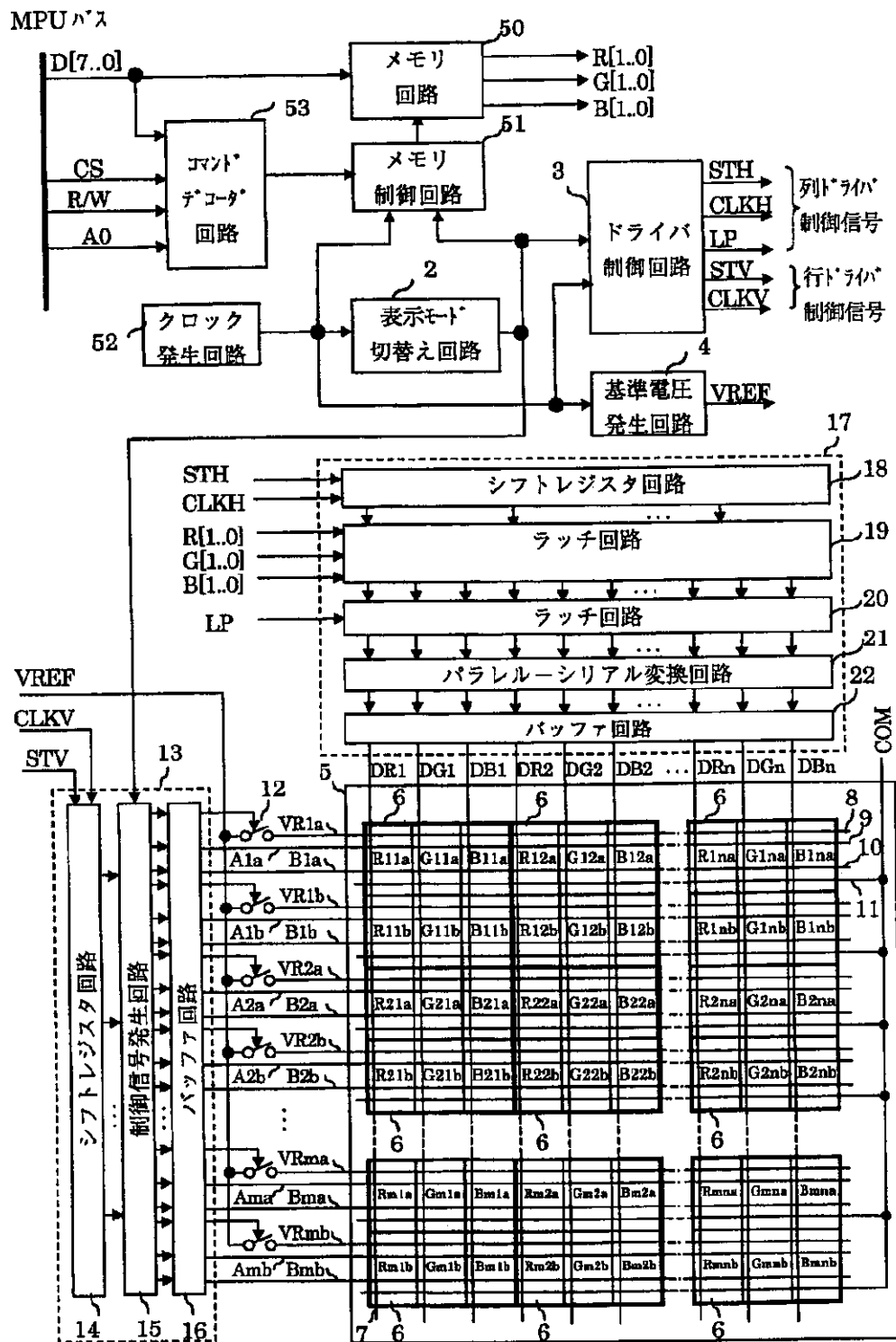


R_SF: フラッシュ・ライトフレーム
H_SF: ホット・ライトフレーム

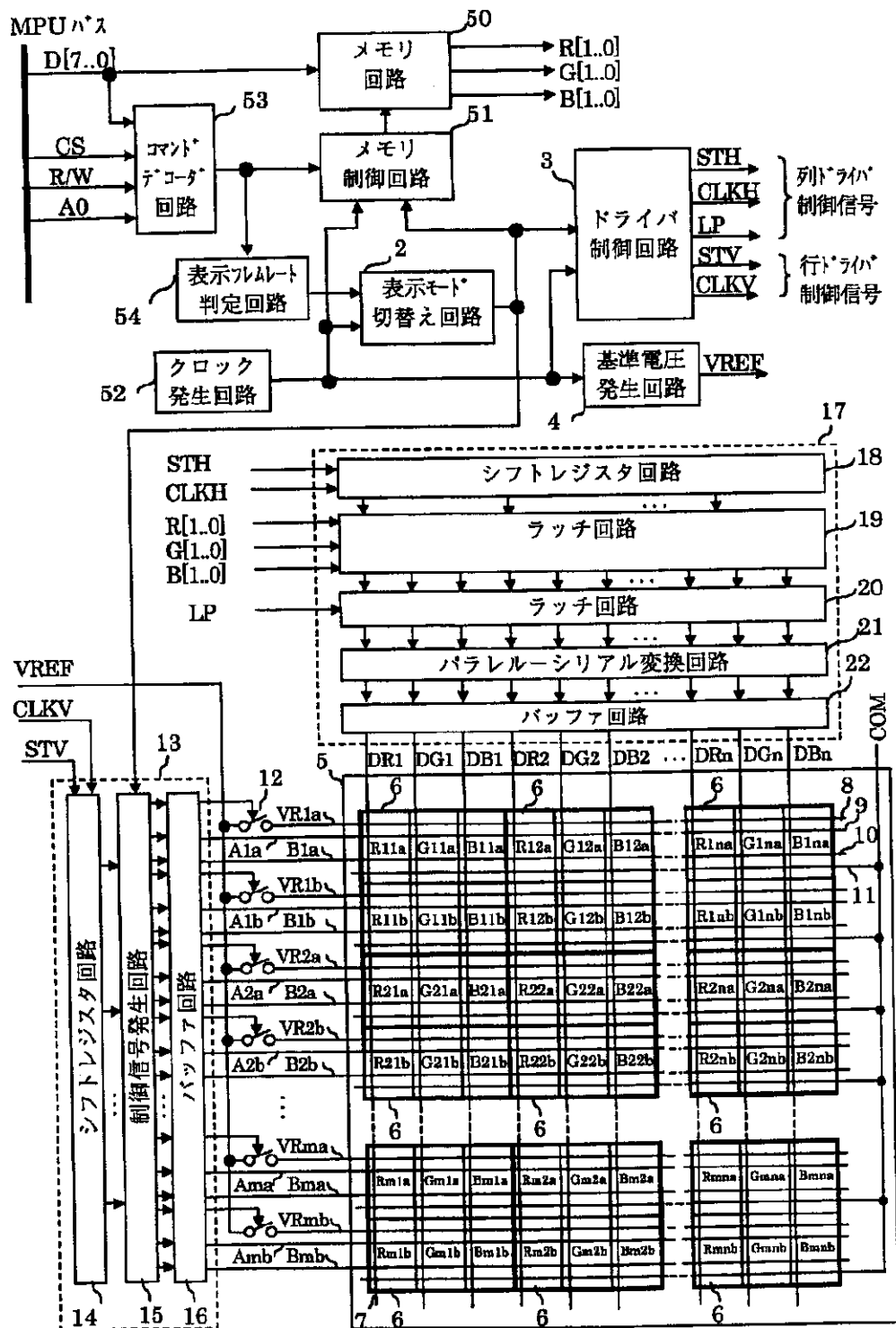
【図10】



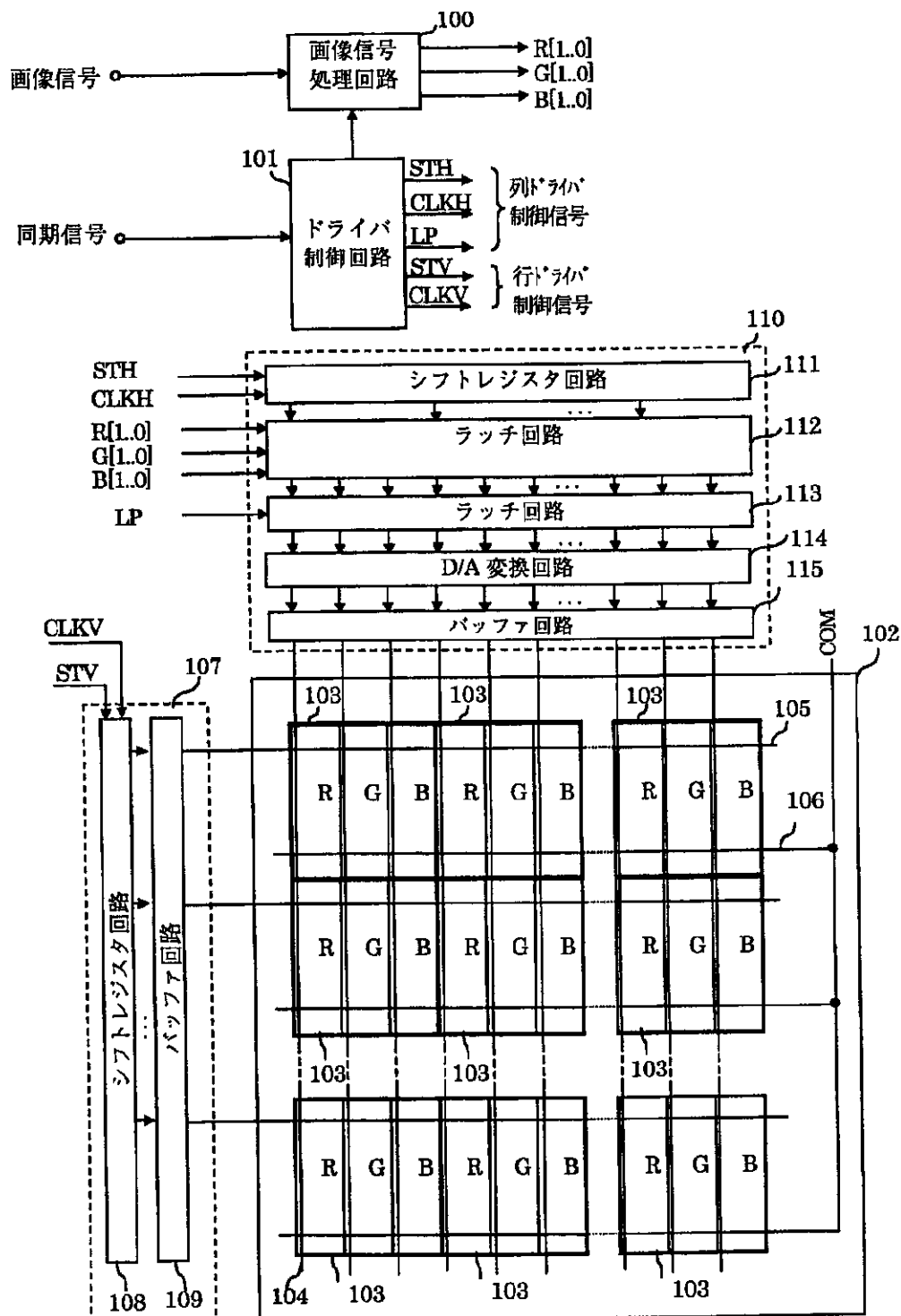
【図12】



【図13】



【図14】



フロントページの続き

(72)発明者 村井 博之
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 井上 満夫
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

Fターム(参考) 2H093 NA16 NA41 NC22 NC23 NC26
NC28 NC50 ND10 ND39 NG20
5C006 AA12 AF44 AF53 AF83 BB16
BC03 BC06 BC12 BF02 BF03
BF04 BF15 BF26 BF42 EC01
FA23 FA47 FA54 FA56
5C080 AA10 BB05 DD06 DD26 EE29
FF11 JJ02 JJ03 JJ04 JJ05

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2001306038A5	公开(公告)日	2006-12-28
申请号	JP2000126553	申请日	2000-04-26
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	上里将史 時岡秀忠 村井博之 井上満夫		
发明人	上里 将史 時岡 秀忠 村井 博之 井上 満夫		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
FI分类号	G09G3/36 G02F1/133.575 G09G3/20.611.A G09G3/20.611.E G09G3/20.650.J		
F-TERM分类号	2H093/NA16 2H093/NA41 2H093/NC22 2H093/NC23 2H093/NC26 2H093/NC28 2H093/NC50 2H093/ND10 2H093/ND39 2H093/NG20 5C006/AA12 5C006/AF44 5C006/AF53 5C006/AF83 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC12 5C006/BF02 5C006/BF03 5C006/BF04 5C006/BF15 5C006/BF26 5C006/BF42 5C006/EC01 5C006/FA23 5C006/FA47 5C006/FA54 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD26 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 2H093/NA54 2H093/NC34 2H093/NC40 2H193/ZA04 2H193/ZA19 2H193/ZD24		
其他公开文献	JP2001306038A		

摘要(译)

解决的问题：提供一种能够在不损害显示质量的情况下实现低功耗的液晶显示装置以及使用该液晶显示装置的便携式装置。 解决方案：用于显示一个屏幕的显示帧被提供显示数据到数据保存电路，电压施加电路根据保存的数据向液晶施加电压以刷新显示内容。 在刷新模式和保持模式下的显示，其中电压施加电路基于保持在电压保持电路中的数据由电压施加电路施加施加到液晶的电压，以保持在刷新模式下更新的显示。 它由保持子帧组成。