

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5229858号
(P5229858)

(45) 発行日 平成25年7月3日 (2013.7.3)

(24) 登録日 平成25年3月29日 (2013.3.29)

(51) Int. Cl.

F I

G O 2 F 1/1345 (2006.01)

G O 2 F 1/1345

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

G O 2 F 1/133 (2006.01)

G O 2 F 1/133 5 5 0

G O 9 G 3/36 (2006.01)

G O 9 G 3/36

G O 9 G 3/20 (2006.01)

G O 9 G 3/20 6 2 1 B

請求項の数 15 (全 17 頁) 最終頁に続く

(21) 出願番号 特願2007-191808 (P2007-191808)

(22) 出願日 平成19年7月24日 (2007.7.24)

(65) 公開番号 特開2008-26908 (P2008-26908A)

(43) 公開日 平成20年2月7日 (2008.2.7)

審査請求日 平成22年7月23日 (2010.7.23)

(31) 優先権主張番号 10-2006-0068931

(32) 優先日 平成18年7月24日 (2006.7.24)

(33) 優先権主張国 韓国 (KR)

(73) 特許権者 512187343

三星ディスプレイ株式会社

Samsung Display Co.,
Ltd.大韓民国京畿道龍仁市器興区三星二路95
95, Samsung 2 Ro, Giheung-Gu, Yongin-City,
Gyeonggi-Do, Korea

(74) 代理人 110000051

特許業務法人共生国際特許事務所

(72) 発明者 崔 晋 榮

大韓民国 ソウル市 麻浦区 孔徳2洞
三星レミアン1次アパート 105棟 8
05号

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

基板と、

前記基板上に形成される複数のゲート線と、

前記ゲート線と交差する複数のデータ線と、

前記ゲート線及び前記データ線と接続されて、ドレーン電極を含む複数の薄膜トランジスタと、

前記薄膜トランジスタと接続されて行列状に配列され、前記ゲート線に平行な第1辺及び該第1辺より長さが短くて該第1辺と隣接する第2辺を有する複数の画素電極と、を有し、

前記ドレーン電極の一部は隣接する画素電極の間に配置され、

前記画素電極に印加される画素電圧は、特定電圧より高い値を有する正極性の電圧と特定電圧より低い値を有する負極性の電圧とからなり、

前記ドレーン電極の一部は隣接する画素電極に印加される画素電圧の極性が異なる場合、何れか一つの画素電極にだけ重なり、隣接する画素電極に印加される画素電圧の極性が同じ場合、二つの画素電極と全て重なることを特徴とする液晶表示装置。

【請求項 2】

前記画素電極に印加される画素電圧の極性は $m \times 1$ 反転駆動されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記 m は 3 であることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記画素電極及び前記ドレーン電極と重なる維持電極線をさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記ドレーン電極の一部と前記維持電極線は、列方向に隣接する画素電極の間に配置されることを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】

前記画素電極は、前段ゲート線を覆うことを特徴とする請求項 1 に記載の液晶表示装置。

10

【請求項 7】

前記画素電極と前記データ線及び前記ゲート線の間に形成される有機膜をさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 8】

前記第 1 辺の長さは、前記第 2 辺の長さの 3 倍であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 9】

前記ゲート線と接続されるゲート駆動部をさらに含み、
前記ゲート駆動部は、前記ゲート線、前記データ線、及び前記薄膜トランジスタと共に液晶表示装置に集積されることを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 10】

基板と、
前記基板上に形成される複数のゲート線と、
前記ゲート線と交差する複数のデータ線と、
前記ゲート線及び前記データ線と接続される複数の薄膜トランジスタと、
各々前記薄膜トランジスタと接続され、各々前記ゲート線と平行な第 1 辺及び該第 1 辺よりその長さが短く該第 1 辺に隣接する第 2 辺を有して列方向に隣接する第 1 画素電極、第 2 画素電極、及び第 3 画素電極と、を有し、
前記第 1 画素電極、前記第 2 画素電極、及び前記第 3 画素電極のそれぞれに印加される画素電圧は、特定電圧より高い値を有する正極性の電圧と特定電圧より低い値を有する負極性の電圧とからなり、

30

前記第 2 及び第 3 画素電極に印加される画素電圧の極性が同一で、前記第 1 画素電極に印加される画素電圧の極性は前記第 2 及び第 3 画素電極に印加される画素電圧の極性と逆であり、

前記ドレーン電極は、前記第 1 及び第 2 画素電極の間に配置される第 1 ドレーン電極、及び前記第 2 及び第 3 画素電極の間に配置される第 2 ドレーン電極を含み、

前記第 1 ドレーン電極は前記第 1 画素電極にだけ重なり、前記第 2 ドレーン電極は前記第 2 及び第 3 画素電極と全て重なることを特徴とする液晶表示装置。

【請求項 11】

前記画素電極及び前記ドレーン電極と重なる維持電極線をさらに含むことを特徴とする請求項 10 に記載の液晶表示装置。

40

【請求項 12】

前記画素電極は、前段ゲート線を覆うことを特徴とする請求項 10 に記載の液晶表示装置。

【請求項 13】

前記画素電極と前記データ線及び前記ゲート線の間に形成される有機膜をさらに含むことを特徴とする請求項 10 に記載の液晶表示装置。

【請求項 14】

前記第 1 辺の長さは、前記第 2 辺の長さの 3 倍であることを特徴とする請求項 10 に記載の液晶表示装置。

50

【請求項 15】

前記ゲート線と接続されるゲート駆動部をさらに含み、

前記ゲート駆動部は、前記ゲート線、前記データ線、及び前記薄膜トランジスタと共に液晶表示装置に集積されることを特徴とする請求項 10 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、現在最も広く使用されている平板表示装置のうちのひとつであって、画素電極と共通電極など電場生成電極が形成されている二枚の表示板とその間に入っている液晶層を含む。液晶表示装置は、電場生成電極に電圧を印加して液晶層に電場を生成し、これを通して液晶層の液晶分子の配向を決定して、入射光の偏光を制御することによって映像を表示する。

【0003】

液晶表示装置は、また、各画素電極に接続されているスイッチング素子及びスイッチング素子を制御して画素電極に電圧を印加するためのゲート線とデータ線など複数の信号線を含む。ゲート線は、ゲート駆動回路が生成したゲート信号を生成し、データ線はデータ駆動回路が生成したデータ電圧を伝達し、スイッチング素子はゲート信号によってデータ電圧を画素電極に伝達する。

【0004】

このようなゲート駆動回路及びデータ駆動回路は、複数の集積回路チップ形態で表示板に直接装着されたり、可撓性回路フィルムなどに装着されたりして表示板に付着されるが、このような集積回路チップは液晶表示装置の製造費用の高い割合を占める。特にデータ駆動集積回路チップの場合、ゲート駆動回路チップに比べてそのコストが非常に高いため、高解像度、大面積液晶表示装置の場合、その数を減らす必要がある。ゲート駆動回路の場合、ゲート線、データ線及びスイッチング素子と共に表示板に集積することによってその費用を節減できるが、データ駆動回路はその構造が多少複雑で表示板に集積するのが困難であることから、さらにその数を減らす必要があるという問題点がある。

【発明の開示】

【発明が解決しようとする課題】

【0005】

そこで、本発明は上記従来の液晶表示装置の問題点に鑑みてなされたものであって、本発明の目的は、液晶表示装置に設置されるデータ駆動回路チップの数を減らし、列反転駆動時のクロストークの発生を防止する液晶表示装置を提供することにある。

【課題を解決するための手段】

【0006】

上記目的を達成するためになされた本発明の一特徴による液晶表示装置は、基板と、前記基板上に形成される複数のゲート線と、前記ゲート線と交差する複数のデータ線と、前記ゲート線及び前記データ線と接続されて、ドレーン電極を含む複数の薄膜トランジスタと、前記薄膜トランジスタと接続されて行列状に配列され、前記ゲート線に平行な第1辺及び該第1辺より長さが短くて該第1辺と隣接する第2辺を有する複数の画素電極と、を有し、前記ドレーン電極の一部は隣接する画素電極の間に配置され、前記画素電極に印加される画素電圧は、特定電圧より高い値を有する正極性の電圧と特定電圧より低い値を有する負極性の電圧とからなり、前記ドレーン電極の一部は隣接する画素電極に印加される画素電圧の極性が異なる場合、何れか一つの画素電極にだけ重なり、隣接する画素電極に印加される画素電圧の極性が同じ場合、二つの画素電極と全て重なる。

前記画素電極に印加される画素電圧の極性は $m \times 1$ 反転駆動できる。

前記 m は 3 でよい。

10

20

30

40

50

前記画素電極及び前記ドレーン電極と重なる維持電極線をさらに含むことができる。

前記ドレーン電極の一部と前記維持電極線は、列方向に隣接する画素電極の間に配置できる。

前記画素電極は前段ゲート線を覆うことができる。

前記画素電極と前記データ線及び前記ゲート線の間に形成される有機膜をさらに含むことができる。

前記第1辺の長さは前記第2辺の長さの3倍でよい。

前記ゲート線と接続されるゲート駆動部をさらに含み、前記ゲート駆動部は、前記ゲート線、前記データ線、及び前記薄膜トランジスタと共に液晶表示装置に集積できる。

【0007】

上記目的を達成するためになされた本発明の他の特徴による液晶表示装置は、基板と、前記基板上に形成される複数のゲート線と、前記ゲート線と交差する複数のデータ線と、前記ゲート線及び前記データ線と接続される複数の薄膜トランジスタと、各々前記薄膜トランジスタと接続され、各々前記ゲート線と平行な第1辺及び該第1辺よりその長さが短く該第1辺に隣接する第2辺を有して列方向に隣接する第1画素電極、第2画素電極、及び第3画素電極と、を有し、前記第1画素電極、前記第2画素電極、及び前記第3画素電極のそれぞれに印加される画素電圧は、特定電圧より高い値を有する正極性の電圧と特定電圧より低い値を有する負極性の電圧とからなり、前記第2及び第3画素電極に印加される画素電圧の極性が同一で、前記第1画素電極に印加される画素電圧の極性は前記第2及び第3画素電極に印加される画素電圧の極性と逆であり、前記ドレーン電極は、前記第1及び第2画素電極の間に配置される第1ドレーン電極、及び前記第2及び第3画素電極の間に配置される第2ドレーン電極を含み、前記第1ドレーン電極は前記第1画素電極にだけ重なり、前記第2ドレーン電極は前記第2及び第3画素電極と全て重なる。

前記画素電極及び前記ドレーン電極と重なる維持電極線をさらに含むことができる。

前記画素電極は前段ゲート線を覆うことができる。

前記画素電極と前記データ線及び前記ゲート線の間に形成される有機膜をさらに含むことができる。

前記第1辺の長さは前記第2辺の長さの3倍でよい。

前記ゲート線と接続されるゲート駆動部をさらに含み、前記ゲート駆動部は、前記ゲート線、前記データ線、及び前記薄膜トランジスタと共に液晶表示装置に集積できる。

【発明の効果】

【0008】

本発明によれば、液晶表示装置に設置されるデータ駆動回路チップの数を減らし、クロストークの発生を防止しながらも開口率を確保することができる。

【発明を実施するための最良の形態】

【0009】

以下、本発明の液晶表示装置を実施するための最良の形態の具体例を、図面を参照しながら詳細に説明する。しかし、本発明は多様な形態に実現でき、ここで説明する実施形態に限定されない。

【0010】

図面から多様な層及び領域を明確に表現するために厚さを拡大して示した。明細書全体にわたって類似する部分については同一図面符号を付けた。層、膜、領域、板などの部分が他の部分の「上」にあるとする時、これは他の部分の「直ぐ上」にある場合だけでなく、その中間に他の部分がある場合も含む。一方、ある部分が他の部分の「直上」にあるとする時には中間に他の部分がないことを意味する。

【0011】

図1及び図2を参照して本発明の実施形態1による液晶表示装置について説明する。

図1は、本発明の実施形態1による液晶表示装置のブロック図であり、図2は、本発明の実施形態1による液晶表示装置の一つの画素に対する等価回路図である。

【 0 0 1 2 】

図 1 及び図 2 を参照すると、本発明の実施形態 1 による液晶表示装置は、液晶表示板組立体 3 0 0 とこれに接続された一対のゲート駆動部 4 0 0 及びデータ駆動部 5 0 0、データ駆動部 5 0 0 に接続された階調電圧生成部 8 0 0、そしてこれらを制御する信号制御部 6 0 0 を含む。

【 0 0 1 3 】

液晶表示板組立体 3 0 0 は、等価回路から見ると、複数の表示信号線と、これに接続されて略行列状に配列された複数の画素 (P X 1、P X 2、P X 3) を含む。一方、図 2 に示した構造から見ると、液晶表示板組立体 3 0 0 は互いに対向する下部及び上部に位置するトランジスタ表示板 1 0 0 及び共通電極表示板 2 0 0 とその間に入っている液晶層 3 を含む。

10

【 0 0 1 4 】

信号線 ($G_1 - G_n$ 、 $D_1 - D_m$) は、ゲート信号 (「走査信号」 とも言う) を伝達する複数のゲート線 ($G_1 - G_n$) とデータ信号を伝達する複数のデータ線 ($D_1 - D_m$) を含む。

ゲート線 ($G_1 - G_n$) は、略行方向にのびて互いにほぼ平行し、データ線 ($D_1 - D_m$) は略列方向にのびて互いにほぼ平行する。

【 0 0 1 5 】

各画素 (P X 1、P X 2、P X 3) は行方向の長い構造を有し、例えば、ゲート線 (G_L) とデータ線 (D_L) に接続された画素 (P X 1、P X 2、P X 3) は、信号線 (G_L 、 D_L) に接続されたスイッチング素子 (Q) と、これに接続された液晶キャパシタ (C_{lc}) 及びストレージキャパシタ (C_{st}) を含む。ストレージキャパシタ (C_{st}) は必要に応じて省略できる。

20

【 0 0 1 6 】

スイッチング素子 (Q) は、下部表示板 (トランジスタ表示板) 1 0 0 に備えられている薄膜トランジスタなどの三端子素子であり、その制御端子はゲート線 (G_L) と接続され、入力端子はデータ線 (D_L) と接続され、出力端子は液晶キャパシタ (C_{lc}) 及びストレージキャパシタ (C_{st}) と接続されている。

【 0 0 1 7 】

液晶キャパシタ (C_{lc}) は、下部表示板 1 0 0 の画素電極 1 9 1 と上部表示板 (共通電極表示板) 2 0 0 の共通電極 2 7 0 を二つの端子として、画素電極 1 9 1 と共通電極 2 7 0 との二つの電極間の液晶層 3 は誘電体として機能する。画素電極 1 9 1 はスイッチング素子 (Q) と接続され、共通電極 2 7 0 は上部表示板 2 0 0 の前面に形成されて共通電圧 (V_{com}) が印加される。図 2 とは異なって、共通電極 2 7 0 が下部表示板 1 0 0 に備えられる場合もあり、この時には二つの電極 1 9 1、2 7 0 のうちの少なくとも一つを線状または棒状に形成できる。

30

【 0 0 1 8 】

液晶キャパシタ (C_{lc}) の補助的役割を果たすストレージキャパシタ (C_{st}) は、下部表示板 1 0 0 に備えられた維持電極線 (S_L) と画素電極 1 9 1 が絶縁体を間に置いて重なって形成され、この別途の信号線には共通電圧 (V_{com}) などの決められた電圧が印加される。しかし、ストレージキャパシタ (C_{st}) は、画素電極 1 9 1 が絶縁体を介して直ぐ上の前段ゲート線と重なることで構成されるようにすることもできる。

40

【 0 0 1 9 】

一方、色表示を実現するためには、各画素 (P X 1 - P X 3) が基本色のうちの一つの色を固有に表示したり (空間分割)、各画素 (P X 1 - P X 3) が時間によって交互に基本色を表示したり (時間分割) するようにして、これらの基本色の空間的、時間的合計で望む色が認識されるようにする。基本色の例としては、赤色、緑色、青色など三原色がある。図 2 は、空間分割の一例として、各画素 (P X 1 - P X 3) が画素電極 1 9 1 に対応する上部表示板 2 0 0 の領域に基本色のうちの一つの色を示すカラーフィルター 2 3 0 を備えることを示している。図 2 とは異なって、カラーフィルター 2 3 0 は下部表示板 1 0

50

0の画素電極191上または下に形成できる。行方向に隣接した画素(PX1 - PX3)のカラーフィルタ230は互いに接続されて行方向に長くのびていて、列方向には互いに異なる色を示すカラーフィルタ230が交互に配置されている。

【0020】

各カラーフィルタ230が赤色、緑色、青色のうちのいずれか一つの色を示すと仮定して、赤色フィルタ230を備えた画素を赤色画素、緑色フィルタ230を備えた画素を緑色画素、青色フィルタ230を備えた画素を青色画素という。赤色画素、青色画素、緑色画素は列方向に順に交互に配列されている。

このように三原色の画素(PX1 - PX3)は、画像表示の基本単位の何れか一つのドット(DT)を成す。

10

【0021】

再び図1を参照して説明すると、ゲート駆動部400は、信号線($G_1 - G_n$ 、 $D_1 - D_m$)及び薄膜トランジスタスイッチング素子(Q)などと共に液晶表示板組立体300に集積されて、液晶表示板組立体300の左側と右側に各々位置している(図示せず)。ゲート駆動部400はゲートオン電圧(V_{on})とゲートオフ電圧(V_{off})の組み合わせで構成されるゲート信号をゲート線($G_1 - G_n$)に印加する。ゲート駆動部400は、集積回路チップ状で組立体300上に直接装着されたり可撓性印刷回路フィルム(図示せず)上に装着されたりして、TCP(tape carrier package)状で液晶表示板組立体300に付着されたり、別途の印刷回路基板(図示せず)上に装着されたりし得る。

20

【0022】

液晶表示板組立体300の外側面には光を偏光させる少なくとも一つの偏光子(図示せず)が付着されている。

【0023】

階調電圧生成部800は、画素(PX)の透過率と関係がある二対の階調電圧集合(または基準階調電圧集合)を生成する。二対のうちの一対は、共通電圧(V_{com})に対して正の値を有し、他の一対は負の値を有する。

【0024】

データ駆動部500は、液晶表示板組立体300のデータ線($D_1 - D_m$)に接続されており、階調電圧生成部800からの階調電圧を選択して、これをデータ信号としてデータ線($D_1 - D_m$)に印加する。しかし、階調電圧生成部800が全ての階調に対する電圧を全て提供するのではなく、決められた数の基準階調電圧のみを提供する場合、データ駆動部500は基準階調電圧を分圧して全体階調に対する階調電圧を生成して、この中でデータ信号を選択する。データ駆動部500は、集積回路チップ状で液晶表示板組立体300上に直接装着されたり、可撓性印刷回路フィルム(図示せず)上に装着されたりして、TCP状で液晶表示板組立体300に付着されたり、別途の印刷回路基板(図示せず)上に装着されたりし得る。しかし、信号線($G_1 - G_n$ 、 $D_1 - D_m$)及び薄膜トランジスタのスイッチング素子(Q)などと共に液晶表示板組立体300に集積されるようにすることもできる。

30

【0025】

信号制御部600はゲート駆動部400及びデータ駆動部500などを制御する。

このような液晶表示装置の動作について詳細に説明する。

40

【0026】

信号制御部600は、外部のグラフィック制御機(図示せず)から入力映像信号(R、G、B)及びその表示を制御する入力制御信号を受信する。入力映像信号(R、G、B)は各画素(PX)の輝度情報を含み、輝度は決められた数、例えば、1024($=2^{10}$)、256($=2^8$)または64($=2^6$)個の階調(gray)を有している。入力制御信号の例としては、垂直同期信号(Vsync)と水平同期信号(Hsync)、メインクロック(MCLK)、データイネーブル信号(DE)などがある。

【0027】

50

信号制御部 600 は、外部のグラフィック制御機（図示せず）から入力映像信号（R、G、B）及びその表示を制御する入力制御信号を受信して、液晶表示板組立体 300 の動作条件に合わせて処理してゲート制御信号（CONT1）及びデータ制御信号（CONT2）などを生成した後、各々ゲート駆動部 400 及びデータ駆動部 500 に出力する。信号制御部 600 のこのような映像信号処理には、画素の配置によって入力映像信号（R、G、B）を再配列する動作が含まれる。

【0028】

ゲート制御信号（CONT1）は、走査開始を指示する走査開始信号（STV）とゲートオン電圧（Von）の出力周期を制御する少なくとも一つのクロック信号を含む。ゲート制御信号（CONT1）はまた、ゲートオン電圧（Von）の持続時間を限定する出力イネーブル信号（OE）をさらに含むことができる。

10

【0029】

データ制御信号（CONT2）は、一つの行の画素に対するデジタル映像信号（DAT）の伝送開始を知らせる水平同期開始信号（STH）と、データ線（D₁ - D_m）にアナログデータ信号を印加することを指示するロード信号（LOAD）、及びデータクロック信号（HCLK）を含む。データ制御信号（CONT2）はまた、共通電圧（Vcom）に対するアナログデータ信号の電圧極性（以下、「共通電圧に対するデータ信号の電圧極性」を略して「データ信号の極性」とする）を反転させる反転信号（RVS）をさらに含むことができる。

20

【0030】

信号制御部 600 からのデータ制御信号（CONT2）によって、データ駆動部 500 は、一つの行の画素に対するデジタル映像信号（DAT）を受信して、各デジタル映像信号（DAT）に対応する階調電圧を選択することによって、デジタル映像信号（DAT）をアナログデータ信号に変換した後に、これに対応するデータ線（D₁ - D_m）に印加する。

【0031】

ゲート駆動部 400 は、信号制御部 600 からのゲート制御信号（CONT1）によってゲートオン電圧（Von）をゲート線（G₁ - G_n）に印加し、このゲート線（G₁ - G_n）に接続されたスイッチング素子（Q）を導通させる。以下、データ線（D₁ - D_m）に印加されたデータ信号が導通したスイッチング素子（Q）を通して対応する画素（PX）に印加される。

30

【0032】

画素（PX）に印加されたデータ信号の電圧と共通電圧（Vcom）の差は、液晶キャパシタ（C_{1c}）の充電電圧、つまり、画素電圧として現れる。液晶分子は画素電圧の大きさによってその配列を異ならせて、それにより液晶層 3 を通過する光の偏光が変化する。このような偏光の変化は、液晶表示板組立体 300 に付着された偏光子によって光の透過率変化に現れて、これによって画素（PX）は映像信号（DAT）の階調が示す輝度を表示する。

【0033】

1 水平周期 [「1H」ともいい、水平同期信号（Hsync）及びデータイネーブル信号（DE）の一周期と同一] を単位とし、このような過程を繰り返すことによって、全てのゲート線（G₁ - G_n）に対して順次に（通常は画面の上から下へ）ゲートオン電圧（Von）を印加して、全ての画素（PX）にデータ信号を印加して 1 フレームの映像を表示する。

40

【0034】

1 フレームが終わると、フレームが始まって各画素（PX）に印加されるデータ信号の極性が直前フレームでの極性と逆になるように、データ駆動部 500 に印加される反転信号（RVS）の状態が制御される（フレーム反転）。この時、1 フレーム内でも反転信号（RVS）の特性によって、一つのデータ線を通して流れるデータ信号の極性が変わったり（例：行反転、点反転）、一つの画素行に印加されるデータ信号の極性も互いに異なっ

50

たり（例：列反転、点反転）する場合もありうる。

【 0 0 3 5 】

以下、このような液晶表示板組立体 3 0 0 の一例について、図 3 乃至図 5 を参照して詳細に説明する。

【 0 0 3 6 】

図 3 は、本発明の実施形態 1 による液晶表示板組立体用薄膜トランジスタ表示板の配置図であり、図 4 は、本発明の実施形態 1 による液晶表示板組立体用共通電極表示板の配置図であり、図 5、は図 3 の薄膜トランジスタ表示板と図 4 の共通電極表示板で構成される液晶表示板組立体の配置図であり、図 6 及び図 7 は、図 5 の液晶表示板組立体を V I - V I 及び V I I - V I I 線に沿って切断して示した断面図である。

10

【 0 0 3 7 】

まず、図 3、図 5、図 6 及び図 7 を参照して本発明の実施形態 1 による液晶表示板組立体用薄膜トランジスタ表示板について説明する。

透明なガラスまたはプラスチックなどで形成された絶縁基板 1 1 0 上に複数のゲート線 1 2 1 及び維持電極線 1 3 1 が形成されている。

【 0 0 3 8 】

ゲート線 1 2 1 はゲート信号を伝達して主に横方向にのびている。各ゲート線 1 2 1 は、上にまたは下に突出した複数のゲート電極 1 2 4 と他の層または外部駆動回路との接続のために広いゲート線の端部 1 2 9 を含む。

【 0 0 3 9 】

20

維持電極線 1 3 1 は、共通電圧など所定の電圧が印加されてゲート線 1 2 1 と平行にのびている。維持電極線 1 3 1 は維持電極 1 3 7 を含む。しかし、維持電極線 1 3 1 のパターン及び配置は多様に変更することもできる。

【 0 0 4 0 】

ゲート線 1 2 1 及び維持電極線 1 3 1 は、アルミニウム (A l) やアルミニウム合金などアルミニウム系金属、銀 (A g) や銀合金など銀系金属、銅 (C u) や銅合金など銅系金属、モリブデン (M o) やモリブデン合金などモリブデン系金属、クロム (C r)、タンタル (T a) 及びチタン (T i) などで形成できる。しかし、これらは物理的性質が異なる二つの導電膜 (図示せず) を含む多重膜構造を有してもよい。このうちの一つの導電膜は信号遅延や電圧降下を減らせるように、比抵抗が低い金属、例えば、アルミニウム系金属、銀系金属、銅系金属などで形成できる。これとは異なって、他の導電膜は他の物質、特に I T O 及び I Z O との物理的、化学的、電気的接触特性に優れた物質、例えばモリブデン系金属、クロム、タンタル、チタンなどで構成できる。このような組み合わせの良い例としては、クロム下部膜とアルミニウム (合金) 上部膜及びアルミニウム (合金) 下部膜とモリブデン (合金) 上部膜がある。しかし、ゲート線 1 2 1 及び維持電極線 1 3 1 は、その他にも多様な金属または導電体で形成できる。

30

【 0 0 4 1 】

ゲート線 1 2 1 及び維持電極線 1 3 1 の側面は、基板 1 1 0 面に対して傾いており、その傾斜角は約 3 0 ° 乃至約 8 0 ° であるのが望ましい。

【 0 0 4 2 】

40

ゲート線 1 2 1 及び維持電極線 1 3 1 上には、窒化ケイ素 (S i N x) または酸化ケイ素 (S i O x) などで構成されたゲート絶縁膜 1 4 0 が形成されている。

【 0 0 4 3 】

ゲート絶縁膜 1 4 0 上には、水素化非晶質シリコン (非晶質シリコンは略して a - S i という) または多結晶シリコンなどで形成された複数の島型の半導体 1 5 4 が形成されている。半導体 1 5 4 はゲート電極 1 2 4 上に位置する。

【 0 0 4 4 】

半導体 1 5 4 上には複数の島型の抵抗性接触 (オーミックコンタクト) 部材 1 6 3、1 6 5 が形成されている。抵抗性接触部材 1 6 3、1 6 5 は、リンなどの n 型不純物が高濃度にドーピングされている n + 水素化非晶質シリコンなどの物質で形成されたり、シリサ

50

イドで形成されたりし得る。抵抗性接触部材 163、165 は、対をなして半導体 154 上に配置されている。

【0045】

半導体 154 と抵抗性接触部材 163、165 の側面も基板 110 面に対して傾いており、傾斜角は 30°乃至 80°程度である。

【0046】

抵抗性接触部材 163、165 及びゲート絶縁膜 140 上には複数のデータ線 171 及び複数のドレーン電極 175 が形成されている。

【0047】

データ線 171 は、データ信号を伝達して主に縦方向にのびてゲート線 121 と交差する。各データ線 171 は、ゲート電極 124 に向かってのびた複数のソース電極 173 と他の層または外部駆動回路との接続のために面積が広いデータ線の端部 179 を含む。データ信号を生成するデータ駆動回路（図示せず）は、基板 110 上に付着される可撓性印刷回路フィルム（図示せず）上に装着されたり、基板 110 上に直接装着されたり、基板 110 に集積されたりし得る。データ駆動回路が基板 110 上に集積されている場合、データ線 171 がのびてこれと直接接続される。

10

【0048】

ドレーン電極 175 は、データ線 171 と分離されていてゲート電極 124 を中心にソース電極 173 と対向する。各ドレーン電極 175 は面積が広い側の端部（ドレーン電極の端部）177 と棒状の他側端部を含み、広い端部 177 は維持電極 137 と重なって、棒状端部は U 字型で曲がったソース電極 173 で一部囲まれている。

20

【0049】

一つのゲート電極 124、一つのソース電極 173 及び一つのドレーン電極 175 は、半導体 154 と共に一つの薄膜トランジスタ（TFT）をなし、薄膜トランジスタのチャンネルはソース電極 173 とドレーン電極 175 の間の半導体 154 に形成される。

【0050】

データ線 171 及びドレーン電極 175 は、モリブデン、クロム、タンタル及びチタンなどの耐火性金属またはこれらの合金で形成されるのが望ましく、耐火性金属膜（図示せず）と低抵抗導電膜（図示せず）を含む多重膜構造を有することができる。多重膜構造の例としては、クロムまたはモリブデン（合金）下部膜とアルミニウム（合金）上部膜の二重膜、モリブデン（合金）下部膜とアルミニウム（合金）中間膜とモリブデン（合金）上部膜の三重膜がある。しかし、データ線 171 及びドレーン電極 175 は、その他にも多様な金属または導電体で形成できる。

30

【0051】

データ線 171 及びドレーン電極 175 も、その側面が基板 110 面に対して 30°乃至 80°程度の傾斜角に傾くことが望ましい。

【0052】

抵抗性接触部材 163、165 は、その下の半導体 154 とその上のデータ線 171 及びドレーン電極 175 の間にだけ存在して、これらの間の接触抵抗を低くする。半導体 154 にはソース電極 173 とドレーン電極 175 の間をはじめとしてデータ線 171 及びドレーン電極 175 で覆われずに露出された部分がある。

40

【0053】

データ線 171、ドレーン電極 175 及び露出された半導体 154 部分上には保護膜 180 が形成されている。保護膜 180 は窒化ケイ素と酸化ケイ素などの無機絶縁物で形成される。しかし、保護膜 180 は有機絶縁物でも形成でき、表面が平坦でもよい。有機絶縁水の場合、感光性を有することができ、その誘電常数は約 4.0 以下であるのが望ましい。保護膜 180 は、また、有機膜の優れた絶縁特性を生かしながらも露出された半導体 154 部分に害を及ばないように下部無機膜と上部有機膜の二重膜構造を有してもよい。

【0054】

保護膜 180 にはデータ線 171 の端部 179 とドレーン電極 175 を各々露出する複

50

数の接触孔（コンタクトホール）１８２、１８５が形成されており、保護膜１８０とゲート絶縁膜１４０にはゲート線１２１の端部１２９を露出する複数の接触孔１８１が形成されている。

【００５５】

保護膜１８０上には複数の画素電極１９１、複数の接触補助部材８１及び複数の接触補助部材８２が形成されている。これらはITOまたはIZOなどの透明な導電物質やアルミニウム、銀、クロムまたはその合金などの反射性金属で形成できる。

【００５６】

各画素電極１９１は、ゲート線１２１またはデータ線１７１と殆ど平行な四つの周辺を有する。このうちのゲート線１２１と平行な二つの横辺（１９１ｌ：ｌは英字Ｌの小文字）は、データ線１７１と平行な二つの縦辺（１９１ｓ）の長さより長い略３倍である。従って、横辺が縦辺より短い場合と比べて、各行に位置する画素電極１９１の数が少ないが代わりに各列に位置する画素電極１９１の数が多し。従って、データ線１７１の全体数が減るため、データ駆動部５００用集積回路チップの数を減らして材料費を節減できる。もちろん、ゲート線１２１の数がその分増えるが、ゲート駆動部４００はゲート線１２１、データ線１７１、薄膜トランジスタなどと共に液晶表示板組立体３００に集積できるので、ゲート線１２１の数の増加が特に問題にはならない。また、ゲート駆動部４００が集積回路チップ状で装着されても、ゲート駆動部４００用集積回路チップのコストが相対的に安いため、データ駆動部５００用集積回路チップの数を減らせる分、さらに有利になる。

【００５７】

画素電極１９１は、接触孔１８５を通してドレーン電極１７５と物理的、電氣的に接続されており、ドレーン電極１７５からデータ電圧が印加される。データ電圧が印加された画素電極１９１は、共通電圧が印加される共通電極表示板２００の共通電極２７０と共に電場を生成することによって、画素電極１９１及び共通電極２７０の二つの電極間の液晶層３の液晶分子の方向を決定する。このように決定された液晶分子の方向によって、液晶層３を通過する光の偏光が変わる。画素電極１９１と共通電極２７０は、液晶キャパシタを構成して薄膜トランジスタが遮断された後にも印加された電圧を維持する。

【００５８】

画素電極１９１は、維持電極１３７をはじめとする維持電極線１３１と重なって、液晶キャパシタの電圧維持能力を強化するストレージキャパシタを構成する。さらに詳細に説明すると、まず、維持電極線１３１の維持電極１３７は、隣接する二つの画素電極（１９１ｎ、１９１ｐ）の間を横切って、二つの画素電極（１９１ｎ、１９１ｐ）と全て重なる。維持電極１３７は画素電極１９１の間の光漏れを遮断する役割を果たすことができる。

【００５９】

画素電極１９１はゲート線１２１とも重なる。さらに詳細に説明すると、列方向に隣接する二つの画素電極（１９１ｎ、１９１ｐ）のうち、上部に位置する第１画素電極（１９１ｐ）に接続されている薄膜トランジスタ（Ｑｐ）のゲート電極１２４が接続されているゲート線（１２１ｐ）は、第１画素電極（１９１ｐ）と重畳せず、下部に位置する第２画素電極（１９１ｎ）と重なる。また、下部画素電極（１９１ｎ）に接続されている薄膜トランジスタ（Ｑｎ）のゲート電極１２４が接続されているゲート線（１２１ｎ）は、第２画素電極（１９１ｎ）の下に隣接している第３画素電極（１９１ｍ）と重なる。

【００６０】

このように画素電極１９１の間に維持電極線１３１を形成し、ゲート線１２１は隣接する画素電極１９１と重なるようにすることによって、キックバック電圧を減らすことができ、開口率を増やすことができる。

【００６１】

接触補助部材８２は接触孔１８２を通してデータ線１７１の端部１７９と接続される。接触補助部材８２は、データ線１７１の端部１７９と外部装置との接着性を補完してこれらを保護する。

【００６２】

10

20

30

40

50

接続部材 8 1 は接触孔 1 8 1 を通してゲート線 1 2 1 の端部 1 2 9 と接続される。接続部材 8 1 はゲート線 1 2 1 の端部 1 2 9 とゲート駆動部 4 0 0 を接続する。ゲート駆動部 4 0 0 が集積回路チップ状の場合、接続部材 8 1 は接触補助部材 8 2 と類似するパターン及び機能を有することができる。

【 0 0 6 3 】

図 4、図 5 及び図 6 を参照して共通電極表示板 2 0 0 について説明する。

透明なガラスまたはプラスチックなどで形成された絶縁基板 2 1 0 上に遮光部材 2 2 0 が形成されている。遮光部材 2 2 0 はブラックマトリックスとも称し、光漏れを防ぐ。

【 0 0 6 4 】

基板 2 1 0 及び遮光部材 2 2 0 上にはまた複数のカラーフィルター 2 3 0 が形成されている。カラーフィルター 2 3 0 は、遮光部材 2 2 0 に囲まれた領域内に殆ど存在し、画素電極 1 9 1 行に沿って長くのびてもよい。各カラーフィルター 2 3 0 は、赤色、緑色及び青色の三原色など基本色のうちの一つの色を表示できる。

【 0 0 6 5 】

カラーフィルター 2 3 0 及び遮光部材 2 2 0 上には蓋膜 2 5 0 が形成されている。蓋膜 2 5 0 は有機絶縁物で形成でき、カラーフィルター 2 3 0 が露出されることを防止して平坦面を提供する。蓋膜 2 5 0 は省略できる。

【 0 0 6 6 】

下部及び上部表示板 1 0 0、2 0 0 の内側面には配向膜 1 1、2 1 が塗布されていて、これらは垂直配向膜でもよい。下部及び上部表示板 1 0 0、2 0 0 の外側面には偏光板 1 2、2 2 が備えられているが、二つの偏光板の偏光軸は平行または直交できる。反射型液晶表示装置の場合には二つの偏光板のうちの一つを省略できる。

【 0 0 6 7 】

本実施形態による液晶表示装置は、液晶層 3 の遅延を補償するための位相遅延膜（図示せず）をさらに含むことができる。液晶表示装置は、また、偏光板 1 2、2 2、位相遅延膜、下部表示板 1 0 0、上部表示板 2 0 0 及び液晶層 3 に光を供給する照明部（図示せず）を含むことができる。

【 0 0 6 8 】

液晶層 3 は、正または負の誘電率異方性を有し、液晶層 3 の液晶分子 3 1 は電場がない状態でその長軸が下部及び上部 1 0 0、2 0 0 の二つの表示板の表面に対して殆ど平行または垂直に配向されている。

【 0 0 6 9 】

図 8 及び図 9 を参照して本発明の実施形態 2 による液晶表示板組立体について詳細に説明する。

図 8 は、本発明の実施形態 2 による液晶表示板組立体の配置図であり、図 9 は、図 8 に示した液晶表示板組立体を I X - I X 線に沿って切断して示した断面図である。

【 0 0 7 0 】

本実施形態による液晶表示板組立体も互いに対向する薄膜トランジスタ表示板 1 0 0 と共通電極表示板 2 0 0、及びこれら二つの表示板の間に入っている液晶層 3 を含む。

本実施形態による液晶表示板組立体の層状構造は、殆ど図 3 乃至図 7 に示した液晶表示板組立体の層状構造と同様である。

【 0 0 7 1 】

下部表示板 1 0 0 について説明すると、絶縁基板 1 1 0 上に複数のゲート線 1 2 1 及び維持電極線 1 3 1 を含む複数のゲート導電体が形成されている。各ゲート線 1 2 1 はゲート電極 1 2 4 とゲート線の端部 1 2 9 を含み、各維持電極線 1 3 1 は維持電極 1 3 7 を含む。ゲート導電体上にはゲート絶縁膜 1 4 0 が形成されている。ゲート絶縁膜 1 4 0 上には島型の半導体 1 5 4 が形成されており、その上には複数の抵抗性接触部材 1 6 3、1 6 5 が形成されている。抵抗性接触部材 1 6 3、1 6 5 及びゲート絶縁膜 1 4 0 上には複数のデータ線 1 7 1 と複数のドレーン電極 1 7 5 を含むデータ導電体が形成されている。データ線 1 7 1 は複数のソース電極 1 7 3 とデータ線の端部 1 7 9 を含む。データ導電体及

10

20

30

40

50

び露出された半導体 154 部分上には保護膜 180 が形成されており、保護膜 180 及びゲート絶縁膜 140 には複数の接触孔 181、182、185 が形成されている。保護膜上には複数の画素電極 191 と複数の接触補助部材 81、82 が形成されている。画素電極 191、接触補助部材 81、82 及び保護膜 180 上には配向膜 11 が形成されている。

【0072】

上部表示板 200 について説明すると、絶縁基板 210 上に遮光部材 220、複数のカラーフィルター 230、蓋膜 250、共通電極 270、そして配向膜 21 が形成されている。

【0073】

図 8 に示す液晶表示板組立体は反転駆動方式に特徴があって、データ駆動部 500 からデータ線 171 に印加されるデータ電圧は、縦長配列の 3 画素を反転単位として 3×1 (3 行 1 列) 反転駆動される。即ち、列方向に隣接する三画素電極を第 1 画素電極 191a、第 2 画素電極 191b 及び第 3 画素電極 191c として、第 1 画素電極 191a の上方 (又は、第 3 画素電極 191c の下方) に隣接する画素電極を第 4 画素電極 191d とすると、例えば第 1 乃至第 3 画素電極 (191a、191b、191c) の画素電極電圧の極性が正極性 (+) であり第 4 画素電極 191d の電圧極性は負極性 (-) でありうる。

【0074】

この時、第 1 画素電極 191a と第 4 画素電極 191d の間に形成されている維持電極線 131a と重なるドレーン電極 177a は、第 1 及び第 4 画素電極 (191a、191d) のうちの何れか一つの画素電極にだけ重なる。つまり、隣接する二つの画素電極 (191a、191d) の電圧極性が互いに異なる場合には、ドレーン電極 177a は二つの画素電極 (191a、191d) 全てとは重ならず何れか一つの画素電極 191d とだけ重なる。

【0075】

一方、第 1 画素電極 191a と第 2 画素電極 191b の間に形成されている維持電極線 131b と重なるドレーン電極 177b は、第 1 及び第 2 画素電極 (191a、191b) と全て重なる。また、第 2 画素電極 191b と第 3 画素電極 191c の間に形成されている維持電極線 131c と重なるドレーン電極 177c は、第 2 及び第 3 画素電極 191b、191c と全て重なる。つまり、隣接する二つの画素電極 (191a、191b / 191b、191c) の電圧極性が互いに同じ場合には、ドレーン電極 (177b / 177c) が二つの画素電極 (191a、191b / 191b、191c) と全て重なる。

【0076】

隣接する二つの画素電極 191 の電圧極性が互いに逆の場合、二つの画素電極 191 の電圧差が大きい。この場合、ドレーン電極 177 が二つの画素電極 191 と全て重なるようになると、各々の画素電極 191 とドレーン電極 177 の間に寄生容量が発生するが、寄生容量は二つの画素電極 191 電圧に互いに影響を与えて画面不良を起こす。従って、本発明のように、隣接する二つの画素電極 191 の極性が同じ場合、ドレーン電極 177 を二つの画素電極 191 と全て重なるようにすると開口率を確保でき、隣接する二つの画素電極 191 の極性が反対の場合に、何れか一つの画素電極 191 とだけ重なるようになると、寄生容量による画素不良が発生することを防止できる。

【0077】

本実施形態では 3×1 反転駆動を基準として説明したが、これに限定されることはなく、 $m \times 1$ (m は 2 以上の整数であって、反転駆動の単位となる画素ブロックに含まれる画素行の行数を示す。) 反転駆動の場合全てに適用できる。つまり、 $m \times 1$ 反転駆動の場合にも、隣接する画素電極 191 の極性が逆の場合、ドレーン電極 177 は何れか一つの画素電極 191 にだけ重なって、隣接する画素電極 191 の極性が同じ場合にはドレーン電極 177 が二つの画素電極 191 に全て重なる。

【0078】

以上、本発明の望ましい実施形態について詳細に説明したが、本発明の権利範囲はこれ

10

20

30

40

50

に限定されることはなく、本発明の基本概念を利用した当業者の多様な変形及び改良形態も本発明の権利範囲に属する。

【図面の簡単な説明】

【0079】

【図1】本発明の実施形態1による液晶表示装置のブロック図である。

【図2】本発明の実施形態1による液晶表示装置の一つの画素に対する等価回路図である。

【図3】本発明の実施形態1による液晶表示板組立体用薄膜トランジスタ表示板の配置図である。

【図4】本発明の実施形態1による液晶表示板組立体用共通電極表示板の配置図である。

10

【図5】図3の薄膜トランジスタ表示板と図4の共通電極表示板で構成される液晶表示板組立体の配置図である。

【図6】図5に示した液晶表示板組立体をV I - V I 線に沿って切断して示した断面図である。

【図7】図5に示した液晶表示板組立体をV I I - V I I 線に沿って切断して示した断面図である。

【図8】本発明の実施形態2による液晶表示板組立体の配置図である。

【図9】図8に示した液晶表示板組立体をI X - I X 線に沿って切断して示した断面図である。

【符号の説明】

20

【0080】

3 液晶層

1 1、2 1 配向膜

1 2、2 2 偏光板

8 1、8 2 接触補助部材

1 0 0 下部表示板（トランジスタ表示板）

1 1 0、2 1 0 基板

1 2 1 ゲート線

1 2 4 ゲート電極

1 2 9 （接続用）ゲート線の端部

30

1 3 1 維持電極線

1 3 7 維持電極

1 4 0 ゲート絶縁膜

1 5 4 半導体

1 6 3、1 6 5 抵抗性接触（オーミックコンタクト）部材

1 7 1 データ線

1 7 3 ソース電極

1 7 5 ドレイン電極

1 7 7 ドレイン電極の端部

1 7 9 （接続用）データ線の端部

40

1 8 0 保護膜

1 8 1、1 8 2、1 8 5 接触孔（コンタクトホール）

1 9 1 画素電極

2 0 0 上部表示板（共通電極表示板）

2 2 0 遮光部材

2 3 0 カラーフィルター

2 5 0 蓋膜

2 7 0 共通電極

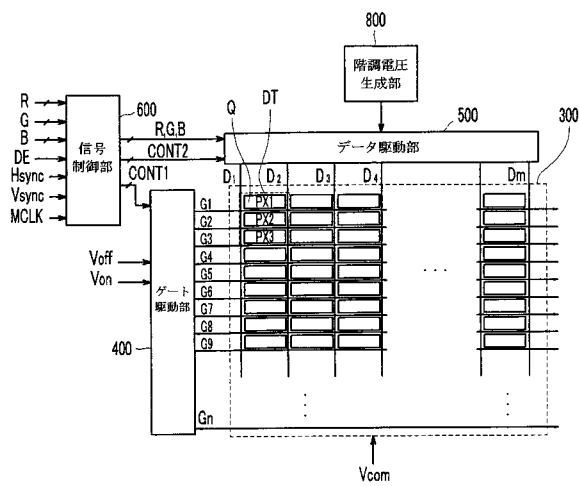
3 0 0 液晶表示板組立体

4 0 0 ゲート駆動部

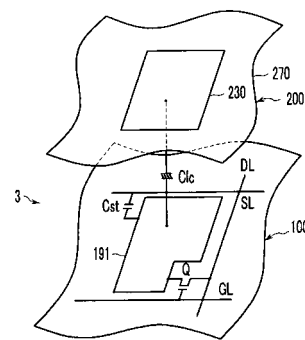
50

5 0 0 データ駆動部
 6 0 0 信号制御部
 8 0 0 階調電圧生成部

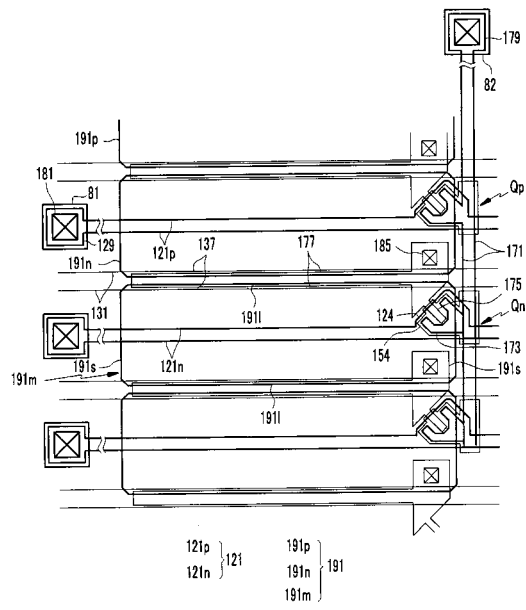
【図 1】



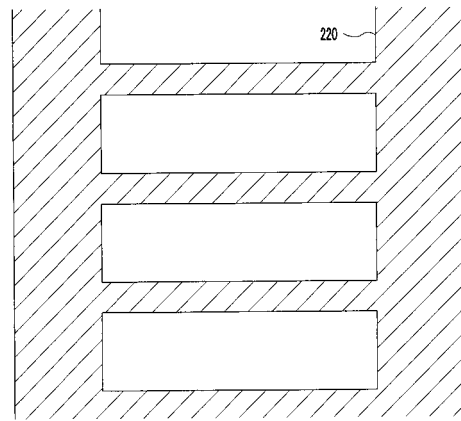
【図 2】



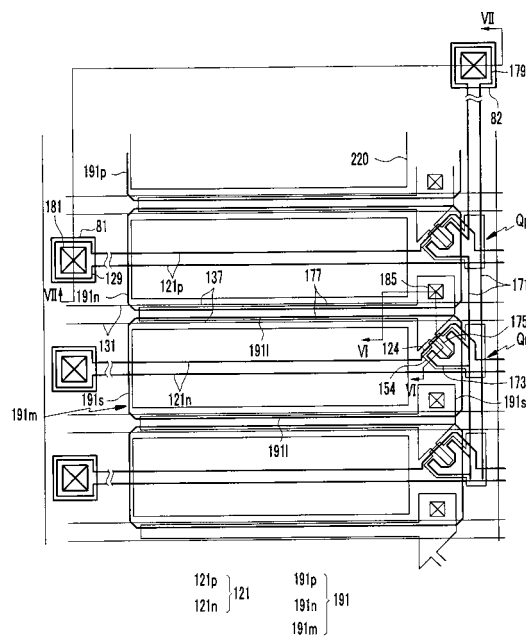
【図 3】



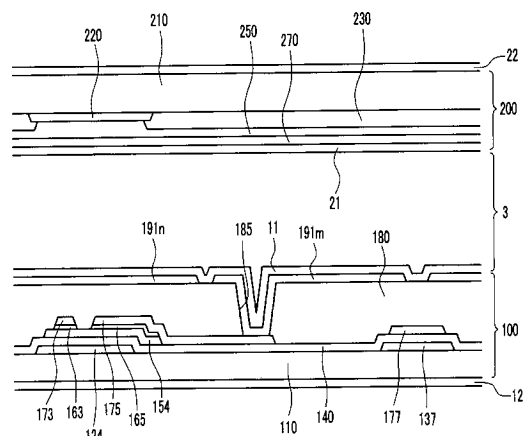
【図 4】



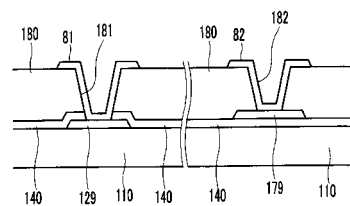
【図 5】



【図 6】



【図 7】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 8 0 H
G 0 9 G 3/20 6 1 1 D

(72)発明者 成 碩 濟
大韓民国 京畿道 龍仁市 竹田洞 ビョクサンアパート 2 0 8 棟 6 0 2 号

(72)発明者 全 珍
大韓民国 京畿道 水原市 長安区 泉川洞 三星レミアンアパート 1 0 7 棟 2 0 4 号

審査官 鈴木 俊光

(56)参考文献 特開平 1 1 - 1 6 7 1 2 7 (J P , A)
特開 2 0 0 0 - 3 1 0 9 5 6 (J P , A)
特開昭 6 3 - 0 7 0 8 3 2 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 2 F 1 / 1 3 4 5
G 0 2 F 1 / 1 3 6 8
G 0 2 F 1 / 1 3 3
G 0 9 G 3 / 2 0
G 0 9 G 3 / 3 6

专利名称(译)	液晶表示装置		
公开(公告)号	JP5229858B2	公开(公告)日	2013-07-03
申请号	JP2007191808	申请日	2007-07-24
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	崔晋榮 成碩濟 全珍		
发明人	崔 晋 榮 成 碩 濟 全 珍		
IPC分类号	G02F1/1345 G02F1/1368 G02F1/133 G09G3/36 G09G3/20		
CPC分类号	G02F1/136286 G02F1/134309 G02F1/136213 H01L27/124		
FI分类号	G02F1/1345 G02F1/1368 G02F1/133.550 G09G3/36 G09G3/20.621.B G09G3/20.680.H G09G3/20.611.D		
F-TERM分类号	2H092/GA29 2H092/GA51 2H092/GA59 2H092/GA60 2H092/JA26 2H092/JA42 2H092/JA46 2H092/JB05 2H092/JB32 2H092/JB69 2H092/KA04 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KB04 2H092/KB22 2H092/KB25 2H092/MA27 2H092/NA01 2H092/NA07 2H092/PA06 2H093/NA16 2H093/NA32 2H093/NC34 2H093/NC35 2H093/ND15 2H093/ND22 2H093/ND49 2H093/ND54 2H093/NE03 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CB42 2H192/CC04 2H192/CC12 2H192/CC26 2H192/CC32 2H192/CC42 2H192/CC52 2H192/CC72 2H192/DA12 2H192/EA04 2H192/EA22 2H192/EA43 2H192/FA65 2H193/ZA04 2H193/ZC02 2H193/ZP03 5C006/AC25 5C006/AC26 5C006/AF42 5C006/AF43 5C006/AF71 5C006/BB16 5C006/BC03 5C006/EB05 5C006/FA36 5C006/FA43 5C080/AA10 5C080/BB05 5C080/DD10 5C080/DD22 5C080/FF11 5C080/JJ02 5C080/JJ06		
审查员(译)	铃木俊光		
优先权	1020060068931 2006-07-24 KR		
其他公开文献	JP2008026908A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，减少安装在液晶显示装置上的数据驱动电路芯片的数量，并防止在列反转驱动期间产生的串扰。解决方案：液晶显示装置包括基板，形成在基板上的多条栅极线，与栅极线交叉的多条数据线，连接到栅极线和数据线的多个薄膜晶体管，每个薄膜晶体管包括漏极电极连接到薄膜晶体管的多个像素电极排列成矩阵，每个像素电极具有与栅极线平行设置的第一侧和与第一侧相邻且比第一侧短的第二侧。漏电极的一部分设置在相邻的像素电极之间。当相邻像素电极的极性不同时，漏电极的一部分仅与一个像素电极重叠。当极性相同时，漏电极的部分与所有两个像素电极重叠。Z

