

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4794240号
(P4794240)

(45) 発行日 平成23年10月19日(2011.10.19)

(24) 登録日 平成23年8月5日(2011.8.5)

(51) Int.Cl.	F I
GO2F 1/1335 (2006.01)	GO2F 1/1335 520
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1343 (2006.01)	GO2F 1/1343
HO1L 21/336 (2006.01)	HO1L 29/78 612Z
HO1L 29/786 (2006.01)	

請求項の数 13 (全 21 頁)

(21) 出願番号	特願2005-238383 (P2005-238383)	(73) 特許権者	501426046
(22) 出願日	平成17年8月19日(2005.8.19)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2006-163356 (P2006-163356A)		ミテッド
(43) 公開日	平成18年6月22日(2006.6.22)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成17年8月19日(2005.8.19)		イドードン 20
(31) 優先権主張番号	2004-101554	(74) 代理人	100094112
(32) 優先日	平成16年12月4日(2004.12.4)		弁理士 岡部 譲
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100064447
前置審査			弁理士 岡部 正夫
		(74) 代理人	100104352
			弁理士 朝日 伸光
		(72) 発明者	林 周 洙
			大韓民国 慶尚北道 龜尾市 九坪洞 テ
			ウ プルジオ アパート 101-110
			3号
			最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

第1及び第2基板と、
 前記第1基板上のゲートラインと、
 前記第1基板上のゲート絶縁膜と、
 前記ゲートラインと交差して画素領域を定義するデータラインと、
 前記ゲートライン及びデータラインと接続された薄膜トランジスタと、
 前記ゲートラインと前記データライン及び前記薄膜トランジスタ上に形成され、前記画素領域内で透過ホールを有する有機絶縁膜と、

前記透過ホール内と前記画素領域の有機絶縁膜上とに形成され、前記薄膜トランジスタと接続された画素電極と、

前記画素電極上に形成され、前記画素電極の端部より内側に位置する端部を備え、前記透過ホールの画素電極を露出させる反射電極を含み、

ソース電極が前記データラインと接続され、ドレイン電極が前記画素電極と接続され、そして、前記有機絶縁膜は単一層であり、前記ソース電極、ドレイン電極及び画素電極と接触し、

前記ゲートラインと前記データラインとの中、少なくとも一つのラインと接続されたパッドをさらに含み、

前記パッドは、前記ゲートラインと前記データラインとの中、少なくとも一つのラインと接続されたパッド下部電極と、前記有機絶縁膜及び前記ゲート絶縁膜を貫通して前記パ

10

20

ッド下部電極を露出させるコンタクトホール及び前記コンタクトホールを通じて、前記パッド下部電極と接続されたパッド上部電極とを含み、

前記パッド下部電極から伸張され、前記データラインと隣接したデータリンクと、前記データリンク及びデータラインを露出させる複数のコンタクトホール及び前記コンタクトホールを貫通して前記データリンク及びデータラインと接続されたコンタクト電極とをさらに含み、

前記コンタクト電極は、前記画素電極と同一の透明導電膜及び前記反射電極と同一の反射金属層で形成されることを特徴とする液晶表示装置。

【請求項 2】

前記有機絶縁膜及び画素電極が、エンボッシング表面を有することを特徴とする請求項 1 に記載の液晶表示装置。

10

【請求項 3】

前記反射電極が、前記有機絶縁膜及び画素電極と同一のエンボッシング表面を有することを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記反射電極が、前記画素電極と接続され、前記透過ホールの側面を包むように形成されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記透過ホールは、前記有機絶縁膜と前記ゲート絶縁膜とを貫通することを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 6】

前記画素電極が、前記有機絶縁膜を貫通するドレインコンタクトホールを通じて、前記薄膜トランジスタの前記ドレイン電極と接続されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

前記反射電極及び画素電極が、前記ゲートラインとデータラインの中、少なくとも一つのラインと重畳されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 8】

前記データラインと交差するストレージラインを含むストレージキャパシタをさらに含み、前記ストレージラインが前記ゲート絶縁膜を介して前記薄膜トランジスタから延長された前記ドレイン電極と重畳されることを特徴とする請求項 1 に記載の液晶表示装置。

30

【請求項 9】

前記データライン及び薄膜トランジスタと重畳された半導体パターンをさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 10】

前記反射金属層は、前記透明導電膜と同一の端部を備えるか、または前記透明導電膜の端部より内側に位置した端部を備えるように形成されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 11】

前記コンタクト電極が、シーラントによって密封される領域に位置することを特徴とする請求項 1 に記載の液晶表示装置。

40

【請求項 12】

前記パッドは、ゲートパッド及びデータパッドの中の一つであることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 13】

前記第 1 基板と前記第 2 基板との間の液晶層をさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明は、液晶表示装置の半透過型薄膜トランジスタ基板に関する。

【背景技術】

【0002】

液晶表示装置は、電界を利用して誘電異方性を有する液晶の光透過率を調節することによって画像を表示する。このため、液晶表示装置は、液晶セルマトリクスを通じて画像を表示する液晶表示パネル（以下、「液晶パネル」という。）と、その液晶パネルを駆動する駆動回路とを備える。

【0003】

図1を参照すると、従来の液晶パネルは、液晶24を介して接合されたカラーフィルター基板10と薄膜トランジスタ基板20とで構成される。

10

【0004】

カラーフィルター基板10は、上部ガラス基板2上に順次形成されたブラックマトリクス4、カラーフィルター6、及び共通電極8を備える。ブラックマトリクス4は上部ガラス基板2にマトリクス形態に形成される。このようなブラックマトリクス4は、上部ガラス基板2の領域をカラーフィルター6が形成される複数のセル領域に割り、隣接したセル間の光干渉及び外部光の反射を防止する。カラーフィルター6は、ブラックマトリクス4によって区分されたセル領域に赤（R）、緑（G）、青（B）で区分され形成されて、赤、緑、青色の光を各々透過させる。共通電極8は、カラーフィルター6の上に全面塗布された透明導電層に液晶24の駆動の際に基準になる共通電圧（Vcom）を供給する。そして、カラーフィルター6の平坦化のためにカラーフィルター6と共通電極8との間にはオーバークコート層（図示せず）がさらに形成されることもある。

20

【0005】

薄膜トランジスタ基板20は、下部ガラス基板12においてゲートライン14とデータライン16との交差で定義されたセル領域ごとに形成された薄膜トランジスタ18と画素電極22とを備える。薄膜トランジスタ18は、ゲートライン14からのゲート信号に応じて、データライン16からのデータ信号を画素電極22に供給する。透明導電層で形成された画素電極22は、薄膜トランジスタ18からのデータ信号を供給して液晶24を駆動させる。

【0006】

誘電異方性を有する液晶24は、画素電極22のデータ信号と共通電極8の共通電圧（Vcom）とによって形成された電界にしたがって回転して、光透過率を調節することによって階調を具現させる。

30

【0007】

そして、液晶パネルは、カラーフィルター基板10と薄膜トランジスタ基板20とのセルギャップを一定に維持させるためのスペーサー（図示せず）をさらに備える。

【0008】

このような液晶パネルのカラーフィルター基板10及び薄膜トランジスタ基板20は、複数のマスク工程を利用して形成される。一つのマスク工程は、薄膜蒸着（コーティング）工程、洗浄工程、フォトリソグラフィ工程、エッチング工程、フォトレジスト剥離工程、検査工程等の複数の工程を含む。特に、薄膜トランジスタ基板は、半導体工程を含むと共に複数のマスク工程を必要とすることによって製造工程が複雑である。

40

【0009】

加えて、液晶パネルは、バックライトユニットから入射された光を利用して画像を表示する透過型と、自然光のような外部光を反射させて画像を表示する反射型と、透過型及び反射型の利点を利用した半透過型とに大別される。

【0010】

透過型はバックライトユニットの電力の消費が大きいという問題点を、反射型は外部光に依存することによって暗い環境下には画像を示すことができないという問題点を、それぞれ有している。一方、半透過型は、外部光が十分であれば反射モードで、不十分であればバックライトユニットを利用した透過モードで動作されるので、透過型より消費電力の

50

低減ができると共に、反射型と違って外部光からの制約を受けることはない。

【 0 0 1 1 】

このため、半透過型液晶パネルは各画素が反射領域及び透過領域で区分される。従って、半透過型薄膜トランジスタ基板は、図 1 に示した薄膜トランジスタ基板 2 0 と比べた場合、反射領域に形成された反射電極と、反射領域と透過領域の光経路を同一化するための絶縁膜等が追加された構造となる。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 1 2 】

本発明の目的は、半透過型薄膜トランジスタ基板を提供することである。

10

【 課題を解決するための手段 】

【 0 0 1 3 】

本発明による液晶表示装置は、第 1 及び第 2 基板と、該第 1 基板上のゲートラインと、該第 1 基板上のゲート絶縁膜と、該ゲートラインと交差して画素領域を定義するデータラインと、該ゲートライン及びデータラインと接続された薄膜トランジスタと、該ゲートラインと該データライン及び該薄膜トランジスタ上に形成され、該画素領域内で透過ホールを有する有機絶縁膜と、該透過ホール内と該画素領域の有機絶縁膜上に形成され、該薄膜トランジスタと接続された画素電極と、該画素電極上に形成され、該画素電極の端部より内側に位置する端部を備え、該透過ホールの画素電極を露出させる反射電極を含み、ソース電極が該データラインと接続され、ドレイン電極が該画素電極と接続され、そして、該有機絶縁膜は単一層であり、該ソース電極、ドレイン電極及び画素電極と接続され、該ゲートラインと該データラインとの中、少なくとも一つのラインと接続されたパッドをさらに含み、該パッドは、該ゲートラインと該データラインとの中、少なくとも一つのラインと接続されたパッド下部電極と、該有機絶縁膜及び該ゲート絶縁膜を貫通して該パッド下部電極を露出させるコンタクトホール及び該コンタクトホールを通じて、該パッド下部電極と接続されたパッド上部電極とを含み、該パッド下部電極から伸張され、該データラインと隣接したデータリンクと、該データリンク及びデータラインを露出させる複数のコンタクトホール及び該コンタクトホールを貫通して該データリンク及びデータラインと接続されたコンタクト電極とをさらに含み、該コンタクト電極は、該画素電極と同一の透明導電膜及び該反射電極と同一の反射金属層で形成されることを特徴とする。

20

30

【 発明の効果 】

【 0 0 1 4 】

本発明による半透過型薄膜トランジスタ基板及びその製造方法において、各々異なる層上に形成されたデータリンクとデータラインとが、透明導電膜及び反射金属層の中、少なくとも一つを含むコンタクト電極によって共に接続される。この際、コンタクト電極が、シーラントによって密封される領域内に形成される。従って、反射金属層で形成されたコンタクト電極の露出による腐食の問題を防ぐことが可能になる。

【 発明を実施するための最良の形態 】

【 0 0 1 5 】

以下、図 2 ～ 図 1 5 B を参照しながら、本発明の好ましい実施形態を詳しく説明する。

40

【 0 0 1 6 】

図 2 は、本発明の第 1 実施形態の半透過型薄膜トランジスタ基板を示した平面図であり、図 3 は、図 2 に示した半透過型薄膜トランジスタ基板を I I - I I '、I I I - I I I '、I V - I V ' 線に沿って切断した断面図である。

【 0 0 1 7 】

図 2 及び図 3 に示した薄膜トランジスタ基板は、下部基板 1 4 2 の上にゲート絶縁膜 1 4 4 を介し交差して画素領域を定義するゲートライン 1 0 2 及びデータライン 1 0 4、ゲートライン 1 0 2 及びデータライン 1 0 4 と接続された薄膜トランジスタ 1 0 6、各画素領域に形成され薄膜トランジスタ 1 0 6 と接続された画素電極 1 1 8、各画素の反射領域に画素電極 1 1 8 と重畳され形成された反射電極 1 5 6 とを備える。これに従って、各画

50

素領域は、反射電極 1 5 6 及び画素電極 1 1 8 が形成された反射領域と、反射電極 1 5 6 の開口部を通じて画素電極 1 1 8 が露出された透過領域とに区分される。

【 0 0 1 8 】

薄膜トランジスタ 1 0 6 は、ゲートライン 1 0 2 に供給されるスキャン信号に応じて、データライン 1 0 4 に供給される画素信号が画素電極 1 1 8 に充電され維持されるようにする。このために、薄膜トランジスタ 1 0 6 は、ゲートライン 1 0 2、データライン 1 0 4 と接続されたソース電極 1 1 0、ソース電極 1 1 0 と対向して画素電極 1 1 8 と接続されたドレイン電極 1 1 2、ゲート絶縁膜 1 4 4 を介してゲートライン 1 0 2 と重畳されソース電極 1 1 0 とドレイン電極 1 1 2 との間にチャンネルを形成する活性層 1 1 6、活性層 1 1 6 とソース電極 1 1 0 及びドレイン電極 1 1 2 とのオーミック接触のためにチャンネル部を除いた活性層 1 1 6 の上に形成されたオーミック接触層 1 4 6 とを備える。

10

【 0 0 1 9 】

そして、活性層 1 1 6 及びオーミック接触層 1 4 6 を含む半導体パターン 1 4 8 は、工程上データライン 1 0 4 と重畳され形成される。

【 0 0 2 0 】

画素電極 1 1 8 は、ゲートライン 1 0 2 とデータライン 1 0 4 との交差で定義された画素領域に形成される。具体的に言うと、画素電極 1 1 8 は、画素領域から有機絶縁膜 1 5 4 及び保護膜 1 5 0 を貫通するドレインコンタクトホール 1 1 4 と、有機絶縁膜 1 5 4 からゲート絶縁膜 1 4 4 まで貫通する透過ホール 1 7 0 とを経由しながら有機絶縁膜 1 5 4 の上に形成される。これに従って、画素電極 1 1 8 は、ドレインコンタクトホール 1 1 4 を通じてドレイン電極 1 1 2 と接続され、透過ホール 1 7 0 を通じて基板 1 4 2 ととも接触する。また、画素電極 1 1 8 は、反射領域においてはその上に形成される反射電極 1 5 6 と重畳され、透過領域においては反射電極 1 5 6 の開口部を通じて露出され光を透過させる。このような画素電極 1 1 8 は、薄膜トランジスタ 1 0 6 を通じて供給された画素信号によってカラーフィルター基板（図示せず）の共通電極と電位差を発生させる。この電位差によって誘電異方性を有する液晶が回転して反射領域と透過領域との各々の液晶層を経由する光の透過率を調節するため、ビデオ信号に応じて輝度が変わる。

20

【 0 0 2 1 】

反射電極 1 5 6 は、外部光を反射させるために各画素の反射領域に形成される。具体的に言うと、反射電極 1 5 6 は、透過ホール 1 7 0 に形成された画素電極 1 1 8 を露出させて透過領域を定義し、その透過領域を包む画素電極 1 1 8 の残部と重畳され反射領域を定義する。そして、反射電極 1 5 6 は、画素電極 1 1 8 と共にデータライン 1 0 4 及びゲートライン 1 0 2 のような信号ライン上で、隣接画素の反射電極 1 5 6 及び画素電極 1 1 8 と分離され形成される。この際、反射電極 1 5 6 は、画素電極 1 1 8 と同一のエッジ部を有したり、反射電極 1 5 6 のエッジ部が画素電極 1 1 8 のエッジ部より多少内側に位置されたりする。このような反射電極 1 5 6 は、画素電極 1 1 8 と共に有機絶縁膜 1 5 4 の表面に沿ったエンボッシング形状を有することによって、散乱効果で反射効率を増大させる。

30

【 0 0 2 2 】

ここで、透過ホール 1 7 0 は、相対的に厚い有機絶縁膜 1 5 4 と、その下側の保護膜 1 5 0 及びゲート絶縁膜 1 4 4 まで貫通して形成されることによって、反射領域と透過領域から液晶層を経由する光経路の長さが同一になる。従って、反射モードと透過モードとの透過効率が同様になる。

40

【 0 0 2 3 】

そして、本発明の薄膜トランジスタ基板は、画素電極 1 1 8 に供給されたビデオ信号を安定的に維持させるために、ドレイン電極 1 1 2 と接続されたストレージキャパシタ 1 2 0 をさらに備える。ストレージキャパシタ 1 2 0 のためにゲートライン 1 0 2 と並立するストレージライン 1 2 2 が形成され、ドレイン電極 1 1 2 が延長され、そのストレージライン 1 2 2 とゲート絶縁膜 1 4 4 とを介して重畳されることによって形成される。この際、ストレージライン 1 2 2 と重畳されたドレイン電極 1 1 2 の下には工程上半導体パター

50

ン 1 4 8 がさらに重畳される。そして、画素電極 1 1 8 は、ストレージライン 1 2 2 上からコンタクトホール 1 1 4 を通じてドレイン電極 1 1 2 と接続される。

【 0 0 2 4 】

ゲートライン 1 0 2 は、ゲートパッド 1 2 6 を通じてゲートドライバー（図示せず）と接続される。ゲートパッド 1 2 6 は、ゲートライン 1 0 2 から延長されたゲートパッド下部電極 1 2 8 と、有機絶縁膜 1 5 4 からゲート絶縁膜 1 4 4 まで貫通する第 1 コンタクトホール 1 3 0 を通じてゲートパッド下部電極 1 2 8 と接続されたゲートパッド上部電極 1 3 2 とを備える。

【 0 0 2 5 】

データライン 1 0 4 は、データパッド 1 3 4 を通じてデータドライバー（図示せず）と接続される。データパッド 1 3 4 は、前述したゲートパッド 1 2 6 と同様の構造で形成される。具体的に言うと、データパッド 1 3 4 は基板 1 4 2 上に形成されたデータパッド下部電極 1 3 6 と、有機絶縁膜 1 5 4 からゲート絶縁膜 1 4 4 まで貫通する第 2 コンタクトホール 1 3 8 を通じてデータパッド下部電極 1 3 6 と接続されたデータパッド上部電極 1 4 0 とを備える。このようなデータパッド 1 3 4 のデータパッド下部電極 1 3 6 は、別のコンタクト電極（図示せず）を通じてゲート絶縁膜 1 4 4 の上に半導体パターン 1 4 8 と共に形成されたデータライン 1 0 4 と接続される。

【 0 0 2 6 】

ここで、図 3 A に示した保護膜 1 5 0 は、図 3 B に示したように削除されることもある。

【 0 0 2 7 】

このような構成を有する本発明の実施形態の薄膜トランジスタ基板は、次のように 4 マスク工程で形成される。

【 0 0 2 8 】

図 4 A 及び図 4 B は、本発明の実施形態の薄膜トランジスタ基板の製造方法の中、第 1 マスク工程を説明するための平面図及び断面図をそれぞれ示している。

【 0 0 2 9 】

第 1 マスク工程において、下部基板 1 4 2 上に、ゲートライン 1 0 2 及びストレージライン 1 2 2、ゲートライン 1 0 2 と接続されたゲートパッド下部電極 1 2 8、データパッド下部電極 1 3 6 を含むゲート金属パターンが形成される。

【 0 0 3 0 】

具体的に言うと、下部基板 1 4 2 上にスパッタリング方法等の蒸着方法を通じてゲート金属層が形成される。ゲート金属層としては、Mo、Cu、Al、Ti、Cr、Mo 合金、AlNd 等の Al 合金、Cu 合金を単一層構造として利用するか、又は、Al/Cr、Al/Mo、Al(Nd)/Al、Al(Nd)/Cr、Mo/Al(Nd)/Mo、Cu/Mo、Ti/Al(Nd)/Ti、Mo/Al、Mo/Ti/Al(Nd)、Cu 合金/Mo、Cu 合金/Al、Cu 合金/Mo 合金、Cu 合金/Al 合金、Al/Mo 合金、Mo 合金/Al、Al 合金/Mo 合金、Mo 合金/Al 合金等を二重層以上の複層構造として利用する。続いて、第 1 マスクを利用したフォトリソグラフィ工程及びエッチング工程でゲート金属層がパターニングされることによって、ゲートライン 1 0 2、ストレージライン 1 2 2、ゲートパッド下部電極 1 2 8、及びデータパッド下部電極 1 3 6 を含むゲート金属パターンが形成される。

【 0 0 3 1 】

図 5 A 及び図 5 B は、本発明の実施形態の薄膜トランジスタ基板の製造方法の中、第 2 マスク工程を説明するための平面図及び断面図を示している。

【 0 0 3 2 】

ゲート金属パターンが形成された下部基板 1 4 2 上にゲート絶縁膜 1 4 4 が形成され、その上に第 2 マスク工程において、データライン 1 0 4、ソース電極 1 1 0、及びドレイン電極 1 1 2 を含むソース・ドレイン金属パターンと、ソース・ドレイン金属パターンに沿ってその下に重畳された活性層 1 1 6 及びオーミック接触層 1 4 6 を含む半導体パターン 1 4 8 とが形成される。このような半導体パターン 1 4 8 及びソース・ドレインパターンは、回折露光マスクまたはハフトーン（Half Tone）を利用した一つのマスク工程で形

10

20

30

40

50

成される。以下、回折露光マスクを利用した場合だけを例に取って説明する。

【0033】

具体的に言うと、ゲートパターンが形成された下部基板142上に、ゲート絶縁膜144、非晶質シリコン層、不純物(n+またはp+)ドーピングされた非晶質シリコン層、及びソース・ドレイン金属層が順次形成される。例えば、ゲート絶縁膜144、非晶質シリコン層、及び不純物ドーピングされた非晶質シリコン層はPECVD方法で、ソース・ドレイン金属層はスパッタリング方法で形成される。ゲート絶縁膜114としては、シリコン酸化物(SiO_x)及びシリコン窒化物(SiN_x)等の無機絶縁物質を利用し、ソース・ドレイン金属層としては、Mo、Cu、Al、Ti、Cr、Mo合金、AlNd等のAl合金、Cu合金を単一層構造として利用するか、又は、Al/Cr、Al/Mo、Al(Nd)/Al、Al(Nd)/Cr、Mo/Al(Nd)/Mo、Cu/Mo、Ti/Al(Nd)/Ti、Mo/Al、Mo/Ti/Al(Nd)、Cu合金/Mo、Cu合金/Al、Cu合金/Mo合金、Cu合金/Al合金、Al/Mo合金、Mo合金/Al、Al合金/Mo合金、Mo合金/Al合金等を二重以上の複層構造として利用する。

10

【0034】

そして、ソース・ドレイン金属層の上に回折露光マスクを利用したフォトリソグラフィ工程で段差を有するフォトレジストパターンが形成される。フォトレジストパターンは、半導体パターン及びソース・ドレインパターンが形成されるべきである領域には相対的に厚く形成され、薄膜トランジスタのチャネルが形成される領域には相対的に薄く形成される。

【0035】

20

このような段差を有するフォトレジストパターンを利用したエッチング工程において、データライン104、ソース電極110と一体化されたドレイン電極122を含むソース・ドレイン金属パターンと、その下の半導体パターン148とが形成される。

【0036】

次いで、アッシング工程でフォトレジストパターンの薄い部分は除去させ、厚い部分は薄く、アッシングされたフォトレジストパターンを利用したエッチング工程でソース電極110とドレイン電極112は分離させて、その下のオーミック接触層146は除去させる。続いて、ストリップ工程でソース・ドレイン金属パターン上に残存するフォトレジストパターンを除去させる。

【0037】

30

図6A及び図6Bは、本発明の実施形態の薄膜トランジスタ基板の製造方法の中、第3マスク工程を説明するための平面図及び断面図を示している。

【0038】

第3マスク工程において、ソース・ドレイン金属パターンを覆う保護膜150及び有機絶縁膜154が形成され、それを貫通する透過ホール170、ドレインコンタクトホール114、第1及び第2コンタクトホール130、138が形成される。ここで、保護膜150は削除されることもある。

【0039】

具体的に言うと、ソース・ドレイン金属パターンが形成されたゲート絶縁膜114上にPECVD等の蒸着方法で保護膜150が形成される。保護膜150としては、ゲート絶縁膜114のような無機絶縁物質が利用される。

40

【0040】

続いて、保護膜150上に反射領域でエンボッシング表面を有して、透過ホール170、ドレインコンタクトホール114、第1及び第2コンタクトホール130、138を有する有機膜154が形成される。有機絶縁膜154はフォトアクリル等の感光性有機物質をスピンコーティング方法等で保護膜150上にコーティングすることによって形成される。次いで、第3マスクを利用したフォトリソグラフィ工程で有機膜154をパターンングすることによって、第3マスクの透過部に対応して、有機絶縁膜154を貫通する透過ホール170、ドレインコンタクトホール114、第1及び第2コンタクトホール130、138が形成される。また、第3マスクで透過部を除いた残部が遮断部と回折露光部(

50

または半透過部)を繰り返す構造を有し、これに対応して、有機絶縁膜154は反射領域から段差を有する遮断領域(突出部)及び回折露光領域(溝部)を繰り返す構造でパターンニングされる。続いて、突出部及び溝部が繰り返された有機膜154を焼成することによって、反射領域で有機膜154の表面はエンボッシング形状を有する。

【0041】

このような有機膜154をマスクとして利用して、その下の保護膜150及びゲート絶縁膜144をパターンニングすることによって、透過ホール170と第1及び第2コンタクトホール130、138はゲート絶縁膜144まで貫通するように、ドレインコンタクトホール114は保護膜150まで貫通するように延長される。

【0042】

図7A及び図7Bは、本発明の実施形態の薄膜トランジスタ基板の製造方法の中、第4マスク工程を説明するための平面図及び断面図を示しており、図8A～図8Fは、本発明の第4マスク工程を具体的に説明するための断面図を示している。

【0043】

エンボッシング形状を有する有機絶縁膜154上に、第4マスク工程において、画素電極118、ゲートパッド上部電極132、及びデータパッド上部電極140を含む透明導電パターンと、反射電極156とが形成される。このような透明導電パターンと反射電極156は、回折露光マスク、ハフトーンマスク、部分透過マスクを利用して形成される。

【0044】

図8Aを参照すると、スパッタリング等のような蒸着方法で有機絶縁膜154を覆うように透明導電膜117及び反射金属層155が積層される。透明導電膜117としては、ITO、TO、IZO、ITZO等が利用され、反射金属層155としては、Al、AlNd等のように反射率の高い金属が利用されたり、AlNd/Mo等のように二重層構造で利用されたりする。続いて、反射金属層155の上にフォトレジスト239が塗布された後、ハフトーンマスク230を利用したフォトリソグラフィ工程で露光及び現像されることによって、図8Bに示したように、段差を有するフォトレジストパターン240が形成される。

【0045】

具体的に言うと、図8Aに示したように、ハフトーンマスク230は、透明な石英基板232と、その上に形成されたハフトーン透過層236及び遮断層234を備える。遮断層234はCrやCrOx等のような金属で、ハフトーン透過層236はMoSix等で形成される。ここで、ハフトーン透過層236及びそれと重畳された遮断層234が位置する遮断部P1は、紫外線(UV)を遮断することによって、反射金属層155及び透明導電膜117が両方存在すべきである領域に、図8Bに示したように第1フォトレジストパターン240Aを残す。ハフトーン透過層236が位置する部分透過部P2は、紫外線(UV)を部分的に透過させることによって、透明導電膜117が存在すべきである領域に、図8Bに示したように第1フォトレジストパターン240Aより薄い第2フォトレジストパターン240Bを残す。そして、石英基板232が露出されたフル透過部P3は紫外線(UV)を全て透過させることによって、反射金属層155及び透明導電膜117が両方除去されるべきである領域に、図8Bに示したようにフォトレジストパターン240を残さない。

【0046】

図8Cを参照すると、フォトレジストパターン240をマスクとして利用したエッチング工程、例えば、ウェットエッチング工程で反射金属層155及び透明導電膜117がパターンニングされることによって、画素電極118、ゲートパッド上部電極132、及びデータパッド上部電極140を含む透明導電パターンと、その透明導電パターンと重畳された反射電極156とが同じエッジ部を有するように形成される。画素電極118及び反射電極156は、画素領域から透過ホール170を経由しながら有機絶縁膜154と重畳されて形成され、ドレインコンタクトホール114を通じてドレイン電極112と接続される。この際、有機絶縁膜154の表面がエンボッシング形状を有するため、その上に形成された画素電極118及び反射電極156もエンボッシング形状を有する。ゲートパッド上部電極132及びデータパッド上部電極140は、第1及び第2コンタクトホール13

10

20

30

40

50

0、138の各々を通じてゲートパッド下部電極128及びデータパッド下部電極136と各々接続される。

【0047】

図8Dを参照すると、アッシング工程において、第1フォトリソパターン240Aは厚さが薄くなり、第2フォトリソパターン240Bは除去される。

【0048】

図8Eを参照すると、アッシングされた第1フォトリソパターン240Aをマスクとして利用したウェットエッチング工程で露出された反射電極156がエッチングされることによって、透過ホール170内の画素電極118と、ゲートパッド上部電極132と、データパッド上部電極140とが露出される。この際、アッシングされた第1フォトリソパターン240Aのエッジ部に従って画素電極118の上の反射電極156のエッジ部が露出されエッチングされることもある。従って、反射電極156のエッジ部が画素電極118のエッジ部より内側に位置することもある。

【0049】

図8Fを参照すると、図8Eで示した反射電極156の上に残存していた第1フォトリソパターン240Aがストリップ工程で除去される。

【0050】

一方、図8Bに示したように、互いに厚さの異なる第1及び第2フォトリソパターン240A、240Bを含むフォトリソパターン240は、図9に示した2枚の露光不足を利用したマスク（以下、「部分露光マスク」という。）を連続的に利用した2回露光方法で形成されることもある。

【0051】

図9を参照すると、第1部分露光マスク250は、石英基板252と、その上に部分的に形成された遮断層254とを備える。第2部分露光マスク260は、石英基板262と、その上に部分的に形成された遮断層264とを備える。このような第1及び第2部分露光マスク250、260を順次利用してフォトリソ239を2回連続して露光する。従って、2回の露光量の合計に応じてフォトリソ239の現像液の反応量が変わることによって、図8Bに示したように、互いに厚さの異なる第1及び第2フォトリソパターン240A、240Bが形成される。

【0052】

具体的に言うと、第1及び第2部分露光マスク250、260の遮断層254、264が位置する遮断部P1は、2回の露光で紫外線（UV）を全て遮断することによって、反射金属層155及び透明導電膜117が両方存在すべきである領域に、図8Bに示したように第1フォトリソパターン240Aを残す。第1部分露光マスク250の遮断層254だけが位置する部分透過部P2は、2回の露光の中、2番目の紫外線（UV）だけを透過させることによって、透明導電膜117が存在すべきである領域に、図8Bに示したように第1フォトリソパターン240Aより薄い第2フォトリソパターン240Bを残す。そして、第1及び第2部分露光マスク250、260の石英基板252、262が位置するフル透過部P3は、2回の露光で紫外線（UV）を全て透過させることによって、反射金属層155及び透明導電膜117が両方除去されるべきである領域に、図8Bに示したようにフォトリソパターン240を残さない。

【0053】

このように、本発明の実施形態の半透過型薄膜トランジスタ基板の製造方法は、4マスク工程で形成される。

【0054】

図10は、本発明の実施形態の半透過型薄膜トランジスタ基板の周辺部を概略的に示した図面である。

【0055】

図10に示した半透過型薄膜トランジスタ基板100は、ゲートパッド126と同一層に形成されたデータパッド134とデータライン104とを接続させるためのコンタクト

10

20

30

40

50

電極 160 を備える。換言すると、コンタクト電極 160 は、データパッド 134 から伸張されたデータリンク 135 とデータライン 104 とを接続させる。ここで、コンタクト電極 160 は、アクティブ領域 182 に形成される画素電極 118 と同一の透明導電膜で形成されたり、反射電極 156 と同一の反射金属層で形成されたり、または透明導電膜及び反射金属層が積層された 2 重構造で形成されたりする。ここで、コンタクト電極 160 が反射金属層で形成されて外部に露出された場合には腐食問題が発生するため、シーラント 180 によって密封される領域、即ち、シーラント 180 とアクティブ領域 182 との間に位置して腐蝕を防ぐことが可能になる。

【0056】

図 11A は、図 10 に示したデータライン 104 とデータリンク 135 のコンタクト部を拡大して示した平面図であり、図 11B 及び図 11C は、図 11A に示したコンタクト部を V - V' 線に沿って切断した断面図である。

10

【0057】

図 11A 及び図 11B に示したデータリンク 135 は、データパッド 134、即ち、データパッド下部電極 136 から伸張されてシーラント 180 に密封される領域に位置するデータライン 104 に、隣接するか又は重畳される。

【0058】

第 3 コンタクトホール 162 は、有機絶縁膜 154 からゲート絶縁膜 144 まで貫通してデータリンク 135 を露出させ、第 4 コンタクトホール 164 は有機絶縁膜 154 及び保護膜 150 を貫通してデータライン 104 を露出させる。

20

【0059】

コンタクト電極 160 は、データパッド上部電極 140 のように透明導電層で形成された第 1 コンタクト電極 166 と、反射金属層で形成され第 1 コンタクト電極 166 を被覆する第 2 コンタクト電極 168 とで構成される。これとは異なり、コンタクト電極 160 は、第 1 コンタクト電極 166 だけで形成されるか、または第 2 コンタクト電極 168 だけで形成される。このようなコンタクト電極 160 は、第 3 及び第 4 コンタクトホール 162、164 を通じてデータリンク 135 とデータライン 104 とを接続させる。

【0060】

ここで、図 11B に示した保護膜 150 は、図 11C に示したように削除されることもある。

30

【0061】

このような半透過型薄膜トランジスタ基板の周辺部、即ち、データライン 104 とデータリンク 135 とのコンタクト部は、前述したように第 4 マスク工程で形成する。これを図 12A ~ 図 15B を参照しながら説明する。

【0062】

図 12A 及び図 12B を参照すると、第 1 マスク工程で下部基板 142 上にデータパッド下部電極 136 と共にデータリンク 135 を含むゲート金属パターンが形成される。このような第 1 マスク工程は、図 4A 及び図 4B で前述した通りである。

【0063】

図 13A 及び図 13B を参照すると、第 2 マスク工程でゲート絶縁膜 144 が形成され、その上に活性層 116 及びオーミック接触層 146 を含む半導体パターン 148 とデータライン 104 とが積層される。このような第 2 マスク工程は、図 5A 乃至図 5B で前述した通りである。

40

【0064】

図 14A 及び図 14B を参照すると、第 3 マスク工程で保護膜 150 及び有機絶縁膜 154 が形成され、それを貫通する第 3 及び第 4 コンタクトホール 162、164 が形成される。第 3 コンタクトホール 162 は有機絶縁膜 154 からゲート絶縁膜 144 まで貫通してデータリンク 135 を露出させ、第 4 コンタクトホール 164 は有機絶縁膜 154 及び保護膜 150 を貫通してデータライン 104 を露出させる。ここで、保護膜 150 は削除されることもある。このような第 3 マスク工程は、図 6A 及び図 6B で前述した通りで

50

ある。

【0065】

図15A及び図15Bを参照すると、第4マスク工程でデータパッド上部電極140と共に第1及び第2コンタクト電極166、168を含むコンタクト電極160が形成される。コンタクト電極160は、第1及び第2コンタクトホール162、164を通じてデータリンク135及びデータライン104を接続させる。第1コンタクト電極166はデータパッド上部電極140と同一の透明導電膜で、第2コンタクト電極168は前述した反射電極156と同一の反射金属層で形成される。このようなコンタクト電極160は、図8Bに示した遮断部P1の第1フォトリジストパターン240Aに対応して形成される。この際、第2コンタクト電極168は、第1コンタクト電極166と同一形状のエッジ部を有するか、または内側に位置するエッジ部を有する。

10

【0066】

これとは違って、コンタクト電極160は、透明導電膜である第1コンタクト電極166だけで形成されることもある。この場合、コンタクト電極160は、図8Bに示した部分透過部P2の第2フォトリジストパターン240Bに対応して形成される。

【0067】

前述のように、本発明による半透過型薄膜トランジスタ基板及びその製造方法において、一つのマスク工程によって有機絶縁膜がパターン化され、複数のコンタクトホールが形成される。また、他の一つのマスク工程によって前記画素電極及び反射電極を有する透明導電パターンが形成される。

20

【0068】

本発明による半透過型薄膜トランジスタ基板及びその製造方法において、各々異なる層上に形成されたデータリンクとデータラインが、透明導電膜及び反射金属層の中、少なくとも一つを含むコンタクト電極によって共に接続される。この際、コンタクト電極がシーラントによって密封される領域内に形成される。従って、反射金属層で形成されたコンタクト電極の露出による腐食問題を防ぐことが可能になる。

【0069】

以上、説明した内容を通じて、当業者なら本発明の技術思想を逸脱しない範囲内で、多様な変更及び修正が可能であることが分かる。従って、本発明の技術的範囲は明細書の詳しい説明に記載された内容に限られるのではなく、特許請求の範囲によって決められるべきである。

30

【図面の簡単な説明】

【0070】

【図1】従来の液晶パネル構造を概略的に示した斜視図である。

【図2】本発明の実施形態の半透過型薄膜トランジスタ基板の一部分を示した平面図である。

【図3A】図2に示した半透過型薄膜トランジスタ基板をII-II'、III-III'、IV-IV'線に沿って切断した断面図である。

【図3B】図2に示した半透過型薄膜トランジスタ基板をII-II'、III-III'、IV-IV'線に沿って切断した断面図である。

40

【図4A】本発明の実施形態の薄膜トランジスタ基板の第1マスク工程を説明するための平面図である。

【図4B】本発明の実施形態の薄膜トランジスタ基板の第1マスク工程を説明するための断面図である。

【図5A】本発明の実施形態の薄膜トランジスタ基板の第2マスク工程を説明するための平面図である。

【図5B】本発明の実施形態の薄膜トランジスタ基板の第2マスク工程を説明するための断面図である。

【図6A】本発明の実施形態の半透過型薄膜トランジスタ基板の第3マスク工程を説明するための平面図である。

50

【図 6 B】本発明の実施形態の半透過型薄膜トランジスタ基板の第 3 マスク工程を説明するための断面図である。

【図 7 A】本発明の実施形態の半透過型薄膜トランジスタ基板の第 4 マスク工程を説明するための平面図である。

【図 7 B】本発明の実施形態の半透過型薄膜トランジスタ基板の第 4 マスク工程を説明するための断面図である。

【図 8 A】ハフトーンマスクを利用した本発明の第 4 マスク工程を具体的に説明するための断面図である。

【図 8 B】ハフトーンマスクを利用した本発明の第 4 マスク工程を具体的に説明するための断面図である。

10

【図 8 C】ハフトーンマスクを利用した本発明の第 4 マスク工程を具体的に説明するための断面図である。

【図 8 D】ハフトーンマスクを利用した本発明の第 4 マスク工程を具体的に説明するための断面図である。

【図 8 E】ハフトーンマスクを利用した本発明の第 4 マスク工程を具体的に説明するための断面図である。

【図 8 F】ハフトーンマスクを利用した本発明の第 4 マスク工程を具体的に説明するための断面図である。

【図 9】本発明の第 4 マスク工程で部分露光マスクを利用した場合を説明するための断面図である。

20

【図 10】本発明の実施形態の半透過型薄膜トランジスタ基板を周辺部を主として概略的に示した平面図である。

【図 11 A】図 10 に示したデータライン及びデータリンクのコンタクト領域を具体的に示した平面図である。

【図 11 B】図 10 に示したデータライン及びデータリンクのコンタクト領域を具体的に示した断面図である。

【図 11 C】図 10 に示したデータライン及びデータリンクのコンタクト領域を具体的に示した断面図である。

【図 12 A】図 11 A 及び図 11 B に示した半透過型薄膜トランジスタ基板の第 1 マスク工程を説明するための平面図である。

30

【図 12 B】図 11 A 及び図 11 B に示した半透過型薄膜トランジスタ基板の第 1 マスク工程を説明するための断面図である。

【図 13 A】図 11 A 及び図 11 B に示した半透過型薄膜トランジスタ基板の第 2 マスク工程を説明するための平面図である。

【図 13 B】図 11 A 及び図 11 B に示した半透過型薄膜トランジスタ基板の第 2 マスク工程を説明するための断面図である。

【図 14 A】図 11 A 及び図 11 B に示した半透過型薄膜トランジスタ基板の第 3 マスク工程を説明するための平面図である。

【図 14 B】図 11 A 及び図 11 B に示した半透過型薄膜トランジスタ基板の第 3 マスク工程を説明するための断面図である。

40

【図 15 A】図 11 A 及び図 11 B に示した半透過型薄膜トランジスタ基板の第 4 マスク工程を説明するための平面図である。

【図 15 B】図 11 A 及び図 11 B に示した半透過型薄膜トランジスタ基板の第 4 マスク工程を説明するための断面図である。

【符号の説明】

【0071】

2：上部ガラス基板

4：ブラックマトリクス

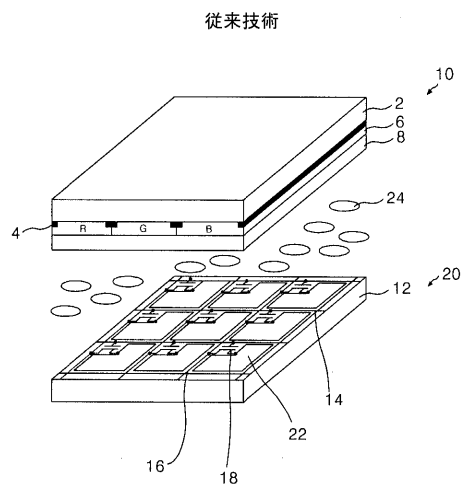
6：カラーフィルター（R、G、B）

8：共通電極

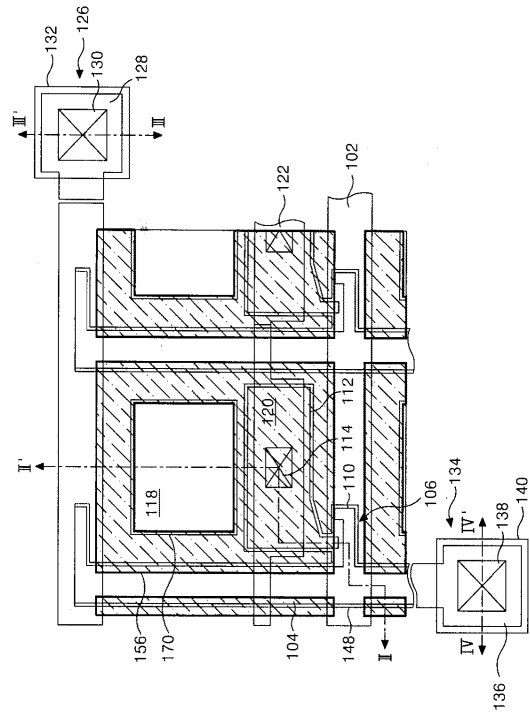
50

1 0 : カラーフィルター基板	
1 2 : 下部ガラス基板	
1 4 , 1 0 2 : ゲートライン	
1 6 , 1 0 4 : データライン	
1 8 , 1 0 6 : 薄膜トランジスタ (T F T)	
2 0 : 薄膜トランジスタ基板	
2 2 , 1 1 8 : 画素電極	
2 4 : 液晶	
1 0 8 : ゲート電極	
1 1 0 : ソース電極	10
1 1 2 : ドレイン電極	
1 1 4 : ドレインコンタクトホール	
1 1 6 : 活性層	
1 3 0 、 1 3 8 : コンタクトホール	
1 2 0 : ストレージキャパシタ	
1 2 6 : ゲートパッド	
1 2 8 : ゲートパッド下部電極	
1 3 2 : ゲートパッド上部電極	
1 3 4 : データパッド	
1 3 6 : データパッド下部電極	20
1 4 0 : データパッド上部電極	
1 4 2 : 基板	
1 4 4 : ゲート絶縁膜	
1 4 6 : オーミック接触層	
1 5 0 : 保護膜	
1 5 6 : 反射電極	
1 6 0 、 1 6 6 、 1 6 8 : コンタクト電極	
1 7 0 : 透過ホール	
2 3 0 、 2 5 0 、 2 6 0 : マスク	
2 3 2 、 2 5 2 、 2 6 2 : 石英基板	30
2 3 6 : ハフトーン透過層	
2 3 4 、 2 5 4 、 2 6 4 : 遮断層	
2 3 9 : フォトレジスト	
2 4 0 、 2 4 0 A 、 2 4 0 B : フォトレジストパターン	

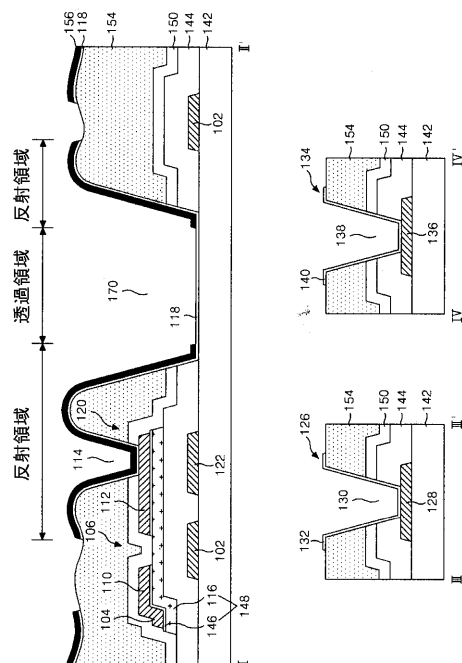
【図 1】



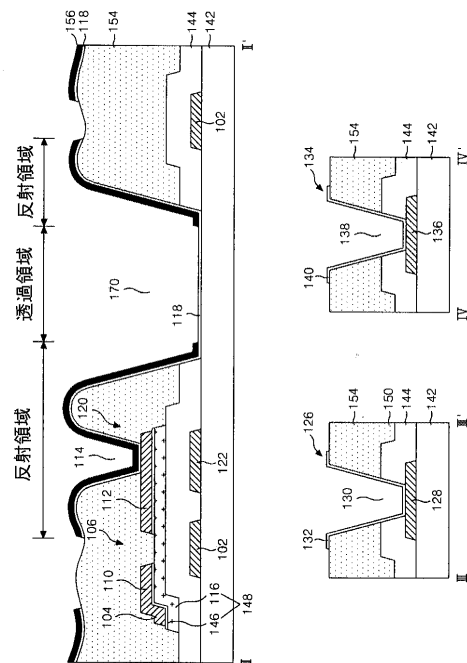
【図 2】



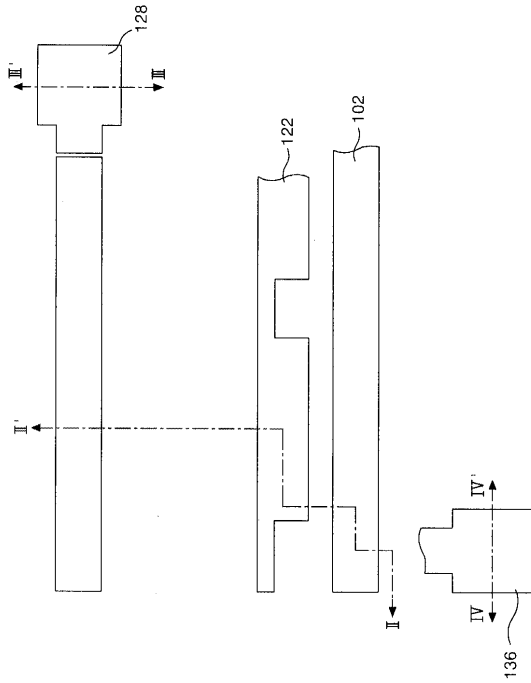
【図 3 A】



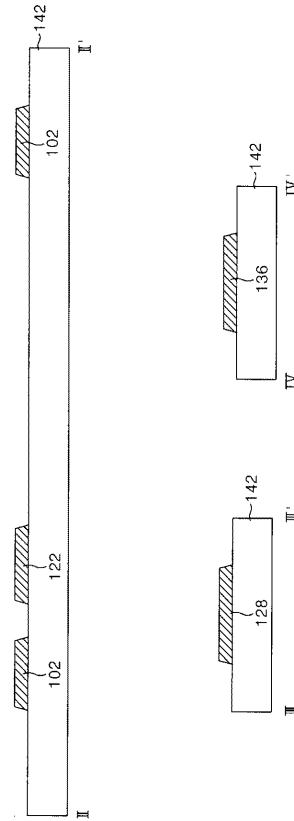
【図 3 B】



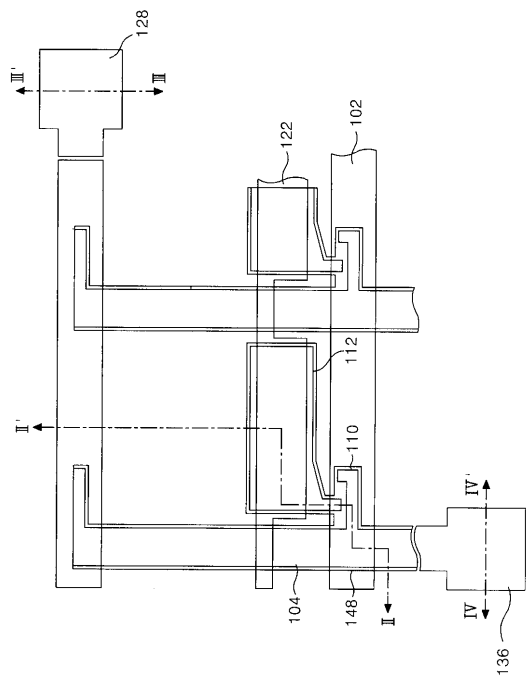
【図 4 A】



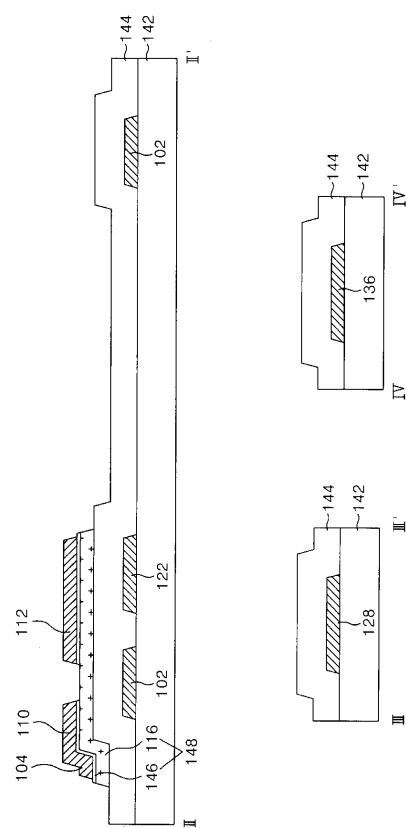
【図 4 B】



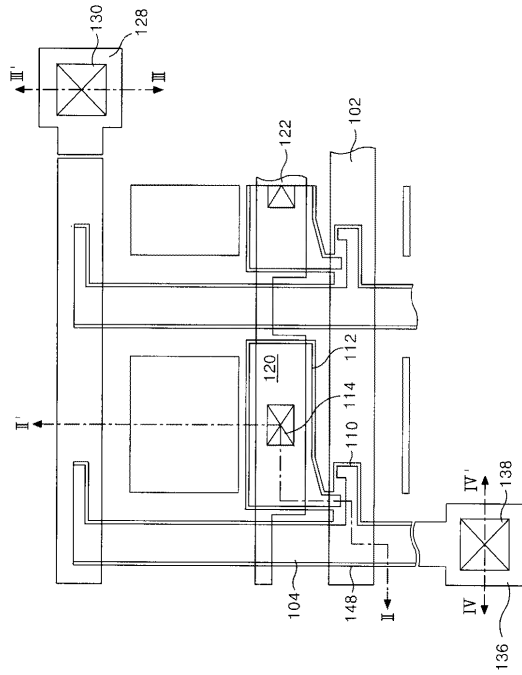
【図 5 A】



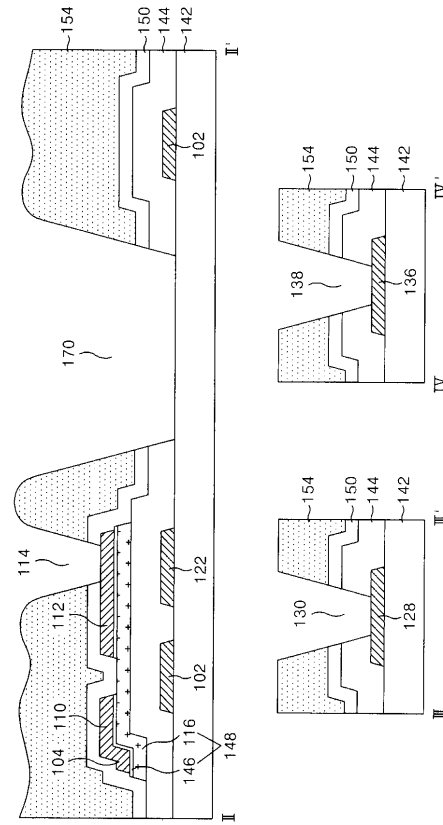
【図 5 B】



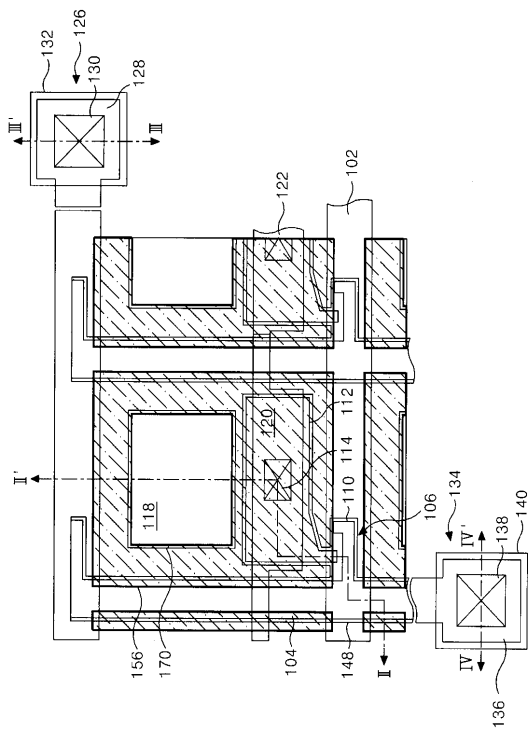
【図 6 A】



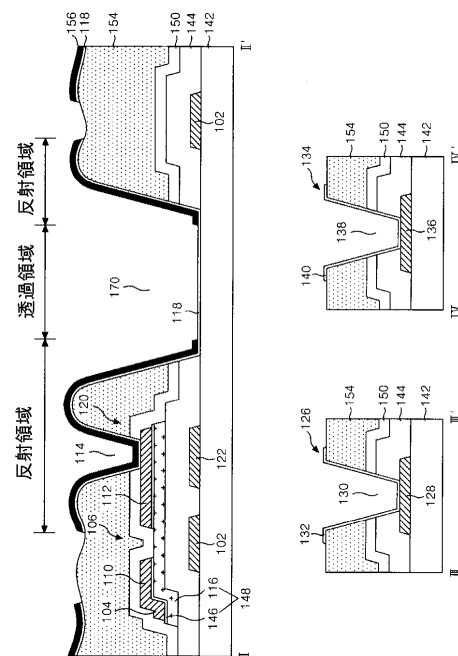
【図 6 B】



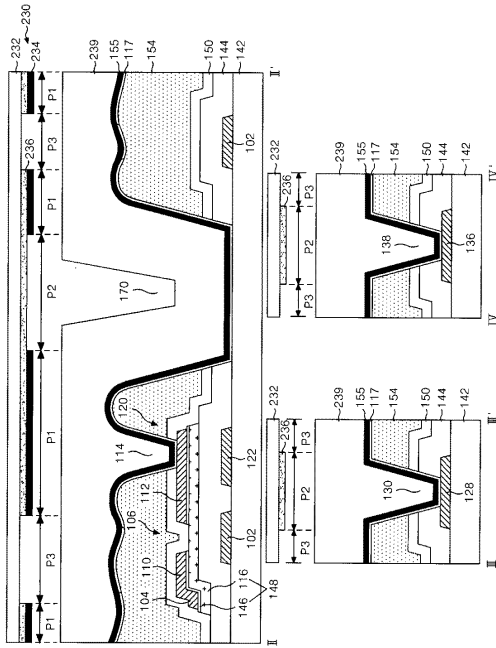
【図 7 A】



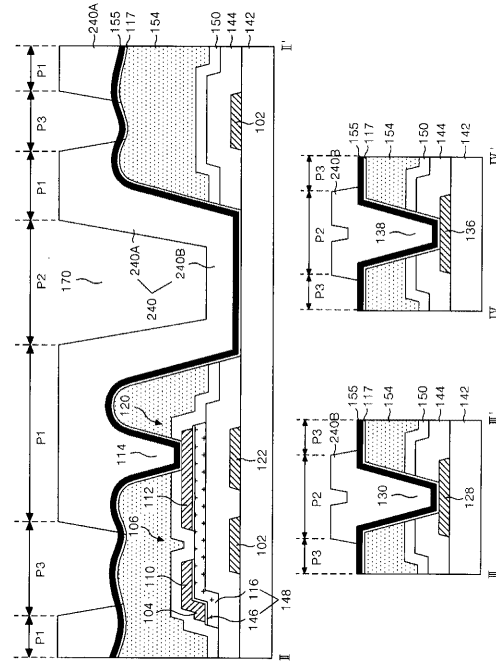
【図 7 B】



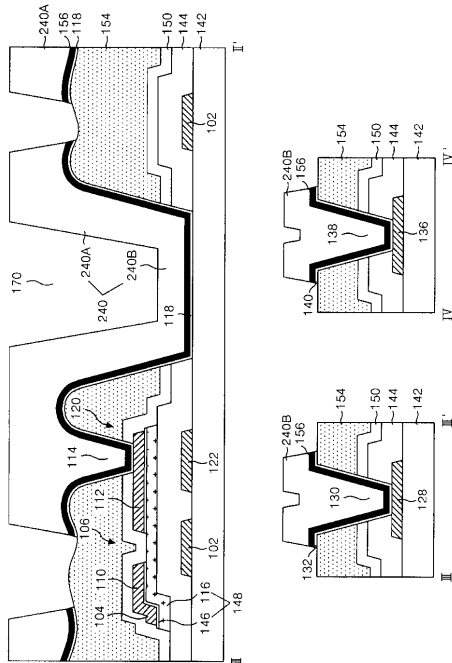
【図 8 A】



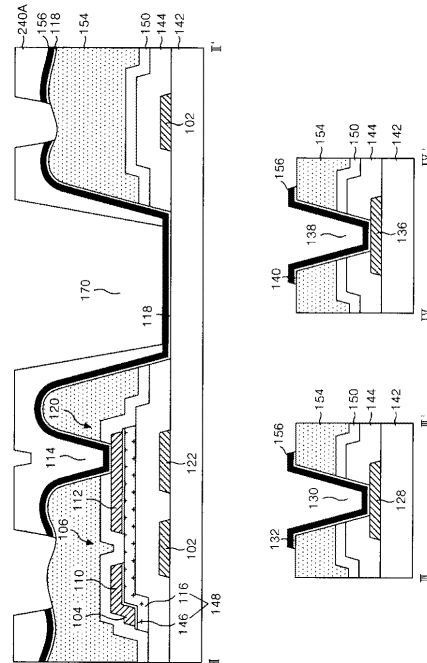
【図 8 B】



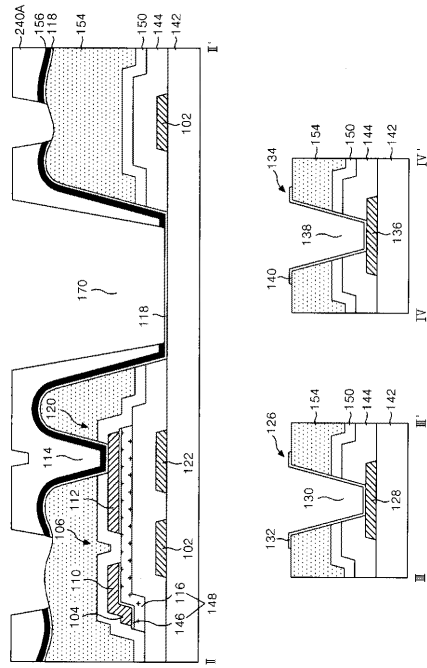
【図 8 C】



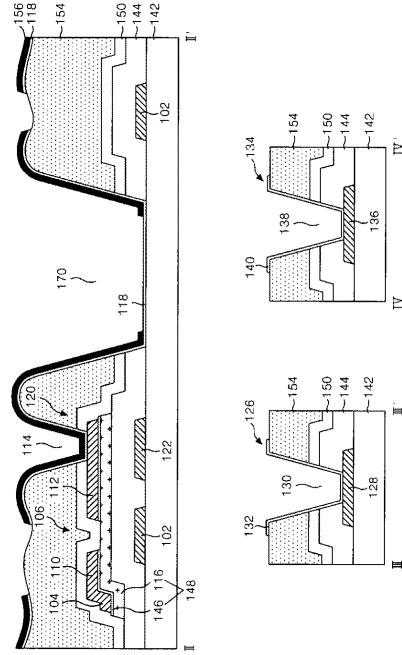
【図 8 D】



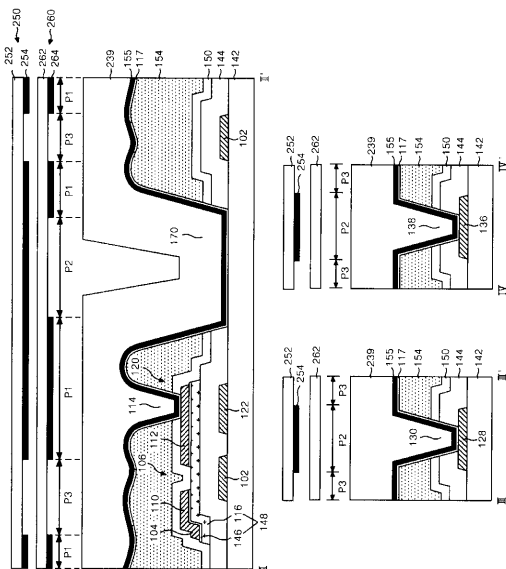
【図 8 E】



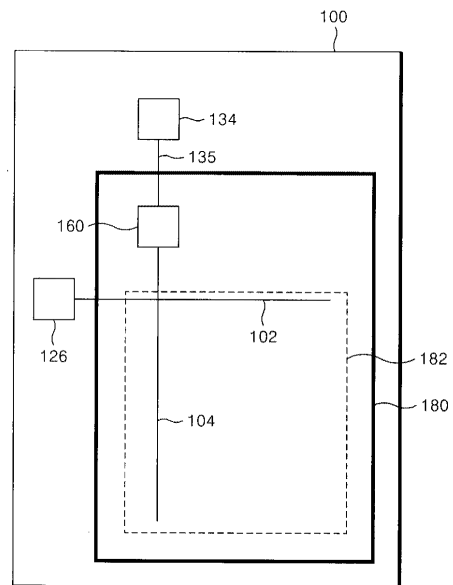
【図 8 F】



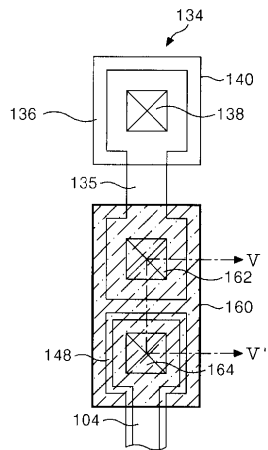
【図 9】



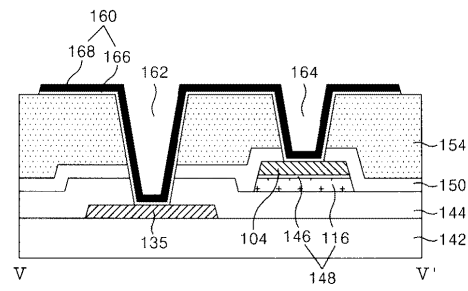
【図 10】



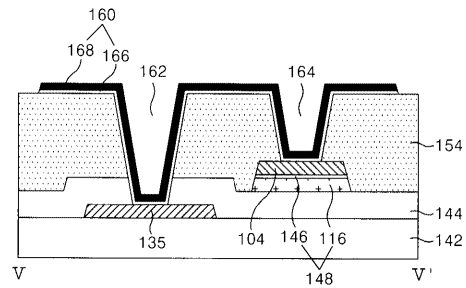
【図 1 1 A】



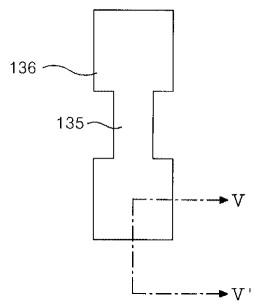
【図 1 1 B】



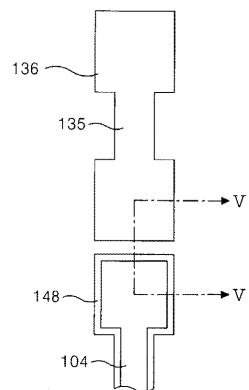
【図 1 1 C】



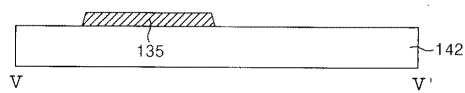
【図 1 2 A】



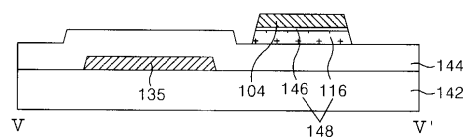
【図 1 3 A】



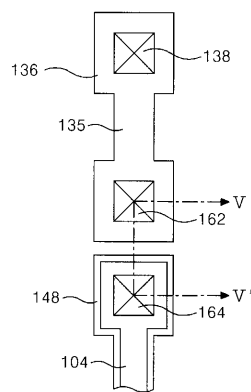
【図 1 2 B】



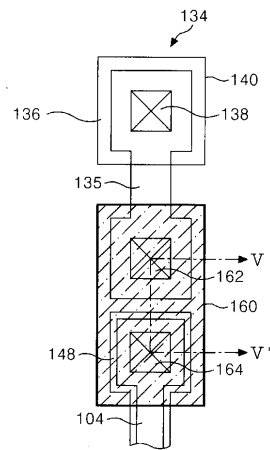
【図 1 3 B】



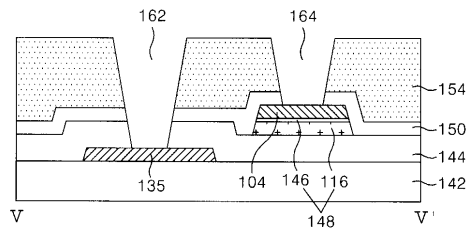
【図 14 A】



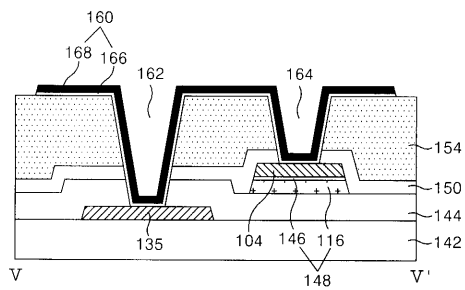
【図 15 A】



【図 14 B】



【図 15 B】



フロントページの続き

(72)発明者 金 雄 植

大韓民国 京畿道 城南市 盆唐區 野塔洞 メファメウル チュゴン 3 - ダンジ アパート
3 1 3 - 2 0 2 号

審査官 磯野 光司

(56)参考文献 特開 2 0 0 3 - 2 4 8 2 3 2 (J P , A)

特開 2 0 0 4 - 2 9 4 8 0 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 3 5

G 0 2 F 1 / 1 3 4 3

G 0 2 F 1 / 1 3 6 8

专利名称(译)	液晶表示装置		
公开(公告)号	JP4794240B2	公开(公告)日	2011-10-19
申请号	JP2005238383	申请日	2005-08-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	林周洙 金雄植		
发明人	林 周 洙 金 雄 植		
IPC分类号	G02F1/1335 G02F1/1368 G02F1/1343 H01L21/336 H01L29/786		
CPC分类号	G02F1/133555 G02F1/13458 G02F1/136227		
FI分类号	G02F1/1335.520 G02F1/1368 G02F1/1343 H01L29/78.612.Z		
F-TERM分类号	2H091/FA02Y 2H091/FA14Y 2H091/FA35Y 2H091/FB08 2H091/FC10 2H091/FC26 2H091/GA13 2H091/GA16 2H091/LA12 2H092/GA29 2H092/JA24 2H092/JA46 2H092/JB52 2H092/KA12 2H092/KA18 2H092/KB04 2H092/KB13 2H092/MA14 2H092/MA15 2H092/MA19 2H092/NA16 2H092/NA29 2H092/PA12 2H191/FA31 2H191/FA31Y 2H191/FA34 2H191/FA34Y 2H191/FC02 2H191/FC10 2H191/FC36 2H191/LA13 2H191/NA13 2H191/NA30 2H191/NA34 2H191/NA37 2H192/AA24 2H192/BC31 2H192/BC64 2H192/BC72 2H192/BC82 2H192/CB05 2H192/CB46 2H192/CC04 2H192/CC26 2H192/DA13 2H192/DA43 2H192/FA65 2H192/GD25 2H192/HA33 2H192/HA36 2H192/HA44 2H192/HA45 2H291/FA31Y 2H291/FA34Y 2H291/FC02 2H291/FC10 2H291/FC36 2H291/LA13 2H291/NA13 2H291/NA30 2H291/NA34 2H291/NA37 5F110/AA16 5F110/BB01 5F110/CC07 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE14 5F110/EE15 5F110/EE44 5F110/FF02 5F110/FF03 5F110/GG02 5F110/GG15 5F110/GG45 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK09 5F110/HK21 5F110/HK22 5F110/HK33 5F110/HK35 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN35 5F110/NN72 5F110/NN73 5F110/QQ01		
代理人(译)	朝日 伸光		
优先权	1020040101554 2004-12-04 KR		
其他公开文献	JP2006163356A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供透射反射薄膜晶体管基板及其制造方法，这简化了其工艺。ŽSOLUTION：一种液晶显示装置，包括：第一和第二基板；第一基板142上的栅极线102；第一基板142上的栅极绝缘膜144；数据线104与栅极线102交叉以限定像素区域；薄膜晶体管106连接到栅极线102和数据线104；有机绝缘膜154形成在栅极线102，数据线104和薄膜晶体管106上，并且在像素区域中具有透射孔170；像素电极118通过传输孔170形成在像素区域的有机绝缘膜154上并连接到薄膜晶体管106；形成在像素电极118上的反射电极156，具有与像素电极118相同的边缘部分或位于距像素电极118的边缘部分的内侧的边缘部分，并暴露出透射孔170的像素电极118。Ž

【 图 2 】

