

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4787147号
(P4787147)

(45) 発行日 平成23年10月5日 (2011. 10. 5)

(24) 登録日 平成23年7月22日 (2011. 7. 22)

(51) Int. Cl.

F I

G 0 2 F 1/1368 (2006. 01)

G 0 2 F 1/1368

G 0 9 F 9/30 (2006. 01)

G 0 9 F 9/30 3 3 8

請求項の数 15 (全 14 頁)

(21) 出願番号 特願2006-347557 (P2006-347557)
 (22) 出願日 平成18年12月25日 (2006. 12. 25)
 (65) 公開番号 特開2007-310351 (P2007-310351A)
 (43) 公開日 平成19年11月29日 (2007. 11. 29)
 審査請求日 平成19年1月12日 (2007. 1. 12)
 (31) 優先権主張番号 10-2006-0044525
 (32) 優先日 平成18年5月18日 (2006. 5. 18)
 (33) 優先権主張国 韓国 (KR)

前置審査

(73) 特許権者 501426046
 エルジー ディスプレイ カンパニー リ
 ミテッド
 大韓民国 ソウル, ヨンドゥンポーク, ヨ
 イドードン 20
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100104352
 弁理士 朝日 伸光
 (74) 代理人 100106183
 弁理士 吉澤 弘司

最終頁に続く

(54) 【発明の名称】 液晶表示装置用アレイ基板及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板上に形成されたゲート配線と、前記ゲート配線と交差され画素領域を定義するデータ配線と、

前記ゲート配線とデータ配線との間に位置する絶縁層と、

前記ゲート配線とデータ配線との交差点に隣接するように形成されたスイッチング素子と、

前記スイッチング素子に連結されて、前記画素領域に位置する画素電極と、

前記ゲート配線及びデータ配線のいずれかの第1側面と平行な方向に近接して、前記ゲート配線及びデータ配線のいずれかの内の上層側の配線と重なって、前記ゲート配線及びデータ配線のいずれかの内の下層側の配線と同一層に配置される第1バッファパターンとを含み、

前記第1バッファパターンは、前記交差点の外側から所定の距離離隔された領域に前記上層側の配線と交差するように形成されたバー状であることを特徴とする液晶表示装置用アレイ基板。

【請求項 2】

前記第1側面と向かい合う前記ゲート配線及びデータ配線のうちいずれかの第2側面に位置して、前記ゲート配線及びデータ配線のいずれかの内の上層側の配線と重なる第2バッファパターンをさらに含み、前記第1、第2バッファパターンは、前記ゲート配線及びデータ配線のいずれかの内の下層側の配線と同一層に配置されることを特徴とする請求項

10

20

1 に記載の液晶表示装置用アレイ基板。

【請求項 3】

前記第 2 バッファパターンは、前記ゲート配線及びデータ配線のうちいずれかから延長されることを特徴とする請求項 2 に記載の液晶表示装置用アレイ基板。

【請求項 4】

前記第 2 バッファパターンは、前記スイッチング素子と前記第 1 バッファパターンよりさらに近いことを特徴とする請求項 3 に記載の液晶表示装置用アレイ基板。

【請求項 5】

前記第 2 バッファパターンは、四角形状または三角形形状のいずれかであることを特徴とする請求項 3 に記載の液晶表示装置用アレイ基板。

【請求項 6】

前記第 1、第 2 バッファパターンと前記ゲート配線及びデータ配線のいずれかは、実質的に同一平面上にあることを特徴とする請求項 2 に記載の液晶表示装置用アレイ基板。

【請求項 7】

前記第 1、第 2 バッファパターンと前記ゲート配線及びデータ配線のいずれかは、実質的に同一物質であることを特徴とする請求項 2 に記載の液晶表示装置用アレイ基板。

【請求項 8】

前記第 1、第 2 バッファパターンは、前記ゲート配線及びデータ配線のいずれかの中央部を基準に、対称に配置されることを特徴とする請求項 2 に記載の液晶表示装置用アレイ基板。

【請求項 9】

基板上に、ゲート配線及びデータ配線の一方と、前記ゲート配線及びデータ配線の一方の第 1 側面と平行な方向に近接して、前記ゲート配線及びデータ配線の交差点の外側から所定の距離離隔された領域にゲート配線及びデータ配線の他方の配線と交差するように形成されたバー状である第 1 バッファパターンを形成する段階と、

前記ゲート配線及び前記データ配線の一方並びに前記第 1 バッファパターン上に絶縁層を形成する段階と、

前記絶縁層上に、前記ゲート配線及びデータ配線の一方と交差して画素領域を定義し、前記第 1 バッファパターンと重なる前記ゲート配線及びデータ配線の他方を形成する段階と、

前記ゲート配線及びデータ配線に連結されて、前記ゲート配線及びデータ配線に隣接したスイッチング素子を形成する段階と、

前記スイッチング素子に連結されて、前記画素領域に配置される画素電極を形成する段階とを含むことを特徴とする液晶表示装置用アレイ基板の製造方法。

【請求項 10】

前記絶縁層を形成する段階は、前記第 1 側面と向かい合う位置に、前記ゲート配線及びデータ配線の一方の第 2 側面に位置する第 2 バッファパターンを形成して、前記ゲート配線及びデータ配線の他方は、前記第 2 バッファパターンと重なる領域において、前記第 2 バッファパターン上に前記絶縁層を形成する段階を含むことを特徴とする請求項 9 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 11】

前記ゲート配線及びデータ配線の一方を形成する段階、前記第 1 バッファパターンを形成する段階、前記第 2 バッファパターンを形成する段階は、前記ゲート配線及びデータ配線の一方から延長された前記第 2 バッファパターンを形成する段階を含むことを特徴とする請求項 10 に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 12】

前記ゲート配線及びデータ配線の一方を形成する段階、前記第 1 バッファパターンを形成する段階、前記第 2 バッファパターンを形成する段階は、四角形状及び三角形形状のいずれかである前記第 2 バッファパターンを形成する段階を含むことを特徴とする請求項 11 に記載の液晶表示装置用アレイ基板の製造方法。

10

20

30

40

50

【請求項 13】

前記ゲート配線及びデータ配線の一方を形成する段階、前記第1バッファパターンを形成する段階、前記第2バッファパターンを形成する段階は、実質的に同一平面上に位置する前記第1、第2バッファパターンと前記ゲート配線及びデータ配線の一方を形成する段階を含むことを特徴とする請求項10に記載の液晶表示装置用アレイ基板の製造方法。

【請求項 14】

前記ゲート配線及びデータ配線の一方を形成する段階、前記第1バッファパターンを形成する段階、前記第2バッファパターンを形成する段階は、実質的に同一物質で構成された前記第1、第2バッファパターンと前記ゲート配線及びデータ配線の一方を形成する段階を含むことを特徴とする請求項10に記載の液晶表示装置用アレイ基板の製造方法。

10

【請求項 15】

前記ゲート配線及びデータ配線の一方を形成する段階、前記第1バッファパターンを形成する段階、前記第2バッファパターンを形成する段階は、前記ゲート配線及びデータ配線の他方の中央部に対称に位置する前記第1、第2バッファパターンを形成する段階を含むことを特徴とする請求項10に記載の液晶表示装置用アレイ基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に、上部の金属配線の下部に位置して、上部の金属配線と交差する下部の金属配線の段差による上部の金属配線の断線を防ぐ液晶表示装置用アレイ基板及びその製造方法に関する。

20

【背景技術】

【0002】

一般的な液晶表示装置は、合着された二つの基板間に位置した液晶の光学的異方性と複屈折特性を利用して画像を表現する薄型の表示装置である。

【0003】

以下、図を参照して、液晶表示装置の一般的な構成を説明する。

【0004】

図1は、従来による液晶表示装置の概略的な断面図である。

図1に示したように、液晶表示装置11は、相互に向かい合って離隔されるように位置する上部基板5及び下部基板22と、上部基板5及び下部基板22間に位置する液晶層14を含む。ここで、上部基板5及び下部基板22は、画素電極Pを含む。特に、上部基板5の画素領域Pと下部基板22の画素領域Pは、相互に対応する。

30

【0005】

上部基板5の内部面には、赤色(R)、緑色(G)、青色(B)のサブカラーフィルター7a、7b、7cを含むカラーフィルター層7が形成されて、ブラックマトリックス6は、カラーフィルター層7上に位置する。ここで、赤色、緑色、青色のサブカラーフィルター7a、7b、7c各々は、画素領域Pに位置して、ブラックマトリックス6は、赤色、緑色、青色のサブカラーフィルター7a、7b、7c間の非画素領域(図示せず)に形成される。また、共通電極は、ブラックマトリックス6とカラーフィルター層7上に形成される。

40

【0006】

ゲート配線12は、下部基板22の内部面に形成される。データ配線24は、ゲート配線12の上部に形成されて、画素領域Pを定義するためにゲート配線12と交差する。

【0007】

薄膜トランジスタTは、ゲート配線12及びデータ配線24に連結される。薄膜トランジスタTは、ゲート配線12及びデータ配線24の交差点に隣接して、薄膜トランジスタTは、ゲート電極30、半導体層32、ソース電極34及びドレイン電極36を含む。また、画素電極17は、画素領域Pで薄膜トランジスタTに連結される。

【0008】

50

前述した構成において、液晶層 1 4 は、上部基板 5 と下部基板 2 2 間に位置して、表面がラビング処理された配向膜(図示せず)によって初期配列される。

【 0 0 0 9 】

図面には示していないが、上部基板 5 と下部基板 2 2 間には、二つの基板間のギャップを維持するためのコラム(column)スペーサー(図示せず)が多数構成される。

【 0 0 1 0 】

また、画素電極 1 7 と共通電極 1 8 間に電圧を印加すると、縦方向に電場が発生して、この電場によって液晶 1 4 が駆動する。これによって、異なる光の透過率によって画像を表現することができる。

【 0 0 1 1 】

前述したような構成の液晶表示装置は、特に、アレイ基板を製作する時、工程上の不良がよく発生する。

【 0 0 1 2 】

その理由は、アレイ基板は、多数のマスク工程によって製作され、その程度の不良発生率が大きいために、特に、配線間の交差部分では、上部メタル配線が断線される問題がよく発生する。

【 0 0 1 3 】

これを以下に図を参照して説明する。

【 0 0 1 4 】

図 2 は、従来技術による一つの画素領域を基準にしたアレイ基板の概略的な平面図である。

図 2 に示したように、一般的な液晶表示装置用アレイ基板 A S は、透明な絶縁基板 5 0 の一面にスイッチング素子である薄膜トランジスタ T、ゲート配線 5 2、データ配線 6 2 と画素電極 6 4 が形成される。より詳しくは、基板 A S は、画像を表示する最小単位である多数の画素領域 P がマトリックス状に配列され、各画素領域 P ごとに薄膜トランジスタ T が構成される。

【 0 0 1 5 】

また、薄膜トランジスタ T ごとに信号を印加するために、多数のゲート配線 5 2 とデータ配線 6 2 が構成される。

【 0 0 1 6 】

ところが、工程上、薄膜トランジスタ T とゲート配線 5 2 及びデータ配線 6 2 は、同一な工程によって製作されて、必然に各層が積層する形態で構成される。

【 0 0 1 7 】

相互に異なる信号を薄膜トランジスタ T に伝達するゲート配線 5 2 とデータ配線 6 2 は、同一層に構成できず、別途の層に絶縁膜を間に構成して、各々画素領域 P の一側と他側に位置して信号を受け、両配線 5 2、6 2 は、交差する部分が存在する。

【 0 0 1 8 】

このような交差部で、下部のゲート配線 5 2 の段差によって上部のデータ配線 6 2 が断線される不良がよく発生する。

【 0 0 1 9 】

以下、図 3 と図 4 を参照して説明する。

図 3 は、図 2 の I I I 領域の拡大平面図であって、図 4 は、図 3 の I V - I V 線に沿って切断した概略的な断面図である。

図 3 と図 4 に示したように、第 1 方向にゲート配線 5 2 が構成されて、ゲート配線 5 2 と交差される第 2 方向にゲート絶縁膜(図示せず)を間にデータ配線 6 2 が構成される。

【 0 0 2 0 】

一般的に、ゲート配線 5 2 は、大体 2,000 ~ 3,000 の厚さを有して、ゲート配線 5 2 の上部に位置するデータ配線 6 2 は、前述した厚さ値を有するゲート配線 5 2 で側面の段差を有する。ゲート絶縁膜は、シリコン窒化膜 SiN_x またはシリコン酸化膜 SiO_x で、一般に構成されて、大体、3,000 ~ 4,000 の厚さを有するために、

10

20

30

40

50

ゲート絶縁膜は、ゲート配線 5 2 での段差を補償することができない。その結果、ゲート配線 5 2 及びデータ配線 6 2 の交差部 I I I で、データ配線 6 2 は、ゲート配線 5 2 での段差に沿って形成される。

【 0 0 2 1 】

すなわち、データ配線 6 2 は、ゲート配線 5 2 での側面の段差部 S P に沿って形成されるために、データ配線 6 2 は、蒸着不良またはこれと類似の不良に起因して側面の段差部 S P で簡単に断線される。さらに、データ配線 6 2 をエッチングするためのエッチング液は、側面の段差部 S P で凹部分に溜まることもある。その結果、凹部分で、データ配線 6 2 は、エッチングされ過ぎて、データ配線 6 2 は、断線されることがある。

【 0 0 2 2 】

このように、両配線 5 2、6 2 が交差する部分で発生する断線の不良は、製品の生産性を低下すると同時に費用を無駄にする問題になる。

【発明の開示】

【発明が解決しようとする課題】

【 0 0 2 3 】

本発明は、前述したような問題を解決するために案出されており、二つの配線が交差する部分で断線の不良が発生しないようにし、製品の生産収率を改善して、費用を節減することを目的とする。

【課題を解決するための手段】

【 0 0 2 4 】

前述した目的を達成するために、本発明の第 1 特徴は、基板上に形成されたゲート配線と、前記ゲート配線と交差され画素領域を定義するデータ配線と、前記ゲート配線とデータ配線との間に位置する絶縁層と、前記ゲート配線とデータ配線との交差点に隣接するように形成されたスイッチング素子と、前記スイッチング素子に連結されて、前記画素領域に位置する画素電極と、前記ゲート配線及びデータ配線のいずれかの第 1 側面に位置して、前記ゲート配線及びデータ配線のいずれかと重なって、前記ゲート配線及びデータ配線のいずれかと同一層に配置される第 1 バッファパターンとを含むことを特徴とする液晶表示装置用アレイ基板を提供する。

【 0 0 2 5 】

前記第 1 側面と向かい合う前記ゲート配線及びデータ配線のうち、いずれかの第 2 側面に位置して、前記ゲート配線及びデータ配線のいずれかと重なる第 2 バッファパターンをさらに含み、前記第 1、第 2 バッファパターンは、前記ゲート配線及びデータ配線のいずれかと同一層に配置される。

【 0 0 2 6 】

前記第 1 バッファパターンは、前記ゲート配線及びデータ配線のうち、いずれかから離隔され、平行なバー (bar) 状であって、前記第 2 バッファパターンは、前記ゲート配線及びデータ配線のうち、いずれかから延長される。

【 0 0 2 7 】

前記第 2 バッファパターンは、前記スイッチング素子と前記第 1 バッファパターンよりさらに近いことを特徴にする。

【 0 0 2 8 】

前記第 2 バッファパターンは、四角形状または三角形形状のいずれかである。

【 0 0 2 9 】

前記第 1、第 2 バッファパターンと前記ゲート配線及びデータ配線のいずれかは、実質的に同一平面上にある。

【 0 0 3 0 】

前記第 1、第 2 バッファパターンと前記ゲート配線及びデータ配線のいずれかは、実質的に同一物質であって、前記第 1 バッファパターンは、前記ゲート配線及びデータ配線のいずれかの前記第 1 側面から延長されて、前記第 2 バッファパターンは、前記ゲート配線の前記第 2 側面から延長される。

10

20

30

40

50

【0031】

前記第1、第2バッファパターンは、前記ゲート配線及びデータ配線のいずれかの中央部を基準に、対称に配置される。

【0032】

本発明の第2特徴は、基板上に、ゲート配線及びデータ配線と、前記ゲート配線及びデータ配線のいずれかの第1側面に形成される第1バッファパターンを形成する段階と、前記ゲート配線、前記データ配線、前記第1バッファパターン上に絶縁膜を形成する段階と、前記絶縁層上に、前記ゲート配線及びデータ配線のいずれかと交差され画素領域を定義して、前記第1バッファパターンと重なる前記ゲート配線及びデータ配線のいずれかを形成する段階と、前記ゲート配線及びデータ配線に連結されて、前記ゲート配線及びデータ配線に隣接したスイッチング素子を形成する段階と、前記スイッチング素子に連結されて、前記画素領域に配置される画素電極を形成する段階とを含むことを特徴とする液晶表示装置用アレイ基板の製造方法を提供する。

10

【0033】

前記第1側面と向かい合う位置に、前記ゲート配線及びデータ配線のいずれかの第2側面に位置する第2バッファパターンを形成して、前記ゲート配線及びデータ配線のいずれかは、前記第2バッファパターンと重なるにおいて、前記絶縁層を形成する段階は、前記第2バッファパターン上に前記絶縁層を形成する段階を含み、前記ゲート配線及びデータ配線のいずれかを形成する段階、前記第1バッファパターンを形成する段階、前記第2バッファパターンを形成する段階は、前記ゲート配線及びデータ配線のいずれかから離隔され、平行なバー状であって、前記第1バッファパターンを形成する段階と、前記ゲート配線及びデータ配線のいずれかから延長された前記第2バッファパターンを形成する段階とを含む。

20

【0034】

また、前記ゲート配線及びデータ配線のいずれかを形成する段階、前記第1バッファパターンを形成する段階、前記第2バッファパターンを形成する段階は、四角形状及び三角形形状のいずれかである前記第2バッファパターンを形成する段階を含み、実質的に同一平面上に位置する前記第1、第2バッファパターンと前記ゲート配線及びデータ配線のいずれかを形成する段階を含む。

【0035】

さらに、前記ゲート配線及びデータ配線のいずれかを形成する段階、前記第1バッファパターンを形成する段階、前記第2バッファパターンを形成する段階は、実質的に同一物質で構成された前記第1、第2バッファパターンと前記ゲート配線及びデータ配線のいずれかを形成する段階を含む。

30

【0036】

前記ゲート配線及びデータ配線のいずれかを形成する段階、前記第1バッファパターンを形成する段階、前記第2バッファパターンを形成する段階は、前記ゲート配線及びデータ配線のいずれかの前記第1側面から延長された前記第1バッファパターンを形成する段階と、前記ゲート配線及びデータ配線のいずれかの前記第2側面から延長された前記第2バッファパターンを形成する段階とを含み、前記ゲート配線及びデータ配線のいずれかの中央部に対称に位置する前記第1、第2バッファパターンを形成する段階を含む。

40

【0037】

本発明の第3特徴は、基板上に位置する第1配線と、前記第1配線上に位置する絶縁層と、前記絶縁層上に位置して、前記第1配線と交差する第2配線と、前記第1配線の第1側面に位置して、前記第2配線と重なる第1バッファパターンとを含む表示装置の交差配線の構造を提供する。

【0038】

前記第1側面と向かい合う前記第1配線の第2側面に位置して、前記第2配線と重なる第2バッファパターンをさらに含み、前記第1、第2バッファパターンは、前記第1配線と同一層に配置されて、前記第1、第2バッファパターンと前記第1配線は、実質的に同

50

一平面上に位置する。

【0039】

前記第1、第2バッファパターンと前記第1配線は、実質的に同一物質で構成される。

【0040】

前記第1バッファパターンは、前記第1配線に平行であって、一定間隔離隔されたバー状である。

【0041】

前記第2バッファパターンは、前記第1配線から延長されて、前記第2バッファパターンは、四角形状及び三角形状のいずれかである。

【0042】

前記第1バッファパターンは、前記第1配線の前記第1側面から延長されて、前記第2バッファパターンは、前記第1配線の前記第2側面から延長される。

【0043】

前記第1、第2バッファパターンは、前記第2配線の中心部を基準に、対称に配置される。

【0044】

以下、添付した図を参照して、本発明による望ましい実施例を説明する。

【発明の効果】

【0045】

本発明は、第1及び第2バッファパターンによってデータ配線の断線を防いで液晶パネルの不良率を低下させる。

従って、生産収率を改善する。

【実施例】

【0046】

本発明は、二つの配線の交差部に対応して、下部配線に近接して別途の段差緩和の手段であるバッファパターンを構成することを特徴とする。

【0047】

図5は、本発明の第1実施例によるバッファパターンを含むアレイ基板の二つの金属配線の交差部の概略的な平面図であって、図6は、本発明の第2実施例によるバッファパターンを含むアレイ基板の二つの金属配線の交差部の概略的な平面図である。

【0048】

図5に示したように、第1金属配線102は、第1方向に沿って形成されて、第2金属配線110は、第1方向と交差される第2方向に沿って形成される。

【0049】

図面に示してはでないが、絶縁層は、第1金属配線102及び第2金属配線110間に位置する。さらに、第1バッファパターン106、第2バッファパターン108は、第1金属配線102と同一層に形成される。

【0050】

ここで、第1バッファパターン106は、第1金属配線102と離隔されたバー形状であって、第1方向に沿って形成される。第2バッファパターン108は、第1金属配線102から延長される。例えば、第2バッファパターン108は、四角形状である。特に、第2バッファパターン108の大きさは、第2バッファパターン108の主要領域が第2金属配線110によって遮られる範囲から選択される。

【0051】

また、図6に示したように、第1バッファパターン152、第2バッファパターン154は、第2金属配線160と重なるように第2方向に沿って第1金属配線150から延長される。例えば、第1バッファパターン152は、三角形状であって、第2バッファパターン154は、四角形状である。

【0052】

また、第1バッファパターン152、第2バッファパターン154は、第2金属配線1

10

20

30

40

50

60の中央部を中心に対称に配置される。しかし、第1金属配線150の段差を縮めるために、第1金属配線150、第2金属配線160は、第2金属配線160が第1バッファパターン152、第2バッファパターン154を覆う範囲内で他の位置に配置されることがある。すなわち、第1バッファパターン150、第2バッファパターン160各々は、第1金属配線150での段差を縮めるために、多様な形態から選択されることができる。また、二つのバッファパターンが上記実施例等で利用されたが、数個のバッファパターンが段差を縮めるために利用されることがある。例えば、単一バッファパターンは、第2金属配線160のいずれかの側面に利用されたり、二つのバッファパターンが第2金属配線160の一側面または両側面に利用されたりする。

【0053】

10

ところが、本発明によるバッファパターンは、第1金属配線、第2金属配線が交差される領域で、第2金属配線の方に第1金属配線が有する両側面に位置するのが本発明の効果を奏するには、最も適切である。

【0054】

また、第1バッファパターン106及び第2バッファパターン108による屈曲は、エッチング溶液が1ヶ所に溜まるのを防ぐために、エッチング液による配線の断線を防ぐ。

【0055】

以下、前述したバッファパターンを備えるアレイ基板の構成を説明する。

【0056】

図7は、本発明の第1実施例による一つの画素領域を基準に、第1、第2バッファパターンを含む液晶表示装置用アレイ基板の概略的な平面図であって、図8は、本発明の第2実施例による一つの画素領域を基準に、第1、第2バッファパターンを含む液晶表示装置用アレイ基板の概略的な平面図である。

20

【0057】

図7と図8に示したように、基板上にゲート配線202が第1方向に形成される。データ配線220は、画素領域Pを定義するために、第1方向と交差する第2方向に沿って形成される。図面には示していないが、ゲート絶縁膜は、ゲート配線202及びデータ配線220間に介される。また、ゲート電極204、半導体層214、ソース電極216、ドレイン電極218を含む薄膜トランジスタTは、ゲート配線202及びデータ配線220の交差点に隣接する。画素領域Pで、薄膜トランジスタTに連結され画素電極226が形成される。さらに、第1バッファパターン、第2バッファパターン(図7の206、208または図8の306、308)は、ゲート配線202と同一層に形成される。

30

【0058】

図7において、第1バッファパターン206は、第1方向と平行な方向に沿ってゲート配線202と離隔されたバー状である。第2バッファパターン208は、第2バッファパターン208がデータ配線220と重なるように第2方向に沿ってゲート配線202から延長される。

【0059】

また、図8において、第1バッファパターン306、第2バッファパターン308は、ゲート配線202から延長される。ここで、第1バッファパターン306、第2バッファパターン308各々は、相互に向かい合う方向に沿って延長される。特に、第1バッファパターン306は、三角形状であって、第2バッファパターン308は、四角形状である。しかし、第1バッファパターン306、第2バッファパターン308の形状は、他の形状にも変形できる。

40

【0060】

以下、工程図面を参照して、本発明による液晶表示装置用アレイ基板の製造工程を説明する。

【0061】

図9A、図9B、図9C及び図9Dは、本発明の一実施例の製造工程による図7のIX-IX線に沿って切断した液晶表示装置用アレイ基板の概略的な断面図であって、図10

50

A、図10B、図10C及び図10Dは、本発明の一実施例の製造工程による図7のX-X線に沿って切断した液晶表示装置用アレイ基板の概略的な断面図である。

【0062】

図9A、図10Aに示したように、基板200に画素領域Pとスイッチング領域Sを定義して、画素領域Pとスイッチング領域Sが定義された基板100上に、導電性金属を蒸着して第1マスク工程によってパターンし、一方向に延長されて、相互に平行に離隔された多数のゲート配線202と、ゲート配線202の一部またはこれから突出された形状のゲート電極204をスイッチング領域Sに形成する。

【0063】

この時、ゲート配線202の一側と平行な方向に近接して離隔された領域にバー状の第1バッファパターン206を構成して、第1バッファパターン208に対向するゲート配線202の他側から突出延長された第2バッファパターン208を構成する。

【0064】

第1バッファパターン206及び第2バッファパターン208は、ゲート配線202の一側と他側から、これとは垂直な方向に全て突出された形状で形成でき、これは、以後形成されるデータ配線(図示せず)と交差する領域Dに位置する。

【0065】

尚、突出形状の第2バッファパターン208は、四角形状または三角形状で構成することができて、以外の多様な形状で構成することができる。

【0066】

導電性金属でアルミニウムAl、アルミニウム合金AlNd、クロムCr、タングステンW、モリブデンMo、チタンTi等がある。

【0067】

ゲート配線202及びゲート電極204と、第1バッファパターン206及び第2バッファパターン208を形成した基板200全面に、窒化シリコン SiN_x と酸化シリコン SiO_2 を含む無機絶縁物質グループのうちから選択された一つまたは一つ以上の物質を蒸着してゲート絶縁膜210を形成する。

【0068】

図9B、図10Bに示したように、ゲート絶縁膜210が形成された基板200全面に、純粋非晶質シリコン(a-Si:H)と不純物非晶質シリコン(n+a-Si:H)を順に蒸着してパターニングし、ゲート電極204に対応するゲート絶縁膜210の上部にアクティブ層214aとオーミックコンタクト層214bを形成する。アクティブ層214aとオーミックコンタクト層214bは、半導体層214を構成する。

【0069】

オーミックコンタクト層214bが形成された基板200全面に、前述した導電性金属グループのうちから選択された一つまたはそれ以上の物質を蒸着してパターニングし、オーミックコンタクト層214bの上部に離隔されたソース電極216とドレイン電極218を形成して、ソース電極216に連結されゲート配線202と交差する方向に延長されたデータ配線220を形成する。

【0070】

この時、データ配線220は、ゲート配線202だけではなく、第1バッファパターン206及び第2バッファパターン208の上部にも延長構成される。

【0071】

図9C、図10Cに示したように、ソース電極216及びドレイン電極218が形成された基板200全面に、窒化シリコン SiN_x と酸化シリコン SiO_2 を含む無機絶縁物質グループのうちから選択された一つ、または場合によってはベンゾシクロブテンBCBとアクリル系樹脂を含む無機絶縁物質グループのうちから選択された一つまたはそれ以上の物質を塗布して保護膜222を形成する。

【0072】

保護膜222をパターニングして、ドレイン電極218の一部を露出するドレインコン

10

20

30

40

50

タクトホール 224 を形成する。

【0073】

図9D、図10Dに示したように、保護膜 222 が形成された基板 200 全面に、インジウムスズオキサイドITOとインジウムジンクオキサイドIZOを含む透明な導電性金属グループのうちから選択された一つを蒸着してパターンニングし、ドレイン電極 218 と接触しながら画素領域 P に形成された画素電極 226 を形成する。

【0074】

前述した工程によって、データ配線 220 と交差するゲート配線 202 の一側と他側に第1バッファパターン 206 と第2バッファパターン 208 を構成して、データ配線 220 の断線を最小化することができる。

10

【0075】

ところが、本発明は、前述した実施例に限られるのではなく、本発明の趣旨に反しない限度内で、多様に変更して実施できる。

【0076】

一例として、本実施例等では、ゲート配線の段差によるデータ配線の断線の不良を防ぐために、ボトムゲートタイプの薄膜トランジスタ構造を利用しているが、本発明は、どのような交差配線の構造にも適用できる。例えば、本発明は、データ配線の段差によるゲート配線の断線の不良を防ぐ薄膜トランジスタの構造にも適用することができる。このような薄膜トランジスタの構造としてトップゲートタイプの薄膜トランジスタの構造がある。または、下部配線の段差による上部配線の断線の不良を防ぐために、他の交差配線の構造にも適用することができる。

20

【図面の簡単な説明】

【0077】

【図1】従来技術による液晶表示装置の概略的な断面図である。

【図2】従来技術による一つの画素領域を基準にしたアレイ基板の概略的な平面図である。

【図3】図2のIII領域の拡大平面図である。

【図4】図3のIV-IV線に沿って切断した概略的な断面図である。

【図5】本発明の第1実施例によるバッファパターンを含むアレイ基板の二つの金属配線の交差部の概略的な平面図である。

30

【図6】本発明の第2実施例によるバッファパターンを含むアレイ基板の二つの金属配線の交差部の概略的な平面図である。

【図7】本発明の第1実施例による一つの画素領域を基準に、第1、第2バッファパターンを含む液晶表示装置用アレイ基板の概略的な平面図である。

【図8】本発明の第2実施例による一つの画素領域を基準に、第1、第2バッファパターンを含む液晶表示装置用アレイ基板の概略的な平面図である。

【図9A】本発明の一実施例の製造工程による図7のIX-IX線に沿って切断した液晶表示装置用アレイ基板の概略的な断面図である。

【図9B】図9Aに続く製造工程を示す断面図である。

【図9C】図9Bに続く製造工程を示す断面図である。

40

【図9D】図9Cに続く製造工程を示す断面図である。

【図10A】本発明の一実施例の製造工程による図7のX-X線に沿って切断した液晶表示装置用アレイ基板の概略的な断面図である。

【図10B】図10Aに続く製造工程を示す断面図である。

【図10C】図10Bに続く製造工程を示す断面図である。

【図10D】図10Cに続く製造工程を示す断面図である。

【符号の説明】

【0078】

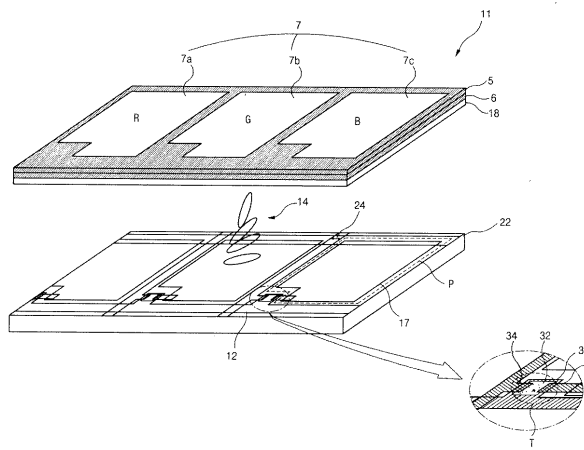
200：基板

202：ゲート配線

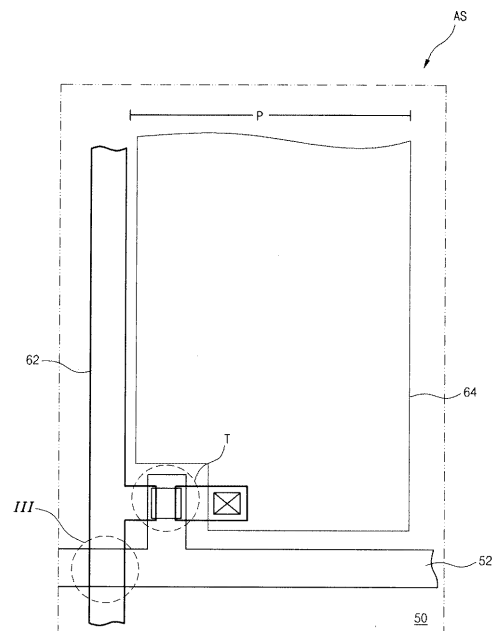
50

204 : ゲート電極
 206 : 第1バッファパターン
 208 : 第2バッファパターン
 214 : 半導体層
 216 : ソース電極
 218 : ドレイン電極
 220 : データ配線
 226 : 画素電極
 P : 画素領域

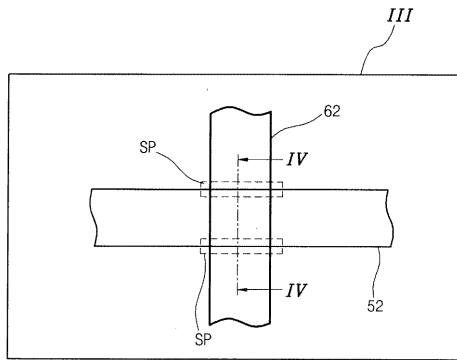
【図1】



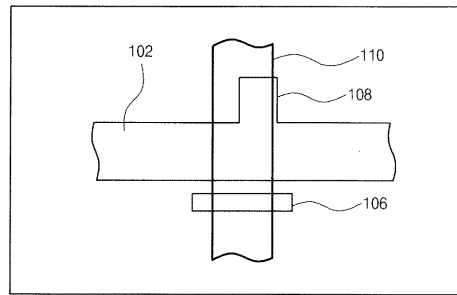
【図2】



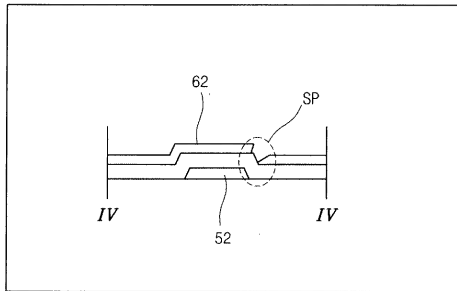
【図 3】



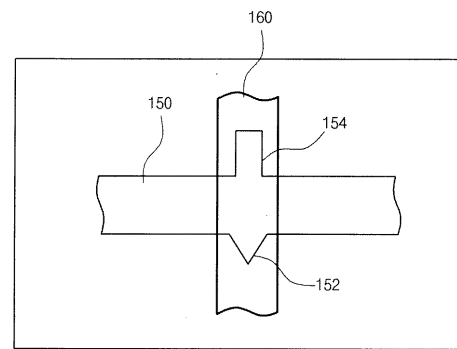
【図 5】



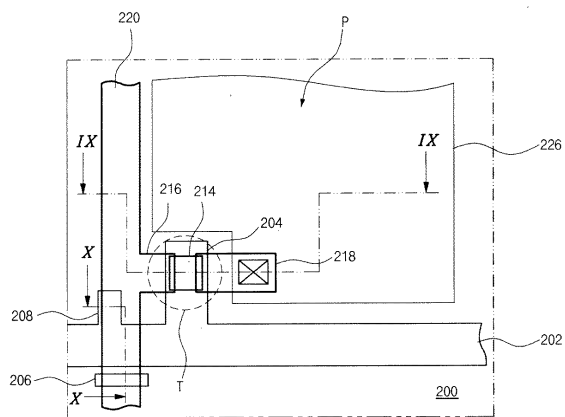
【図 4】



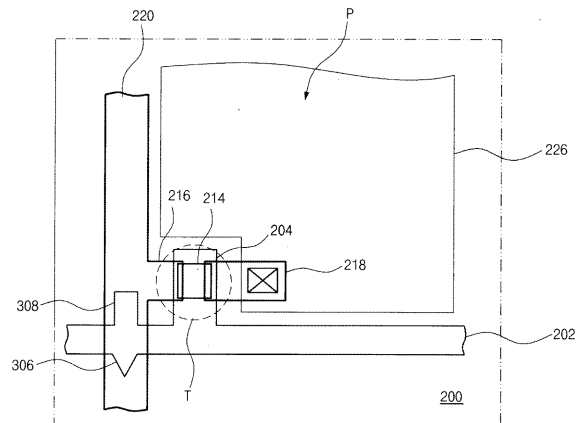
【図 6】



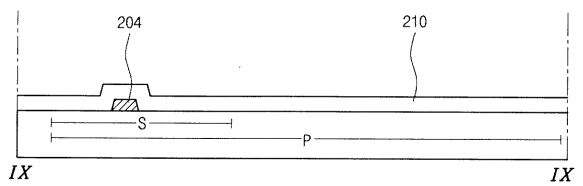
【図 7】



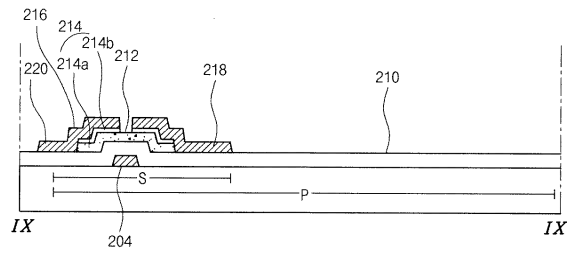
【図 8】



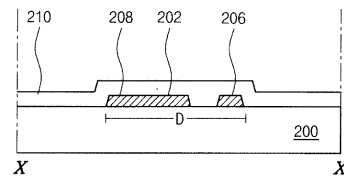
【図 9 A】



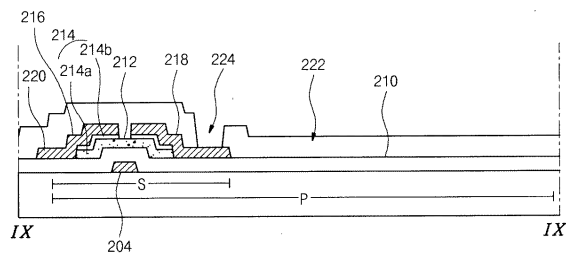
【図 9 B】



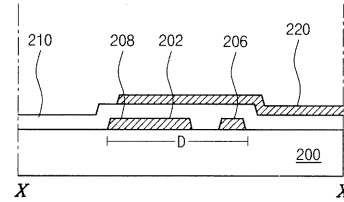
【図 10 A】



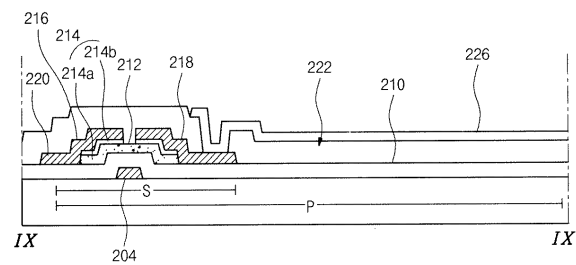
【図 9 C】



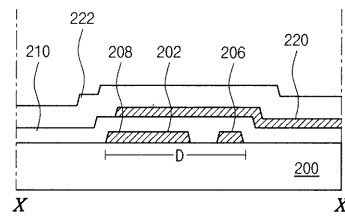
【図 10 B】



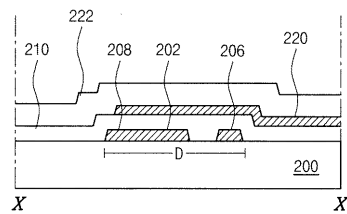
【図 9 D】



【図 10 C】



【図 10 D】



フロントページの続き

(72)発明者 ソン ムヒョン

大韓民国 702-807 デグ プック グアンドン 787-3 プヨン 3ダンジ 303
/ 1602

(72)発明者 ホン ソンジン

大韓民国 151-053 ソウル カヌック ボンチョン 3-ドン カヌックヒョンデ
アパート 124/1501

審査官 前川 慎喜

(56)参考文献 特開平08-062626(JP,A)

特開平08-330592(JP,A)

特開平04-182629(JP,A)

特開2005-164854(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368

专利名称(译)	用于液晶显示装置的阵列基板及其制造方法		
公开(公告)号	JP4787147B2	公开(公告)日	2011-10-05
申请号	JP2006347557	申请日	2006-12-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	ソンムヒョン ホンソンジン		
发明人	ソン ムヒョン ホン ソンジン		
IPC分类号	G02F1/1368 G09F9/30		
CPC分类号	G02F1/136286 G02F2201/07 H01L27/124 H01L27/1244		
FI分类号	G02F1/1368 G09F9/30.338		
F-TERM分类号	2H092/HA04 2H092/HA06 2H092/JA26 2H092/JB23 2H092/JB32 2H092/KA18 2H092/KB04 2H092/NA15 2H092/NA29 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CC17 2H192/CC57 2H192/GA41 5C094/AA32 5C094/AA42 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/EA10 5C094/FA04 5C094/FB12		
代理人(译)	朝日 伸光 吉泽博		
优先权	1020060044525 2006-05-18 KR		
其他公开文献	JP2007310351A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种用于液晶显示器的阵列基板，其防止在两个布线彼此交叉的位置处发生断开缺陷，并且提高生产率并降低制造成本，并提供制造该方法的方法。相同。解决方案：缓冲模式206和208由与下金属布线202相同的材料形成，对应于金属布线的交叉部分，所述交叉部分在配置在不同层上时相互交叉；特别地，当从下金属布线202延伸并且由替代图案形成时，该替代图案定位成接近/分离下金属布线202。在这样的配置中，可以减小金属布线202中的台阶差异因此，可以防止由于下金属布线202中的台阶差而导致的上金属布线220的断开；以及在上金属布线220的交叉位置处。特别是，可以防止由蚀刻剂汇集现象引起的金属布线的断开缺陷。 Z

【 图 2 】

