

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4639702号
(P4639702)

(45) 発行日 平成23年2月23日 (2011. 2. 23)

(24) 登録日 平成22年12月10日 (2010. 12. 10)

(51) Int. Cl.

F I

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

G09G 3/36

G02F 1/133 550

G09G 3/20 611A

G09G 3/20 621A

G09G 3/20 621B

請求項の数 4 (全 18 頁) 最終頁に続く

(21) 出願番号 特願2004-260009 (P2004-260009)
 (22) 出願日 平成16年9月7日 (2004. 9. 7)
 (65) 公開番号 特開2006-78588 (P2006-78588A)
 (43) 公開日 平成18年3月23日 (2006. 3. 23)
 審査請求日 平成19年6月19日 (2007. 6. 19)

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町 1 丁目 6 番 2 号
 (74) 代理人 110001254
 特許業務法人光陽国際特許事務所
 (74) 代理人 100090033
 弁理士 荒船 博司
 (74) 代理人 100093045
 弁理士 荒船 良男
 (72) 発明者 神尾 知巳
 東京都八王子市石川町 2 9 5 1 番地 5 カ
 シオ計算機株式会社 八王子技術センター
 内

審査官 安藤 達哉

最終頁に続く

(54) 【発明の名称】 液晶表示装置及び液晶表示装置の駆動方法

(57) 【特許請求の範囲】

【請求項 1】

前段の走査線から後段の走査線へ順次走査信号をスキャンし、
 前記前段に対応する画素電位に対して前記後段に対応する画素電位を逆極性にし、
 前記後段の走査線を用いて前記前段に対応する画素の補助容量を形成するアクティブマトリクス型の液晶表示装置であって、

前記前段に対応するスイッチング素子をオン状態からオフ状態にした後から、前記後段に対応するスイッチング素子をオン状態にするまでの間に、前記後段に対応する走査信号電圧のローレベルを、前記前段に対応するデータ信号電位が正極性のときには、第 1 のローレベルから前記第 1 のローレベルよりも高い第 2 のローレベルに引き上げる一方、前記前段に対応するデータ信号電位が負極性のときには、前記第 2 のローレベルから前記第 1 のローレベルに引き下げる走査信号生成手段を備えることを特徴とする液晶表示装置。

【請求項 2】

前記走査信号生成手段は、前記後段に対応する走査信号電圧のローレベルを、当該後段に対応するスイッチング素子を一旦オン状態にした後も、所定の期間だけ維持することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

各画素の共通電極に一定電圧を印加する共通電圧印加手段を備えることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前段の走査線から後段の走査線へ順次走査信号をスキャンし、
 前記前段に対応する画素電位に対して前記後段に対応する画素電位を逆極性にし、
 前記後段の走査線を用いて前記前段に対応する画素の補助容量を形成するアクティブマトリクス型の液晶表示装置の駆動方法であって、

前記前段に対応するスイッチング素子をオン状態からオフ状態にした後から、前記後段に対応するスイッチング素子をオン状態にするまでの間に、前記後段に対応する走査信号電圧のローレベルを、前記前段に対応するデータ信号電位が正極性のときには、第1のローレベルから前記第1のローレベルよりも高い第2のローレベルに引き上げる一方、前記前段に対応するデータ信号電位が負極性のときには、前記第2のローレベルから前記第1のローレベルに引き下げることを特徴とする液晶表示装置の駆動方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明はアクティブマトリクス型LCD(Liquid Crystal Display)を用いた液晶表示装置、及び当該液晶表示装置の駆動方法に関する。

【背景技術】

【0002】

液晶を駆動させて画像表示する液晶表示装置が知られている。このような液晶表示装置には、表示パネル上に複数の走査線と複数の信号線とをそれぞれ直交に配置し、各交差点近傍に表示画素を配置するアクティブマトリクス方式のものがある。このアクティブマトリクス型液晶表示装置においては、スイッチング素子(例えばTFT(Thin Film Transistor: 薄膜トランジスタ))を介して信号線に接続される画素電極と、当該画素電極に対向して配置される共通電極との間に液晶が充填されて液晶容量 C_{lc} が形成され、2つの電極間にて電界が形成されることにより液晶が駆動されるとともに、液晶容量 C_{lc} の印加電圧を保持する補助容量 C_s が液晶容量 C_{lc} と並列接続されて構成される。

20

【0003】

アクティブマトリクス型液晶表示装置は、液晶パネルの構造と駆動方法から C_s/V_{com} 一括駆動型、 C_s オンゲート型及び C_s ライン別駆動型の3種類に分類される。以下、それぞれの液晶パネルの構造と駆動方法を説明する。

【0004】

30

(1) C_s/V_{com} 一括駆動型

図8(a)は C_s/V_{com} 一括駆動型の液晶パネルの等価回路を示した図である。 C_s/V_{com} 一括駆動型の液晶パネルは、補助容量の他端が共通電極に接続されて、補助容量が共通電極と同電位に駆動されるものである。図8(a)に示すように、行方向に延伸された走査線G1と列方向に延伸された信号線S1の交差点部にTFT91が配置される。TFT91のゲート電極は走査線G1に接続され、ドレイン電極は信号線S1に接続される。液晶容量 C_{lc} の一端はTFT91のソース電極に接続され、他端は共通電極 V_{com} に接続される。また補助容量 C_s の一端はTFT91のソース電極に接続され、他端は走査線G1と平行して配設されたCS線(補助容量線)92に接続されて共通電極 V_{com} に接続され、補助容量 C_s と共通電極 V_{com} とが一括して駆動される。また、TFT91のゲート-ソース間には寄生容量 C_{gs} が存在する。

40

【0005】

図9は C_s/V_{com} 一括駆動型の液晶パネルを備える液晶表示装置の従来の駆動方法における主な信号波形である。OEは階調信号の各信号線への出力を許可するための信号波形、GOEは走査信号の各走査線への出力を許可するための信号波形である。G1は走査線G1の電位、G2は走査線G2の電位を示した波形である。走査線G1の電位は、走査線G1の選択時は V_{gh} (ハイレベル)となり、非選択時は V_{gl} (ロウレベル)となる。走査線G2も同様である。S1は信号線S1の電位を示した波形である。信号線S1の最高電位は V_{sh} である。

【0006】

50

V_{com} は共通電極 V_{com} の電位を示した波形であり、 V_{pic3} はTFT91のソース電極の電位を示した波形である。ここで、液晶に直流的な電圧を印加しつづけると液晶素子が劣化するため、液晶印加電圧の極性を水平走査毎に反転させるライン反転駆動を行うが、信号線に印加する電圧の振幅を低く抑えるため、水平走査毎に各信号線と共通電極 V_{com} の極性を反転させる反転駆動を行う。共通電極 V_{com} のハイレベルの電圧値を V_{coh} 、ロウレベルの電圧値を V_{col} とする。

【0007】

時間 t_{x1} において走査線G1の電位が V_{gl} から V_{gh} に上がると、TFT91がオン状態となり、信号S1の電位がTFT91を介して液晶容量 C_{lc} と補助容量 C_s に印加される。この時の V_{pic3} の電圧値を V_{sigx} とすると、液晶印加電圧 V_{ldx1} は

$$V_{ldx1} = V_{sigx} - V_{col}$$

となる。

【0008】

そして時間 t_{x2} において走査線G1の電位が V_{gh} から V_{gl} に下がると、TFT91はオフ状態となる。この時の液晶印加電圧 V_{ldx2} は、寄生容量 C_{gs} の影響で ΔV_{x1} 低下する。

$$V_{ldx2} = V_{ldx1} - \Delta V_{x1}$$

$$\text{但し、} \Delta V_{x1} = (V_{gh} - V_{gl}) \times C_{gs} / (C_{gs} + C_{lc} + C_s)$$

【0009】

更に、時間 t_{x3} において共通電極 V_{com} の電位が V_{col} から V_{coh} に上がると、この時の液晶印加電圧 V_{ldx3} は

$$V_{ldx3} = V_{ldx2} + \Delta V_{x2}$$

$$\text{但し、} \Delta V_{x2} = (V_{coh} - V_{col}) \times C_s / (C_{gs} + C_{lc} + C_s)$$

となり、以下、液晶容量 C_{lc} には共通電極 V_{com} がロウレベルの時に V_{ldx2} 、ハイレベルの時に V_{ldx3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

【0010】

(2) C_s オンゲート型

図8(b)は C_s オンゲート型の液晶パネルの等価回路を示した図である。以下、(1) C_s / V_{com} 一括駆動型において説明した構成要素及び信号と同一のものについては、同一の符号を付して説明を省略する。 C_s オンゲート型の液晶パネルは、補助容量の他端が次段の走査線に接続されて、補助容量が次段の走査線により駆動されて、共通電極とは別に駆動されるように構成されるものであり、図8(b)に示すように、走査線G1に接続される表示画素の補助容量 C_s の他端が次段の走査線G2に接続されて、補助容量が次段の走査線G2により駆動される。これにより、 C_s オンゲート型においては、液晶パネル上に C_s 線(補助容量線)が無い場合、液晶パネルの開口率を向上させることができる利点を有する。例えば特許文献1には、 C_s オンゲート型の液晶パネルにおけるフリッカを低減するための発明が開示されている。

【0011】

図10は C_s オンゲート型の液晶パネルを備える液晶表示装置の従来の駆動方法における主な信号波形である。この場合においても、ライン反転駆動を行う際に、信号線に印加する電圧の振幅を低く抑えるため、水平走査毎に各信号線と共通電極 V_{com} の極性を反転させる反転駆動を行う。走査線G1の電位は走査線G1の選択時は V_{gh} となり、非選択時は V_{gy} と V_{gl} の2電圧間で周期的に変化する。電圧 V_{gl} 及び V_{gy} はTFT91をオフ状態とする電圧である。

【0012】

時間 t_{y1} において走査線G1の電位が V_{gl} から V_{gh} に上がると、TFT91がオン状態となり、信号S1の電圧がTFT91を介して液晶容量 C_{lc} と補助容量 C_s に印加される。この時の V_{pic3} の電圧値を V_{sigy} とすると、液晶印加電圧 V_{ldy1} は

$$V_{ldy1} = V_{sigy} - V_{col}$$

となる。

10

20

30

40

50

【 0 0 1 3 】

そして時間 t_{y2} において走査線 G 1 の電位が V_{gh} から V_{gl} に下がると、T F T 9 1 はオフ状態となる。この時の液晶印加電圧 V_{lcdy2} は、寄生容量 C_{gs} の影響で ΔV_{y1} 低下する。

$$V_{lcdy2} = V_{lcdy1} - \Delta V_{y1}$$

$$\text{但し、} \Delta V_{y1} = (V_{gh} - V_{gl}) \times C_{gs} / (C_{gs} + C_{lc} + C_s)$$

【 0 0 1 4 】

更に、時間 t_{y3} において共通電極 V_{com} が V_{col} から V_{coh} に上がり、走査線 G 2 の電位が V_{gl} から V_{gy} に上がると、補助容量 C_s の他端の電位が上がる。この時の液晶印加電圧 V_{lcdy3} は

$$V_{lcdy3} = V_{lcdy2} + \Delta V_{y2}$$

但し、 $\Delta V_{y2} = (V_{coh} - V_{col}) \times C_s / (C_{gs} + C_{lc} + C_s)$ であり、 $V_{gy} - V_{gl} = V_{coh} - V_{col}$ とする。

【 0 0 1 5 】

続いて、時間 t_{y4} において走査線 G 2 の電位が V_{gy} から V_{gh} に上がると、この時の液晶印加電圧 V_{lcdy4} は

$$V_{lcdy4} = V_{lcdy3} + \Delta V_{y3}$$

$$\text{但し、} \Delta V_{y3} = (V_{gh} - V_{gy}) \times C_s / (C_{gs} + C_{lc} + C_s)$$

となる。以下、液晶印加電圧は共通電極 V_{com} がロウレベルの時は V_{lcdy2} 、ハイレベルの時は V_{lcdy3} となり、次の水平走査時まで表示状態が保持される。

【 0 0 1 6 】

(3) C_s ライン別駆動型

図 8 (c) は C_s ライン別駆動型の液晶パネルの等価回路を示した図である。 C_s ライン別駆動型の液晶パネルは、補助容量の他端が共通電極に接続されず、補助容量が共通電極とは別に駆動されるものであり、図 8 (c) に示すように、補助容量 C_s の他端が走査線 G 1 と平行して配設された C_s 線 (補助容量線) 9 3 に接続され、 C_s 線 9 3 には専用の C_s ドライバ回路 (不図示) によって信号電圧が印加される。例えば特許文献 2 には、 C_s ライン別駆動型の液晶パネルにおいて消費電力を削減するために、走査信号が出力された直後、補助容量 C_s に印加する信号電圧を変化させる発明が開示されている。

【 0 0 1 7 】

図 1 1 は C_s ライン別駆動型の液晶パネルを備える液晶表示装置の従来の駆動方法における主な信号波形である。この場合においては、ライン反転駆動を行う際に、水平走査毎に各信号線の極性を反転させる反転駆動を行うが、共通電極 V_{com} の電圧は一定レベルに設定される。 $C_s 1$ は、 C_s 線 9 3 の電位を示す波形である。 C_s 線 9 3 のハイレベル時の電圧は V_{ch} 、ロウレベル時の電圧は V_{cl} とする。T F T 9 1 がオン状態からオフ状態に切り替わるタイミングに同期して、液晶容量 C_{lc} に正極性電圧が印加された時は C_s 線 9 3 の電位が V_{cl} から V_{ch} に上がり、負極性電圧が印加された時は V_{ch} から V_{cl} に下がるように、専用の C_s ドライバ回路 (不図示) から C_s 線 9 3 に電圧が出力される。

【 0 0 1 8 】

時間 t_{z1} において走査線 G 1 の電位が V_{gl} から V_{gh} に上がると、T F T 9 1 がオン状態となり、信号 S_1 の電位が T F T 9 1 を介して液晶容量 C_{lc} と補助容量 C_s に印加される。この時の電圧 V_{pic3} の電圧値を V_{sigz} とすると、液晶印加電圧 V_{lcdz1} は

$$V_{lcdz1} = V_{sigz} - V_{com}$$

となる。

【 0 0 1 9 】

そして時間 t_{z2} において走査線 G 1 の電位が V_{gh} から V_{gl} に下がると、T F T 9 1 はオフ状態となる。この時の液晶印加電圧 V_{lcdz2} は、寄生容量 C_{gs} の影響で ΔV_{z1} 低下する。

$$V_{lcdz2} = V_{lcdz1} - \Delta V_{z1}$$

$$\text{但し、} \Delta V_{z1} = (V_{gh} - V_{gl}) \times C_{gs} / (C_{gs} + C_{lc} + C_s)$$

【 0 0 2 0 】

更に、時間 t_{z3} において $C S$ 線 9 3 の電位が V_{cl} から V_{ch} に上がると、この時の液晶印加電圧 V_{lcdz3} は

$$V_{lcdz3} = V_{lcdz2} + \Delta V_{z2}$$

$$\text{但し、} \Delta V_{z2} = (V_{ch} - V_{cl}) \times C_s / (C_{gs} + C_{lc} + C_s)$$

となる。以下、液晶容量 C_{lc} には V_{lcdz3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

【特許文献 1】特開 2 0 0 3 - 1 7 7 7 2 5 号公報

【特許文献 2】特開 2 0 0 1 - 2 5 5 8 5 1 号公報

【発明の開示】

10

【発明が解決しようとする課題】

【 0 0 2 1 】

ところで、上記で説明した従来の各液晶パネルを備えた液晶表示装置には、それぞれ以下のような問題点があった。まず、 C_s / V_{com} 一括駆動型の液晶パネルを備えた液晶表示装置では、共通電極 V_{com} と補助容量 C_s にかかる電圧の極性を反転駆動する必要があるため、液晶表示装置の消費電力を低減させることが困難であった。

【 0 0 2 2 】

C_s オンゲート型の液晶パネルを備えた液晶表示装置の場合も、共通電極 V_{com} の電圧の極性を反転駆動する必要があり、更に図 9 に示すように、信号 G_2 の電圧が周期的に変化して、補助容量 C_s にかかる電圧も周期的に変化して、補助容量 C_s の充放電に係る無駄な電流が流れるため、液晶パネルの消費電力が増加する問題があった。

20

【 0 0 2 3 】

また、 C_s ライン別駆動型の液晶パネルを備えた液晶表示装置の場合には、共通電極 V_{com} を反転駆動する必要がないが、 $C S$ 線 9 3 を駆動するための専用のドライバ回路が必要となる。このため、例えば $L T P S$ (Low Temperature Poly-Si ; 低温ポリシリコン) や $C G S$ (Continuous Grain silicon ; $C G$ シリコン結晶) 等の液晶パネル上にドライバを構成することのできる製造プロセスであれば実現できる可能性はあるが製造が困難であり、また、アモルファス $T F T$ を用いた液晶パネルを用いる場合は、液晶パネルの外部に $C S$ 線とドライバ回路を構成する必要があり、製造コストが増加して、実現が困難であった。

30

【 0 0 2 4 】

本発明は以上の点を考慮してなされたものであり、その目的とするところは、消費電力を低減し、また、補助容量駆動用の専用のドライバ回路等を必要としない液晶表示装置及び液晶表示装置の駆動方法を提供することである。

【課題を解決するための手段】

【 0 0 2 5 】

以上の課題を解決するために、請求項 1 に記載の発明の液晶表示装置は、前段の走査線から後段の走査線へ順次走査信号をスキャンし、前記前段に対応する画素電位に対して前記後段に対応する画素電位を逆極性にし、前記後段の走査線を用いて前記前段に対応する画素の補助容量を形成するアクティブマトリクス型の液晶表示装置であって、前記前段に対応するスイッチング素子をオン状態からオフ状態にした後から、前記後段に対応するスイッチング素子をオン状態にするまでの間に、前記後段に対応する走査信号電圧のローレベルを、前記前段に対応するデータ信号電位が正極性のときには、第 1 のローレベルから前記第 1 のローレベルよりも高い第 2 のローレベルに引き上げる一方、前記前段に対応するデータ信号電位が負極性のときには、前記第 2 のローレベルから前記第 1 のローレベルに引き下げる走査信号生成手段を備えることを特徴とする。

40

【 0 0 2 6 】

請求項 2 に記載の発明は、請求項 1 に記載の液晶表示装置において、前記走査信号生成手段は、前記後段に対応する走査信号電圧のローレベルを、当該後段に対応するスイッチング素子を一旦オン状態にした後も、所定の期間だけ維持することを特徴とする。

50

【 0 0 2 7 】

請求項 3 に記載の発明は、請求項 1 または 2 に記載の液晶表示装置において、各画素の共通電極に一定電圧を印加する共通電圧印加手段を備えることを特徴とする。

【 0 0 2 8 】

請求項 4 に記載の発明の液晶表示装置の駆動方法は、前段の走査線から後段の走査線へ順次走査信号をスキャンし、前記前段に対応する画素電位に対して前記後段に対応する画素電位を逆極性にし、前記後段の走査線を用いて前記前段に対応する画素の補助容量を形成するアクティブマトリクス型の液晶表示装置の駆動方法であって、前記前段に対応するスイッチング素子をオン状態からオフ状態にした後から、前記後段に対応するスイッチング素子をオン状態にするまでの間に、前記後段に対応する走査信号電圧のローレベルを、前記前段に対応するデータ信号電位が正極性のときには、第 1 のローレベルから前記第 1 のローレベルよりも高い第 2 のローレベルに引き上げる一方、前記前段に対応するデータ信号電位が負極性のときには、前記第 2 のローレベルから前記第 1 のローレベルに引き下
げることを特徴とする。

10

【発明の効果】

【 0 0 3 7 】

本発明によれば、消費電力を低減でき、また、補助容量駆動用の専用のドライバ回路等を必要としない。

【発明を実施するための最良の形態】

【 0 0 3 8 】

20

〔第 1 の実施の形態〕

以下、本発明の第 1 の実施の形態を図示例と共に説明する。本第 1 の実施の形態は、C s オンゲート型の液晶パネルに対して、共通電極 V_{com} の反転駆動を行わず、共通電極 V_{com} の電圧は一定レベルとし、走査線を 3 つの電圧レベル (V_{gh} 、 V_{gl1} 、 V_{gl2}) によって駆動することを特徴とする。

【 0 0 3 9 】

図 1 は、第 1 の実施の形態における液晶表示装置 1 の回路構成の一例を示す図である。液晶表示装置 1 は、液晶パネル 11、ソースドライバ回路 12、反転 R G B 発生回路 13、ゲートドライバ回路 14、 V_{com} 発生回路 15、T G 部ドライバ制御回路 16 及び電圧発生回路 17 等によって構成される。

30

【 0 0 4 0 】

液晶パネル 11 は、C s オンゲート型であって、前述の図 8 (b) に示した構成と同様の構成を有し、複数の走査線と複数の信号線とが直交に配置され、走査線と信号線の各交差部にそれぞれ表示画素が形成されている。尚、各走査線はゲートドライバ回路 14 に接続され、各信号線はソースドライバ回路 12 に接続される。

【 0 0 4 1 】

ソースドライバ回路 12 は、反転 R G B 発生回路 13 から入力される階調信号を各信号線に対応付けて保持するためのデータラッチ回路 (不図示) と、そのラッチされた階調信号に基づく信号電圧を生成して、各信号線に印加するドライバ回路 (不図示) を有し、T G 部ドライバ制御回路 16 から入力される水平制御信号に基づいて各信号線に対して信号電圧を印加する。更に T G 部ドライバ制御回路 16 から信号 O E が入力される。信号 O E は階調信号がソースドライバ回路 12 から液晶パネル 11 に対しての出力を許可するための信号である。

40

【 0 0 4 2 】

反転 R G B 発生回路 13 は、T G 部ドライバ制御回路 16 から入力される反転制御信号に応答して外部入力される映像信号に含まれる R G B の各階調信号を反転させて反転 R G B 信号 (表示信号) を生成し、ソースドライバ回路 12 に出力する。

【 0 0 4 3 】

ゲートドライバ回路 14 は、T G 部ドライバ制御回路 16 から入力される垂直制御信号に基づいて走査電圧を生成し、液晶パネル 11 の各走査線に順次走査電圧を印加する。更

50

に T G 部ドライバ制御回路 16 から信号 G O E が入力される。信号 G O E は走査信号がゲートドライバ回路 14 から液晶パネル 11 に対しての出力を許可するための信号である。

【0044】

V c o m 発生回路 15 は、T G 部ドライバ制御回路から入力される電圧制御信号にตอบสนองして、共通電極 V c o m に印加する電圧を生成する。本実施形態においては、共通電極 V c o m に印加する電圧は一定レベルに設定される。

【0045】

T G 部ドライバ制御回路 16 は、液晶表示装置 1 の全体を制御する。例えば外部入力される同期信号に基づいて、液晶パネル 11 の各画素の液晶を駆動する水平制御信号及び垂直制御信号、信号 O E 及び信号 G O E を生成し、ソースドライバ回路 12 やゲートドライバ回路 14 に出力する。また、同期信号に基づいて、R G B の各階調信号を反転させるための反転制御信号を生成して反転 R G B 発生回路 13 に出力する。更に電圧制御信号を生成して V c o m 発生回路 15 に出力する。

【0046】

電圧発生回路 17 は、液晶表示装置 1 を備える装置の電源投入にตอบสนองして入力される電源入力信号に基づいて、液晶表示装置 1 を構成する各回路部に必要な電圧を生成して出力する。例えば、内部電源 V c c 、信号線を駆動するための電圧 V s h 、走査線を駆動するための電圧 V g h 、 V g l 1 及び V g l 2 等を生成して出力する。そしてソースドライバ回路 12 には V c c 及び V s h の電圧が入力され、ゲートドライバ回路 14 には V c c 、 V g h 、 V g l 1 及び V g l 2 の電圧が入力される。

【0047】

次に、図 2 及び図 3 に示す信号波形を用いて、本実施の形態の液晶表示装置 1 の回路動作を (A) 正極性電圧印加時と (B) 負極性電圧印加時のそれぞれについて説明する。尚、これはライン反転駆動を行う場合において、隣接する走査線での動作に対応する。

【0048】

(A) 正極性電圧印加時

図 2 は液晶容量 C l c に対して正極性電圧が印加されるとき液晶表示装置 1 の本実施形態の駆動方法における主な信号波形である。背景技術において図 9 ~ 11 を用いて説明した信号波形と同一の内容の信号波形については説明を省略または簡略化する。ここで、走査線 G 1 、 G 2 は隣接する走査線である。走査線 G 1 及び G 2 の電位はそれぞれの選択時は V g h となり、非選択時には V g l 1 または V g l 2 となる。 V g l 1 及び V g l 2 は、 T F T 9 1 をオフ状態とする電圧である。また共通電極 V c o m には一定レベルの電圧が印加され、 V p i c 1 は走査線 G 1 に接続される表示画素の T F T 9 1 のソース電極の電位を示す。

【0049】

時間 t a 1 において走査線 G 1 の電位が V g h に上がると、 T F T 9 1 がオン状態となり、信号 S 1 の電圧が T F T 9 1 を介して液晶容量 C l c と補助容量 C s に印加される。この時の T F T 9 1 のソース電極の電圧 V p i c 1 を V s i g a とすると、液晶印加電圧 V l c d a 1 は

$$V_{l c d a 1} = V_{s i g a} - V_{c o m}$$

となる。

【0050】

そして時間 t a 2 において走査線 G 1 の電位が V g h から V g l 2 に下がると、 T F T 9 1 はオフ状態となる。この時の液晶印加電圧 V l c d a 2 は、寄生容量 C g s の影響で $\Delta V_{a 1}$ 低下する。

$$V_{l c d a 2} = V_{l c d a 1} - \Delta V_{a 1}$$

$$\text{但し、} \Delta V_{a 1} = (V_{g h} - V_{g l 2}) \times C_{g s} / (C_{g s} + C_{l c} + C_{s})$$

【0051】

更に、時間 t a 3 において走査線 G 2 の電位が V g l 2 から V g l 1 に上がると、補助容量 C s の他端の電位が上がり、 V p i c 1 の電位も上がる。この時の液晶印加電圧 V l c d a 3 は、

$$V_{l c d a 3} = V_{l c d a 2} + \Delta V_{a 2}$$

$$\text{但し、} \Delta V_{a 2} = (V_{g l 1} - V_{g l 2}) \times C_{s} / (C_{g s} + C_{l c} + C_{s})$$

10

20

30

40

50

・・・(1)

となる。この状態では、走査線 G 2 は非選択状態であり、走査線 G 2 に接続されている次段の T F T はオフ状態である。

【0052】

次に時間 t_{a4} において、走査線 G 2 が選択されるべく走査線 G 2 の電位が V_{gl1} から V_{gh} に上がると、この時の液晶印加電圧 V_{lcda4} は、

$$V_{lcda4} = V_{lcda3} + \Delta V_{a3}$$

$$\text{但し、} \Delta V_{a3} = (V_{gh} - V_{gl1}) \times C_s / (C_{gs} + C_{lc} + C_s)$$

となる。続いて、走査線 G 2 が非選択となるべく走査線 G 2 の電位が V_{gh} から V_{gl1} に下がると、 V_{pic1} の電位が ΔV_{a3} 低下して、液晶印加電圧は V_{lcda3} となる。以下、液晶容量 C_{lc} には V_{lcda3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

10

【0053】

つまり、時間 t_{a2} において T F T 9 1 がオフ状態となった後、時間 t_{a3} において補助容量 C_s の他端が接続されている走査線 G 2 の電位を V_{gl2} から V_{gl1} に上げるにより、走査線 G 2 に接続されている次段の T F T はオフ状態のまま、 V_{pic1} の電位を ΔV_{a2} だけ上げることができる。これにより、共通電極 V_{com} の反転駆動を行わず、その電圧を一定レベルに設定し、且つ、信号線に印加する電圧の振幅を、前述の図 10 に示したような、従来の、共通電極 V_{com} の極性を反転駆動する場合の信号線の電圧振幅と同程度としたままで、液晶印加電圧を大きくして、所望の液晶印加電圧を得ることができる。 ΔV_{a2} は $C_s / (C_{gs} + C_{lc} + C_s)$ の比率によって決定される。

20

【0054】

ここで各信号電圧の具体的な電圧値について一例を挙げて説明する。液晶印加電圧 V_{lcda} は、厳密には電圧 V_{pic1} の各電圧値 V_{lcda1} 、 V_{lcda2} 、 V_{lcda3} 及び V_{lcda4} の平均値となるが、 V_{pic1} の電圧は V_{lcda3} である時間が圧倒的に長く、液晶の応答性等の点から考慮して、実質的に $V_{lcda} = V_{lcda3}$ として考える。

【0055】

例えば、液晶パネルにおいて良好な表示を得るために、最大液晶印加電圧 $V_{lcda} = 5$ [V] 必要であって共通電極 V_{com} の電位に対して信号 S 1 の振幅が最大 ± 2 V である場合、液晶印加電圧 V_{lcda} を更に 3 [V] 上げる必要がある。そこで $C_{gs} \ll C_s$ として $V_{siga} = 2$ [V]、 $\Delta V_{a2} = 3$ [V] とすると、 $C_s / (C_{gs} + C_{lc} + C_s) = 1/2$ とすれば、式 (1) より $V_{gl1} - V_{gl2} = 6$ [V] となる。即ち、 $V_{gh} = 12$ [V]、 $V_{gl1} = -12$ [V] とする場合、 $V_{gl2} = -18$ [V] と設定すればよい。

30

【0056】

(B) 負極性電圧印加時

図 3 は液晶容量 C_{lc} に対して負極性電圧が印加されるとき液晶表示装置 1 の本実施形態の駆動方法における主な信号波形である。尚、前述の (A) 正極性電圧印加時において図 2 を用いて説明した信号波形と同一の部分については説明を省略または簡略化する。ここで、図 3 における走査線 G 2 は図 2 に示した走査線 G 2 に対応し、走査線 G 2、G 3 は隣接する走査線である。また、同図における V_{pic1} は、走査線 G 2 に接続される表示画素の T F T 9 1 のソース電極の電位を示す。

40

【0057】

時間 t_{b1} において走査線 G 2 の電位が V_{gh} に上がると、T F T 9 1 がオン状態となり、信号 S 1 の電圧が T F T 9 1 を介して液晶容量 C_{lc} と補助容量 C_s に印加される。この時の V_{pic1} の電圧を V_{sigb} とすると、液晶印加電圧 V_{lcdb1} は

$$V_{lcdb1} = V_{sigb} - V_{com}$$

となる。

【0058】

そして時間 t_{b2} において走査線 G 2 の電位が V_{gh} から V_{gl1} に下がると、T F T 9 1 はオフ状態となる。この時の液晶印加電圧 V_{lcdb2} は、寄生容量 C_{gs} の影響で ΔV_{b1} 低下

50

する。

$$V_{icdb2} = V_{icdb1} - \Delta V_{b1}$$

$$\text{但し、} \Delta V_{b1} = (V_{gh} - V_{gl1}) \times C_{gs} / (C_{gs} + C_{lc} + C_s)$$

【0059】

次いで、時間 t_{b3} において走査線 G3 の電位が V_{gl1} から V_{gl2} に下がると、補助容量 C_s を介して V_{pic1} の電位も下がる。この時の液晶印加電圧 V_{icdb3} は、

$$V_{icdb3} = V_{icdb2} - \Delta V_{b2}$$

$$\text{但し、} \Delta V_{b2} = (V_{gl1} - V_{gl2}) \times C_s / (C_{gs} + C_{lc} + C_s)$$

となる。この状態では、走査線 G2 は非選択状態であり、走査線 G2 に接続されている次段の TFT はオフ状態である。

10

【0060】

次に時間 t_{b4} において、走査線 G2 が選択されるべく走査線 G2 の電位が V_{gl2} から V_{gh} に上がると、この時の液晶印加電圧 V_{icdb4} は、

$$V_{icdb4} = V_{icdb3} + \Delta V_{b3}$$

$$\text{但し、} \Delta V_{b3} = (V_{gh} - V_{gl2}) \times C_s / (C_{gs} + C_{lc} + C_s)$$

となる。続いて、時間 t_{b5} において走査線 G2 が非選択となるべく走査線 G2 の電位が V_{gh} から V_{gl2} に下がると、 V_{pic1} の電位は ΔV_{b3} 低下して、液晶印加電圧は V_{icdb3} となる。以下、液晶容量 C_{lc} には V_{icdb3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

【0061】

20

つまり、液晶容量 C_{lc} に対して負極性電圧が印加される場合においても、前述の (A) 正極性電圧印加の場合と同様に、時間 t_{b2} において TFT 91 がオフ状態となった後、時間 t_{b3} において走査線 G2 の電位を V_{gl1} から V_{gl2} に下げることにより、補助容量 C_s を介して V_{pic1} の電位を ΔV_{b2} だけ下げることができ、液晶印加電圧の絶対値を大きくして、所望の液晶印加電圧を得ることができる。ここで ΔV_{b2} は $C_s / (C_{gs} + C_{lc} + C_s)$ の比率によって決定される。

【0062】

以上説明したように、本実施形態によれば、 C_s オンゲート型の液晶パネルを備える液晶表示装置において、走査線を3つの電圧レベル ($V_{gh} > V_{gl1} > V_{gl2}$; V_{gh} は TFT 91 をオン状態とする電圧であり、 V_{gl1} 及び V_{gl2} は TFT 91 をオフ状態とする電圧) を用いて駆動することにより、共通電極 V_{com} の電圧を一定レベルに設定し、且つ信号線の信号の電圧振幅を大きくすることなく、必要な液晶印加電圧を得ることができる。即ち、共通電極 V_{com} の極性の反転駆動を行わず、従来のように走査線の電圧レベルを周期的に変化させる必要もないため、 C_s オンゲート型の構造により開口率を向上させることができるというメリットを有したうえで、液晶表示装置の消費電力を削減することができる。

30

【0063】

〔第2の実施の形態〕

以下、本発明の第2の実施の形態を図示例と共に説明する。本第2の実施の形態は、図5に示した液晶パネルに対して、共通電極 V_{com} の反転駆動を行わず、2つの C_s 電圧線に各補助容量の他端に印加する2値の電圧レベルをそれぞれ印加し、走査線の電圧レベルに応じて前記2値の電圧レベルの何れか一方が各補助容量の他端に印加されるように駆動することを特徴とする。

40

【0064】

図4は、本実施の形態における液晶表示装置2の回路構成の一例を示す図である。第1の実施の形態において図1を用いて説明した液晶表示装置1と同一の構成要素については同一の符号を付し、説明を省略する。

【0065】

液晶パネル21は、概略、複数の走査線と複数の信号線とが直交に配置され、走査線と信号線の各交差点近傍にそれぞれ表示画素が形成されている。表示画素の詳しい説明につ

50

いては、図 5 を用いて後述する。尚、各走査線はゲートドライバ回路 22 に接続され、各信号線はソースドライバ回路 12 に接続される。

【 0 0 6 6 】

ゲートドライバ回路 22 は、TG 部ドライバ制御回路 16 から入力される垂直制御信号に基づいて走査電圧を発生し、液晶パネル 21 の各走査線に順次走査電圧を印加する。更に TG 部ドライバ制御回路 16 から信号 G O E が入力される。信号 G O E は走査信号のゲートドライバ回路 22 から液晶パネル 21 への出力を許可するための信号である。

【 0 0 6 7 】

電圧発生回路 22 は、液晶表示装置 2 を備える装置の電源投入にตอบสนองして入力される電源入力信号に基づいて、液晶表示装置 2 を構成する各回路部に必要な電圧を生成して出力する。例えば、内部電源 V_{cc} 、信号線を駆動するための電圧 V_{sh} 、走査線を駆動するための電圧 V_{gh} 、 V_{gl} 、各 CS 電圧線を駆動するための V_{csh} 及び V_{csl} 等を生成して出力する。そしてソースドライバ回路 12 には V_{cc} 及び V_{sh} の電圧が入力され、ゲートドライバ回路 22 には V_{cc} 、 V_{gh} 、 V_{gl} の電圧が入力され、液晶パネル 21 には V_{csh} 及び V_{csl} の電圧が入力される。尚、 V_{csh} は各 CS 電圧線のハイレベル時の電圧、 V_{csl} はロウレベル時の電圧である。 V_{csl} は V_{csh} より所定電圧だけ低い電圧である。また、本実施形態においても、 V_{com} 発生回路 15 により生成され、共通電極 V_{com} に印加される電圧は一定レベルに設定される。

【 0 0 6 8 】

図 5 は、液晶表示装置 2 が備える液晶パネル 21 における、隣接する走査線 G 31、G 32、G 33 に接続される表示画素の等価回路を示した図である。走査線 G 31 に接続される表示画素は、行方向に延伸された走査線 G 31 と列方向に延伸された信号線 S 31 の交差部に設けられ、TFT 31 が配置される。TFT 31 のゲート電極は走査線 G 31 に接続され、ドレイン電極は信号線 S 31 に接続される。液晶容量 C_{lc1} の一端は TFT 31 のソース電極に接続され、他端は共通電極 V_{com} に接続される。また補助容量 C_{s1} の一端は TFT 31 のソース電極に接続され、他端は走査線 G 31 と平行して配設された CS 線（補助容量線）32 に接続される。CS 線 32 の一端には TFT 33 と TFT 34 のドレイン電極が接続される。TFT 33 のゲート電極は走査線 G 31 に接続され、ソース電極は CS 電圧線 43 に接続される。また、TFT 34 のゲート電極は走査線 G 32 に接続され、ソース電極は CS 電圧線 44 に接続される。更に CS 線 32 の他端には容量 C_{sp1} の一端が接続される。容量 C_{sp1} の他端は共通電極 V_{com} に接続される。TFT 31 のゲート - ソース間には寄生容量 C_{gs1} が存在する。

【 0 0 6 9 】

走査線 G 31 に隣接する走査線 G 32 に接続される表示画素は、行方向に延伸された走査線 G 32 と列方向に延伸された信号線 S 31 の交差部に設けられ、TFT 35 が配置される。TFT 35 のゲート電極は走査線 G 32 に接続され、ドレイン電極は信号線 S 31 に接続される。液晶容量 C_{lc2} の一端は TFT 35 のソース電極に接続され、他端は共通電極 V_{com} に接続される。また補助容量 C_{s2} の一端は TFT 35 のソース電極に接続され、他端は走査線 G 32 と平行して配設された CS 線 36 に接続される。CS 線 36 の一端には TFT 37 と TFT 38 のドレイン電極が接続される。TFT 37 のゲート電極は走査線 G 32 に接続され、ソース電極は CS 電圧線 44 に接続される。また、TFT 38 のゲート電極は走査線 G 33 に接続され、ソース電極は CS 電圧線 43 に接続される。更に CS 線 36 の他端には容量 C_{sp2} の一端が接続される。容量 C_{sp2} の他端は共通電極 V_{com} に接続される。TFT 35 のゲート - ソース間には寄生容量 C_{gs2} が存在する。

【 0 0 7 0 】

走査線 G 32 に隣接する走査線 G 33 に接続される表示画素は走査線 G 31 に接続される表示画素と同様の構成を有し、走査線 G 32 と信号線 S 31 の交差部に設けられて TFT 39 が配置され、TFT 39 のゲート電極は走査線 G 33 に接続され、ドレイン電極は信号線 S 31 に接続される。液晶容量 C_{lc3} は TFT 39 のソース電極と共通電極 V_{co}

mに接続され、補助容量 C_{s3} はTFT39のソース電極とCS線44に接続される。CS線44の一端にはTFT41とTFT42のドレイン電極が接続され、TFT41のゲート電極は走査線G33に接続され、ソース電極はCS電圧線43に接続され、TFT42のゲート電極は走査線G34に接続され、ソース電極はCS電圧線44に接続される。更にCS線44の他端には容量 C_{sp3} の一端が接続され、容量 C_{sp3} の他端は共通電極 V_{com} に接続される。TFT39のゲート - ソース間には寄生容量 C_{gs3} が存在する。なお、容量 C_{sp1} 、 C_{sp2} 、 C_{sp3} は補助容量 C_{s1} 、 C_{s2} 、 C_{s3} やCS線32、36、40の寄生容量に比べて十分大きな容量値に設定される。

【0071】

CS電圧線43及び44に印加される電圧について説明する。ライン反転駆動及びフレーム反転駆動される構成において、後述する図6及び図7に示すように、1フレーム期間内では、例えば、CS電圧線43に V_{cs1} 、CS電圧線44に V_{cs2} の電圧が電圧発生回路23より印加される。そして、続く次フレームにおいては、CS電圧線43に V_{cs2} 、CS電圧線44に V_{cs1} の電圧が印加される。即ち、フレーム毎にCS電圧線43及び44の電圧は入れ替えられて印加される。このCS電圧線43及び44に対する印加電圧の入れ替えは、液晶パネル21に含まれる内部回路（不図示）において制御される構成としてもよいし、電圧発生回路23から入れ替えられた電圧が出力され、直接CS電圧線43及び44にそれぞれ印加される構成としてもよい。

【0072】

次に、図6及び図7に示す信号波形を用いて、本実施の形態の液晶表示装置2の回路動作を（C）正極性電圧印加時と（D）負極性電圧印加時のそれぞれについて説明する。尚、これはライン反転駆動を行う場合において、隣接する走査線での動作に対応する。

【0073】

（C）正極性電圧印加時

図6は液晶容量 C_{lc} に対して正極性電圧が印加されるとき液晶表示装置2の本実施形態の駆動方法における主な信号波形である。第1の実施の形態において図2を用いて説明した信号波形と同一の部分については説明を省略または簡略化する。

【0074】

G31は走査線G31の電位、G32は走査線G32の電位を示した波形である。走査線G31及びG32の電位はそれぞれの選択時は V_{gh} となり、非選択時には V_{gl} となる。CS32はCS線32の電位、CS36はCS線36の電位を示した波形である。S31は信号線S31の電位を示した波形である。信号線S31の最高電位は V_{sh} である。 V_{pic2} はTFT31のソース電極の電位を示した波形である。また共通電極 V_{com} には一定レベルの電圧が印加され、 V_{pic1} は走査線G31に接続される表示画素のTFT31のソース電極の電位を示す。

【0075】

時間 t_{c1} において走査線G31の電位が V_{gh} に上がると、TFT31がオン状態となり、信号S31の電圧がTFT31を介して液晶容量 C_{lc1} と補助容量 C_{s1} に印加される。この時の V_{pic2} を V_{sigc} とすると、液晶印加電圧 V_{ldc1} は

$$V_{ldc1} = V_{sigc} - V_{com}$$

となる。更にTFT33がオン状態となり、CS電圧線43の電圧（ V_{cs1} ）がTFT33を介してCS線32に印加されて、CS電線32の電圧が V_{cs1} となる。

【0076】

そして時間 t_{c2} において走査線G31の電位が V_{gh} から V_{gl} に下がると、TFT31及びTFT33はオフ状態となる。この時の液晶印加電圧 V_{ldc2} は、寄生容量 C_{gs} の影響で ΔV_{c1} 低下する。

$$V_{ldc2} = V_{ldc1} - \Delta V_{c1}$$

$$\text{但し、} \Delta V_{c1} = (V_{gh} - V_{gl}) \times C_{gs1} / (C_{gs1} + C_{lc1} + C_{s1})$$

尚、容量 C_{sp1} は補助容量 C_{s1} やCS線32の寄生容量に比べて非常に大きな容量であるため、CS線32の電位は V_{cs1} に保持される。

【 0 0 7 7 】

次に、時間 t_{c3} において走査線 G 3 2 が選択されるべく走査線 G 3 2 の電位が V_{gl} から V_{gh} に上がると、T F T 3 5 がオン状態となる。更に T F T 3 4 もオン状態となり、C S 電圧線 4 4 の電圧 (V_{csh}) が T F T 3 4 を介して C S 線 3 2 に印加されて、C S 電圧線 3 2 の電圧が V_{csh} となる。つまり C S 線 3 2 の電位は V_{csl} から V_{csh} に変化する。この時の液晶印加電圧 V_{ldc3} は、

$$V_{ldc3} = V_{ldc2} + \Delta V_{c2}$$

$$\text{但し、} \Delta V_{c2} = (V_{csh} - V_{csl}) \times Cs1 / (Cgs1 + Clc1 + Cs1) \quad \dots (2)$$

となる。以下、液晶容量 $Clc1$ には V_{ldc3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

10

【 0 0 7 8 】

つまり、時間 t_{c2} において T F T 3 1 がオフ状態となった後、時間 t_{c3} において走査線 G 3 2 の電位が V_{gl} から V_{gh} に上がると同時に T F T 3 4 を介して C S 電圧線 4 4 の電圧 (V_{csh}) が C S 線 3 2 に印加されるようにしたことにより、 V_{pic2} の電位を ΔV_{c2} だけ上げることができる。これにより液晶印加電圧を大きくして、所望の液晶印加電圧を得ることができる。 ΔV_{c2} は $Cs1 / (Cgs1 + Clc1 + Cs1)$ の比率によって決定される。

【 0 0 7 9 】

ここで各信号電圧の具体的な電圧値について一例を挙げて説明する。液晶印加電圧 V_{ldc} は、厳密には図 6 を用いて説明した電圧 V_{pic2} の各電圧値 V_{ldc1} 、 V_{ldc2} 及び V_{ldc3} の平均値となるが、 V_{pic2} の電圧は V_{ldc3} である時間が圧倒的に長く、液晶の応答性等の点から考慮して、電圧 $V_{ldc} = V_{ldc3}$ として考える。

20

【 0 0 8 0 】

例えば、良好な表示を得るために、液晶印加電圧 $V_{ldc} = 5 [V]$ 必要であって、共通電極 V_{com} の電位に対して信号 S 3 1 の振幅が最大 $\pm 2 [V]$ である場合、液晶印加電圧 V_{ldc2} を更に $3 [V]$ 上げる必要がある。そこで $Cgs1 \ll Cs1$ として、 $V_{sigc} = 2 [V]$ 、 $\Delta V_{c2} = 3 [V]$ とすると、 $Cs1 / (Cgs1 + Clc1 + Cs1) = 1 / 2$ とすれば、式 (2) より $V_{csh} - V_{csl} = 6 [V]$ となる。即ち、 $V_{csh} - V_{csl} = 6 [V]$ となるように V_{csh} 及び V_{csl} を設定すればよい。

30

【 0 0 8 1 】

(D) 負極性電圧印加時

図 7 は液晶容量 Clc に対して負極性電圧が印加されるとき液晶表示装置 2 の本実施形態の駆動方法における主信号波形である。尚、前述の (C) 正極性電圧印加時において図 7 を用いて説明した信号波形と同一の部分については、説明を省略または簡略化する。同図における V_{pic1} は、図 6 に示した走査線 G 3 1 に隣接する走査線 G 3 2 に接続される表示画素の T F T 3 5 のソース電極の電位を示す。

【 0 0 8 2 】

時間 t_{d1} において走査線 G 3 2 の電位が V_{gh} に上がると、T F T 3 5 がオン状態となり、信号 S 3 1 の電圧が T F T 3 5 を介して液晶容量 Clc と補助容量 $Cs2$ に印加される。この時の V_{pic2} の電圧を V_{sigd} とすると、液晶印加電圧 V_{ldd1} は

40

$$V_{ldd1} = V_{sigd} - V_{com}$$

となる。更に T F T 3 7 がオン状態となり、C S 電圧線 4 4 の電圧 (V_{csh}) が T F T 3 7 を介して C S 線 3 6 に印加される。

【 0 0 8 3 】

そして時間 t_{d2} において走査線 G 3 2 の電位が V_{gh} から V_{gl} に下がると、T F T 3 5 及び T F T 3 7 はオフ状態となる。この時の液晶印加電圧 V_{ldd2} は、寄生容量 $Cgs1$ の影響で ΔV_{d1} 低下する。

$$V_{ldd2} = V_{ldd1} - \Delta V_{d1}$$

$$\text{但し、} \Delta V_{d1} = (V_{gh} - V_{gl}) \times Cgs1 / (Cgs1 + Clc1 + Cs1)$$

50

【 0 0 8 4 】

更に、時間 t_{d3} において走査線 G 3 3 が選択されるべく走査線 G 3 3 の電位が V_{g1} から V_{gh} に上がると、T F T 3 9 がオン状態となる。更に T F T 3 8 もオン状態となり、C S 電圧線 4 3 の電圧 (V_{cs1}) が T F T 3 8 を介して C S 線 3 6 に印加される。つまり C S 線 3 6 の電位は V_{csh} から V_{cs1} に変化する。この時の液晶印加電圧 V_{ladd3} は、

$$V_{ladd3} = V_{ladd2} - \Delta V_{d2}$$

$$\text{但し、} \Delta V_{d2} = (V_{csh} - V_{cs1}) \times C_{s1} / (C_{gs1} + C_{lc1} + C_{s1})$$

となる。以下、液晶容量 C_{lc1} には V_{ladd3} の電圧が印加され続け、次の水平走査時まで表示状態が保持される。

【 0 0 8 5 】

10

つまり、時間 t_{d2} において T F T 3 1 がオフ状態となった後、時間 t_{d3} において走査線 G 3 3 の電位が V_{g1} から V_{gh} に上がると同時に T F T 3 8 を介して C S 電圧線 4 3 の電圧 (V_{cs1}) の電圧が C S 線 3 6 に印加される。これにより、 V_{pic2} の電位を ΔV_{d2} 下げることができ、液晶印加電圧の絶対値を大きくして、所望の液晶印加電圧を得ることができる。 ΔV_{d2} は $C_{s1} / (C_{gs1} + C_{lc1} + C_{s1})$ の比率によって決定される。

【 0 0 8 6 】

以上説明したように、本実施形態においては、ハイレベルの電圧 V_{csh} とロウレベルの電圧 V_{cs1} が印加される 2 つの C S 電圧線を有し、ゲート電極が当段の走査線に接続された T F T と、ゲート電極が次段の走査線に接続された T F T とのスイッチングにより、ハイレベルの電圧及びロウレベルの電圧何れかの電圧を当段の走査線に接続された表示画素の C S 線 (補助容量線) に印加する構成を備え、液晶容量に正極性電圧が印加される場合は当該液晶容量の補助容量の他端にハイレベルの電圧 V_{csh} の電圧が印加され、負極性電圧が印加される場合はロウレベルの電圧 V_{cs1} の電圧が印加されるようにしたことにより、C S 線駆動のためのドライバ回路を設置することなく、C S 線の駆動が可能となり、C S 線駆動のためのドライバ回路の必要がないため、アモルファス T F T を用いた液晶パネルにおいても実現可能である。

20

【 0 0 8 7 】

尚、本実施形態では、次段の走査線が選択状態となり、ゲート電極が次段の走査線に接続された T F T (例えば、図 5 の T F T 3 4) がオン状態となるタイミングで、ハイレベルの電圧及びロウレベルの電圧何れかの電圧が当段の走査線に接続された表示画素の C S 線 (補助容量線; 例えば、図 5 の C S 線 3 2) に印加されることとした。この実施形態に関わらず、次のようにしてもよい。即ち、図 5 において、ゲート電極が次段の走査線に接続された T F T (例えば、図 5 の T F T 3 4) の当該ゲート電極を次段の走査線に接続するのではなく、別途配設された電圧線に接続し、この電圧線への電圧印加制御によって C S 線に電圧を印加するようにしてもよい。これにより、当段の走査線が非選択状態となつてから、次段の走査線が選択状態となるまでの間 (即ち、図 5 において、例えば走査線 G 3 1 が選択されて T F T 3 1 がオフ状態となった後、走査線 G 3 2 が選択されて T F T 3 5 がオン状態となるまでの間) に別途配設された電圧線に所定の電圧を印加して該電圧線にゲート電極が接続された T F T をオン状態とし、C S 線に電圧を印加することができる。

30

40

【図面の簡単な説明】

【 0 0 8 8 】

【図 1】第 1 の実施の形態における液晶表示装置の回路構成の一例を示す図。

【図 2】第 1 の実施の形態における液晶表示装置の液晶パネルを構成する液晶に正極性電圧が印加されたときの信号波形の一例を示す図。

【図 3】第 1 の実施の形態における液晶表示装置の液晶パネルを構成する液晶に負極性電圧が印加されたときの信号波形の一例を示す図。

【図 4】第 2 の実施の形態における液晶表示装置の回路構成の一例を示す図。

【図 5】第 2 の実施の形態における液晶表示装置の液晶パネルの等価回路を示した図。

【図 6】第 2 の実施の形態における液晶表示装置の液晶パネルを構成する液晶に正極性電

50

圧が印加されたときの信号波形の一例を示す図。

【図 7】第 2 の実施の形態における液晶表示装置の液晶パネルを構成する液晶に負極性電圧が印加されたときの信号波形の一例を示す図。

【図 8】従来の液晶パネルの等価回路を示した図。

【図 9】従来の C_s / V_{com} 一括型の液晶パネルを備える液晶表示装置の信号波形の一例を示す図。

【図 10】従来の C_s オンゲート型の液晶パネルを備える液晶表示装置の信号波形の一例を示す図。

【図 11】従来の C_s ライン駆動型の液晶パネルを備える液晶表示装置の信号波形の一例を示す図。

【符号の説明】

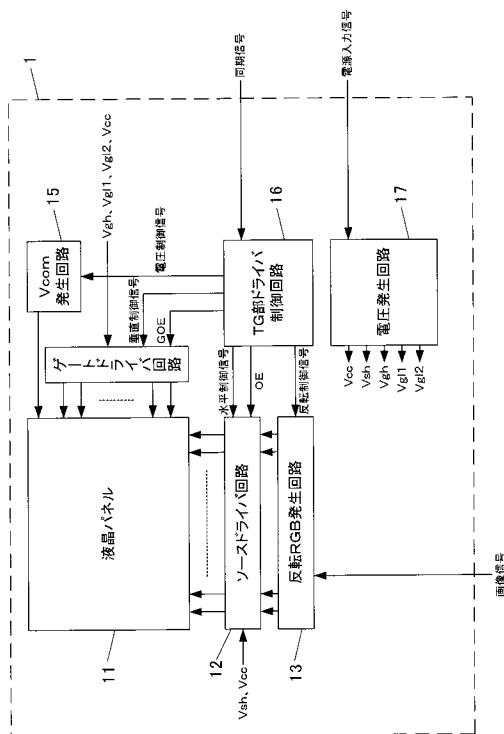
【0089】

- 1、2 液晶表示装置
- 11、21 液晶パネル
- 12 ソースドライバ回路
- 13 反転RGB発生回路
- 14、22 ゲートドライバ回路
- 15 V_{com} 発生回路
- 16 TG部ドライバ制御回路
- 17、23 電圧発生回路

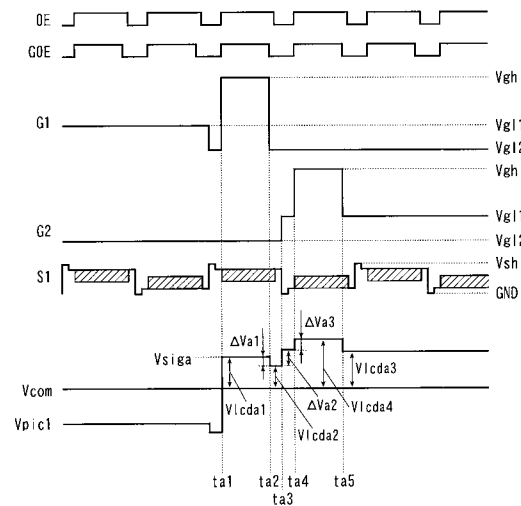
10

20

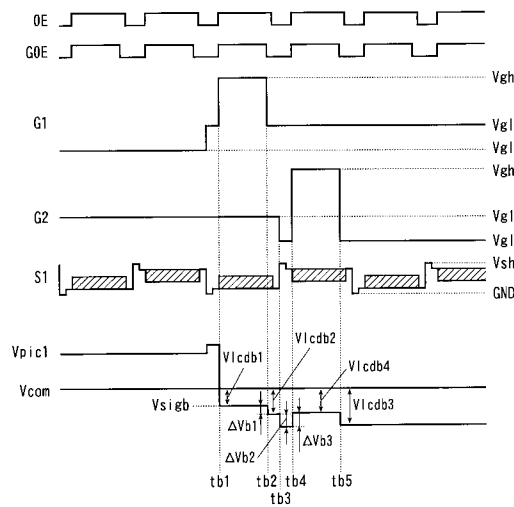
【図 1】



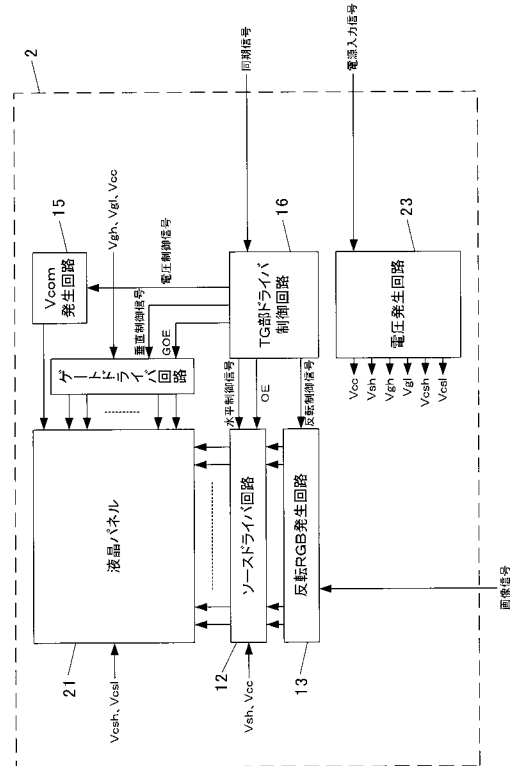
【図 2】



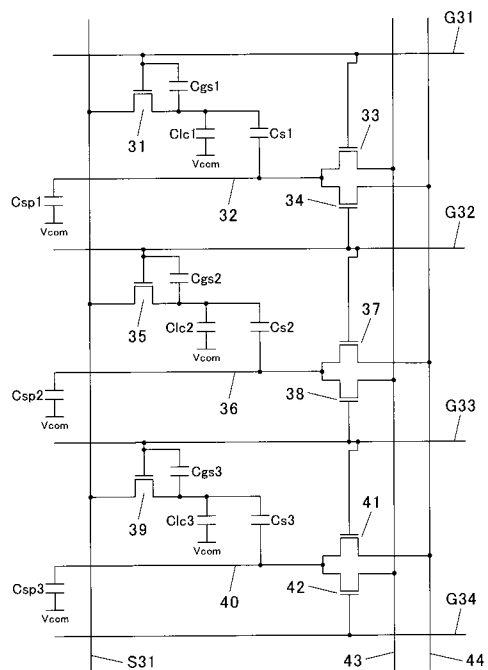
【図 3】



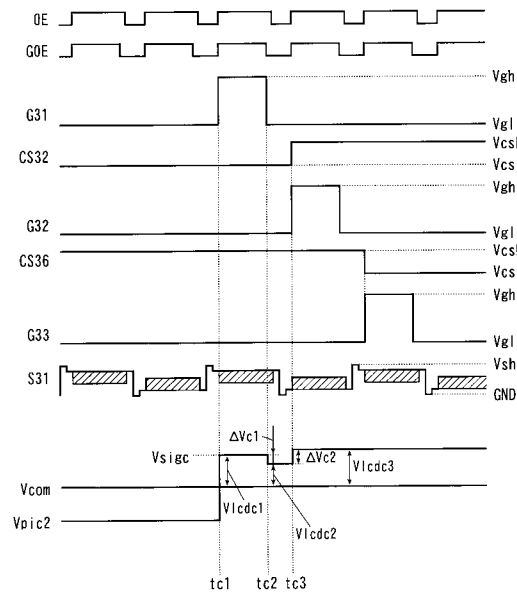
【図 4】



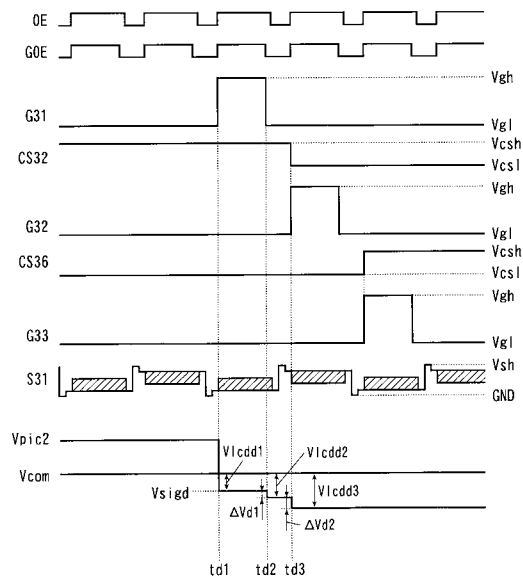
【図 5】



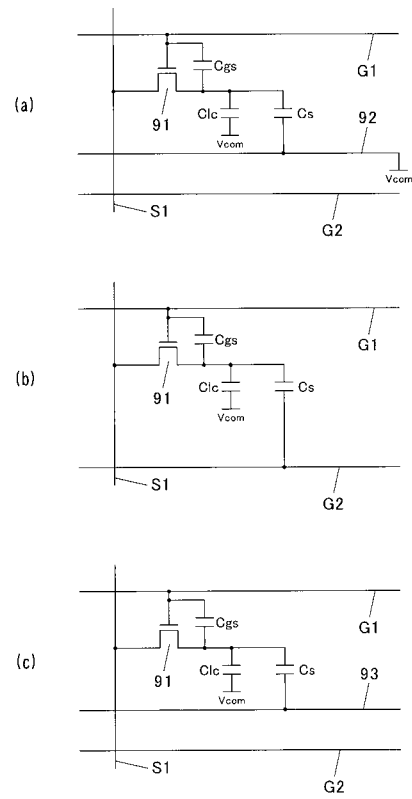
【図 6】



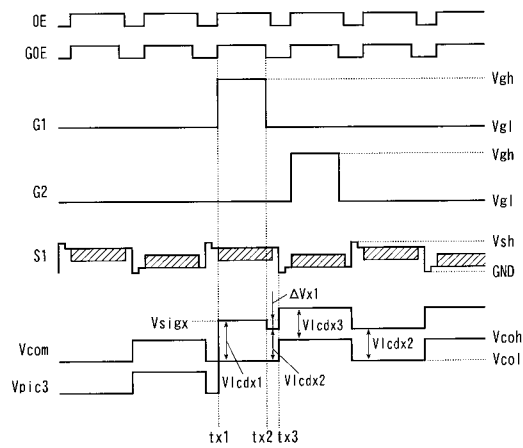
【図 7】



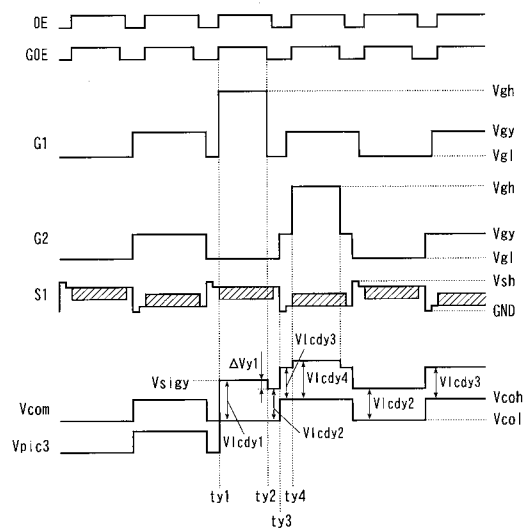
【図 8】



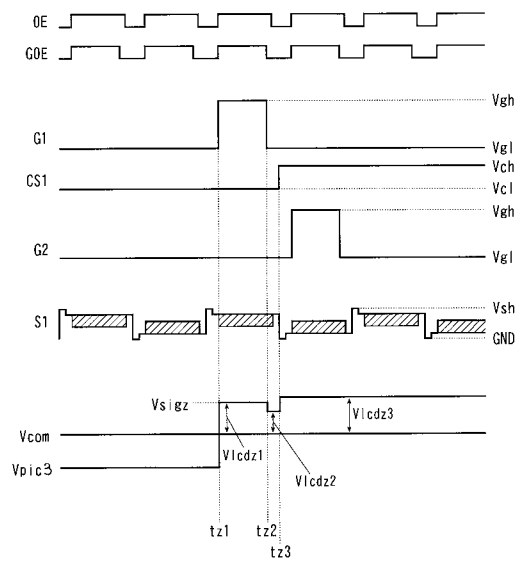
【図 9】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 2 C
G 0 9 G 3/20 6 2 2 D
G 0 9 G 3/20 6 2 4 B
G 0 9 G 3/20 6 2 4 D
G 0 9 G 3/20 6 2 4 E

(56)参考文献 特開 2 0 0 3 - 2 1 5 5 3 8 (J P , A)
特開平 0 4 - 3 6 7 8 2 1 (J P , A)
特開 2 0 0 2 - 2 0 2 7 6 2 (J P , A)
特表 2 0 0 2 - 5 0 3 3 5 8 (J P , A)
特開平 0 2 - 0 7 7 7 2 2 (J P , A)
特開平 0 6 - 1 6 1 3 9 0 (J P , A)
特開平 0 6 - 2 5 0 6 0 6 (J P , A)
特開 2 0 0 3 - 1 1 4 6 5 1 (J P , A)
特開 2 0 0 3 - 2 9 5 1 5 7 (J P , A)
特開平 0 7 - 2 6 1 1 5 2 (J P , A)
特開平 0 7 - 0 1 3 5 1 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

I P C G 0 9 G 3 / 0 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3

专利名称(译)	液晶显示装置和液晶显示装置的驱动方法		
公开(公告)号	JP4639702B2	公开(公告)日	2011-02-23
申请号	JP2004260009	申请日	2004-09-07
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	神尾知巳		
发明人	神尾 知巳		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.621.A G09G3/20.621.B G09G3/20.622.C G09G3/20.622.D G09G3/20.624.B G09G3/20.624.D G09G3/20.624.E G09G3/20.622.A G09G3/20.624.C		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NC18 2H093/NC34 2H093/NC35 2H093/ND39 2H093/ND49 2H193/ZA04 2H193/ZA06 2H193/ZA07 2H193/ZA19 2H193/ZB02 2H193/ZB14 2H193/ZF59 5C006/AA16 5C006/AC11 5C006/AC24 5C006/AC27 5C006/AF42 5C006/AF51 5C006/AF71 5C006/BB16 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04		
审查员(译)	安藤达也		
其他公开文献	JP2006078588A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种功耗降低且不需要专用驱动电路等的液晶显示装置，用于辅助电容驱动和液晶显示装置的驱动方法，用于液晶显示装置配备有液晶面板，其中辅助电容器独立于公共电极驱动。

ŽSOLUTION：在连接到扫描线G1的显示像素的辅助电容器Cs的另一端连接到后级的扫描线G2的构造中，公共电极处的电压保持恒定水平，TFT 91转动当扫描线G1的电位在时间ta1上升到Vgh以将信号S1的电压施加到液晶电容器C1c和辅助电容器Cs时，并且在扫描线G1在时间ta2从Vgh变为Vgl2之后，TFT91截止，连接到辅助电容器Cs另一端的扫描线G2从Vgl2变为Vgl1，以升高像素电极的电位Vpic1，从而获得所需的液晶施加电压。Ž

【 図 1 】

