

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2012-42490
(P2012-42490A)

(43) 公開日 平成24年3月1日(2012.3.1)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1339 (2006.01)	GO2F 1/1339 500	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H189
GO2F 1/1345 (2006.01)	GO2F 1/1345	

審査請求 未請求 請求項の数 7 O L (全 19 頁)

(21) 出願番号	特願2008-320129 (P2008-320129)	(71) 出願人	000005049
(22) 出願日	平成20年12月16日 (2008.12.16)		シャープ株式会社
			大阪府大阪市阿倍野区長池町22番22号
		(74) 代理人	100086586
			弁理士 安富 康男
		(74) 代理人	100112025
			弁理士 玉井 敬憲
		(74) 代理人	100123917
			弁理士 重平 和信
		(72) 発明者	森脇 弘幸
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		(72) 発明者	福山 恵一
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示用パネル及び液晶表示装置

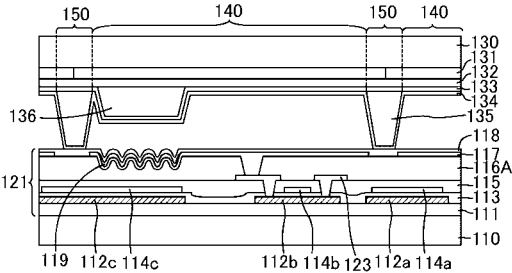
(57) 【要約】

【課題】 シール材の内側と外側とで基板間の距離を均一化することによって、セル厚ムラが生じず、表示領域全体で表示の均質化を図ることができる液晶表示用パネル及びそれを備える液晶表示装置を提供する。

【解決手段】 薄膜トランジスタ基板とそれに対向する対向基板がシール材で貼り合わされ、該シール材で囲まれた領域の内側に液晶層が挟持された液晶表示用パネルであって、

該液晶表示用パネルは、シール材で囲まれた領域の内側及び外側にスペーサーが配置され、該薄膜トランジスタ基板は、スペーサーと重畳する領域に配置されたパネル構成部材の厚みが、シール材で囲まれた領域の内側と外側とで実質的に等しい液晶表示用パネル。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

薄膜トランジスタ基板とそれに対向する対向基板がシール材で貼り合わされ、該シール材で囲まれた領域の内側に液晶層が挟持された液晶表示用パネルであって、
該液晶表示用パネルは、シール材で囲まれた領域の内側及び外側にスペーサーが配置され、
該薄膜トランジスタ基板は、スペーサーと重畳する領域に配置されたパネル構成部材の厚みが、シール材で囲まれた領域の内側と外側とで実質的に等しいことを特徴とする液晶表示用パネル。

【請求項 2】

前記薄膜トランジスタ基板は、シール材で囲まれた領域の外側に外部接続端子を備え、かつシール材で囲まれた領域の内側及び外側のスペーサーと重畳する領域に、平坦化膜が配置された構造を有し、
該平坦化膜は、外部接続端子が配置された領域の少なくとも一部で除去されていることを特徴とする請求項 1 記載の液晶表示用パネル。

【請求項 3】

前記平坦化膜は、画素電極の直下に配置された膜であることを特徴とする請求項 2 記載の液晶表示用パネル。

【請求項 4】

前記薄膜トランジスタ基板は、シール材で囲まれた領域の外側に外部接続端子を備え、
該外部接続端子は、端部が平坦化膜下に配置されていることを特徴とする請求項 2 又は 3 記載の液晶表示用パネル。

【請求項 5】

前記外部接続端子は、透明導電膜を含まないことを特徴とする請求項 4 記載の液晶表示用パネル。

【請求項 6】

前記薄膜トランジスタ基板は、シール材で囲まれた領域の内側に、第一導電膜、第一平坦化膜、第二導電膜、第二平坦化膜がこの順に配置された多層配線構造を有し、
前記外部接続端子は、第二導電膜を形成する工程で形成される導電膜を含まないことを特徴とする請求項 4 又は 5 記載の液晶表示用パネル。

【請求項 7】

請求項 1 ～ 6 のいずれかに記載の液晶表示用パネルを備える液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、液晶表示用パネル及び液晶表示装置に関する。より詳しくは、外部接続端子部に外部部品を実装する液晶表示装置に好適に用いることができる液晶表示用パネル及び液晶表示装置に関するものである。

【背景技術】**【0002】**

近年の情報化社会において、液晶表示装置、有機エレクトロルミネセンス表示装置等の表示装置の需要は高まっており、様々な分野において使用されている。このような表示装置の中でも、液晶表示装置は、薄型かつ低消費電力の表示装置であるため、パーソナルコンピュータ等の OA 機器、電子手帳や携帯電話機等の携帯情報端末機器、カメラ一体型 VTR のモニタ等の製品に広く用いられており、多様化した情報化社会に適合するための要求を満たすべく、盛んに開発が行われている。

【0003】

液晶表示用パネルは、通常、二枚の基板をシール材で貼り合わせた構造を有し、その表示品位を優れたものとするためには、表示領域のセル厚を一定に保つことが重要である。そのため、表示領域にスペーサーを配置することでセル厚を制御する方法が一般的に用いら

10

20

30

40

50

れているが、更に表示品位を優れたものとするためには改善の余地が残っていた。

【0004】

また、液晶表示用パネルでは外部と接続するための端子を設け、その端子にフレキシブルプリント基板（FPC：Flexible Printed Circuits）やCOG（Chip on Glass）を異方性導電膜によって接続する形態が適用されている。例えば、従来の液晶表示装置としては、図11で示されるように、表示領域において、基板520上に、ソース電極511、ドレイン電極512、ゲート電極513、アモルファスシリコン膜514、オーミックコンタクト層515及びゲート絶縁膜516が形成されて薄膜トランジスタが構成され、そして、その上に有機絶縁膜516、反射電極517が形成されている。そして、COG等と接続する周辺領域においては、図12で示されるように、有機絶縁膜516に開口部を形成し、そこに導電膜518a、518b及び518cによって構成されるパッド518が、COGのバンブ522と接続する形態であった。このような形態においては、パッド518部分と有機絶縁膜516との段差によって、開口部の内部で連結不良が発生しやすく、これによって動作しなくなったり、誤動作を引き起こすおそれがあった。そこで、このようなことを防止するため、有機絶縁膜を除去することによって、パッド周辺部の段差を最小化し、連結安定性を向上させる技術が開示されている（例えば、特許文献1参照。）。また、外部接続端子とCOG等との接触を改善する技術としては、上述したように有機絶縁膜を除去し、外部接続端子上に有機絶縁膜を設け、その上にパッドを形成し、外部接続端子とパッドをコンタクトホールによって接続する方法が開示されている（例えば、特許文献2参照。）。 10 20

【特許文献1】特開2002-229058号公報（第1～2頁）

【特許文献2】特開2002-244151号公報（第1～2頁）

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明は、上記現状に鑑みてなされたものであり、シール材の内側と外側とで基板間の距離を均一化することによって、セル厚ムラが生じず、表示領域全体で表示の均質化を図ることができる液晶表示用パネル及びそれを備える液晶表示装置を提供することを目的とするものである。

【課題を解決するための手段】 30

【0006】

本発明者は、液晶表示装置のセル厚ムラを抑制し、表示品位を改善するための技術について種々検討したところ、シール材により囲まれた内側と外側との基板間距離に着目し、スペーサーを表示領域と端子領域の両方に設けることを思料した。しかしながら、上述したように、パッド（外部接続端子）周辺部の段差をなくすように有機絶縁膜を除去した形態では、端子領域の液晶表示用パネルを構成する部材の高さが内側と外側とで異なることによって、基板間距離に相違が生じ、表示ムラを引き起こすことを見いだした。そこで、シール材で囲まれた領域の内側及び外側にスペーサーを配置し、薄膜トランジスタ基板のスペーサーと重畳する領域に配置されたパネル構成部材の厚みが、シール材で囲まれた領域の内側と外側とで実質的に等しい液晶表示用パネルとすることで、セル厚ムラにより生じる表示ムラを抑制し、表示領域全面で均一な表示を行うことができることを見だし、上記課題をみごとに解決することができることに想到し、本発明に到達したものである。 40

【0007】

すなわち、本発明は、薄膜トランジスタ基板とそれ（薄膜トランジスタ基板）に対向する対向基板がシール材で貼り合わされ、該シール材で囲まれた領域の内側に液晶層が挟持された液晶表示用パネルであって、該液晶表示用パネルは、シール材で囲まれた領域の内側及び外側にスペーサーが配置され、上記薄膜トランジスタ基板は、スペーサーと重畳する領域に配置されたパネル構成部材の厚みが、シール材で囲まれた領域の内側と外側とで実質的に等しい液晶表示用パネルである。

以下に本発明を詳述する。

10

20

30

40

50

【0008】

本発明の液晶表示用パネルは、薄膜トランジスタ（TFT：Thin Film Transister）基板とそれに対向する対向基板がシール材で貼り合わされ、該シール材で囲まれた領域の内側に液晶層が挟持されたものである。上記TFT基板は、ガラス基板等の基板上にTFT、外部接続端子等を含むパネル構成部材を備える基板である。TFT基板としては、例えば、シール材で囲まれた領域の内側に表示領域を有し、外側に外部接続端子が配置された端子領域を有するものであることが好ましい形態である。また、上記対向基板は、例えば、ガラス基板上にカラーフィルタ等を備えるカラーフィルタ（CF：Color Filter）基板が挙げられるが、それに限定されるものではない。

【0009】

上記シール材は、表示領域を囲んで配置されるものであり、通常、TFT基板、CF基板等の外縁部に配置され、2枚の基板を貼り合わせるものである。そして、シール材によって貼り合わされた一对の基板の間には液晶材料が封入され、シール材よりも内側が表示領域となる。

【0010】

上記液晶表示用パネルは、シール材で囲まれた領域の内側及び外側にスペーサーが配置されたものである。すなわち、シール材で囲まれた領域の内側と外側の両方にスペーサーが配置されたものである。上記スペーサーは、ビーズ等の粒子状スペーサーであってもよいし、硬化性樹脂等をパターニングすること等によって成型したものであってもよく、特に限定されるものではない。上記スペーサーは、一对の基板の基板間距離を均一化するために用いられるものであり、光硬化性樹脂等で形成されるフォトスペーサーや、スペーサー用のビーズ等が好ましく用いられる。上記スペーサーは、TFT基板上に設けられていてもよいし、対向基板上に設けられていてもよい。また、上記スペーサーの高さ（厚み）は特に限定されるものではないが、液晶層の厚みを均一にするために用いられるものであるため、通常は、液晶層の厚みと略同等の厚みで形成されるものであることが好ましい。平面視したときのスペーサーの面積は、表示パネルのサイズや画素のサイズによって適宜調整されればよいが、 $10 \sim 5000 \mu\text{m}^2$ の面積であることが好ましい。

【0011】

上記TFT基板は、シール材で囲まれた領域の内側及び外側にパネル構成部材が配置されたものである。上記パネル構成部材の形態としては、特に限定されるものではなく、種々の形態が挙げられるが、例えば、シール材で囲まれた領域の内側に配置されるパネル構成部材を構成する部材としては、ゲート電極、ソース電極、ドレイン電極、ゲート絶縁膜、半導体層等から構成されるTFTや、平坦化膜、層間膜、画素電極、補助容量電極、配向膜等のガラス基板上に形成される部材が挙げられる。また、シール材で囲まれた領域の外側においては、外部からの信号を伝達するための外部接続端子、該外部接続端子に信号を伝達するための配線、平坦化膜等が挙げられる。画素を駆動させるための回路等を実装したフルモノリシック型の液晶表示装置である場合には、ドライバ回路、電源回路、静電気放電（ESD：Electrostatic Discharge）保護回路等の種々の回路を構成する部材が挙げられる。なお、本明細書中で「パネル構成部材」という場合、TFT基板上に設けられたパネルを構成する部材をまとめた集合体を指す。

【0012】

上記薄膜トランジスタ基板は、スペーサーと重畳する領域に配置されたパネル構成部材の厚みが、シール材で囲まれた領域の内側と外側とで実質的に等しいものである。上記スペーサーと重畳する領域に配置されたパネル構成部材のガラス基板等の基板からの高さが、シール材で囲まれた領域の内側と外側とで実質的に等しいことによって、該内側と外側とで基板間距離が実質的に等しくなる。これにより、液晶層の厚みが一定となり、表示品位を優れたものとすることができる。例えば、内側（例えば、表示領域）と外側（例えば、端子領域）との基板間距離が異なる場合には、基板の貼り合わせ時にギャップ差によるストレスで端子領域のシール近傍でセル厚ムラを生じ、表示品位を劣化させるおそれがある。

【 0 0 1 3 】

なお、「実質的に等しい」とは、セル厚ムラを抑制して充分に表示品位を改善することができる程度に等しいものであればよいが、例えば、シール材の外側（例えば、端子領域）に配置されたスペーサーと重畳する領域のパネル構成部材の厚みが、内側に配置されたスペーサーと重畳する領域の厚みに対して、15%以内、すなわち、85～115%の厚みであるものを含む。この程度の差異であれば、基板間距離の相違による表示ムラを充分に抑制し、優れた表示品位の液晶表示用パネルとすることができる。また、スペーサーと重畳する領域のパネル構成部材の厚みは、内側と外側とで実質的に等しくない部分があってもよく、例えば、シール材に囲まれる領域の内側と外側とのそれぞれに複数のスペーサーが配置される場合、内側に配置されたスペーサーの少なくとも一つと重畳する領域のパネル構成部材の厚みが、外側に配置されたスペーサーの少なくとも一つと重畳する領域のパネル構成部材の厚みと実質的に等しい形態も含むものである。

10

【 0 0 1 4 】

本発明の液晶表示用パネルの構成としては、このような構成要素を必須として形成されるものである限り、その他の構成要素を含んでいても含んでいなくてもよく、特に限定されるものではない。例えば、対向基板（例えば、カラーフィルタ基板）上に配置された部材の合計の高さは、シール材で囲まれた領域の内側と外側とで実質的に等しいことが好ましい。また、反射表示領域を有する透過反射両用型の液晶表示装置である場合には、反射表示領域に反射膜が配置されていてもよいし、反射表示領域における液晶層の厚みを調整するための部材（例えば、ホワイトカラーフィルタ等）が、透過表示領域における液晶層の厚みの約1/2となるように設けられていてもよい。

20

本発明の液晶表示用パネルにおける好ましい形態について以下に詳しく説明する。

【 0 0 1 5 】

上記薄膜トランジスタ基板は、シール材で囲まれた領域の外側に外部接続端子を備え、かつシール材で囲まれた領域の内側及び外側のスペーサーと重畳する領域に、平坦化膜が配置され、該平坦化膜は、外部接続端子が配置された領域の少なくとも一部で除去されていることが好ましい。例えば、上記平坦化膜は、TFT基板の端子領域において、FPCやCOG等と接続する外部接続端子が配置された領域の少なくとも一部が除去され、該外部接続端子が配置されていない領域に残されて配置される。そして、その残した平坦化膜が配置された領域にスペーサーが配置されることによって、基板間距離を均一化することができる。このように、シール材で囲まれた領域の外側で、平坦化膜の一部を除去する形態であっても、スペーサーが配置される領域で、シール材で囲まれる領域の内側と外側とでパネル構成部材の厚みが実質的に等しいため、セル厚ムラが生じることを抑制し、表示品位を向上させることができる。

30

上記平坦化膜は、通常、パネル構成部材を構成する他の部材（例えば、TFTを構成する部材等）よりも厚く形成される。そのため、この平坦化膜がシール材で囲まれた領域の外側のスペーサーと重畳する領域に存在しない場合、パネル構成部材の厚み（ガラス基板等からの高さ）が内側と外側とで著しく相違することとなり、シール材の内側と外側とで基板間距離が大きく変化する。このため、セル厚ムラが生じることとなり、表示品位が低下するおそれがある。

40

平坦化膜の代わりに他の部材を配置することも考えられるが、平坦化膜と同程度の厚みの膜を形成するためには、工程を増加させることとなり、生産性が低下する。

【 0 0 1 6 】

上記平坦化膜は、画素電極の直下に配置された膜であることが好ましい。例えば、画素電極の直下の構造が大きな凹凸を有するものである場合、その直上に形成された画素電極も該凹凸を反映した形状となるおそれがある。そのような場合、画素電極の凹凸により液晶層の厚みが変化することとなるため、表示品位の劣化を招くおそれがある。そこで、上記平坦化膜を画素電極の直下に配置することによって、該画素電極を平坦なものとすることができ、表示品位を優れたものとすることができる。なお、本明細書中で、「画素電極の直下に配置される」とは、画素電極の下面の少なくとも一部に接して配置されていること

50

を意味する。

【0017】

上記平坦化膜は、パネル構成部材の厚みを均一化するために配置される膜である。平坦化膜を形成する材料は特に限定されるものではないが、例えば、有機絶縁材料から形成される有機絶縁膜、メチル含有ポリシロキサン(MSQ)系材料などから形成されるSOG(スピン オン グラス)膜等が挙げられる。また、これらの材料を積層して使用してもよい。平坦化膜を用いることによって、該平坦化膜の下層に配置された部材によって凹凸が形成されている場合にも平坦化膜の上面を平坦なものとすることができる。

【0018】

上記平坦化膜は、厚みが0.5μm以上の膜であることが好ましい。通常、TF T基板等に配置されるTF T等を形成すると、0.5μm程度の凹凸が形成される場合がある。このようにして形成された凹凸を平坦化膜によって補償する場合、0.5μm以上の厚みを有する平坦化膜であることが好ましい。また、上記平坦化膜は、厚みが4μm以下の膜であることが好ましい。4μmを超える膜である場合には、例えば、コンタクトホールを形成する場合に、その面積が広くなる、エッチング時間を長く要する、感光性材料の場合、塗布時に膜ムラになる、露光不足になるなどのおそれがある。

【0019】

上記薄膜トランジスタ基板は、シール材で囲まれた領域の外側に外部接続端子を備え、該外部接続端子は、端部が平坦化膜の直下に配置されていることが好ましい。一般的に、外部接続端子に用いる導電性材料の一つとしてアルミニウムが多く用いられているが、アルミニウムは大気中に曝されていると、水分や酸素により腐食を生じるおそれがある。また、例えば、画素電極を酸化インジウム錫によって形成し、そのエッチングを行う場合、アルミニウムが露出していると、電食反応が生じるおそれがある。そのため、外部接続端子を構成するアルミニウム膜上に腐食しにくい導電膜(例えば、チタン膜等)を配置して、アルミニウム膜が大気中に曝されないようにすることが好ましい形態である。しかしながら、アルミニウム膜上に設けた導電膜とアルミニウム膜とを同一のエッチングによってパターンニングすると、アルミニウム膜の上面は腐食されにくい導電膜によって被覆されていたとしても、端部の断面はアルミニウムが露出した形態になる。そこで、この断面を被覆するため、異なる工程でパターンニングした導電膜(例えば、画素電極を形成する透明導電膜等)によってアルミニウム膜が露出した断面とその上面に配置された導電膜を被覆して、外部接続端子とする方法が考えられる。しかしながら、通常、透明導電膜は、チタン膜等の導電膜よりも抵抗が高いため、上面に透明導電膜が配置された外部接続端子では、外部と接続する際のコンタクト抵抗が高くなるおそれがある。そこで、外部接続端子の端部が平坦化膜の直下に配置される、すなわち、平坦化膜により外部接続端子の端部が被覆された形態とすることによって、外部接続端子の端部に腐食しやすい導電膜が露出していたとしても、腐食を抑制することができる。このような形態は、外部接続端子がアルミニウム等の腐食しやすい導電膜を含む場合に特に好ましい形態である。より詳細には、外部接続端子が、アルミニウム等の腐食しやすい導電膜と、チタン膜や窒化チタンなどのチタン合金膜等の腐食に強い導電膜とを含み、腐食しやすい導電膜の上面が腐食に強い導電膜に被覆されており、かつ腐食しやすい導電膜の断面が腐食に強い導電膜に被覆されていない形態において特に有効である。

【0020】

上記外部接続端子は、透明導電膜を含まないことが好ましい。より詳しくは、上記外部接続端子は、透明導電膜によって他の導電膜が被覆されていない形態であることが好ましい。上述のように、アルミニウム膜等の腐食しやすい導電膜の端部を平坦化膜の直下に配置することによって、透明導電膜を設けなくとも腐食を抑制することができる。また、通常、透明導電膜は金属膜よりも抵抗率が高いため、これを外部接続端子の表面を構成する導電膜とするとコンタクト抵抗が増加することとなるが、透明導電膜によって外部接続端子の上層が被覆されていない形態とすることによって、コンタクト抵抗を低減することができる。なお、透明導電膜とは、例えば、酸化インジウム錫膜、酸化インジウム亜鉛膜等が

10

20

30

40

50

挙げられるが、これらに限定されるものではない。

【0021】

上記薄膜トランジスタ基板の好ましい形態としては、シール材で囲まれた領域の内側に、第一導電膜、第一平坦化膜、第二導電膜、第二平坦化膜がこの順に配置された多層配線構造を有し、上記外部接続端子は、第二導電膜を形成する工程で形成される導電膜を含まない形態が挙げられる。例えば、第二導電膜を形成する導電膜には、モリブデン膜/アルミニウム膜のような構造の積層膜が好ましく用いられるが、上層に配置される膜がモリブデン膜のような、チタン膜等と比較して耐水性が低く、腐食しやすい膜である場合には、このモリブデン膜を用いて外部接続端子を形成すると、腐食等によりその信頼性に問題を生じるおそれがある。そこで、外部接続端子に第二導電膜を形成する工程で形成される導電膜を含まない構造とすることにより、第二導電膜に比較的腐食しやすい金属材料を用いていたとしても、外部接続端子が第二導電膜と同じ工程で形成される導電膜を含まないため、外部接続端子の特性劣化を抑制することができ、信頼性が向上したものとなる。なお、「第二導電膜を形成する工程で形成される導電膜」とは、第二導電膜と同じ蒸着工程、パターニング工程で形成された導電膜のことである。

10

【0022】

上記多層配線構造を有する形態である場合、例えば、第一導電膜と第二導電膜とを配線として用いることによって、第一導電膜と第二導電膜とを第一平坦化膜を介して一部を重畳させて配置することができるため、配線を配置することにより占められる面積を小さくすることができる。例えば、第一導電膜としては、回路内の薄膜トランジスタのソース配線、ドレイン配線等のローカル配線として用い、第二導電膜は、ドライバや電源回路などの電源配線、信号配線の共通配線等として用いることができる。また、第一導電膜の上層をチタン膜として、この第一導電膜と同じ工程で形成された導電膜を外部接続端子に用い、更に第二導電膜を外部接続端子を構成する膜として用いなければ、多層配線構造のエッチング時にソース電極の上層のチタン膜をウェットエッチングのエッチングストップパとして使用できると共に、ソース電極端部のアルミニウムは平坦化膜の下層に配置されているため、エッチング時に同時にエッチングされる問題がないことから好ましい。

20

【0023】

また、上記薄膜トランジスタ基板の好ましい形態としては、シール材で囲まれた領域の内側に、第一導電膜、第一平坦化膜、第二導電膜、第二平坦化膜がこの順に配置された多層配線構造を有し、上記外部接続端子は、第二導電膜を形成する工程で形成される導電膜を含まない形態も挙げられる。例えば、第一導電膜として比較的腐食しやすい金属材料を用いており、第二導電膜として腐食に強い金属材料を用いている場合には、第一導電膜を形成する工程で形成される導電膜を、外部接続端子が含まないことによって、外部接続端子の腐食を抑制することができる。

30

【0024】

上記外部接続端子は、外部（例えば、FPC等の外付け部材）からの信号を薄膜トランジスタ基板に設けられた配線に伝達するために用いられる端子又は薄膜トランジスタ基板からの信号を外部に伝達するために用いられる端子であり、導電性を有するものである。外部接続端子の構成は特に限定されず、例えば、単層の導電膜からなる単層膜でもよいし、複数の導電膜が積層された積層膜等であってもよい。

40

【0025】

上記外部接続端子は、シール材で囲まれた領域の外側である端子領域に設けられることとなり、また、該端子領域には平坦化膜が配置されることとなる。外部接続端子は外付け部材と接続されるものであるため、上記薄膜トランジスタ基板は、外部接続端子の周辺の段差により、接触不良が生じないように平坦化膜が配置されている形態が好ましい。このような形態とするためには、平坦化膜が、例えば、外部接続端子の近傍（外部接続端子が配置された領域及びその周囲）では、COGのバンブ、FPCの外部接続配線の面積（平面視したときの面積）に対して、10%以上広い面積を除去した形態であることが好ましい。より好ましくは、20%以上広い面積を除去した形態である。このようにすることで、

50

外付け部材との接触不良を抑制する、すなわち、連結安定性を改善することができ、製造歩留りを改善することができる。

【0026】

上記外部接続端子は、異方性導電膜によって外付け部材と接続されるものであることが好ましい。上記異方性導電膜は、面外方向（基板平面に対して法線方向）には導電性を有するが、面内方向（基板平面方向）には導電性を有しない膜である。これにより、外部接続端子と外付け部材とを容易に接続することができる。また、異方性導電膜は、外部接続端子と外付け部材とを物理的に接着するものであるため、接着性を有するものであることが好ましい。このような異方性導電膜は、通常、絶縁材料中に含まれる導電粒子を介することにより、外部接続端子と外付け部材とを導通するものである。上記導電粒子の形状は、

10

【0027】

上記異方性導電膜に接続される外付け部材としては、特に限定されないが、例えば、抵抗器、コンデンサ、コイル、コネクタ、ダイオード、トランジスタ等の電子部品、あるいは、フレキシブルプリント基板（FPC：Flexible Printed Circuits）、上記回路素子及び配線を含む集積回路（IC：Integrated Circuit）が形成されたチップ（COG：Chip On Glass）又は樹脂フィルム（COF：Chip On film）が挙げられる。また、その他には、プリント配線板（PWB：Printed Wiring Board）、プリント回路板（PCB：Printed Circuit Board）、テープキャリアパッケージ（TCP：Tape Carrier Package）が挙げられる。このような外付け部材が異方性導電膜を介して外部接続端子と電気的に接続されることとなる。上記外付け部材は、外部接続端子と重なる領域に導電性突起物を備えることが好ましい。このような導電性突起物を「外部接続配線」や「パンプ」ともいう。このような導電性突起物が異方性導電膜を介して外部接続端子と接続されることとなる。

20

【0028】

本発明はまた、上記液晶表示用パネルを備える液晶表示装置でもある。上述のようにセル厚ムラの発生を抑制することができる液晶表示用パネルを備えることで、優れた表示品位の液晶表示装置とすることができる。液晶表示装置は、液晶表示用パネルに、偏光板等の部材が実装されたものである。

30

【発明の効果】

【0029】

本発明の液晶表示用パネルによれば、セル厚ムラが生じず、表示領域全体で表示の均質化を図ることができるため、より表示品位の高い液晶表示装置とすることができる。また、外部接続端子と外付け部材との接続不良を改善することができるため、より信頼性に優れた液晶表示装置とすることができる。

【発明を実施するための最良の形態】

【0030】

以下に実施例を掲げ、本発明を図面を参照して更に詳細に説明するが、本発明はこれらの実施例のみに限定されるものではない。

40

【0031】

（実施例1）

図1は、実施例1に係る液晶表示用パネルのシール材に囲まれた領域の内側である、表示領域を示す断面模式図である。図2は、実施例1に係る液晶表示用パネルのシール材に囲まれた領域の外側である、端子領域を示す断面模式図である。図3は、実施例1に係る液晶表示用パネルの平面模式図であり、図4は、図3中で点線によって囲まれている領域を拡大した平面模式図である。図5は、TFT基板の端子領域において外部接続端子と、フレキシブルプリント基板（FPC）とを異方性導電膜によって貼り合わせたときの構造を示す断面模式図である。実施例1に係る液晶表示用パネルは、TFT、画素電極等が設けられたTFT基板とカラーフィルタ等が設けられたカラーフィルタ基板がシール材により

50

貼り合わされた構造を有するものである。

通常、液晶表示用パネルを製造する場合、１枚の大型ガラス基板に複数の液晶表示用パネルを形成するための部材を形成し、２枚の大型ガラス基板（例えば、複数のＴＦＴ基板を構成する部材が形成された大型ガラス基板と、複数のカラーフィルタ基板を構成する部材が形成された大型ガラス基板）をシール材で貼り合わせた後、各液晶表示用パネルに分断する。

図１及び２は、各液晶表示用パネルへ分断する前の形態を示す断面模式図であり、図３～５は、分断した後の形態を示す断面模式図又は平面模式図である。

【００３２】

まず、表示領域におけるＴＦＴ基板の構成について述べる。図１に示すように、基板１１０上に、厚みが５０ｎｍのシリコン酸化膜と厚みが１００ｎｍのＴＥＯＳ膜（酸化シリコン膜）が積層された下地層１１１が設けられ、その上には半導体層１１２ａ、１１２ｂ及び１１２ｃが島状に設けられている。この上には、ゲート絶縁膜となる第一絶縁膜１１３が設けられ、その上には、ゲート配線１１４ｂ、補助容量電極１１４ａ及び１１４ｃが設けられている。この補助容量電極１１４ａ及び１１４ｃは、それぞれ半導体層１１２ａ及び１１２ｃと重畳して配置されることで、補助容量を形成する。ゲート配線１１４ｂ、補助容量電極１１４ａ及び１１４ｃ上には、キャップＴＥＯＳ膜、ＳｉＮ_x膜、ＴＥＯＳ膜である積層層間膜１１５が形成され、その上には、ソース・ドレイン配線１２３が形成されている。ソース・ドレイン配線１２３は、厚み１００ｎｍのチタン膜、厚み３５０ｎｍのアルミニウム膜及び厚み１００ｎｍのチタン膜がこの順に積層された構造である。ソース・ドレイン配線１２３は第一絶縁膜１１３及び積層層間膜１１５に形成されたコンタクトホールを介して半導体層１１２ｂに接続される。これにより、画素のスイッチング素子となるＴＦＴが構成される。ソース・ドレイン配線１２３上には、有機絶縁膜である平坦化膜１１６Ａが形成されており、その上には酸化インジウム錫からなる画素電極１１７が配置されている。画素電極１１７は、平坦化膜１１６Ａに形成されたコンタクトホールを介してソース・ドレイン配線１２３のドレイン側と接続されている。また、画素領域１４０の一部では、平坦化膜１１６Ａの一部に凹凸が形成されており、該凹凸が形成された領域には、厚み５０ｎｍのモリブデン膜、厚み１００ｎｍのアルミニウム膜及び厚み３０ｎｍの酸化インジウム亜鉛膜が積層された反射膜１１９が配置されている。反射膜１１９及び画素電極１１７上には配向膜１１８が配置されている。

【００３３】

次に、ＴＦＴ基板と対向するカラーフィルタ基板について説明する。カラーフィルタ基板の表示領域では、基板１３０上にカラーフィルタ１３１が配置され、その上にはオーバーコート層１３２が配置されている。表示領域１４０においては、オーバーコート層１３２上の反射表示領域（反射膜１１９が配置された領域に対向する領域）に厚み２μｍのホワイトカラーフィルタ１３６が配置されている。オーバーコート層１３２及びホワイトカラーフィルタ１３６上には、酸化インジウム錫で形成された共通電極１３３が基板全面に配置され、画素の境界領域１５０には、高さ４μｍのフォトスペーサー１３５が配置されており、対向するＴＦＴ基板の境界領域１５０に形成された配向膜１１８と接している。

【００３４】

次に、端子領域のＴＦＴ基板の構成について述べる。図２は、実施例１に係る液晶表示用パネルのシール材に囲まれた領域の外側である、端子領域を示す断面模式図である。図２は、パネル化分断前での外部接続端子部分のカラーフィルタ基板とＴＦＴ基板とが対向している部分の断面模式図である。図２に示すように、端子領域の基板１１０上には、表示領域と同様に、下地層１１１、第一絶縁膜１１３がこの順に配置され、その上には、ゲート配線１１４ｂと同じ工程で形成される導電膜１２０ａ、ソース・ドレイン配線１２３と同じ工程で形成される積層膜１２０ｂ、画素電極１１７と同じ工程で形成される透明導電膜１２０ｃがパターンニングされて配置されており、これらが積層された外部接続端子１２０が設けられている。外部接続端子１２０が配置されていない領域には積層層間膜１１５が配置されており（外部接続端子１２０の端部と積層層間膜１１５の端部とは一部重畳し

10

20

30

40

50

ている)、そして、積層層間膜 115 上には、露光、現像処理によりパターンニングされた感光性有機平坦化膜 116B が配置されており、その上には、パターンニングされた透明導電膜 117 及び配向膜 118 が平坦化膜 116B の上部に積層されている。このとき、外部接続端子 120 の周囲に設けられる平坦化膜 116B は、外部接続端子の端部から 5 ~ 10 μm 離れた領域に配置される。これにより、COG のバンブ等と外部接続端子とを接続する際に、平坦化膜によって接触不良等が生じることをより抑制することができる。

【0035】

カラーフィルタ基板の端子領域では、表示領域と同様に、基板 130 上にカラーフィルタ 131、オーバーコート層 132、共通電極 133 及び配向膜 134 がこの順に配置され、TFT 基板において外部接続端子と重畳しないようにパターンニングされた平坦化膜 116B、透明導電膜 117 及び配向膜 118 がこの順に配置された領域と対向する領域に、高さ 4 μm のフォトスペーサー 135 が配置されている。このとき、表示領域及び端子領域においてスペーサー 135 と対向する領域のパネル構成部材 121 の基板 110 からの高さについては、画素電極よりも下層に配置されている部材の厚みは平坦化膜により平均化されているため、実質的に同様の高さとなる。このような形態とすることによって、表示領域と端子領域との基板間距離を均一化することができるため、表示領域におけるセル厚ムラを抑制することができる。そして、優れた表示品位の液晶表示用パネルとすることができる。なお、端子領域の平坦化膜上に設けられる透明導電膜、配向膜は基板間距離を均一なものとするためには配置されていた方がよいが、平坦化膜と比較すると薄い膜であるため、これらがなくとも基板間距離は十分に均一化されるものとなるため、配置されていなくともよい。

【0036】

図 3 に示すように、大型ガラス基板から分断した後の実施例 1 に係る液晶表示用パネルは、TFT 基板上に表示領域 160 の周りを囲んだシール材 161 が配置され、シール材 161 で囲まれた領域の外側の端子領域には、コンデンサ等の電子部品 162、フレキシブルプリント基板 166、回路素子及び配線を含む集積回路 (IC: Integrated Circuit) が形成されたチップ (COG: Chip On Glass) 167 が配置されている。そして、図 3 中の点線で囲まれた領域では、図 4 で示すように、COG 167 と接続するための外部接続端子 120A、FPC 166 の外部接続配線 166a と接続するための外部接続端子 120B が設けられている。FPC 166 と接続するための外部接続端子 120B では、外部接続配線 166a と外部接続端子 120B が異方性導電膜 165 中の導電粒子 165a によって導通している。また、COG 164 も同様に異方性導電膜 165 によって外部接続端子 120A と接続されている。また、図 5 で示すように、COG 167 との接続部分では、COG 167 のバンブと重畳して接触不良が生じない程度に平坦化膜 116B が除去されているため、接触不良も抑制されることとなる。

【0037】

なお、カラーフィルタ基板は、シール印刷、貼り合せ、パネル化分断 (端子出し) までは、シール材 161 の外側に配置された外部接続端子と重畳する位置まで設けられ、端子領域においてカラーフィルタ基板と TFT 基板とは重なっている。その後、パネル化分断され、CF 基板と対向していた、FPC と接続する外部接続端子部と COG と接続される外部接続端子部が剥き出しの構造となる。

分断前である図 2 中では、TFT 基板に形成された外部接続端子とカラーフィルタ基板とが対向する位置に配置されているが、分断後である図 3 ~ 5 では、TFT 基板に形成された外部接続端子と対向する位置にはカラーフィルタ基板は配置されていない。セル厚ムラの原因は、貼り合せ工程時の圧力によるシール材の外側と内側のスペーサー密度分布の差に起因して生じるものであり、パネル化分断後は、外部接続端子周辺には対向するスペーサーが存在しないが問題にならない。ただし、分断後においても、シール材の外側 (端子領域) におけるシール材近傍には、カラーフィルタ基板と TFT 基板とが対向する部分があり、該対向する部分にスペーサーが配置される。これは、後述する実施例 2 ~ 3 に係る液晶表示用パネルについても同様である。

10

20

30

40

50

【0038】

以下に、実施例1に係る表示装置用パネルの製造方法について説明する。

まず、TFT基板について説明する。基板110に対して、前処理として、洗浄とプレアニールとを行う。次に、以下(1)～(10)の工程を行う。

【0039】

(1) 下地層の形成工程

基板110上に、プラズマ化学気相成長(Plasma Enhanced Chemical Vapor Deposition: PECVD)法等によりSiON膜及びSiO_x膜を成膜し、下地層111を形成する。SiON膜形成のための原料ガスとしては、モノシラン(SiH₄)、亜酸化窒素ガス(N₂O)及びアンモニア(NH₃)の混合ガス等が挙げられる。なお、SiO_x膜は、原料ガスとして正珪酸四エチル(Tetra Ethyl Ortho Silicate: TEOS)ガスを用いて形成されることが好ましい。また、原料ガスとしてモノシラン(SiH₄)及びアンモニア(NH₃)の混合ガス等を用いた窒化シリコン(SiN_x)膜等を用いてもよい。

10

【0040】

(2) 半導体層の形成工程

PECVD法により、アモルファスシリコン(a-Si)膜を形成する。a-Si膜形成の原料ガスとしては、例えば、SiH₄、ジシラン(Si₂H₆)等が挙げられる。PECVD法により形成したa-Si膜には水素が含まれているため、約500でa-Si層中の水素濃度を低減する処理(脱水素処理)を行う。また、この後、金属触媒を塗布して、連続粒界結晶シリコン(CG-シリコン)化するための前処理を行ってもよい。続いて、レーザアニールを行い、a-Si膜を溶融、冷却、固化させることにより、p-Si膜とする。レーザアニールには、例えば、エキシマレーザを用いる。p-Si膜の形成には、レーザアニールの前処理として、固相結晶化の熱処理を行ってもよい。次に、四フッ化炭素(CF₄)ガスによるドライエッチングを行い、p-Si膜をパターニングし、半導体層112a、112b及び112cが形成される。なお、半導体層には、後述するように第一絶縁膜を形成した後、イオンドーピング工程、不純物注入工程や、ゲート電極の形成後に、イオンドーピング法等を用いてソース領域、ドレイン領域、チャネル領域等を形成することが好ましい。

20

【0041】

(3) 第一絶縁膜(ゲート絶縁膜)の形成工程

次に、原料ガスとしてTEOSガスを用いて、酸化シリコンからなる第一絶縁膜(ゲート絶縁膜)113を形成する。また、第一絶縁膜(ゲート絶縁膜)としては、他の材料で形成された膜でもよく、例えば、SiN_x膜、SiON膜等を用いてもよい。SiN_x膜及びSiON膜形成のための原料ガスとしては、下地層の形成工程で述べたものと同様の原料ガスが挙げられる。また、第一絶縁膜(ゲート絶縁膜)は、上記複数の材料からなる積層体等でもよい。

30

【0042】

(4) ゲート配線及び外部接続端子の導電膜の形成工程

次に、スパッタリング法を用いて、窒化タンタル(TaN)膜、及び、タンゲステン(W)膜を成膜する。次に、フォトリソグラフィ法によりレジスト膜を所望の形状にパターン形成した後、アルゴン(Ar)、六フッ化硫黄(SF₆)、四フッ化炭素(CF₄)、酸素(O₂)、塩素(Cl₂)等の混合ガス分量を調整したエッチングガスを用いてドライエッチングを行い、ゲート配線314b、補助容量電極314a及び314cを形成する。また、端子領域においては、外部接続端子120を構成する導電膜120aを形成する。ゲート配線、補助容量電極及び導電膜に用いられる金属としては、タンタル(Ta)、モリブデン(Mo)、モリブデンタンゲステン(MoW)、アルミニウム(Al)等の低抵抗金属、表面が平坦で特性の安定した高融点金属等が挙げられる。また、ゲート配線、補助容量電極及び導電膜は、上記複数の材料からなる積層体等であってもよい。

40

【0043】

50

(5) 層間膜の形成工程

次に、TFT基板の全面にPECVD法により、SiN_x膜、TEOS膜成膜することで積層層間膜115を形成する。積層層間膜115としては、SiON膜等を用いてもよい。また、トランジエント劣化等によるTFT特性の信頼性向上、及び、電気特性の安定化のため、層間膜の下の階層に50nm程度の薄いキャップ膜（例えば、TEOS膜等）を形成してもよい。

【0044】

(6) 層間膜のコンタクトホール形成及び外部接続端子形成領域の除去工程

次に、フォトリソグラフィ法によりレジスト膜を所望の形状にパターニング後、フッ酸系のエッチング溶液を用いて第一絶縁膜（ゲート絶縁膜）113及び積層層間膜115のウェットエッチングを行い、ソース・ドレイン配線123と半導体層112bとを接続するためのコンタクトホールを形成する。また、同時に、端子領域における外部接続端子120の導電膜120aの表面が露出するように、パターニングを行う。なお、エッチングには、ドライエッチングを用いてもよい。

10

【0045】

(7) ソース・ドレイン配線、外部接続端子の積層膜の形成工程

次に、スパッタ法等で、チタン（Ti）膜、アルミニウム（Al）膜、Ti膜をこの順で形成する。次に、フォトリソグラフィ法によりレジスト膜を所望の形状にパターン形成した後、ドライエッチングによりTi/Al/Tiの金属積層膜をパターニングし、ソース・ドレイン配線123及び外部接続端子120の積層膜120bを形成する。このとき、ソース・ドレイン配線123と半導体層112bのソース領域又はドレイン領域とが第一絶縁膜（ゲート絶縁膜）113及び積層層間膜115に形成されるコンタクトホールを介して導通される。また、ソース・ドレイン配線を構成する金属としては、Alに代えてAl-Si合金等を用いてもよい。なお、ここでは、配線の低抵抗化のためにAlを用いたが、高耐熱性が要求される抵抗値のある程度の増加が許される短い配線構造にする場合は、上述したゲート配線材料（Ta、Mo、MoW、W、Ta₂N₅等）を用いてもよい。

20

【0046】

(8) 平坦化膜とコンタクトホールの形成工程

次に、基板全面に、スピンコート法等を用いて感光性樹脂である有機絶縁膜材料を塗布し、光露光、現像、消色、バークすることによって、平坦化膜116とコンタクトホールを同時形成する。原料としては、感光性アクリル樹脂、感光性エポキシ樹脂等を用いることができる。また、原料ガスとしてTEOSガスを用いたPECVD法等によって、酸化シリコンからなる平坦化膜を形成してもよいが、生産性の観点からは有機絶縁膜材料を用いたスピンコート法により感光性又は非感光性のポリアルキルシロキサン系やポリシラザン系の樹脂等を用いてもよい。その他、メチル含有ポリシロキサン（MSQ）系材料や多孔質MSQ系材料も挙げられる。

30

【0047】

(9) 画素電極及び外部接続端子の形成工程

平坦化膜116上に、スパッタリング法等によって、ITO膜を形成し、フォトリソグラフィ法によって所望の形状にパターニングし、画素電極117、及び、外部接続端子120を構成する透明導電膜120cを形成する。このとき、透明導電膜120cは、積層膜120bの上面及び断面を被覆して形成される。これにより、積層膜120bの断面に露出しているアルミニウム膜の腐食を防止することができる。

40

(10) 反射膜の形成

スパッタ法等を用いることによって、反射表示領域にモリブデン膜、アルミニウム膜及び酸化インジウム錫膜を積層し、パターニングを行うことにより反射膜119を形成する。

【0048】

その後、オフセット印刷法等を用いることによって配向膜を形成（印刷）する。

次に、ラビングを行い、シール材をTFT基板上に形成（印刷）し、カラーフィルタ等を形成したカラーフィルタ基板とを貼り合わせる。これにより、図2で示す形態となる。シ

50

ール材としては、特に限定されず、紫外線硬化型樹脂、熱硬化型樹脂等を用いることができる。そして、貼り合せた基板をパネル化分断、液晶材をパネルに注入し、封止し、更に、偏光板を貼り付ける。その後、外部接続端子部材であるFPC166に異方性導電膜165を貼り付けた後、熱圧着により、外部接続端子とFPC166を貼り合わせる。また、COGを外部接続端子と接続する場合、COGと外部接続端子とを接続するためのバンブと外部接続端子とを異方性導電膜によって貼り合わせる。カラーフィルタ基板の製造方法については、通常の方法により製造することができるため省略するが、フォトスペーサー135は、感光性樹脂をスピンコート法等によって全面に塗布し、フォトリソグラフィ法等を用いることによって、パターンングして形成することができる。スペーサーとしては、ビーズを散布する方法等を用いて、基板上に配置してもよい。

10

なお、液晶材については、シール材の印刷の後、滴下注入してもよい。その場合、滴下注入後に、貼り合せ、パネル化分断（端子出し）等を行うことになる。

【0049】

（実施例2）

図6は、実施例2に係る液晶表示用パネルのシール材に囲まれた領域の外側である、端子領域を示す断面模式図である。実施例2に係る液晶表示用パネルにおいて、シール材に囲まれた領域の内側の画素領域の構成、端子領域におけるカラーフィルタ基板の構成については、実施例1と実質的に同様の構成である。図6についても、実施例1の図2と同様に、パネル分断前の形態である。

端子領域のTFT基板の構成について述べる。端子領域では、基板210上に、下地層211、第一絶縁膜213がこの順に配置され、その上には、ゲート配線と同じ工程で形成される導電膜220aと、ソース・ドレイン配線と同じ工程で形成される積層膜220bが配置されて外部接続端子220を構成している。また、第一絶縁膜213上には積層層間膜215が、外部接続端子が配置されていない領域に配置されている（外部接続端子の端部においては一部重畳して配置されている。）。また、積層層間膜215上には、平坦化膜216が配置されているが、外部接続端子220を構成する積層膜220bの端部は平坦化膜216下に配置されている。また、平坦化膜216上には、透明導電膜217及び配向膜218が配置されている。このとき、端子領域のパネル構成部材222の高さと画素領域におけるパネル構成部材の高さは実質的に同様である。

20

【0050】

シール材に囲まれた領域の内側と外側とで、スペーサーに対向する領域のパネル構成部材の高さを揃えているため、実施例1と同様に表示品位を改善することができる。更に、実施例2の形態では、外部接続端子220が透明導電膜を用いていない形態であるため、外部と接続する際のコンタクト抵抗を低減することができる。積層膜220bは、チタン/アルミニウム/チタンの積層膜であり、腐食を生じやすいアルミニウム膜の上面及び下面はチタン膜に被覆された形態であるが、チタン膜とアルミニウム膜とは同じ工程でエッチングするため、積層膜220bの断面ではアルミニウム膜が露出することとなる。実施例1では、積層膜120bの断面を透明導電膜120cにより被覆する形態とすることで、アルミニウム膜の腐食を防止していたが、実施例2では、積層膜220bの端部を平坦化膜216下に配置することで、アルミニウム膜の断面が露出することを防止して腐食を抑制している。

30

40

【0051】

（実施例3）

図7は、実施例3に係る液晶表示用パネルのシール材に囲まれた領域の内側である、表示領域を示す断面模式図である。図8は、実施例3に係る液晶表示用パネルのシール材に囲まれた領域の外側である、端子領域を示す断面模式図である。図7及び8についても、実施例1の図1及び図2と同様に、パネル分断前の形態である。実施例3に係る液晶表示用パネルの画素領域は平坦化膜を2層設け、この2層の平坦化膜の間に配線を設けた多層配線構造を有していること以外は、実施例1及び2に係る液晶表示用パネルと実質的に同様である。また、シール材に囲まれた領域の外側である端子領域においては、スペーサーに

50

対向する領域に、2層の平坦化膜が設けられていること以外は実施例2に係る液晶表示用パネルと実質的に同様の構成である。すなわち、TFT基板においては、実施例1と同様に、基板310上に、下地層311、半導体層312a、312b並びに312c、第一絶縁膜313、ゲート配線314b、補助容量電極314a並びに314c、積層層間膜315が設けられている。その上にはソース・ドレイン配線323が形成され、半導体層312bとコンタクトホールを介して接続されている。ソース配線323上には厚み2.5μmの第一平坦化膜316A、厚み2.5μmの第二平坦化膜324Aが設けられ、その間には、厚み350nmのアルミニウム膜と厚み50nmのモリブデン膜とが積層された導電配線326が配置されている。また、第二平坦化膜324A上には、画素電極317、反射膜319及び配向膜318が配置されてTFT基板を構成している。

10

【0052】

画素領域においてTFT基板に対向するカラーフィルタ基板の構成は、実施例1及び2に係る液晶表示用パネルの構成と実質的に同様であり、基板330上に、カラーフィルタ331、オーバーコート層332、ホワイトカラーフィルタ336、共通電極333及び配向膜334が配置され、境界領域350には高さ4μmのフォトスペーサー335が配置されている。

【0053】

次に端子領域におけるTFT基板の構成について説明する。端子領域におけるTFT基板の構成は、平坦化膜が2層積層され、その上に、透明導電膜及び配向膜が配置されていること以外は、実質的に実施例2に係る液晶表示用パネルと同様である。すなわち、端子領域のTFT基板は、基板310上に、下地層311、第一絶縁膜313、積層層間膜315、外部接続端子320が形成された形態である。外部接続端子320は、ゲート配線314bと同じ工程で形成される導電膜320a、ソース・ドレイン配線323と同じ工程で形成される積層膜320bが積層された構造であり、積層膜320bの端部は平坦化膜316下に配置され、断面部分が被覆された形態である。

20

【0054】

端子領域におけるカラーフィルタ基板の構成は、実施例1及び2に係る液晶表示用パネルのカラーフィルタ基板と実質的に同様の構成であり、基板330上にカラーフィルタ331、オーバーコート層332、共通電極333及び配向膜334がこの順に配置され、共通電極333上には高さ4μmのフォトスペーサー335が配置されている。

30

【0055】

実施例3に係るTFT基板の画素領域におけるパネル構成部材321の高さと、端子領域におけるパネル構成部材の高さは実質的に同様にである。このように、画素領域と端子領域とのパネル構成部材の高さを揃えることにより、セル厚ムラを抑制することができ、表示品位が優れた液晶表示用パネルとすることができる。また、端子領域の外部接続端子320上には透明導電膜が配置されていないため、コンタクト抵抗の低抵抗化を図ることができる。更に、外部接続端子の積層膜320bの端部は平坦化膜下に配置されているため、透明導電膜が配置されていなくとも外部接続端子が腐食することを抑制することができる。また、導電配線326と同様の工程で形成された導電膜は、外部接続端子に含まれていない、すなわち、耐水性が低いモリブデン膜は外部接続端子の上面では使用されていないため、信頼性が改善されるものとなる。

40

【0056】

(比較例1)

図9は、比較例1に係る液晶表示用パネルのシール材に囲まれた領域の外側である、端子領域を示す断面模式図である。図9についても、実施例1の図2と同様に、パネル分断前の形態である。比較例1に係る液晶表示用パネルは、実施例1に係る液晶表示用パネルの端子領域において、スペーサーに対向する領域に、平坦化膜116B、透明導電膜117及び配向膜118が積層された構造を有していない形態であり、表示領域よりも基板間距離が小さくなっていること以外は実施例1の構成と実質的に同様である。すなわち、端子領域のTFT基板は、基板410上に、下地層411、第一絶縁膜413、積層層間膜4

50

15、外部接続端子420が形成された形態である。外部接続端子420は、ゲート電極と同じ工程で形成される導電膜420a、ソース・ドレイン配線と同じ工程で形成される積層膜420b、画素電極と同じ工程で形成される透明導電膜420cが配置された形態である。

【0057】

TFT基板と対向するカラーフィルタ基板は、実施例1に係る液晶表示用パネルのカラーフィルタ基板と実質的に同様の構成であり、基板430上にカラーフィルタ31、オーバーコート層432、共通電極433及び配向膜434がこの順に配置され、共通電極33上には高さ4 μ mのフォトスペーサー435が配置されている。

【0058】

比較例1において、端子領域においてスペーサーと対向する領域のパネル構成部材423の高さは平坦化膜が設けられていないため、表示領域よりも小さいものとなる。このように、シール材の内側と外側とで、スペーサーと重畳する領域のパネル構成部材の高さが大きく異なる場合、画素領域においてセル厚ムラが発生して表示品位が優れたものとならないおそれがある。

【0059】

図10は、比較例1に係る液晶表示用パネルにおいて、TFT基板の端子領域において外部接続端子と、フレキシブルプリント基板(FPC)とを異方性導電膜によって貼り合わせたときの構造を示す断面模式図である。図10で示すように、FPC466は外部接続配線466aと異方性導電膜465中の導電粒子465aによって接続される。この場合、2個以上の導電粒子の連結により、外部接続端子間が短絡(リーク)するおそれがある。

【図面の簡単な説明】

【0060】

【図1】実施例1に係る液晶表示用パネルのシール材に囲まれた領域の内側である、画素領域を示す断面模式図である。

【図2】実施例1に係る液晶表示用パネルのシール材に囲まれた領域の外側である、端子領域を示す断面模式図である。

【図3】実施例1に係る液晶表示用パネルの平面模式図である。

【図4】図3中で点線によって囲まれている領域を拡大した平面模式図である。

【図5】実施例1に係る液晶表示用パネルにおいて、TFT基板の端子領域において外部接続端子と、フレキシブルプリント基板(FPC)とを異方性導電膜によって貼り合わせたときの構造を示す断面模式図である。

【図6】実施例2に係る液晶表示用パネルのシール材に囲まれた領域の外側である、端子領域を示す断面模式図である。

【図7】実施例3に係る液晶表示用パネルのシール材に囲まれた領域の内側である、画素領域を示す断面模式図である。

【図8】実施例3に係る液晶表示用パネルのシール材に囲まれた領域の外側である、端子領域を示す断面模式図である。

【図9】比較例1に係る液晶表示用パネルのシール材に囲まれた領域の外側である、端子領域を示す断面模式図である。

【図10】比較例1に係る液晶表示用パネルにおいて、TFT基板の端子領域において外部接続端子と、フレキシブルプリント基板(FPC)とを異方性導電膜によって貼り合わせたときの構造を示す断面模式図である。

【図11】従来技術において液晶表示用パネルの画素領域を示す断面模式図である。

【図12】従来技術において液晶表示用パネルの端子領域を示す断面模式図である。

【符号の説明】

【0061】

110、130、210、230、310、330、410、430、520：基板

111、211、311、411：下地層

10

20

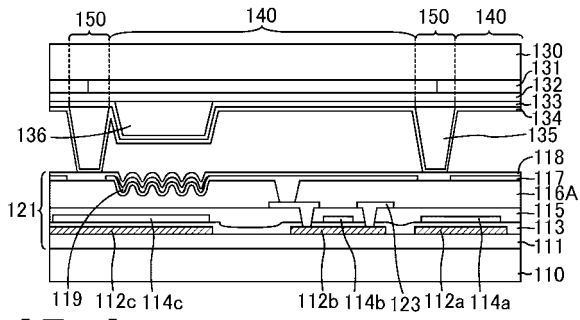
30

40

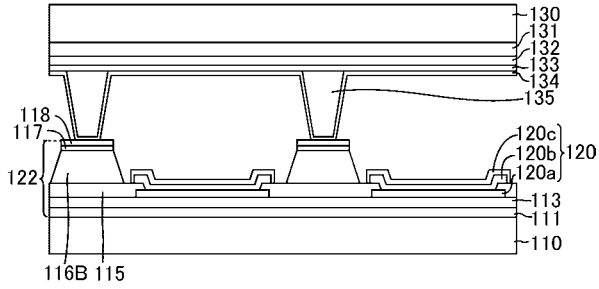
50

1 1 2 a、1 1 2 b、1 1 2 c、3 1 2 a、3 1 2 b、3 1 2 c : 半 導 体 層	
1 1 3、2 1 3、3 1 3、4 1 3 : 第 一 絶 縁 膜 (ゲ ー ト 絶 縁 膜)	
1 1 4 a、1 1 4 c、3 1 4 a、3 1 4 c : 補 助 容 量 電 極	
1 1 4 b、3 1 4 b : ゲ ー ト 配 線	
1 1 5、2 1 5、3 1 5、4 1 5 : 積 層 層 間 膜	
1 1 6 A、1 1 6 B、2 1 6 : 平 坦 化 膜	
1 1 7、1 2 0 c、2 1 7、3 1 7、4 2 0 c : 透 明 導 電 膜	
1 1 8、1 3 4、2 1 8、2 3 4、3 1 8、3 3 4、4 3 4 : 配 向 膜	
1 2 0、1 2 0 A、1 2 0 B、2 2 0、3 2 0、4 2 0 : 外 部 接 続 端 子	
1 2 0 a、2 2 0 a、3 2 0 a、4 2 0 a、5 1 8 a、5 1 8 b、5 1 8 c : 導 電 膜	10
1 2 0 b、2 2 0 b、3 2 0 b、4 2 0 b : 積 層 膜	
1 2 1、1 2 2、2 2 2、3 2 1、3 2 2、4 2 2 : パ ネ ル 構 成 部 材	
1 3 1、2 3 1、3 3 1、4 3 1 : カ ラ ー フ ィ ル タ	
1 3 2、2 3 2、3 3 2、4 3 2 : オ ー バ ー コ ー ト 層	
1 3 3、2 3 3、3 3 3、4 3 3 : 共 通 電 極	
1 3 5、2 3 5、3 3 5、4 3 5 : フ ォ ト ス ペ ー サ ー	
1 4 0、3 4 0 : 画 素 領 域	
1 5 0、3 5 0 : 境 界 領 域	
1 6 0 : 表 示 領 域	
1 6 1 : シ ー ル 材	20
1 6 2 : 電 子 部 品	
1 6 5、4 6 5 : 異 方 性 導 電 膜	
1 6 5 a、4 6 5 a、5 2 1 : 導 電 粒 子	
1 6 5 b、4 6 5 b : 絶 縁 材 料	
1 6 6、4 6 6 : フ レ キ シ ブ ル プ リ ン ト 基 板	
1 6 6 a、4 6 6 a : 外 部 接 続 配 線	
1 6 6 b、4 6 6 b : F P C 基 材	
1 6 7 : C O G	
3 1 6 A、3 1 6 B : 第 一 平 坦 化 膜	
3 2 4 A、3 2 4 B : 第 二 平 坦 化 膜	30
5 1 1 : ソ ー ス 電 極	
5 1 2 : ド レ イ ン 電 極	
5 1 3 : ゲ ー ト 電 極、	
5 1 4 : ア モ ル フ ァ ス シ リ コ ン 膜	
5 1 5 : オ ー ミ ッ ク コ ン タ ク ト 層	
5 1 6 : ゲ ー ト 絶 縁 膜	
5 6 0 : 薄 膜 ト ラ ン ジ ス タ	
5 1 6 : 有 機 絶 縁 膜	
5 1 7 : 反 射 電 極	
5 1 8 : パ ッ ド	40

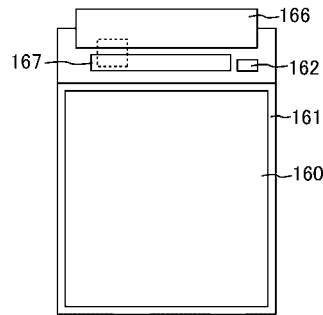
【図 1】



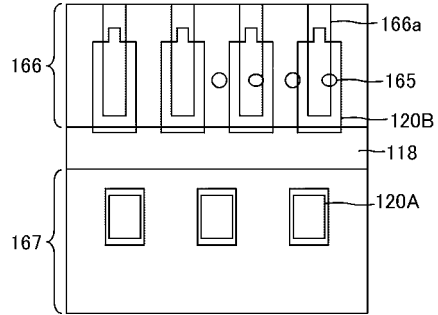
【図 2】



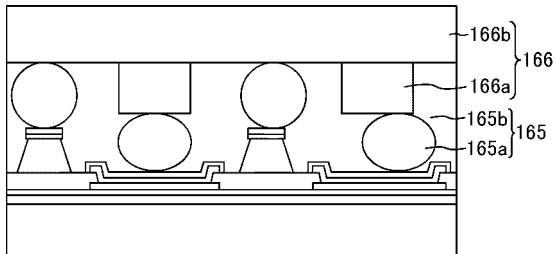
【図 3】



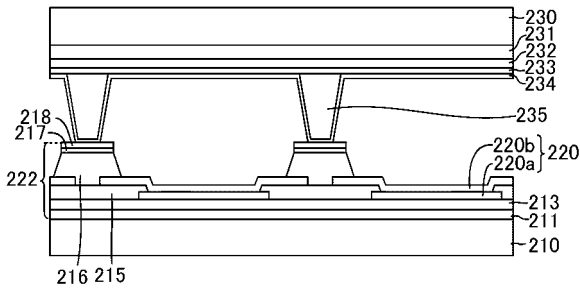
【図 4】



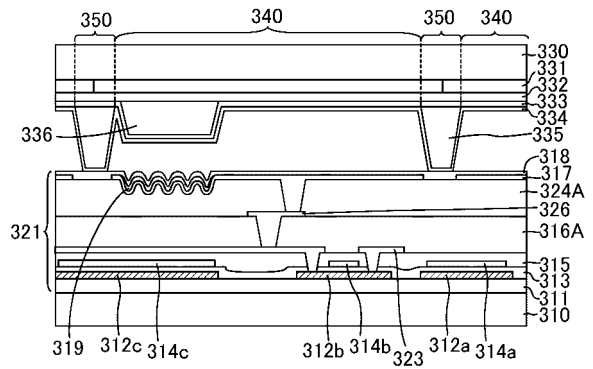
【図 5】



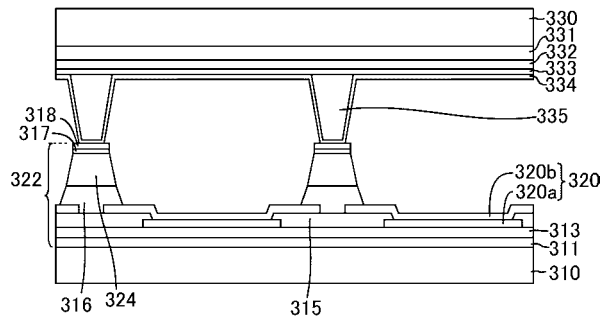
【図 6】



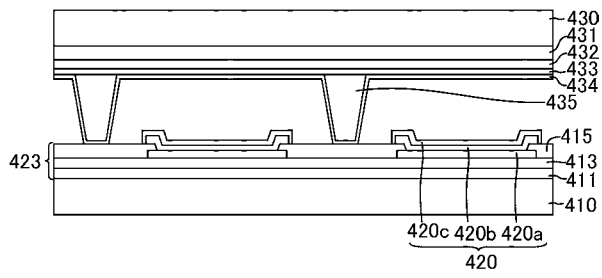
【図 7】



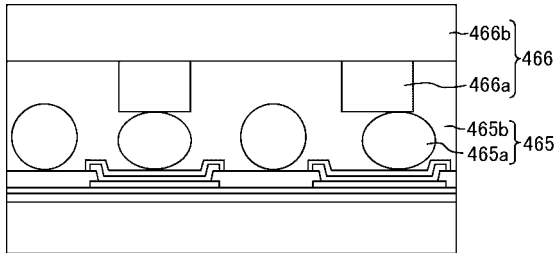
【図 8】



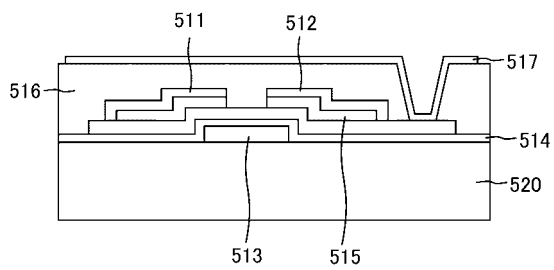
【図 9】



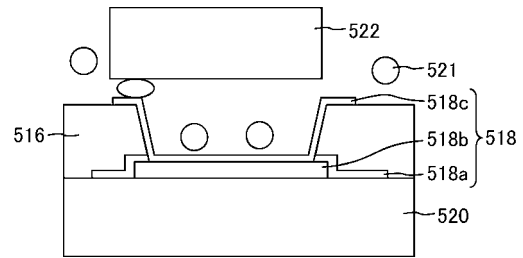
【図 10】



【図 11】



【図 12】



Fターム(参考)	2H092	GA43	GA48	GA60	JA24	JA46	JB08	JB58	KA04	KA07	MA05
		MA08	MA13	MA17	MA27	MA30	MA31	NA15	NA25	PA03	PA06
	2H189	DA07	DA30	DA35	EA06X	FA16	HA14	LA04	LA06	LA08	LA10
		LA19	NA03								

专利名称(译)	液晶显示面板和液晶显示装置		
公开(公告)号	JP2012042490A	公开(公告)日	2012-03-01
申请号	JP2008320129	申请日	2008-12-16
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	森脇弘幸 福山惠一		
发明人	森脇 弘幸 福山 惠一		
IPC分类号	G02F1/1339 G02F1/1368 G02F1/1345		
CPC分类号	G02F1/13394 G02F2001/133388		
FI分类号	G02F1/1339.500 G02F1/1368 G02F1/1345		
F-TERM分类号	2H092/GA43 2H092/GA48 2H092/GA60 2H092/JA24 2H092/JA46 2H092/JB08 2H092/JB58 2H092/KA04 2H092/KA07 2H092/MA05 2H092/MA08 2H092/MA13 2H092/MA17 2H092/MA27 2H092/MA30 2H092/MA31 2H092/NA15 2H092/NA25 2H092/PA03 2H092/PA06 2H189/DA07 2H189/DA30 2H189/DA35 2H189/EA06X 2H189/FA16 2H189/HA14 2H189/LA04 2H189/LA06 2H189/LA08 2H189/LA10 2H189/LA19 2H189/NA03 2H192/AA24 2H192/BC31 2H192/BC63 2H192/CB02 2H192/DA12 2H192/EA43 2H192/EA67 2H192/FA64 2H192/FB22 2H192/FB72		
代理人(译)	玉井 敬宪 Juhei 洗入		
外部链接	Espacenet		

摘要(译)

液晶显示面板和液晶显示面板，通过使密封材料的内侧和外侧的基板之间的距离均匀，从而能够在整个显示区域上实现均匀的显示而不会引起单元厚度不均。提供一种液晶显示装置。薄膜晶体管基板和与该薄膜晶体管基板相对的对向基板通过密封材料粘合在一起，并且在液晶显示面板中，液晶层夹在由密封材料包围的区域内，在液晶显示面板中，在由密封材料包围的区域的内部和外部布置有间隔物，并且在薄膜晶体管基板中，在与间隔物重叠的区域中布置的面板构成部件的厚度被密封材料包围。液晶显示面板在该区域的内部和外部具有基本相同的区域。[选型图]图1

