

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-309873

(P2008-309873A)

(43) 公開日 平成20年12月25日(2008.12.25)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 621F	5C006
G02F 1/133 (2006.01)	G09G 3/20 623Y	5C080
	G09G 3/20 623R	
	G02F 1/133 570	
審査請求 未請求 請求項の数 9 O L (全 20 頁) 最終頁に続く		

(21) 出願番号	特願2007-155274 (P2007-155274)	(71) 出願人	000002185
(22) 出願日	平成19年6月12日 (2007.6.12)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100098785
			弁理士 藤島 洋一郎
		(74) 代理人	100109656
			弁理士 三反崎 泰司
		(72) 発明者	古越 靖武
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		Fターム(参考)	2H093 NA16 NA32 NA33 NB13 NC05
			NC10 NC12 NC22 NC29 NC34
			NC35 ND33 ND39
			5C006 AA16 AF01 BB16 FA14
			5C080 AA10 BB05 DD08 EE29 FF11
			JJ02 JJ03 JJ04 JJ07

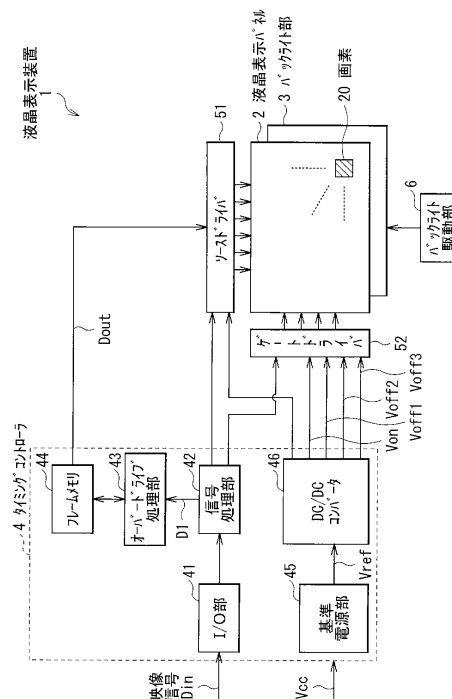
(54) 【発明の名称】 液晶表示装置および液晶駆動回路

(57) 【要約】

【課題】駆動素子の耐圧を上げることなく液晶の応答速度を向上させることが可能な液晶表示装置を提供する。

【解決手段】オーバードライブ駆動の際に、液晶素子LCの両端間の電圧変化が現在のフレームの映像信号D1に基づく本来の電圧変化よりも大きくなるような映像信号(補正後の映像信号D2)を基に、表示駆動を行う。補助容量素子Csおよび液晶素子LCの両端間の電圧が変化した後、これらの両端間に補正前の映像信号D1に基づく本来の電圧値よりも大きな電圧値が印加されるようになり、これにより本来の電圧変化よりも大きくなるような表示駆動、すなわちオーバードライブ駆動がなされる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

マトリクス状に配置された複数の画素と、
前記画素を線順次動作により表示駆動を行う駆動手段と
を備え、
前記画素は、
T F T 素子と、

駆動対象の画素を線順次で選択して前記 T F T 素子を所定のオン電圧により選択的にオン状態にすると共に、前記 T F T 素子を所定の複数種類のオフ電圧により選択的にオフ状態にするためのゲート線と、

駆動対象の画素に対し、前記 T F T 素子を介して画像データを供給するためのソース線と、

一端が前記 T F T 素子の一端に接続された主要量素子としての液晶素子と、

一端が前記 T F T 素子の一端に接続されると共に、他端が前記ソース線に沿って前記線順次動作の方向に隣接するゲート線である隣接ゲート線に接続された補助容量素子と
を有し、

前記駆動手段は、現在の単位フレームの画像データとその直前の単位フレームの画像データとに基づき、通常駆動の際には、現在の単位フレームの画像データがその輝度レベルが所定の分だけ下がるように補正された後の画像データを基に前記表示駆動を画素ごとに行う一方、オーバードライブ駆動の際には、直前の単位フレームと現在の単位フレームとの間での前記液晶素子の両端間の電圧変化が現在の単位フレームの画像データに基づく本来の電圧変化よりも大きくなるような画像データを基に前記表示駆動を画素ごとに行うことを特徴とする液晶表示装置。

【請求項 2】

前記駆動手段は、

現在の単位フレームの画像データとその直前の単位フレームの画像データとに基づき、現在の単位フレームにおいて、前記通常駆動および前記オーバードライブ駆動のうちのどちらによる表示駆動を行うのかを画素ごとに判定する判定手段と、

前記判定手段による判定結果に基づき、現在の単位フレームの画像データを画素ごとに補正する補正手段とを有する

ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記判定手段は、現在の単位フレームとその直前の単位フレームとの間の画像データの輝度レベル差が所定の閾値以上の画素に対し、前記オーバードライブ駆動による表示駆動を行うと判定する一方、前記輝度レベル差が前記閾値未満の画素に対し、前記通常駆動による表示駆動を行うと判定する

ことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記補正手段は、前記輝度レベル差が前記閾値以上の画素において、その輝度レベル差が大きくなるのに応じて前記液晶素子の両端間の電圧変化がより大きくなるように、現在の単位フレームの画像データの補正を行う

ことを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

前記駆動手段は、前記オーバードライブ駆動の際に、黒表示状態から白表示状態へ遷移する画素においては、現在の単位フレームの画像データをその輝度レベルを変化させずにそのまま用いて前記表示駆動を行う

ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記駆動手段は、前記オーバードライブ駆動の際に、白表示状態から黒表示状態へ遷移する画素においては、現在の単位フレームの画像データが前記通常駆動の際の補正よりも

10

20

30

40

50

輝度レベルが過剰に下がるように補正された後の画像データを基に、前記表示駆動を行うことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

前記通常駆動の際において、前記液晶素子の両端間の電圧が安定状態となったときに、前記補正された後の画像データに基づく輝度レベルが、その補正前の画像データに基づく輝度レベルと同等となっている

ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 8】

前記複数の画素は、隣接する画素間で交互に接続されるように構成された 2 つのゲート線を備え、

前記駆動手段は、前記ゲート線に沿って隣接する画素同士および前記ソース線に沿って隣接する画素同士でそれぞれ互いに逆極性の電圧が前記液晶素子の両端間に印加されるように、前記表示駆動を行う

ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 9】

マトリクス状に配置された複数の画素を備えると共に、各画素が、TFT 素子と、駆動対象の画素を線順次で選択して前記 TFT 素子を所定のオン電圧により選択的にオン状態にすると共に前記 TFT 素子を所定の複数種類のオフ電圧を用いて選択的にオフ状態にするためのゲート線と、駆動対象の画素に対し、前記 TFT 素子を介して画像データを供給するためのソース線と、一端が前記 TFT 素子の一端に接続された主要量素子としての液晶素子と、一端が前記 TFT 素子の一端に接続されると共に他端が前記ソース線に沿って前記線順次動作の方向に隣接するゲート線である隣接ゲート線に接続された補助容量素子とを有するように構成された液晶表示装置に対して適用され、前記画素を線順次動作によって表示駆動を行うための液晶駆動回路であって、

現在の単位フレームの画像データとその直前の単位フレームの画像データとに基づき、通常駆動の際には、現在の単位フレームの画像データがその輝度レベルが所定の分だけ下がるように補正された後の画像データを基に前記表示駆動を画素ごとに行う一方、オーバードライブ駆動の際には、直前の単位フレームと現在の単位フレームとの間での前記液晶素子の両端間の電圧変化が現在の単位フレームの画像データに基づく本来の電圧変化よりも大きくなるような画像データを基に前記表示駆動を画素ごとに行う

ことを特徴とする液晶駆動回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、補助容量素子を含んで構成された液晶表示装置、およびそのような液晶表示装置に適用される液晶駆動回路に関する。

【背景技術】

【0002】

近年、液晶を用いた表示素子（液晶素子）を駆動することによって映像表示を行う液晶表示装置が広く活用されている。このような液晶表示装置では、ガラス等の基板間に封止した液晶層において、液晶分子の配列を変化させることにより光源からの光を透過、変調させて表示を行っている。

【0003】

また、このような液晶表示装置では、従来より、液晶素子に対する印加電圧の変化が大きい場合には、画像データに基づく電圧に対して所定のオーバードライブ電圧を付加することにより（オーバードライブ駆動）、液晶の応答速度を向上させるようになっている（例えば、特許文献 1）。

【0004】

なお、これとは別の技術として、液晶表示装置の各画素に液晶素子への印加電圧を安定化させるための補助容量素子を形成すると共に、この補助容量素子の両端間の電圧を変化

10

20

30

40

50

させることによって液晶素子の両端間の電圧をも変化させるようにしたもの（C s o n g a t e方式）が提案されている（例えば、特許文献2）。

【0005】

【特許文献1】特開2007-11285号公報

【特許文献2】特開平4-145490号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

ここで、従来の液晶表示装置では、駆動素子（T F T（Thin Film Transistor：薄膜トランジスタ）素子）の耐圧よりも高い電圧を液晶素子に印加することはできないことから、例えば黒表示状態から白表示状態への遷移や白表示状態から黒表示状態への遷移の際には、上記のようなオーバードライブ電圧を付加することができず、結果として中間階調付近での遷移にのみ、オーバードライブ駆動が適用されていた。すなわち、最も電圧の変化の大きい遷移の際にオーバードライブ電圧の付加ができないことから、本来最も液晶の応答速度を上げる必要のある場合にオーバードライブ駆動の適用ができず、液晶の応答速度の改善が不十分であった。

10

【0007】

なお、電源電圧および駆動素子の耐圧自体を本来よりも高く設定するようにすれば、その分だけ高い電圧を液晶素子に印加することが可能となり、液晶の応答速度も向上するが、それに伴って消費電力が増加したり発熱量が増えてしまい、駆動素子の信頼性の低下などの問題が生じてしまうことになる。

20

【0008】

このように従来の技術では、駆動素子の耐圧を上げることなく液晶の応答速度を向上させることが困難であり、改善の余地があった。

【0009】

本発明はかかる問題点に鑑みてなされたもので、その目的は、駆動素子の耐圧を上げることなく液晶の応答速度を向上させることが可能な液晶表示装置および液晶駆動回路を提供することにある。

【課題を解決するための手段】

【0010】

30

本発明の液晶表示装置は、マトリクス状に配置された複数の画素と、これらの画素を線順次動作により表示駆動を行う駆動手段とを備えたものである。ここで、上記画素は、T F T素子と、ゲート線と、ソース線と、液晶素子と、補助容量素子とを有するものである。上記ゲート線は、駆動対象の画素を線順次で選択してT F T素子を所定のオン電圧により選択的にオン状態にすると共に、T F T素子を所定の複数種類のオフ電圧により選択的にオフ状態にするためのものである。上記ソース線は、駆動対象の画素に対し、T F T素子を介して画像データを供給するためのものである。上記液晶素子は、一端がT F T素子の一端に接続され、主要量素子として機能するものである。上記補助容量素子は、一端がT F T素子の一端に接続されると共に他端がソース線に沿って上記線順次動作の方向に隣接するゲート線である隣接ゲート線に接続されたものである。また、上記駆動手段は、現在の単位フレームの画像データとその直前の単位フレームの画像データとに基づき、通常駆動の際には、現在の単位フレームの画像データがその輝度レベルが所定の分だけ下がるように補正された後の画像データを基に表示駆動を画素ごとに行う一方、オーバードライブ駆動の際には、直前の単位フレームと現在の単位フレームとの間での液晶素子の両端間の電圧変化が現在の単位フレームの画像データに基づく本来の電圧変化よりも大きくなるような画像データを基に表示駆動を画素ごとに行うようにしたものである。

40

【0011】

本発明の液晶駆動回路は、マトリクス状に配置された複数の画素を備えた液晶表示装置に対して適用され、これらの画素を線順次動作によって表示駆動を行うためのものであって、現在の単位フレームの画像データとその直前の単位フレームの画像データとに基づき

50

、通常駆動の際には、現在の単位フレームの画像データがその輝度レベルが所定の分だけ下がるように補正された後の画像データを基に表示駆動を画素ごとに行う一方、オーバードライブ駆動の際には、直前の単位フレームと現在の単位フレームとの間での液晶素子の両端間の電圧変化が現在の単位フレームの画像データに基づく本来の電圧変化よりも大きくなるような画像データを基に表示駆動を画素ごとに行うようにしたものである。

【 0 0 1 2 】

本発明の液晶表示装置および液晶駆動回路では、ゲート線により供給されるオン電圧によって駆動対象の画素内の T F T 素子が選択的にオン状態となると、ソース線からこの T F T 素子を介して画像データが供給され、この画像データに基づく電圧が、画素内の液晶素子および補助容量素子の両端間にそれぞれ印加される。その後、ゲート線により供給される複数種類のオフ電圧のうちの一のオフ電圧によって上記 T F T 素子が選択的にオフ状態となると、ソース線からの画像データの供給が停止され、液晶素子および補助容量素子の両端間の電圧が保持される。そしてその後上記隣接ゲート線によって補助容量素子の他端に、複数種類のオフ電圧の電位が時間変化しつつ供給されると、この補助容量素子および液晶素子の両端間の電圧が上記画像データに基づく電圧から変化する。ここで、通常駆動の際には、現在の単位フレームの画像データがその輝度レベルが所定の分だけ下がるように補正された後の画像データを基に表示駆動がなされるため、このような補正後の画像データに基づき、上記のように補助容量素子および液晶素子の両端間の電圧が変化した後に、これらの両端間にそれぞれ、補正前の画像データに基づく本来の電圧値が印加されるように（オーバードライブ駆動がなされないように、つまり通常駆動がなされるように）調整可能となる。また、オーバードライブ駆動の際には、液晶素子の両端間の電圧変化が現在の単位フレームの画像データに基づく本来の電圧変化よりも大きくなるような画像データを基に表示駆動がなされるため、上記のように補助容量素子および液晶素子の両端間の電圧が変化した後に、これらの両端間にそれぞれ、画像データに基づく本来の電圧値よりも大きな電圧値が印加され、これにより本来の電圧変化よりも大きくなるような表示駆動、すなわちオーバードライブ駆動がなされる。

【 0 0 1 3 】

本発明の液晶表示装置では、上記駆動手段が、オーバードライブ駆動の際に、黒表示状態から白表示状態へ遷移する画素においては、現在の単位フレームの画像データをその輝度レベルを変化させずにそのまま用いて表示駆動を行うようにしてもよい。このように構成した場合、補助容量素子および液晶素子の両端間の電圧が変化した後にこれらの両端間にそれぞれ、画像データに基づく白表示状態の本来の電圧値よりも大きな電圧値が印加されるため、これにより黒表示状態から白表示状態への遷移の際の本来の電圧変化よりも大きくなるような表示駆動、すなわち黒表示状態から白表示状態への遷移の際のオーバードライブ駆動が可能となる。

【 0 0 1 4 】

また、上記駆動手段が、オーバードライブ駆動の際に、白表示状態から黒表示状態へ遷移する画素においては、現在の単位フレームの画像データが通常駆動の際の補正よりも輝度レベルが過剰に下がるように補正された後の画像データを基に表示駆動を行うようにしてもよい。このように構成した場合、補助容量素子および液晶素子の両端間の電圧が変化した後にこれらの両端間にそれぞれ、画像データに基づく黒表示状態の本来の電圧値よりも小さな電圧値が印加されるため、これにより白表示状態から黒表示状態への遷移の際の本来の電圧変化よりも大きくなるような表示駆動、すなわち白表示状態から黒表示状態への遷移の際のオーバードライブ駆動が可能となる。

【 0 0 1 5 】

本発明の液晶表示装置では、上記通常駆動の際において、液晶素子の両端間の電圧が安定状態となったときに、補正された後の画像データに基づく輝度レベルがその補正前の画像データに基づく輝度レベルと同等となっているようにするのが好ましい。このように構成した場合、補助容量素子および液晶素子の両端間の電圧が変化して液晶素子の両端間の電圧が安定状態となったときに、補正前の画像データに基づく輝度レベルと同等の輝度レ

10

20

30

40

50

ベルとなっているため、通常駆動の際の輝度レベルが変化しないように（すなわち、表示輝度の変動を伴わないように）調整しつつ、上記のようなオーバードライブ駆動がなされるようになる。

【発明の効果】

【0016】

本発明の液晶表示装置または液晶駆動回路によれば、通常駆動の際に、現在の単位フレームの画像データがその輝度レベルが所定の分だけ下がるように補正された後の画像データを基に表示駆動を行うようにしたので、このような補正後の画像データに基づき、補助容量素子および液晶素子の両端間の電圧が変化した後これらの両端間にそれぞれ、補正前の画像データに基づく本来の電圧値が印加されるように調整することができる。また、オーバードライブ駆動の際に、液晶素子の両端間の電圧が現在の単位フレームの画像データに基づく本来の電圧値よりも大きくなるような画像データを基に表示駆動を行うようにしたので、補助容量素子および液晶素子の両端間の電圧が変化した後これらの両端間にそれぞれ、画像データに基づく本来の電圧値よりも大きな電圧値を印加し、これによりオーバードライブ駆動を行うことができる。よって、駆動素子の耐圧を上げることなく、液晶の応答速度を向上させることが可能となる。

10

【発明を実施するための最良の形態】

【0017】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【0018】

20

図1は、本発明の一実施の形態に係る液晶表示装置（液晶表示装置1）の全体構成を表すものである。この液晶表示装置1は、液晶表示パネル2と、バックライト部3と、タイミングコントローラ4と、ソースドライバ51およびゲートドライバ52と、バックライト駆動部6とを備えている。

【0019】

液晶表示パネル2は、後述するソースドライバ51およびゲートドライバ52から供給される駆動信号によって入力映像信号Dinに基づく映像表示を行うものであり、マトリクス状に並んで配置された複数の画素20を含んで構成されている。また、各画素20内には、後述する画素回路ユニット（図2参照）が形成されている。なお、この画素回路ユニットの詳細構成については、後述する。

30

【0020】

バックライト部3は、液晶表示パネル2に対して光を照射する光源であり、例えばCFL（Cold Cathode Fluorescent Lamp：冷陰極蛍光ランプ）やLED（Light Emitting Diode：発光ダイオード）などを含んで構成される。

【0021】

タイミングコントローラ4は、I/O部41と、信号処理部42と、オーバードライブ処理部43と、フレームメモリ44と、基準電源部45と、DC/DCコンバータ46とを有している。このタイミングコントローラ4は、外部からの入力映像信号Din（輝度信号）に対して後述する所定の信号処理を施すことにより、RGB信号である映像信号Doutを生成すると共に、電源電圧Vccの供給に基づいてソースドライバ51およびゲートドライバ52において用いられる電圧を生成するものである。タイミングコントローラ4はまた、ソースドライバ51およびゲートドライバ52の駆動タイミングを制御する役割も果たしている。

40

【0022】

I/O部41は、入力映像信号Dinを入力して信号処理部42へ供給するものである。信号処理部42は、供給された入力映像信号Dinに対して所定の信号処理を施し、RGB信号である映像信号D1をオーバードライブ処理部43へ供給すると共に、ソースドライバ51およびゲートドライバ52の駆動タイミング制御信号を生成し、ソースドライバ51およびゲートドライバ52へ供給するものである。

【0023】

50

オーバードライブ処理部 43 は、信号処理部 42 から供給される現在のフレームの映像信号 D1 と、後述するフレームメモリ 44 に記憶されている 1 つ前の（直前の）フレームの映像信号 D2（図示せず）とに基づき、現在のフレームにおいて、後述する通常駆動およびオーバードライブ駆動のうちのどちらによる表示駆動を行うのかを画素 20 ごとに判定すると共に、この判定結果に基づき、現在のフレームの映像信号 D1 に対して後述する補正を画素 20 ごとに行い、そのような補正後の映像信号 D2 をフレームメモリ 44 へ書き込む（記憶させる）という処理（詳細は後述）を行うものである。なお、上記したような駆動方法の判定処理および現在のフレームの映像信号 D1 の補正処理は、例えば図 3 に示したように、現在のフレームの映像信号 D1 の階調（例えば、0 ~ 255 階調）および過去（1 つ前）のフレームの映像信号 D2 の階調（例えば、0 ~ 255 階調）と、補正後の現在のフレームの映像信号の階調とを関連付けてなるルックアップテーブル 7 を用いてなされるようになっている。なお、このような駆動方法の判定処理および現在のフレームの映像信号 D1 の補正処理の詳細については、後述する。

10

【0024】

フレームメモリ 44 は、上記したように、オーバードライブ処理部 43 による補正後（処理後）の映像信号を、映像信号 D2 としてフレーム単位で記憶するものである。

【0025】

基準電源部 45 は、電源電圧 V_{cc} に基づいて、DC / DC コンバータ 46 の基準電圧である基準電圧 V_{ref} を生成するものである。DC / DC コンバータ 46 は、供給される基準電圧 V_{ref} に基づいて所定の直流電圧変換を行うことにより、ソースドライバ 51 の電源電圧およびゲートドライバ 52 において用いられる電圧（後述するゲートオン電圧 V_{on} および複数種類のゲートオフ電圧 V_{off1} , V_{off2} , V_{off3} ）をそれぞれ生成し、ソースドライバ 51 およびゲートドライバ 52 へ供給するものである。

20

【0026】

ソースドライバ 51 は、信号処理部 42 から供給される駆動タイミング制御信号に従って、フレームメモリ 44 に記憶されている現在のフレームの映像信号 D2 を映像信号 D_{out} として入力すると共に、この映像信号 D_{out} に基づく駆動電圧（後述するソース電圧）を液晶表示パネル 2 の各画素 20 へ供給するものである。

【0027】

ゲートドライバ 52 は、信号処理部 42 から供給される駆動タイミング制御信号に従って、DC / DC コンバータ 46 からの供給電圧（ゲートオン電圧 V_{on} およびゲートオフ電圧 V_{off1} , V_{off2} , V_{off3} ）に基づき、液晶表示パネル 2 内の各画素 20 を後述するゲート線に沿って線順次駆動するものである。なお、このゲートドライバ 52 の詳細構成については、後述する（図 4 および図 5）。

30

【0028】

バックライト駆動部 6 は、バックライト部 3 の点灯動作を制御するものであり、例えばインバータ回路を含んで構成されている。

【0029】

次に図 2 を参照して、各画素 20 に形成された画素回路ユニット（液晶表示素子）の構成について詳細に説明する。図 2 は、画素 20 内の画素回路ユニットの回路構成例を表したものである。なお、図中の符号 m , n はそれぞれ自然数を表しており、画素 20 (m , n) は、複数の画素 20 のうちの座標 (m , n) に位置する画素を表している。

40

【0030】

画素 20 (m , n) には、主容量素子として機能する液晶素子 LC と、補助容量素子 C_s と、TFT 素子 $Q(m, n)$ とからなる画素回路ユニットが形成されている。また、この画素 20 (m , n) には、駆動対象の画素回路ユニットを線順次で選択してその画素回路ユニット内の TFT 素子 Q を前述のゲートオン電圧 V_{on} により選択的にオン状態にすると共に、この TFT 素子 Q を前述の複数種類のゲートオフ電圧 V_{off1} , V_{off2} , V_{off3} により選択的にオフ状態にするためのゲート線 $G(n)$ と、駆動対象の画素回路ユニットに対し、その画素回路ユニット内の TFT 素子 Q を介して画像データ（映像信号 D_{out} ）を

50

供給するソース線 $S(m)$ とが接続されている。なお、ゲート線 $G(n)$ は、後述するようにゲート線 $G(n-1)$ に沿って延在する画素 $20(m, n-1)$ 等の補助容量線としても機能するようになっている。

【0031】

なお、画素 $20(m, n)$ に対してソース線 $S(m)$ に沿って線順次動作方向に隣接する画素 $20(m, n+1)$ には、図示したように T F T 素子 $Q(m, n+1)$ が含まれると共に、ゲート線 $G(n+1)$ およびソース線 $S(m)$ とが接続され、画素 $20(m, n)$ に対してソース線 $S(m)$ に沿って線順次動作方向とは逆方向に隣接する画素 $20(m, n-1)$ には、図示したように補助容量素子 $Cs(m, n-1)$ が含まれると共に、図示しないゲート線 $G(n-1)$ およびソース線 $S(m)$ が接続されている。また、画素 $20(m, n)$ に対してゲート線 $G(n)$ に沿って隣接する画素 $20(m+1, n)$ には、図示したように T F T 素子 $Q(m+1, n)$ および補助容量素子 $Cs(m+1, n)$ が含まれると共に、ゲート線 $G(n)$ およびソース線 $S(m+1)$ が接続されている。さらに、この画素 $20(m+1, n)$ に対してソース線 $S(m+1)$ に沿って線順次動作方向に隣接する画素 $20(m+1, n+1)$ には、図示したように T F T 素子 $Q(m+1, n+1)$ が含まれると共に、ゲート線 $G(n+1)$ およびソース線 $S(m+1)$ とが接続され、画素 $20(m+1, n)$ に対してソース線 $S(m+1)$ に沿って線順次動作方向とは逆方向に隣接する画素 $20(m+1, n-1)$ (図示せず) には、図示したように補助容量素子 $Cs(m+1, n-1)$ が含まれると共に、図示しないゲート線 $G(n-1)$ およびソース線 $S(m+1)$ が接続されている。

10

20

【0032】

液晶素子 LC は、ソース線 $S(m)$ から T F T 素子 $Q(m, n)$ を介して一端に供給される映像信号 $Dout$ に応じて表示のための動作を行う (表示光を射出する) 表示要素として機能しており、図示しない液晶層と、この液晶層を挟む一对の電極とを含んで構成されている。これら一对の電極のうち的一方 (一端) 側は接続線 $L1$ を介して T F T 素子 $Q(m, n)$ のソースおよび補助容量素子 Cs の一端に接続され、他方 (他端) 側はコモン電極 $VCOM$ に接続されている。なお、上記液晶層は、例えば TN (Twisted Nematic) モードの液晶などにより構成される。

【0033】

補助容量素子 Cs は、液晶素子 LC の蓄積電荷を安定化させるための容量素子であり、一端 (一方の電極) が接続線 $L1$ を介して液晶素子 LC の一端および T F T 素子 $Q(m, n)$ のソースに接続されると共に、他端 (対向電極) が、ソース線 $S(m)$ に沿って線順次動作方向に隣接するゲート線である隣接ゲート線 $G(n+1)$ に接続されている。このような構成により各画素 20 内の画素回路ユニットは、いわゆる $Cs\ on\ gate$ 方式 (詳細は後述) の画素回路ユニットとして機能するようになっている。

30

【0034】

T F T 素子 $Q(m, n)$ は $MOS - FET$ (Metal Oxide Semiconductor - Field Effect Transistor) により構成されており、ゲートがゲート線 $G(n)$ に接続され、ソースが接続線 $L1$ を介して液晶素子 LC の一端および補助容量素子 Cs の一端に接続され、ドレインがソース線 $S(m)$ に接続されている。この T F T 素子 $Q(m, n)$ は、液晶素子 LC の一端および補助容量素子 Cs の一端に対して映像信号 $Dout$ を供給するためのスイッチング素子として機能している。具体的には、ゲートドライバ 52 からゲート線 $G(n)$ を介して供給される選択信号 (ゲート信号) に応じて、ソース線 $S(m)$ と画素 $20(m, n)$ 内の液晶素子 LC および補助容量素子 Cs の一端同士との間を選択的に導通させる (オン状態にする) ようになっている。

40

【0035】

次に図 4 および図 5 を参照して、ゲートドライバ 52 の回路構成の詳細について説明する。このゲートドライバ 52 は、図 4 に示したシフトレジスタ部 521 と、図 5 に示した出力部とを含んで構成されている。

【0036】

50

シフトレジスタ部 5 2 1 は、信号処理部 4 2 から供給される駆動タイミング制御信号であるストローブ信号 S T V およびパルス信号（クロック信号）C P V に基づいて、後述するよう順次異なるタイミングで「H」状態となるストローブ信号 S T V 1 , S T V 2 , S T V 3 , S T V 4 , ... を生成するものであり、複数のフリップフロップ回路（例えば、図 4 に示したフリップフロップ回路 F F 1 ~ F F 5 , ... ）を含んで構成されている。フリップフロップ回路 F F 1 のデータ入力端子 D にはストローブ信号 S T V が供給されると共に、各フリップフロップ回路 F F 1 ~ F F 5 , ... のクロック端子 C K にはパルス信号 C P V が互いに並列に供給されるようになっている。また、フリップフロップ回路 F F 1 のデータ出力端子 Q からはストローブ信号 S T V 1 が出力されると共にこのストローブ信号 S T V 1 はフリップフロップ回路 F F 2 のデータ入力端子 D に供給され、フリップフロップ回路 F F 2 のデータ出力端子 Q からはストローブ信号 S T V 2 が出力されると共にこのストローブ信号 S T V 2 はフリップフロップ回路 F F 3 のデータ入力端子 D に供給され、フリップフロップ回路 F F 3 のデータ出力端子 Q からはストローブ信号 S T V 3 が出力されると共にこのストローブ信号 S T V 3 はフリップフロップ回路 F F 4 のデータ入力端子 D に供給され、フリップフロップ回路 F F 4 のデータ出力端子 Q からはストローブ信号 S T V 4 が出力されると共にこのストローブ信号 S T V 4 はフリップフロップ回路 F F 5 のデータ入力端子 D に供給されるようになっている。

10

【 0 0 3 7 】

出力部 5 2 2 は、シフトレジスタ部 5 2 1 から供給されるストローブ信号 S T V 1 , S T V 2 , S T V 3 , S T V 4 , ... および D C / D C コンバータ 4 6 から供給されるゲートオン電圧 V on およびゲートオフ電圧 V off1 , V off2 , V off3 に基づいて、ゲートドライバ 5 2 の出力信号であるゲート信号（ゲート電圧 V G (1) , V G (2) , ... ）を生成するものであり、各ゲート電圧ごとに、4 つのアナログスイッチ部（例えば、図 5 に示したように、ゲート電圧 V G (1) に対するアナログスイッチ部 S W 1 ~ S W 4 ）と、1 つのフリップフロップ回路（例えば、図 5 に示したように、ゲート電圧 V G (1) に対するフリップフロップ回路 F F 0 ）とを含んで構成されている。ここで、ゲート電圧 V G (1) に対するアナログスイッチ S W 1 ~ S W 4 およびフリップフロップ回路 F F 0 について代表して説明すると、アナログスイッチ S W 1 は、ストローブ信号 S T V 1 の値に応じてゲートオン電圧 V on およびゲートオフ電圧 V off1 のうちの一方を選択出力するもの（具体的には、ストローブ信号 S T V 1 = 「H」のときにはゲートオン電圧 V on を選択出力する一方、ストローブ信号 S T V 1 = 「L」のときにはゲートオフ電圧 V off1 を選択出力する）である。また、アナログスイッチ S W 2 は、ストローブ信号 S T V 2 の値に応じてゲートオフ電圧 V off2 およびアナログスイッチ S W 1 からの出力電圧のうちの一方を選択出力するもの（具体的には、ストローブ信号 S T V 2 = 「H」のときにはゲートオフ電圧 V off2 を選択出力する一方、ストローブ信号 S T V 2 = 「L」のときにはアナログスイッチ S W 1 からの出力電圧を選択出力する）である。また、アナログスイッチ S W 3 は、ストローブ信号 S T V 2 の値に応じてゲートオフ電圧 V off3 およびアナログスイッチ S W 1 からの出力電圧のうちの一方を選択出力するもの（具体的には、ストローブ信号 S T V 2 = 「H」のときにはゲートオフ電圧 V off3 を選択出力する一方、ストローブ信号 S T V 2 = 「L」のときにはアナログスイッチ S W 1 からの出力電圧を選択出力する）である。また、フリップフロップ回路 F F 0 は、ストローブ信号 S T V 1 をクロック端子 C K に入力すると共に反転データ出力端子 Q - からの出力データをデータ入力端子 D およびアナログスイッチ S W 4 の選択端子に供給しており、「H」状態と「L」状態とが交互に発生するトグル信号生成部として機能している。また、アナログスイッチ S W 4 は、フリップフロップ回路 F F 0 から供給される上記トグル信号の値に応じてアナログスイッチ S W 2 からの出力電圧およびアナログスイッチ S W 3 からの出力電圧のうちの一方を選択し（具体的には、トグル信号 = 「H」のときにはアナログスイッチ S W 2 からの出力電圧を選択する一方、トグル信号 = 「L」のときにはアナログスイッチ S W 3 からの出力電圧を選択する）、ゲート電圧 V G (1) として出力するものである。

20

30

40

【 0 0 3 8 】

50

ここで、タイミングコントローラ 4、ソースドライバ 5 1 およびゲートドライバ 5 2 が本発明における「駆動手段」および「液晶駆動回路」の一具体例に対応し、オーバードライブ処理部 4 3 が本発明における「判定手段」および「補正手段」の一具体例に対応する。

【 0 0 3 9 】

次に、このような構成からなる本実施の形態の液晶表示装置 1 の動作について、詳細に説明する。

【 0 0 4 0 】

まず、図 1、図 2 および図 4 ~ 図 6 を参照して、液晶表示装置 1 の全体動作について説明する。ここで図 6 は、ゲートドライバ 5 2 の動作をタイミング波形図で表したものであり、(A) はパルス信号 (クロック信号) C P V の電圧波形を、(B) ~ (F) はそれぞれストローク信号 S T V、S T V 1 ~ S T V 4 の電圧波形を、(G) ~ (I) はそれぞれゲート信号 G (1) ~ G (3) の電圧を示すゲート電圧 V G (1) ~ V G (3) の電圧波形を、それぞれ表している。

10

【 0 0 4 1 】

この液晶表示装置 1 では、図 1 に示したように、タイミングコントローラ 4 において、外部からの入力映像信号 D i n に対して所定の信号処理が施され、R G B 信号である映像信号 D o u t が生成されると共に、電源電圧 V c c の供給に基づいてソースドライバ 5 1 およびゲートドライバ 5 2 において用いられる電圧が生成される。

【 0 0 4 2 】

具体的には、まず、I / O 部 4 1 を介して入力した入力映像信号 D i n が、信号処理部 4 2 によって所定の信号処理が施され、R G B 信号である映像信号 D 1 が生成されると共に、この信号処理部 4 2 においてソースドライバ 5 1 およびゲートドライバ 5 2 の駆動タイミング制御信号が生成され、ソースドライバ 5 1 およびゲートドライバ 5 2 へ供給される。

20

【 0 0 4 3 】

次に、オーバードライブ処理部 4 3 では、信号処理部 4 2 から供給される現在のフレームの映像信号 D 1 と、フレームメモリ 4 4 に記憶されている 1 つ前の (直前の) フレームの映像信号 D 2 とに基づき、後述する駆動方法の判定処理および現在のフレームの映像信号 D 1 の補正処理が画素 2 0 ごとになされ、これにより補正後の映像信号 D 2 がフレームメモリ 4 4 へ書き込まれる。

30

【 0 0 4 4 】

一方、基準電源部 4 5 により供給される基準電圧 V r e f に基づいて D C / D C コンバータ 4 6 により直流電圧変換がなされ、生成されたソースドライバ 5 1 の電源電圧がソースドライバ 5 1 へ供給されると共に、生成されたゲートオン電圧 V o n および 3 つのゲートオフ電圧 V o f f 1、V o f f 2、V o f f 3 がそれぞれ、ゲートドライバ 5 2 へ供給される。

【 0 0 4 5 】

ここで、ゲートドライバ 5 2 では、信号処理部 4 2 により供給される駆動タイミング制御信号 (具体的には、ストローク信号 S T V およびパルス信号 (クロック信号) C P V)、ならびに D C / D C コンバータ 4 6 により供給されるゲートオン電圧 V o n およびゲートオフ電圧 V o f f 1、V o f f 2、V o f f 3 に基づき、例えば図 6 に示したようにして、各ゲート線に供給されるゲート電圧が生成される。

40

【 0 0 4 6 】

具体的には、まず、図 4 に示したシフトレジスタ部 5 2 1 では、信号処理部 4 2 により供給されるストローク信号 S T V (図 6 (A)) およびパルス信号 C P V (図 6 (B)) に基づき、図 6 (C) ~ (F) にそれぞれ示したようなタイミング波形 (タイミング t 0 ~ t 5) からなるストローク信号 S T V 1 ~ S T V 4 等が生成される。

【 0 0 4 7 】

次に、図 5 に示した出力部 5 2 2 では、シフトレジスタ部 5 2 1 から供給されるストローク信号 S T V 1、S T V 2、S T V 3、S T V 4、... および D C / D C コンバータ 4 6

50

から供給されるゲートオン電圧 V_{on} およびゲートオフ電圧 V_{off1} , V_{off2} , V_{off3} に基づいて、例えば図 6 (G) ~ (I) にそれぞれ示したようなタイミング波形 (タイミング $t_1 \sim t_5$) からなるゲート電圧 $V_G(1)$, $V_G(2)$, $V_G(3)$, ... が生成される。すなわち、ゲートオン電圧 V_{on} およびゲートオフ電圧 V_{off1} , V_{off2} , V_{off3} の 4 値を用いた線順次のゲート電圧が生成される (4 値駆動のゲート電圧となる)。これにより、液晶表示パネル 2 内の各画素 20 がゲート線に沿って線順次により 4 値駆動される。

【0048】

一方、ソースドライバ 51 では、信号処理部 42 から供給される駆動タイミング制御信号に従って、フレームメモリ 44 に記憶されている現在のフレームの映像信号 D2 を映像信号 Dout として入力すると共に、この映像信号 Dout に基づく駆動電圧 (ソース電圧) が生成され、ソース線に沿って液晶表示パネル 2 の各画素 20 へ供給される。

10

【0049】

ここで、ゲートドライバ 52 およびソースドライバ 51 から出力される各画素 20 内への駆動電圧 (ゲート電圧およびソース電圧) によって、各画素 20 に対する線順次表示駆動動作がなされる。具体的には、図 2 に示した画素 20 (n, m) 内の画素回路ユニットでは、以下のようにしていわゆるライン反転駆動動作がなされる。

【0050】

まず、ソースドライバ 51 からソース線 S (m) を介して画素 20 (m, n) 用の映像信号 Dout が供給されると共に、ゲートドライバ 52 からゲート線 G (n) を介して画素 20 (m, n) 用の選択信号 (具体的には、ゲート電圧 $V_G(n)$ におけるゲートオン電圧 V_{on}) が供給されると、ゲート線 G (n) にパルス状の電位 (ゲートオン電圧 V_{on} の電位) が発生する。これにより、TFT 素子 Q (m, n) がオン状態となり、接続線 L1 を介して映像信号 Dout に基づく電流が流れ、液晶素子 LC および補助容量素子 Cs の一端同士に電荷が蓄積される (画像データが供給される)。すなわち、映像信号 Dout に基づく電圧が、画素 20 (m, n) 内の液晶素子 LC および補助容量素子 Cs (m, n) の両端間にそれぞれ印加される。

20

【0051】

次に、ゲート線 G (n) により供給されるゲートオフ電圧 V_{off2} またはゲートオフ電圧 V_{off3} (図 6 (G), (I) に示したように、正極のときにはゲートオフ電圧 V_{off2} 、負極のときにはゲートオフ電圧 V_{off3}) によって TFT 素子 Q (m, n) が選択的にオフ状態となると、ソース線 S (m) からの映像信号 Dout の供給が停止され、画素 20 (m, n) 内の液晶素子 LC および補助容量素子 Cs (m, n) の両端間の電圧が保持される。

30

【0052】

次に、ソース線 S (m) に沿って線順次動作方向に隣接するゲート線である隣接ゲート線 G (n+1) によって補助容量素子 Cs (m, n) の他端 (対向電極) に、例えば図 6 (G) ~ (I) 中の矢印 P21 ~ P23 に示したように、ゲートオフ電圧 V_{off2} の電位からゲートオフ電圧 V_{off1} の電位への変動や、ゲートオフ電圧 V_{off3} の電位からゲートオフ電圧 V_{off1} の電位への変動のように、ゲートオフ電圧の電位が時間変化しつつ供給されると、それに伴って補助容量素子 Cs (m, n) および液晶素子 LC の両端間の電圧も、上上記した映像信号 Dout に基づく電圧から変化する (いわゆる Cs on gate 方式による作用)。

40

【0053】

以上のような液晶表示パネル 2 における線順次表示駆動動作により、バックライト駆動部 6 の駆動動作によりバックライト部 3 から照射される照明光が、液晶表示パネル 2 により画素 20 ごとに変調され、表示光として液晶表示パネル 2 から出力される。これにより、入力映像信号 Din に基づく表示光により、映像表示がなされる。

【0054】

次に、図 1, 図 2, 図 4 ~ 図 6 に加えて図 3, 図 7 ~ 図 11 を参照して、本発明の特徴的部分の 1 つである、オーバードライブ処理部 43 による駆動方法の判定処理および現在のフレームの映像信号 D1 の補正処理の詳細について詳細に説明する。ここで、図 7 は、

50

このようなオーバードライブ処理部 4 3 による処理の一例を流れ図で表したものである。また、図 8 は、映像信号 D 1 (オーバードライブ処理部 4 3 への入力データ) および映像信号 D 2 (フレームメモリ 4 4 への書き込みデータ) のフレーム単位での時間変化とオーバードライブ処理部 4 3 による処理との関係をタイミング図で表したものであり、図中の 3 × 3 のマス目の左上に示した各数字は、ある画素 2 0 における画素データ (映像信号の輝度の階調レベル (0 ~ 255 階調)) を示している。また、図 9 は、白表示の際における映像信号 D out の各画素 2 0 への書き込み時および最終安定時の液晶素子 LC の両端間に印加される電圧波形を、図 10 は、黒表示の際における映像信号 D out の各画素 2 0 への書き込み時および最終安定時の液晶素子 LC の両端間に印加される電圧波形を、それぞれ表している。また、図 11 は、オーバードライブ駆動時における液晶素子 LC の両端間に印加される電圧波形をタイミング図で表したものであり、図 11 (A) は黒表示状態から白表示状態への遷移の際のオーバードライブ駆動を、図 11 (B) は白表示状態から黒表示状態への遷移の際のオーバードライブ駆動を、それぞれ表している。

10

20

30

40

50

【0055】

まず、オーバードライブ処理部 4 3 は、信号処理部 4 2 から現在のフレームの映像信号 D 1 を取得すると (図 7 のステップ S 101)、例えば図 3 に示したルックアップテーブル 7 を参照することにより、取得した現在のフレームの映像信号 D 1 と、フレームメモリ 4 4 に書き込まれている (記憶されている) 直前のフレームにおける補正後の映像信号 D 2 とを比較し (ステップ S 102)、これら映像信号 D 1, D 2 における輝度レベル差 (輝度の階調レベルの差) がオーバードライブ処理を施すべき程度に大きいか否か (ルックアップテーブル 7 により規定されている閾値よりも大きいか否か) を判断する (ステップ S 103)。

【0056】

具体的には、例えば図 8 に示したように、まず、図 8 (A) に示した直前の映像信号 D 2 と図 8 (B) に示した現在の映像信号 D 1 とを比較すると、映像信号 D 1, D 2 における輝度の階調レベル差が閾値よりも小さいため (ステップ S 103: N)、この画素においては通常駆動による表示駆動を行うべきであると判定し、現在のフレームの映像信号 D 1 における輝度の階調レベルを下にシフト (下げる) する補正である通常処理を行う (ステップ S 104、図 8 (B)、図 10 中の矢印 P 51)。したがって、フレームメモリ 4 4 には、図 8 (B) に示したように、「- 20」という階調レベルのデータが、現在のフレームにおける補正後の映像信号 D 2 として書き込まれる (ステップ S 108)。また、この際、前述した Cs on gate 方式の作用により、補助容量素子 Cs (m, n) および液晶素子 LC の両端間の電圧がその後この映像信号 D 2 (D out) に基づく電圧から変化して安定状態となったとき (最終安定時)、例えば図 10 に示したように、通常駆動 (正極) によって、補正後の映像信号 D 2 に基づく輝度レベルが、補正前の映像信号 D 1 に基づく本来の輝度レベル (例えば、図中の黒レベル (正極)) と同等のものとなっており、これにより補正の前後で輝度レベルが変化しないようになっている。

【0057】

なお、その後はオーバードライブ処理部 4 3 による処理全体を終了するか否かが判断され (ステップ S 109)、終了しないと判断した場合には (ステップ S 109: N)、ステップ S 101 へと戻ることとなる。

【0058】

次に、上記と同様のステップ S 101, S 102 の後に、図 8 (B) に示した直前の映像信号 D 2 と図 8 (C) に示した現在の映像信号 D 1 とを比較すると (ステップ S 103)、映像信号 D 1, D 2 における輝度の階調レベル差が閾値よりも大きいため (ステップ S 103: Y)、この画素においてはオーバードライブ駆動による表示駆動を行うべきであると判定し、次にオーバードライブ処理部 4 3 は、直前のフレームから現在のフレームへの遷移が黒表示状態から白表示状態への遷移か否かを判断する (ステップ S 105)。ここでは、図 8 (B), (C) に示したように黒表示状態から白表示状態への遷移であるため (ステップ S 105: Y)、オーバードライブ処理部 4 3 は、現在のフレームの映像

信号 D 1 における輝度の階調レベルを変化させずに（輝度の階調レベルをシフトさせずに）そのまま用いるというオーバードライブ処理を行う（ステップ S 1 0 6、図 8（C））。したがって、フレームメモリ 4 4 には、図 8（C）に示したように、そのまま「2 5 5」という階調レベルのデータが現在のフレームにおける補正後の映像信号 D 2 として書き込まれる（ステップ S 1 0 8）。したがって、例えば図 9 に示したオーバードライブ駆動（正極）によって、C s o n g a t e 方式の作用を用いたオーバードライブ駆動がなされ、これにより例えば図 1 1（A）中の矢印 P 6 1 で示したように、直前のフレームと現在のフレームとの間での液晶素子 L C の両端間の電圧変化が、現在のフレームの画像データ D 1（補正前の画像データ）に基づく本来の電圧変化よりも大きくなり、図中の矢印 P 6 2 で示したように、黒表示状態から白表示状態への遷移の際の液晶の応答速度が改善する。

10

【0 0 5 9】

次に、上記と同様のステップ S 1 0 9，S 1 0 1，S 1 0 2 の後に、図 8（C）に示した直前の映像信号 D 2 と図 8（D）に示した現在の映像信号 D 1 とを比較すると（ステップ S 1 0 3）、映像信号 D 1，D 2 における輝度の階調レベル差が閾値よりも小さいため（ステップ S 1 0 3：N）、この画素においては通常駆動による表示駆動を行うべきであると判定し、現在のフレームの映像信号 D 1 における輝度の階調レベルを下にシフト（下げる）する補正である通常処理を行う（ステップ S 1 0 4、図 8（D）、図 9 中の矢印 P 3 1）。したがって、フレームメモリ 4 4 には、図 8（D）に示したように、「2 3 0」という階調レベルのデータが、現在のフレームにおける補正後の映像信号 D 2 として書き込まれ（ステップ S 1 0 8）、例えば図 9 に示したように通常駆動（正極）によって、C s o n g a t e 方式の作用を用いた通常駆動がなされる。

20

【0 0 6 0】

次に、上記と同様のステップ S 1 0 9，S 1 0 1，S 1 0 2 の後に、図 8（D）に示した直前の映像信号 D 2 と図 8（E）に示した現在の映像信号 D 1 とを比較すると（ステップ S 1 0 3）、映像信号 D 1，D 2 における輝度の階調レベル差が閾値よりも大きい（ステップ S 1 0 3：Y）、この画素においてはオーバードライブ駆動による表示駆動を行うべきであると判定し、次に前述したように、直前のフレームから現在のフレームへの遷移が黒表示状態から白表示状態への遷移か否かを判断する（ステップ S 1 0 5）。ここでは、図 8（D），（E）に示したように白表示状態から黒表示状態への遷移であるため（ステップ S 1 0 5：N）、オーバードライブ処理部 4 3 は、現在のフレームの映像信号 D 1 における輝度の階調レベルを、通常駆動の際の補正（図 1 0 中の矢印 P 5 1）よりも過剰に下がるようにする補正であるオーバードライブ処理を行う（ステップ S 1 0 7、図 8（E）、図 1 0 中の矢印 P 5 3）。したがって、フレームメモリ 4 4 には、図 8（E）に示したように、「8 0」という階調レベルのデータが、現在のフレームにおける補正後の映像信号 D 2 として書き込まれ（ステップ S 1 0 8）、例えば図 1 0 に示したオーバードライブ駆動（正極）によって、C s o n g a t e 方式の作用を用いたオーバードライブ駆動がなされ、これにより例えば図 1 1（B）中の矢印 P 7 1 で示したように、直前のフレームと現在のフレームとの間での液晶素子 L C の両端間の電圧変化が、現在のフレームの画像データ D 1（補正前の画像データ）に基づく本来の電圧変化よりも大きくなり、図中の矢印 P 7 2 で示したように、白表示状態から黒表示状態への遷移の際の液晶の応答速度が改善する。

30

40

【0 0 6 1】

なお、図 9 に示した白表示の際の通常駆動（負極）およびオーバードライブ駆動（負極）については、図 9 中の矢印 P 4 1，P 4 2，P 4 3 に示したように、上記した白表示の際の通常駆動（正極）およびオーバードライブ駆動（正極）の場合と同様の動作となるため、説明を省略する。また、図示しない黒表示の際の通常駆動（負極）およびオーバードライブ駆動（負極）についても、上記した黒表示の際の通常駆動（正極）およびオーバードライブ駆動（正極）の場合と同様の動作となるため、説明を省略する。

【0 0 6 2】

50

このようにして本実施の形態の液晶表示装置 1 では、ゲート線 G により供給されるゲートオン電圧 V_{on} によって駆動対象の画素 20 内の TFT 素子 Q が選択的にオン状態となると、ソース線 S からこの TFT 素子 Q を介して映像信号 D_{out} が供給され、この映像信号 D_{out} に基づく電圧が、画素 20 内の液晶素子 LC および補助容量素子 C_s の両端間にそれぞれ印加される。その後、ゲート線 G により供給される複数種類のゲートオフ電圧 V_{off1} , V_{off2} , V_{off3} のうちの一のゲートオフ電圧 (V_{off2} または V_{off3}) によって TFT 素子 Q が選択的にオフ状態となると、ソース線 S からの映像信号 D_{out} の供給が停止され、液晶素子 LC および補助容量素子 C_s の両端間の電圧が保持される。そしてその後、ソース線 S に沿って線順次動作方向に隣接するゲート線である隣接ゲート線によって補助容量素子 C_s の他端 (対向電極) に、複数種類のゲートオフ電圧の電位が時間変化しつつ供給されると、この補助容量素子 C_s および液晶素子 LC の両端間の電圧が、映像信号 D_{out} に基づく電圧から変化する。

10

20

30

40

50

【0063】

ここで、通常駆動の際には、現在のフレームの映像信号 D_1 がその輝度レベルが所定の階調分だけ下がるように補正された後の映像信号 D_2 を基に表示駆動がなされるため、このような補正後の映像信号 D_2 に基づき、上記のように補助容量素子 C_s および液晶素子 LC の両端間の電圧が変化した後に、これらの両端間にそれぞれ、補正前の映像信号 D_1 に基づく本来の電圧値が印加されるように (オーバードライブ駆動がなされないように、つまり通常駆動がなされるように) 調整可能となる。また、オーバードライブ駆動の際には、液晶素子 LC の両端間の電圧変化が現在のフレームの映像信号 D_1 に基づく本来の電圧変化よりも大きくなるような映像信号 (補正後の映像信号 D_2) を基に表示駆動がなされるため、上記のように補助容量素子 C_s および液晶素子 LC の両端間の電圧が変化した後に、これらの両端間にそれぞれ、補正前の映像信号 D_1 に基づく本来の電圧値よりも大きくな電圧値が印加され、これにより本来の電圧変化よりも大きくなるような表示駆動、すなわちオーバードライブ駆動がなされる。したがって、このような構成および作用により、本実施の形態では、駆動素子である TFT 素子 Q の耐圧を上げることなく、液晶の応答速度を向上させることが可能となる。

【0064】

具体的には、オーバードライブ処理部 43 が、現在のフレームの映像信号 D_1 とその直前のフレームの映像信号 D_2 とに基づき、現在のフレームにおいて、通常駆動およびオーバードライブ駆動のうちのどちらによる表示駆動を行うのかを画素 20 ごとに判定すると共に、そのような判定結果に基づき、現在の単位フレームの映像信号 D_1 を画素 20 ごとに補正するようにしたので、上記の効果を得ることができる。また、判定の際には、現在のフレームとその直前のフレームとの間の映像信号の輝度レベル差が所定の閾値以上の画素 20 に対し、オーバードライブ駆動による表示駆動を行うと判定する一方、輝度レベル差が閾値未満の画素に対し、通常駆動による表示駆動を行うと判定するようにしたので、上記の効果を得ることができる。

【0065】

また、補正の際には、上記輝度レベル差が閾値以上の画素において、その輝度レベル差が大きくなるのに応じて液晶素子 LC の両端間の電圧変化がより大きくなるように、現在のフレームの映像信号 D_1 の補正を行うようにしたので、液晶の応答速度の改善の必要性に応じてオーバードライブ量の調整をすることができる。

【0066】

また、オーバードライブ駆動の際に、黒表示状態から白表示状態へ遷移する画素においては、現在のフレームの映像信号 D_1 をその輝度レベルを変化させずにそのまま用いて表示駆動を行うようにしたので、補助容量素子 C_s および液晶素子 LC の両端間の電圧が変化した後にこれらの両端間にそれぞれ、補正前の映像信号 D_1 に基づく白表示状態の本来の電圧値よりも大きくな電圧値が印加されるため、これにより黒表示状態から白表示状態への遷移の際の本来の電圧変化よりも大きくなるような表示駆動、すなわち黒表示状態から白表示状態への遷移の際のオーバードライブ駆動を行うことが可能となる。

【 0 0 6 7 】

また、オーバードライブ駆動の際に、白表示状態から黒表示状態へ遷移する画素においては、現在のフレームの映像信号 D 1 が通常駆動の際の補正よりも輝度レベルが過剰に下がるように補正された後の映像信号 D 2 を基に表示駆動を行うようにしたので、補助容量素子 C s および液晶素子 L C の両端間の電圧が変化した後これらの両端間にそれぞれ、補正前の映像信号 D 1 に基づく黒表示状態の本来の電圧値よりも小さな電圧値が印加されるため、これにより白表示状態から黒表示状態への遷移の際の本来の電圧変化よりも大きくなるような表示駆動、すなわち白表示状態から黒表示状態への遷移の際のオーバードライブ駆動を行うことが可能となる。

【 0 0 6 8 】

さらに、通常駆動の際において、液晶素子 L C の両端間の電圧が安定状態となったときに、補正後の映像信号 D 2 に基づく輝度レベルが補正前の映像信号 D 1 に基づく輝度レベルと同等となっているようにしたので、補助容量素子 C s および液晶素子 L C の両端間の電圧が変化して液晶素子 L C の両端間の電圧が安定状態となったときに、補正前の映像信号 D 1 に基づく輝度レベルと同等の輝度レベルとなっているため、通常駆動の際の輝度レベルが変化しないように（すなわち、表示輝度の変動を伴わないように）調整しつつ、オーバードライブ駆動を行うことが可能となる。

【 0 0 6 9 】

以上、実施の形態を挙げて本発明を説明したが、本発明はこの実施の形態に限定されるものではなく、種々の変形が可能である。

【 0 0 7 0 】

例えば、上記実施の形態では、液晶表示パネル 2 内の各画素回路ユニットをいわゆるライン反転により表示駆動する場合について説明したが、例えば、いわゆるフレーム反転やドット反転により表示駆動するようにしてもよい。具体的には、ドット反転により表示駆動する場合には、例えば図 1 2 に示した液晶表示パネル 2 A を備えた液晶表示装置 1 A のように、上記実施の形態のゲートドライバ 5 2 に対応する 2 つのゲートドライバ 5 2 A , 5 2 B を設けると共に、この液晶表示パネル 2 A 内の各画素 2 1 において、例えば図 1 3 に示したように、隣接する画素 2 1 間で交互に 2 つのゲート線 G a （ゲートドライバ 5 2 A に接続されたもの）、G b （ゲートドライバ 5 2 B に接続されたもの）が T F T 素子 Q および補助容量素子 C s に接続されると共に、これらゲート線 G a , G b に沿って隣接する画素 2 1 同士およびソース線 S に沿って隣接する画素 2 1 同士でそれぞれ互いに逆極性の電圧が液晶素子 L C の両端間に印加されるように（ドット反転となるように）表示駆動を行うようにすればよい。

【 0 0 7 1 】

さらに、上記実施の形態では、D C / D C コンバータ 4 6 により 3 種類のゲートオフ電圧 V o f f 1 , V o f f 2 , V o f f 3 を生成すると共にこれら 3 種類のゲートオフ電圧 V o f f 1 , V o f f 2 , V o f f 3 を用いてゲートドライバ 5 2 がゲート電圧を生成する場合（4 値駆動）について説明したが、ゲートオフ電圧の種類の数についてはこれには限られず、例えば 4 種類以上のゲートオフ電圧を用いるようにしてもよい。

【 図面の簡単な説明 】

【 0 0 7 2 】

【 図 1 】 本発明の一実施の形態に係る画像表示装置の全体構成を表すブロック図である。

【 図 2 】 図 1 に示した各画素内に形成された画素回路ユニットの詳細構成を表す回路図である。

【 図 3 】 図 1 に示したオーバードライブ処理部において用いられるルックアップテーブルの一例を表す図である。

【 図 4 】 図 1 に示したゲートドライバに含まれるシフトレジスタ部の構成を表す回路図である。

【 図 5 】 図 1 に示したゲートドライバに含まれる出力部の構成を表す回路図である。

【 図 6 】 ゲートドライバの動作を説明するためのタイミング波形図である。

10

20

30

40

50

【図 7】オーバードライブ処理部の動作を説明するための流れ図である。

【図 8】オーバードライブ処理部の動作を説明するためのタイミング図である。

【図 9】オーバードライブ処理部の動作を説明するためのタイミング波形図である。

【図 10】オーバードライブ処理部の動作を説明するための他のタイミング波形図である。

【図 11】オーバードライブ駆動時の液晶素子への印加電圧を表すタイミング波形図である。

【図 12】本発明の変形例に係る画像表示装置の全体構成を表すブロック図である。

【図 13】図 12 に示した各画素内に形成された画素回路ユニットの詳細構成を表す回路図である。

10

【符号の説明】

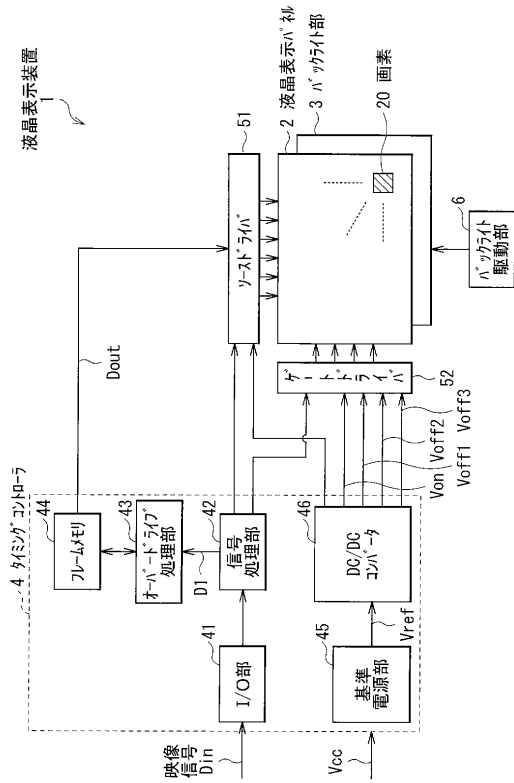
【0073】

1, 1A ... 液晶表示装置、2, 2A ... 液晶表示パネル、20, 20(m, n), 20(m+1, n), 20(m, n-1), 20(m, n+1), 20(m+1, n+1), 21, 21(m, n), 21(m+1, n), 21(m, n-1), 21(m, n+1), 21(m+1, n+1) ... 画素、3 ... バックライト部、4 ... タイミングコントローラ、41 ... I/O 部、42 ... 信号処理部、43 ... オーバードライブ処理部、44 ... フレームメモリ、45 ... 基準電源部、46 ... DC/DC コンバータ、51 ... ソースドライバ、511 ... D/A 変換部、512 ... 演算部、513 ... 電源部、514 ... 補助容量電圧生成部、52, 52A, 52B ... ゲートドライバ、521 ... シフトレジスタ部、522 ... 出力部、6 ... バックライト駆動部、7 ... ルックアップテーブル(LUT)、Din ... 入力映像信号、D1 ... 信号処理後の映像信号、D2 ... 補正後(処理後)の映像信号、Dout ... ソースドライバへ供給される出力映像信号、Vcc ... 電源電圧、Vref ... 基準電圧、Von ... ゲートオン電圧、Voff1, Voff2, Voff3 ... ゲートオフ電圧、LC ... 液晶素子、Cs ... 補助容量素子、Q1 ... TFT 素子、L1 ... 接続線、G(n), G(n+1), Ga(n), Ga(n+1), Gb(n), Gb(n+1) ... ゲート線(補助容量線)、S(m), S(m+1) ... ソース線、VCOM ... コモン電極、FF0 ~ FF5 ... フリップフロップ回路、SW1 ~ SW4 ... アナログスイッチ部、CPV ... パルス信号(クロック信号)、STV, STV1 ~ STV4 ... ストローブ信号、VG(1) ~ VG(3) ... ゲート電圧、t0 ~ t5 ... タイミング。

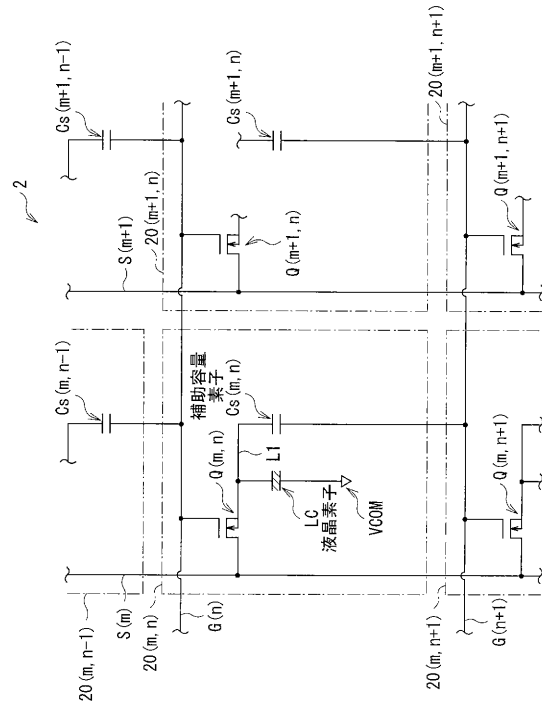
20

30

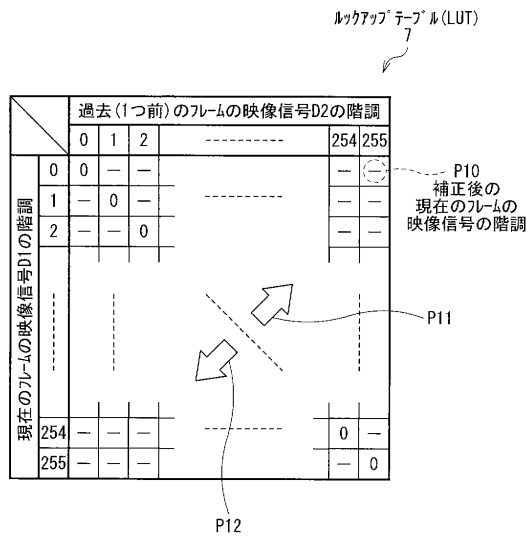
【図 1】



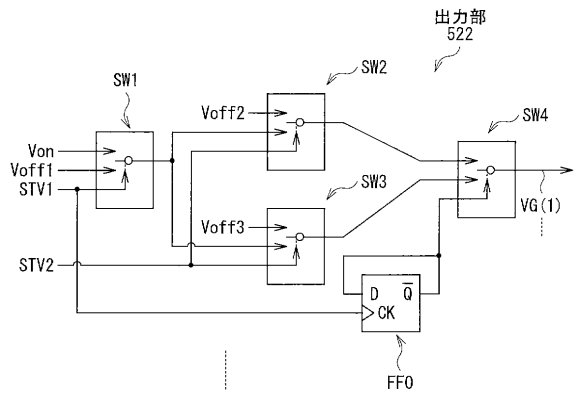
【図 2】



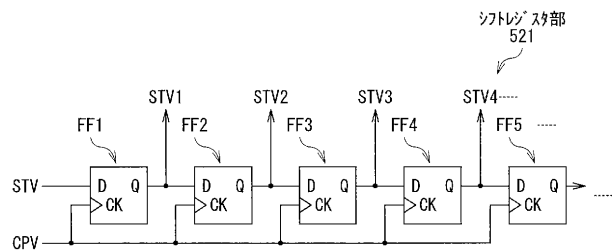
【図 3】



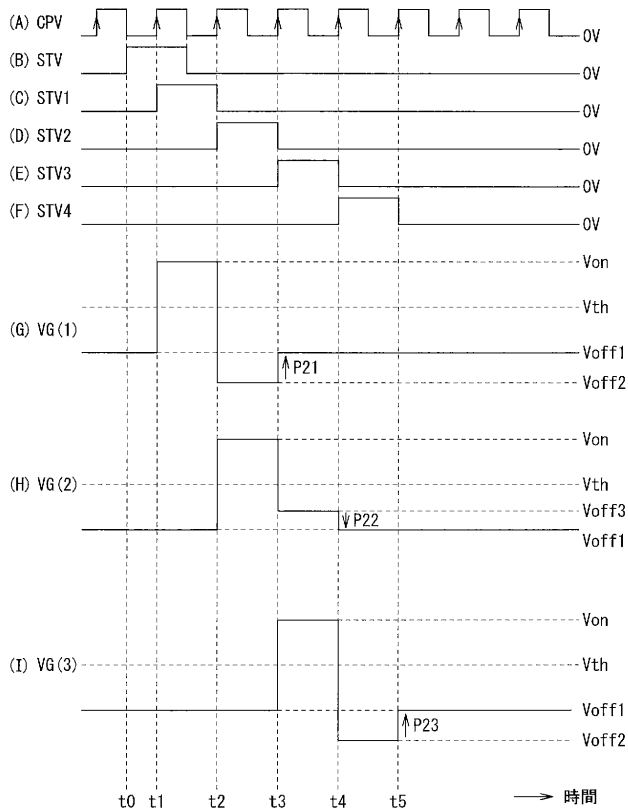
【図 5】



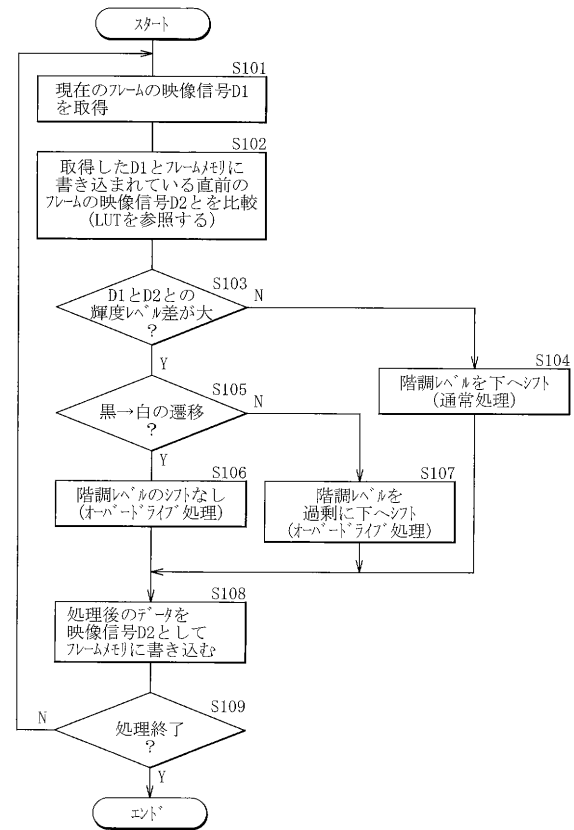
【図 4】



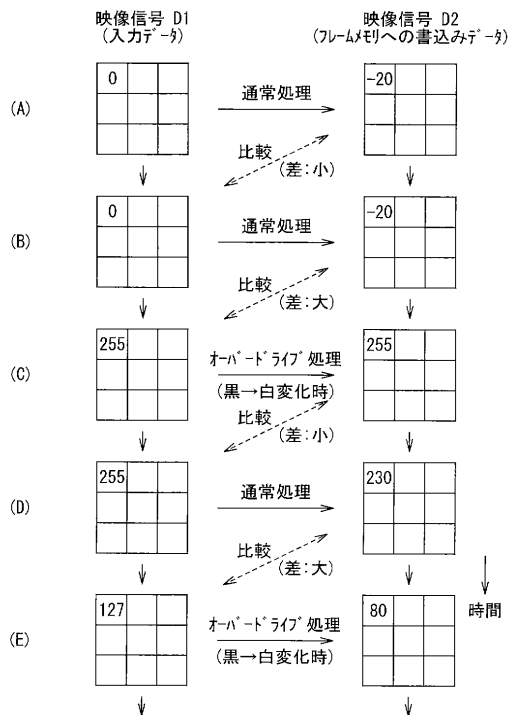
【図 6】



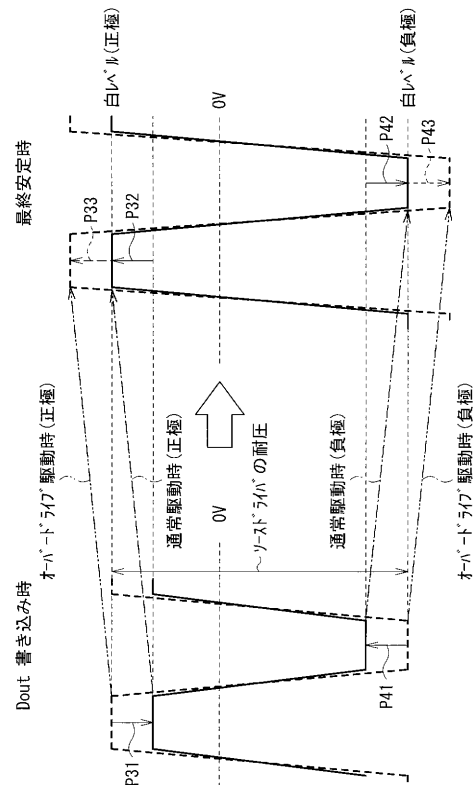
【図 7】



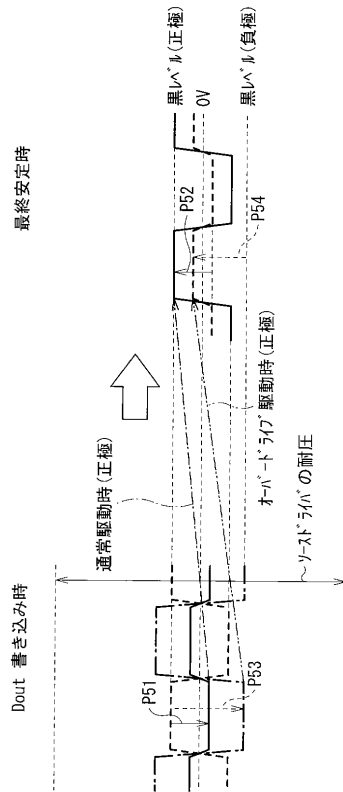
【図 8】



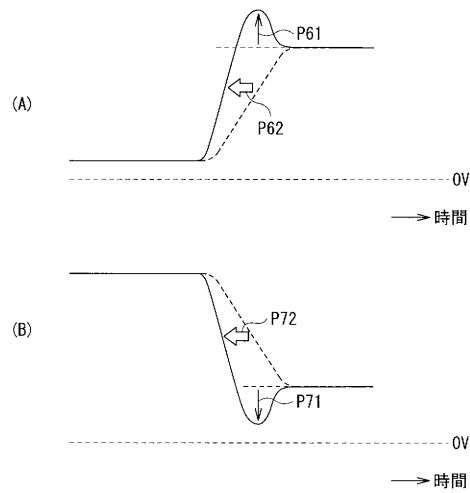
【図 9】



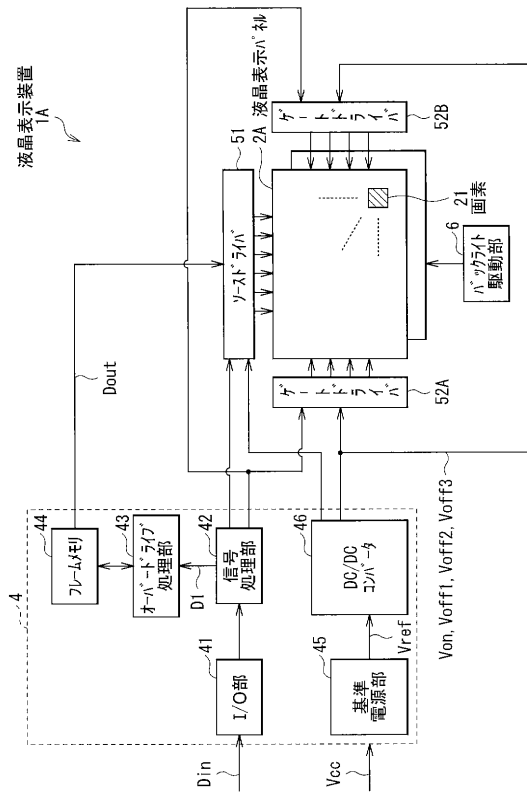
【図 10】



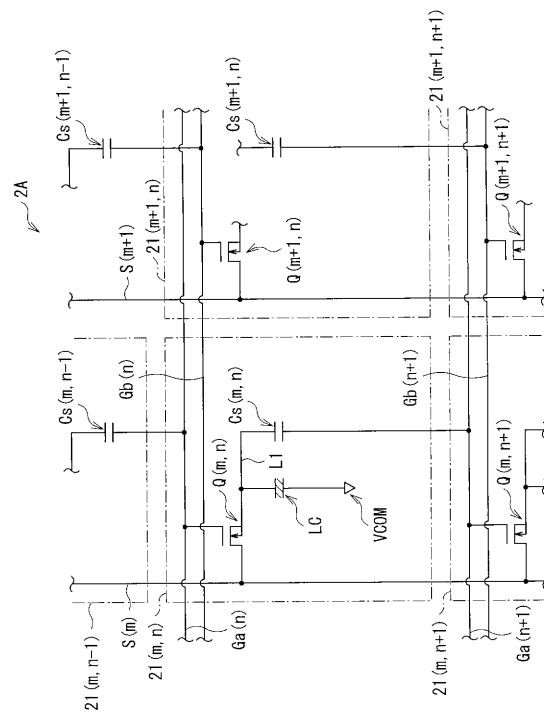
【図 11】



【図 12】



【図 13】



フロントページの続き

(51) Int. Cl.

F I

テーマコード (参考)

G 0 2 F 1/133 5 5 0

G 0 9 G 3/20 6 4 1 P

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2008309873A5	公开(公告)日	2009-05-14
申请号	JP2007155274	申请日	2007-06-12
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	古越靖武		
发明人	古越 靖武		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3677 G09G3/3648 G09G2300/0876 G09G2320/0252 G09G2320/103		
FI分类号	G09G3/36 G09G3/20.621.F G09G3/20.623.Y G09G3/20.623.R G02F1/133.570 G02F1/133.550 G09G3/20.641.P		
F-TERM分类号	2H093/NA16 2H093/NA32 2H093/NA33 2H093/NB13 2H093/NC05 2H093/NC10 2H093/NC12 2H093/NC22 2H093/NC29 2H093/NC34 2H093/NC35 2H093/ND33 2H093/ND39 5C006/AA16 5C006/AF01 5C006/BB16 5C006/FA14 5C080/AA10 5C080/BB05 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ07 2H193/ZA04 2H193/ZC02 2H193/ZC15 2H193/ZE01 2H193/ZF22 2H193/ZF36		
其他公开文献	JP2008309873A JP4450016B2		

摘要(译)

要解决的问题：提供一种能够在不增加驱动元件的击穿强度的情况下提高液晶的响应速度的液晶显示装置。ŽSOLUTION：在根据过驱动系统驱动时，基于这样的图像信号（校正后的图像信号D2）执行显示驱动，使得液晶元件LC的两端之间的电压变化变得大于原始电压变化。根据当前帧的图像信号D1。在辅助电容元件Cs和液晶元件LC的两端之间的电压改变之后，根据校正前的图像信号D1使得变得大于原始电压的电压施加在它们的两端之间，从而这样的显示驱动器变得大于原始电压变化，即，执行根据过驱动系统的驱动。Ž