

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-116912

(P2008-116912A)

(43) 公開日 平成20年5月22日 (2008.5.22)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H088
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H092
GO2F 1/13 (2006.01)	GO2F 1/13 1 O 1	

審査請求 未請求 請求項の数 21 O L (全 19 頁)

(21) 出願番号	特願2007-213280 (P2007-213280)	(71) 出願人	390019839
(22) 出願日	平成19年8月20日 (2007.8.20)		三星電子株式会社
(31) 優先権主張番号	10-2006-0108410		SAMSUNG ELECTRONICS
(32) 優先日	平成18年11月3日 (2006.11.3)		CO., LTD.
(33) 優先権主張国	韓国 (KR)		大韓民国京畿道水原市靈通区梅灘洞416
			416, Maetan-dong, Yeongtong-gu, Suwon-si,
			Gyeonggi-do 442-742
			(KR)
		(74) 代理人	110000408
			特許業務法人高橋・林アンドパートナーズ
		(72) 発明者	張 鐘 雄
			大韓民国忠▲清▼南道天安市佛堂洞 大同
			ダスプアパートメント107棟104号
			最終頁に続く

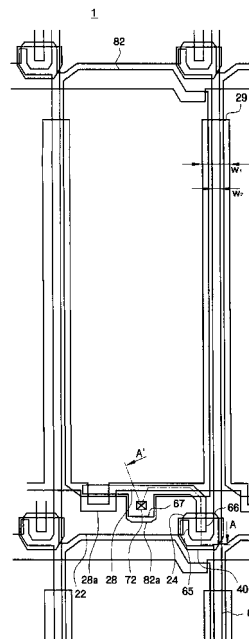
(54) 【発明の名称】 液晶表示装置及びその不良画素修復方法

(57) 【要約】

【課題】本発明は、液晶表示装置及びその不良画素の修復方法を提供する。

【解決手段】第1の絶縁基板と、第1の絶縁基板上に形成され、第1の方向に実質的に平行に配置されたゲート配線及びストレージ配線と、ゲート配線及びストレージ配線と絶縁されて交差し、実質的に第2の方向に配置されたデータ配線と、ゲート配線とデータ配線とによって定義された画素領域上に形成された画素電極と、を含み、ストレージ配線は、実質的に第1の方向に配置され且つ画素電極とオーバーラップしない水平部と、水平部から実質的に第2の方向に分枝してデータ配線とオーバーラップする垂直部と、を含む。これにより、不良画素を効率的でかつ容易に修復できる。

【選択図】図1



【特許請求の範囲】

【請求項 1】

第 1 の絶縁基板と、
前記第 1 の絶縁基板上に第 1 の方向に実質的に平行に配置されたゲート配線及びストレージ配線と、
前記ゲート配線及び前記ストレージ配線と絶縁されて交差し、実質的に第 2 の方向に配置されたデータ配線と、
前記ゲート配線と前記データ配線とによって定義された画素領域上に形成された画素電極と、
を含み、
前記ストレージ配線は、実質的に前記第 1 の方向に配置され且つ前記画素電極とオーバーラップしない水平部と、前記水平部から実質的に前記第 2 の方向に分枝して、前記データ配線とオーバーラップする垂直部と、を含むことを特徴とする液晶表示装置。

10

【請求項 2】

前記水平部には、前記画素電極とオーバーラップしない折り曲げ部が形成されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記折り曲げ部は、前記ゲート配線及び前記データ配線とオーバーラップしないことを特徴とする請求項 2 に記載の液晶表示装置。

20

【請求項 4】

前記折り曲げ部は、U 字形状であることを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

前記垂直部の幅は、前記データ配線の幅より広いことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記垂直部は、前記第 2 の方向に沿って前記画素電極とオーバーラップすることを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】

前記垂直部は、前記垂直部に隣接する一対の前記画素電極とオーバーラップすることを特徴とする請求項 6 に記載の液晶表示装置。

30

【請求項 8】

前記データ線に形成された断線部位と、
前記断線部位の両側に対応する前記データ線及び前記垂直部に形成されたレーザー短絡部位と、
前記レーザー短絡部位に隣接した画素領域に位置し、前記画素電極とオーバーラップしない一対の前記水平部に形成された一対のレーザー断線部位と、をさらに含むことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 9】

前記データ線と前記垂直部との相互間に形成された短絡部位と、
前記短絡部位に隣接した画素領域に位置し、前記画素電極とオーバーラップしない一対の前記水平部に形成された一対のレーザー断線部位と、をさらに含むことを特徴とする請求項 2 に記載の液晶表示装置。

40

【請求項 10】

前記ストレージ配線と前記画素電極との相互間に形成された短絡部位と、
前記短絡部位に隣接した画素領域に位置し、前記画素電極とオーバーラップしない一対の前記水平部に形成された一対のレーザー断線部位と、をさらに含むことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 11】

前記ゲート配線を中心に隣接する一対の前記ストレージ配線を電氣的に接続するブリッジ電極をさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

50

【請求項 1 2】

前記ブリッジ電極は、前記一対のストレージ配線のうち何れか一つの水平部と前記一対のストレージ配線のうち他の一つの垂直部とを電氣的に接続することを特徴とする請求項 1 1 に記載の液晶表示装置。

【請求項 1 3】

前記ブリッジ電極は、前記画素電極と実質的に同一な物質から成り、実質的に同一な層に形成されることを特徴とする請求項 1 1 に記載の液晶表示装置。

【請求項 1 4】

前記ブリッジ電極は、ITO 又は IZO から成ることを特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 1 5】

前記画素領域は、前記画素領域に対応するカラーフィルタの種類に応じて赤色画素領域、緑色画素領域又は青色画素領域に定義され、前記ブリッジ電極は、前記青色画素領域上に形成されることを特徴とする請求項 1 1 に記載の液晶表示装置。

【請求項 1 6】

前記第 1 の絶縁基板に対向する第 2 の絶縁基板と、
前記第 2 の絶縁基板上に形成されて前記画素領域を区画するブラックマトリックスと、
をさらに含み、
前記垂直部の幅は、前記ブラックマトリックスの幅と実質的に同一なことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 1 7】

前記データ線に形成された断線部位と、
前記断線部位の両側に対応する前記データ線及び前記垂直部に形成されたレーザー短絡部位と、
前記レーザー短絡部位に隣接した画素領域に位置し、前記画素電極とオーバーラップしない一対の前記水平部に形成された一対のレーザー断線部位と、をさらに含み、
前記レーザー断線部位が形成された一対の前記水平部のうち少なくとも一つは、前記ブリッジ電極と電氣的に接続されることを特徴とする請求項 1 1 に記載の液晶表示装置。

【請求項 1 8】

前記データ線と前記垂直部との相互間に形成された短絡部位と、
前記短絡部位に隣接した画素領域に位置し、前記画素電極とオーバーラップしない一対の前記水平部に形成された一対のレーザー断線部位と、をさらに含み、
前記レーザー断線部位が形成された一対の前記水平部のうち少なくとも一つは、前記ブリッジ電極と電氣的に接続されることを特徴とする請求項 1 1 に記載の液晶表示装置。

【請求項 1 9】

前記ストレージ配線と前記画素電極との相互間に形成された短絡部位と、
前記短絡部位に隣接した画素領域に位置し、前記画素電極とオーバーラップしない一対の前記水平部に形成された一対のレーザー断線部位と、をさらに含み、
前記レーザー断線部位が形成された一対の前記水平部のうち少なくとも一つは、前記ブリッジ電極と電氣的に接続されることを特徴とする請求項 1 1 に記載の液晶表示装置。

【請求項 2 0】

請求項 1 の前記薄膜トランジスタ基板を提供し、
前記水平部のうち前記画素電極とオーバーラップしない部分において前記ストレージ配線を断線させること、
を含むことを特徴とする液晶表示装置の不良画素修復方法。

【請求項 2 1】

前記データ線が断線した場合、前記断線した部位の両側に対応する前記データ線及び前記ストレージ配線を導通させることをさらに含むことを特徴とする請求項 2 0 に記載の液晶表示装置の不良画素修復方法。

【発明の詳細な説明】

10

20

30

40

50

【技術分野】

【0001】

本発明は画像表示装置及びその不良画素修復方法に係り、さらに詳細には、液晶表示装置及びその不良画素修復方法に関する。

【背景技術】

【0002】

一般に使用される画像表示装置の例として、陰極線管（CRT；cathode ray tube）、液晶表示装置（LCD；liquid crystal display）、プラズマ表示装置（PDP；plasma display panel）、電子ペーパー表示装置（EDP；electronic paper display）などが挙げられる。画像表示装置は、小型化、軽量化及び低消費電力化などの要求に応えるために活発に開発されている。

10

【0003】

液晶表示装置は、カラーフィルタを含むカラーフィルタ基板、薄膜トランジスタアレイを含む薄膜トランジスタ基板及び両基板の間に介在された液晶層を含む。

【0004】

液晶表示装置の薄膜トランジスタ基板は、多数のゲート線、多数のストレージ配線、多数のデータ線及び画素電極などを含み、これらそれぞれの配線には、断線が発生するか、或いはこれら配線相互間の短絡が惹起されるおそれがある。例えば、一つのデータ線が断線した場合、そのデータ線と接続された一つのカラムの全ての画素が作動しなくなる。

20

【0005】

前述したような画素不良が発生した場合、これを修復するための工程が行われるが、この工程が例えば、互いにオーバーラップする配線が短絡するなどの更なる画素不良が惹起されるおそれがある。

【0006】

従って、他の画素不良が惹起されないように効率的でかつ容易に不良画素を修復（リペア）する方法が必要である。

【特許文献1】韓国特許公開第2005-105591号

【発明の開示】

【発明が解決しようとする課題】

30

【0007】

本発明が解決しようとする技術的課題は、不良画素を効率的でかつ容易に修復できる液晶表示装置を提供することにある。

【0008】

本発明が解決しようとする他の技術的課題は、このような液晶表示装置の不良画素修復方法を提供することにある。

【0009】

本発明の技術的課題は以上で言及した技術的課題に制限されず、言及されない他の技術的課題は、以下の記載により当業者に明確に理解されることができる。

【課題を解決するための手段】

40

【0010】

前記技術的課題を達成するための本発明の一実施形態による液晶表示装置は、第1の絶縁基板と、第1の絶縁基板上に第1の方向に実質的に平行に配置されたゲート配線及びストレージ配線と、ゲート線及びストレージ配線と絶縁されて交差し、実質的に第2の方向に配置されたデータ配線と、ゲート配線とデータ配線によって定義された画素領域上に形成された画素電極を含み、ストレージ配線は、実質的に第1の方向に配置され、少なくとも一部が画素電極とオーバーラップしない水平部と、水平部から実質的に第2の方向に分枝してデータ配線とオーバーラップする垂直部と、を含む。

【0011】

前記他の技術的課題を達成するための本発明の一実施形態による液晶表示装置の不良画

50

素修復方法は、液晶表示装置の薄膜トランジスタ基板を提供し、水平部のうち画素電極とオーバーラップしない部位においてストレージ配線を断線させること、を含む。

【発明の効果】

【0012】

本発明の実施形態による液晶表示装置及びその不良画素修復方法によれば、以下の効果の一つ或いはその以上ある。

【0013】

第一に、データ線が断線して不良画素が生じても、ストレージ配線の折り曲げ部及びブリッジ電極を用いて、これを安全にかつ容易に修復できる。

【0014】

第二に、ストレージ配線とデータ線又は画素電極とが短絡して不良画素が生じても、ストレージ配線の折り曲げ部及びブリッジ電極を用いて、これを安全にかつ容易に修復できる。

【0015】

第三に、ストレージ配線が断線しても、ブリッジ電極が断線したストレージ配線と他の行に設けられたストレージ配線とを電氣的に接続するため、断線部位が存在するストレージ配線に信号遅延が惹起されない。

【発明を実施するための最良の形態】

【0016】

本発明の利点及び特徴、そしてそれらを達成する方法は、図面と共に詳細に後述される実施形態を参照することにより明確になる。しかしながら、本発明は、以下に開示される実施形態に限定されるものではなく、相異なる多様な形態で実現されるものである。開示される実施形態は、本発明の開示が完全となり、当業者に発明の範疇を十分に理解させるために提供されるものであり、本発明は、特許請求の範囲の記載に基づいて決められなければならない。なお、明細書全体にかけて同一参照符号は同一構成要素を示すものとする。

【0017】

素子又は層が他の素子又は層の「上方(over)」又は「上(on)」にあると指称されることは、他の素子又は層の真上だけではなく、中間に他の層又は他の素子を介在した場合を全て含む。反面、素子が「直接上」又は「真上」にあると指称されることは、中間に他の素子又は層が介在しないことを示す。なお、明細書全体にかけて同一参照符号は同一構成要素を示すものとする。

【0018】

空間的に相対的な用語である「下(below)」、「下方(beneath)」、「下部(lower)」、「上(above)」、「上部(upper)」などは図面に示すように、一つの素子又は構成要素と他の素子又は構成要素との相関関係を容易に記述するため使用できる。空間的に相対的な用語は、図面に示される方向に加えて使用時又は動作時における素子の互いに異なる方向を含む用語として理解されなければならない。なお、明細書全体にかけて同一参照符号は同一構成要素を示すものとする。

【0019】

以下、図面を参照して本発明の実施形態を詳細に説明する。

【0020】

図1～図5を参照して、本発明の第1の実施形態による液晶表示装置について詳細に説明する。図1は、本発明の第1の実施形態による液晶表示装置に含まれる薄膜トランジスタ基板の配置図である。図2は、図1の薄膜トランジスタ基板をA-A'線に沿って切った断面図である。図3は、本発明の第1の実施形態による液晶表示装置に含まれるカラーフィルタ基板の配置図である。図4は、本発明の第1の実施形態による液晶表示装置の配置図である。図5は、図4の液晶表示装置をB-B'線に沿って切った断面図である。

【0021】

本発明の第1の実施形態による液晶表示装置は、図4及び図5に示すように、薄膜トラ

10

20

30

40

50

ンジスタ基板 1 と、これと対向するカラーフィルタ基板 2 と、これら両基板 1、2 の間に形成され、一定の方向に配向されている液晶層 3 と、から成る。

【0022】

先ず、図 1 及び図 2 を参照して、本発明の第 1 の実施形態による薄膜トランジスタ基板 1 について詳細に説明する。

【0023】

本発明の第 1 の実施形態による薄膜トランジスタ基板 1 は、第 1 の絶縁基板 10 上に形成されたゲート配線 22、24、ストレージ配線 28、29、ゲート絶縁膜 30、アクティブ層 40、オーミックコンタクト層 55、56、データ配線 62、65、66、67、保護膜 70 及び画素電極 82 などを含む。

10

【0024】

第 1 の絶縁基板 10 は、耐熱性及び透光性を有した物質、例えば透明ガラス又はプラスチックから成ってもよい。

【0025】

第 1 の絶縁基板 10 上には、第 1 の方向、本実施形態においては、画素電極の長手方向に直交する方向（以後、横方向ともいう）に実質的に平行に配列されたゲート配線 22、24 及びストレージ配線 28、29 が形成される。ゲート配線 22、24 及びストレージ配線 28、29 は同一の層、例えば第 1 の絶縁基板 10 の上に形成できる。

【0026】

ゲート配線 22、24 は、実質的に第 1 の方向に配置されてゲート信号を伝達するゲート線 22 及びゲート線 22 から突起形態で突出されたゲート電極 24 を含む。ゲート電極 24 は、後述するソース電極 65 及びドレイン電極 66 と共に薄膜トランジスタの三端子を構成する。

20

【0027】

ストレージ配線 28、29 は、第 1 の方向にゲート配線 22、24 と実質的に平行に配置された水平部 28 と、水平部 28 から第 2 の方向、本実施形態においては、第 1 の方向に直交する、画素電極の長手方向（以後、縦方向ともいう）に分枝されて後述するデータ配線 62、65、66、67 とオーバーラップする垂直部 29 と、を含む。

【0028】

ストレージ配線 28、29 は、ストレージ電圧が印加され、後述する画素電極 82 と共にストレージキャパシタを形成する一方、画素不良を修復する役割も果たす。

30

【0029】

水平部 28 は、ゲート配線 22、24、より詳しくは、ゲート線 22 と離隔され、ゲート線 22 と平行に配置される。水平部 28 は後述する画素電極 82 とオーバーラップするように配置され、これにより画素電極 82 と水平部 28 との間にはストレージキャパシタが形成される。

【0030】

水平部 28 の少なくとも一部は、後述する画素電極 82 とオーバーラップしない。具体的には、水平部 28 は全体的にゲート線 22 と平行であるが、水平部 28 の一部には画素電極 82 とオーバーラップしないように画素電極 82 の周縁より突出した折り曲げ部（28a）が形成される。折り曲げ部（28a）は、水平部 28 に隣接したゲート線 22 側に折り曲げられるが、ゲート配線 22、24 及びデータ配線 62、65、66、67 とオーバーラップしない。折り曲げ部（28a）の形状は例えば、U 字形状であってもよいが、画素電極 82 とオーバーラップしない限り円弧形状、V 字形状などであってもよく、多様な変形が可能である。このようにストレージ配線 28、29 が画素電極 82 とオーバーラップしない折り曲げ部（28a）を含むことによって、データ線 62 及び画素電極 82 などに断線又は短絡が生じた場合に、これを効率的に修復できる。このような液晶表示装置の画素不良修復方法については詳細に後述する。

40

【0031】

垂直部 29 は、前述した水平部 28 から実質的に第 2 の方向（本実施形態においては縦

50

方向)に分枝する。具体的には、水平部28は例えば、薄膜トランジスタ基板1の長辺に平行に横方向に沿って配置され、それぞれの水平部28から複数の垂直部29が分枝する。垂直部29は、薄膜トランジスタ基板1の短辺に平行に縦方向に配置される。

【0032】

垂直部29は、水平部28から分枝して、垂直部29の末端が隣接画素のゲート線22に隣接するように形成されるが、隣接画素のゲート線22と電氣的に接続されないように離隔される。

【0033】

垂直部29は、後述するデータ線62とオーバーラップして、データ線62の断線又は短絡の修復に用いられる。これについても本実施形態の液晶表示装置の画素不良修復方法を説明しながら詳細に説明する。

10

【0034】

垂直部29の幅(W_1)は、データ線62の幅(W_2)より広く形成される。これによりデータ線62の修復が容易になる。垂直部29の周縁は、第2の方向(本実施形態においては縦方向)に沿って画素電極82とオーバーラップして、バックライトアセンブリ(図示せず)から照射された光が漏れないようにする。すなわち、垂直部29は、隣接する一对の画素電極82とオーバーラップする。また図4を参照すれば、垂直部29の幅(W_1)は、開口率が減少しないように、ブラックマトリックス120の幅(W_3)と同一になるように形成される。

【0035】

20

再び図1及び図2を参照すれば、ゲート配線22, 24及びストレージ配線28, 29は、アルミニウム(A1)またはアルミニウム合金などのアルミニウム系列の金属、銀(Ag)または銀合金など銀系列の金属、銅(Cu)または銅合金など銅系列の金属、モリブデン(Mo)またはモリブデン合金などモリブデン系列の金属、クロム(Cr)、チタン(Ti)、タンタル(Ta)などからなってもよい。また、ゲート配線22, 24及びストレージ配線28, 29は、物理的性質が異なる二つの導電膜(図示せず)を含む多重膜構造を有してもよい。さらに、ゲート配線22, 24及びストレージ配線28, 29は、導電性有機高分子物質であるPEDOT(Poly Ethylene DiOxy Thiophene)のコーティング方法による塗布、又はインジェクト・プリンティング方法による印刷によって形成されてもよい。

30

【0036】

第1の絶縁基板10上には酸化シリコン(SiO_x)又は窒化シリコン物(SiN_x)などの無機絶縁物質、又はBCB(Benzo Cyclo Butene)、アクリル系物質、ポリイミドのような有機絶縁物質から成るゲート絶縁膜30が形成され、ゲート配線22, 24及びストレージ配線28, 29を覆っている。

【0037】

ゲート絶縁膜30上部の一部には、水素化アモルファスシリコン、多結晶シリコン又は導電性有機物質などから成るアクティブ層40が形成される。

【0038】

40

アクティブ層40は島形、線形などのように多様な形状を有してもよく、例えば本実施形態のように島形に形成された場合、アクティブ層40はゲート電極24上でゲート電極24とオーバーラップし、後述するソース電極65及びドレイン電極66と少なくとも一部がオーバーラップする。アクティブ層40の形は、島形に限定されず多様に変形できる。アクティブ層40が線形に形成される場合、データ線62下に設けられてゲート電極24上部まで延長された形状を有してもよい。

【0039】

アクティブ層40の上部には、シリサイド又はn型不純物が高濃度でドーピングされた n^+ 水素化アモルファスシリコン又はp型不純物がドーピングされたITO(酸化インジウムスズ)などの物質から作られたオーミックコンタクト層55, 56が形成されてもよい。オーミックコンタクト層55, 56は対を成してアクティブ層40上に設けられ、後

50

述するソース電極 6 5 及びドレイン電極 6 6 とアクティブ層 4 0 との接触特性を良好にする。アクティブ層 4 0 とアクティブ層 4 0 上部に形成されるソース電極 6 5 及びドレイン電極 6 6 との接触特性が良好な場合には、オーミックコンタクト層 5 5 , 5 6 は省略されてもよい。

【 0 0 4 0 】

アクティブ層 4 0 及びゲート絶縁膜 3 0 上には、データ配線 6 2 , 6 5 , 6 6 , 6 7 が形成される。データ配線 6 2 , 6 5 , 6 6 , 6 7 は実質的に第 2 の方向 (本実施形態においては縦方向) に配置される。データ配線 6 2 , 6 5 , 6 6 , 6 7 は、ゲート線 2 2 と絶縁されて交差することにより画素を定義するデータ線 6 2 、データ線 6 2 から分枝してアクティブ層 4 0 の上部まで延長されているソース電極 6 5 、及びソース電極 6 5 と分離されて対向するドレイン電極 6 6 を含む。

10

【 0 0 4 1 】

データ線 6 2 は、縦方向に配置されてゲート線 2 2 と交差し、データ信号が印加される。

【 0 0 4 2 】

ソース電極 6 5 は、データ線 6 2 から分枝して J 形状を有してもよく、アクティブ層 4 0 と少なくとも一部がオーバーラップする。

【 0 0 4 3 】

ドレイン電極 6 6 の一端は、J 形状であるソース電極 6 5 の凹部位に設けられ、アクティブ層 4 0 と少なくとも一部がオーバーラップする。

20

【 0 0 4 4 】

一方、ドレイン電極 6 6 の一端から延長されて、画素電極 8 2 と電氣的に接続されるドレイン電極拡張部 6 7 は、ドレイン電極 6 6 より幅が広く形成される。ドレイン電極拡張部 6 7 は、開口率を減少させないように画素領域外部に形成される。ドレイン電極 6 6 の一端からドレイン電極拡張部 6 7 に至る領域は、開口率減少を最小化するように線形に形成され、ストレージ配線 2 8 , 2 9 の水平部 2 8 とオーバーラップするように形成される。ここで、画素領域とは、ゲート配線 2 2 , 2 4 とデータ配線 6 2 , 6 5 , 6 6 , 6 7 によって定義される領域を指す。画素領域は、バックライトアセンブリから照射された光が通過する領域として理解されてもよい。従って、薄膜トランジスタ基板 1 の画素領域に対応するカラーフィルタ基板 (図 5 の 2 参照) のカラーフィルタ (図 3 の 1 3 0 参照) 領域も画素領域として理解されてもよい。

30

【 0 0 4 5 】

データ配線 6 2 , 6 5 , 6 6 , 6 7 はクロム、モリブデン系列の金属、タンタル及びチタンなど高融点金属から成ってもよく、高融点金属などから成る下部膜 (図示せず) とその上に設けられた低抵抗物質から成る上部膜 (図示せず) とから成る多層膜構造を有してもよい。多層膜構造の例としては、クロム下部膜とアルミニウム上部膜の二重膜又はアルミニウム下部膜とモリブデン上部膜の二重膜、及びモリブデン膜 - アルミニウム膜 - モリブデン膜の三重膜を挙げることができる。

【 0 0 4 6 】

データ線 6 2 、ドレイン電極 6 6 及び露出したアクティブ層 4 0 上には絶縁膜から成る保護膜 7 0 が形成される。ここで保護膜 7 0 は、窒化珪素又は酸化珪素から成る無機物、平坦化特性が良好であり、感光性を有する有機物又はプラズマ化学気相成長 (P l a s m a E n h a n c e d C h e m i c a l V a p o r D e p o s i t i o n ; P E C V D) で形成される a - S i : C : O 及び a - S i : O : F などの低誘電率絶縁物質などから成る。また、保護膜 7 0 は、有機膜の優秀な特性を生かしながら露出したアクティブ層 4 0 を保護するために下部無機膜と上部有機膜の二重膜構造を有してもよい。

40

【 0 0 4 7 】

保護膜 7 0 には、ドレイン電極拡張部 6 7 を露出させるコンタクトホール 7 2 が形成される。

【 0 0 4 8 】

50

保護膜 70 上には、コンタクトホール 72 を介してドレイン電極 66 と電氣的に接続される画素電極 82 が形成される。画素電極 82 は、一側にドレイン電極接続部 (82a) が形成されており、この部位はコンタクトホール 72 を介してドレイン電極 66、具体的には、ドレイン電極拡張部 67 と電氣的に接続され、ドレイン電極 66 を介してデータ電圧が印加される。ドレイン電極接続部 (82a) は、開口率が減少しないようにバックライトアセンブリから照射される光が通過する画素領域の外部に突出してもよい。

【0049】

画素電極 82 は、ITO 又は IZO (酸化インジウム亜鉛) などの透明導電体又はアルミニウムなどの反射性導電体から成ってもよい。

【0050】

図 4 及び図 5 を参照すると、データ電圧が画素電極 82 に印加された場合、画素電極 82 は、カラーフィルタ基板 2 の共通電極 140 と共に電界を生成することによって画素電極 82 と共通電極 140 との間の液晶層 3 の液晶分子の配向を決定する。

【0051】

以下、図 3 ~ 図 5 を参照して、本実施形態の液晶表示装置に含まれるカラーフィルタ基板 2 について詳細に説明する。

【0052】

カラーフィルタ基板 2 は、第 2 の絶縁基板 100 下面に形成されたブラックマトリックス 120、カラーフィルタ 130、オーバーコート膜 (図示せず) 及び共通電極 140 などを含み、薄膜トランジスタ基板 1 と対向するように配置される。

【0053】

カラーフィルタ基板 2 の第 2 の絶縁基板 100 は、耐熱性及び透光性を有した物質、例えば透明ガラス又はプラスチックから成ってもよい。

【0054】

本実施形態の絶縁基板 100 上には、例えばクロム (Cr) などの不透明物質から成るブラックマトリックス 120 が形成され、画素領域を区画する。

【0055】

ブラックマトリックス 120 は、第 1 の方向及び第 2 の方向にマトリックス形状に配置され、第 2 の方向 (本実施形態においては縦方向) の幅 (W_3) は、前述したようにストレージ配線 28、29 の垂直部 29 の幅と実質的に同一である。

【0056】

ブラックマトリックス 120 によって区画された画素領域には、順次に赤色、緑色、青色のカラーフィルタ 130 が形成される。カラーフィルタ 130 は、互いに異なる色の光を透過させる物質から成り、特定の波長帯の光だけを通過させる役割を果たす。

【0057】

カラーフィルタ 130 は、ストライプ、モザイク及びデルタ形状などで配置されてもよいが、本実施形態ではストライプ形状のカラーフィルタ 130 を例に挙げて説明する。ストライプ形状のカラーフィルタ 130 は、第 2 の方向 (本実施形態においては縦方向) に同じ色のカラーフィルタ 130 が配置される。すなわち、第 1 の方向 (本実施形態においては横方向) に見れば、任意の n 番目 (但し、 n は自然数) カラーフィルタは赤色カラーフィルタであってもよく、 $n+1$ 番目カラーフィルタは緑色カラーフィルタであってもよく、 $n+2$ 番目カラーフィルタは青色カラーフィルタであってもよい。

【0058】

カラーフィルタ 130 上にはオーバーコート膜が形成される。オーバーコート膜の上には ITO 又は IZO などの透明な導電物質から成る共通電極 140 が形成される。また、図示されてはいないが、画素電極 82 上には薄膜トランジスタ基板 1 と共通電極 140 とを一定間隔に維持するためのスペーサが形成されてもよく、スペーサによって維持される間隙に液晶層 3 が介在する。

【0059】

以下、図 6 ~ 図 8 を参照して、本実施形態の液晶表示装置に画素不良が発生した場合に

10

20

30

40

50

おける不良画素を修復する方法について詳細に説明する。図 6 は、図 1 の薄膜トランジスタ基板のデータ線に断線が発生した場合において、その修復方法を示した概略図である。図 7 は、図 1 の薄膜トランジスタ基板のデータ線に短絡が発生した場合において、その修復方法を示した概略図である。図 8 は、図 1 の薄膜トランジスタ基板の画素電極に短絡が発生した場合において、その修復方法を示した概略図である。

【0060】

先ず、図 1 及び図 2 で説明したような薄膜トランジスタ基板 1 を提供する。薄膜トランジスタ基板 1 は、多数の配線及び電極から成っているため、個々の配線及び電極に断線が発生するか、或いは配線相互間又は配線と電極との間に短絡が発生する可能性がある。

【0061】

具体的には、図 6 に示すように、データ線 6 2 に断線部位 (O_1) が発生すれば、断線したデータ線 6 2 と接続された全ての画素が作動しない。

【0062】

このような画素不良を修復するため、断線部位 (O_1) を中心にその両側に対応するデータ線 6 2 及びストレージ配線 2 8, 2 9 を導通させるようにレーザービームを照射してレーザー短絡部位 (LS_1 , LS_2) を形成する。レーザービームは、データ線 6 2 及びその下部に配置されたストレージ配線 2 8, 2 9 を一部溶かして、レーザー短絡部位 (LS_1 , LS_2) を形成し、これによりデータ線 6 2 及びストレージ配線 2 8, 2 9 が互いに電氣的に接続される。その結果、データ線 6 2 によって印加された信号がデータ線 6 2 の断線部位 (O_1) を通過せず、レーザー短絡部位 (LS_1 , LS_2) を経てストレージ配線 2 8, 2 9 の垂直部 2 9 に迂回する別途の電流通路が形成されることによって、不良画素を容易に修復できる。この場合、例えば緑色波長帯 (約 532 nm) を有したレーザービームが不良画素の修復に使用されてもよく、ストレージ配線 2 8, 2 9 の垂直部 2 9 とデータ線 6 2 とを溶かすため約 0.1 mJ ~ 1 mJ のレーザービームが印加されてもよい。レーザービームスポットの直径は、例えば約 1 μ m ~ 4 μ m であってもよい。

【0063】

しかしながら、前述した工程だけを行った場合、ストレージ配線 2 8, 2 9 にはデータ線 6 2 を経て印加されたデータ信号が伝達され、これはストレージ配線 2 8, 2 9 に印加されたストレージ電圧信号と干渉を起こして、不良が発生していない他の画素にも影響を及ぼす可能性がある。したがって、不良が発生した画素のストレージ配線 2 8, 2 9 を断線させることが好ましい。具体的には、ストレージ配線 2 8, 2 9 の水平部 2 8 のうち画素電極 8 2 とオーバーラップしない部分、すなわち折り曲げ部 2 8 a にレーザービームを照射してレーザー断線部位 (LC_1 , LC_2) を形成することによって、ストレージ配線 2 8, 2 9 を断線させる。この場合、断線したデータ線 6 2 の両側に隣接した画素領域の折り曲げ部 2 8 a の全てにレーザー断線部位 (LC_1 , LC_2) を形成する。すなわち、一つのデータ線 6 2 が断線された場合、レーザー断線部位 (LC_1 , LC_2) は、断線したデータ線 6 2 両側に設けられる 2 個の折り曲げ部 2 8 a にそれぞれ形成される。画素電極 8 2 とオーバーラップしない部分、すなわち折り曲げ部 2 8 a を断線させることによって、不良画素の修復過程で発生しうる他の画素の信号干渉現象が防止できる。

【0064】

本実施形態のようにレーザービームの使用及び画素電極 8 2 とオーバーラップしない折り曲げ部 (2 8 a) を有するストレージ配線 2 8, 2 9 によって、断線したデータ線 6 2 を修復するため CVD (Chemical Vapor Deposition) 方式で断線部分を接続させる場合に比べて、データ線 6 2 とその下部に設けられたソース電極 6 5 とが短絡されることによって発生する前述した信号干渉、或いは微細データ線 6 2 の更なる断線の発生を防止できる。

【0065】

図 7 に示すように、データ線 6 2 とストレージ配線 2 8, 2 9 とのオーバーラップ面積が広いため、これがパーティクルなどによって短絡されるおそれが大きい。データ線 6 2 とストレージ配線 2 8, 2 9 との間に短絡部位 (S_1) が発生すれば、短絡したデータ線

10

20

30

40

50

6 2 と接続された全てのストレージ配線 2 8 , 2 9 に前述した信号干渉が起こるため、画素不良が惹起される。

【 0 0 6 6 】

従って、この場合、ストレージ配線 2 8 , 2 9 の水平部 2 8 には画素電極 8 2 の周縁より突出した折り曲げ部 2 8 a が形成されているため、短絡したデータ線 6 2 の両側に隣接した画素領域の折り曲げ部 2 8 a にレーザー断線部位 (L C ₃ 、 L C ₄) を形成できる。すなわち、一つのデータ線 6 2 が短絡した場合、レーザー断線部位 (L C ₃ 、 L C ₄) は、短絡したデータ線 6 2 の両側に設けられた 2 個の折り曲げ部 2 8 a にそれぞれ形成されて、ストレージ配線 2 8 , 2 9 とデータ配線 6 2 , 6 5 , 6 6 , 6 7 とに信号干渉が発生することを防止する。

10

【 0 0 6 7 】

このように、本実施形態の薄膜トランジスタ基板 1 は、ストレージ配線 2 8 , 2 9 に折り曲げ部 2 8 a が形成され、この折り曲げ部 2 8 a が画素電極 8 2 の周縁より突出しているため、データ線 6 2 とストレージ配線 2 8 , 2 9 の垂直部 2 9 とが短絡した場合、短絡部位 (S ₁) に隣接したストレージ配線 2 8 , 2 9 の水平部 2 8 にレーザー断線部位 (L C ₃ 、 L C ₄) を容易に形成できる。これにより短絡したデータ線 6 2 による画素不良を容易に修復できる。

【 0 0 6 8 】

図 8 に示すように、パーティクルなどによってストレージ配線 2 8 , 2 9 と画素電極 8 2 との間に短絡部位 (S ₂) が発生すれば、画素電極 8 2 に所望していないストレージ電圧が印加され、画素不良が惹起される。

20

【 0 0 6 9 】

この場合、ストレージ配線 2 8 , 2 9 の水平部 2 8 a には画素電極 8 2 の周縁より突出した折り曲げ部 2 8 a が形成されているため、短絡したストレージ配線 2 8 , 2 9 の両側に隣接した画素領域の折り曲げ部 2 8 a にレーザー断線部位 (L C ₅ 、 L C ₆) を形成できる。すなわち、一つのストレージ配線 2 8 , 2 9 が短絡した場合、レーザー断線部位 (L C ₅ 、 L C ₆) は短絡したストレージ配線 2 8 , 2 9 の両側に設けられた 2 個の折り曲げ部 2 8 a にそれぞれ形成される。これにより、短絡したストレージ配線 2 8 , 2 9 に接続された全ての画素に画素不良が惹起されることを防止できる。

【 0 0 7 0 】

30

本実施形態の薄膜トランジスタ基板 1 は、ストレージ配線 2 8 , 2 9 に折り曲げ部 2 8 a が形成され、この折り曲げ部 2 8 a が画素電極 8 2 の周縁より突出しているため、画素電極 8 2 とストレージ配線 2 8 , 2 9 とが短絡した場合、ストレージ配線 2 8 , 2 9 にレーザー断線部位 (L C ₅ 、 L C ₆) を容易に形成できる。これにより、短絡したストレージ配線 2 8 , 2 9 に接続された全ての画素に画素不良が惹起されることを防止できる。このような不良画素修復方法においては、不良が発生した画素電極 8 2 にレーザービームを照射することにより、画素電極 8 2 とゲート線 2 2 とを短絡させて不良画素をオフさせなくとも不良画素を修復できる。

【 0 0 7 1 】

以下、図 9 及び図 1 0 を参照して、本発明の第 2 の実施形態による液晶表示装置について詳細に説明する。図 9 は、本発明の第 2 の実施形態による液晶表示装置に含まれる薄膜トランジスタ基板の配置図である。図 1 0 は図 9 の薄膜トランジスタ基板を C - C ' 線に沿って切った断面図である。

40

【 0 0 7 2 】

説明の便宜上、実施形態 1 の図面に示した各部材と同一の機能を有する部材は同一符号で示し、その説明は省略または簡略化する。本実施形態による液晶表示装置は、図 9 及び図 1 0 に示すように、本発明の実施形態 1 による液晶表示装置と以下を除外しては基本的に同一な構造を有する。すなわち、本実施形態による液晶表示装置は、隣接画素のストレージ配線 2 8 , 2 9 を互いに電氣的に接続させるブリッジ電極 8 4 をさらに含む。

【 0 0 7 3 】

50

本実施形態のストレージ配線 28, 29 の垂直部 29 末端には突出部 29a が形成される。突出部 29a は、画素電極 82' 側に突出しており、隣接画素領域のストレージ配線 28, 29 の折り曲げ部 28a と共に垂直線上に設けられる。

【0074】

ブリッジ電極 84 は、ゲート配線 22, 24 を中心に隣接する一対のストレージ配線 28, 29 を電氣的に接続する。具体的には、ブリッジ電極 84 は、隣接する一対のストレージ配線 28, 29 のうち何れか一つの水平部 28 と一対のストレージ配線 28, 29 のうち他の一つの垂直部 29 とを電氣的に接続する。ブリッジ電極 84 は、ブリッジ電極コンタクトホール 74, 76 によってストレージ配線 28, 29 の折り曲げ部 28a と突出部 29a とを電氣的に接続させる。これにより、ストレージ配線 28, 29 がブリッジ電極 84 によって互いに電氣的に接続されるため、画素不良を修復するために何れか一つのストレージ配線 28, 29 を断線させても、他の画素に信号遅延が惹起されることを防止できる。これについては後述する。

【0075】

ブリッジ電極 84 は、ブリッジ電極 84 に隣接する画素電極 82' と実質的に同一な物質から成り、実質的に同一な層に形成される。具体的には、画素電極 82' が ITO 又は IZO などのような透明導電性物質から成る場合、ブリッジ電極 84 も ITO 又は IZO 電極から成る。

【0076】

ブリッジ電極 84 は、全ての画素領域毎に形成されてもよい。言い換えれば、画素領域は対応するカラーフィルタ（図 3 の 130 参照）の種類に応じて赤色画素領域、緑色画素領域又は青色画素領域に区画され、ブリッジ電極 84 はこのような画素領域全てに形成されてもよい。ブリッジ電極 84 が形成された画素領域の画素電極 82' は、ブリッジ電極 84 が形成されない画素領域の画素電極 82 に比べて面積が狭くてもよい。すなわち、ブリッジ電極 84 が形成された画素領域において、画素電極 82' は、ブリッジ電極 84 と電氣的に接続されないように隅の一部が切断されてブリッジ電極 84 と離隔される。ブリッジ電極 84 は全ての画素領域毎に形成されてもよいが、前述した赤色画素領域、緑色画素領域及び青色画素領域のうち何れか一つ又は二つの画素領域にだけ形成されてもよい。何れか一つの画素領域は、輝度貢献度（contribution to luminance）が最小である青色画素領域であってもよい。ブリッジ電極 84 が輝度貢献度が最小である青色画素領域毎に形成されることによって、ブリッジ電極 84 形成による輝度減少を最小化でき、カラーフィルタ基板（図 3 の 2 参照）に形成されるスペースがブリッジ電極 84 に対応する部分に形成されることによる開口率減少も防止できる。

【0077】

以下、図 11 ~ 図 14 を参照して、本実施形態の液晶表示装置に画素不良が発生した場合における不良画素を修復する方法について詳細に説明する。図 11 は、図 9 の薄膜トランジスタ基板のデータ線に断線が発生した場合において、その修復方法を示した概略図である。図 12 は、図 9 の薄膜トランジスタ基板のデータ線に短絡が発生した場合において、その修復方法を示した概略図である。図 13 は、図 9 の薄膜トランジスタ基板の画素電極に短絡が発生した場合において、その修復方法を示した概略図である。図 14 は、図 9 の薄膜トランジスタ基板のストレージ配線に断線が発生した場合において、ブリッジ電極の役割を示した概略図である。

【0078】

先ず、図 9 及び図 10 で説明したようなブリッジ電極 84 が形成された薄膜トランジスタ基板 1' を提供する。

【0079】

図 11 に示すように、データ線 62 に断線部位 (O_1') が発生すれば、画素不良が発生する。これを修復するため、断線部位 (O_1') を中心にその両側に対応するデータ線 62 及びストレージ配線 28, 29 の垂直部 29 にレーザービームを照射してレーザー短絡部位 (LS_1' 、 LS_2') を形成し、データ線 62 とストレージ配線 28, 29 とを

互いに導通させる。さらに、断線したデータ線 6 2 の両側に隣接したストレージ配線 2 8 , 2 9 の折り曲げ部 2 8 a にレーザービームを照射して、レーザー断線部位 (LC_1' 、 LC_2') を形成する。横方向に接続されたストレージ配線 2 8 , 2 9 は同一なストレージ電圧信号が印加されるため、何れか一つの画素領域のストレージ配線 2 8 , 2 9 にレーザー断線部位 (LC_1' 、 LC_2') が存在すれば、断線部位が存在する画素領域よりも後の画素領域には第 1 の方向に接続されたストレージ配線 2 8 , 2 9 のストレージ電圧信号が伝達されない。しかしながら、レーザー断線部位 (LC_1' 、 LC_2') を含むストレージ配線 2 8 , 2 9 は、すぐ次の行に配置されたストレージ配線 2 8 , 2 9 とブリッジ電極 8 4 によって電氣的に接続されているため、次の行に配置されたストレージ配線 2 8 , 2 9 からストレージ電圧信号が印加される。このため、レーザー断線部位 (LC_1' 、 LC_2') が存在するストレージ配線 2 8 , 2 9 に接続された画素領域全体に信号遅延が発生することを防止できる。

10

【0080】

図 1 2 に示すように、データ線 6 2 とストレージ配線 2 8 , 2 9 との間に短絡部位 (S_1') が発生すれば、短絡したデータ線 6 2 と接続された全てのストレージ配線 2 8 , 2 9 に信号干渉が起こるため、画素不良が惹起される。このような画素不良を修復するため、短絡したデータ線 6 2 の両側に設けられる 2 個の折り曲げ部 2 8 a にレーザー断線部位 (LC_3' 、 LC_4') をそれぞれ形成し、ストレージ配線 2 8 , 2 9 とデータ配線 6 2 , 6 5 , 6 6 , 6 7 とに信号干渉が発生することを防止する。ブリッジ電極 8 4 によってストレージ配線 2 8 , 2 9 が互いに電氣的に接続されているため、何れか一つの画素領域にレーザー断線部位 (LC_3' 、 LC_4') が存在しても、その画素領域以後の他の画素領域に信号遅延が惹起されないことは、図 1 1 を参照して説明したとおりである。

20

【0081】

図 1 3 に示すように、ストレージ配線 2 8 , 2 9 と画素電極 8 2' との間に短絡部位 (S_2') が発生した場合、短絡したストレージ配線 2 8 , 2 9 の両側に隣接した画素領域の折り曲げ部 2 8 a にレーザー断線部位 (LC_5' 、 LC_6') を形成する。ブリッジ電極 8 4 によってストレージ配線 2 8 , 2 9 が互いに電氣的に接続されているため、何れか一つの画素領域にレーザー断線部位 (LC_5' 、 LC_6') が存在しても、その画素領域以後の他の画素領域に信号遅延が惹起されないことは図 1 1 を参照して説明したとおりである。

30

【0082】

図 1 4 に示すように、ストレージ配線 2 8 , 2 9、例えば水平部 2 8 に断線部位 (O_2') が発生した場合、断線部位 (O_2') が存在する画素領域には信号遅延が起こるが、ブリッジ電極 8 4 によって n 番目の行のストレージ配線 2 8、2 9 と $n+1$ 番目の行のストレージ配線 2 8 , 2 9 とが互いに電氣的に接続されているため、 n 番目の行のストレージ配線 2 8 , 2 9 には $n+1$ 番目の行のストレージ配線 2 8 , 2 9 に印加されたストレージ電圧信号が伝達される。従って、 n 番目の行の何れかの画素領域に断線部位 (O_2') が存在しても、同一行にある他の画素領域にストレージ電圧信号が伝達されない信号遅延は惹起されない。

40

【0083】

以上、添付した図面を参照して本発明の実施形態を説明したが、当業者であれば、本発明は本発明の技術的思想や必須的な特徴を変更せずに他の具体的な形態で実施されうることができる。したがって、上述した好適な実施形態は、例示的なものであり、限定的なものではないと理解されるべきである。

【図面の簡単な説明】

【0084】

【図 1】本発明の第 1 の実施形態による液晶表示装置に含まれる薄膜トランジスタ基板の配置図である。

【図 2】図 1 の薄膜トランジスタ基板を A - A' 線に沿って切った断面図である。

【図 3】本発明の第 1 の実施形態による液晶表示装置に含まれるカラーフィルタ基板の配

50

置図である。

【図４】本発明の第１の実施形態による液晶表示装置の配置図である。

【図５】図４の液晶表示装置をＢ－Ｂ′線に沿って切った断面図である。

【図６】図１の薄膜トランジスタ基板のデータ線に断線が発生した場合において、その修復方法を示した概略図である。

【図７】図１の薄膜トランジスタ基板のデータ線に短絡が発生した場合において、その修復方法を示した概略図である。

【図８】図１の薄膜トランジスタ基板の画素電極に短絡が発生した場合において、その修復方法を示した概略図である。

【図９】本発明の第２の実施形態による液晶表示装置に含まれる薄膜トランジスタ基板の配置図である。

【図１０】図９の薄膜トランジスタ基板をＣ－Ｃ′線に沿って切った断面図である。

【図１１】図９の薄膜トランジスタ基板のデータ線に断線が発生した場合において、その修復方法を示した概略図である。

【図１２】図９の薄膜トランジスタ基板のデータ線に短絡が発生した場合において、その修復方法を示した概略図である。

【図１３】図９の薄膜トランジスタ基板の画素電極に短絡が発生した場合において、その修復方法を示した概略図である。

【図１４】図９の薄膜トランジスタ基板のストレージ配線に断線が発生した場合におけるブリッジ電極の役割を示した概略図である。

【符号の説明】

【００８５】

１ 薄膜トランジスタ基板

２ カラーフィルタ基板

３ 液晶層

１０ 第１の絶縁基板

２２ ゲート線

２４ ゲート電極

２８ 水平部

２８ａ 折り曲げ部

２９ 垂直部

２９ａ 突出部

３０ ゲート絶縁膜

４０ アクティブ層

５５，５６ オーミックコンタクト層

６２ データ線

６５ ソース電極

６６ ドレイン電極

６７ ドレイン電極拡張部

７０ 保護膜

７２ コンタクトホール

７４，７６ ブリッジ電極コンタクトホール

８２，８２′ 画素電極

８４ ブリッジ電極

１００ 第２の絶縁基板

１２０ ブラックマトリックス

１３０ カラーフィルタ

１４０ 共通電極

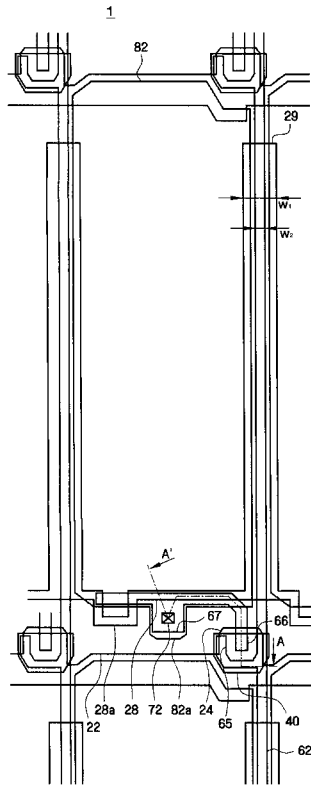
10

20

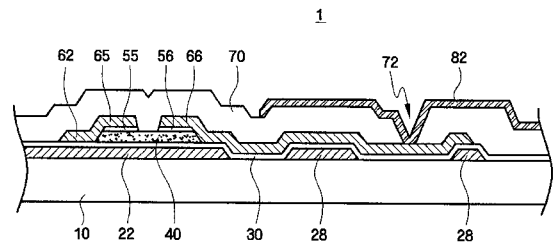
30

40

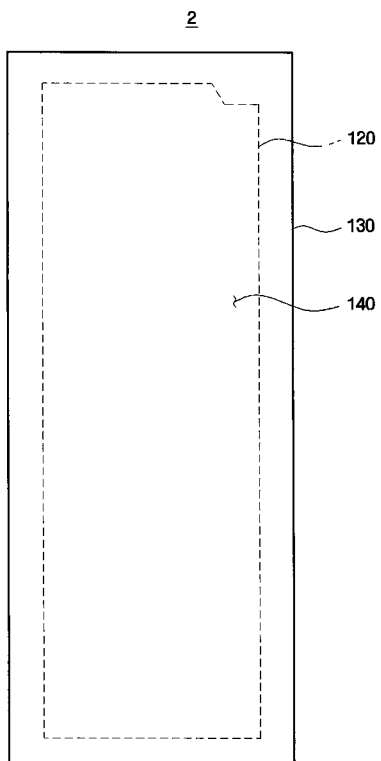
【 図 1 】



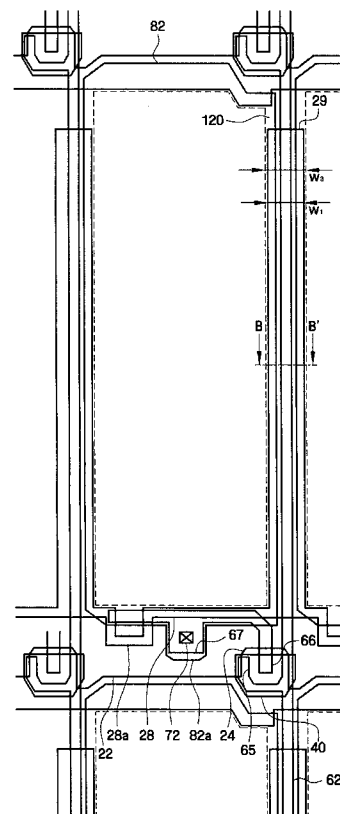
【 図 2 】



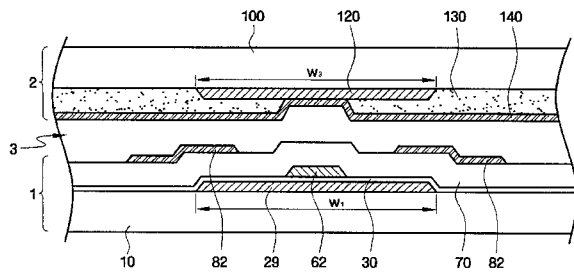
【 図 3 】



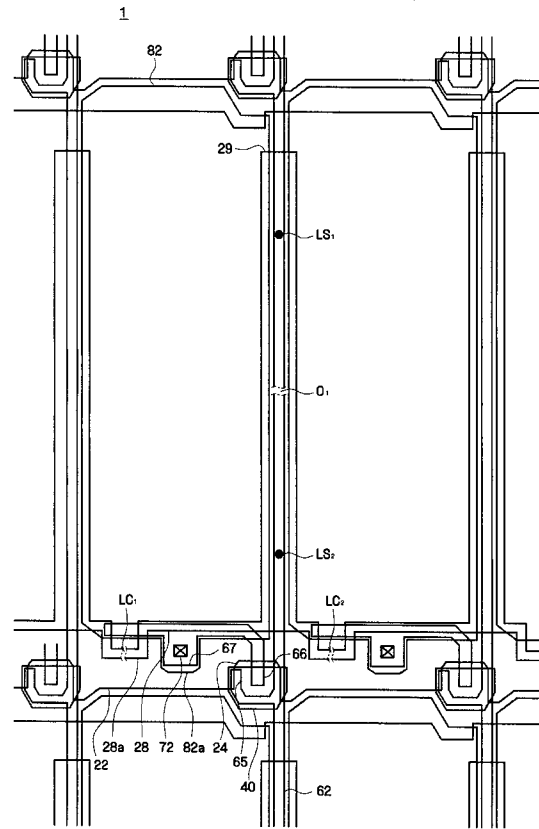
【 図 4 】



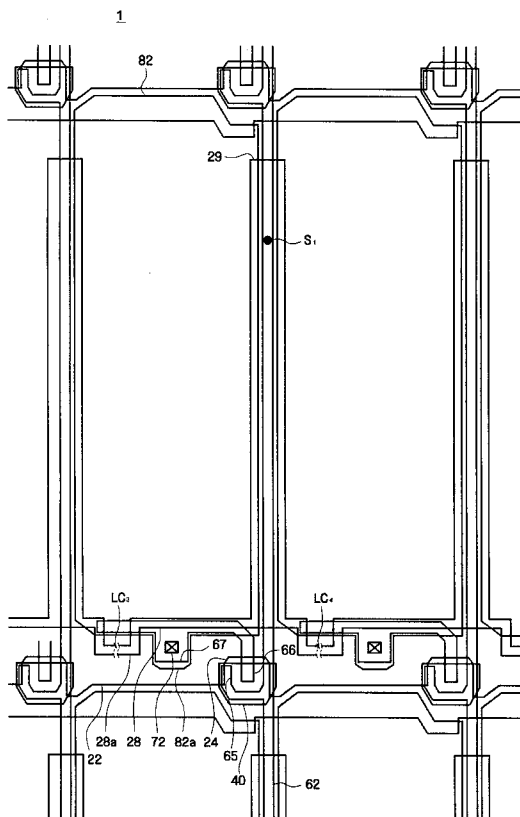
【図 5】



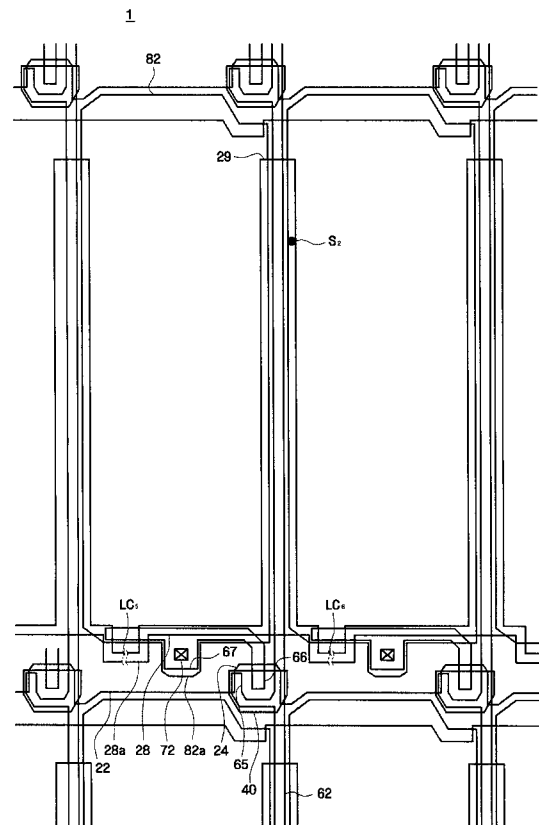
【図 6】



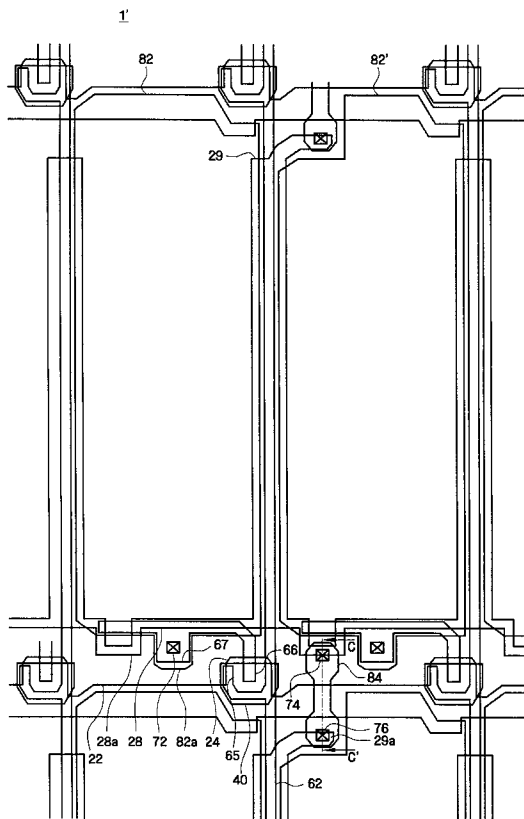
【図 7】



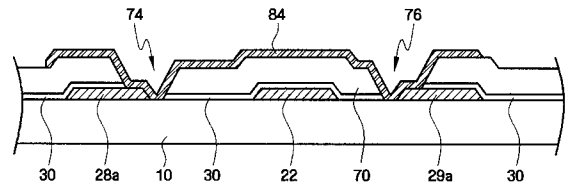
【図 8】



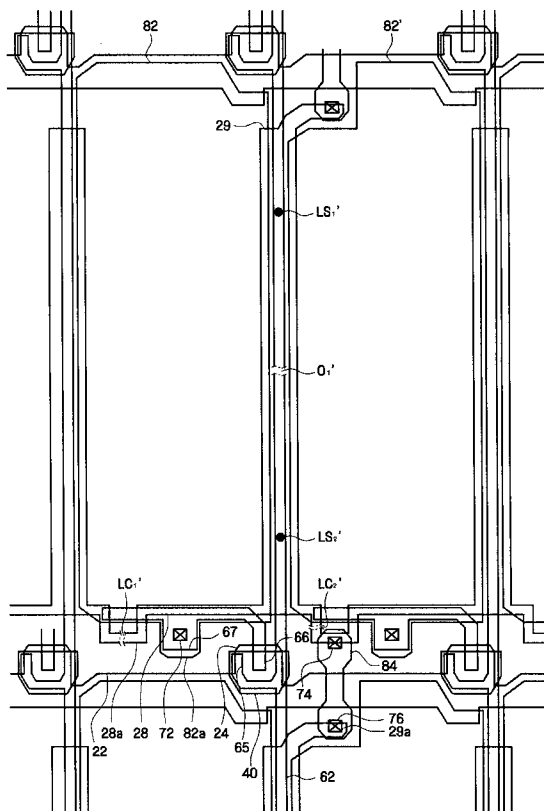
【図 9】



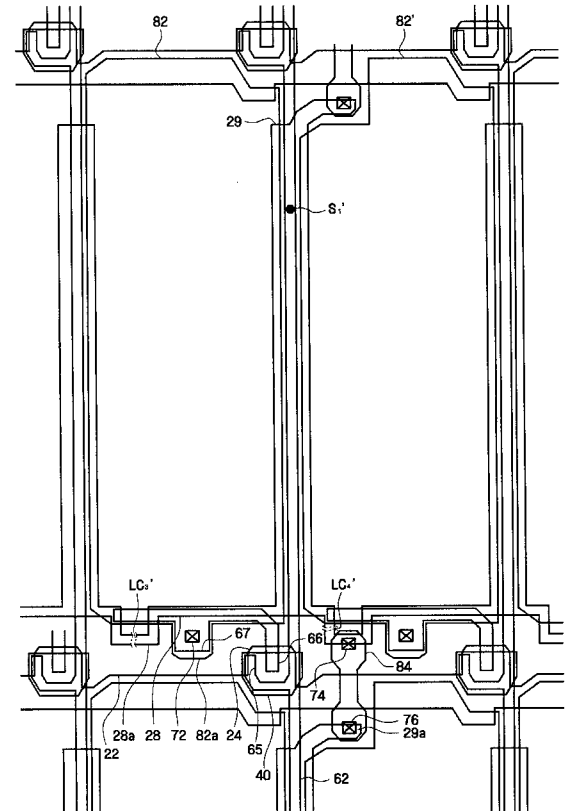
【図 10】



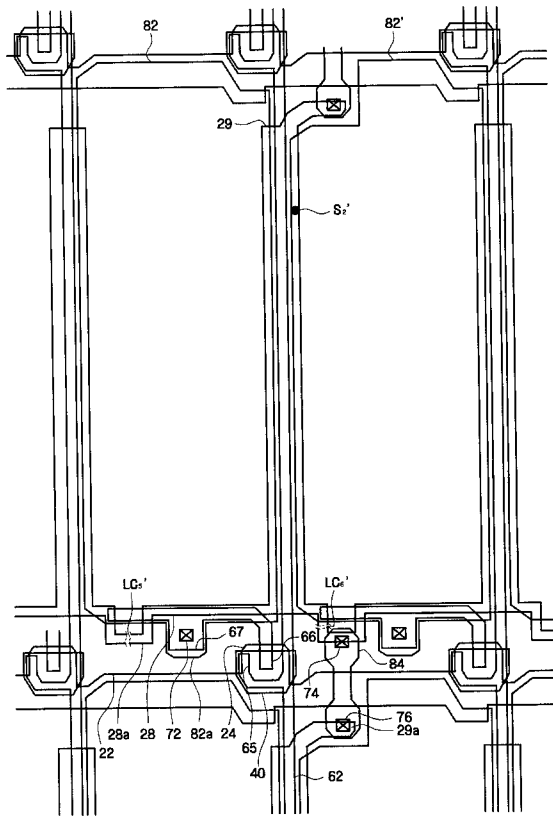
【図 11】



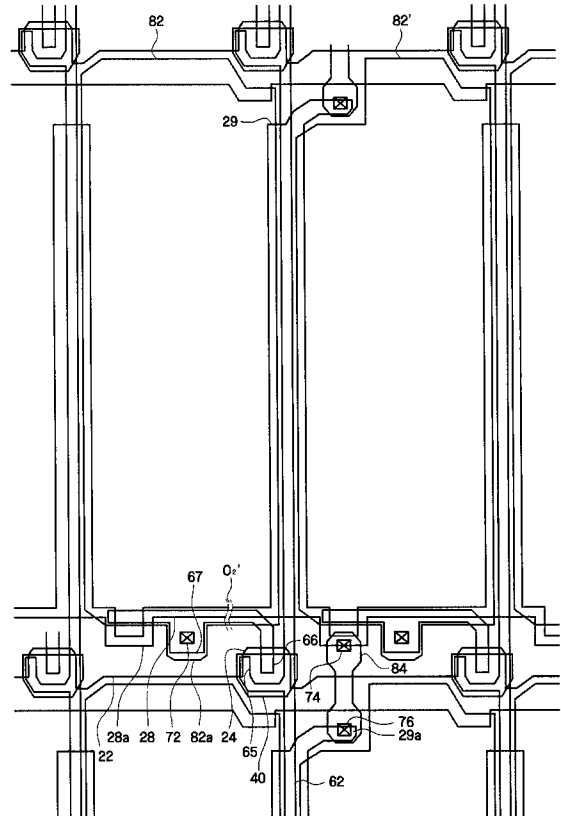
【図 12】



【図 13】



【図 14】



フロントページの続き

(72)発明者 姜 信 宅

大韓民国京畿道城南市盆唐區九美洞 ムジガエマエウル金剛アパートメント 1 1 0 3 棟 1 0 0 7 号

Fターム(参考) 2H088 FA14 FA15 HA02 HA08 HA10 HA20

2H092 GA13 GA26 HA02 JA24 JA41 JB22 JB31 JB69 JB73 MA49

MA52 NA25

专利名称(译)	液晶显示装置及其缺陷像素修复方法		
公开(公告)号	JP2008116912A	公开(公告)日	2008-05-22
申请号	JP2007213280	申请日	2007-08-20
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	張鐘雄 姜信宅		
发明人	張 鐘 雄 姜 信 宅		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/13		
CPC分类号	G02F1/136213 G02F1/136259 G02F2001/136263 G02F1/133345 G02F1/136286 G02F1/1368 G02F1/1309 G02F1/13624 H01L27/1244 H01L29/41733 H01L29/78603		
FI分类号	G02F1/1343 G02F1/1368 G02F1/13.101		
F-TERM分类号	2H088/FA14 2H088/FA15 2H088/HA02 2H088/HA08 2H088/HA10 2H088/HA20 2H092/GA13 2H092/GA26 2H092/HA02 2H092/JA24 2H092/JA41 2H092/JB22 2H092/JB31 2H092/JB69 2H092/JB73 2H092/MA49 2H092/MA52 2H092/NA25 2H192/AA24 2H192/CB05 2H192/CC42 2H192/DA15 2H192/DA43 2H192/EA04 2H192/EA22 2H192/EA43 2H192/HB34 2H192/HB37 2H192/HB38 2H192/HB49		
优先权	1020060108410 2006-11-03 KR		
其他公开文献	JP5190625B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供液晶显示装置和修复其缺陷像素的方法。

ŽSOLUTION：液晶显示装置包括：第一绝缘基板;栅线和存储线形成在第一绝缘基板上并且基本上平行于第一方向布置;数据线与栅极线和存储线绝缘并与它们交叉，并且基本上沿第二方向布置;像素电极形成在由栅极线和数据线限定的像素区域上;其中，存储线包括基本上沿第一方向布置并且不与像素电极重叠的水平部分，以及从水平部分基本上沿第二方向分支并与数据线重叠的垂直部分。从而有效且容易地修复缺陷像素。

Ž

