

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2007-293153
(P2007-293153A)

(43) 公開日 平成19年11月8日(2007.11.8)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H091
GO2F 1/1335 (2006.01)	GO2F 1/1335 520	2H092
GO2F 1/1345 (2006.01)	GO2F 1/1345	2H093
GO2F 1/133 (2006.01)	GO2F 1/133 550	5C006
GO9G 3/36 (2006.01)	GO9G 3/36	5C080
審査請求 未請求 請求項の数 13 O L (全 15 頁) 最終頁に続く		

(21) 出願番号	特願2006-123072 (P2006-123072)	(71) 出願人	304053854 エプソンイメージングデバイス株式会社 長野県安曇野市豊科田沢6925
(22) 出願日	平成18年4月27日 (2006.4.27)	(74) 代理人	100107906 弁理士 須藤 克彦
		(72) 発明者	瀬川 泰生 東京都港区浜松町二丁目4番1号 三洋エ プソンイメージングデバイス株式会社内
		Fターム(参考)	2H091 FA02Y FA14Y FD04 GA03 GA13 LA30 2H092 GA13 GA29 GA59 HA04 HA05 JA24 JA46 JB05 JB07 NA26 NA27 PA06 PA08 PA12 2H093 NA16 NC16 NC28 NC34 NC35 ND39 NE03 NE06 最終頁に続く

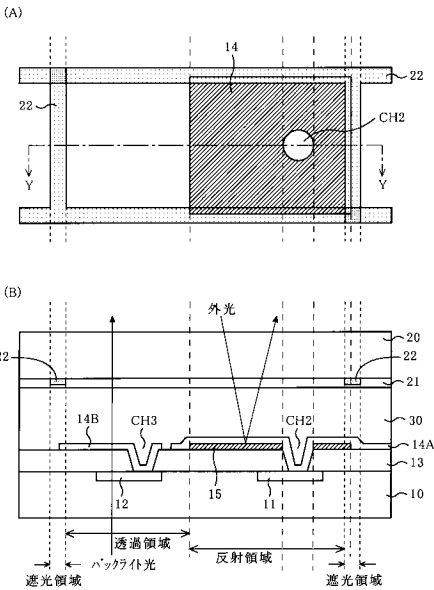
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】半透過型LCDにおいて、消費電力を低減し、製造工程を簡略化する。

【解決手段】半透過型LCDにおいて、透過領域の第2の透明画素電極14Bと反射領域の反射画素電極14A、15とを電気的に分離することにより、両電極に別々のビデオ信号を印加することが可能にした。また、透過領域と反射領域のセルギャップを同一、つまり第2の透明画素電極14Bと透明共通電極21との間の距離と、反射画素電極14A、15と透明共通電極21との間の距離を同一にするとともに、反射画素電極14A、15に印加されるビデオ信号の振幅を第2の透明画素電極14Bに印加されるビデオ信号の振幅により小さくした。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 の絶縁基板と、

前記第 1 の絶縁基板上に配置された透明画素電極と、

前記第 1 の絶縁基板上に配置され、前記透明画素電極と電氣的に分離された反射画素電極と、

前記第 1 の絶縁基板に対向して配置された第 2 の絶縁基板と、

前記第 2 の絶縁基板上に配置された透明共通電極と、

前記第 1 の絶縁基板と前記第 2 の絶縁基板の間に封入された液晶と、を備えることを特徴とする液晶表示装置。

10

【請求項 2】

第 1 のゲート信号に応じてオンし、第 1 のデータラインからのビデオ信号を前記透明画素電極に印加する第 1 の TFT と、

第 2 のゲート信号に応じてオンし、第 2 のデータラインからのビデオ信号を前記反射画素電極に印加する第 2 の TFT と、を備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 及び第 2 のデータラインが共通であり、前記第 1 及び第 2 の TFT が異なる期間にオンするように、前記第 1 及び第 2 のゲート信号を制御する制御回路を備えることを特徴とする請求項 2 に記載の液晶表示装置。

20

【請求項 4】

前記透明画素電極と前記透明共通電極との間の距離と、前記反射画素電極と前記透明共通電極との間の距離が同一であり、前記反射画素電極に印加されるビデオ信号の振幅が前記透明画素電極に印加されるビデオ信号の振幅により小さいことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記反射画素電極の下方に、前記第 1 及び第 2 の TFT が配置されていることを特徴とする請求項 2、3 に記載の液晶表示装置。

【請求項 6】

前記反射画素電極の下方に、前記第 1 の TFT に接続されたデータ保持用の第 1 の保持容量と、前記第 2 の TFT に接続されたデータ保持用の第 2 の保持容量とが配置されていることを特徴とする請求項 5 に記載の液晶表示装置。

30

【請求項 7】

第 1 の絶縁基板と、

前記第 1 の絶縁基板上に配置された透明画素電極と、

前記第 1 の絶縁基板上に配置され、前記透明画素電極と電氣的に分離された反射画素電極と、

前記第 1 の絶縁基板上に配置され、ビデオ信号を記憶するメモリ回路と、

前記メモリ回路に記憶されたビデオ信号に応じて、第 1 の駆動信号又は第 2 の駆動信号を選択的に前記反射画素電極に印加する駆動信号選択回路と、

40

前記第 1 の絶縁基板に対向して配置された第 2 の絶縁基板と、

前記第 2 の絶縁基板上に配置された透明共通電極と、

前記第 1 の絶縁基板と前記第 2 の絶縁基板の間に封入された液晶とを備えることを液晶表示装置。

【請求項 8】

第 1 のゲート信号に応じてオンし、第 1 のデータラインからのビデオ信号を前記透明画素電極に印加する第 1 の TFT と、

第 2 のゲート信号に応じてオンし、第 2 のデータラインからのビデオ信号を前記メモリ回路に書き込む第 2 の TFT と、を備えることを特徴とする請求項 7 に記載の液晶表示装置。

50

【請求項 9】

前記第 1 及び第 2 のデータラインが共通であり、前記第 1 及び第 2 の T F T が異なる期間にオンするように、前記第 1 及び第 2 のゲート信号を制御する制御回路を備えることを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 10】

複数の透過型画素に対応して 1 個のモノカラーの反射型画素を備える液晶表示装置であって、

前記透過型画素は、透明画素電極を備え、

前記反射型画素は、前記透明画素電極と分離された反射画素電極と、ビデオ信号を記憶するメモリ回路と、前記メモリ回路に記憶されたビデオ信号に応じて、第 1 の駆動信号又は第 2 の駆動信号を選択的に前記反射画素電極に印加する駆動信号選択回路とを備えることを特徴とする液晶表示装置。 10

【請求項 11】

複数色に対応した複数の透過型画素に隣接して、1 個の反射型画素が配置されていることを特徴とする請求項 10 に記載の液晶表示装置。

【請求項 12】

複数色に対応した複数の透過型画素が 2 行 × 2 列に配置され、1 行目と 2 行目の間に 1 個の反射型画素が配置されていることを特徴とする請求項 10 に記載の液晶表示装置。

【請求項 13】

前記反射型画素のメモリ回路は 2 ビット以上の記憶容量を有することを特徴とする請求項 12 に記載の液晶表示装置。 20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、透過領域と反射領域を有する半透過型の液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置（以下 L C D という）は、薄型で低消費電力であるという特徴を備え、現在コンピュータのモニターや、携帯電話等の携帯情報機器のモニターとして広く用いられている。L C D には、透過型 L C D と反射型 L C D とがある。透過型 L C D は、液晶に電圧を印加するための画素電極として透明電極を用い、L C D パネルの後方にバックライト光源を配置し、このバックライトの透過光量を L C D パネルで制御することで周囲が暗くても明るい表示ができる。しかし、常にバックライト光源を点灯して表示を行うため、消費電力が大きいこと、また昼間の屋外のように外光が強い環境では、十分なコントラストが確保できない特性がある。 30

【0003】

一方、反射型 L C D では、太陽光や室内灯などの外光を光源として用い、L C D パネルに入射するこれらの外光を、観察面側の基板に形成した反射電極によって反射する。そして、液晶に入射し、反射電極で反射された光の L C D パネルからの射出光量を画素毎に制御することで表示を行う。この反射 L C D は、光源として外光を用いるため、外光がない環境では表示を行えないが、透過型 L C D と異なり、光源による消費電力がなく低消費電力であり、また外光が強い環境で十分なコントラストが得られるという特性がある。 40

【0004】

近年、透過機能と反射機能の両方を併せ持ち、周囲が明るい環境でも暗い環境でも見やすい L C D として半透過型 L C D が開発されている。図 1 4 (A) は、画素毎に薄膜トランジスタ (T F T : thin film transistor) を備えた従来のアクティブマトリクス型の半透過型 L C D の一画素の平面図、図 1 4 (B) は図 1 4 (A) の X - X 線に沿った断面図である。

【0005】

この半透過型 L C D では、T F T 1 0 1 を備えた第 1 の絶縁基板 1 0 0 と、カラーフィ 50

ルター（不図示）を備えた第２の絶縁基板２００とが貼り合わされ、これらの基板間に液晶３００が封入されている。第１の絶縁基板１００の表面にはＴＦＴ１０１が形成され、平坦化絶縁膜１０２に開口されたコンタクトホールＣＨ１を通して、ＴＦＴ１０１に透明な画素電極１０３が接続されている。この画素電極１０３は、反射領域及び透過領域に延びている。また、反射領域の画素電極１０３の下には反射板１０４が形成されている。

【０００６】

一方、第２の絶縁基板２００上には、反射領域の画素電極１０３に対向して、突起部２０１が形成されており、この突起部２０１を覆って第２の絶縁基板２００の表面に透明な共通電極２０２が形成されている。これにより、反射領域のセルギャップは、透過領域にセルギャップの１／２程度に小さくなり、反射領域と透過領域の光路長が揃うことから、反射領域と透過領域の光学特性が最適化される。また、画素の外周にはブラックマトリクス２０３によって遮光領域が形成されている。

10

【０００７】

半透過型ＬＣＤを透過モードで用いる場合には、画素電極１０３に印加されるビデオ信号により、バックライトの透過光量が制御されることにより表示を行うことができる。また、上述の半透過型ＬＣＤを反射モードで用いる場合には、画素電極１０３に印加されるビデオ信号により、反射板１０４によって反射される外光の射出光量が制御されることにより表示を行うことができる。半透過型ＬＣＤについては、特許文献１に記載されている。

【特許文献１】特開２００５－１４１１１０号公報

20

【特許文献２】特開２００２－３１１９０９号公報

【特許文献３】特開２００５－４９４０２号公報

【発明の開示】

【発明が解決しようとする課題】

【０００８】

上述のように、従来の半透過型ＬＣＤの一画素において、透過領域と反射領域とが１つの画素電極１０３に印加される同一のビデオ信号で駆動される。反射モードを用いる場合にはバックライト光源が消えることによる消費電力の減少はあるが、画素を駆動する駆動回路から見た画素電極１０３の容量負荷は変わらないことから、駆動回路の消費電力は減少せず、メモリ回路内蔵型の反射型ＬＣＤ（特許文献２、３参照）と比較すると、消費電力が多いという問題を有していた。

30

【０００９】

また、従来の半透過型ＬＣＤでは、反射領域と透過領域の光路長を揃えて、透過領域と反射領域の光学特性を最適化するために、突起部２０１を形成する必要があるが、製造工程が複雑になるという問題も有していた。

【課題を解決するための手段】

【００１０】

本発明の液晶表示装置は、半透過型ＬＣＤにおいて、透過領域の透明画素電極と反射領域の反射画素電極とを電氣的に分離した。これにより、両電極に別々のビデオ信号を印加することが可能になり、特に反射モードの場合、透過画素電極を充電する必要がないため、駆動回路から見た容量負荷が減少することから、消費電力を低減することが可能になる。

40

【００１１】

また、上記構成に加えて、透過領域と反射領域のセルギャップを同一にして、反射画素電極に印加されるビデオ信号の振幅を透明画素電極に印加されるビデオ信号の振幅により小さくした。これにより、突起部を形成することなく、透過モードと反射モードの光学特性を最適化することが可能になり、製造工程を簡略化することができるとともに、ビデオ信号の振幅が小さくなることにより、さらに消費電力を低減できる。

【発明の効果】

【００１２】

50

本発明の液晶表示装置によれば、半透過型ＬＣＤにおいて、消費電力を低減し、製造工程を簡略化することができる。

【発明を実施するための最良の形態】

【００１３】

第１の実施の形態

本発明の第１の実施の形態について説明する。図１（Ａ）は、アクティブマトリクス型の半透過型ＬＣＤの一画素の概略平面図、図１（Ｂ）は図１（Ａ）のＹ－Ｙ線に沿った概略断面図である。

【００１４】

この半透過型ＬＣＤでは、第１のＴＦＴ１１及び第２のＴＦＴ１２を備えた第１の絶縁基板１０と、カラーフィルタ（不図示）を備えた第２の絶縁基板２０とが貼り合わされ、これらの基板間に液晶３０が封入されている。第１の絶縁基板１０の表面には第１のＴＦＴ１１が形成され、平坦化絶縁膜１３に開口されたコンタクトホールＣＨ２を通して、第１のＴＦＴ１１にＩＴＯからなる第１の透明画素電極１４Ａが接続されている。第１の透明画素電極１４Ａは反射領域にのみ配置されている。平坦化絶縁膜１３上の第１の透明画素電極１４Ａの下には、これに接触してアルミニウムからなる反射板１５が形成されている。第１の透明画素電極１４Ａと反射板１５によって反射画素電極が形成されている。

【００１５】

また、第１の絶縁基板１０の表面には第２のＴＦＴ１２が形成され、平坦化絶縁膜１３に開口されたコンタクトホールＣＨ３を通して、第２のＴＦＴ１２にはＩＴＯからなる第２の透明画素電極１４Ｂが接続されている。第２の透明画素電極１４Ｂは透過領域にのみ配置されており、第１の透明画素電極１４Ａ、反射板１５とは電氣的に分離されている。図１（Ｂ）では、第２のＴＦＴ１２は透過領域に形成されているように見えるが、実際には反射板１５の下に形成して、透過領域の開口率の低下を抑えることが好ましい。

【００１６】

また、第２の絶縁基板２０の表面は平坦であり、その表面に透明共通電極２１が形成されている。画素の外周にはブラックマトリクス２２によって遮光領域が形成されている。このように、本発明によれば、半透過型ＬＣＤにおいて、透過領域の第２の透明画素電極１４Ｂと反射領域の反射画素電極１４Ａ、１５とを電氣的に分離したので、両電極に別々のビデオ信号を印加することが可能になり、特に反射モードの場合、第２の透明画素電極１４Ｂを充電する必要がないため、駆動回路から見た容量負荷が減少することから、消費電力を低減することが可能になる。

【００１７】

また、第２の絶縁基板２０の表面は平坦であることから、透過領域と反射領域のセルギャップは同一、つまり第２の透明画素電極１４Ｂと透明共通電極２１との間の距離と、反射画素電極１４Ａ、１５と透明共通電極２１との間の距離は同一であり、反射画素電極１４Ａ、１５に印加されるビデオ信号の振幅を第２の透明画素電極１４Ｂに印加されるビデオ信号の振幅より小さく設定している。すなわち、図２に示すように、本発明の反射率対電圧カーブは、従来の反射率対電圧カーブ（反射領域のセルギャップが透過領域の瀬ギャップの１／２）より低電圧側にシフトする。従って、反射モードの黒電圧は、透過モードの黒電圧より低く設定される。

【００１８】

これにより、従来のように突起部を形成することなく、透過モードと反射モードの光学特性を最適化することが可能になり、製造工程を簡略化することができるとともに、ビデオ信号の振幅が小さくなることにより、さらに消費電力を低減できる。

【００１９】

次に、第１の絶縁基板１０上の画素のレイアウト、等価回路について詳しく説明する。図３は画素のレイアウト図であり２画素を示している。図４は、一画素の等価回路図である。図３に示すように、反射領域の反射画素電極１４Ａ、１５の下に第１のＴＦＴ１１、第２のＴＦＴ１２が配置されている。第１のＴＦＴ１１のドレインは、画素の左端におい

10

20

30

40

50

て縦方向に延びる第1のデータラインDL1に接続され、第1のTFT11のチャンネル上を横方向に延びる第1のゲートラインGL1が横断している。

【0020】

第1のTFT11のソースはコンタクトホールCH2を通して、第1の透明画素電極14Aに接続されている。第1のTFT11のソースは、第1の保持容量SC1の第1の下部電極16を兼ねており、この第1の下部電極16上に上部電極となる保持容量ラインSCLが絶縁膜を介してオーバーラップしている。

【0021】

一方、第2のTFT12のドレインは、画素の右端において縦方向に延びる第2のデータラインDL2に接続され、第2のTFT12のチャンネル上を横方向に延びる第2のゲートラインGL2が横断している。第2のTFT12のソースはコンタクトホールCH3を通して、第2の透明画素電極14Bに接続されている。

10

【0022】

第2のTFT12のソースは、第2の保持容量SC2の第2の下部電極17を兼ねており、この第2の下部電極17上に上部電極となる保持容量ラインSCLが絶縁膜を介してオーバーラップしている。第1のTFT11のソースと第2のTFT12のソースとは分離されている。

【0023】

また、図4に示すように、第1の保持容量SC1は第1のTFT11に接続され、第2の保持容量SC2は第2のTFT12に接続される。また、透明共通電極21には共通電位Vcomが印加される。この半透過型LCDの動作は、反射領域と透過領域について独立に行われる。すなわち、反射モード時には、第1のゲートラインGL1からの第1のゲート信号G1に応じて、第1のTFT11がオンし、第1のデータラインDL1からのビデオ信号が第1のTFT11を通して、反射画素電極14A, 15に印加される。このとき、ビデオ信号は第1の保持容量SC1によって保持される。

20

【0024】

一方、透過モード時には、第2のゲートラインGL2からの第2のゲート信号G2に応じて、第2のTFT12がオンし、第2のデータラインDL2からのビデオ信号が第2のTFT12を通して、第2の透過画素電極14Bに印加される。このとき、ビデオ信号は第2の保持容量SC2によって保持される。

30

【0025】

第2の実施の形態

この実施の形態は、第1の実施の形態の第1のデータラインDL1と第2のデータラインDL2を共通化したものである。図5の画素レイアウト、図6の一画素の等価回路図に示すように、一画素に対応して1本のデータラインDLが縦方向に延びている。このデータラインDLに第1のTFT11と第2のTFT12が接続されている。

【0026】

図7に示すように、LCDパネル40上に右辺に沿って、第1のゲートラインGL1に第1のゲート信号G1を出力する第1の垂直駆動回路41が配置され、LCDパネル40上に左辺に沿って、第2のゲートラインGL2に第2のゲート信号G2を出力する第2の垂直駆動回路42が配置されている。データラインDLにビデオ信号を出力する水平駆動回路43は、LCDパネル40の下辺に沿って配置されている。

40

【0027】

この半透過型LCDでは、ビデオ信号は反射領域と透過領域に時分割で書き込まれる。すなわち、図8のタイミング図に示すように、1水平期間(1H)の前半で第1のゲート信号G1がハイになり、第1のTFT11がオンする。この第1のTFT11がオンしている期間に、データラインDLからビデオ信号が第1のTFT11を通して反射画素電極14A, 15に印加される。このとき、半透過型LCDがRGBの画素を有する場合には、複数のデータラインDLにそれぞれ接続された、第1の水平スイッチ、第2の水平スイッチ、第3の水平スイッチが、それぞれ第1の水平スイッチ用信号(R)、第2の水平ス

50

イッチ用信号 (G) 第 3 水平スイッチ用信号 (B) に応じて、順番にオンし、それに同期して各データライン D L から R G B のビデオ信号が対応する R G B の画素に書き込まれる。

【 0 0 2 8 】

そして、1 水平期間 (1 H) の後半で第 1 のゲート信号 G 1 がロウになり、第 1 の T F T 1 1 がオフし、第 2 のゲート信号 G 2 がハイになり、第 2 の T F T 1 2 がオンする。

【 0 0 2 9 】

この第 2 の T F T 1 2 がオンしている期間に、データライン D L からビデオ信号が第 2 の T F T 1 2 を通して第 2 の透過電極 1 4 B に印加される。このとき、半透過型 L C D が R G B の画素を有する場合には、同様に、第 1 の水平スイッチ、第 2 の水平スイッチ、第 3 の水平スイッチが、それぞれ第 1 の水平スイッチ用信号 (R)、第 2 の水平スイッチ用信号 (G) 第 3 水平スイッチ用信号 (B) に応じて、順番にオンし、それに同期して各データライン D L から R G B のビデオ信号が対応する R G B の画素に書き込まれる。

10

【 0 0 3 0 】

なお、第 1 のデータライン D L 1 と第 2 のデータライン D L 2 とが共通化されない半透過型 L C D においては、水平駆動回路 4 3 は、それぞれのデータラインに対応して、L C D パネル 4 0 の下辺と上辺に分割して配置されてもよい。

【 0 0 3 1 】

第 3 の実施の形態

次に、本発明の第 3 の実施の形態について説明する。この実施の形態は、第 1、第 2 の実施の形態に基づくものであり、透過領域については第 1、第 2 の実施形態と同じであるが、反射領域にメモリ回路を内蔵し、メモリ回路に記憶されたビデオ信号に基づいて表示を行うようにしたものである。これにより、反射モード時における消費電力を数十 μ W に、さらに低減することができる。

20

【 0 0 3 2 】

図 9 は、メモリ回路を内蔵した半透過型 L C D の一画素の等価回路図である。メモリ回路 M C は、T F T 1 1 A、T F T 1 1 B、ビデオ信号の保持ループを形成するように帰還接続された第 1 のインバータ I N V 1 と第 2 のインバータ I N V 2 からなる。メモリ回路 M C は 1 ビットの S R A M セルと同じである。T F T 1 1 A のドレインには反射用の第 1 のデータライン D L 1 1、T F T 1 1 B には反射用の第 2 のデータライン D L 1 2 が接続されている。

30

【 0 0 3 3 】

T F T 1 1 A、T F T 1 1 B のゲートには第 1 のゲートライン G L 1 が共通に接続されている。第 1 のデータライン D L 1 1 にはビデオ信号が供給され、第 2 のデータライン D L 1 2 には反転されたビデオ信号が供給される。T F T 1 1 A、T F T 1 1 B のソースには、保持ループを形成した第 1 のインバータ I N V 1 と第 2 のインバータ I N V 2 が接続されている。

【 0 0 3 4 】

メモリ回路 M C の出力は、第 1 及び第 2 のトランスファゲート T G 1、T G 2 の制御端子に印加され、第 1 及び第 2 のトランスファゲート T G 1、T G 2 は、メモリ回路 M C に保持された 1 ビットのビデオ信号 (「 1 」 または 「 0 」) に応じて選択的にスイッチングする。

40

【 0 0 3 5 】

そして、第 1 のトランスファゲート T G 1 には、液晶 3 0 をオンさせる第 1 の電圧 V o n が入力され、第 2 のトランスファゲート T G 2 には、液晶 3 0 をオフさせる第 2 の電圧 V o f f が入力されている。したがって、メモリ回路 M C からビデオ信号 「 1 」 が出力された場合には、第 1 のトランスファゲート T G 1 がオンし、第 2 の電圧 V o f f が反射画素電極 1 4 A、1 5 に印加され、それによって液晶 3 0 はオフする (この場合、例えば、黒表示) 。

【 0 0 3 6 】

50

一方、メモリ回路MCからビデオ信号「0」が出力された場合には、第2のトランスファゲートTG2がオンし、第1の電圧Vonが反射画素電極14A, 15に印加され、それによって液晶30はオンする(この場合、例えば白表示)。

【0037】

これにより、反射モード時にはメモリ回路MCに書き込まれ、保持されたビデオ信号に基づいて表示が行われることにより、第1の垂直駆動回路41、第2の垂直駆動回路42、水平駆動回路43等の周辺回路の動作を停止させることができるので、LCDパネル全体の消費電力を数十 μ Wに低減することができる。

【0038】

第1の垂直駆動回路41(反射用)、第2の垂直駆動回路42(透過用)については図7と同様の配置であるが、水平駆動回路43については、それぞれのデータラインに対応して、LCDパネル40の下辺と上辺に分割して配置することが好ましい。また、透過モード時には、反射領域については黒表示となるようなビデオ信号をメモリ回路MCに記憶し、反射領域をブラックマトリクスとして機能させることが好ましい。

【0039】

透過領域については、図4の回路と同様であり、透過用のデータラインとして第3のデータラインDL13が設けられている。

【0040】

第4の実施の形態

この実施の形態は第3の実施の形態の第1のデータラインDL11と第3のデータラインDL13を共通化したものである。図10の一画素の等価回路図に示すように、これらのデータラインは1本のデータラインDL14に共通化されている。また、データラインDL14からのビデオ信号を反転する第3のインバータINV3を画素内に設け、反転されたビデオ信号をTFT11Bに供給することが好ましい。これにより、第2のデータラインDL12については省略することができる。この場合は、反射領域、透過領域へのビデオ信号の書き込みは図8のような時分割駆動により行われる。

【0041】

第5の実施の形態

次に、本発明の第5の実施の形態について説明する。第3、第4の実施の形態によれば、一画素の反射領域にメモリ回路MCを設けているので、一画素内の配線数とTFT素子数が非常に多くなる。一般に反射型LCDに要求される光学特性は透過型LCDに比べて低いことと、反射率を上げることのみが要求されることが多いことから、反射領域のみをモノカラー(白黒)の表示とする半透過型LCDも実用化されている。そこで、両者を組み合わせることで、透過モード時は高い光学特性が得られ、反射モード時はモノカラー表示を行い、反射率が高く、しかもメモリ回路MCを内蔵することでさらに消費電力が低い半透過型LCDを実現することができる。

【0042】

図11はそのような半透過型LCDの等価回路図である。RGBの3原色に対応した3個の透過型画素に隣接して、1個のモノカラーの反射型画素GSMが配置されている。これらの画素は、それぞれサブピクセルと呼ばれることがある。

【0043】

反射型画素GSMの構成は、図9の反射領域の構成と同様であり、メモリ回路MC、第1及び第2のトランスファゲートTG1, TG2を備えている。TFT11A、TFT11Bにはそれぞれ反射用データラインDL21, DL22が接続されている。

【0044】

透過型画素GS(R), GS(G), GS(B)はTFT12、保持容量SCを有し、それぞれ独立した透明画素電極14B(R), 14B(G), 14B(B)を備えている。これらの透明画素電極14B(R), 14B(G), 14B(B)と反射型画素GSMの反射画素電極14A, 15とは電氣的に分離されている。そして、透過型画素GS(R)のTFT12には透過用データラインDL(R)、透過型画素GS(G)のTFT12

10

20

30

40

50

には透過用データラインDL(G)、透過型画素GS(B)のTF T12には透過用データラインDL(B)が接続されている。

【0045】

図12は、透明型画素と反射型画素と信号配線のレイアウトを示した平面図である。Vdd配線は電源配線、Vss配線は接地配線であり、メモリ回路MCの第1及び第2のインバータINV1, INV2に接続される。

【0046】

また、透過用データラインDL(R), DL(G), DL(B)のうち、2本を反射用データラインDL21, DL22と共用することで、透過型画素GS(R), GS(G), GS(B)の開口率を向上させることができる。

10

【0047】

第6の実施の形態

第5の実施形態では、RGBの3原色に対応した3個の透過型画素GS(R), GS(G), GS(B)に対応して、1個のモノカラーの反射型画素GSMが配置されるが、この実施の形態では、図13に示すように、12個の透過型画素GS(R), GS(G), GS(B)に対応して、1個のモノカラーの反射型画素GSMを配置している。

【0048】

高精細化すると、配線数や素子数の多いメモリ回路内蔵画素を1画素内に、あるいは3個の透過型画素毎に1個配置することは現実的には難しくなる。そこで、表示品位に対する要求レベルが透過モードに比べて低い反射モードの解像度を下げることで、その分反射モードの消費電力を低減することができる。

20

【0049】

具体的なレイアウト例として、図13に示すように、RGB3原色に対応した3個の透過型画素GS(R), GS(G), GS(B)を1つの絵素として、これが2行×2列に配置され、1行目と2行目の間に、1個の反射型画素GSMを配置する。反射型画素GSMの横方向の幅は、透過型画素の6個分相当することになる。このように反射型画素GSMの面積が大きく確保されることを利用して、反射型画素GSM内のメモリ回路MCは1ビットではなく、2ビット以上にして表示の階調度を上げることが可能になる。

【0050】

なお、第5及び第6の実施の形態では、RGBの3原色に対応した3個の透過型画素に隣接して1つの反射型画素が配置される場合を示したが、RGBの3原色にC(シアン)等の色を加えた4色以上に対応した4個以上の透過型画素に隣接して1つの反射型画素が配置されてもよい。

30

【図面の簡単な説明】

【0051】

【図1】本発明の第1の実施の形態による液晶表示装置の一画素の概略平面図及び概略断面図である。

【図2】透過率対電圧カーブ、反射率対電圧カーブを示す図である。

【図3】本発明の第1の実施の形態による液晶表示装置の一画素の平面図である。

【図4】本発明の第1の実施の形態による液晶表示装置の一画素の等価回路図である。

40

【図5】本発明の第2の実施の形態による液晶表示装置の一画素の平面図である。

【図6】本発明の第2の実施の形態による液晶表示装置の一画素の等価回路図である。

【図7】本発明の第2の実施の形態によるLCDパネルの平面図である。

【図8】本発明の第2の実施の形態による液晶表示装置のタイミング図である。

【図9】本発明の第3の実施の形態による液晶表示装置の一画素の等価回路図である。

【図10】本発明の第4の実施の形態による液晶表示装置の一画素の等価回路図である。

【図11】本発明の第5の実施の形態による液晶表示装置の等価回路図である。

【図12】本発明の第5の実施の形態による液晶表示装置のレイアウト図である。

【図13】本発明の第6の実施の形態による液晶表示装置のレイアウト図である。

【図14】従来例の液晶表示装置の一画素の概略平面図及び概略断面図である。

50

【符号の説明】

【0052】

10, 100	第1の絶縁基板	11	第1のTFT
11A, 11B, 101	TFT	12	第2のTFT
13, 102	平坦化絶縁膜	14A	第1の透明画素電極（反射画素電極）
14B	第2の透明画素電極		
14B(R), 14B(G), 14B(B)	透明画素電極		
15	反射膜（反射画素電極）	16	第1の下部電極
17	第2の下部電極	20, 200	第2の絶縁基板
21	透明共通電極	22, 203	ブラックマトリクス
30, 300	液晶	40	LCDパネル
41	第1の垂直駆動回路	42	第2の垂直駆動回路
43	水平駆動回路		
103	画素電極	104	反射板
201	突起部	202	共通電極
CH1 ~ CH3	コンタクトホール		
DL1, DL11	第1のデータライン		
DL2, DL12	第2のデータライン		
DL13	第3のデータライン	DL14	データライン
DL21, DL22	反射用データライン		
DL(R), DL(G), DL(B)	透過用データライン		
G1	第1のゲート信号	G2	第2のゲート信号
GL1	第1のゲートライン	GL2	第2のゲートライン
GS(R), GS(G), GS(B)	透過型画素		
INV1	第1のインバータ	INV2	第2のインバータ
INV3	第3のインバータ	MC	メモリ回路
SC	保持容量	SC1	第1の保持容量
SC2	第2の保持容量	SC_L	保持容量ライン
TG1	第1のトランスファゲート	TG2	第2のトランスファゲート

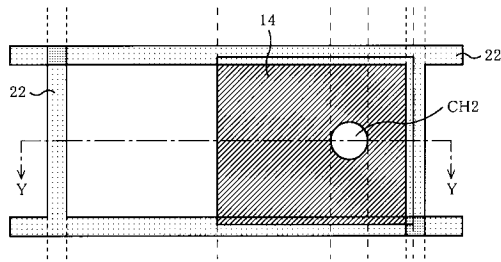
10

20

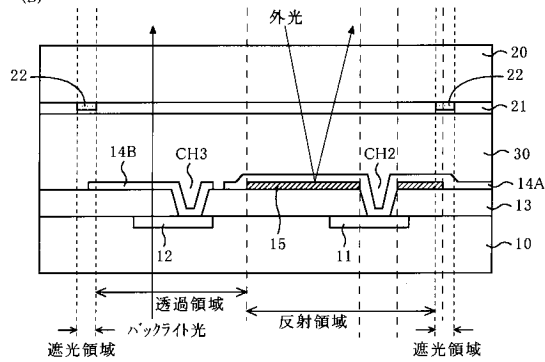
30

【図 1】

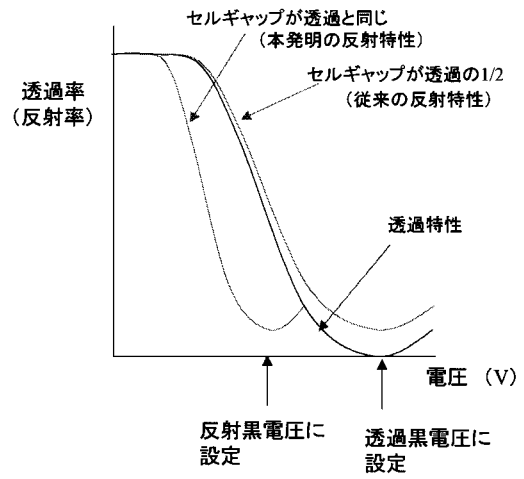
(A)



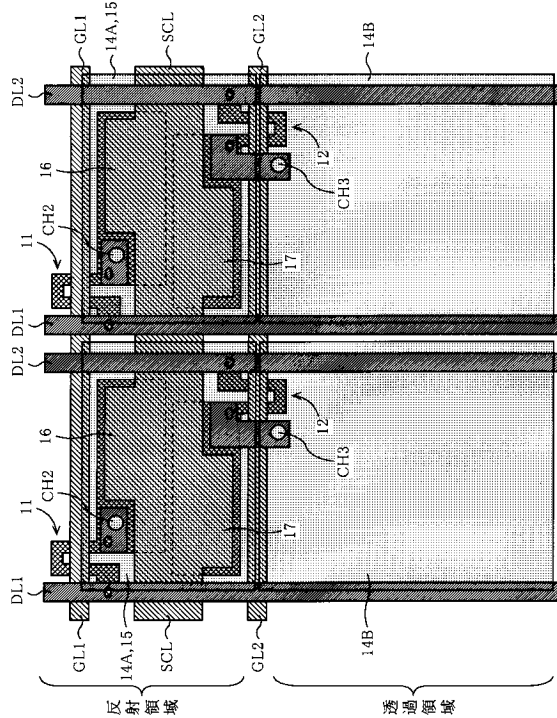
(B)



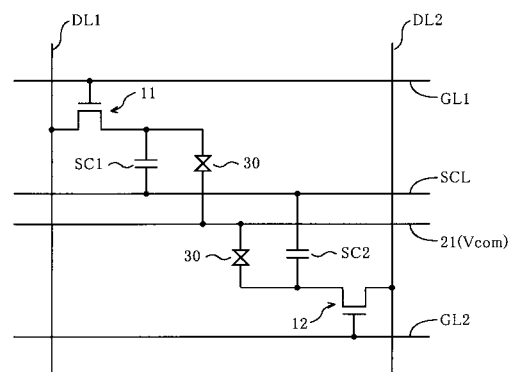
【図 2】



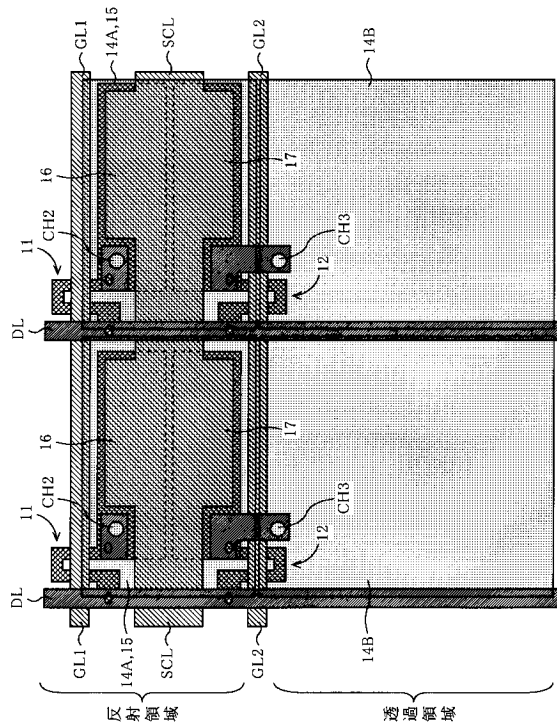
【図 3】



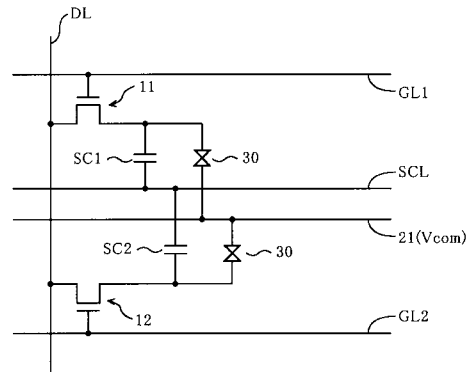
【図 4】



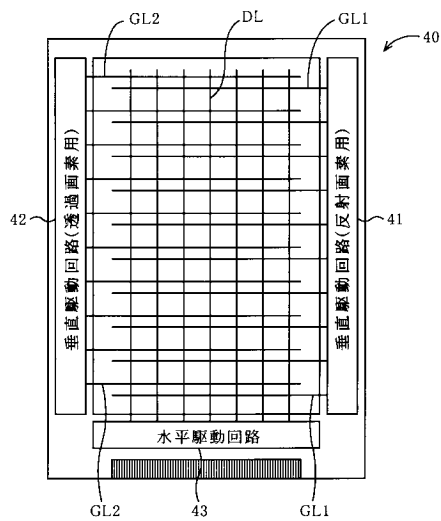
【図5】



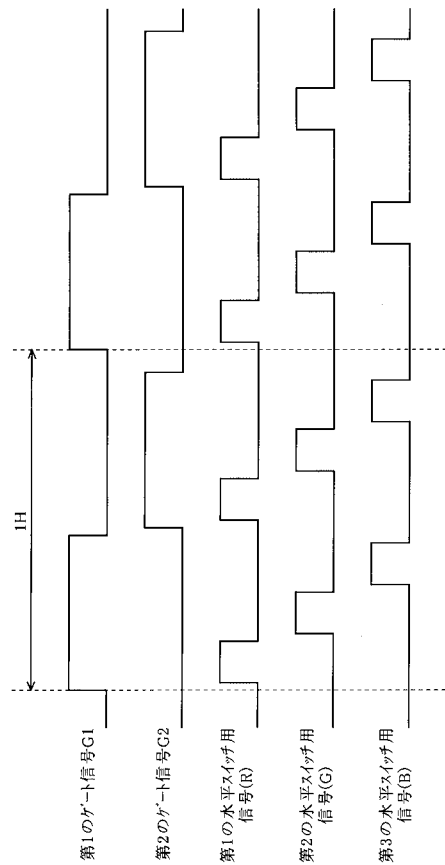
【図6】



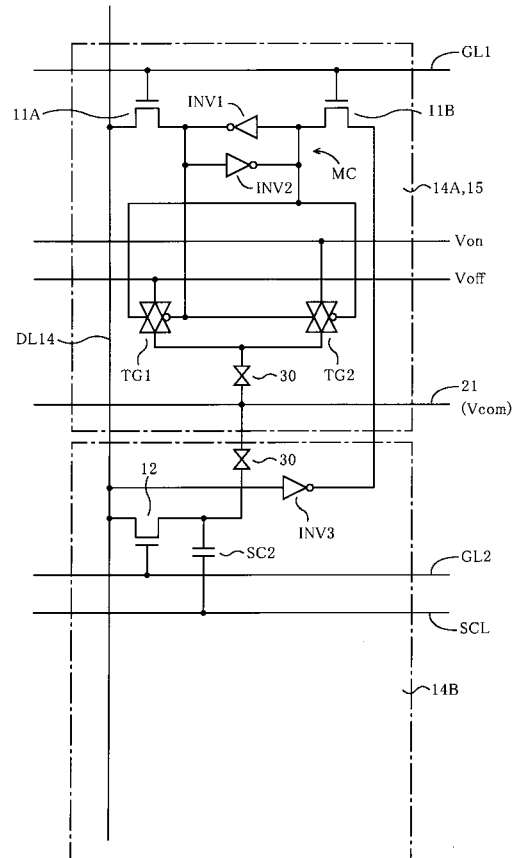
【図7】



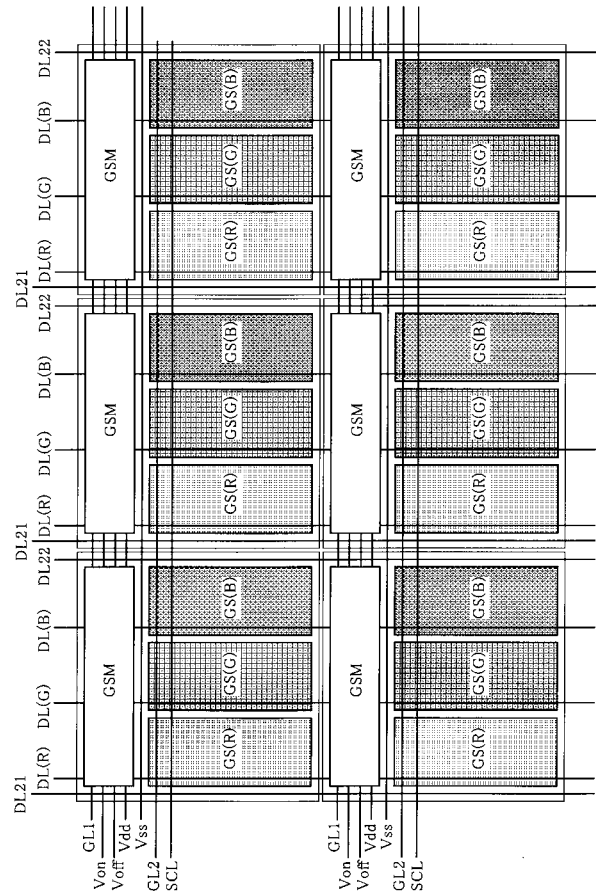
【図8】



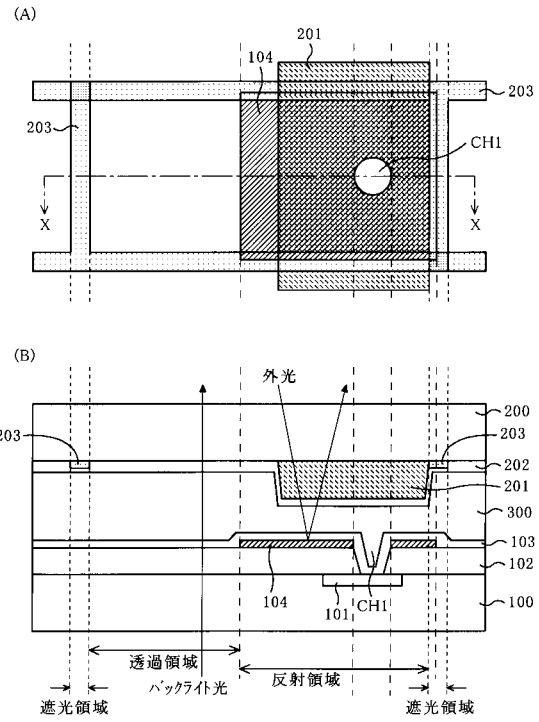
【 図 1 0 】



【 図 1 2 】



【 図 1 4 】



フロントページの続き

(51) Int.Cl.			F I			テーマコード (参考)		
G 0 9 G	3/20	(2006.01)	G 0 9 G	3/20	6 1 1 A			
			G 0 9 G	3/20	6 8 0 H			
			G 0 9 G	3/20	6 2 4 B			
			G 0 9 G	3/20	6 2 2 D			
			G 0 9 G	3/20	6 2 3 C			
F ターム(参考)								
5C006	AC21	AF71	BB16	BB28	BC06	BF01	BF24	BF26
	FA16	FA47						
5C080	AA10	BB05	CC03	DD26	DD28	FF11	JJ02	JJ03
	JJ04	JJ05						
	JJ06							

专利名称(译)	液晶表示装置		
公开(公告)号	JP2007293153A	公开(公告)日	2007-11-08
申请号	JP2006123072	申请日	2006-04-27
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	瀬川泰生		
发明人	瀬川 泰生		
IPC分类号	G02F1/1343 G02F1/1335 G02F1/1345 G02F1/133 G09G3/36 G09G3/20		
FI分类号	G02F1/1343 G02F1/1335.520 G02F1/1345 G02F1/133.550 G09G3/36 G09G3/20.611.A G09G3/20.680. H G09G3/20.624.B G09G3/20.622.D G09G3/20.623.C		
F-TERM分类号	2H091/FA02Y 2H091/FA14Y 2H091/FD04 2H091/GA03 2H091/GA13 2H091/LA30 2H092/GA13 2H092/GA29 2H092/GA59 2H092/HA04 2H092/HA05 2H092/JA24 2H092/JA46 2H092/JB05 2H092/JB07 2H092/NA26 2H092/NA27 2H092/PA06 2H092/PA08 2H092/PA12 2H093/NA16 2H093/NC16 2H093/NC28 2H093/NC34 2H093/NC35 2H093/ND39 2H093/NE03 2H093/NE06 5C006/AC21 5C006/AF71 5C006/BB16 5C006/BB28 5C006/BC06 5C006/BF01 5C006/BF24 5C006/BF26 5C006/BF27 5C006/EB04 5C006/FA16 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD26 5C080/DD28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 2H191/FA02Y 2H191/FA08Y 2H191/FA14Y 2H191/FA31Y 2H191/GA04 2H191/GA05 2H191/GA19 2H191/LA13 2H191/LA40 2H191/NA18 2H191/NA22 2H191/NA24 2H191/NA25 2H191/NA28 2H191/NA34 2H193/ZA04 2H193/ZA19 2H193/ZA46 2H193/ZE23 2H193/ZF37 2H193/ZP03 2H291/FA02Y 2H291/FA08Y 2H291/FA14Y 2H291/FA31Y 2H291/GA04 2H291/GA05 2H291/GA19 2H291/LA13 2H291/LA40 2H291/NA18 2H291/NA22 2H291/NA24 2H291/NA25 2H291/NA28 2H291/NA34		
代理人(译)	须藤克彦		
外部链接	Espacenet		

摘要(译)

要解决的问题：降低功耗并简化半透射型LCD（液晶显示器）的制造步骤。解决方案：在半透射型LCD中，透射区域中的第二透明像素电极14B和反射区域中的反射像素电极14A和15电分离，使得可以将单独的视频信号施加到两个电极。使透射区域和反射区域中的单元间隙彼此相等，即，第二透明像素电极14B与透明公共电极21之间的距离以及反射像素电极14A和15之间的距离与透明公共使电极21彼此相等，并且使施加到反射像素电极14A和15的视频信号的幅度窄于施加到第二透明像素电极14B的视频信号的幅度。 Z

