

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-164195

(P2007-164195A)

(43) 公開日 平成19年6月28日(2007.6.28)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H090
G02F 1/133 (2006.01)	G02F 1/133 550	2H093
G02F 1/1337 (2006.01)	G02F 1/133 570	5C006
G09G 3/20 (2006.01)	G02F 1/1337 505	5C080
	G02F 1/133 575	
審査請求 未請求 請求項の数 19 O L (全 27 頁) 最終頁に続く		

(21) 出願番号 特願2006-336867 (P2006-336867)
 (22) 出願日 平成18年12月14日 (2006.12.14)
 (31) 優先権主張番号 10-2005-0123135
 (32) 優先日 平成17年12月14日 (2005.12.14)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国京畿道水原市靈通区梅灘洞416
 (74) 代理人 110000051
 特許業務法人共生国際特許事務所
 (72) 発明者 金 鍾 雨
 大韓民国 京畿道 安養市 萬安区 安養
 6洞 476-34番地 ソバンビル A
 -202号
 Fターム(参考) 2H090 JB02 JB03 KA04 LA01 LA04
 LA15 MA15

最終頁に続く

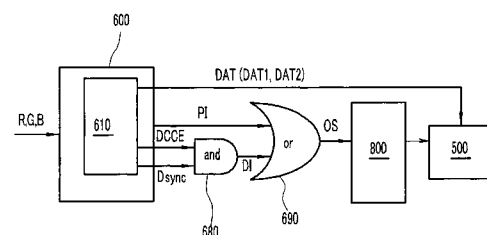
(54) 【発明の名称】 液晶表示装置とその画像信号補正方法及びその駆動方法

(57) 【要約】

【課題】 面視認性を向上させつつ、液晶の応答速度を速くすることができる液晶表示装置及び画像信号補正方法を提供する。

【解決手段】 第1、第2副画素を有す複数画素、予備信号、補正画像信号、補正画像信号のイネーブル信号、補正画像信号印加用同期信号を生成する画像信号補正部、イネーブル信号と同期信号を論理積し補正情報信号を出力する第1回路、補正情報信号と画素情報信号を論理和し結果信号を出力する第2回路、結果信号に応じ第1、第2階調電圧集合を生成する階調電圧生成部を有し、イネーブル信号は補正画像信号印加で“1”非印加で“0”、同期信号は補正画像信号印加時期で“1”非印加時期で“0”、画素情報信号は第1副画素に補正画像信号印加で“1”第2副画素に補正画像信号印加で“0”、結果信号は“1”で第1階調電圧集合“0”で第2階調電圧集合を選択、第1階調電圧集合は同一階調で第2階調電圧集合より高電位。

【選択図】 図13



【特許請求の範囲】

【請求項 1】

第 1 及び第 2 副画素を有する複数の画素と、

直前画像信号及び現在画像信号に基づいて予備信号を生成し、該予備信号及び次の画像信号に基づいて補正画像信号を生成し、該補正画像信号のイネーブル信号及び補正画像信号が印加される区間に対する同期信号を生成する画像信号補正部と、

前記補正画像信号のイネーブル信号及び前記同期信号を論理積して補正情報信号を出力する第 1 回路と、

前記補正情報信号と画素情報信号を論理和して結果信号を出力する第 2 回路と、

前記結果信号に応じて互いに異なる第 1 または第 2 階調電圧集合を生成する階調電圧生成部とを有し、

前記イネーブル信号は、前記補正画像信号が印加される場合論理値“1”であり、印加されない場合論理値“0”であり、

前記同期信号は、前記補正画像信号が印加される時期は論理値“1”であり、印加されない時期は論理値“0”であり、

前記画素情報信号は、前記第 1 副画素に前記補正画像信号が印加される場合論理値“1”であり、前記第 2 副画素に前記補正画像信号が印加される場合論理値“0”であり、

前記結果信号は、論理値“1”である場合に第 1 階調電圧集合を選択し、論理値“0”である場合に第 2 階調電圧集合を選択し、

前記第 1 階調電圧集合は同一階調で前記第 2 階調電圧集合より電位が高いことを特徴とする液晶表示装置。 20

【請求項 2】

前記階調電圧生成部からの階調電圧を選択することにより、前記画像信号補正部からの前記補正画像信号をデータ電圧に変え、前記第 1 副画素または前記第 2 副画素に供給するデータ駆動部をさらに有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 副画素は第 1 薄膜トランジスタを有し、前記第 2 副画素は第 2 薄膜トランジスタを有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記第 1 薄膜トランジスタに接続される第 1 ゲート線と、前記第 2 薄膜トランジスタに接続される第 2 ゲート線と、前記第 1 及び第 2 薄膜トランジスタに接続され前記第 1 及び第 2 ゲート線と交差するデータ線とをさらに有することを特徴とする請求項 3 に記載の液晶表示装置。 30

【請求項 5】

前記画素情報信号は、信号制御部から前記階調電圧生成部に印加される選択信号（SE）を有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記予備信号と前記直前画像信号との差は、前記現在画像信号と前記直前画像信号との差以上であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

前記画像信号補正部は、前記直前画像信号及び前記現在画像信号を記憶するフレームメモリと、前記直前画像信号と現在画像信号対に対する基準予備信号を記憶するルックアップテーブルとを有することを特徴とする請求項 1 に記載の液晶表示装置。 40

【請求項 8】

前記画像信号補正部は、前記基準予備信号を補間して前記予備信号を生成することを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 9】

前記同期信号が論理値“1”である各区間は、1 フレームまたは 2 フレームであることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 10】

前記第1副画素の面積は、前記第2副画素の面積より小さいことを特徴とする請求項1に記載の液晶表示装置。

【請求項11】

前記第1副画素に印加されるデータ電圧は、前記第2副画素に印加されるデータ電圧より高いことを特徴とする請求項1に記載の液晶表示装置。

【請求項12】

第1及び第2副画素を有する液晶表示装置の画像信号補正方法であって、

直前画像信号及び現在画像信号に基づいて予備信号を生成し、該予備信号及び次の画像信号に基づいて補正画像信号生成する段階と、

前記補正画像信号のイネーブル信号及び前記補正画像信号を同期化する同期信号を生成する段階と、

前記イネーブル信号と前記同期信号とを論理積して補正情報信号を生成する段階と、

前記補正情報信号と画素情報信号とを論理和して結果信号を生成する段階と、

前記結果信号に応じて第1階調電圧集合または第2階調電圧集合を生成する段階とを有し、

前記イネーブル信号は、前記補正画像信号が印加される場合論理値“1”であり、印加されない場合論理値“0”であり、

前記同期信号は、前記補正画像信号が印加される時期は論理値“1”であり、印加されない時期は論理値“0”であり、

前記画素情報信号は、前記第1副画素に前記補正画像信号が印加される場合論理値“1”であり、前記第2副画素に前記補正画像信号が印加される場合論理値“0”であり、

前記結果信号は、論理値“1”ある場合に第1階調電圧集合を選択し、論理値“0”である場合に第2階調電圧集合を選択し、

前記第1階調電圧集合は同一階調で前記第2階調電圧集合より電位が高いことを特徴とする液晶表示装置の画像信号補正方法。

【請求項13】

前記同期信号が論理値“1”である各区間は、1フレームまたは2フレームであることを特徴とする請求項12に記載の液晶表示装置の画像信号補正方法。

【請求項14】

第1及び第2副画素を有する液晶表示装置の駆動方法であって、

直前画像信号、現在画像信号及び次の画像信号を比較する段階と、

前記比較した結果に応じて補正画像信号を生成しそれを出力する段階と、

前記比較した結果に応じて現在画像信号を出力する段階と、

前記補正画像信号が出力される場合、前記補正画像信号に対応する第1データ電圧及び第2データ電圧を生成する段階と、

前記現在画像信号が出力される場合、前記現在画像信号に対応する第3データ電圧及び第4データ電圧を生成する段階と、

前記補正画像信号が出力される場合、前記第1副画素及び第2副画素に前記第1データ電圧を印加する段階と、

前記現在画像信号が出力される場合、前記第1副画素には第3データ電圧を印加し、前記第2副画素には第4データ電圧を印加する段階とを有することを特徴とする液晶表示装置の駆動方法。

【請求項15】

前記補正画像信号が出力される区間は、1フレームまたは2フレームであることを特徴とする請求項14に記載の液晶表示装置の駆動方法。

【請求項16】

前記第1データ電圧は前記第2データ電圧より高く、前記第3データ電圧は前記第4データ電圧より高いことを特徴とする請求項14に記載の液晶表示装置の駆動方法。

【請求項17】

前記第1副画素の面積は、前記第2副画素の面積より小さいことを特徴とする請求項1

10

20

30

40

50

4 に記載の液晶表示装置の駆動方法。

【請求項 18】

前記第 1 副画素は第 1 薄膜トランジスタを有し、前記第 2 副画素は第 2 薄膜トランジスタを有することを特徴とする請求項 14 に記載の液晶表示装置の駆動方法。

【請求項 19】

前記液晶表示装置は、前記第 1 薄膜トランジスタに接続される第 1 ゲート線と、前記第 2 薄膜トランジスタに接続される第 2 ゲート線と、前記第 1 及び第 2 薄膜トランジスタに接続され、前記第 1 及び第 2 ゲート線と交差するデータ線とを有することを特徴とする請求項 18 に記載の液晶表示装置の駆動方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置とその画像信号補正方法及びその駆動方法に関し、詳細には、側面視認性を向上させつつ、液晶の応答速度を速くすることができる液晶表示装置とその画像信号補正方法及びその駆動方法に関する。

【背景技術】

【0002】

液晶表示装置は現在最も広く使用されている平板表示装置のひとつであり、画素電極と共通電極等の電場生成電極が形成されている二枚の表示板と、その間に挟持された液晶層とからなり、電場生成電極に電圧を印加して液晶層に電場を生成し、これによって液晶層の液晶分子の配向を決定し、入射光の偏光を制御して画像を表示する。

20

【0003】

また、液晶表示装置は、各画素電極に接続されるスイッチング素子及びスイッチング素子を制御し、画素電極に電圧を印加するためのゲート線とデータ線等の複数の信号線を有する。このような液晶表示装置の中でも、電場が印加されない状態で液晶分子の長軸を上下表示板に対して垂直になるように配列した垂直配向方式の液晶表示装置は、コントラスト比が大きく、基準視野角が広いことから注目を集めている。ここで基準視野角とは、コントラスト比が 1 : 10 の視野角または階調間輝度反転限界角度を意味する。

【0004】

垂直配向モード液晶表示装置の広視野角を実現するための手段としては、電場生成電極に切開部を形成する方法と、電場生成電極上に突起を形成する方法等がある。切開部と突起とで液晶分子の傾斜方向を決定できるので、これらを使用して液晶分子の傾斜方向を複数の方向に分散することによって基準視野角を広くすることができる。

30

【0005】

また、側面視認性を改善するために、1つの画素を2つの副画素に分割し、2つの副画素を容量性結合させた後、一方の副画素には直接電圧を印加し、他方の副画素には容量性結合による電圧下降を生じさせることで、2つの副画素の電圧を異ならせ、透過率が異なるようにする方法が提示されている。

【0006】

一方、このような液晶表示装置は、コンピュータの表示装置のみならずテレビ等の表示画面にも広く使用されるようになり、動画を表示することが要求されている。しかし、液晶表示装置は、液晶の応答速度が遅いため、動画表示能力がやや弱い。

40

したがって、液晶の遅い応答速度を補償するために、入力画像信号に対応するデータ電圧より高いかまたは低いデータ電圧（オーバーシュート電圧、アンダーシュート電圧）を画素電極に印加する方法が開発されてきた。

【0007】

2つの副画素を有する液晶表示装置において、2つの副画素がそれぞれ異なるガンマ曲線を有する。相対的に電圧の低い副画素のガンマ曲線は、低階調で一定の階調変化に対する電圧の変化量が微小であり、オーバーシュート電圧等を加えた場合、液晶の遅い応答速

50

度を補償することは容易でないという問題があった。

【発明の開示】

【発明が解決しようとする課題】

【0008】

そこで、本発明は上記従来の液晶表示装置における問題点に鑑みてなされたものであって、本発明の目的は、側面視認性を向上させつつ、液晶の応答速度を速くすることができる液晶表示装置とその画像信号補正方法及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0009】

上記目的を達成するためになされた本発明による液晶表示装置は、第1及び第2副画素を有する複数の画素と、直前画像信号及び現在画像信号に基づいて予備信号を生成し、該予備信号及び次の画像信号に基づいて補正画像信号を生成し、該補正画像信号のイネーブル信号及び補正画像信号が印加される区間に対する同期信号を生成する画像信号補正部と、前記補正画像信号のイネーブル信号及び前記同期信号を論理積して補正情報信号を出力する第1回路と、前記補正情報信号と画素情報信号を論理和して結果信号を出力する第2回路と、前記結果信号に応じて互いに異なる第1または第2階調電圧集合を生成する階調電圧生成部とを有し、前記イネーブル信号は、前記補正画像信号が印加される場合論理値“1”であり、印加されない場合論理値“0”であり、前記同期信号は、前記補正画像信号が印加される時期は論理値“1”であり、印加されない時期は論理値“0”であり、前記画素情報信号は、前記第1副画素に前記補正画像信号が印加される場合論理値“1”であり、前記第2副画素に前記補正画像信号が印加される場合論理値“0”であり、前記結果信号は、論理値“1”である場合に第1階調電圧集合を選択し、論理値“0”である場合に第2階調電圧集合を選択し、前記第1階調電圧集合は同一階調で前記第2階調電圧集合より電位が高いことを特徴とする。

【0010】

前記階調電圧生成部からの階調電圧を選択することにより、前記画像信号補正部からの前記補正画像信号をデータ電圧に変え、前記第1副画素または前記第2副画素に供給するデータ駆動部をさらに有することが好ましい。

前記第1副画素は第1薄膜トランジスタを有し、前記第2副画素は第2薄膜トランジスタを有することが好ましい。

前記第1薄膜トランジスタに接続される第1ゲート線と、前記第2薄膜トランジスタに接続される第2ゲート線と、前記第1及び第2薄膜トランジスタに接続され、前記第1及び第2ゲート線と交差するデータ線とを有することが好ましい。

前記画素情報信号は、信号制御部から前記階調電圧生成部に印加される選択信号（SE）を有することが好ましい。

前記予備信号と前記直前画像信号との差は、前記現在画像信号と前記直前画像信号との差以上であることが好ましい。

前記画像信号補正部は、前記直前画像信号及び前記現在画像信号を記憶するフレームメモリと、前記直前画像信号と前記現在画像信号対に対する基準予備信号を記憶するルックアップテーブルを有することが好ましい。

前記画像信号補正部は、前記基準予備信号を補間して前記予備信号を生成することが好ましい。

前記同期信号が論理値“1”の各区間は1フレームまたは2フレームであることが好ましい。

前記第1副画素の面積は、前記第2副画素の面積より小さいことが好ましい。

前記第1副画素に印加されるデータ電圧は、前記第2副画素に印加されるデータ電圧より高いことが好ましい。

【0011】

上記目的を達成するためになされた本発明による液晶表示装置の画像信号補正方法は、第1及び第2副画素を有する液晶表示装置の画像信号補正方法であって、直前画像信号及

10

20

30

40

50

び現在画像信号に基づいて予備信号を生成し、該予備信号及び次の画像信号に基づいて補正画像信号生成する段階と、前記補正画像信号のイネーブル信号及び前記補正画像信号を同期化する同期信号を生成する段階と、前記イネーブル信号と前記同期信号とを論理積して補正情報信号を生成する段階と、前記補正情報信号と画素情報信号とを論理和して結果信号を生成する段階と、前記結果信号に応じて第1階調電圧集合または第2階調電圧集合を生成する段階とを有し、前記イネーブル信号は、前記補正画像信号が印加される場合論理値“1”であり、印加されない場合論理値“0”であり、前記同期信号は、前記補正画像信号が印加される時期は論理値“1”であり、印加されない時期は論理値“0”であり、前記画素情報信号は、前記第1副画素に前記補正画像信号が印加される場合論理値“1”であり、前記第2副画素に前記補正画像信号が印加される場合論理値“0”であり、前記結果信号は、論理値“1”ある場合に第1階調電圧集合を選択し、論理値“0”である場合に第2階調電圧集合を選択し、前記第1階調電圧集合は同一階調で前記第2階調電圧集合より電位が高いことを特徴とする。

10

20

30

40

50

【0012】

また、上記目的を達成するためになされた本発明による液晶表示装置の駆動方法は、第1及び第2副画素を有する液晶表示装置の駆動方法であって、直前画像信号、現在画像信号及び次の画像信号を比較する段階と、前記比較した結果に応じて補正画像信号を生成しそれを出力する段階と、前記比較した結果に応じて現在画像信号を出力する段階と、前記補正画像信号が出力される場合、前記補正画像信号に対応する第1データ電圧及び第2データ電圧を生成する段階と、前記現在画像信号が出力される場合、前記現在画像信号に対応する第3データ電圧及び第4データ電圧を生成する段階と、前記補正画像信号が出力される場合、前記第1副画素及び第2副画素に前記第1データ電圧を印加する段階と、前記現在画像信号が出力される場合、前記第1副画素には第3データ電圧を印加し、前記第2副画素には第4データ電圧を印加する段階とを有することを特徴とする。

【0013】

前記補正画像信号が出力される区間は、1フレームまたは2フレームであることが好ましい。

前記第1データ電圧は前記第2データ電圧より高く、前記第3データ電圧は前記第4データ電圧より高いことが好ましい。

前記第1副画素の面積は、前記第2副画素の面積より小さいことが好ましい。

前記第1副画素は第1薄膜トランジスタを有し、前記第2副画素は第2薄膜トランジスタを有することが好ましい。

前記液晶表示装置は、前記第1薄膜トランジスタに接続される第1ゲート線と、前記第2薄膜トランジスタに接続される第2ゲート線と、前記第1及び第2薄膜トランジスタに接続され、前記第1及び第2ゲート線と交差するデータ線とを有することが好ましい。

【発明の効果】

【0014】

本発明に係る液晶表示装置及びその画像信号補正方法並びに液晶表示装置の駆動方法によれば、低階調で電圧変化率の小さいガンマ曲線による第2副画素でも画像信号補正の効果が発揮され、側面視認性を向上させつつ、液晶の応答速度を速くすることができるという効果がある。

【発明を実施するための最良の形態】

【0015】

次に、本発明に係る液晶表示装置とその画像信号補正方法及びその駆動方法を実施するための最良の形態の具体例を図面を参照しながら説明する。

【0016】

しかしながら、本発明は、多様な形態で実現することができ、ここで説明する実施形態に限定されない。図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一の参照符号を付けている。層、膜、領域、板等の部分が、他の部分の“上に”あるとする時、これは他の部分の“すぐ上

に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時、これは中間に他の部分がない場合を意味する。

【0017】

まず、図1及び図2を参照して本発明の一実施形態に係る液晶表示装置について詳細に説明する。図1は本発明の一実施形態に係る液晶表示装置のブロック図であり、図2は本発明の一実施形態に係る液晶表示装置の2つの副画素に対する等価回路図である。

【0018】

図1に示すように、本発明の一実施形態に係る液晶表示装置は、液晶表示板組立体300と、これと接続されたゲート駆動部400及びデータ駆動部500、データ駆動部500に接続された階調電圧生成部800と、これらを制御する信号制御部600とを有する 10

【0019】

液晶表示板組立体300は等価回路によれば、複数の信号線（図示せず）と、これに接続されてほぼ行列状に配列された複数の画素（PX）とを有する。一方、図2に示す構造によれば、液晶表示板組立体300は、互いに対向する下部及び上部表示板100、200と、その間に挟持された液晶層3とを有する。

信号線は、ゲート信号（走査信号ともいう）を伝達する複数のゲート線（図示せず）と、データ信号を伝達する複数のデータ線（図示せず）とを有する。ゲート線は、ほぼ行方向に延びて互いにはほぼ平行であり、データ線は、ほぼ列方向に延びて互いにはほぼ平行である。 20

【0020】

各画素（PX）は1対の副画素を有し、各副画素は、液晶キャパシタ（C1ca、C1cb）を有する。2つの副画素のうちの少なくとも1つは、ゲート線と、データ線及び液晶キャパシタ（C1ca、C1cb）と接続されたスイッチング素子（図示せず）とを有する。

液晶キャパシタ（C1ca、C1cb）は、下部表示板100の副画素電極（PEa、PEb）と、上部表示板200の共通電極（CE）を2つの端子とし、副画素電極（PEa、PEb）と共通電極（CE）との間の液晶層3は誘電体として機能する。1対の副画素電極（PEa、PEb）は互いに分離されて1つの画素電極（PE）をなす。共通電極（CE）は、上部表示板200の全面に形成されて共通電圧（Vcom）の印加を受ける 30

。液晶層3は、負の誘電率異方性を有し、液晶層3の液晶分子は電場のない状態で、その長軸が2つの表示板の表面に対して垂直をなすように配向される。

【0021】

一方、色表示を実現するために、各画素（PX）が基本色のうちの1つを固有に表示したり（空間分割）、各画素（PX）が時間によって交互に基本色を表示する（時間分割）ようにし、これら基本色の空間的、時間的な作用によって所望の色が認識できるようにする。基本色の例としては、赤色、緑色、青色等の3原色がある。図2は空間分割の一例であり、各画素（PX）が上部表示板200の領域に基本色のうちの1つを示すカラーフィルタ（CF）を備えていることが分かる。図2とは異なり、カラーフィルタ（CF）は、下部表示板100の副画素電極（PEa、PEb）の上または下に形成することもできる 40

。表示板（100、200）の外側面には偏光子（図示せず）が具備されている。

【0022】

次に、本発明の一実施形態に係る液晶表示板組立体について図3～図8、及び図1、図2を参照して詳細に説明する。

図3は本発明の一実施形態に係る液晶表示板組立体の1つの画素に対する等価回路図である。同図に示すように、本実施形態による液晶表示板組立体は、複数対のゲート線（GLa、GLb）、複数のデータ線（DL）及び複数の維持電極線（SL）を有する信号線と、これらに接続される複数の画素（PX）とを有する。

【0023】

各画素（PX）は、1対の副画素（PXa、PXb）を有し、各副画素（PXa、PX 50

b) は、各々当該ゲート線 (G L a、G L b) 及びデータ線 (D L) に接続されるスイッチング素子 (Q a、Q b) と、これに接続される液晶キャパシタ (C l c a、C l c b) と、スイッチング素子 (Q a、Q b) 及び維持電極線 (S L) に接続されるストレージキャパシタ (C s t a、C s t b) とを有する。

【0024】

各スイッチング素子 (Q a、Q b) は、下部表示板 100 に具備されている薄膜トランジスタ等の三端子素子であって、その制御端子はゲート線 (G L a、G L b) と接続され、入力端子はデータ線 (D L) と接続され、出力端子は液晶キャパシタ (C l c a、C l c b) 及びストレージキャパシタ (C s t a、C s t b) と接続されている。

液晶キャパシタ (C l c a、C l c b) の補助的役割を有するストレージキャパシタ (C s t a、C s t b) は、下部表示板 100 に具備されている維持電極線 (S L) と画素電極 (P E) とが絶縁体を介在して重畳されてなり、維持電極線 (S L) には共通電圧 (V c o m) 等の定められた電圧が印加される。さらに、ストレージキャパシタ (C s t a、C s t b) は、副画素電極 (P E a、P E b) が絶縁体を媒介としてすぐ上の前段ゲート線と重畳されてなることもできる。

液晶キャパシタ (C l c a、C l c b) 等については上述したとおりであり、ここでは説明を省略する。

【0025】

このような液晶表示板組立体を有する液晶表示装置では、信号制御部 600 が 1 つの画素 (P X) に対する入力画像信号 (R、G、B) を受信し、2 つの副画素 (P X a、P X b) に対する出力画像信号 (デジタル画像信号) (D A T) に変換して、データ駆動部 500 に伝送することができる。これとは異なり、階調電圧生成部 800 で 2 つの副画素 (P X a、P X b) に対する階調電圧集合を別に作り、これを交互にデータ駆動部 500 に提供するかまたはデータ駆動部 500 でこれを交互に選択することによって、2 つの副画素 (P X a、P X b) に互いに異なる電圧を印加することができる。

【0026】

但し、この場合には 2 つの副画素 (P X a、P X b) の合成ガンマ曲線が正面の基準ガンマ曲線に近づくように画像信号を補正したり、階調電圧集合を作ることが好ましい。例えば、正面の合成ガンマ曲線は、この液晶表示板組立体に最適に定められた正面の基準ガンマ曲線と一致させ、側面の合成ガンマ曲線は、正面の基準ガンマ曲線に最大に近づくようにする。

【0027】

図 3 に示す液晶表示板組立体の例について図 4、図 5、図 6、図 7 及び図 8 を参照して詳細に説明する。

図 4 は本発明の一実施形態に係る液晶表示板組立体の配置図であり、図 5 は図 4 に示す液晶表示板組立体の V-V' 線、及び V'-V'' 線に沿った断面図である。

【0028】

図 4 及び図 5 に示すように、本実施形態に係る液晶表示板組立体は、互いに対向する下部表示板 100 と上部表示板 200、及びこれら 2 つの表示板 (100、200) の間に挟持された液晶層 3 を有する。まず、下部表示板 100 について説明する。

【0029】

透明なガラスまたはプラスチック等からなる絶縁基板 110 上に、複数対の第 1 及び第 2 ゲート線 121 a、121 b と、複数の維持電極線 131 を有する複数のゲート導電体とが形成されている。第 1 及び第 2 ゲート線 121 a、121 b は、ゲート信号を伝達し主に横方向に延び、各々下側及び上側に位置している。

第 1 ゲート線 121 a は、上方に突出した複数の第 1 ゲート電極 124 a と、他の層またはゲート駆動部 400 との接続のための広い端部 129 a とを有する。第 2 ゲート線 121 b は、下方に突出した複数の第 2 ゲート電極 124 b と、他の層またはゲート駆動部 400 との接続のための広い端部 129 b とを有する。ゲート駆動部 400 が絶縁基板 110 上に集積されている場合は、第 1 及び第 2 ゲート線 121 a、121 b が延びてこれ

と直接接続される。

【0030】

維持電極線131は、共通電圧（Vcom）等の所定の電圧が印加され、主に横方向に延びている。各維持電極線131は、第1ゲート線121aと第2ゲート線121bとの間に位置し、2つのゲート線121a、121bからほぼ同一距離を置いている。各維持電極線131は、上下に拡張した複数対の第1及び第2維持電極137a、137bを有する。しかし、第1及び第2維持電極137a、137bを始めとした維持電極線131の形状及び配置は、様々な形態に変形することができる。

【0031】

ゲート導電体（121a、121b、131）は、アルミニウム（Al）やアルミニウム合金等アルミニウム系金属、銀（Ag）や銀合金等銀系金属、銅（Cu）や銅合金等銅系金属、モリブデン（Mo）やモリブデン合金等モリブデン系金属、クロム（Cr）、タンタル（Ta）及びチタニウム（Ti）等からなることができる。しかし、これらは物理的性質が異なる2つの導電膜（図示せず）を有する多重膜構造を有することもできる。このうちの1つの導電膜は、信号遅延や電圧降下を減らすことができるように比抵抗の低い金属、例えば、アルミニウム系金属、銀系金属、銅系金属等からなる。一方、もう1つの導電膜は、他の物質、特にITO及びIZOとの物理的、化学的、電気的接触特性に優れた物質、例えば、モリブデン系金属、クロム、タンタル、チタニウム等からなる。このような組み合わせの好適な例としては、クロム下部膜とアルミニウム（合金）上部膜、及びアルミニウム（合金）下部膜とモリブデン（合金）上部膜がある。しかし、ゲート導電体（121a、121b、131）は、この他にも様々な金属または導電体からなることができる。

【0032】

ゲート導電体（121a、121b、131）の側面は、絶縁基板110面に対して傾斜しており、その傾斜角は約30°～80°であることが好ましい。ゲート導電体（121a、121b、131）上には、窒化ケイ素（SiNx）または酸化ケイ素（SiOx）等からなるゲート絶縁膜140が形成されている。ゲート絶縁膜140上には、水素化非晶質シリコン（非晶質シリコンはa-Siと略称する）または多結晶シリコン等からなる複数の第1及び第2島状半導体154a、154bが形成されている。第1及び第2島状半導体154a、154bは、各々第1及び第2ゲート電極124a、124b上に位置している。

【0033】

各々の第1島状半導体154a上には、1対の島状オーミックコンタクト部材163a、165aが形成され、各々の第2島状半導体154b上にも1対の島状オーミックコンタクト部材（図示せず）が形成されている。島状オーミックコンタクト部材163a、165aは、リン等のn型不純物が高濃度にドーピングされているn+水素化非晶質シリコン等の物質からなるかまたはシリサイドからなることができる。第1及び第2島状半導体154a、154bと島状オーミックコンタクト部材163a、165aの側面も絶縁基板110面に対して傾斜しており、その傾斜角は30°～80°程度である。

【0034】

島状オーミックコンタクト部材163a、165a及びゲート絶縁膜140上には、複数のデータ線171と、複数対の第1及び第2ドレイン電極175a、175bを有するデータ導電体とが形成されている。データ線171は、データ信号を伝達し、主に縦方向に延び、ゲート線121a、121b及び維持電極線131と交差する。各データ線171は、第1及び第2ゲート電極124a、124bに向かってそれぞれ延びている複数対の第1及び第2ソース電極173a、173bと、他の層またはデータ駆動部500との接続のために面積が広い端部179とを有する。データ駆動部500が絶縁基板110上に集積されている場合は、データ線171が延びてこれと直接接続される。第1及び第2ドレイン電極175a、175bは互いに分離され、データ線171とも分離されている。

。

10

20

30

40

50

【0035】

第1及び第2ドレイン電極175a、175bは、第1及び第2ゲート電極124a、124bを中心として、第1及び第2ソース電極173a、173bと対向し、広い一端部177a、177bと、棒状の他端部とを有する。広い端部177a、177bは、それぞれ第1及び第2維持電極137a、137bと重畳され、棒状の端部は曲がっている第1及び第2ソース電極173a、173bで一部囲まれている。

第1及び第2ゲート電極124a、124b、第1及び第2ソース電極173a、173b、第1及び第2ドレイン電極175a、175bは、第1及び第2島状半導体154a、154bとともに、第1及び第2薄膜トランジスタ(TFT)(Qa、Qb)をなし、第1及び第2薄膜トランジスタ(Qa、Qb)のチャンネルは、第1及び第2ソース電極173a、173bと第1及び第2ドレイン電極175a、175bとの間の第1及び第2島状半導体154a、154bに形成される。

【0036】

データ導電体(171、175a、175b)は、モリブデン、クロム、タンタル及びチタニウム等の耐火性金属、またはこれらの合金からなることが好ましく、耐火性金属膜(図示せず)と低抵抗導電膜(図示せず)とを有する多重膜構造を有することができる。多重膜構造の例としては、クロムまたはモリブデン(合金)下部膜とアルミニウム(合金)上部膜の二重膜、モリブデン(合金)下部膜とアルミニウム(合金)中間膜とモリブデン(合金)上部膜の三重膜がある。しかし、データ導電体(171、175a、175b)は、この他にも様々な金属または導電体からなることができる。また、データ導電体(171、175a、175b)は、その側面が絶縁基板110面に対して30°～80°程度の角度で傾斜していることが好ましい。

【0037】

島状オーミックコンタクト部材163a、165aは、その下の第1及び第2島状半導体154a、154bと、その上のデータ導電体(171、175a、175b)との間にのみ存在し、これらの間の接触抵抗を低くする。第1及び第2島状半導体154a、154bには、ソース電極173a、173bとドレイン電極175a、175bとの間を始めたデータ導電体(171、175a、175b)で覆われずに露出している部分が存在する。

データ導電体(171、175a、175b)及び露出する第1及び第2島状半導体154a、154b部分の上には保護膜180が形成されている。保護膜180は、無機絶縁物または有機絶縁物等からなり、表面を平坦化してもよい。有機絶縁物は4.0以下の誘電定数を有することが好ましく、感光性を有することもできる。さらに、保護膜180は、有機膜の優れた絶縁特性を生かしつつ、露出する第1及び第2島状半導体154a、154bの部分に害を及ぼさないように、下部無機膜と上部有機膜との二重膜構造を有することができる。

【0038】

保護膜180には、データ線171の端部179と、第1及び第2ドレイン電極175a、175bの広い端部177a、177bとをそれぞれ露出させる複数のコンタクトホール182、185a、185bが形成され、保護膜180とゲート絶縁膜140には、ゲート線121a、121bの端部129a、129bをそれぞれ露出させる複数のコンタクトホール181a、181bが形成されている。保護膜180上には、複数の画素電極191及び複数の接触補助部材81a、81b、82が形成されている。これらはITOまたはIZO等の透明な導電物質や、アルミニウム、銀、クロムまたはその合金等の反射性金属からなることができる。

【0039】

次に、図6～図8及び図4を参照して本発明の一実施形態に係る液晶表示板組立体の画素電極及び共通電極の構造について詳細に説明する。図6～図8は、図4～図5に示す各副画素電極の基本となる電極片の平面図である。

【0040】

本発明の一実施形態による液晶表示板組立体の各画素電極191は、互いに分離されている1対の第1及び第2副画素電極191a、191bを有する。第1副画素電極191aと第2副画素電極191bは行方向に隣接し、切開部91a、91bを有する。共通電極270（図2参照）は、第1及び第2副画素電極191a、191bと対向する切開部71a、71bを有する。

【0041】

第1及び第2副画素電極191a、191bのそれぞれは少なくとも図6に示す一つの平行四辺形の電極片196と、図7に示す一つの平行四辺形の電極片197とを有する。

図6及び図7に示す電極片196、197を上下に接続すると、図8に示すような基本電極198になるが、各副画素電極191a、191bは、このような基本電極198を基本とする構造を有している。

10

【0042】

図6及び図7に示すように、電極片196、197のそれぞれは、1対の斜辺196o、197o及び1対の横辺196t、197tを有し、ほぼ平行四辺形になっている。各斜辺196o、197oは、横辺196t、197tに対して斜角をなし、その斜角はほぼ45°～135°であることが好ましい。以下、横辺196t、197tを中心として垂直状態から傾斜する方向によって分けて、図6のように右側に傾斜することを右傾斜、図7のように左に傾斜することを左傾斜とする。

【0043】

電極片196、197において、横辺196t、197tの長さ、すなわち幅（W）と横辺196t、197tとの間の距離、つまり高さ（H）は、表示板組立体300の大きさに応じて自由に決定することができる。また、各電極片196、197における横辺196t、197tは、他の部分との関係を考えて、折曲や突出等の変形も可能であり、以下、このような変形も含めて平行四辺形と総称する。

20

【0044】

共通電極270には、電極片196、197と対向する切開部61、62が形成され、電極片196、197は、切開部61、62を中心として2つの副領域（S1、S2）に区画される。切開部61、62は、電極片196、197の斜辺196o、197oと並んでいる斜線部61o、62oと、斜線部61o、62oと鈍角をなして電極片196、197の横辺196t、197tと重畳される横部61t、62tとを有する。各副領域（S1、S2）は、切開部61、62の斜線部61o、62o及び電極片196、197の斜辺196o、197oによって画定される2つの主辺（primary edge）を有する。主辺間の距離、つまり副領域の幅は、約25～40μm程度が好ましい。

30

【0045】

図8に示すような基本電極198は、右傾斜の電極片196と左傾斜の電極片197とが結合してなる。右傾斜の電極片196と左傾斜の電極片197とがなす角度は、ほぼ直角であることが好ましく、2つの電極片196、197の接続は一部でのみ行われる。接続されない部分は、基本電極切開部90をなして凹状の部分に位置する。しかし、基本電極切開部90は省略してもよい。

2つの電極片196、197の外側の横辺196t、197tは、基本電極198の横辺198tをなし、2つの電極片196、197の対応する斜辺196o、197oは、互いに接続されて基本電極198の屈曲辺198o1、198o2をなす。

40

【0046】

屈曲辺198o1、198o2は、横辺198tと互いに鈍角、約135°をなす屈曲辺（凸辺）198o1と、横辺198tと互いに鋭角、約45°をなす屈曲辺（凹辺）198o2とを有する。屈曲辺198o1、198o2は、1対の斜辺196o、197oがほぼ互いに直角をなしているため、その屈曲角はほぼ直角になっている。

基本電極切開部90は、屈曲辺（凹辺）198o2上の凹頂点（CV）から屈曲辺（凸辺）198o1上の凸頂点（VV）に向かってほぼ基本電極198の中心まで延びると考えられる。

50

【0047】

また、共通電極270の切開部61、62は互いに接続され1つの切開部60（図4の71a、71b）をなしている。この場合、切開部61、62で重畳される横部61t、62tはひとつになって中央横部60t1をなす。このような新たな形態の切開部60についてさらに言えば、切開部60は、屈曲点（CP）を有する屈曲部60oと、屈曲部60oの屈曲点（CP）に接続される中央横部60t1と、屈曲部60oの両端に接続される1対の縦断横部60t2とを有する。切開部60の屈曲部60oは、互いに直角をなす1対の斜線部からなり、基本電極198の屈曲辺198o1、198o2とほぼ平行であり、基本電極198を左半部と右半部とに2等分する。切開部60の中央横部60t1は、屈曲部60oと鈍角、約135°をなし、ほぼ基本電極198の凸頂点（VV）に向かって延びている。縦断横部60t2は、基本電極198の横辺198tと重畳されており、屈曲部60oと鈍角、約135°をなしている。

基本電極198と切開部60とは、基本電極198の凸頂点（VV）と凹頂点（CV）とを繋ぐ仮想の直線（以下、横中心線という）に対してほぼ反転対称をなしている。

【0048】

図4に示す画素電極191において、各画素電極191の第1副画素電極191aの大きさは、第2副画素電極191bの大きさより小さい。特に第2副画素電極191bの高さ（H）が第1副画素電極191aの高さより高く、2つの副画素電極191bの幅（L）は、実質的に同一である。第2副画素電極191bの電極片の数は、第1副画素電極191aの電極片の数より多い。

【0049】

第1副画素電極191aは、左傾斜の電極片197と右傾斜の電極片196とからなり、図8に示した基本電極198と実質的に同様の構造を有している。第2副画素電極191bは、2つ以上の左傾斜の電極片197と、2つ以上の右傾斜の電極片196との組み合わせからなり、図8に示した基本電極198と、これに結合された左傾斜及び右傾斜の電極片196、197とを有する。

第2副画素電極191bは全て6個の電極片からなり、このうちの2つの電極片は、第1副画素電極191aの上下に配置されている。画素電極191bは3回折曲した構造を有し、1回折曲した構造に比べて縦筋の表現に優れている。また、第1副画素電極191aの電極片と、第2副画素電極191bの電極片とが隣接するところにおいて共通電極270の切開部61、62の横部61t、62tがひとつになって1つの横部をなし、開口率がさらに増加する。

【0050】

中間の電極片と、その上下に配置されている電極片との高さが互いに異なっている。例えば、上下電極片の高さは中間電極片の約1/2であり、このため第1副画素電極191aと第2副画素電極191bとの面積比はほぼ1:2である。このように上下電極片の高さを調節すると、所望の面積比を得ることができ、ほぼ1:1、1から1:3程度の面積比を有することが好ましい。

【0051】

維持電極線131、ドレイン電極175a、175bの拡張部177a、177b及びコンタクトホール185a、185bは、副画素電極191a、191bの横中心線上に位置する。副画素電極191a、191bの屈曲点を接続する直線は上述した副領域の境界であり、この部分では液晶分子の配列がみだれてテクスチャーが発生する。したがって、上述のように配置すれば、テクスチャーを隠しつつ、開口率を向上させることができる。

【0052】

また、データ線171が1つの画素電極191の第1副画素電極191aと重畳される長さ、隣接する画素電極191の第2副画素電極191bと重畳される長さとは互いに同一であってもよい。第1及び第2副画素電極191a、191bは、コンタクトホール185a、185bを介して第1及び第2ドレイン電極175a、175bと接続されて

いる。第1及び第2副画素電極191a、191bと上部表示板200の共通電極270は、その間の液晶層3部分とともに、第1及び第2液晶キャパシタ(C1ca、C1cb)をなし、薄膜トランジスタ(Qa、Qb)が非導通された後にも印加された電圧を維持する。

【0053】

第1及び第2副画素電極191a、191bと接続された第1及び第2ドレイン電極175a、175bの広い端部177a、177bは、ゲート絶縁膜140を介在して第1及び第2維持電極137a、137bと重畳されて第1及び第2ストレージキャパシタ(Csta、Cstb)をなし、第1及び第2ストレージキャパシタ(Csta、Cstb)は、第1及び第2液晶キャパシタ(C1ca、C1cb)の電圧維持能力を強化する。

10

接触補助部材81a、81b、82は各々コンタクトホール181a、181b、182を介してゲート線121a、121bの端部129a、129b及びデータ線171の端部179と接続されている。接触補助部材81a、81b、82は、ゲート線121a、121bの端部129a、129b及びデータ線171の端部179と、外部装置との接続性を補完し、これらを保護する。

【0054】

次に、上部表示板200について説明する。透明なガラスまたはプラスチック等からなる絶縁基板210上(図5上では“下”に、以下同様)に遮光部材220が形成されている。遮光部材220は、画素電極191の屈曲辺に対応する屈曲部分と、薄膜トランジスタに対応する四角形部分とを有し、画素電極191間の光漏れを防止し、画素電極191と対向する開口領域を画定する。

20

【0055】

また、絶縁基板210及び遮光部材220上には、複数のカラーフィルタ230が形成されている。カラーフィルタ230は、遮光部材220で囲まれた領域内にほとんど存在し、画素電極191列に沿って長く延びることができる。各カラーフィルタ230は、赤色、緑色及び青色の3原色等基本色のうちの1つを表示することができる。カラーフィルタ230及び遮光部材220上には蓋膜250が形成されている。蓋膜250は、(有機)絶縁物からなることができ、カラーフィルタ230が露出するのを防止し、平坦面を提供する。ここで蓋膜250は省略してもよい。

【0056】

30

また、蓋膜250上には共通電極270が形成されている。共通電極270はITO、IZO等の透明な導電体等からなり、複数の切開部71a、71bを有する。共通電極270の切開部71a、71bの形状及び配置は図8の切開部60として上述したとおりであり、ここでは説明を省略する。

切開部71a、71bの数は設計要素に応じて変化し、遮光部材220が切開部71a、71bと重畳され切開部71a、71b近傍の光漏れを遮断することができる。

【0057】

表示板(100、200)の内側面には配向膜11、21が形成されており、これらは垂直配向膜であることができる。表示板(100、200)の外側面には偏光子12、22が具備されているが、2つの偏光子12、22の偏光軸は直交しており、このうちの1つの偏光軸は、ゲート線121a、121bに対して並んでいることが好ましい。反射型液晶表示装置の場合には、2つの偏光子12、22のうちの1つは省略してもよい。

40

液晶表示装置は、偏光子12、22、位相遅延膜、表示板(100、200)、及び液晶層3に光を供給する照明部(図示せず)を有することができる。液晶層3は負の誘電率異方性を有し、液晶層3の液晶分子は、電場のない状態でその長軸が2つの表示板の表面に対して垂直をなすように配向されている。そして、切開部71a、71bは、突起(図示せず)や陥没部(図示せず)に代替してもよい。突起は、有機物または無機物からなり、電場生成電極(191、270)の上または下に配置されている。

【0058】

また図1に戻ると、図1に示すように、階調電圧生成部800は、画素(PX)の透過

50

率に係る2組の階調電圧集合（または基準階調電圧集合）を生成する。そのうちの1組は共通電圧（Vcom）に対してプラスの値を有し、もう1組はマイナスの値を有する。

【0059】

ゲート駆動部400は、液晶表示板組立体300のゲート線と接続され、ゲートオン電圧（Von）とゲートオフ電圧（Voff）との組み合わせからなるゲート信号をゲート線に印加する。データ駆動部500は、液晶表示板組立体300のデータ線に接続され、階調電圧生成部800からの階調電圧を選択し、これをデータ信号としてデータ線に印加する。しかし、階調電圧生成部800が全体階調に対する電圧を全て提供するのではなく、定められた数の基準階調電圧のみを提供する場合には、データ駆動部500は、基準階調電圧を分圧して全体階調に対する階調電圧を生成し、その中からデータ信号を選択する。

10

信号制御部600は、ゲート駆動部400及びデータ駆動部500等を制御する。

【0060】

このような駆動装置（400、500、600、800）はそれぞれ少なくとも1つの集積回路チップの形態で液晶表示板組立体300上に直接装着されるか、フレキシブル印刷回路膜（図示せず）上に装着されてTCPの形態で液晶表示板組立体300に付着されるか、別途の印刷回路基板（図示せず）上に装着されたりすることもできる。これと異なり、これら駆動装置（400、500、600、800）が信号線（ゲート線、データ線）及び薄膜トランジスタスイッチング素子（Q）等とともに、液晶表示板組立体300に集積されることもできる。さらに、駆動装置（400、500、600、800）は単一チップで集積されてもよく、この場合にはこのうちの少なくとも1つ、またはこれらをなす少なくとも1つの回路素子が単一チップの外側に存在することができる。

20

【0061】

次に、このような液晶表示装置の動作について詳細に説明する。信号制御部600は、外部のグラフィック制御部（図示せず）から入力画像信号（R、G、B）及びその表示を制御する入力制御信号を受信する。入力画像信号（R、G、B）は、各画素（PX）の輝度情報を含み、輝度は定められた数、例えば、1024（ $=2^{10}$ ）、256（ $=2^8$ ）または64（ $=2^6$ ）個の階調（gray）を有している。入力制御信号の例としては、垂直同期信号（Vsync）と水平同期信号（Hsync）、メインクロック（MCLK）、データイネーブル信号（DE）等がある。

30

【0062】

信号制御部600は、入力画像信号（R、G、B）と入力制御信号に基づいて入力画像信号（R、G、B）を液晶表示板組立体300及びデータ駆動部500の動作条件に合うように適宜処理し、ゲート制御信号（CONT1）及びデータ制御信号（CONT2）等を生成した後、ゲート制御信号（CONT1）をゲート駆動部400に送り、データ制御信号（CONT2）と処理した出力画像信号（デジタル画像信号）（DAT）とをデータ駆動部500に出力する。出力画像信号（デジタル画像信号）（DAT）は、デジタル信号として定められた数の値（または階調）を有する。

【0063】

ゲート制御信号（CONT1）は、走査開始を指示する走査開始信号（STV）と、ゲートオン電圧（Von）の出力周期を制御する少なくとも1つのクロック信号とを有する。また、ゲート制御信号（CONT1）は、ゲートオン電圧（Von）の持続時間を限定する出力イネーブル信号（OE）をさらに有することができる。

40

データ制御信号（CONT2）は、1行の画素（PX）に対する画像データの伝送開始を知らせる水平同期開始信号（STH）と、データ線にデータ信号の印加を指示するロード信号（LOAD）及びデータクロック信号（HCLK）を有する。また、データ制御信号（CONT2）は、共通電圧（Vcom）に対するデータ信号の電圧極性（以下、共通電圧に対するデータ信号の電圧極性を略してデータ信号の極性という）を反転させる反転信号（RVS）をさらに有することができる。

【0064】

50

信号制御部 600 からのデータ制御信号 (CONT2) に従ってデータ駆動部 500 は、1 行の画素 (PX) に対する出力画像信号 (デジタル画像信号) (DAT) を受信し、各出力画像信号 (デジタル画像信号) (DAT) に対応する階調電圧を選択することによって、出力画像信号 (デジタル画像信号) (DAT) をアナログデータ信号に変換した後、これをデータ線に印加する。

ゲート駆動部 400 は、信号制御部 600 からのゲート制御信号 (CONT1) に従ってゲートオン電圧 (Von) をゲート線に印加し、このゲート線に接続されたスイッチング素子 (Q) を導通させる。すると、データ線に印加されたデータ信号が、導通したスイッチング素子 (Q) を介して該当画素 (PX) に印加される。

【0065】

画素 (PX) に印加されたデータ信号の電圧と共通電圧 (Vcom) との差は、液晶キャパシタ (C1c) の充電電圧、つまり画素電圧として現れる。液晶分子は、画素電圧の大きさに応じてその配列が異なり、これにより液晶層 3 を通過する光の偏光が変化する。このような偏光の変化は、液晶表示板組立体 300 に付着された偏光子によって光透過率の変化として現れ、これにより画素 (PX) は画像信号 (DAT) の階調が示す輝度を表示する。

【0066】

1 水平周期 (1H ともいい、水平同期信号 Hsync 及びデータイネーブル信号 DE の一周期と同一である) を単位として、このような過程を繰り返すことによって、全てのゲート線に対して順次にゲートオン電圧 (Von) を印加し、全ての画素 (PX) にデータ信号を印加し、1 フレーム (frame) の画像を表示する。

1 フレームが終了すれば次のフレームが始まり、各画素 (PX) に印加されるデータ信号の極性が直前フレームの極性と逆になるように、データ駆動部 500 に印加される反転信号 (RVS) の状態が制御される (フレーム反転)。この場合、1 フレーム内でも反転信号 (RVS) の特性に応じて 1 つのデータ線を介して流れるデータ信号の極性が変わったり (例：行反転、ドット反転)、1 つの画素行に印加されるデータ信号の極性も互いに異なることができる (例：列反転、ドット反転)。

【0067】

一方、液晶キャパシタ (C1c) の両端に電圧を印加すると、液晶層 3 の液晶分子は、その電圧に対応する安定な状態に再配列しようとするが、液晶分子の応答速度が遅いので、安定な状態に達するまである程度の時間がかかる。液晶キャパシタ (C1c) に印加される電圧を継続的に維持していると、液晶分子は安定な状態に達するまで動作し、その間に光透過率も変化する。液晶分子が安定な状態に達して動作しないと、光透過率も一定にならない。

【0068】

このように安定な状態の画素電圧を「目標画素電圧」といい、この時の光透過率を「目標光透過率」というと、目標画素電圧と目標光透過率とは 1 : 1 の対応関係を有する。しかし、各画素 (PX) のスイッチング素子 (Q) を導通させてデータ電圧を印加する時間が制限されているので、データ電圧を印加する間に液晶分子が安定な状態に達することは難しい。ところで、スイッチング素子 (Q) が非導通状態になっても、液晶キャパシタ (C1c) 両端の電圧差は依然として存在し、このため液晶分子は、安定な状態に向かって継続的に動く。このように液晶分子の配列状態が変わると、液晶層 3 の誘電率が変化する、これによって液晶キャパシタ (C1c) の静電容量が変化する。スイッチング素子 (Q) が非導通の状態では、液晶キャパシタ (C1c) の一方の端子が浮遊状態にあるので、漏洩電流を考えない場合、液晶キャパシタ (C1c) に保存された総電荷に変化はなく一定である。したがって液晶キャパシタ (C1c) の静電容量の変化は、液晶キャパシタ (C1c) 両端の電圧、つまり画素電圧の変化をもたらす。

【0069】

したがって、安定な状態を基準とした 1 つの目標画素電圧に対応するデータ電圧 (以下、目標データ電圧という) をそのまま画素 (PX) に印加すると、実際画素電圧は目標画

10

20

30

40

50

素電圧と異なるようになり、このため目標透過率を得ることができない。特に目標透過率と、当該画素（PX）が有する最初の透過率とに差があればあるほど、実際画素電圧と目標画素電圧との差は一層大きくなる。したがって、画素（PX）に印加するデータ電圧を目標データ電圧より大きいまたは小さくする必要があり、その方法としては、DCC（dynamic capacitance compensation）がある。

【0070】

本実施形態において、DCCは、信号制御部600または別途の画像信号補正部で行われ、任意の画素（PX）に対する1フレームの画像信号（以下、現在画像信号（ g_N ）という）をその画素（PX）に対する直前フレームの画像信号（以下、直前画像信号（ g_{N-1} ）という）に基づいて補正し、補正された現在画像信号（以下、第1補正画像信号（ $g_{N'}$ ）という）を作る。第1補正画像信号（ $g_{N'}$ ）は、基本的に実験結果によって決定され、第1補正画像信号（ $g_{N'}$ ）と直前画像信号（ g_{N-1} ）との差は、補正前の現在画像信号（ g_N ）と直前画像信号（ g_{N-1} ）との差より大きい。しかし、現在画像信号（ g_N ）と直前画像信号（ g_{N-1} ）とが同一であるかまたは両者の差が小さい場合には、第1補正画像信号（ $g_{N'}$ ）が現在画像信号（ g_N ）と同一であることもある（つまり、補正しなくてもよい）。このような第1補正画像信号（ $g_{N'}$ ）を次の数式1のような関数（F1）に表現できる。

【0071】

（数1）

$$g_{N'} = F1(g_N, g_{N-1})$$

このようにすれば、データ駆動部500で各画素（PX）に印加するデータ電圧は、目標データ電圧より高いかまたは低い電圧になる。

【0072】

下記に示す表1は、階調数が256個の場合において、いくつかの直前画像信号（ g_{N-1} ）及び現在画像信号（ g_N ）の対に対する第1補正画像信号（ $g_{N'}$ ）の例を示す。このような画像信号補正を行うためには、直前フレームの直前画像信号（ g_{N-1} ）を記憶しておく記憶空間が必要であり、フレームメモリがこのような役割を果たす。さらに、表1のような関係を記憶しておくルックアップテーブル等が必要である。

【0073】

【表1】

		g_{N-1}								
		0	32	64	96	128	160	192	224	255
g_N	0	0	0	0	0	0	0	0	0	0
	32	115	32	22	20	15	15	15	15	15
	64	169	103	64	50	34	27	22	20	16
	96	192	146	118	96	87	70	54	36	29
	128	213	167	156	143	128	121	105	91	70
	160	230	197	184	179	174	160	157	147	129
	192	238	221	214	211	205	199	192	187	182
	224	250	245	241	240	238	238	224	224	222
	255	255	255	255	255	255	255	255	255	255

【0074】

ところで、現在及び直前画像信号の全対 (g_{N-1} 、 g_N) に対する第1補正画像信号 ($g_{N\cdot}$) を記憶しておくためには、ルックアップテーブルの大きさが非常に大きくなる必要があるので、例えば、表1のような程度の直前及び現在画像信号対 (g_{N-1} 、 g_N) に対してのみ、第1補正画像信号 ($g_{N\cdot}$) を基準補正画像信号として記憶し、残りの直前及び現在画像信号対 (g_{N-1} 、 g_N) に対しては補間法で演算し、第1補正画像信号 ($g_{N\cdot}$) を求めることが好ましい。

任意の1対の直前及び現在画像信号 (g_{N-1} 、 g_N) に対する補間は、表1で該当画像信号対 (g_{N-1} 、 g_N) に近い画像信号対 (g_{N-1} 、 g_N) に対する基準補正画像信号を見付け、その値に基づいて該当画像信号対 (g_{N-1} 、 g_N) に対する第1補正画像信号 ($g_{N\cdot}$) を求めることである。

10

【0075】

例えば、デジタル信号の画像信号を上位ビットと下位ビットとに分けて、ルックアップテーブルには下位ビットが0である直前画像信号と現在画像信号対 (g_{N-1} 、 g_N) に対する基準補正画像信号を記憶しておく。任意の直前及び現在画像信号対 (g_{N-1} 、 g_N) に対し、その上位ビットに基づいて関連する基準補正画像信号をルックアップテーブルから見付けた後、直前及び現在画像信号 (g_{N-1} 、 g_N) の下位ビットと、ルックアップテーブルから見付けた基準補正画像信号を利用して第1補正画像信号 ($g_{N\cdot}$) を算出する。

【0076】

しかしこのような方法でも、目標透過率を得ることが困難な場合があり、その場合には、直前フレームで中間の大きさの電圧等を予め与えて液晶分子を傾斜するようにし（これをプレチルトという）、その後、現在のフレームでさらに電圧を印加する方法を使用する。そのために、信号制御部600または画像信号補正部は、現在のフレームの画像信号 (g_N) を補正する際に、直前フレームの画像信号 (g_{N-1}) のみならず、次のフレームの画像信号（以下、「次の画像信号 (g_{N+1}) 」という）までも考えて補正された現在の画像信号（以下、「第2補正画像信号 ($g_{N\cdot\cdot}$) 」という）を作る。

20

【0077】

例えば、現在の画像信号 (g_N) が直前画像信号 (g_{N-1}) と同一であるが、次の画像信号 (g_{N+1}) と現在の画像信号 (g_N) との差が大きい場合は、現在の画像信号 (g_N) を補正し、次のフレームに備えるようにする。この場合、第2補正画像信号 ($g_{N\cdot\cdot}$) は、次の数式2に示すような関数 ($F2$) で示すことができ、直前画像信号 (g_{N-1}) と現在の画像信号 (g_N) とを記憶するフレームメモリが必要であり、直前及び現在画像信号 (g_{N-1} 、 g_N) 対に対する補正画像信号を記憶するルックアップテーブルが必要である。場合によっては、現在及び次の画像信号 (g_N 、 g_{N+1}) 対に対する補正画像信号を記憶するルックアップテーブルが必要である。

30

【0078】

(数2)

$$g_{N\cdot\cdot} = F2(g_{N\cdot}, g_{N+1})$$

【0079】

このような画像信号及びデータ電圧の補正は、画像信号が示し得る最高階調または最低階調に対しては行なわなくてもよく、行なってもよい。最高階調または最低階調に対して補正を行なうために、階調電圧生成部800が生成する階調電圧の範囲を画像信号の階調が示す目標輝度範囲（または目標透過率範囲）を得るために必要な目標データ電圧の範囲より広くする方法を使用することができる。

40

【0080】

次に、このような画像信号補正を実現するために、本発明の一実施形態に係る液晶表示装置の画像信号補正部について図9～図11を参照して詳細に説明する。

図9は本発明の一実施形態に係る液晶表示装置の画像信号補正部のブロック図であり、図10は図9に示す画像信号補正部の動作を示すフローチャートであり、図11は本発明の一実施形態に係る画像信号補正方法を説明するための概略図である。

50

【0081】

図9に示すように、本発明の一実施形態に係る画像信号補正部610は、次の画像信号(g_{N+1})に接続される第1メモリ620と、第1メモリ620に接続される第2メモリ630と、第1及び第2メモリ620、630に接続される第1補正部640と、次の画像信号(g_{N+1})及び第1補正部640に接続される第2補正部650とを有する。画像信号補正部610は、全部または一部が図1に示した信号制御部600に含まれてもよく、別の装置として実現されてもよい。

【0082】

第1メモリ620は、記憶している現在画像信号(g_N)を第2メモリ630と第1補正部640に送り、入力される次の画像信号(g_{N+1})を受信し、次のフレームの現在画像信号として記憶する。第2メモリ630は、記憶している直前画像信号(g_{N-1})を第1補正部640に送り、第1メモリ620から現在画像信号(g_N)を受信し、次のフレームの直前画像信号として記憶する。ここで第1メモリ620と第2メモリ630とが分離されているものと説明したが、1つのメモリが記憶する直前画像信号(g_{N-1})及び現在画像信号(g_N)を第1補正部640に送り、入力される次の画像信号(g_{N+1})を受信し記憶することができる。

【0083】

第1補正部640は、ルックアップテーブル(図示せず)を有し、第2メモリ630からの直前画像信号(g_{N-1})及び第1メモリ620からの現在画像信号(g_N)に基づいて第1補正画像信号($g_{N'}$)を算出し、これを第2補正部650に送る。ここでルックアップテーブルは、上述のように、直前画像信号(g_{N-1})及び現在画像信号(g_N)に対する基準補正画像信号を記憶する。第2補正部650は、次の画像信号(g_{N+1})と第1補正部640からの第1補正画像信号($g_{N'}$)に基づいて第2補正信号($g_{N''}$)を算出しそれを出力する。

【0084】

次に、第1及び第2補正部640、650の動作についてより詳細に説明する。

図8に示すように、まず動作が始まると、第1補正部640は、第1及び第2メモリ620、630から各々直前画像信号(g_{N-1})及び現在画像信号(g_N)を読み込む(ステップS10)。

【0085】

そして、第1補正部640は、直前画像信号(g_{N-1})と設定値(x_1)とを比較し、現在画像信号(g_N)と設定値(x_2)とを比較する(ステップS20)。

ステップS20の比較の結果、直前画像信号(g_{N-1})が設定値(x_1)以下であり、現在画像信号(g_N)が設定値(x_2)以上である場合は、第1補正画像信号($g_{N'}$)が補正值(α)を有するようにする(ステップS25)。

【0086】

ここで設定値(x_1)は、オーバーシュート電圧のための直前画像信号(g_{N-1})の上限しきい値であり、設定値(x_2)は、オーバーシュート電圧のための現在画像信号(g_N)の下限しきい値である。補正值 α は、各々画像信号の上限値であり、例えば画像信号が8ビットである場合は“255”及び“0”である。以下、画像信号が8ビットであるとして説明する。

【0087】

補正值“255”は、最高目標データ電圧より高い電圧(以下、オーバーシュート電圧という)に対応し、補正值“0”は最低目標データ電圧より低い電圧(以下、アンダーシュート電圧という)に対応する。オーバーシュート電圧及びアンダーシュート電圧は、各々階調電圧生成部800が生成することができる上限及び下限電圧である。オーバーシュート電圧及びアンダーシュート電圧を印加するために、信号制御部600は、三原色の階調毎に色感を一致させる色補正によって、予め入力画像信号の範囲を縮小する。

【0088】

すなわち、入力される画像信号は0～255のデータ値を有するが、色補正によって1

～254のデータ値を有するように変換する。変換されたデータ“1”は、最低目標データ電圧に対応され、変換されたデータ“254”は最高目標データ電圧に対応される。ノーマリーブラックモードの液晶表示装置の場合には、変換されたデータ“1”はブラック階調に相当し、変換されたデータ“254”はホワイト階調に相当する。ノーマリーホワイトモードの場合には、これと逆である。以下、ノーマリーブラックモードについて説明する。

【0089】

上記比較の結果、ステップS25に該当しない場合には、読み出した直前及び現在画像信号(g_{N-1} 、 g_N)対に対応する複数の基準補正画像信号をルックアップテーブルから取り出し、直前画像信号(g_{N-1})及び現在画像信号(g_N)とともに補間法等を利用して第1補正画像信号($g_{N\cdot}$)を算出する(ステップS40)。 10

【0090】

図11に示すように、16階調の単位を有する 17×17 個の直前及び現在画像信号(g_{N-1} 、 g_N)の組み合わせに対する基準補正画像信号がルックアップテーブルに記憶されている。直前及び現在画像信号(g_{N-1} 、 g_N)対が(36、218)である場合には、第1補正部640は、直前及び現在画像信号の各対「(32、208)、(48、208)、(32、224)、(48、224)」に対する基準補正画像信号(h_1 、 h_2 、 h_3 、 h_4)をルックアップテーブルから取り出し、これらを基準に線形補間を行なって第1補正画像信号($g_{N\cdot}$)を算出する。基準補正画像信号は、実験等によって予め決定される。 20

【0091】

第2補正部650は、次の画像信号(g_{N+1})を読み込む(ステップS50)。

第2補正部650は、第1補正部640からの第1補正画像信号($g_{N\cdot}$)と設定値(x_3)とを比較し、次の画像信号(g_{N+1})と設定値(x_4)とを比較する(ステップS60)。

【0092】

ステップS60の比較の結果、第1補正画像信号($g_{N\cdot}$)が設定値(x_3)以下であり、次の画像信号(g_{N+1})が設定値(x_4)以上である場合には、第2補正画像信号($g_{N\cdot\cdot}$)が補正值(γ)を有するようにする(ステップS65)。

上記比較の結果、ステップS65に該当しない場合には、第2補正画像信号($g_{N\cdot\cdot}$)が第1補正画像信号($g_{N\cdot}$)と同一値を有するようにする(ステップS70)。 30

このように第2補正画像信号($g_{N\cdot\cdot}$)を定め、動作を戻す。

【0093】

ここで補正值(γ)は、第1補正画像信号($g_{N\cdot}$)より大きく、液晶のプレチルトのために提供される。設定値(x_3)は、プレチルトのための第1補正画像信号($g_{N\cdot}$)の上限しきい値であり、設定値(x_4)は、プレチルトのための次の画像信号(g_{N+1})の下限しきい値である。これらの設定値($x_1 \sim x_4$)及び補正值(γ)は、液晶表示装置の特性及び設計要素に応じて変更することができ、実験等によって決定することができる。

【0094】

次に、本発明の一実施形態に係る画像信号補正部610が入力画像信号に対して第2補正画像信号を生成する例を図12を参照して説明する。図12は本発明の一実施形態により補正された信号を示す波形図である。図12の波形図において、横軸はフレームの数を示し、縦軸は絶対値で示した画素電圧を示す。 40

【0095】

図12の波形図は、オーバーシュート電圧を適用する場合の波形図であり、上述したように、画素電圧の上限はオーバーシュート電圧(V_o)である。ここで画素電圧は階調で示される画像信号と1対1の関係性を有するので、説明上2つを混用して使用する。また、ブラック及びホワイト階調に各々対応する画素電圧を、各々ブラック電圧(V_b)及びホワイト電圧(V_w)とする。 50

【0096】

入力画像信号がN-1番目及びN番目のフレームでブラック階調を有し、N+1及びN+2番目のフレームでホワイト階調を有するとする。第1補正部640は、N番目及びN+1番目のフレームでの入力画像信号の差に応じてN+1番目フレームの第1補正画像信号をオーバーシュート電圧(Vo)にする。そして、N番目及びN+2番目フレームの入力画像信号は、その以前フレームの入力画像信号と各々同一であるので、N番目及びN+2番目フレームの第1補正画像信号を各々該当入力画像信号と同一値にする。

【0097】

第2補正部650は、ステップS60の条件が満たされるN番目フレームの第2補正画像信号をプレチルト電圧(Vp)に対応する補正值(γ)にし、他の残りフレームの第2補正画像信号を各々該当フレームの第1補正画像信号と同一値にする。

10

このようにして、最終的に出力される第2補正画像信号は、N-1番目フレームから順にブラック電圧(Vb)、プレチルト電圧(Vp)、オーバーシュート電圧(Vo)、ホワイト電圧(Vw)になる。このようにN番目フレームで第2補正画像信号をプレチルト電圧(Vp)として画素に印加すると、液晶が予め傾斜するようになり、N+1番目フレームでホワイト電圧(Vw)に対する目標光透過率に迅速に近づくことができる。

【0098】

次に、図13～図17を参照してこのような画像信号補正部を有する液晶表示装置の駆動装置及び駆動方法についてさらに詳細に説明する。

図13は本発明の一実施形態に係る液晶表示装置の駆動装置であり、図14は図13に示した駆動装置の駆動信号を示すタイミング図であり、図15及び図16は各々図13に示す液晶表示装置の駆動装置における論理積回路及び論理和回路の動作を説明するための図であり、図17は本発明の一実施形態に係る液晶表示装置の階調に対する電圧を示すガンマ曲線である。

20

【0099】

図13及び図14に示すように、本発明の一実施形態に係る液晶表示装置の駆動装置は、画像信号補正部610と、画像信号補正部610と接続される論理積回路680と、論理積回路680と接続される論理和回路690と、論理和回路690と接続される階調電圧生成部800と、画像信号補正部610と階調電圧生成部800とに接続されるデータ駆動部500とを有する。

30

【0100】

上述したように、画像信号補正部610は、直前画像信号及び次の画像信号に基づいて現在画像信号を補正し、データ駆動部500に伝達する。画像信号補正部610は、信号制御部600に含まれることができる。この場合、信号制御部600から出力される出力画像信号(デジタル画像信号)(DAT)は、画像信号補正部610に入力される入力画像信号が補正手続きを行なわずに直接出力される正規画像信号(DAT1)と、画像信号補正部610で補正手続きを行なってから出力される補正画像信号(DAT2)とを有する。

【0101】

画像信号補正部610では、補正画像信号のみならず、補正画像信号のイネーブル信号(DCCE)及び同期信号(Dsync)を生成する。補正画像信号のイネーブル信号(DCCE)は、直前画像信号と現在画像信号との差が一定値以上である場合、現在画像信号を補正した第1補正画像信号を出力するようにしたり、第1補正画像信号と次の画像信号との差が一定値以上である場合、第1補正画像信号を補正した第2補正画像信号を出力するようにする信号である。

40

【0102】

補正画像信号のイネーブル(DCCE)信号は、デジタル値(論理値)“1”の場合には補正画像信号が印加され、“0”の場合には補正画像信号が印加されない。図14では、各信号がハイレベルであれば“1”とし、ローレベルであれば“0”とする。したがって、補正画像信号のイネーブル(DCCE)信号がハイレベル区間ではデジタル値が“1

50

”であり、ローレベルでは“0”である。

【0103】

補正画像信号の同期信号(Dsync)は、補正画像信号が印加される時期を知らせる信号である。図12に示すように、補正画像信号が印加される時期は、第1補正画像信号によってオーバーシュート電圧(Vo)が印加されるN+1番目フレーム及び第2補正画像信号によってプレチルト電圧(Vp)が印加されるN番目フレームである。また、同期信号(Dsync)も同様に、デジタル値“1”の場合は補正画像信号が印加される時期を示し、“0”の場合は補正画像信号が印加されない時期を示す。同期信号が“1”である区間は、1つのフレームまたは2つのフレームである。

【0104】

論理積回路680は、補正画像信号のイネーブル信号(DCCE)及び同期信号(Dsync)の印加を受け、これらを論理積して補正情報信号(DI)を出力する。したがって、図15に示すように補正画像信号のイネーブル信号(DCCE)と同期信号(Dsync)とが全て“0”の場合と、イネーブル信号(DCCE)は“0”であり、同期信号(Dsync)は“1”の場合と、及びイネーブル信号(DCCE)は“1”であり、同期信号(Dsync)は“0”の場合には、いずれも補正情報信号(DI)が“0”になる。また、イネーブル信号(DCCE)と同期信号(Dsync)が全て“1”の場合は、補正情報信号(DI)は“1”になる。

論理和回路690は、論理積回路680から出力された補正情報信号(DI)及び信号制御部600から画素情報信号(PI)の印加を受け、これを論理和して結果信号(OS)を出力する。

【0105】

画素情報信号(PI)は、正規画像信号(DAT1)または補正画像信号(DAT2)に対応するデータ電圧をどの副画素に印加するかを決定する信号である。画素情報信号(PI)は、データ電圧で充電される副画素が第1副画素(PXa)の場合は“1”であり、第2副画素(PXb)の場合は“0”である。

画素情報信号(PI)は、信号制御部600で階調電圧生成部800に出力される結果信号(OS)を利用することができる。結果信号(OS)は、階調電圧生成部800が生成する2つの基準階調電圧集合のうちの1つをアナログスイッチが選択して送るように制御する信号である。図14で、第1区間(sec a)においては第1副画素が選ばれ、第2区間(sec b)においては第2副画素が選ばれる。

【0106】

論理和計回路690は、図16に示すように画素情報信号(PI)と補正情報信号(DI)とが全て“0”の場合には、結果信号(OS)を“0”として出力し、画素情報信号(PI)が“0”であり、補正情報信号(DI)が“1”の場合、画素情報信号(PI)が“1”であり、補正情報信号(DI)が“0”の場合、及び画素情報信号(PI)と補正情報信号(DI)とが全て“1”の場合は、結果信号(OS)を“1”として出力する。

論理和回路690から出力される結果信号(OS)は、階調電圧生成部800に印加される。結果信号(OS)によって階調電圧生成部800は、第1階調電圧集合または第2階調電圧集合を生成し、第1階調電圧集合は、同一階調で第2階調電圧集合より高い電圧を有する。

【0107】

例えば、結果信号(OS)が“1”の場合は、階調電圧生成部800は第1階調電圧集合を生成し、結果信号(OS)が“0”の場合は、階調電圧生成部800は第2階調電圧集合を生成する。階調電圧生成部800で生成された階調電圧集合はデータ駆動部500に印加され、上述したように、データ駆動部500は、信号制御部600から印加された出力画像信号(デジタル画像信号)(DAT)に対応する階調電圧を選択することによって、出力画像信号(デジタル画像信号)(DAT)をアナログデータ電圧(Vd)に変換した後、これをデータ線に印加する。

10

20

30

40

50

【0108】

このような本発明の一実施形態に係る液晶表示装置の駆動装置は、第2副画素に補正画像信号に対応するデータ電圧が印加される場合、相対的に高い電圧を有する第1階調電圧集合のうちの一定の階調電圧が選択されデータ電圧が印加される。すなわち、図12のオーバーシュート電圧 (V_o) が印加される $N+1$ フレーム、またはプレチルト電圧 (V_p) が印加される N フレームにおいて、第2副画素には第1副画素と同様のデータ電圧が印加される。

【0109】

図17に示すように、第2ガンマ曲線 ($B_{Input\ Gamma}$) によりデータ電圧が印加される第2副画素は、特に低階調で一定の階調変化量当り電圧変化率が微小である。したがって、補正画像信号に相当するデータ電圧を印加する場合、補正の効果を十分に発揮することができない。このため、上述したように、補正画像信号に対応するデータ電圧が第2副画素に印加される場合、第2副画素に印加されるデータ電圧を第1ガンマ曲線 ($A_{Input\ Gamma}$) によりデータ電圧が印加される第1副画素と同様にする

10

と、第2副画素でも補正の効果を発揮することができる。
図13において、論理積回路680と論理和回路690とを独立的に図示したが、信号制御部600または階調電圧生成部800に含まれるように形成してもよい。

【0110】

次に、図18を参照して本発明の他の実施形態に係る液晶表示装置の駆動装置について説明する。

20

図18は本発明の他の実施形態に係る液晶表示装置の駆動装置を示すブロック図である。図18に示すように、本実施形態による駆動装置は、画像信号補正部610を有する信号制御部600と、信号制御部600に接続された論理和回路690と、論理和回路690と接続される階調電圧生成部800と、信号制御部600と階調電圧生成部800とに接続されるデータ駆動部500とを有する。

【0111】

すなわち、図18に示す駆動装置は、図13の駆動装置と異なり論理積回路がなく、補正画像信号のイネーブル信号 ($DCC E$) が画素情報信号 (PI) とともに、直ちに論理和回路690に入力される。論理和回路690から出力される結果信号 (OS) は、図13の駆動装置と同様に、階調電圧生成部800に入力される。この、図18に示す駆動装置は、補正画像信号のイネーブル信号 ($DCC E$) の他に、誤動作を起こすノイズが存在しない場合には、より簡単な構成により2つの副画素を有する液晶表示装置での画像補正効果を十分に発揮することができる。

30

【0112】

尚、本発明は、上述の実施形態に限られるものではない。本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

【0113】

【図1】 本発明の一実施形態に係る液晶表示装置のブロック図である。

【図2】 本発明の一実施形態に係る液晶表示装置の2つの副画素に対する等価回路図である。

40

【図3】 本発明の一実施形態に係る液晶表示板組立体の1つの画素に対する等価回路図である。

【図4】 本発明の一実施形態に係る液晶表示板組立体の配置図である。

【図5】 図4に示す液晶表示板組立体の $V-V'$ 線、及び $V'-V''$ 線に沿った断面図である。

【図6】 図4、図5に示す各副画素電極の基本となる電極片の平面図である。

【図7】 図4、図5に示す各副画素電極の基本となる電極片の平面図である。

【図8】 図4、図5に示す各副画素電極の基本となる電極片の平面図である。

【図9】 本発明の一実施形態に係る液晶表示装置の画像信号補正部のブロック図である。

50

- 【図 1 0】図 9 に示す画像信号補正部の動作を示すフローチャートである。
- 【図 1 1】本発明の一実施形態に係る画像信号補正方法を説明する概略図である。
- 【図 1 2】本発明の一実施形態により補正された信号を示す波形図である。
- 【図 1 3】本発明の一実施形態に係る液晶表示装置の駆動装置を概略的に示すブロック図である。
- 【図 1 4】図 1 3 に示した駆動装置の駆動信号を示すタイミング図である。
- 【図 1 5】図 1 3 に示す駆動装置の論理積回路の動作を示す図である。
- 【図 1 6】図 1 3 に示す駆動装置の論理和回路の動作を示す図である。
- 【図 1 7】本発明の一実施形態に係る液晶表示装置の階調に対する電圧を示すガンマ曲線のグラフである。
- 【図 1 8】本発明の他の実施形態に係る液晶表示装置の駆動装置を概略的に示すブロック図である。

10

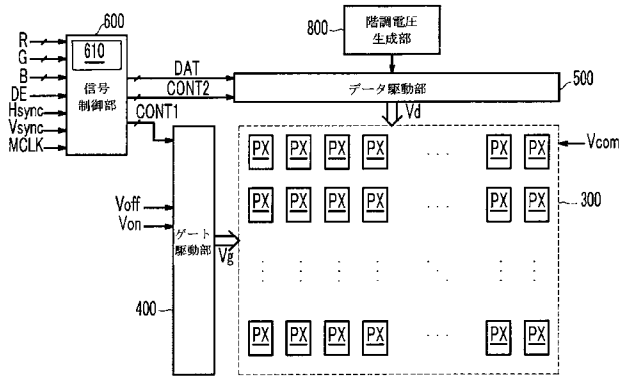
【符号の説明】

【0 1 1 4】

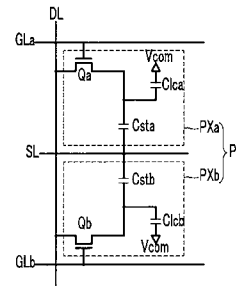
- | | | |
|---------------------------------------|--------------------|----|
| 1 2、2 2 | 偏光板 | |
| 1 1、2 1 | 配向膜 | |
| 7 1 a、7 1 b | (共通電極) 切開部 | |
| 9 1 a、9 1 b | (画素電極) 切開部 | |
| 8 1 a、8 1 b、8 2 | 接触補助部材 | |
| 1 0 0 | 下部表示板 | 20 |
| 1 1 0、2 1 0 | 絶縁基板 | |
| 1 2 1 a、1 2 1 b | (第 1 及び第 2) ゲート線 | |
| 1 2 4 a、1 2 4 b | (第 1 及び第 2) ゲート電極 | |
| 1 3 1 | 維持電極線 | |
| 1 4 0 | ゲート絶縁膜 | |
| 1 5 4 a、1 5 4 b | (第 1 及び第 2) 島状半導体 | |
| 1 6 3 a、1 6 5 a | 島状オーミックコンタクト接触部材 | |
| 1 7 1 | データ線 | |
| 1 7 3 a、1 7 3 b | (第 1 及び第 2) ソース電極 | |
| 1 7 5 a、1 7 5 b | (第 1 及び第 2) ドレイン電極 | 30 |
| 1 8 0 | 保護膜 | |
| 1 8 1 a、1 8 1 b、1 8 2、1 8 5 a、1 8 5 b | コンタクトホール | |
| 1 9 1 | 画素電極 | |
| 1 9 1 a、1 9 1 b | (第 1 及び第 2) 副画素電極 | |
| 2 0 0 | 上部表示板 | |
| 2 2 0 | 遮光部材 | |
| 2 3 0 | カラーフィルタ | |
| 2 5 0 | 蓋膜 | |
| 2 7 0 | 共通電極 | |
| 3 0 0 | 液晶表示板組立体 | 40 |
| 4 0 0 | ゲート駆動部 | |
| 5 0 0 | データ駆動部 | |
| 6 0 0 | 信号制御部 | |
| 6 1 0 | 画像信号補正部 | |
| 6 2 0、6 3 0 | (第 1 及び第 2) メモリ | |
| 6 4 0、6 5 0 | (第 1 及び第 2) 補正部 | |
| 6 8 0 | 論理積回路 | |
| 6 9 0 | 論理和回路 | |
| 8 0 0 | 階調電圧生成部 | |

50

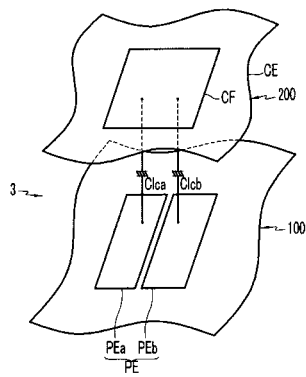
【図 1】



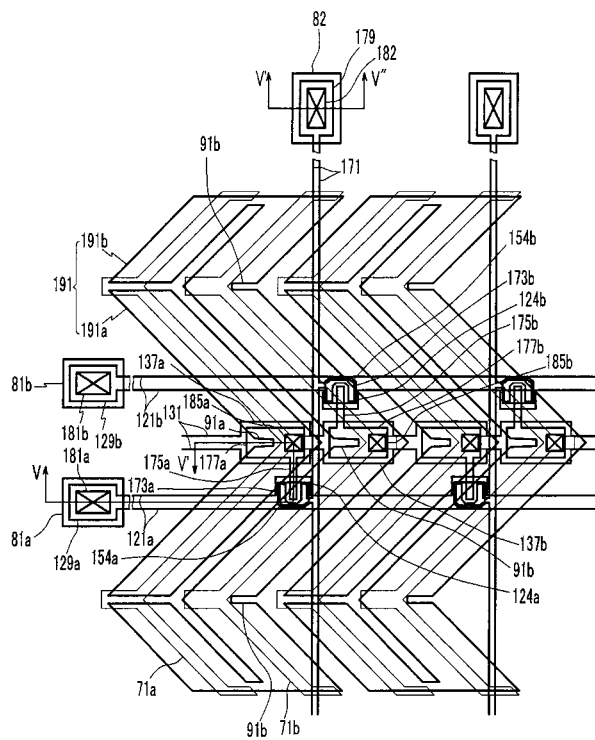
【図 3】



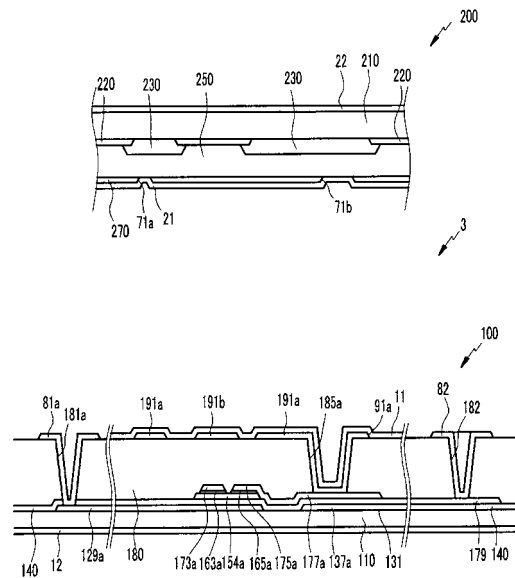
【図 2】



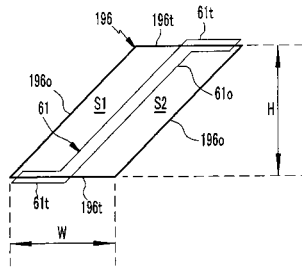
【図 4】



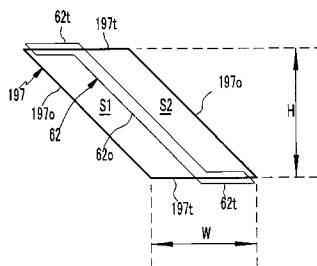
【図 5】



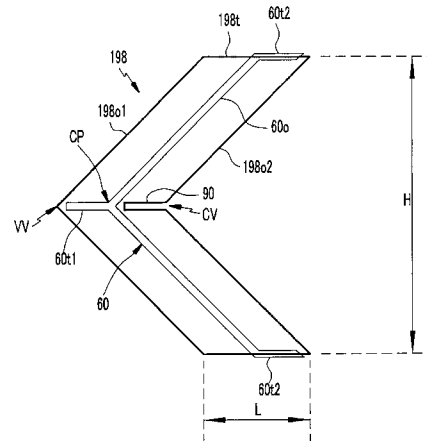
【図 6】



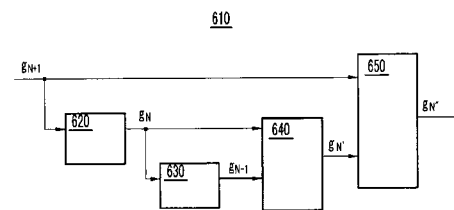
【図 7】



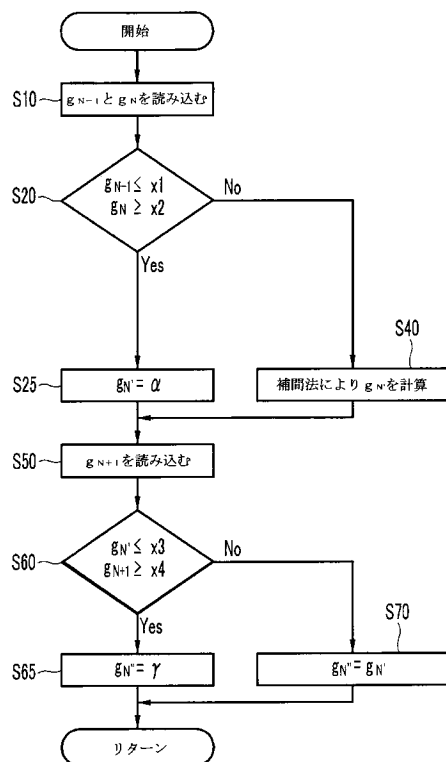
【図 8】



【図 9】



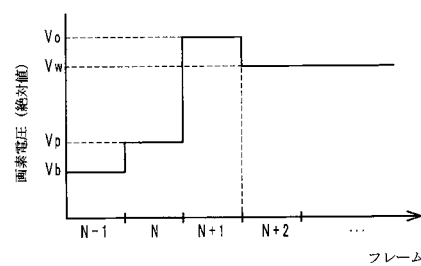
【図 10】



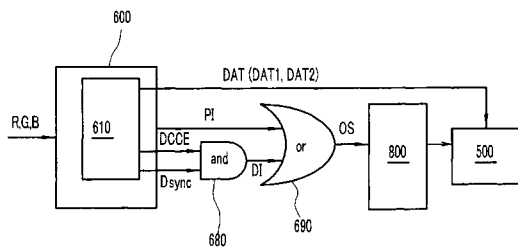
【図 11】

	g _{N-1}															
	0	16	32	48	64	...	208	224	240	255						
0						...										
16						...										
32						...										
48						...										
64						...										
g _N	...	...	...	...	...	...	...	...	...	...						
208			h1		h2	...										
224			h3		h4	...										
240						...										
255						...										

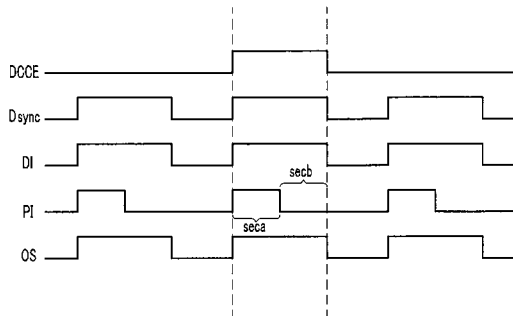
【図 12】



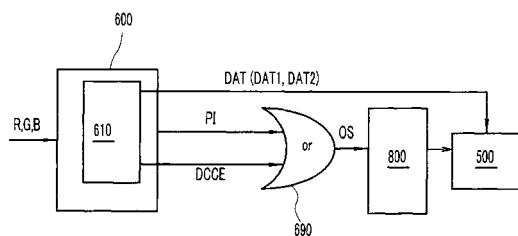
【図 1 3】



【図 1 4】



【図 1 8】



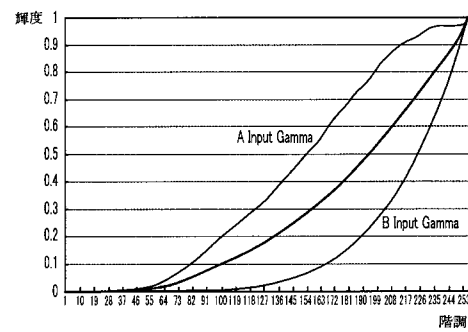
【図 1 5】

DCCE	0	0	1	1
Dsync	0	1	0	1
DI	0	0	0	1

【図 1 6】

PI	0	0	1	1
DI	0	1	0	1
OS	0	1	1	1

【図 1 7】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 4 1 G
G 0 9 G	3/20	6 2 1 F
G 0 9 G	3/20	6 6 0 V
G 0 9 G	3/20	6 1 2 U
G 0 9 G	3/20	6 4 1 P
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 3 1 V

Fターム(参考)	2H093	NA16	NA53	NA54	NC03	NC10	NC12	NC16	NC28	NC34	NC35
		NC40	NC49	NC65	ND06	ND13	ND32	ND58	NH18		
	5C006	AA12	AC21	AF44	AF45	AF46	AF71	BB16	BC06	BF09	BF26
		FA12	FA14	FA55							
	5C080	AA10	BB05	DD01	DD08	DD22	EE19	EE29	FF11	GG12	JJ02
		JJ03	JJ04	JJ05	JJ06						

专利名称(译)	液晶显示装置，其图像信号校正方法及其驱动方法		
公开(公告)号	JP2007164195A	公开(公告)日	2007-06-28
申请号	JP2006336867	申请日	2006-12-14
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金鍾雨		
发明人	金 鍾 雨		
IPC分类号	G09G3/36 G02F1/133 G02F1/1337 G09G3/20		
CPC分类号	G09G3/3648 G09G2300/0443 G09G2320/0252 G09G2320/0276 G09G2340/16		
FI分类号	G09G3/36 G02F1/133.550 G02F1/133.570 G02F1/1337.505 G02F1/133.575 G09G3/20.641.G G09G3/20.621.F G09G3/20.660.V G09G3/20.612.U G09G3/20.641.P G09G3/20.624.B G09G3/20.631.V		
F-TERM分类号	2H090/JB02 2H090/JB03 2H090/KA04 2H090/LA01 2H090/LA04 2H090/LA15 2H090/MA15 2H093/NA16 2H093/NA53 2H093/NA54 2H093/NC03 2H093/NC10 2H093/NC12 2H093/NC16 2H093/NC28 2H093/NC34 2H093/NC35 2H093/NC40 2H093/NC49 2H093/NC65 2H093/ND06 2H093/ND13 2H093/ND32 2H093/ND58 2H093/NH18 5C006/AA12 5C006/AC21 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF71 5C006/BB16 5C006/BC06 5C006/BF09 5C006/BF26 5C006/FA12 5C006/FA14 5C006/FA55 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD08 5C080/DD22 5C080/EE19 5C080/EE29 5C080/FF11 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 2H193/ZA04 2H193/ZD23 2H193/ZD24 2H193/ZE01 2H193/ZF03 2H193/ZF22 2H193/ZF36 2H193/ZH40 2H290/AA34 2H290/BB24 2H290/BB44 2H290/BC01 2H290/CA14 2H290/CA46 2H290/CA51 2H290/DA01		
优先权	1020050123135 2005-12-14 KR		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够在改善表面可视性的同时增加液晶的响应速度的液晶显示装置和图像信号校正方法。具有第一和第二子像素的多个像素，预备信号，校正图像信号，校正图像信号的使能信号，用于生成校正图像信号施加同步信号的图像信号校正单元以及与使能信号的同步第一电路，其对这些信号进行逻辑“与”运算，并输出校正信息信号；第二电路，其对逻辑上的校正信息信号与像素信息信号进行逻辑求和，并输出结果信号，并根据该结果信号生成第一和第二灰度电压组 有一个用于使能的灰度电压产生单元，当施加校正图像信号时使能信号为“1”，当未施加校正图像信号时使能信号为“0”，当施加校正图像信号时同步信号为“0”，当不施加校正图像信号时为“0”。当将校正图像信号施加到第一子像素时，该信号为“1”；当将校正图像信号施加到第二子像素时，该信号为“0”，并且当电压设置为“0”时，结果信号为“1”，并且第一灰度级为第二灰度级。选择电压组，第一灰度级电压组具有与第二灰度级电压组相同的灰度级和更高的电势。[选择图]图13

