

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-350335  
(P2006-350335A)

(43) 公開日 平成18年12月28日(2006.12.28)

(51) Int.C1.	F 1	テーマコード (参考)
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2 H093
<b>G02F 1/133 (2006.01)</b>	G02F 1/133 550	5 C006
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 624C	5 C080
	G09G 3/20 622A	
	G09G 3/20 622G	
	審査請求 有 請求項の数 14 O L (全 18 頁) 最終頁に続く	
(21) 出願番号	特願2006-159491 (P2006-159491)	(71) 出願人 501358079
(22) 出願日	平成18年6月8日 (2006.6.8)	友達光電股▲ふん▼有限公司
(31) 優先権主張番号	11/154773	台湾新竹市科学工業園區力行二路1号
(32) 優先日	平成17年6月15日 (2005.6.15)	(74) 代理人 100124327
(33) 優先権主張国	米国(US)	弁理士 吉村 勝博
		(72) 発明者 黄 雪瑛
		台湾台北縣三重市同慶里13鄰大同南路2 00巷29号
		F ターム (参考) 2H093 NC34 NC35 NC63 NC66 ND54 ND56 ND58 5C006 AF54 BB16 BC03 BF34 BF37 BF38 FA21 FA36 5C080 AA10 BB05 DD03 EE29 FF11 JJ03 JJ04 JJ06

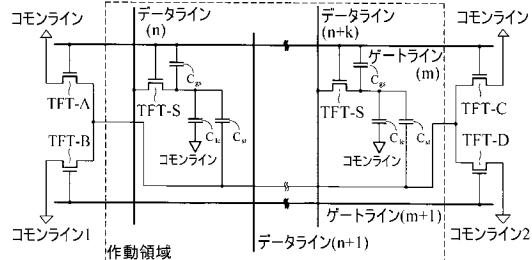
(54) 【発明の名称】 液晶ディスプレイパネルの光学特性の改善方法及び光学特性を改善した液晶ディスプレイパネル

## (57) 【要約】

【課題】光学特性を改善したアクティブマトリックス駆動方式液晶ディスプレイパネルを提供する。

【解決手段】上記課題を解決するために、ゲートライン信号が通過した後に降下する液晶素子への印加電圧を復旧するため、当該ピクセル中の電荷蓄積キャパシタの電荷蓄積量の変動を調整する。この電荷量の調整は二つのスイッチング素子を用いてコモンラインを上述の電荷蓄積キャパシタのコモン電極側に接続することにより可能となる。一つのスイッチング素子はゲートライン信号により作動して印加電圧はコモンライン電圧に等しく、もう一つのスイッチング素子は次のゲートライン信号により作動して一旦減少した電荷蓄積量を次のコモンライン電圧を利用して補充する。半透過型液晶ディスプレイパネルまたはカラー液晶ディスプレイパネルではピクセル単位で同様に電荷蓄積量を調整する。

【選択図】図9



## 【特許請求の範囲】

## 【請求項 1】

データラインとゲートラインとの交点部近くにスイッチングトランジスタを有し、当該トランジスタのゲート電極がゲートラインに接続し、又当該トランジスタのソース電極がデータラインに接続され、さらに当該トランジスタのドレイン電極が画素の画素電極に接続され、当該画素電極側には電荷蓄積キャパシタが画素に並列に接続された構造をもつピクセル（以下、同様の構造をもつユニットを単に「ピクセル」と称する。）がマトリックス状に複数配置されたアクティブマトリックス基板を用いた液晶ディスプレイパネルに発生するフィードスルー電圧降下を復旧する方法であって、

当該トランジスタの“オン”作動により当該電荷蓄積キャパシタに蓄積された電荷蓄積量のうち当該トランジスタの“オフ”作動後に一部失われる電荷蓄積量を補充することを特徴とするフィードスルー電圧降下を復旧する方法。 10

## 【請求項 2】

ゲートライン（m）、データライン（n）に位置する前記ピクセル（以下、位置座標を単に（m、n）と表記する。）を構成する電荷蓄積キャパシタの画素と接続されていない側の電極（以下、「コモン電極」と称する。）にスイッチング素子A及びスイッチング素子Bを接続し、下記工程A及び工程Bを実施して当該電荷蓄積キャパシタへの電荷蓄積量を補充する請求項1に記載のフィードスルー電圧降下を復旧する方法。

工程A：スイッチング素子Aをゲートライン（m）の信号により“オン”作動させ、当該電荷蓄積キャパシタのコモン電極をコモンラインと接続する工程。 20

工程B：スイッチング素子Bを共通のデータライン（n）上における次のピクセル（m+1, n）のゲートライン（m+1）の信号により“オン”作動させ、当該電荷蓄積キャパシタのコモン電極をコモンライン1と接続する工程。

## 【請求項 3】

前記工程Bで電荷蓄積キャパシタに印加される電圧を前記工程Aで電荷蓄積キャパシタに印加される電圧よりも高くして前記電荷蓄積量への補充を実施する請求項1又は請求項2に記載のフィードスルー電圧降下を復旧する方法。

## 【請求項 4】

前記電荷蓄積キャパシタとは別にコモン電極がゲートライン（m+1）に接続された1以上の電荷蓄積キャパシタを前記ピクセル（m、n）に用いて前記電荷蓄積量への補充を実施する請求項1～請求項3のいずれかに記載のフィードスルー電圧降下を復旧する方法。 30

## 【請求項 5】

同一のゲートラインと交差しているデータラインの交点内に配置されている複数のピクセルのうちから任意に選択された1以上のピクセルを対象として前記電荷蓄積量への補充を実施する請求項1～請求項4のいずれかに記載のフィードスルー電圧降下を復旧する方法。

## 【請求項 6】

前記ピクセルはサブピクセルを含んだものであり、当該ピクセル単位で前記電荷蓄積量への補充を実施する請求項1～請求項5のいずれかに記載のフィードスルー電圧降下を復旧する方法。 40

## 【請求項 7】

液晶ディスプレイパネルの温度を参照して電荷蓄積キャパシタに印加される電圧を調整し前記電荷蓄積量への補充を実施する請求項1～請求項6のいずれかに記載のフィードスルー電圧降下を復旧する方法。

## 【請求項 8】

フィードスルー電圧降下を復旧する機能を有する液晶ディスプレイパネルであって、

スイッチングトランジスタのオン作動により電荷蓄積キャパシタに蓄積された電荷蓄積量のうち当該トランジスタのオフ作動後に一部失われる電荷蓄積量を補充する機能を有するピクセルを配置したアクティブマトリックス基板を用いたことを特徴とする液晶ディスプレイパネル。 50

## 【請求項 9】

前記アクティブマトリックス基板に配置されたピクセル(  $m$  、  $n$  )を構成する電荷蓄積キャパシタのコモン電極には以下の機能を有するスイッチング素子A及びスイッチング素子Bが接続していることを特徴とする請求項8に記載の液晶ディスプレイパネル。

スイッチング素子A：ゲートライン信号がゲートライン(  $m$  )を通過するときに“オン”作動し、ゲートライン(  $m$  )と当該電荷蓄積キャパシタとを接続する機能。

スイッチング素子B：ゲートライン信号がゲートライン(  $m + 1$  )を通過するときに“オン”作動し、ゲートライン(  $m + 1$  )と当該電荷蓄積キャパシタとを接続する機能。

## 【請求項 10】

前記ピクセル(  $m$  、  $n$  )は前記電荷蓄積キャパシタとは別にコモン電極がゲートライン(  $m + 1$  )に接続した1以上の電荷蓄積キャパシタを並列配置したものである請求項8又は請求項9に記載の液晶ディスプレイパネル。

10

## 【請求項 11】

前記ピクセル(  $m$  、  $n$  )がアクティブマトリックス基板内から任意に選択された一部分に配置された請求項8～請求項10のいずれかに記載の液晶ディスプレイパネル。

## 【請求項 12】

前記ピクセル(  $m$  、  $n$  )が透過領域用サブピクセルと反射領域用サブピクセルを含んだ半透過型液晶ディスプレイパネルである請求項8～請求項11のいずれかに記載の液晶ディスプレイパネル。

20

## 【請求項 13】

前記ピクセル(  $m$  、  $n$  )がR、G、B用サブピクセルを含んだカラー液晶ディスプレイパネルである請求項8～請求項11のいずれかに記載の液晶ディスプレイパネル。

## 【請求項 14】

前記スイッチング素子Bが温度補償用電圧調整器に接続していることを特徴とする請求項8～請求項13のいずれかに記載の液晶ディスプレイパネル。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本件発明は、液晶ディスプレイパネルの光学特性の改善方法及び光学特性を改善した液晶ディスプレイパネルに関する。特に、フィードスルー電圧降下を復旧させることにより光学特性を改善した液晶ディスプレイパネルに関する。

30

## 【背景技術】

## 【0002】

データラインとゲートラインとの交点部近くにスイッチングトランジスタを有し、当該トランジスタのゲート電極がゲートラインに接続し、又当該トランジスタのソース電極がデータラインに接続され、さらに当該トランジスタのドレイン電極が画素の画素電極に接続され、当該画素電極側には画素に並列に電荷蓄積キャパシタが接続された構造をもつピクセルがマトリックス状に複数配置されたアクティブマトリックス基板を用いた液晶ディスプレイ(以下、「LCD」: Liquid Crystal Displayと称する)パネルでは、ピクセル(  $m$  、  $n$  )においてはデータライン(  $n$  )と交差するゲートライン(  $m$  )の信号がH-状態(  $V_{gh}$  )からL-状態(  $V_{gl}$  )にシフトした後も、コモンラインとの間で画素に印加されている電圧を適正時間保持していることが好ましい。この電圧は、上記基本的な回路構成を示す図1を単位ユニットとする各ピクセル全体の有する電荷蓄積容量により保持される。そして電荷の一部はコモンラインに接続している側のコモン電極とスイッチング素子経由データライン(  $n$  )に接続している画素電極で液晶物質を挟んだ構造を有する画素にも保存されている。本件出願の各図においてはこの画素及びその電荷蓄積容量を  $C_{1c}$  で示している。そして、スイッチング素子には薄膜トランジスタ( TFT: Thin Film Transistor )を採用することが多いため、以下本件出願における説明の理解を容易にするために画素  $C_{1c}$  の駆動用に用いるスイッチング素子にはTFTを用いていることとし、スイッチング素子を「TFT-S」と称す

40

50

る。このTFT-Sはゲートラインに接続されているゲート電極、データラインと接続されているドレイン電極、そして画素電極と接続されている画素電極とで構成されている。また、電荷蓄積キャパシタ $C_{st}$ はピクセル全体の電荷蓄積容量を増加する機能を持ち、画素 $C_{1c}$ を最適に駆動する電圧設定になるよう適切に電荷蓄積容量が設定されていて画素と並列に接続されている。そして、図1においてはもう一つのキャパシタ $C_{gs}$ がTFT-Sと並列に接続されているが、これはTFT-S自身がゲート電極・ドレイン電極間に有している寄生容量を表している。。

#### 【0003】

まず、図1に示す等価回路を用いた場合について、実際の動作とこれに係わる問題点を説明する。この例におけるゲートライン( $m-1$ )に与えられる信号レベルの推移a、ゲートライン( $m$ )に与えられる信号レベルの推移b、ゲートライン( $m+1$ )に与えられる信号レベルの推移c、データライン( $n$ )に与えられる信号レベルの推移dと結果として得られる画素( $C_{1c}$ )の電圧レベルの推移eを図2に示した。このように2段階の電圧レベルを有する矩形パルス信号の $V_{gh}$ をゲートライン( $m$ )に与えると、これを受けTFT-Sが“オン”になる。その後電圧レベルが $V_{g1}$ に変化するとTFT-Sは“オフ”になり前記TFT-Sの寄生容量 $C_{gs}$ が発生するのである。すると電荷蓄積キャパシタ $C_{st}$ 及び画素 $C_{1c}$ に寄生容量 $C_{gs}$ が加わったピクセル内全体の電荷蓄積容量に対してこれまで蓄積されていた電荷蓄積量の再配分が発生し、結果として画素に対しては電圧降下を引き起こしてしまうのである。詳細は後述するが、この時画素 $C_{1c}$ に発生する電圧降下 $V_f$ は電荷蓄積量の再配分の状況から以下の数1で表わされる。

10

20

30

#### 【0004】

##### 【数1】

$$\Delta V_f = C_{gs} (V_{gh} - V_{g1}) / (C_{gs} + C_{1c} + C_{st})$$

#### 【0005】

この画素 $C_{1c}$ に対する電圧降下 $V_f$ が、いわゆるフィードスルー電圧降下である。フィードスルー電圧降下の発生は画素 $C_{1c}$ 自身に印加される電圧が最適条件から降下することであり、白黒のLCDパネルのコントラスト及びカラーLCDパネルの曲線形状に大きな影響を与えるものとして極力小さくし、またパネル内でばらつきを小さくする試みがなされている。

30

#### 【0006】

特許文献1にはゲートライン信号の矩形パルスの立ち下がり部分を緩やかにして電圧降下を復旧する技術が開示されている。この様な技術対応の理解が容易になるよう図3に示す等価回路を採用し、特許文献1とは異なるが図3に示す等価回路に三段階の電圧レベルを有するパルス波形を用いた場合にゲートライン信号の波形が画素電圧にどのように影響するかを例示して解説する。この等価回路では電荷蓄積キャパシタ $C_{st}$ のコモン電極は、コモンラインではなく隣接するゲートライン( $m-1$ )に接続している。

40

#### 【0007】

この例におけるゲートライン( $m-1$ )に与えられる信号レベルの推移a、ゲートライン( $m$ )に与えられる信号レベルの推移b、ゲートライン( $m+1$ )に与えられる信号レベルの推移c、データライン( $n$ )に与えられる信号レベルの推移d及び画素( $C_{1c}$ )の電圧レベルの推移eを図4に示す。ゲートライン( $m$ )の信号が $V_{g1}$ から $V_{gh}$ に変化するとTFT-Sが“オン”作動して画素に電圧が印加されて画素と電荷蓄積キャパシタに電荷が蓄積され、画素電圧は上昇する。しかし、その後ゲートライン( $m$ )の信号は $V_{g1}$ から $V_{gc}$ に変化するためTFT-Sが“オフ”作動し、フィードスルー電圧降下が発生する。そしてゲートライン( $m+1$ )の信号が $V_{g1}$ から $V_{gh}$ に変化する時、ゲートライン( $m-1$ )の信号は $V_{gc}$ から $V_{g1}$ に変化し、画素電圧は第一段階引き上げられる。そして次にゲートライン( $m$ )の信号が $V_{gc}$ から $V_{g1}$ に変化する時、画素電圧は第二段階に更に引き上げられ、その結果フィードスルー電圧降下は一部が復旧する。この方式を用いるときに設定される $V_{gc}$ は、 $V_{gh}$ 、 $V_{g1}$ 、 $C_{st}$ 及び $C_{gs}$ を用い

50

以下の数2で表わされることになる。

【0008】

【数2】

$$(V_{gc} - V_{gl})C_{st} = (V_{gl} - V_{gh})C_{gs}$$

【0009】

このように多段階の電圧を有する波形をゲートラインに適用することはフィードスルーデンダクタ降下の復旧に有効ではあるが、画素電圧を第二段階に更に引き上げるための第三段階のゲートライン信号は、電荷蓄積キャパシタ  $C_{st}$  がゲートラインに接続している図3に示した等価回路の時だけ有効で、電荷蓄積キャパシタ  $C_{st}$  がコモンラインに接続している図1に示した基本的な等価回路ではこの方法は適用できず、特許文献1が開示するようにゲートライン信号の波形調整用インバーターなどの設置が必要となる。

【0010】

そして、特許文献2には各ピクセルを構成するTFT-Sが有する寄生容量をその座標位置に対応した電荷蓄積容量に設計し、意識的に変化させることでフィードスルーデンダクタ降下の影響を回避する技術が開示されているが、設計及び作り込みは困難である。

【0011】

【非特許文献1】初めての液晶ディスプレイ (108-111:2004 4月20日発行)

【特許文献1】特開平06-110035号公報

【特許文献2】特開2001-075127号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

本件発明は、フィードスルーデンダクタ降下の復旧方法及びその方法によりフィールドスルーデンダクタ降下を減少させた液晶ディスプレイパネルを提供する。

【課題を解決するための手段】

【0013】

本件発明に係るLCDパネルは片面に配したパネルとその対面に配したパネルとの間に複数の画素を有しており、当該画素がアクティブマトリックス方式で駆動されて画像を表示する。そこで、本件発明の理解を容易にするために、基本的な駆動方式となる構成を説明しておく。図1に示すように、画像表示の単位要素である各ピクセルは基本的にはTFT-S、コモンラインに接続されるコモン電極とTFT-Sを経てデータラインに接続される画素電極とに挟まれた液晶層で構成されている画素  $C_{1c}$ 、そして片側の電極が前記画素電極に接続されている電荷蓄積キャパシタ  $C_{st}$  とで構成されている。そして、この構成から明らかのように電荷蓄積キャパシタ  $C_{st}$  の画素電極とコモン電極との間に印加される電圧は画素  $C_{1c}$  に印加されている電圧と等しくなっている。前述の如くゲートライン信号が到達してTFT-Sが“オン”作動すると、コモン電極と画素電極間にはゲートライン電圧が印加されて画素と電荷蓄積キャパシタに電荷が蓄積されるが、TFT-Sの有している寄生容量  $C_{gs}$  は機能していない。しかし、ゲートライン信号が通過してTFT-Sが“オフ”作動するとTFT-Sの有している寄生容量  $C_{gs}$  が機能し、これに起因して当該ピクセル内に蓄積されている電荷蓄積量の再配分(移動)が生じ、画素及び電荷蓄積キャパシタの保有する電荷蓄積量は減少する。そして、画素及び電荷蓄積キャパシタの保有する電荷蓄積量の減少は電荷蓄積容量  $C_{1c}$  及び  $C_{st}$  が一定であるため電圧降下の原因となり、フィードスルーデンダクタ降下が発生するのである。以下本件発明に係るフィードスルーデンダクタ降下の復旧方法について説明する。

【0014】

本件発明は、データラインとゲートラインとの交点部近くにTFT-Sを有し、当該TFT-Sタのゲート電極がゲートラインに接続し、又当該TFT-Sのソース電極がデータラインに接続され、さらに当該TFT-Sのドレイン電極が画素の画素電極に接続され

10

20

30

40

50

、当該画素電極側には電荷蓄積キャパシタが画素に並列に接続された構造をもつピクセルがマトリックス状に複数配置されたアクティブマトリックス基板を用いた液晶ディスプレイパネルに発生するフィードスルー電圧降下を復旧する方法であって、当該TFT-Sの“オン”作動により当該電荷蓄積キャパシタに蓄積された電荷蓄積量のうち当該TFT-Sの“オフ”作動後に一部失われる電荷蓄積量を補充することを特徴とするフィードスルーディスプレイ電圧降下を復旧する方法を提供する。

【0015】

前記ピクセル( $m, n$ )を構成する当該電荷蓄積キャパシタの画素と接続されていない側の電極(以下、「コモン電極」と称する。)にスイッチング素子A(以下、「TFT-A」と称する。)及びスイッチング素子B(以下、「TFT-B」と称する。)を接続し、下記工程A及び工程Bを実施して当該電荷蓄積キャパシタへの電荷蓄積量を補充することも好ましい。

工程A:TFT-Aをゲートライン( $m$ )の信号により“オン”作動させ、当該電荷蓄積キャパシタのコモン電極をコモンラインと接続する工程。

工程B:TFT-Bを共通のデータライン( $n$ )上における次のピクセル( $m+1, n$ )のゲートライン( $m+1$ )の信号により“オン”作動させ、当該電荷蓄積キャパシタのコモン電極を次のコモンライン1と接続する工程。

【0016】

前記工程Bで電荷蓄積キャパシタに印加される電圧を前記工程Aで電荷蓄積キャパシタに印加される電圧よりも高くして前記電荷蓄積量への補充を実施し、フィードスルーディスプレイ電圧降下を復旧することも好ましい。

【0017】

前記電荷蓄積キャパシタとは別にコモン電極がゲートライン( $m+1$ )に接続された1以上の電荷蓄積キャパシタを前記ピクセル( $m, n$ )に用いて前記電荷蓄積量への補充を実施し、フィードスルーディスプレイ電圧降下を復旧することも好ましい。

【0018】

同一のゲートラインと交差しているデータラインの交点内に配置されている複数のピクセルのうちから任意に選択された1以上のピクセルを対象として前記電荷蓄積量への補充を実施し、フィードスルーディスプレイ電圧降下を復旧することも好ましい。

【0019】

前記ピクセルはサブピクセルを含んだものであり、当該ピクセル単位で前記電荷蓄積量への補充を実施し、フィードスルーディスプレイ電圧降下を復旧することも好ましい。

【0020】

LCDパネルの温度を参照して電荷蓄積キャパシタに印加される電圧を調整し、前記電荷蓄積量への補充を実施してフィードスルーディスプレイ電圧降下を復旧することも好ましい。

【0021】

本件発明はフィードスルーディスプレイ電圧降下を復旧する機能を有するLCDパネルであって、TFT-Sの“オン”作動により電荷蓄積キャパシタに蓄積された電荷蓄積量のうち当該TFT-Sの“オフ”作動後に一部失われる電荷蓄積量を補充する機能を有するピクセルを配置したアクティブマトリックス基板を用いたことを特徴とするLCDパネルを提供する。

【0022】

前記アクティブマトリックス基板に配置されたピクセル( $m, n$ )を構成する電荷蓄積キャパシタのコモン電極には以下の機能を有するTFT-A及びTFT-Bが接続したLCDパネルであることも好ましい。

TFT-A:ゲートライン信号がゲートライン( $m$ )を通過するときに“オン”作動し、ゲートライン( $m$ )と当該電荷蓄積キャパシタとを接続する機能。

TFT-B:ゲートライン信号がゲートライン( $m+1$ )を通過するときに“オン”作動し、ゲートライン( $m+1$ )と当該電荷蓄積キャパシタとを接続する機能。

【0023】

10

20

30

40

50

前記ピクセル(  $m$  、  $n$  )は前記電荷蓄積キャパシタとは別にコモン電極がゲートライン(  $m + 1$  )に接続した1以上の電荷蓄積キャパシタを並列配置したものであるLCDパネルであることも好ましい。

【0024】

前記ピクセルがアクティブマトリックス基板内から任意に選択された一部分に配置されたLCDパネルであることも好ましい。

【0025】

前記LCDパネルは、前記ピクセル(  $m$  、  $n$  )が透過領域用サブピクセルと反射領域用サブピクセルを有する半透過型LCDパネルであることも好ましい。

【0026】

前記LCDパネルは、前記ピクセル(  $m$  、  $n$  )がR、G、B用サブピクセルを有するカラーLCDパネルであることも好ましい。

【0027】

前記LCDパネルは、前記TFT-Bが温度補償用電圧調整器に接続したアクティブマトリックス基板を用いてなるLCDパネルであることも好ましい。

【発明の効果】

【0028】

本件発明によりフィードスルー電圧降下を減少させることができ、LCDパネルのフリッカや残像、焼き付きの発生を防止できる。

【発明を実施するための最良の形態】

【0029】

以下、図5～図13を参照しつつ本件発明を実施するための最良の形態を明らかにする。

【0030】

本件発明は、データラインとゲートラインとの交点部近くにTFT-Sを有し、当該TFT-Sのゲート電極がゲートラインに接続し、又当該TFT-Sのソース電極がデータラインに接続され、さらに当該TFT-Sのドレイン電極が画素の画素電極に接続され、当該画素電極側には電荷蓄積キャパシタが画素に並列に接続された構造をもつピクセルが複数マトリックス状に配置されたアクティブマトリックス基板を用いたLCDパネルに発生するフィードスルー電圧降下を復旧する方法であって、当該TFT-Sの“オン”作動により当該電荷蓄積キャパシタに蓄積された電荷蓄積量のうち当該TFT-Sの“オフ”作動後に一部失われる電荷蓄積量を補充することを特徴とするフィードスルー電圧降下を復旧する方法を提供する。

【0031】

前述のように、図1に示すLCDパネルの一般的な構造では各ピクセルは基本的にはTFT-S、コモンラインに接続されるコモン電極とTFT-Sを経てデータラインに接続される画素電極とに挟まれた液晶層から構成されている画素  $C_{1c}$  、そして前記画素電極側に画素と並列に接続されている電荷蓄積キャパシタ  $C_{st}$  とで構成されており、ゲートライン信号が到達してTFT-Sが“オン”作動すると画素と電荷蓄積キャパシタ  $C_{st}$  とに電荷が蓄積され、この電荷蓄積キャパシタ  $C_{st}$  に印加される電圧は画素  $C_{1c}$  に印加されている電圧と等しく、蓄積電荷量は飽和になっている。そしてゲートライン信号が通過してTFT-Sが“オフ”作動すると蓄積している電荷がTFT-Sが有する寄生容量  $C_{gs}$  をも含むピクセル内のキャパシタに再配分される。すると、電荷蓄積キャパシタ  $C_{st}$  及び画素  $C_{1c}$  に蓄積されていた電荷蓄積量は減少し、コモン電極と画素電極間に電圧降下、いわゆるフィードスルー電圧降下が発生するのである。すなわち、このフィードスルー電圧降下とは電荷蓄積キャパシタ  $C_{st}$  が有する電荷蓄積量の低下に起因して発生したものであるため、電荷を補充することにより電圧の復旧が可能になるのである。よって、当該ゲートライン(  $m$  )を信号が通過した後、補助的に設けたラインを通じて電荷蓄積キャパシタ  $C_{st}$  を速やかに次のコモンラインと接続することにより電荷の速やかな補充が可能となり電圧降下を最小にすることができるのである。

10

20

30

40

50

## 【0032】

前記ピクセル(  $m$  、  $n$  )を構成する当該電荷蓄積キャパシタのコモン電極に TFT - A 及び TFT - B を接続し、下記工程 A 及び工程 B を実施して当該電荷蓄積キャパシタの電荷蓄積量を補充することも好ましい。

工程 A : TFT - A をゲートライン(  $m$  )の信号により“オン”作動させ、当該電荷蓄積キャパシタのコモン電極をコモンラインと接続する工程。

工程 B : TFT - B を共通のデータライン(  $n$  )上における次のピクセル(  $m + 1$  ,  $n$  )のゲートライン(  $m + 1$  )の信号により“オン”作動させ、当該電荷蓄積キャパシタのコモン電極を次のコモンライン 1 と接続する工程。

## 【0033】

図 5 に示すように対象となるピクセル(  $m$  、  $n$  )に与えられたゲートライン信号は TFT - S および TFT - A を“オン”にして画素  $C_{1c}$  を作動させる。そして同時に電荷蓄積キャパシタ  $C_{st}$  をコモンラインと接続するのであるが、この信号が次のピクセル(  $m + 1$  ,  $n$  )に移動してしまうと TFT - A は“オフ”になって TFT - S の寄生容量が機能して電荷蓄積キャパシタ  $C_{st}$  及び画素に蓄積された電荷蓄積量はその一部が失われ、フィードスルー電圧降下が発生するのである。しかし、次のピクセル(  $m + 1$  ,  $n$  )に与えられたゲートライン信号が TFT - B を“オン”にすることにより当該電荷蓄積キャパシタ  $C_{st}$  のみをコモンライン 1 に接続し、電荷蓄積キャパシタ  $C_{st}$  に蓄積されている電荷蓄積量をゲートライン信号が通過する前の電荷蓄積量レベルに補充するのである。この時のゲートライン(  $m - 1$  )に与えられる信号レベルの推移を a 、ゲートライン(  $m$  )に与えられる信号レベルの推移を b 、ゲートライン(  $m + 1$  )に与えられる信号レベルの推移を c 、データライン(  $n$  )に与えられる信号レベルの推移を d 、画素(  $C_{1c}$  )の電圧レベルの推移を e 、電荷蓄積キャパシタ(  $C_{st}$  )の電圧レベルの推移を f として図 6 に示す。この場合、 TFT - B 経由で接続されるコモンライン 1 の接地電圧は TFT - A 経由で接続されたときのコモンラインの接地電圧と同一であるとは限らない。即ち、この時電荷蓄積キャパシタ  $C_{st}$  に印加される電圧を TFT - A 経由印加された電圧と比較すると高低いずれの方向にも変化しうるのであるが、後述するように低下のレベルはフィードスルー電圧降下に比べてごくわずかであるため電荷蓄積キャパシタ  $C_{st}$  の電荷蓄積量をゲートライン信号が通過する前の電荷蓄積量レベルに補充することができるのである。

## 【0034】

そして、前記工程 B で電荷蓄積キャパシタに印加される電圧を前記工程 A で電荷蓄積キャパシタに印加される電圧よりも高くして前記電荷蓄積量への補充を実施し、フィードスルー電圧降下を復旧することも好ましい。前述のように、電荷蓄積キャパシタに補充される電荷蓄積量やフィードスルー電圧降下の復旧に要する時間も変動しうるのであるが、これは工程 B で印加する電圧の影響を受けているのである。即ち、後述するように、工程 B で印加される電圧が工程 A で印加された電圧に対しあるレベルを超えていることがフィードスルー電圧降下を速やかに、そしてその全てを復旧するためにはより好ましいのである。

## 【0035】

前記電荷蓄積キャパシタとは別にコモン電極がゲートライン(  $m + 1$  )に接続された 1 以上の電荷蓄積キャパシタを前記ピクセル(  $m$  、  $n$  )に用いて前記電荷蓄積量への補充を実施し、フィードスルー電圧降下を復旧することも好ましい。基本構成では図 5 に示すように TFT - A を経由してコモンラインに接続された電荷蓄積キャパシタ  $C_{st1}$  は電荷補充を受けて画素の経時的な電圧降下を抑制し、 TFT - B を経由して電荷蓄積キャパシタ  $C_{st1}$  への電荷補充することによりフィードスルー電圧降下を復旧するのである。しかし、図 7 に示すように更にゲートライン(  $m + 1$  )に接続された電荷蓄積キャパシタ  $C_{st2}$  を有していることにより TFT - B を経由した電荷蓄積キャパシタ  $C_{st1}$  への電荷補充と同時に電荷蓄積キャパシタ  $C_{st2}$  も電荷補充を受けることになり、フィードスルー電圧降下の復旧効果を高めることができるのである。

10

20

30

40

50

## 【 0 0 3 6 】

同一のゲートラインと交差しているデータラインの交点内に配置されている複数のピクセルのうちから任意に選択された1以上のピクセルを対象として前記電荷蓄積量への補充を実施し、フィードスルー電圧降下を復旧することも好ましい。例えば図8に示すように、フィードスルー電圧降下がLCDパネルの光学特性に影響しない部位または光学特性に配慮しなくても良い部位が存在しているのであれば、その部分には適用する必要はなく、コモンラインと接続しておけばよいのである。

## 【 0 0 3 7 】

すなわち、電荷蓄積キャパシタに蓄積されている電荷量のゲートライン信号が通過する前の電荷蓄積量への補充は図8に示す構成にするなどしてLCDパネルの左右いずれか片側だけを対象として実施したり、図9に示すように左右両側から駆動してLCDパネル全体またはLCDパネルの中央部を除く左右の特定範囲を対象として実施することも可能である。前述のように特性改善が必要なLCDパネル面内の部位に限定して適用することが省エネルギーになるのではあるが、パネルサイズが大きい場合などには面内のばらつきが小さくなるよう全面に対して適用することが推奨されるのである。

## 【 0 0 3 8 】

そして、半透過型LCDパネルに適用する場合には透過領域用サブピクセルと反射領域用サブピクセルでは使用する画素が異なるため、必要とされるフィードスルー電圧降下への対応を必要とされるレベルが異なっている。よって、それぞれの画素である $C_T$ および $C_R$ に対応する電荷蓄積キャパシタの電荷蓄積容量も $C_{s_t_1}$ と $C_{s_t_2}$ と最適な電荷蓄積容量に設定しておき、個別の電荷蓄積キャパシタへ必要相当量の電荷を補充してやることが好ましいのである。

## 【 0 0 3 9 】

また、カラーLCDパネルでは各R、G、Bに対応するサブピクセル毎に必要とされるフィードスルー電圧降下への対応レベルが異なるため、配置される電荷蓄積キャパシタの電荷蓄積容量も $C_{s_t_r}$ 、 $C_{s_t_g}$ 、 $C_{s_t_b}$ と最適な電荷蓄積容量に設定しておき、個別の電荷蓄積キャパシタへ必要相当量の電荷を補充するのが好ましいのである。

## 【 0 0 4 0 】

前記ピクセルはサブピクセルを含んだものであり、当該ピクセル単位で前記電荷蓄積量への補充を実施し、フィードスルー電圧降下を復旧することも好ましい。前述のように、サブピクセルを有する半透過型LCDパネルやカラーLCDパネルでは既に特性バランスを考慮した設計で作り込まれているため、サブピクセル単位でフィードスルー電圧降下を復旧する必要はないのである。

## 【 0 0 4 1 】

LCDパネルの温度を参照して電荷蓄積キャパシタに印加される電圧を調整し、前記電荷蓄積量への補充を実施してフィードスルー電圧降下を復旧することも好ましい。LCDパネルはその設置されている環境の温度によっても特性が変動しうるものであるため、前述の機能により最適化された場合であっても使用雰囲気温度の影響までは補正することはできない。従って、図12に示すように温度補償機能のみを実施することも特性を改善し安定化させる上で好ましいのである。

## 【 0 0 4 2 】

本件発明はフィードスルー電圧降下を復旧する機能を有するLCDパネルであって、TFT-Sの“オン”作動により当該電荷蓄積キャパシタに蓄積された電荷のうち当該TFT-Sの“オフ”作動後に一部失われる電荷蓄積量を補充する機能を有するピクセルを配置したアクティブマトリックス基板を用いたことを特徴とするLCDパネルを提供する。

## 【 0 0 4 3 】

前述のように、フィードスルー電圧降下はTFT-Sが“オン”作動することによりピクセル内に蓄積された電荷蓄積量がTFT-Sが“オフ”作動することによってTFT-Sに発生する寄生容量も含んだピクセル内のキャパシタ全体に再分配され、画素と電荷蓄積キャパシタの蓄積電荷量が減少することにより発生するのである。従って、TFT-S

10

20

30

40

50

が“オフ”作動した後に寄生容量見合いの電荷蓄積量を全て補充できればフィードスルー電圧降下は完全に復旧でき、寄生容量見合いの電荷蓄積量が補充されなかつた場合でも補充電荷量見合いの降下電圧が復旧できるため、画質が改善されたLCDパネルとなるのである。

【0044】

前記アクティブマトリックス基板に配置されたピクセル( $m, n$ )を構成する電荷蓄積キャパシタのコモン電極には以下の機能を有するTFT-A及びTFT-Bが接続されたLCDパネルであることも好ましい。

TFT-A: ゲートライン信号がゲートライン( $m$ )を通過するときに“オン”作動し、ゲートライン( $m$ )と当該電荷蓄積キャパシタとを接続する機能。

TFT-B: ゲートライン信号がゲートライン( $m+1$ )を通過するときに“オン”作動し、ゲートライン( $m+1$ )と当該電荷蓄積キャパシタとを接続する機能。

【0045】

上記構成とすることにより、マトリックスを構成する画素 $C_{1c}$ や電荷蓄積キャパシタ $C_{st}$ の形成時にその特性上のはらつきがあったとしても電圧降下が見られる時間を短縮した上に常に安定した電圧が得られることになり、LCDパネルのフリッカなどの現象が発生しにくいLCDパネルとなるのである。

【0046】

前記ピクセル( $m, n$ )は前記電荷蓄積キャパシタとは別にコモン電極がゲートライン( $m+1$ )に接続した1以上の電荷蓄積キャパシタを並列配置したものであるLCDパネルであることも好ましい。当該電荷蓄積キャパシタ $C_{st}$ の電荷蓄積容量は大きい程フィードスルー電圧降下のレベルを小さくできるのではあるが、ゲートライン信号の減衰にも配慮すると、後述するようにLCDパネル全面に対して必要であるとは限らないため、必要部分にだけ適用したLCDパネルとすることが好ましいのである。

【0047】

前記ピクセルがアクティブマトリックス基板内から任意に選択された一部分に配置されたLCDパネルであることも好ましい。最近の家庭用ディスプレイではワイド画面との切り替えが一般的になっており、ワイド画面は主に特に高精細な画像が得られるデジタル放送やハイビジョン映像に多い。従って従来サイズのパネルでは画面のうち上端又は下端には高品位対応の必要がない場合があり得、この場合には部分的な適用にとどめたLCDパネルとすることで、生産コストの低減と省エネルギー対応ができるのである。

【0048】

前記LCDパネルは透過領域と反射領域を有する半透過型LCDパネルであることも好ましい。半透過型LCDパネルではその視認性が透過領域と反射領域とのバランスで変動するものであり、最適に設計されたそれぞれの画素が最適に駆動される故に、視認性の良好なLCDパネルなのである。

【0049】

前記LCDパネルはR、G、B用サブピクセルを有するカラーLCDパネルであることも好ましい。このカラーLCDパネルも半透過型LCDパネルの場合と同様各画素が設計値に対して最適な特性を発揮するものとなり、現状では最も高品位が要求されるデジタルハイビジョン画像の観賞用としても十分用いうるものである。

【0050】

前記LCDパネルは、前記TFT-Bが温度補償用電圧調整器に接続しているアクティブマトリックス基板を用いたLCDパネルであることも好ましい。ここで用いる電圧調整器は、前述の様なゲートライン( $m+1$ )の信号を利用する方式を用いず電荷を補充するものであり、復旧後の画素電圧を使用環境の温度によって一律に調整して最適化することができる。すなわち、屋外で使用する場合などにはその場の温度環境に左右されずに最適な画像を得ることのできるLCDパネルなのである。

【0051】

以下本件発明に係る代表的なフィードスルー電圧降下の復旧方法について、図5に单一

ピクセル (m, n) の基本構造とその前後のゲートライン (m, m + 1) 及びデータライン (n) を示し、当該ピクセルに与えられる信号レベルのタイミングに対応して変化する当該画素にかかる電圧レベル、及び電荷蓄積キャパシタの電圧レベルを図 6 に示して効果を具体的に説明する。

【0052】

本件発明では、TFT-S が“オン”作動後に画素と画素に並列に配置された電荷蓄積キャパシタに蓄積された電荷蓄積量を、フィードスルーレ電圧降下の発生後に、ゲートラインから付与される信号レベルの変動を利用して TFT-S の“オフ”作動後に補充して復旧している。アクティブマトリックス駆動方式の基本構成では  $C_{1c}$  への電荷蓄積量は  $V_{pixel}$  及びコモンライン間の電圧レベル  $V_{com}$  により決定される。本件発明を基本構成と比較すると、画素と並列に配置されている電荷蓄積キャパシタ  $C_{st}$  に印加される電圧は、図 5 に示す回路構成により、 $V_{com}$  と  $V_{com1}$  の間の変位を持っている。本件発明における一つの例ではゲートラインの信号が LCD パネルの作動領域に到達する前にこれらの電圧のどちらを用いるかを TFT-A 及び TFT-B を用いて制御している。

【0053】

本件発明が提供する方法を用いると、図 6 で示されるように、ゲートライン (m) の信号レベルが高レベル  $V_{gh}$  の時ゲートライン (m + 1) では  $V_{g1}$ 、そして TFT-A 及び TFT-S は“オン”的状態で、TFT-B は“オフ”的状態である。従って、 $C_{1c}$  に印加される電圧は ( $V_{data} - V_{com}$ ) で、電荷蓄積キャパシタ  $C_{st}$  に印加される電圧も ( $V_{data} - V_{com}$ ) である。また、電荷蓄積キャパシタ  $C_{gs}$  に印加される電圧は ( $V_{data} - V_{gh}$ ) である。よって、上述したピクセル内のキャパシタの全てに蓄積されうる総電荷蓄積容量は以下の数 3 で表わされる。しかしこの時、TFT-S は“オン”的状態であるため、 $C_{gs}$  は“ゼロ”である。

【0054】

【数 3】

$$Q_{pixel} = (C_{1c} + C_{st})(V_{data} - V_{com}) + C_{gs}(V_{data} - V_{gh})$$

【0055】

ゲートライン (m) の信号レベルが  $V_{gh}$  から  $V_{g1}$  に変化した後であってゲートライン (m + 1) の信号レベルが  $V_{gh}$  に変化する前に  $C_{1c}$  及び  $C_{st}$  に印加される電圧はフィードスルーレ電圧降下  $V_f$  の影響を受けて ( $V_{data} - V_f - V_{com}$ ) となっている。そして TFT-S が“オフ”的状態になるため  $C_{gs}$  は寄生容量を発揮することになり、この時  $C_{gs}$  に印加される電圧は ( $V_{data} - V_f - V_{g1}$ ) である。この時点での上述のキャパシタの総電荷蓄積量は以下の数 4 で表わされる。

【0056】

【数 4】

$$Q_{pixel} = (C_{1c} + C_{st})(V_{data} - \Delta V_f - V_{com}) + C_{gs}(V_{data} - \Delta V_f - V_{g1})$$

【0057】

数 3 と数 4 との比較において、自己放電を考えなければ数 3 と数 4 は等しいため以下の数 5 が得られ、フィードスルーレ電圧降下  $V_f$  は以下の数 6 となる。

【0058】

【数 5】

$$C_{gs}(V_{g1} - V_{gh}) = (C_{1c} + C_{st} + C_{gs})(-\Delta V_f)$$

【0059】

【数 6】

$$\Delta V_f = C_{gs}(V_{gh} - V_{g1}) / (C_{1c} + C_{st} + C_{gs})$$

【0060】

10

20

30

40

50

しかし、上記はフィードスルーレ電圧降下が発生したままの状態であって、ゲートライン( $m+1$ )の信号レベルが $V_{g_h}$ に変化するとTFT-Bは“オン”の状態になる。そして $V_{c_{st}}$ は $V_{c_{om1}}$ となるため、この状態で電荷を補充した後の総電荷蓄積容量は以下の数7で表わされる。

【0061】

【数7】

$$Q_{pixel} = C_{st}(V_{pixel} - V_{com1}) + C_{lc}(V_{pixel} - V_{com}) + C_{gs}(V_{pixel} - V_{gl})$$

【0062】

上記によりフィードスルーレ電圧降下を全て復旧できたとすれば、 $V_{pixel} = V_{data}$ である。そこで数7と数3を比較して演算すると以下の数8が得られ、これからフィードスルーレ電圧降下を全て復旧するための $V_{com1}$ の値と $V_{com}$ との関係である以下の数9が得られる。

【0063】

【数8】

$$C_{st}(-V_{com1}) + C_{gs}(-V_{gl}) = C_{st}(-V_{com}) + C_{gs}(-V_{gh})$$

【0064】

【数9】

$$V_{com1} = V_{com} + (C_{gs}/C_{st})(V_{gh} - V_g)$$

10

20

【0065】

上記経過をたどりピクセル( $m, n$ )を構成する要素別に現われる信号レベルの推移を図6に示した。図6fに示される $V_{c_{st}}$ が $V_{c_{om}}$ から $V_{c_{om1}}$ に変化した後に各キャパシタへの電荷補充が開始され、各キャパシタの電荷蓄積容量が飽和になり画素電圧が $V_{data}$ に達するまで増加し続ける。

【実施例】

【0066】

実施例では、フィードスルーレ電圧降下を復旧してLCDパネルの特性を改善するために、電荷蓄積キャパシタとコモンラインとの間に印加する電圧を変化させることによって電荷蓄積キャパシタへの電荷補充が可能であることを代表的な実施形態を示し説明する。

30

【0067】

<実施形態1>

第1の実施形態を図7に示す。ここでは、図5に示されている单一の電荷蓄積キャパシタ $C_{st}$ に替えて、单一の画素に二つの電荷蓄積キャパシタ $C_{st1}$ 及び $C_{st2}$ を使用する方式である。すなわち、電荷蓄積キャパシタ $C_{st1}$ は図5の電荷蓄積キャパシタ $C_{st}$ と同様の接続方式で用い、電荷蓄積キャパシタ $C_{st2}$ はゲートライン( $m+1$ )に接続される。これにより、ゲートライン( $m+1$ )の信号レベルが $V_{g1}$ から $V_{gh}$ に変化すると、電荷蓄積キャパシタ $C_{st1}$ の電圧が $V_{com}$ から $V_{com1}$ に変化し、同時に電荷蓄積キャパシタ $C_{st2}$ の電圧が $V_{g1}$ から $V_{gh}$ に変化することの両方により電荷蓄積キャパシタに電荷が補充されフィードスルーレ電圧降下が復旧できる。

40

【0068】

<実施形態2>

第2の実施形態を図8に示す。ここでは、大面積のLCDパネルで右側のフィードスルーレ電圧降下が左側のフィードスルーレ電圧降下と異なる場合の適用である。本件発明ではLCDパネルの異なる側で、コモンラインとの間で異なる電圧を使用することが可能である。例えば、図に示されるように左側に配置されたピクセルにのみゲートライン( $m+1$ )の信号を用いて電荷蓄積キャパシタに電荷の補充を行いLCDパネルの左側だけでフィードスルーレ電圧降下の復旧を実行することができる。見ての通り、コモンラインとコモンライン1との接続切り換えがLCDパネルの左側だけで実行される。従ってLCDパネルの

50

右側では  $C_{1c}$  及び  $C_{st}$  はともに公知技術である図 1 のようにコモンラインに接続される。

【0069】

< 実施形態 3 >

第 3 の実施形態を図 9 に示す。ここでは、各ピクセルが透過領域用サブピクセルと反射領域用サブピクセルを持っている半透過型 LCD パネルに適用している。よく知られているように、透過領域は透明電極を有し、反射領域は別途反射電極を有している。ここでは透明電極及びその電荷蓄積容量は  $C_T$  ( $T$  は Transparent の頭文字) で表わされ、反射電極及びその電荷蓄積容量は  $C_R$  ( $R$  は Reflective の頭文字) で表わされており、それぞれが有する電荷蓄積容量が異なっているのが通例である。したがって、個々の領域はそれぞれの画素に対応した電荷蓄積容量に設定された電荷蓄積キャパシタ  $C_{st1}$  及び  $C_{st2}$  を、そして独自の TFT-S に対応した寄生容量  $C_{gs}$  そして  $C_{st}$  を有することになる。ここで用いている符号 1 は透過領域を表し、符号 2 は反射領域を表している。即ち、この例では電荷蓄積キャパシタ  $C_{st1}$  及び  $C_{st2}$  を TFT-B 経由ゲートライン ( $m+1$ ) の信号で電圧を印加することにより電荷を補充し、フィードスルー電圧降下をそれぞれが最適値になるように復旧するのである。

【0070】

< 実施形態 4 >

第 4 の実施形態を図 10 に示す。ここではカラー LCD パネルに適用している。カラー LCD パネルではピクセルは三個のカラーサブピクセル、R、G、B に分かれており、TFT-A と TFT-B によりコモンラインとコモンライン 1 との接続切り換えが異なるサブピクセルの電荷蓄積キャパシタ  $C_{str}$ 、 $C_{stg}$ 、 $C_{stb}$  に対して実施され電荷が補充される。一般的には電荷蓄積キャパシタ  $C_{str}$ 、 $C_{stg}$ 、 $C_{stb}$  の電荷蓄積容量は三個のカラーサブピクセル、R、G、B に対応しそれぞれ異なる値となるように設計される。このように、各カラーサブピクセルに対する電圧値はそれぞれのサブピクセルの電荷蓄積キャパシタ  $C_{str}$ 、 $C_{stg}$ 、 $C_{stb}$  に電荷を補充することによって個別に復旧できる。 $C_{str}$ 、 $C_{stg}$ 、 $C_{stb}$  間の違いは、どのような曲線にするかによって決定される。

【0071】

< 実施形態 5 >

第 5 の実施形態を図 11 に示す。ここでは、LCD パネルの左側のコモンライン電圧を TFT-A 及び TFT-B により制御してコモンラインとコモンライン 1 で接続を切り換え、LCD パネルの右側のコモンライン電圧は TFT-C 及び TFT-D により制御してコモンラインとコモンライン 2 との接続を切り換える方式である。こうすることで、大画面の場合には片側制御時に発生するゲートライン信号の減衰の影響を小さくできるほか、中央部ではフィードスルー電圧降下の復旧が必要ない場合などの対応が容易になる。

【0072】

< 実施形態 6 >

第 6 の実施形態を図 12 に示す。ここでは  $V_{com1}$  を固定ではなく可変とした方式である。即ち、温度センサーを用いて電圧調整器を作動させ  $V_{com1}$  のレベルを変化させている。一般的に、周囲の温度が変化すると液晶の効率も変化する。同等の効率を維持する目的で液晶の駆動電圧を調節するのである。温度センサーが周囲の温度変化を察知すると、その情報が電圧調整器に伝えられ、電圧調整器はこの情報に基づいて駆動電圧を調節するのである。

【0073】

そして図 13 には、上記説明の理解を更に助けるために図 5 に記載のものと同様の等価回路におけるピクセル ( $m, n$ ) 中の画素をコモン電極と画素電極を有している実体様で示した。図に見られるように、画素のコモン電極はコモンラインに接続されており、画素電極は TFT-S 経由データラインと接続されている。画素電極はさらに TFT-S のゲート電極 (及び寄生容量  $C_{gs}$ ) 経由ゲートラインに、そして電荷蓄積キャパシタ  $C_{st}$

10

20

30

40

50

と TFT - B を経由してコモンライン 1 に接続されている。

【 0 0 7 4 】

本件発明では好ましい実施の形態を前述の通り開示したが、これらは決して本件発明を限定するものではなく、当該技術を熟知する者なら誰でも本件発明の精神と領域を脱しない範囲内で各種の変更や改編を加えることができる。従って本件発明の保護範囲は特許請求の範囲で指定した内容を基準とする。

【 産業上の利用可能性 】

【 0 0 7 5 】

本件発明はパルス波形信号における電圧変化に伴うコモン電極との間の電圧変動を利用して、フィードスルー電圧降下を改善する。パルス波形信号の有する電圧レベルの変化を利用する本件発明の方式によれば、LCDパネルの作動領域中の全ての、或いは一部のピクセル中の電荷蓄積キャパシタに印加される電圧を調節し、フィードスルー電圧降下の原因である画素駆動用のスイッチング素子が有している寄生容量見合いの電荷蓄積量を速やかに補充し、フィードスルー電圧降下を復旧することができる。

【 図面の簡単な説明 】

【 0 0 7 6 】

【図1】基本的なアクティブマトリックス構造を有するLCDパネルの単一ピクセルの等価回路を示す図である。

【図2】図1に示す等価回路に係る各種信号レベル及び画素電圧の推移を示す図である。

【図3】別の先行文献が示すLCDパネルの単一ピクセルの等価回路を示す図である。

【図4】図3に示す等価回路を採用し、ゲートラインに三段階の電圧レベルを有するパルス波形を用いた場合の各種信号レベル及び画素電圧の推移を示す図である。

【図5】本件発明におけるフィードスルー電圧降下を減少する基本概念を示した等価回路図の一例である。

【図6】図5に示す等価回路に係る各種信号レベル及び画素電圧の推移を示す図である。

【図7】本件発明の一つの実施態様であって、一つの画素に二つの電荷蓄積キャパシタを使用した例を示す等価回路図である。

【図8】本件発明の一つの実施態様であって、LCDパネルを構成するピクセルのうち選択されたピクセルに適用した例を示す等価回路図である。

【図9】本件発明の一つの実施態様であって、LCDパネルの左右両側から制御した例を示す等価回路図である。

【図10】本件発明の一つの実施態様であって、半透過型LCDパネルの制御に適用した例を示す等価回路図である。

【図11】本件発明の一つの実施態様であって、カラーLCDパネルのサブピクセル制御に適用した例を示す等価回路図である。

【図12】本件発明の一つの実施態様であって、温度補償機能を付加した例を示す等価回路図である。

【図13】電圧をLCDパネル中の画素にいかにして印加するかを示した単一ピクセルの概念図である。

【 符号の説明 】

【 0 0 7 7 】

$C_{st}$ 、 $C_{st1}$ 、 $C_{st2}$	電荷蓄積キャパシタ及びその有する電荷蓄積容量
$C_{str}$ 、 $C_{stg}$ 、 $C_{stb}$	液晶物質及びその有する電荷蓄積容量
$C_{1c}$ 、 $C_T$ 、 $C_R$	$TFT - S$ が有する寄生容量
$C_{gs}$ 、 $C_{gs1}$ 、 $C_{gs2}$	$TFT - S$ が有する寄生容量
$TFT - S$ 、 $TFT - SR$ 、 $TFT - ST$	画素駆動用 TFT
$TFT - A$ 、 $TFT - B$ 、 $TFT - C$ 、 $TFT - D$	電圧印加用 TFT
$V_{com}$ 、 $V_{com1}$ 、 $V_{com2}$	コモンラインの接地電圧
$V_{est}$	電荷蓄積キャパシタの接地電圧
$V_{data}$	データライン信号の接地電圧

10

20

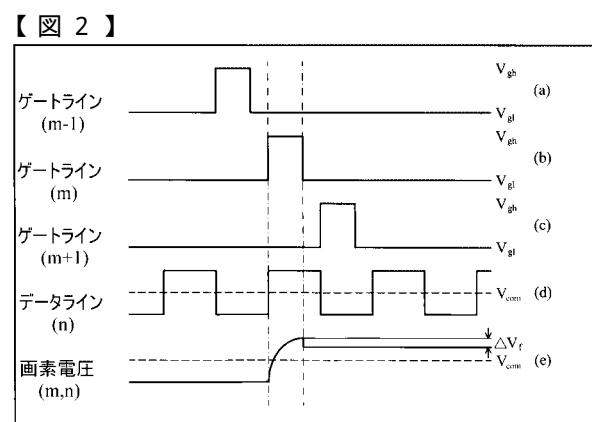
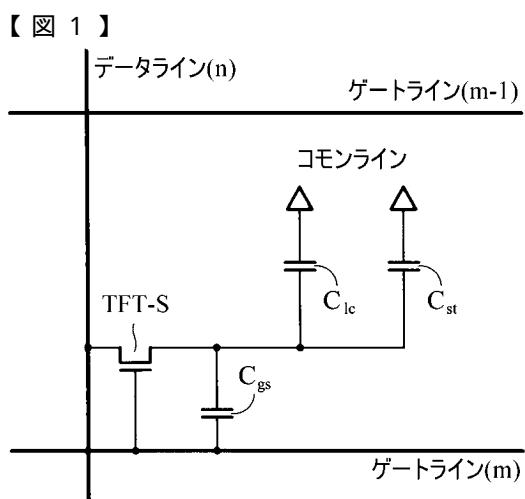
30

40

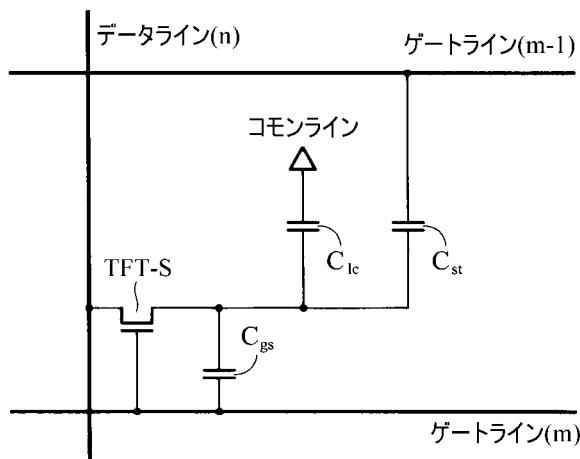
50

$V_{g_h}$ 、 $V_{g_c}$ 、 $V_{g_l}$   
 $V_{pixe1}$   
 $V_f$

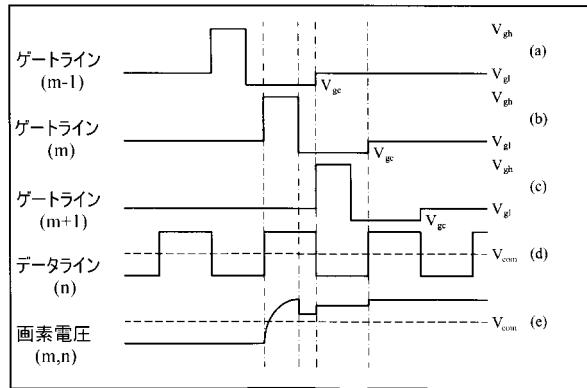
ゲートライン信号の接地電圧  
 画素の接地電圧  
 フィードスルーレ電圧降下



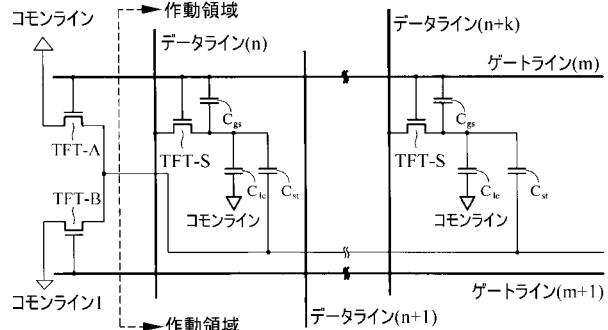
【図3】



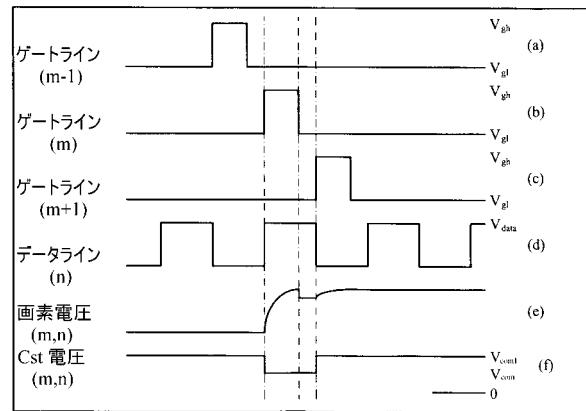
【図4】



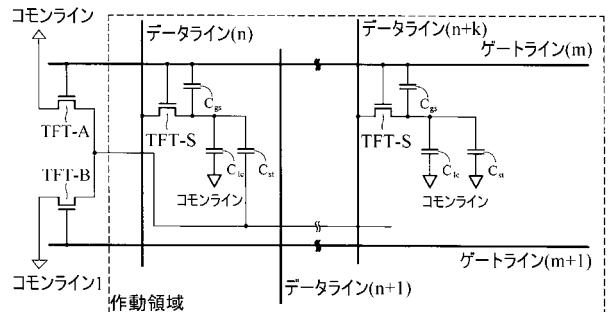
【図5】



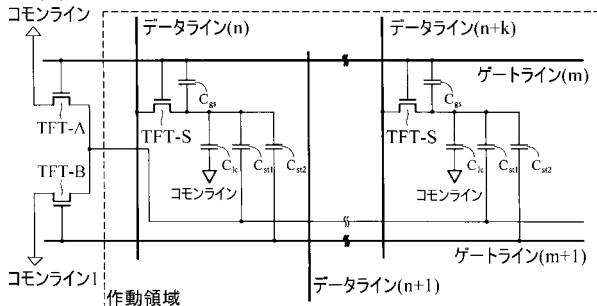
【図6】



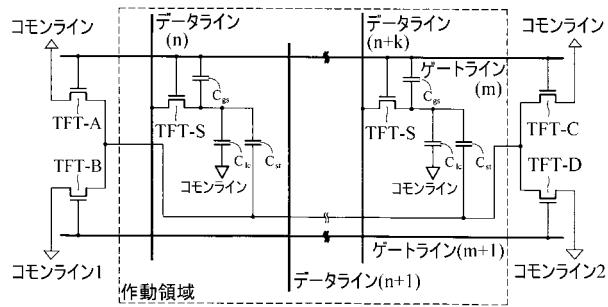
【図8】



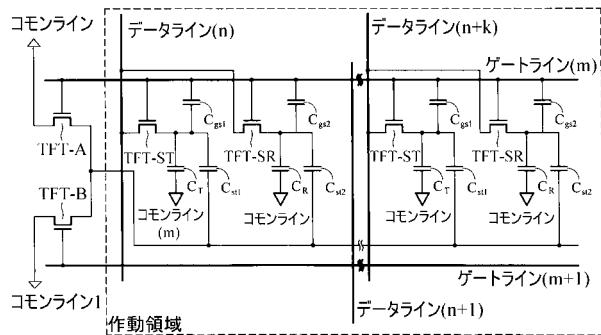
【図7】



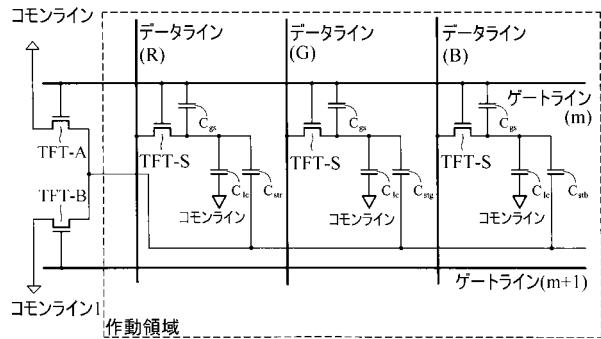
【図9】



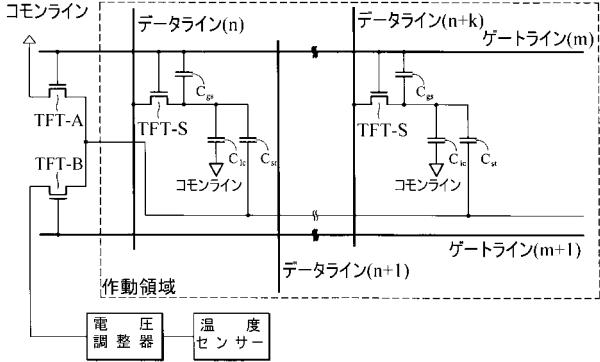
【 図 1 0 】



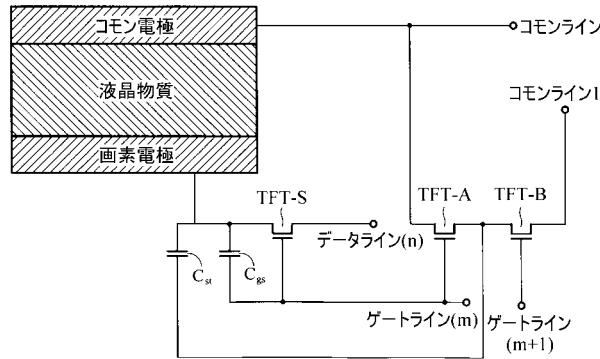
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G	3/20 6 4 2 C
	G 0 9 G	3/20 6 4 2 P
	G 0 9 G	3/20 6 2 4 B

专利名称(译)	用于改善液晶显示面板和具有改善的光学特性的液晶显示面板的光学特性的方法		
公开(公告)号	<a href="#">JP2006350335A</a>	公开(公告)日	2006-12-28
申请号	JP2006159491	申请日	2006-06-08
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股▲ふん▼有限公司		
[标]发明人	黄雪瑛		
发明人	黄 雪瑛		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3655 G02F1/136213 G02F2203/09 G02F2203/21 G09G3/2011 G09G3/3648 G09G2300/0443 G09G2300/0456 G09G2300/0876 G09G2320/0204		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.624.C G09G3/20.622.A G09G3/20.622.G G09G3/20.642.C G09G3/20.642.P G09G3/20.624.B		
F-TERM分类号	2H093/NC34 2H093/NC35 2H093/NC63 2H093/NC66 2H093/ND54 2H093/ND56 2H093/ND58 5C006 /AF54 5C006/BB16 5C006/BC03 5C006/BF34 5C006/BF37 5C006/BF38 5C006/FA21 5C006/FA36 5C080/AA10 5C080/BB05 5C080/DD03 5C080/EE29 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080 /JJ06 2H193/ZA04 2H193/ZA06 2H193/ZA07 2H193/ZC36 2H193/ZH33 2H193/ZH40 2H193/ZH43 2H193/ZK01		
代理人(译)	吉村克洋		
优先权	11/154773 2005-06-15 US		
其他公开文献	JP4550012B2		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

要解决的问题：提供一种有源矩阵驱动型液晶显示面板，其光学特性得到改善。SOLUTION：调整像素中的电荷存储电容器的电荷存储量的变化，以恢复施加到液晶元件的电压，该液晶元件在栅极线信号通过后下降。可以通过使用两个开关元件将公共线连接到电荷存储电容器的公共电极侧来调节电荷量。一个开关元件响应于栅极线信号而操作，并且所施加的电压等于公共线电压；另一个开关元件响应于下一个栅极线信号而工作，并通过使用下一个公共线电压来提供暂时减少的电荷存储量的不足。在半透明液晶显示板或彩色液晶显示板中，通过像素测量类似地调节电荷存储量。Z

