

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-106062
(P2006-106062A)

(43) 公開日 平成18年4月20日(2006.4.20)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 510	5C006
G09G 3/20 (2006.01)	G02F 1/133 550	5C080
	G09G 3/20 611D	
	G09G 3/20 611E	

審査請求 未請求 請求項の数 11 O L (全 29 頁) 最終頁に続く

(21) 出願番号	特願2004-288585 (P2004-288585)	(71) 出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成16年9月30日(2004.9.30)	(74) 代理人	100080034 弁理士 原 謙三
		(74) 代理人	100113701 弁理士 木島 隆一
		(74) 代理人	100116241 弁理士 金子 一郎
		(72) 発明者	岡田 美広 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		(72) 発明者	仲村 健志 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

最終頁に続く

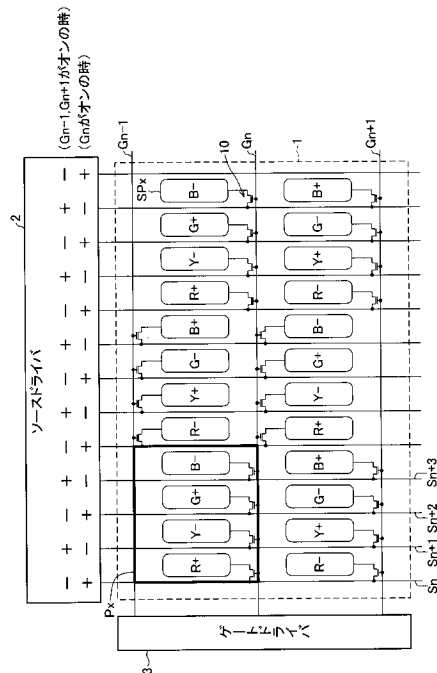
(54) 【発明の名称】 アクティブマトリクス型液晶表示装置およびそれに用いる液晶表示パネル

(57) 【要約】

【課題】 フリッカなどの表示不良の発生を抑制すると共に、垂直画素数の多い構成を容易に実現可能なアクティブマトリクス型液晶表示装置および液晶表示パネルを提供する。

【解決手段】 アクティブマトリクス型液晶表示装置は、複数の画素 $P \times$ と、データ信号を TFT10 を介してサブ画素 SPx に供給するための信号配線 $Sn \cdot Sn+1 \cdot \dots$ と、TFT10 のゲート電極に接続された走査配線 $Gn-1 \cdot Gn \cdot \dots$ と、信号配線 $Sn \cdot Sn+1 \cdot \dots$ にデータ信号を出力するためのソースドライバ2とを備え、各画素 $P \times$ が走査配線方向に1列に並ぶように配列された4個のサブ画素 SPx からなり、ソースドライバ2は、選択される走査配線 $Gn-1 \cdot Gn \cdot \dots$ が変わるたびに出力するデータ信号の極性を反転させるようになっており、走査配線方向に隣り合う同色のサブ画素 SPx に接続された2つのTFT10のゲート電極が、異なる走査配線に接続されている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

各々が複数個の異なる色のサブ画素からなる複数の画素と、
データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、
上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電
極に接続された複数の走査配線と、
上記複数の信号配線にデータ信号を出力するための信号配線駆動回路とを備え、
上記複数の走査配線は順次選択されるようになっており、
上記信号配線駆動回路は、選択される走査配線が変わるたびに、信号配線に出力するデ
ータ信号の極性を反転させるようになっているアクティブマトリクス型液晶表示装置にお
いて、

個々の画素は、走査配線の方向に沿って 1 列に並ぶように配列された偶数個のサブ画素
からなり、

走査配線の方向に隣り合う同色のサブ画素に接続された 2 つのスイッチング素子の制御
電極が、異なる走査配線に接続されていることを特徴とするアクティブマトリクス型液晶
表示装置。

【請求項 2】

上記信号配線駆動回路は、個々の画素内における隣り合う 2 つのサブ画素に対して異な
る極性のデータ信号を供給するようになっていることを特徴とする請求項 1 記載のアクテ
ィブマトリクス型液晶表示装置。

【請求項 3】

各々が複数個の異なる色のサブ画素からなる複数の画素と、
データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、
上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電
極に接続された複数の走査配線とを備える液晶表示パネルにおいて、

個々の画素は、走査配線の方向に沿って 1 列に並ぶように配列された偶数個のサブ画素
からなり、

走査配線の方向に隣り合う同色のサブ画素に接続された 2 つのスイッチング素子の制御
電極が、異なる走査配線に接続されていることを特徴とする液晶表示パネル。

【請求項 4】

各々が複数個の異なる色のサブ画素からなる複数の画素と、
データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、
上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電
極に接続された複数の走査配線と、

上記複数の信号配線にデータ信号を出力するための信号配線駆動回路とを備え、

上記複数の走査配線は順次選択されるようになっており、

上記信号配線駆動回路は、選択される走査配線が変わるたびに、信号配線に出力するデ
ータ信号の極性を反転させるようになっているアクティブマトリクス型液晶表示装置にお
いて、

個々の画素は、走査配線の方向に沿った複数列に分割され、かつ、これら複数列の少な
くとも 1 つに偶数個が並ぶように配置された 3 個以上のサブ画素からなり、

走査配線の方向に隣り合う同色のサブ画素に接続された 2 つのスイッチング素子の制御
電極が、異なる走査配線に接続されていることを特徴とするアクティブマトリクス型液晶
表示装置。

【請求項 5】

各々が複数個の異なる色のサブ画素からなる複数の画素と、
データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、
上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電
極に接続された複数の走査配線とを備える液晶表示パネルにおいて、

個々の画素は、走査配線の方向に沿った複数列に分割され、かつ、これら複数列の少な

くとも1つに偶数個が並ぶように配置された3個以上のサブ画素からなり、

走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子の制御電極が、異なる走査配線に接続されていることを特徴とする液晶表示パネル。

【請求項6】

各々が複数個の異なる色のサブ画素からなる複数の画素と、

データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、

上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線と、

上記複数の信号配線にデータ信号を出力するための信号配線駆動回路とを備えるアクティブマトリクス型液晶表示装置において、

個々の画素は、走査配線の方向に沿って1列に並ぶように配列された偶数個のサブ画素からなり、

上記信号配線駆動回路は、走査配線の方向に隣り合う同色のサブ画素が接続された2つの信号配線に対して異なる極性のデータ信号を出力するようになっていることを特徴とするアクティブマトリクス型液晶表示装置。

10

【請求項7】

個々の画素は、4個のサブ画素からなり、

上記信号配線駆動回路は、隣り合う8本の信号配線に対して供給するデータ信号の極性が、正、負、負、正、負、正、正、負となるように、データ信号を出力するものであることを特徴とするアクティブマトリクス型液晶表示装置。

20

【請求項8】

各々が複数個の異なる色のサブ画素からなる複数の画素と、

データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、

上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線と、

上記複数の信号配線にデータ信号を出力するための信号配線駆動回路とを備えるアクティブマトリクス型液晶表示装置において、

個々の画素は、走査配線の方向に沿った複数列に分割され、かつ、これら複数列の少なくとも1つに偶数個が並ぶように配置された3個以上のサブ画素からなり、

上記走査配線の方向に沿って1列に並ぶ複数のサブ画素を1つの行とすると、上記走査配線が、行間の1つおきに配設されており、

30

上記信号配線駆動回路は、走査配線の方向に隣り合う同色のサブ画素が接続された2つの信号配線に対して異なる極性のデータ信号を出力するようになっていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項9】

各々が複数個の異なる色のサブ画素からなる複数の画素と、

データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、

上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線と、

上記複数の信号配線にデータ信号を出力するための信号配線駆動回路とを備えるアクティブマトリクス型液晶表示装置において、

40

個々の画素は、走査配線の方向に沿った複数列に分割され、かつ、これら複数列の少なくとも1つに偶数個が並ぶように配置された3個以上のサブ画素からなり、

上記走査配線の方向に沿って1列に並ぶ複数のサブ画素を1つの行とすると、上記走査配線が、行間の1つおきに配設されており、

走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子は、異なる側の信号配線に接続されており、

上記信号配線駆動回路が、走査配線の方向に隣り合う信号配線に対して異なる極性のデータ信号を出力するものであることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項10】

50

各々が複数個の異なる色のサブ画素からなる複数の画素と、データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線とを備える液晶表示パネルにおいて、

個々の画素は、走査配線の方向に沿った複数列に分割され、かつ、これら複数列の少なくとも1つに偶数個が並ぶように配置された3個以上のサブ画素からなり、

上記走査配線の方向に沿って1列に並ぶ複数のサブ画素を1つの行とすると、上記走査配線が、行間の1つおきに配設されていることを特徴とする液晶表示パネル。

【請求項11】

走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子は、異なる側の信号配線に接続されていることを特徴とする請求項10記載の液晶表示パネル。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶テレビやコンピュータ用ディスプレイ等として利用可能であり、1つの画素が複数個の異なる色のサブ画素で構成されるアクティブマトリクス型液晶表示装置、およびそれに用いる液晶表示パネルに関するものである。

【背景技術】

【0002】

従来一般的なカラーのアクティブマトリクス型液晶表示装置は、各画素がR（赤）、G（緑）、およびB（青）の3つのサブ画素で構成されている。各画素を構成するサブ画素の配列としては、現在の大型液晶テレビの全てにおいて、R、G、およびBを1列に並べたストライプ配列が採用されている。

【0003】

しかしながら、従来一般的なカラーのアクティブマトリクス型液晶表示装置は、CRT（Cathode Ray Tube）ディスプレイやプラズマディスプレイと比較すると、色再現範囲が狭い。

【0004】

そこで、従来から、各画素を構成するサブ画素の数を増やして、4色、もしくはそれ以上の数のサブ画素で各画素を構成することで、色再現範囲の拡大あるいは輝度の向上を実現する方法が提案されている（特許文献1～4参照）。

【0005】

例えば、特許文献1には、色再現範囲を拡大するために、RGBの3原色の発色部に赤の負感度部分の波長範囲の発色特性を有する第4の発色部を追加したカラー映像システムが開示されている。また、特許文献2には、カラーフィルターを用いた液晶表示装置において、色再現範囲を拡大するために、RGBの3原色のカラーフィルタにY（黄）のカラーフィルタを追加した液晶表示装置が開示されている。また、特許文献3には、色再現性を維持しながら輝度を向上させるために、RGBの3原色の画素に白色（W）の画素を追加した液晶表示装置が開示されている。また、特許文献4には、RGBの3原色のサブ画素にY（黄）のサブ画素を追加した液晶表示装置が開示されている。さらに、特許文献4には、サブ画素を、R、G、B、Y、およびC（シアン）の5色にした構成、およびサブ画素を、R、G、B、Y、C、およびM（マゼンタ）の6色にした構成も開示されている。

【0006】

ところで、各画素がR、G、およびBの3つのサブ画素で構成された従来一般的なカラーのアクティブマトリクス型液晶表示装置において、液晶テレビ用途では、一般的に、液晶パネルの駆動方法としてドット反転駆動と呼ばれる駆動方法が採用されている。

【0007】

なぜなら、液晶パネルの駆動方法としてドット反転駆動を採用しない場合、例えばライン反転駆動を採用した場合には、単色ベタ画面を表示したときに、横方向で画素電位が揃

10

20

30

40

50

うことになる。その結果、単色ベタ画面を表示したときに、走査配線ごとの画素電位の微小なズレによって発生する水平ライン間での透過率の差が認識されやすくなる現象、すなわちいわゆるフリッカ（ラインフリッカ）と呼ばれる現象が発生しやすい。このため、表示品位の基準が厳しいテレビ用途（特に大型テレビの用途）では、高い表示品位を確保するために、液晶表示パネルの駆動方法としてドット反転駆動が広く採用されている。

【0008】

図6は、従来のRGBストライプ配列の液晶表示パネルに採用されているドット反転駆動方式を示すものである。なお、図6において、液晶表示パネルを構成する画素および配線（走査配線および信号配線）については、代表的なもののみを図示している。また、図6において、各サブ画素に示す「R」、「G」、または「B」の記号は、そのサブ画素の色が、赤、緑、または青であることを示し、各サブ画素に示す「+」または「-」の記号は、そのサブ画素に印加されるデータ信号（信号電圧）の極性を示す。

10

【0009】

ドット反転駆動について、図6を用いて以下に説明する。

【0010】

カラーのアクティブマトリクス型液晶表示装置は、図6に示すように、液晶表示パネル101と、ソースドライバ102とを備えている。

【0011】

液晶表示パネル101は、平行に配設された複数の走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ と、該走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ と直交する複数の信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ と、上記走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ および信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ の交差点に対応してそれぞれ配置された複数のサブ画素 SP_x とを備えている。これらのサブ画素 SP_x は、それぞれスイッチング素子としてのTFT（薄膜トランジスタ）110を介して信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ に接続されている。より詳細には、TFT110のドレイン電極がサブ画素 SP_x の画素電極に接続され、TFT110のソース電極が信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ に接続されている。TFT110は、ゲート電極が走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ に接続されており、図示しないゲートドライバから走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ に付与される走査信号の電位がオンレベル（ハイレベルまたはローレベル）であるかオフレベル（ローレベルまたはハイレベル）であるかによってオン/オフ制御される。走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ に付与される走査信号の電位は、順次オンレベルとなり、複数の走査信号の電位は同時にオンレベルとはならない。

20

30

【0012】

この液晶表示パネル101では、R（赤）、G（緑）、B（青）の3つのサブ画素 SP_x が、1つの画素を構成しており、走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ の方向に沿って一列に並ぶように配列されている（この配列を「RGBストライプ配列」と呼ぶ）。

【0013】

ソースドライバ102は、信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ を介してTFT110のソース電極にデータ信号を出力する。したがって、ソースドライバ102は、走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ の電位がオンレベルである時に、サブ画素 SP_x にデータ信号を印加するようになっている。そして、ソースドライバ102は、ドット反転駆動を実現するために、隣り合う信号配線に異なる極性を持つデータ信号を出力するようになっている。また、ソースドライバ102は、信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ の方向（縦方向）に隣り合うサブ画素 SP_x に異なる極性のデータ信号が印加されるように、走査配線 G_n の電位がオンレベルである時と、その走査配線 $G_{n-1} \cdot G_{n+1}$ の電位がオンレベルである時とで、異なる極性のデータ信号を出力するようになっている。

40

【0014】

走査配線 G_n にオン信号（オンレベルの走査信号）が入力されたとき、信号配線 S_n には正極性のデータ信号（対向電極の電位より正極性側の電位を持つデータ信号）が、信号

50

配線 S_{n+1} には負極性のデータ信号（対向電極の電位より負極性側の電位を持つデータ信号）が、信号配線 S_{n+2} には正極性のデータ信号がそれぞれソースドライバ 102 から入力される。すなわち、隣り合う信号配線には、逆極性のデータ信号がソースドライバ 102 から出力される。これにより、走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ の方向（横方向）に隣り合うサブ画素 SP_x は、逆極性の電位に充電される。

【0015】

次に、走査配線 G_n の電位がオフレベルとなり走査配線 G_{n+1} にオン信号が入力されたときには、信号配線 S_n 、 S_{n+2} 、... には負極性のデータ信号がソースドライバ 102 から入力され、信号配線 S_{n+1} 、 S_{n+3} 、... には正極性のデータ信号がソースドライバ 102 から入力される。これにより、横方向に隣り合うサブ画素 SP_x に逆極性の電位が充電されるのに加えて、縦方向に隣り合うサブ画素 SP_x にも逆極性の電位が充電される。

10

【0016】

以上のようにして、上記従来の液晶表示装置では、隣り合う信号配線に入力するデータ信号の極性を反転させることで、隣り合うサブ画素 SP_x に印加される電位を反転させる駆動方法（ドット反転駆動）を実現している。そして、従来の液晶表示装置では、1つの画素を構成するサブ画素 SP_x の数が奇数であるため、隣り合うサブ画素に印加される電位を反転させることで、隣り合う同色のサブ画素 SP_x に印加されるデータ信号の極性も反転する。

【0017】

しかしながら、走査配線方向に1列に並ぶサブ画素の数が1画素あたり偶数個である液晶表示装置にドット反転駆動を採用した場合、フリッカなどの問題が生じやすい。色再現範囲あるいは輝度を向上させるために1画素を構成するサブ画素数を4個にした液晶表示装置、例えば特許文献1～3の液晶表示装置では、サブ画素の配列は、4個のサブ画素を走査配線方向に沿って1列に並べた配列（以下、「4×1ストライプ配列」と称する）、あるいは4個のサブ画素を2個ずつに分けて各々を走査配線方向に沿って1列に並べた配列（以下、「2×2配列」と称する）となっている。したがって、いずれの配列においても、走査配線方向に沿って1列に並ぶサブ画素の数が1画素あたり偶数個となっている。

20

【0018】

この場合、ドット反転駆動を採用すると、隣り合うサブ画素間では画素電位（サブ画素の画素電極に印加される電圧）の極性が反転するが、隣り合う同色のサブ画素間では画素電位の極性が揃ってしまう。例えば、図7に示すように、前述した図6に示す液晶表示装置において、各画素が、4×1のストライプ配列で配列されたR、Y、G、およびBのサブ画素からなる構成（4RYGBストライプ）の液晶表示パネル111を液晶表示パネル101に代えて用いる。また、4×1ストライプ配列用のデータ信号を出力するが、出力データ信号の極性についてはソースドライバ102と同様であるソースドライバ112を、ソースドライバ102に代えて用いる。図7に示す液晶表示装置では、隣り合う同色のサブ画素に印加されるデータ信号の極性が同一となり、同色のサブ画素に印加されるデータ信号の極性が1水平ライン（走査配線方向に沿って1列に並ぶサブ画素に対応する）にわたって揃ってしまう。すなわち、赤色および緑色のサブ画素の全てに正極性のデータ信号が印加され、黄色および青色のサブ画素の全てに負極性のデータ信号が印加される。

30

40

【0019】

そのため、走査配線方向に1列に並ぶサブ画素の数が1画素あたり偶数個である液晶表示装置にドット反転駆動を採用しても、フリッカなどの問題を解決することができず、フリッカなどの表示不良が発生するという問題がある。これは、テレビ用の液晶表示装置においては特に問題となる。

【0020】

また、スイッチング素子の制御電極を接続する方向の反転とライン反転駆動とを組み合わせることによって擬似的にドット反転駆動を実現する、擬似ドット反転駆動と呼ばれる駆動方法も提案されている（特許文献5～8参照）。

50

【0021】

例えば、特許文献5には、アクティブマトリクス型液晶表示装置において、隣り合う2本の走査電極に沿って設けられたスイッチング素子について、その制御電極を交互に異なる側の走査電極と接続し、走査電極の選択が移る度に信号電極に印加される電圧の極性を反転させることで、画面の各ドット毎に印加電圧の極性を反転し、その結果としてフリッカを抑制することが開示されている。

【0022】

また、特許文献6には、アクティブマトリクス型液晶表示装置において、同一の走査線によって駆動される画素を信号線1本毎に上下にずらし、縦スジ、横スジの妨害を視認し難くすることが開示されている。

【0023】

また、特許文献7には、隣り合う2本の走査信号線間にある2個の薄膜トランジスタは、各々のゲート電極は互に異なる走査信号線に接続されたアクティブマトリクス型液晶表示装置であって、擬似ドット反転駆動を行う液晶表示装置が開示されている。

【0024】

また、特許文献8には、アクティブマトリクス型液晶表示装置において、同一の走査信号線にTFT（スイッチング素子）を介して接続される画素電極を、画素マトリクスにおける同一行に配置するのではなく、上下にずらして、隣り合う2行に分散的に配置する千鳥構造により、擬似的にドット反転駆動を実現することが開示されている。

【0025】

しかしながら、この擬似ドット反転駆動も、走査配線方向に1列に並ぶサブ画素の数が1画素あたり偶数個である液晶表示装置に用いると、隣り合う同色のサブ画素に印加されるデータ信号の極性が同一となり、同色のサブ画素に印加されるデータ信号の極性が1水平ライン（走査配線方向に沿って1列に並ぶサブ画素に対応する）にわたって揃ってしまう。この結果、フリッカなどの表示不良が発生するという問題がある。

【0026】

また、非特許文献1では、各画素が、2行×2列のチェス盤形に配列されたR（赤）、G（緑）、B（青）、およびW（白）の4つのサブ画素からなるTFT液晶ディスプレイにおいて、隣り合うサブ画素間で極性を反転させたときに発生する問題（ラインフリッカおよび水平方向のクロストーク）を解決するために、隣り合うサブ画素間でTFTの位置を異ならせて画素ごとに極性を反転させることが提案されている（非特許文献1の図3参照）。また、非特許文献1には、各画素が、2行×2列のチェス盤形に配列されたR、G、B、およびWの4つのサブ画素からなる液晶ディスプレイにおいて、任意の行の中の同じ色を持つサブ画素が全て同じ極性を持つ場合に発生する問題を解決するために、N行×2列の単位で極性反転が可能なデータドライバICを使用することが開示されている。

【特許文献1】特開平3-92888号公報（1991年4月18日公開）

【特許文献2】特開2001-209047号公報（2001年8月3日公開）

【特許文献3】特開2004-102292号公報（2004年4月2日公開）

【特許文献4】国際公開第03/088203号パンフレット（W0 03/088203 A1）（2003年10月23日公開）

【特許文献5】特開平4-223428号公報（1992年8月13日公開）

【特許文献6】特開平4-309926号公報（1992年11月2日公開）

【特許文献7】特開2001-264818号公報（2001年9月26日公開）

【特許文献8】特開2003-177375号公報（2003年6月27日公開）

【非特許文献1】Baek-woon Lee、外11名、"9.2: Implementation of RGBW Color System in TFT-LCDs", SID 04 DIGEST, p.111-113、2004年5月（p.111右欄第1行～p.112左欄第8行、図3）

【発明の開示】

【発明が解決しようとする課題】

【0027】

10

20

30

40

50

しかしながら、非特許文献1の図3の構成、および、非特許文献1のN行×2列の単位で極性反転が可能なデータドライバICを使用した構成では、同じ垂直画素数を持つストライプ配列の液晶表示装置（例えば図6および図7に示す液晶表示装置）と比較して、走査配線の本数が2倍になる（垂直画素数の2倍になる）ため、走査配線1本分に相当する画素への充電期間（1走査線選択可能時間：以下、「1H期間」と呼ぶ）が約1/2になる。

【0028】

1H期間が短くなることは、駆動上の問題を招来する。すなわち、最近では、垂直画素数の多い高精細のアクティブマトリクス型液晶表示装置、例えば、2400の垂直画素数（有効走査線数）を持つQUGA規格のコンピュータ用ディスプレイが商品化されている。このようなQUGA規格の液晶表示装置では、1H時間が5.0～6.5μsec（リフレッシュ周波数60Hz～75Hzとした場合）と極めて短くなる。このように1H時間が極めて短い液晶表示装置では、既存の技術では配線遅延の低減およびスイッチング素子の動作速度の向上に限界があるために、1つのゲートドライバで1H時間内に画素を充電することが困難である。そのため、現在商品化されているQUGA規格のアクティブマトリクス型液晶表示装置では、液晶表示パネルを上下に分割して2つのゲートドライバで走査する分割走査方式が採用されている。

10

【0029】

非特許文献1の図3の構成、および、非特許文献1のN行×2列の単位で極性反転が可能なデータドライバICを使用した構成では、走査配線の本数が垂直画素数の2倍になるため、例えば、垂直画素数（有効走査線数）が1080本のハイビジョンテレビを実現する場合、1H時間が、上記のQUGA規格のアクティブマトリクス型液晶表示装置と同程度（6～7μsec程度）となる。そのため、既存の技術では1つのゲートドライバで1H時間内に画素を充電することが困難である。また、分割走査方式を用いれば、1H時間内に画素を充電できるかもしれないが、構成が複雑化する。さらに、非特許文献1の図3の構成では、QUGA規格のコンピュータ用ディスプレイを実現しようとする、1H時間が2.5～3.3μsec（リフレッシュ周波数60Hz～75Hzとした場合）とさらに短くなる。このような1H時間では、既存の技術では1H時間内に画素を充電することが不可能である。

20

【0030】

また、信号遅延は配線長のほぼ2乗に比例し増加する。したがって、画面对角サイズが2倍になると、信号遅延は約4倍になる。このため、大型のディスプレイほど実際に画素に書き込む時間が短くなり、目的の電圧まで充電することが困難になる。

30

【0031】

本発明は、上記の問題点に鑑みてなされたものであり、その第1の目的は、フリッカなどの表示不良の発生を抑制すると共に、大型で、高解像度（垂直画素数の多い）の構成を容易に実現可能なアクティブマトリクス型液晶表示装置および液晶表示パネルを提供することにある。

【0032】

また、非特許文献1の図3の構成では、全ての隣り合うサブ画素間でTF Tの位置を異ならせることが必要である。また、非特許文献1のN行×2列の単位で極性反転が可能なデータドライバICを使用した構成では、非特許文献1に記載されているようにデータドライバICが市販されていないため、新たにデータドライバICを設計しなければならない。

40

【0033】

本発明の第2の目的は、上記の問題点に鑑み、全ての隣り合うサブ画素間でTF Tの位置を異ならせたり、新たにデータドライバICを設計したりすることなく、フリッカなどの表示不良の発生を抑制することができるアクティブマトリクス型液晶表示装置および液晶表示パネルを提供することにある。

【課題を解決するための手段】

50

【0034】

本発明に係るアクティブマトリクス型液晶表示装置は、上記課題を解決するために、各々が複数個の異なる色のサブ画素からなる複数の画素と、データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線と、上記複数の信号配線にデータ信号を出力するための信号配線駆動回路とを備え、上記複数の走査配線は順次選択されるようになっており、上記信号配線駆動回路は、選択される走査配線が変わるたびに、信号配線に出力するデータ信号の極性を反転させるようになっており、個々の画素は、走査配線の方向に沿って1列に並ぶように配列された偶数個のサブ画素からなり、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子の制御電極が、異なる走査配線に接続されていることを特徴としている。

10

【0035】

上記構成によれば、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子は、その制御電極が異なる走査配線に接続されているので、これらの走査配線が順次選択されるにしたがって、順次、オン状態となる。そして、上記信号配線駆動回路は、選択される走査配線が変わるたびに、信号配線に出力するデータ信号の極性を反転させるようになっており、信号配線に出力されるデータ信号の極性は、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子のうちの一方がオン状態であるときと、他方がオン状態であるときとで異なる。その結果、上記信号配線駆動回路が、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子に接続された信号配線に対して、同一極性のデータ信号を出力する構成であれば、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）が逆極性となる。これにより、全ての隣り合うサブ画素間でTFTの位置を異ならせたり、新たに信号配線駆動回路を設計したりすることなく、フリッカなどの表示不良が発生することを抑制できる。

20

【0036】

また、上記構成によれば、非特許文献1の図3のように走査配線数を増やすことなく（すなわち1H期間を短くすることなく）、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）を反転することができる。すなわち、上記構成では、個々の画素を構成するサブ画素の配列が、走査配線の方向に沿って1列に並ぶ配列、すなわちいわゆるストライプ配列となっているため、走査配線の本数は、垂直画素数とほぼ一致する本数で済む。したがって、上記構成では、同じ垂直画素数を持つ非特許文献1の図3の構成と比較して、走査配線の本数が約1/2になるので、1H期間が約2倍になる。そのため、垂直画素数の多い構成であっても、1つのゲートドライバで1H時間内に画素を充電することができる。したがって、大型で、高解像度（垂直画素数の多い）の構成を容易に実現できる。

30

【0037】

さらに、上記構成は、個々の画素を構成するサブ画素の配列がストライプ配列となっていることから、視覚上の弊害を軽減して高品位の表示を行うことが可能となる。

40

【0038】

通常、サブ画素は、その色が異なる場合には、その輝度も異なる。発明者らが評価したR、G、B、Yのサブ画素を持つディスプレイにおいては、R、G、B、Yの輝度比率はR : G : B : Y = 0.9 : 2.0 : 0.5 : 5.2であった。複数のサブ画素が走査配線の方向に沿って複数列に並ぶように配列されている場合、サブ画素間の輝度差が人間の眼に認識されやすい。そのため、例えば、RおよびYの2つのサブ画素とGおよびBの2つのサブ画素とがそれぞれ走査配線の方向に沿って1列に並ぶように、かつ、RおよびGの2つのサブ画素とYおよびBの2つのサブ画素とが信号配線の方向に沿って1列に並ぶように配列されている場合、白ベタ表示をした場合に、表示画像が格子状パターンとして認識されるという問題がある。一方、ストライプ配列は、細い短冊状のサブ画素が並んでいるため、横方

50

向の画素間距離が短く、サブ画素間の輝度の差が認識されにくい。したがって、同一解像度の場合、ストライプ配列がより高品位な表示が可能である。

【0039】

また、多くの液晶ディスプレイはストライプ配列を採用しているため、一部のオペレーティングシステムや画像コンテンツでは、ストライプ配列を前提として画像のスモーキング処理などを行っている。

【0040】

したがって、ストライプ配列がテレビ向けの液晶表示装置に適している。

【0041】

上記信号配線駆動回路は、個々の画素内における隣り合う2つのサブ画素に対して異なる極性のデータ信号を供給するようになっており、10

【0042】

上記構成によれば、個々の画素を構成するサブ画素の数をNとすると、走査配線方向に隣り合うサブ画素の組み合わせの全てのうち、 $(N - 1) / N$ より多くの組み合わせが、異なる極性のデータ信号が供給されるサブ画素の組み合わせとなる。これにより、同一の極性のデータ信号が供給されるサブ画素が走査配線方向に並ぶことによって発生しやすくなる水平方向のクロストークの発生を抑制できる。

【0043】

本発明に係る液晶表示パネルは、上記課題を解決するために、各々が複数個の異なる色のサブ画素からなる複数の画素と、データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線とを備える液晶表示パネルにおいて、個々の画素は、走査配線方向に沿って1列に並ぶように配列された偶数個のサブ画素からなり、走査配線方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子の制御電極が、異なる走査配線に接続されていることを特徴としている。 20

【0044】

上記構成によれば、走査配線方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子は、その制御電極が異なる走査配線に接続されているので、これらの走査配線が順次選択されるにしたがって、順次、オン状態となる。そのため、上記複数の走査配線が順次選択されるようにすると共に、上記信号配線に対してデータ信号を出力するための信号配線駆動回路を接続し、この信号配線駆動回路を、選択される走査配線が変わるたびに信号配線に出力するデータ信号の極性を反転させ、かつ、走査配線方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子に接続された信号配線に対して同一極性のデータ信号を出力する構成とすれば、信号配線に出力されるデータ信号の極性は、走査配線方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子のうちの一方がオン状態であるときと、他方がオン状態であるときとで反転する。その結果、走査配線方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）が逆極性となる。これにより、全ての隣り合うサブ画素間でTFTの位置を異ならせたり、新たに信号配線駆動回路を設計したりすることなく、フリッカなどの表示不良が発生することを抑制できる。 40

【0045】

また、上記構成によれば、個々の画素を構成するサブ画素の配列がストライプ配列となっているため、非特許文献1の図3のように走査配線数を増やすことなく（すなわち1H期間を短くすることなく）、走査配線方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）を反転することができる。そのため、大型で、高解像度（垂直画素数の多い）の構成であっても、1つのゲートドライバで1H時間内に画素を充電することができ、容易に実現できる。

【0046】

さらに、上記構成は、個々の画素を構成するサブ画素の配列がストライプ配列となっていることから、視覚上の弊害の点で有利であり、テレビ向けの液晶表示装置に適している 50

【0047】

本発明に係るアクティブマトリクス型液晶表示装置は、上記課題を解決するために、各々が複数個の異なる色のサブ画素からなる複数の画素と、データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線と、上記複数の信号配線にデータ信号を出力するための信号配線駆動回路とを備え、上記複数の走査配線は順次選択されるようになっており、上記信号配線駆動回路は、選択される走査配線が変わるたびに、信号配線に出力するデータ信号の極性を反転させるようになっており、個々の画素は、走査配線の方向に沿った複数列に分割され、かつ、これら複数列の少なくとも1つに偶数個が並ぶように配置された3個以上のサブ画素からなり、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子の制御電極が、異なる走査配線に接続されていることを特徴としている。

10

【0048】

上記構成によれば、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子は、その制御電極が異なる走査配線に接続されているので、これらの走査配線が順次選択されるにしたがって、順次、オン状態となる。そして、上記信号配線駆動回路は、選択される走査配線が変わるたびに、信号配線に出力するデータ信号の極性を反転させるようになっており、信号配線に出力されるデータ信号の極性は、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子のうちの一方がオン状態であるときと、他方がオン状態であるときとで異なる。その結果、上記信号配線駆動回路が、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子に接続された信号配線に対して、同一極性のデータ信号を出力する構成であれば、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）が逆極性となる。これにより、全ての隣り合うサブ画素間でTFTの位置を異ならせたり、新たに信号配線駆動回路を設計したりすることなく、フリッカなどの表示不良が発生することを抑制できる。

20

【0049】

本発明に係る液晶表示パネルは、上記課題を解決するために、各々が複数個の異なる色のサブ画素からなる複数の画素と、データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線とを備える液晶表示パネルにおいて、個々の画素は、走査配線の方向に沿った複数列に分割され、かつ、これら複数列の少なくとも1つに偶数個が並ぶように配置された3個以上のサブ画素からなり、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子の制御電極が、異なる走査配線に接続されていることを特徴としている。

30

【0050】

上記構成によれば、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子は、その制御電極が異なる走査配線に接続されているので、これらの走査配線が順次選択されるにしたがって、順次、オン状態となる。そのため、上記複数の走査配線が順次選択されるようにすると共に、上記信号配線に対してデータ信号を出力するための信号配線駆動回路を接続し、この信号配線駆動回路を、選択される走査配線が変わるたびに信号配線に出力するデータ信号の極性を反転させ、かつ、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子に接続された信号配線に対して同一極性のデータ信号を出力する構成とすれば、信号配線に出力されるデータ信号の極性は、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子のうちの一方がオン状態であるときと、他方がオン状態であるときとで反転する。その結果、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）が逆極性となる。これにより、全ての隣り合うサブ画素間でTFTの位置を異ならせたり

40

50

、新たに信号配線駆動回路を設計したりすることなく、フリッカなどの表示不良が発生することを抑制できる。

【0051】

本発明に係るアクティブマトリクス型液晶表示装置は、上記課題を解決するために、各々が複数個の異なる色のサブ画素からなる複数の画素と、データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線と、上記複数の信号配線にデータ信号を出力するための信号配線駆動回路とを備えるアクティブマトリクス型液晶表示装置において、個々の画素は、走査配線の方向に沿って1列に並ぶように配列された偶数個のサブ画素からなり、上記信号配線駆動回路は、走査配線の方向に隣り合う同色のサブ画素が接続された2つの信号配線に対して異なる極性のデータ信号を出力するようになっていることを特徴としている。

10

【0052】

上記構成によれば、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）が逆極性となる。これにより、フリッカなどの表示不良が発生することを抑制できる。

【0053】

また、上記構成によれば、個々の画素を構成するサブ画素の配列がストライプ配列となっているため、非特許文献1の図3のように走査配線数を増やすことなく（すなわち1H期間を短くすることなく）、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）を反転することができる。そのため、垂直画素数の多い構成であっても、1つのゲートドライバで1H時間内に画素を充電することができ、容易に実現できる。

20

【0054】

さらに、上記構成は、個々の画素を構成するサブ画素の配列がストライプ配列となっていることから、視覚上の弊害の点で有利であり、テレビ向けの液晶表示装置に適している。

【0055】

上記構成のアクティブマトリクス型液晶表示装置において、個々の画素は、4個のサブ画素からなり、上記信号配線駆動回路は、隣り合う8本の信号配線に対して供給するデータ信号の極性が、正、負、負、正、負、正、正、負となるように、データ信号を出力するものであることが好ましい。

30

【0056】

上記構成によれば、走査配線方向に隣り合うサブ画素の組み合わせの全てのうち、3/4より多くの組み合わせが、異なる極性のデータ信号が供給されるサブ画素の組み合わせとなる。これにより、同一の極性のデータ信号が供給されるサブ画素が走査配線方向に並ぶことによって発生しやすくなる水平方向のクロストークの発生を抑制できる。

【0057】

本発明に係るアクティブマトリクス型液晶表示装置は、上記課題を解決するために、各々が複数個の異なる色のサブ画素からなる複数の画素と、データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線と、上記複数の信号配線にデータ信号を出力するための信号配線駆動回路とを備えるアクティブマトリクス型液晶表示装置において、個々の画素は、走査配線の方向に沿った複数列に分割され、かつ、これら複数列の少なくとも1つに偶数個が並ぶように配置された3個以上のサブ画素からなり、上記走査配線の方向に沿って1列に並ぶ複数のサブ画素を1つの行とすると、上記走査配線が、行間の1つおきに配設されており、上記信号配線駆動回路は、走査配線の方向に隣り合う同色のサブ画素が接続された2つの信号配線に対して異なる極性のデータ信号を出力するようになっていることを特徴としている。

40

【0058】

50

上記構成によれば、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）が逆極性となる。これにより、フリッカなどの表示不良が発生することを抑制できる。

【0059】

また、上記構成によれば、非特許文献1の図3のように走査配線数を増やすことなく（すなわち1H期間を短くすることなく）、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）を反転することができる。すなわち、上記構成では、個々の画素を構成するサブ画素の配列が、走査配線の方向に沿って複数列に並ぶ配列となっているが、上記走査配線が行間の1つおきに配設されているため、同じ垂直画素数を持つ非特許文献1の図3の構成と比較して、走査配線の本数を約1/2に削減できる。したがって、1H期間を約2倍にすることができる。その結果、垂直画素数の多い構成であっても、1つのゲートドライバで1H時間内に画素を充電することができる。したがって、垂直画素数の多い構成を容易に実現できる。

10

【0060】

本発明に係るアクティブマトリクス型液晶表示装置は、上記課題を解決するために、各々が複数個の異なる色のサブ画素からなる複数の画素と、データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線と、上記複数の信号配線にデータ信号を出力するための信号配線駆動回路とを備えるアクティブマトリクス型液晶表示装置において、個々の画素は、走査配線の方向に沿った複数列に分割され、かつ、これら複数列の少なくとも1つに偶数個が並ぶように配置された3個以上のサブ画素からなり、上記走査配線の方向に沿って1列に並ぶ複数のサブ画素を1つの行とすると、上記走査配線が、行間の1つおきに配設されており、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子は、異なる側の信号配線に接続されており、上記信号配線駆動回路が、走査配線の方向に隣り合う信号配線に対して異なる極性のデータ信号を出力するものであることを特徴としている。

20

【0061】

上記構成によれば、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子は、異なる側の信号配線に接続されており、かつ、上記信号配線駆動回路が、走査配線の方向に隣り合う信号配線に対して異なる極性のデータ信号を出力するようになっているので、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）が逆極性となる。これにより、全ての隣り合うサブ画素間でTFTの位置を異ならせたり、新たに信号配線駆動回路を設計したりすることなく、フリッカなどの表示不良が発生することを抑制できる。

30

【0062】

また、上記構成によれば、非特許文献1の図3のように走査配線数を増やすことなく（すなわち1H期間を短くすることなく）、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）を反転することができる。すなわち、上記構成では、個々の画素を構成するサブ画素の配列が、走査配線の方向に沿って複数列に並ぶ配列となっているが、上記走査配線が行間の1つおきに配設されているため、同じ垂直画素数を持つ非特許文献1の図3の構成と比較して、走査配線の本数を約1/2に削減できる。したがって、1H期間を約2倍にすることができる。その結果、垂直画素数の多い構成であっても、1つのゲートドライバで1H時間内に画素を充電することができる。したがって、垂直画素数の多い構成を容易に実現できる。

40

【0063】

本発明に係る液晶表示パネルは、上記課題を解決するために、各々が複数個の異なる色のサブ画素からなる複数の画素と、データ信号をスイッチング素子を介してサブ画素に供給するための複数の信号配線と、上記複数の信号配線と交差するように配設され、かつ、上記スイッチング素子の制御電極に接続された複数の走査配線とを備える液晶表示パネルにおいて、個々の画素は、走査配線の方向に沿った複数列に分割され、かつ、これら複数

50

列の少なくとも1つに偶数個が並ぶように配置された3個以上のサブ画素からなり、上記走査配線の方向に沿って1列に並ぶ複数のサブ画素を1つの行とすると、上記走査配線が、行間の1つおきに配設されていることを特徴としている。

【0064】

上記構成によれば、非特許文献1の図3のように走査配線数を増やすことなく（すなわち1H期間を短くすることなく）、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）を反転することができる。そのため、垂直画素数の多い構成であっても、1つのゲートドライバで1H時間内に画素を充電することができ、容易に実現できる。

【0065】

上記構成の液晶表示パネルにおいて、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子は、異なる側の信号配線に接続されていることが好ましい。

【0066】

上記構成によれば、走査配線の方向に隣り合う同色のサブ画素に接続された2つのスイッチング素子は、異なる側の信号配線に接続されているので、上記信号配線に対してデータ信号を出力するための信号配線駆動回路を接続し、この信号配線駆動回路を、走査配線の方向に隣り合う信号配線に対して異なる極性のデータ信号を出力する構成とすれば、走査配線の方向に隣り合う同色のサブ画素に供給されるデータ信号の極性（画素電位の極性）が逆極性となる。これにより、全ての隣り合うサブ画素間でTFTの位置を異ならせたり、新たに信号配線駆動回路を設計したりすることなく、フリッカなどの表示不良が発生することを抑制できる。

【発明の効果】

【0067】

本発明は、以上のように、フリッカなどの表示不良の発生を抑制すると共に、垂直画素数の多い構成を容易に実現可能なアクティブマトリクス型液晶表示装置および液晶表示パネルを提供できるという効果を奏する。

【0068】

また、本発明は、以上のように、全ての隣り合うサブ画素間でTFTの位置を異ならせたり、新たにデータドライバICを設計したりすることなく、フリッカなどの表示不良の発生を抑制することができるアクティブマトリクス型液晶表示装置および液晶表示パネルを提供できるという効果を奏する。

【発明を実施するための最良の形態】

【0069】

〔実施の形態1〕

本発明の一実施形態について図1に基づいて以下に説明する。図1は、本実施形態に係るアクティブマトリクス型液晶表示装置の概略構成を示す平面図である。図1において、液晶表示パネルを構成する画素および配線（走査配線および信号配線）については、代表的なもののみを図示している。また、図6において、各サブ画素に示す「R」、「G」、「B」、または「Y」の記号は、そのサブ画素の色が、赤、緑、青、または黄であることを示し、各サブ画素に示す「+」または「-」の記号は、そのサブ画素に印加されるデータ信号（信号電圧）の極性を示す。

【0070】

本実施形態に係るアクティブマトリクス型液晶表示装置は、図1に示すように、液晶表示パネル1と、ソースドライバ（信号配線駆動回路）2、ゲートドライバ3とを備えている。

【0071】

液晶表示パネル1は、複数行および複数列のマトリクスを形成するように配列されている複数のサブ画素SPxと、上記マトリクスの行方向に沿って1列に並ぶ複数のサブ画素SPxを1つの行とすると、行間の全てに配設されている走査配線Gn-1・Gn・Gn

10

20

30

40

50

+ 1 と、上記マトリクス of 列方向に沿って 1 列に並ぶ複数のサブ画素 $S_{P \times}$ を 1 つの列とすると、列間の全てに配設されている信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ とを備えている。すなわち、液晶表示パネル 1 は、平行に配設された複数の走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ と、該走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ と直交する複数の信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ と、上記走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ および信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ の交差点に対応してそれぞれ配置された複数のサブ画素 $S_{P \times}$ とを備えている。

【0072】

サブ画素 $S_{P \times}$ は、それぞれスイッチング素子としての TFT (薄膜トランジスタ) 10 を介して信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ に接続されている。より詳細には、TFT 10 のドレイン電極がサブ画素 $S_{P \times}$ の画素電極に接続され、TFT 10 のソース電極が信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ に接続されている。TFT 10 は全て、同じ側 (図における左側) の信号配線に、そのソース電極が接続されている。

10

【0073】

TFT 10 は、ゲート電極 (制御電極) が走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ に接続されている。走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ の方向 (図面における横方向; 以下、「横方向」と称する) に隣り合う同色のサブ画素 $S_{P \times}$ に接続された 2 つの TFT 10 は、そのゲート電極が異なる走査配線に接続されている。より詳細には、横方向に隣り合う 2 つの画素 $P \times$ において、一方の画素 $P \times$ 内では TFT 10 のゲート電極が上側の走査配線に接続されている一方、他方の画素 $P \times$ 内では TFT 10 のゲート電極が下側の走査配線に接続されている。すなわち、2 本の走査配線に挟まれる領域に配置された同色のサブ画素 $S_{P \times}$ に接続された複数の TFT 10 のゲート電極は、交互に異なる側 (上側または下側) の走査配線に接続されている。これにより、同一の走査配線によって駆動されるサブ画素 $S_{P \times}$ の配列は、1 画素 $P \times$ ごとに上下にずれる配列 (いわゆる千鳥配列) となる。

20

【0074】

TFT 10 は、図示しないゲートドライバから走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ に付与される走査信号の電位がオンレベル (ハイレベルまたはローレベル) であるかオフレベル (ローレベルまたはハイレベル) であるかによってオン/オフ制御される。

【0075】

この液晶表示パネル 1 では、R (赤)、Y (黄)、G (緑)、および B (青) の 4 つのサブ画素 $S_{P \times}$ が、1 つの画素 $P \times$ を構成しており、走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ の方向に沿って一列に並ぶように配列されている。

30

【0076】

各サブ画素 $S_{P \times}$ は、図示しないが、TFT 10 のドレイン端子に接続された画素電極と、上記複数のサブ画素 $S_{P \times}$ に共通的に設けられた対向電極と、上記複数のサブ画素に共通的に設けられ画素電極と対向電極との間に挟持された液晶層と、画素電極に対応して設けられたカラーフィルタとを備えている。そして、画素電極と対向電極とそれらの間に挟持された液晶層とにより画素容量が形成されている。

【0077】

赤 (R)、黄 (Y)、緑 (G)、および青 (B) の 4 色のサブ画素 $S_{P \times}$ は、それぞれ赤 (R)、黄 (Y)、緑 (G)、および青 (B) の 4 色のカラーフィルタを備えている。上述の赤 (R)、緑 (G)、青 (B) は、NTSC における RGB 値とはその色度において異なるものである。各カラーフィルタの透過特性は、特に限定されるものではないが、例えば、青のカラーフィルタの透過特性が 480 nm 付近にピークを持ち、緑のカラーフィルタの透過特性が 500 nm 付近にピークを持ち、黄のカラーフィルタが 570 nm 付近にピークを持ち、赤のカラーフィルタが 640 nm 付近にピークを持つようにすればよい。

40

【0078】

ソースドライバ 2 は、信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ を介して TFT

50

T10のソース電極にデータ信号を出力する。したがって、ソースドライバ2は、走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ の電位がオンレベルである時に、サブ画素 SP_x にデータ信号を印加するようになっている。

【0079】

そして、ソースドライバ2は、隣り合う信号配線に異なる極性を持つデータ信号を出力するようになっている。したがって、ソースドライバ2は、横方向に隣り合う同色のサブ画素 SP_x に接続された2つのTFT10に接続された信号配線に対して、同一極性のデータ信号を出力する。

【0080】

また、ソースドライバ2は、選択される走査配線が変わるたびに、信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ に出力するデータ信号の極性を反転させるようになっている。すなわち、ソースドライバ2は、走査配線 G_n の電位がオンレベルである時と、その走査配線 $G_{n-1} \cdot G_{n+1}$ の電位がオンレベルである時とで、異なる極性のデータ信号を出力するようになっている。これにより、各信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ に出力されるデータ信号が、1H期間の2倍に等しい周期を持つ交流信号になると共に、信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ の方向（図面における縦方向；以下、「縦方向」と称する）に隣り合うサブ画素 SP_x には、異なる極性のデータ信号が印加される。その結果、垂直方向のクロストークが発生することを抑制できる。

【0081】

ゲートドライバ3は、走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1} \cdot \dots$ を順次選択する。すなわち、ゲートドライバ3は、走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1} \cdot \dots$ に対して、オンレベル（選択状態）の電位を持つ走査信号、すなわちオン信号を順次に出力する。したがって、複数の走査信号の電位が同時にオンレベル（選択状態）となることはない。

【0082】

液晶表示装置は、図示していないが、入力された映像信号を、4種類のカラーフィルターの色成分、すなわち赤（R）、緑（G）、青（B）、黄（Y）の成分に変換してソースドライバ2に供給する信号処理部を備えている。この信号処理部における変換の方法としては、映像信号を画素毎サンプリングした映像データをマトリクス変換などの簡易的な線形変換で行う方法や、より精度を向上させるには、ルックアップテーブル（LUT）を参照する方法などを用いることができる。なお、入力映像信号が既にRGBの映像信号をRGBYの映像信号に変換されている場合には、上記の色変換は不要である。

【0083】

次に、液晶表示装置の動作について、一例を挙げて説明する。

【0084】

まず、ゲートドライバ3がオン信号（オンレベルの走査信号）を走査配線 G_n に出力し、ソースドライバ2が、隣り合う信号配線に対して逆極性のデータ信号を出力する。すなわち、ソースドライバ2は、正極性のデータ信号（対向電極の電位より正極性側の電位を持つデータ信号）を信号配線 S_n 、 S_{n+2} 、 \dots に、負極性のデータ信号（対向電極の電位より負極性側の電位を持つデータ信号）を信号配線 S_{n+1} 、 S_{n+3} 、 \dots にそれぞれ出力する。これにより、走査配線 G_n に接続されたTFT10のみが導通するので、走査配線 G_n および走査配線 G_{n+1} に挟まれた領域では、上側で走査配線 G_n に接続されたTFT10のみが導通し、上側でTFT10のドレイン-ゲートを介して走査配線 G_n に接続されたサブ画素 SP_x のみにデータ信号が供給される。したがって、走査配線 G_n および走査配線 G_{n+1} に挟まれた領域では、例えば、信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3}$ にTFT10を介して接続された4つのサブ画素 SP_x が充電されて表示状態（点灯状態または消灯状態）となる。このとき、各画素 SP_x 内において横方向に隣り合うサブ画素 SP_x は、逆極性の電位に充電される。例えば、信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3}$ にTFT10を介して接続された4つのサブ画素 SP_x は、赤のサブ画素 SP_x が負極性の電位に、黄のサブ画素 SP_x が正極性の電位に、緑のサブ画素 SP_x が負極性の電位に、青のサブ画素 SP_x が正極性の電位に、それぞれ充電される。

【0085】

また、ゲートドライバ3がオン信号を出力するとき、走査配線 $G_n - 1$ および走査配線 G_n に挟まれた領域では、下側で走査配線 G_n に接続されたTFT10のみが導通し、下側でTFT10のドレイン-ゲートを介して走査配線 G_n に接続されたサブ画素SPxのみにデータ信号が供給される。したがって、走査配線 $G_n - 1$ および走査配線 G_n に挟まれた領域では、例えば信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3}$ にTFT10を介して接続された4つのサブ画素SPxが充電されて表示状態となる。このとき、各画素Px内において横方向に隣り合うサブ画素SPxは、逆極性の電位に充電される。例えば、信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3}$ にTFT10を介して接続された4つのサブ画素SPxは、赤のサブ画素SPxが正極性の電位に、黄のサブ画素SPxが負極性の電位に、緑のサブ画素SPxが正極性の電位に、青のサブ画素SPxが負極性の電位に、それぞれ充電される。

10

【0086】

次に、ゲートドライバ3がオン信号（オンレベルの走査信号）を走査配線 G_{n+1} に出力し、ソースドライバ2が、信号配線に対して走査配線 G_n の電位がオンレベルの時とは逆極性のデータ信号を出力する。すなわち、ソースドライバ2は、負極性のデータ信号を信号配線 S_n 、 S_{n+2} 、...に、正極性のデータ信号を信号配線 S_{n+1} 、 S_{n+3} 、...にそれぞれ出力する。これにより、走査配線 G_{n+1} に接続されたTFT10のみが導通するので、走査配線 G_n および走査配線 G_{n+1} に挟まれた領域では、下側で走査配線 G_{n+1} に接続されたTFT10のみが導通し、下側でTFT10のドレイン-ゲートを介して走査配線 G_{n+1} に接続されたサブ画素SPxのみにデータ信号が供給される。したがって、走査配線 G_n および走査配線 G_{n+1} に挟まれた領域では、信号配線 $S_{n+4} \cdot S_{n+5} \cdot S_{n+6} \cdot S_{n+7}$ にTFT10を介して接続された4つのサブ画素SPxが充電されて表示状態（点灯状態または消灯状態）となる。

20

【0087】

このとき、各画素Px内において横方向に隣り合うサブ画素SPxは、逆極性の電位に充電される。そして、信号配線 $S_{n+4} \cdot S_{n+5} \cdot S_{n+6} \cdot S_{n+7}$ にTFT10を介して接続された4つのサブ画素SPxは、走査配線 G_n の電位がオンレベルの時とは逆極性のデータ信号が供給されるので、ゲートドライバ3がオン信号を出力した時に充電された4つのサブ画素SPx、例えば信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3}$ にTFT10を介して接続された4つのサブ画素SPxとは逆極性の電位に充電される。すなわち、横方向に隣り合う画素Pxは、逆極性の電位に充電される。したがって、横方向に隣り合う同色のサブ画素SPxは、逆極性の電位に充電される。また、縦方向に隣り合うサブ画素SPxは、逆極性の電位に充電される。

30

【0088】

以上のように、本実施形態の液晶表示装置では、横方向に隣り合う同色のサブ画素SPxに接続された2つのTFT10のゲート電極を、異なる側（上側または下側）の走査配線に接続することで、横方向に隣り合う同色のサブ画素SPxに印加されるデータ信号の極性を反転することができる。これにより、全ての隣り合うサブ画素間でTFTの位置を異ならせることなく、フリッカなどの表示不良が発生することを抑制できる。

40

【0089】

また、本実施形態の液晶表示装置では、ソースドライバ2が、出力するデータ信号の極性の反転に関しては図6に示す従来のソースドライバ102と同一であるため、新たに設計を行うことなく従来のソースドライバ102を部分的に変更するだけで作製できる。

【0090】

また、本実施形態の液晶表示装置では、個々の画素を構成するサブ画素SPxの配列が横方向に沿って1列に並ぶストライプ配列となっているため、同じ垂直画素数を持つ非特許文献1の図3の構成と比較して、走査配線の本数を約1/2に削減できる。したがって、1H期間を約2倍にすることができる。その結果、垂直画素数の多い構成であっても、1つのゲートドライバで1H時間内に画素を充電することができる。

50

【0091】

さらに、本実施形態の液晶表示装置は、個々の画素を構成するサブ画素の配列がストライプ配列となっていることから、視覚上の弊害の点で有利であり、テレビ向けの液晶表示装置に適している。

【0092】

また、本実施形態の液晶表示装置では、R、G、B、Yの4色のサブ画素によって色を表現するので、R、G、Bの3色のサブ画素では表現不可能な色を表現でき、色再現範囲を拡大できる。

【0093】

〔実施の形態2〕

本発明の他の実施の形態について図2に基づいて説明すれば、以下の通りである。図2は、本実施形態に係るアクティブマトリクス型液晶表示装置の概略構成を示す平面図である。なお、説明の便宜上、前記実施の形態1にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0094】

本実施形態に係るアクティブマトリクス型液晶表示装置は、図2に示すように、液晶表示パネル11と、ソースドライバ(信号配線駆動回路)12、ゲートドライバ13とを備えている。なお、この液晶表示装置も、実施の形態1で述べた信号処理部を備えている。

【0095】

液晶表示パネル11は、(1)個々の画素を構成するサブ画素の配列、(2)走査配線および信号配線の本数、の2点以外は、実施の形態1における液晶表示パネル1と同様の構成を備えている。この液晶表示パネル11では、R(赤)、Y(黄)、G(緑)、およびB(青)の4つのサブ画素SPxが、1つの画素Pxを構成しており、走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1} \cdot \dots$ の方向に沿った2列に分割され、かつ、これら2つの列においてそれぞれ2個ずつのサブ画素SPx(上の列においては赤および黄のサブ画素SPx、下の列においては緑および青のサブ画素SPx)が走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1} \cdot \dots$ の方向に沿って並ぶように配置されている。

【0096】

また、この液晶表示パネル11では、実施の形態1における液晶表示パネル1と比較して、走査配線の本数が約2倍、信号配線の本数が1/2となっている。また、実施の形態1と同様に、横方向に隣り合う同色のサブ画素SPxに接続された2つのTFT10のゲート電極が、異なる側(上側または下側)の走査配線に接続されている。

【0097】

ソースドライバ12は、出力するデータ信号の数が実施の形態1におけるソースドライバ2と比較して1/2になっている以外は、ソースドライバ2と同一の構成を備えている。

【0098】

ゲートドライバ13は、出力する走査信号の数が実施の形態1におけるゲートドライバ3と比較して約2倍になっている以外は、ゲートドライバ3と同一の構成を備えている。

【0099】

本実施形態の液晶表示装置では、実施の形態1と同様に、横方向に隣り合う同色のサブ画素SPxに接続された2つのTFT10のゲート電極を、異なる側(上側または下側)の走査配線に接続しているので、横方向に隣り合う同色のサブ画素SPxに印加されるデータ信号の極性を反転することができる。これにより、全ての隣り合うサブ画素間でTFTの位置を異ならせることなく、フリッカなどの表示不良が発生することを抑制できる。

【0100】

また、本実施形態の液晶表示装置では、ソースドライバ12が、出力するデータ信号の極性の反転に関しては図6に示す従来のソースドライバ102と同一であるため、新たに設計を行うことなく従来のソースドライバ102を部分的に変更するだけで作製できる。

【0101】

10

20

30

40

50

また、本実施形態の液晶表示装置では、R、G、B、Yの4色のサブ画素によって色を表現するので、R、G、Bの3色のサブ画素では表現不可能な色を表現でき、色再現範囲を拡大できる。

【0102】

なお、実施の形態1および2では、ソースドライバが隣り合う信号配線に対して異なる極性を持つデータ信号を出力する場合について説明したが、ソースドライバは、横方向に隣り合う同色のサブ画素SPxに接続された2つのTFT10に接続された信号配線に対して、同一極性のデータ信号を出力するようになっていれば、ソースドライバが隣り合う信号配線に異なる極性を持つデータ信号を出力する必要はない。例えば、ソースドライバは、1つの画素Px内の横方向に並ぶ複数のサブ画素SPxに接続された複数の信号配線に対して同一の極性を持つデータ信号を出力するものであってもよい。ただし、実施の形態1のようにサブ画素がストライプ配列で配列されている場合には、ソースドライバが隣り合う信号配線に対して異なる極性を持つデータ信号を出力することが好ましい。これにより、同一の極性のデータ信号が供給されるサブ画素が横方向に並ぶ箇所が少なくなる。実施の形態1では、横方向に隣り合うサブ画素の組み合わせの全てのうち、同一の極性のデータ信号が供給されるサブ画素の組み合わせは、1/4未満となる。これにより、同一の極性のデータ信号が供給されるサブ画素が横方向に並ぶことによって発生しやすくなる水平方向のクロストークの発生を抑制できる。

10

【0103】

また、実施の形態1および2では、1つの画素Pxを構成する4つのサブ画素SPxが、同じ側(上側または下側)でTFT10のドレイン-ゲートを介して走査配線に接続された場合について説明したが、これに限定されるものではない。例えば、1つの画素Px内において、隣り合うサブ画素SPxが異なる側(上側または下側)でTFT10のドレイン-ゲートを介して走査配線に接続されていてもよい。

20

【0104】

〔実施の形態3〕

本発明のさらに他の実施の形態について図3に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記実施の形態1または2にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。図3は、本実施形態に係るアクティブマトリクス型液晶表示装置の概略構成を示す平面図である。

30

【0105】

本実施形態に係るアクティブマトリクス型液晶表示装置は、図3に示すように、液晶表示パネル21と、ソースドライバ(信号配線駆動回路)22、ゲートドライバ3とを備えている。なお、この液晶表示装置も、実施の形態1で述べた信号処理部を備えている。

【0106】

液晶表示パネル21は、横方向に隣り合う同色のサブ画素SPxに接続された2つのTFT10のゲート電極が異なる走査配線に接続されている以外は、実施の形態1における液晶表示パネル1と同一の構成を備えている。すなわち、液晶表示パネル21においては、2本の走査配線に挟まれる領域に配置された同色のサブ画素SPxに接続された複数のTFT10のゲート電極は全て同じ側(図における下側)の走査配線に接続されている。

40

【0107】

ソースドライバ22は、信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ を介してTFT10のソース電極にデータ信号を出力する。したがって、ソースドライバ22は、走査配線 $G_{n-1} \cdot G_n \cdot G_{n+1}$ の電位がオンレベルである時に、サブ画素SPxにデータ信号を印加するようになっている。

【0108】

ソースドライバ22は、隣り合う8本の信号配線(例えば、 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot S_{n+4} \cdot S_{n+5} \cdot S_{n+6} \cdot S_{n+7}$)に対して供給するデータ信号の極性が、正、負、負、正、負、正、正、負となるように、データ信号を出力するものである。したがって、ソースドライバ22は、横方向に隣り合う同色のサブ画素SPxが接続

50

された2つの信号配線（例えば、信号配線 S_n と信号配線 S_{n+4} ）に対して異なる極性のデータ信号を出力するようになっている。

【0109】

なお、図3では、信号配線 $S_n \sim S_{n+7}$ に対して供給するデータ信号の極性が、正、負、負、正、負、正、正、負となっている。しかしながら、供給されるデータ信号の極性が、正、負、負、正、負、正、正、負となる、隣り合う8本の信号配線は、信号配線 $S_n \sim S_{n+7}$ でなくともよく、信号配線 $S_{n+1} \sim S_{n+8}$ 、信号配線 $S_{n+2} \sim S_{n+9}$ 、信号配線 $S_{n+3} \sim S_{n+10}$ 、信号配線 $S_{n+4} \sim S_{n+11}$ 、信号配線 $S_{n+5} \sim S_{n+12}$ 、信号配線 $S_{n+6} \sim S_{n+13}$ 、信号配線 $S_{n+7} \sim S_{n+14}$ などであってもよい。さらに、ソースドライバ22は、横方向に隣り合う同色のサブ画素 SP_x が接続された2つの信号配線（例えば、信号配線 S_n と信号配線 S_{n+4} ）に対して異なる極性のデータ信号を出力するようになっているればよく、信号配線 $S_n \sim S_{n+7}$ に対して供給するデータ信号の極性が、正、正、正、正、負、負、負、負などであってもよい。ただし、隣り合う8本の信号配線に対して供給するデータ信号の極性が、正、負、負、正、負、正、正、負となっていると、走査配線方向に隣り合うサブ画素の組み合わせの全てのうち、3/4より多くの組み合わせが、異なる極性のデータ信号が供給されるサブ画素の組み合わせとなる。これにより、同一の極性のデータ信号が供給されるサブ画素が走査配線方向に並ぶことによって発生しやすくなる水平方向のクロストークの発生を抑制できる。

10

【0110】

また、ソースドライバ22は、選択される走査配線が変わるたびに、信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ に出力するデータ信号の極性を反転させるようになっている。すなわち、ソースドライバ22は、走査配線 G_n の電位がオンレベルである時と、その走査配線 $G_{n-1} \cdot G_{n+1}$ の電位がオンレベルである時とで、異なる極性のデータ信号を出力するようになっている。これにより、各信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ に出力されるデータ信号が、1H期間の2倍に等しい周期を持つ交流信号になると共に、縦方向に隣り合うサブ画素 SP_x には、異なる極性のデータ信号が印加される。その結果、垂直方向のクロストークが発生することを抑制できる。

20

【0111】

次に、液晶表示装置の動作について、一例を挙げて説明する。

【0112】

まず、ゲートドライバ3がオン信号（オンレベルの走査信号）を走査配線 G_n に出力し、ソースドライバ22が、信号配線 $S_n \sim S_{n+7}$ に対して正、負、負、正、負、正、正、負の極性のデータ信号を出力する。これにより、走査配線 G_n に接続された $TF T 10$ が導通するので、走査配線 G_{n-1} および走査配線 G_n に挟まれた領域に存在する全ての $TF T 10$ が導通する。したがって、走査配線 G_{n-1} および走査配線 G_n に挟まれた領域に存在する全てのサブ画素 SP_x にデータ信号が供給され、それらサブ画素 SP_x が充電されて表示状態となる。このとき、ソースドライバ22は、横方向に隣り合う同色のサブ画素 SP_x が接続された2つの信号配線に対して異なる極性のデータ信号を出力するので、横方向に隣り合う同色のサブ画素 SP_x は逆極性の電位に充電される。

30

【0113】

次に、ゲートドライバ3がオン信号（オンレベルの走査信号）を走査配線 G_{n+1} に出力し、ソースドライバ22が、信号配線に対して走査配線 G_n の電位がオンレベルの時とは逆極性のデータ信号を出力する。すなわち、ソースドライバ22は、信号配線 $S_n \sim S_{n+7}$ に対してそれぞれ、負、正、正、負、正、負、負、正の極性のデータ信号を出力する。これにより、走査配線 G_{n+1} に接続された $TF T 10$ が導通するので、走査配線 G_n および走査配線 G_{n+1} に挟まれた領域に存在する全ての $TF T 10$ が導通する。したがって、走査配線 G_n および走査配線 G_{n+1} に挟まれた領域に存在する全てのサブ画素 SP_x にデータ信号が供給され、それらサブ画素 SP_x が充電されて表示状態となる。このとき、ソースドライバ22は、横方向に隣り合う同色のサブ画素 SP_x が接続された2つの信号配線に対して異なる極性のデータ信号を出力するので、横方向に隣り合う同色の

40

50

サブ画素 $S P x$ は逆極性の電位に充電される。

【0114】

以上のように、本実施形態の液晶表示装置では、ソースドライバ 22 が、信号配線 $S n \sim S n + 7$ に対してそれぞれ、負、正、正、負、正、負、負、正の極性のデータ信号を出力することで、横方向に隣り合う同色のサブ画素 $S P x$ に印加されるデータ信号の極性を反転することができる。これにより、全ての隣り合うサブ画素間で T F T の位置を異ならせることなく、フリッカなどの表示不良が発生することを抑制できる。

【0115】

また、本実施形態の液晶表示装置では、個々の画素を構成するサブ画素 $S P x$ の配列が横方向に沿って 1 列に並ぶストライプ配列となっているため、同じ垂直画素数を持つ非特許文献 1 の図 3 の構成と比較して、走査配線の本数を約 $1 / 2$ に削減できる。したがって、1 H 期間を約 2 倍にすることができる。その結果、垂直画素数の多い構成であっても、1 つのゲートドライバで 1 H 時間内に画素を充電することができる。

10

【0116】

さらに、本実施形態の液晶表示装置は、個々の画素を構成するサブ画素の配列がストライプ配列となっていることから、視覚上の弊害の点で有利であり、テレビ向けの液晶表示装置に適している。

【0117】

また、本実施形態の液晶表示装置では、液晶表示パネル 21 として、従来の液晶表示パネル 101 をそのまま使用することができる。

20

【0118】

また、本実施形態の液晶表示装置では、R、G、B、Y の 4 色のサブ画素によって色を表現するので、R、G、B の 3 色のサブ画素では表現不可能な色を表現でき、色再現範囲を拡大できる。

【0119】

〔実施の形態 4〕

本発明のさらに他の実施の形態について図 4 に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記実施の形態 1 ~ 3 のいずれかで示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。図 4 は、本実施形態に係るアクティブマトリクス型液晶表示装置の概略構成を示す平面図である。

30

【0120】

本実施形態に係るアクティブマトリクス型液晶表示装置は、図 1 に示すように、液晶表示パネル 31 と、ソースドライバ 32、ゲートドライバ 3 とを備えている。なお、この液晶表示装置も、実施の形態 1 で述べた信号処理部を備えている。

【0121】

液晶表示パネル 31 は、実施の形態 2 における液晶表示パネル 11 におけるマトリクスと同一のマトリクスを形成するように配列された複数のサブ画素 $S P x$ と、上記マトリクスの行方向に沿って 1 列に並ぶ複数のサブ画素 $S P x$ を 1 つの行とすると、行間の 1 つおきに配設されている走査配線 $G n \cdot G n + 1$ と、上記マトリクスの列方向に沿って 1 列に並ぶ複数のサブ画素 $S P x$ を 1 つの列とすると、列間の全てに 2 本ずつ配設されている信号配線 $S n \cdot S n + 1 \cdot S n + 2 \cdot S n + 3 \cdot \dots$ とを備えている。走査配線 $G n \cdot G n + 1$ は、1 つの画素 $P x$ を構成する 4 つのサブ画素 $S P x$ のうちで上側に配置された 2 つのサブ画素 $S P x$ と、下側に配置された 2 つのサブ画素 $S P x$ との間に配設されている。

40

【0122】

T F T 10 のドレイン電極がサブ画素 $S P x$ の画素電極に接続され、T F T 10 のソース電極が信号配線 $S n \cdot S n + 1 \cdot S n + 2 \cdot S n + 3 \cdot \dots$ に接続されている。横方向に隣り合う同色のサブ画素 $S P x$ に接続された 2 つの T F T 10 は、そのソース電極が異なる側（左側または右側）の信号配線に接続されている。より詳細には、2 本の走査配線に挟まれる領域に配置されたサブ画素 $S P x$ に接続された複数の T F T 10 のソース電極は、1 画素ごとに異なる側（左側または右側）の信号配線に交互に接続されている。すなわ

50

ち、横方向に隣り合う2つの画素 $P \times$ において、一方の画素 $P \times$ 内では T F T 1 0 のソース電極が左側の信号配線に接続されている一方、他方の画素 $P \times$ 内では T F T 1 0 のソース電極が右側の信号配線に接続されている。また、縦方向に隣り合うサブ画素 $S P \times$ に接続された2つの T F T 1 0 は、そのソース電極が異なる側（左側または右側）の信号配線に接続されている。

【0123】

T F T 1 0 のゲート電極（制御電極）は、走査配線 $G n - 1 \cdot G n$ に接続されている。1つの画素 $P \times$ を構成する4つのサブ画素 $S P \times$ に接続された T F T 1 0 のうち、走査配線 $G n \cdot G n + 1$ の上側に配置された2つの T F T 1 0 は、そのゲート電極が下側の走査配線 $G n \cdot G n + 1$ に接続されており、走査配線 $G n - 1 \cdot G n$ の下側に配置された2つの T F T 1 0 は、そのゲート電極が上側の走査配線 $G n - 1 \cdot G n$ に接続されている。

10

【0124】

ソースドライバ32は、緑のデータ信号を出力する端子と、黄のデータ信号を出力する端子との順序を入れ替えている以外は、実施の形態1におけるソースドライバ2と同一の構成を備えている。ソースドライバ32は、隣り合う信号配線に異なる極性を持つデータ信号を出力するようになっている。より詳細には、ソースドライバ32は、サブ画素 $S P \times$ を挟む2つの信号配線のうち、左側の信号配線と右側の信号配線とに異なる極性を持つデータ信号を出力するようになっている。したがって、横方向に隣り合う同色のサブ画素 $S P \times$ に接続された2つの T F T 1 0 のソース電極は、異なる側の信号配線に接続されているので、ソースドライバ32から逆極性のデータ信号を受けることになる。また、縦方向に隣り合う同色のサブ画素 $S P \times$ に接続された2つの T F T 1 0 のソース電極は、異なる側の信号配線に接続されているので、ソースドライバ32から逆極性のデータ信号を受けることになる。

20

【0125】

ソースドライバ32は、選択される走査配線が変わるたびに、信号配線 $S n \cdot S n + 1 \cdot S n + 2 \cdot S n + 3 \cdot \dots$ に出力するデータ信号の極性を反転させるようになっている。これにより、各信号配線 $S n \cdot S n + 1 \cdot S n + 2 \cdot S n + 3 \cdot \dots$ に出力されるデータ信号が、1H期間の2倍に等しい周期を持つ交流信号になる。その結果、垂直方向のクロストークが発生することを抑制できる。

【0126】

次に、液晶表示装置の動作について、一例を挙げて説明する。

30

【0127】

ゲートドライバ3がオン信号（オンレベルの走査信号）を走査配線 $G n$ に出力し、ソースドライバ32が、隣り合う信号配線に対して逆極性のデータ信号を出力する。すなわち、ソースドライバ32は、正極性のデータ信号を信号配線 $S n$ 、 $S n + 2$ 、 \dots に、負極性のデータ信号を信号配線 $S n + 1$ 、 $S n + 3$ 、 \dots にそれぞれ出力する。これにより、走査配線 $G n$ に接続された T F T 1 0 が導通するので、横方向に並ぶサブ画素 $S P \times$ の列のうち走査配線 $G n$ の上下に隣接する2つの列の全てのサブ画素 $S P \times$ にデータ信号が供給される。したがって、横方向に並ぶサブ画素 $S P \times$ の列のうち走査配線 $G n$ の上下に隣接する2つの列の全てのサブ画素 $S P \times$ が充電されて表示状態となる。このとき、横方向に隣り合う2つの画素 $P \times$ は、T F T 1 0 を介して異なる側（左側または右側）の信号配線に接続されているので、逆極性の電位に充電される。また、このとき、各画素 $P \times$ において縦方向に隣り合うサブ画素 $S P \times$ は、T F T 1 0 を介して異なる側（左側または右側）の信号配線に接続されているので、逆極性の電位に充電される。例えば、信号配線 $S n \cdot S n + 1 \cdot S n + 2 \cdot S n + 3$ に T F T 1 0 を介して接続された4つのサブ画素 $S P \times$ は、赤のサブ画素 $S P \times$ が正極性の電位に、黄のサブ画素 $S P \times$ が正極性の電位に、緑のサブ画素 $S P \times$ が負極性の電位に、青のサブ画素 $S P \times$ が負極性の電位に、それぞれ充電される。

40

【0128】

以上のように、本実施形態の液晶表示装置では、横方向に隣り合う同色のサブ画素 $S P$

50

xに接続された2つのTFT10のソース電極を、異なる側(左側または右側)の信号配線に接続することで、横方向に隣り合う同色のサブ画素SPxに印加されるデータ信号の極性を反転することができる。これにより、全ての隣り合うサブ画素間でTFTの位置を異ならせることなく、フリッカなどの表示不良が発生することを抑制できる。

【0129】

また、本実施形態の液晶表示装置では、サブ画素SPxのマトリクス of 行方向に沿って1列に並ぶ複数のサブ画素SPxを1つの行とすると、行間の1つおきに走査配線Gn・Gn+1が配設されているため、同じ垂直画素数を持つ非特許文献1の図3の構成と比較して、走査配線の本数を約1/2に削減できる。したがって、1H期間を約2倍にすることができる。その結果、垂直画素数の多い構成であっても、1つのゲートドライバで1H

10

【0130】

また、本実施形態の液晶表示装置では、ソースドライバ32が、出力するデータ信号の極性の反転に関しては図6に示す従来のソースドライバ102と同一である(ただし、出力する信号の数等は異なる)ため、新たに設計を行うことなく従来のソースドライバ102を部分的に変更するだけで作製できる。

【0131】

また、本実施形態の液晶表示装置では、R、G、B、Yの4色のサブ画素によって色を表現するので、R、G、Bの3色のサブ画素では表現不可能な色を表現でき、色再現範囲を拡大できる。

20

【0132】

なお、実施の形態4では、ソースドライバ32が隣り合う信号配線に対して異なる極性を持つデータ信号を出力する場合について説明したが、ソースドライバ32は、横方向に隣り合う同色のサブ画素SPxに接続された2つのTFT10に接続された信号配線に対して、逆極性のデータ信号を出力するようになっていれば、ソースドライバ32が隣り合う信号配線に異なる極性を持つデータ信号を出力する必要はない。例えば、ソースドライバ32は、1つの画素Px内の複数のサブ画素SPxに接続された複数の信号配線に対して同一の極性を持つデータ信号を出力するものであってもよい。ただし、実施の形態4のようにソースドライバ32が縦方向に隣り合う同色のサブ画素SPxに対して逆極性のデータ信号を供給するようになっている方が、垂直方向のクロストークが発生することを抑制

30

【0133】

〔実施の形態5〕

本発明のさらに他の実施の形態について図5に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記実施の形態1~4のいずれかで示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0134】

本実施形態に係るアクティブマトリクス型液晶表示装置は、図1に示すように、液晶表示パネル41と、ソースドライバ42、ゲートドライバ3とを備えている。なお、この液晶表示装置も、実施の形態1で述べた信号処理部を備えている。

40

【0135】

液晶表示パネル41は、横方向に1列に並ぶ複数のサブ画素SPxに接続されたTFT10のソース電極が全て、同じ側(左側または右側)の信号配線に接続されている以外は、実施の形態4における液晶表示パネル31と同一の構成を備えている。

【0136】

ソースドライバ42は、緑のデータ信号を出力する端子と、黄のデータ信号を出力する端子との順序を入れ替えている以外は、実施の形態3におけるソースドライバ22と同一の構成を備えている。ソースドライバ42は、信号配線Sn~Sn+7に対してそれぞれ、負、正、負、正、正、負、正、負、の極性のデータ信号を出力する。したがって、ソースドライバ42は、横方向に隣り合う同色のサブ画素SPxが接続された2つの信号配線

50

に対して異なる極性のデータ信号を出力する。

【0137】

本実施形態の液晶表示装置では、ソースドライバ42が、信号配線 $S_n \sim S_{n+7}$ に対してそれぞれ、負、正、負、正、正、負、正、負、の極性のデータ信号を出力することで、横方向に隣り合う同色のサブ画素 SP_x に印加されるデータ信号の極性を反転することができる。これにより、全ての隣り合うサブ画素間でTFTの位置を異ならせることなく、フリッカなどの表示不良が発生することを抑制できる。

【0138】

なお、実施の形態4および5では、1つの画素 P_x を構成する2つのサブ画素 SP_x が、同じ側（左側または右側）でTFT10を介して信号配線に接続された場合について説明したが、これに限定されるものではない。例えば、1つの画素 P_x 内において、隣り合うサブ画素 SP_x が異なる側（左側または右側）でTFT10を介して信号配線に接続されていてもよい。

10

【0139】

本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

【0140】

例えば、上述の説明では、色再現範囲を拡大するために、個々の画素を、R（赤）、B（青）、G（緑）、および、Bの補色であるY（黄）の4つのサブ画素で構成した場合について説明した。しかしながら、本発明において、個々の画素を構成する4つのサブ画素の組み合わせは、互いに色が異なるものであれば特に限定されるものではなく、（1）R、G、B、およびRの負感度部分に対応する波長範囲の発色特性を有する第4の色（Gとは異なる色）のサブ画素からなる組み合わせ、（2）R、G、B、およびW（白）の組み合わせ、（3）R、G、B、および、Rの補色であるC（シアン）の組み合わせ、（4）R、G、B、および、Gの補色であるM（マゼンタ）の組み合わせ、等であってもよい。（1）、（2）、および（4）の組み合わせは、色再現範囲を拡大することができ、（3）の組み合わせは輝度を向上させることができる。さらには、個々の画素を構成するサブ画素の数を、4個以外の偶数個、例えば6個としてもよい。その場合、例えば、個々の画素を、R、G、B、C、M、Yの6個のサブ画素で構成し、これらのサブ画素を走査配線方向に沿って1列または3列に並べればよい。また、本発明は、走査配線方向に1列に並ぶサブ画素の数が1画素あたり偶数個であれば適用することができ、例えば、個々の画素を2つのサブ画素で構成し、これら2つのサブ画素を走査配線方向に1列に並べた場合、個々の画素を3つのサブ画素で構成し、これらのうち2つのサブ画素を走査配線方向に1列に並べた場合等にも適用可能である。ただし、本実施形態のように、個々の画素を4つ以上の異なるサブ画素で構成すると、色再現性あるいは輝度を向上させることができるので、特に好ましい。

20

30

【0141】

また、上述の説明では、ソースドライバが、選択される走査配線が変わるたびに、信号配線に出力するデータ信号の極性を反転させる場合について説明したが、これに限定されるものではなく、例えば、選択される走査配線が2度変わるたびに、信号配線に出力するデータ信号の極性を反転させたり、1フレームごとに、信号配線に出力するデータ信号の極性を反転させてもよい。ただし、実施の形態1～5のように、選択される走査配線が変わるたびに、信号配線に出力するデータ信号の極性を反転させた場合には、各信号配線 $S_n \cdot S_{n+1} \cdot S_{n+2} \cdot S_{n+3} \cdot \dots$ に出力されるデータ信号が、1H期間の2倍に等しい周期を持つ交流信号になり、垂直方向のクロストークの発生を効果的に抑制できる。

40

【0142】

また、上述の説明では、スイッチング素子がTFTの場合について説明したが、本発明は、これに限定されるものではなく、例えばスイッチング素子としてMOSトランジスタを用いたモノリシックIC型の液晶表示装置にも適用しうるものである。

50

【0143】

なお、本発明は、以下のようにも表現できる。

【0144】

(1) 1画素あたり偶数個のサブ画素がストライプ状に配置されるアクティブマトリクス型液晶表示装置において、各サブ画素に接続されるスイッチング素子は、1画素ごとに上下の走査配線に交互に接続されていることを特徴とするアクティブマトリクス型液晶表示装置。

【0145】

(2) 1画素あたり複数個のサブ画素が配置され、そのうち偶数個のサブ画素が走査配線方向に並ぶアクティブマトリクス型液晶表示装置において、各サブ画素に接続されるスイッチング素子は、1画素ごとに上下の走査配線に交互に接続されていることを特徴とするアクティブマトリクス型液晶表示装置。

10

【0146】

(3) 1画素あたり偶数個のサブ画素がストライプ状に配置されるアクティブマトリクス型液晶表示装置において、信号出力ドライバは、信号極性を、正、負、負、正、負、正、正、負、...の順番で出力することを特徴とするアクティブマトリクス型液晶表示装置。

【0147】

(4) 1画素あたり複数個のサブ画素が配置され、そのうち偶数個のサブ画素が走査配線方向に並ぶアクティブマトリクス型液晶表示装置において、各サブ画素に接続されるスイッチング素子は、1画素ごとに各々の画素の左右の信号配線に交互に接続されていることを特徴とするアクティブマトリクス型液晶表示装置。

20

【0148】

上記(1)～(4)の構成によれば、隣合う同色のサブ画素間で画素電位の極性(データの極性)が反対になるため、隣り合う同色のサブ画素間で画素電位の極性(データの極性)が一致することを防ぐことができ、フリッカなどの表示不良の発生を抑制できる。したがって、液晶表示装置の表示品位を向上できる。

【0149】

また、上記(1)、(3)、および(4)の構成によれば、走査配線数を増やさず、すなわち、1H期間を短くすることなく、隣合う同色のサブ画素間で画素電位の極性(データの極性)を反転することができる。

30

【0150】

また、上記(1)および(3)の構成によれば、テレビ向けのディスプレイに適したストライプ配列を実現できる。

【産業上の利用可能性】

【0151】

本発明は、以上のように、フリッカなどの表示不良の発生を抑制すると共に、垂直画素数の多い構成を容易に実現可能なアクティブマトリクス型液晶表示装置および液晶表示パネルを提供できるので、特に、画質の良い大画面の液晶テレビ、画質の良い高精細の液晶テレビ、画質の良い高精細のコンピュータ用ディスプレイ等の製造に利用できる。

【図面の簡単な説明】

40

【0152】

【図1】本発明の実施の一形態に係るアクティブマトリクス型液晶表示装置の概略構成を示す平面図である。

【図2】本発明の他の実施の形態に係るアクティブマトリクス型液晶表示装置の概略構成を示す平面図である。

【図3】本発明のさらに他の実施の形態に係るアクティブマトリクス型液晶表示装置の概略構成を示す平面図である。

【図4】本発明のさらに他の実施の形態に係るアクティブマトリクス型液晶表示装置の概略構成を示す平面図である。

【図5】本発明のさらに他の実施の形態に係るアクティブマトリクス型液晶表示装置の概

50

略構成を示す平面図である。

【図6】従来のアクティブマトリクス型液晶表示装置の概略構成を示す平面図である。

【図7】図6に示す従来のアクティブマトリクス型液晶表示装置を、R Y G Bストライプ配列にそのまま適用した場合の概略構成を示す平面図である。

【符号の説明】

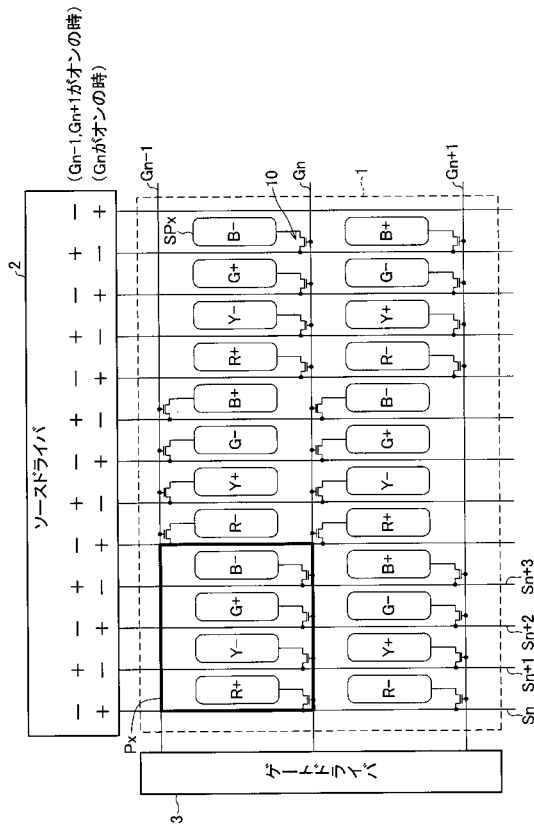
【0153】

- 1 液晶表示パネル
- 2 ソースドライバ (信号配線駆動回路)
- 3 ゲートドライバ
- 10 TFT (スイッチング素子)
- 11 液晶表示パネル
- 12 ソースドライバ (信号配線駆動回路)
- 13 ゲートドライバ
- 21 液晶表示パネル
- 22 ソースドライバ (信号配線駆動回路)
- 31 液晶表示パネル
- 32 ソースドライバ (信号配線駆動回路)
- 41 液晶表示パネル
- 42 ソースドライバ (信号配線駆動回路)
- Gn - 1 · Gn · Gn 走査配線
- Px 画素
- SPx サブ画素
- Sn · Sn + 1 · Sn + 2 · Sn + 3 ... 信号配線

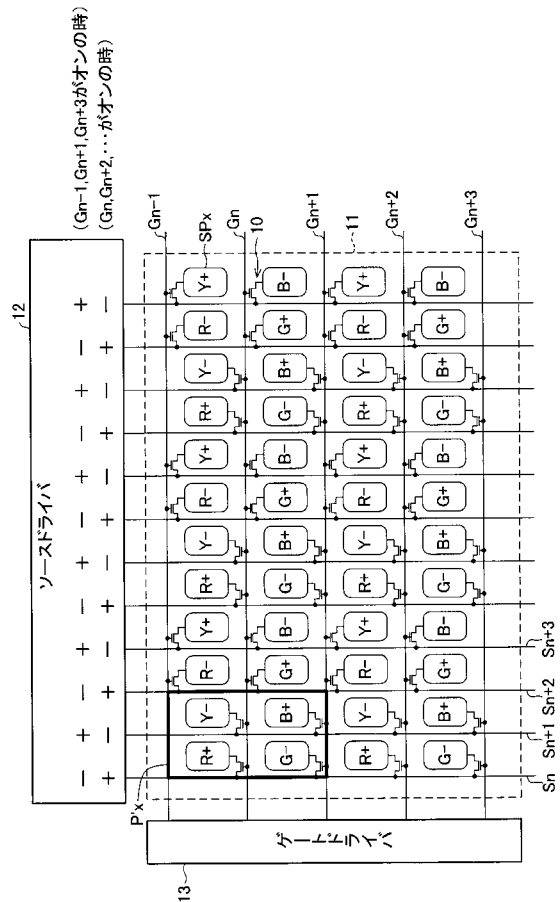
10

20

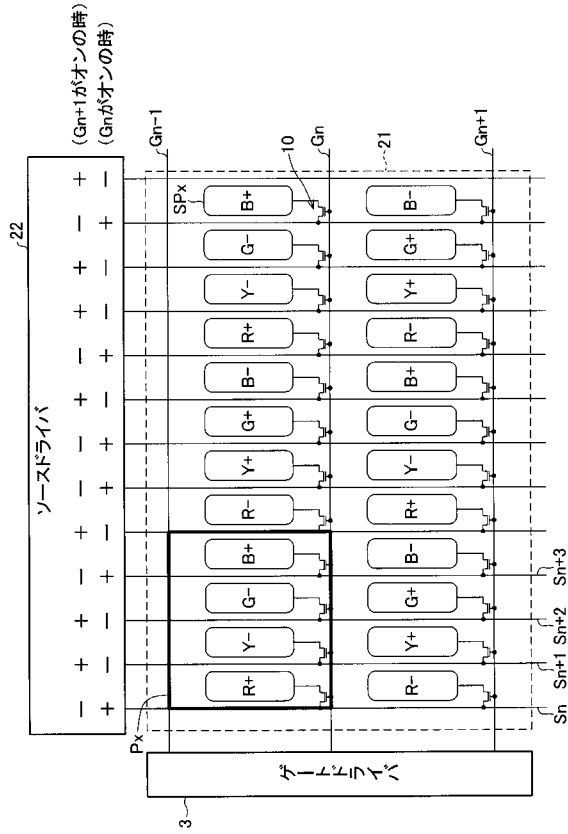
【図1】



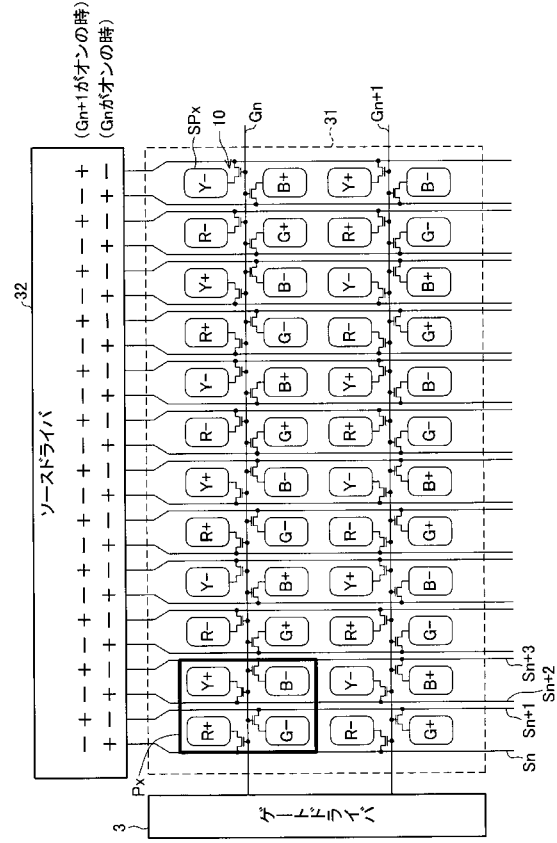
【図2】



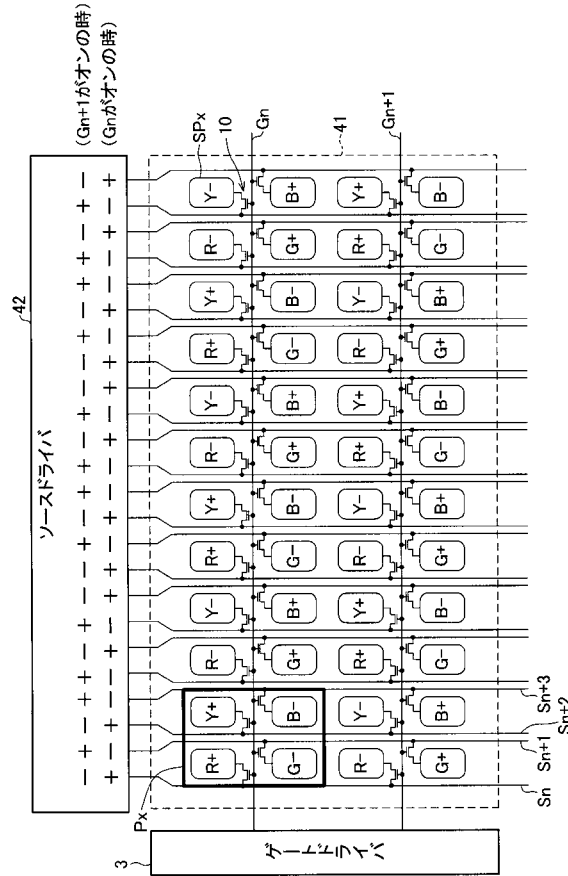
【 図 3 】



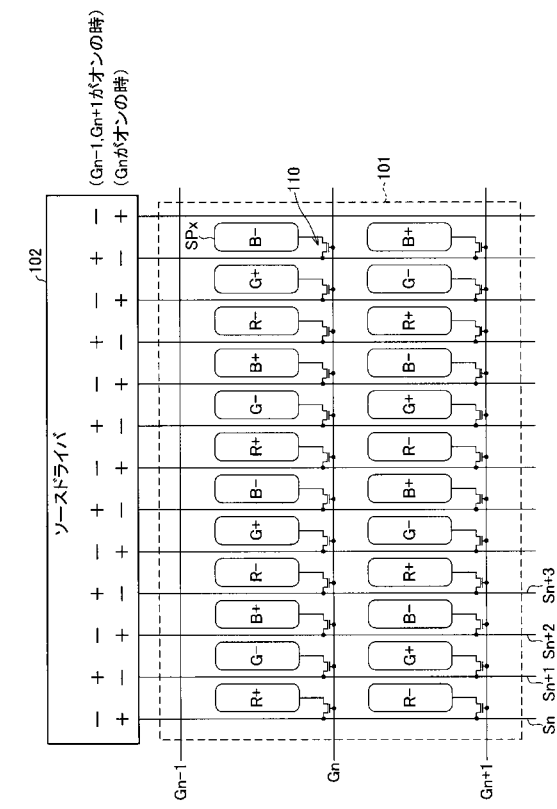
【 図 4 】



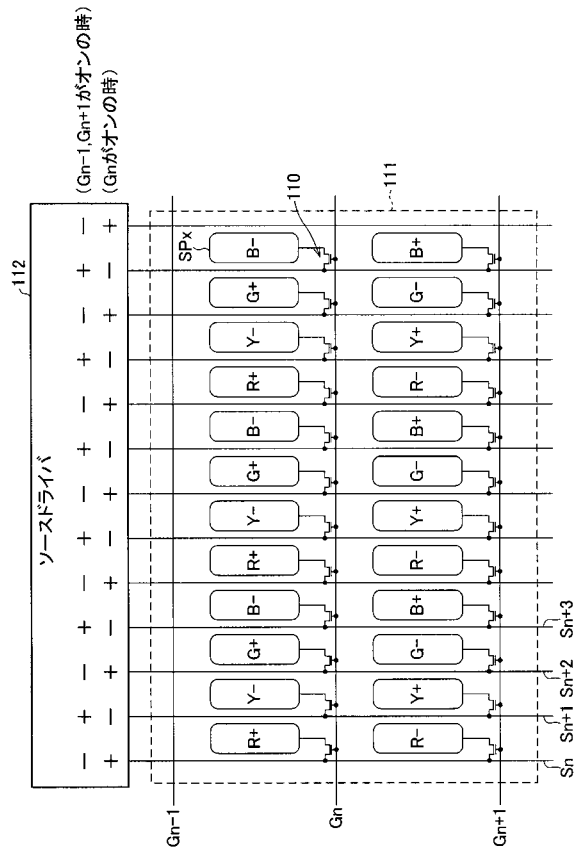
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 1 1 J
	G 0 9 G 3/20	6 2 1 B
	G 0 9 G 3/20	6 2 1 F
	G 0 9 G 3/20	6 2 3 U
	G 0 9 G 3/20	6 2 3 V
	G 0 9 G 3/20	6 4 2 K
	G 0 9 G 3/20	6 8 0 G

(72)発明者 岡崎 庄治

大阪府大阪市阿倍野区长池町2番2号 シャープ株式会社内

Fターム(参考) 2H093 NA32 NA34 NA61 NC34 ND10 ND15 ND17 ND52
 5C006 AA01 AA16 AA22 AC11 AC21 AC22 AC27 AF11 AF22 AF42
 AF43 AF71 AF85 BB13 BB14 BB16 BB21 BC02 BC03 BC12
 BC16 BC22 BC23 BF11 BF24 FA12 FA15 FA16 FA23 FA25
 FA29 FA37 FA42 FA56
 5C080 AA10 BB06 BB08 CC03 DD06 DD07 DD08 DD23 EE30 FF11
 GG08 GG12 JJ02 KK43

专利名称(译)	有源矩阵型液晶显示器件和用于其的液晶显示器面板		
公开(公告)号	JP2006106062A	公开(公告)日	2006-04-20
申请号	JP2004288585	申请日	2004-09-30
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	冈田美広 仲村健志 岡崎庄治		
发明人	岡田 美広 仲村 健志 岡崎 庄治		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
FI分类号	G09G3/36 G02F1/133.510 G02F1/133.550 G09G3/20.611.D G09G3/20.611.E G09G3/20.611.J G09G3/20.621.B G09G3/20.621.F G09G3/20.623.U G09G3/20.623.V G09G3/20.642.K G09G3/20.680.G		
F-TERM分类号	2H093/NA32 2H093/NA34 2H093/NA61 2H093/NC34 2H093/ND10 2H093/ND15 2H093/ND17 2H093/ND52 5C006/AA01 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC21 5C006/AC22 5C006/AC27 5C006/AF11 5C006/AF22 5C006/AF42 5C006/AF43 5C006/AF71 5C006/AF85 5C006/BB13 5C006/BB14 5C006/BB16 5C006/BB21 5C006/BC02 5C006/BC03 5C006/BC12 5C006/BC16 5C006/BC22 5C006/BC23 5C006/BF11 5C006/BF24 5C006/FA12 5C006/FA15 5C006/FA16 5C006/FA23 5C006/FA25 5C006/FA29 5C006/FA37 5C006/FA42 5C006/FA56 5C080/AA10 5C080/BB06 5C080/BB08 5C080/CC03 5C080/DD06 5C080/DD07 5C080/DD08 5C080/DD23 5C080/EE30 5C080/FF11 5C080/GG08 5C080/GG12 5C080/JJ02 5C080/KK43 2H193/ZA04 2H193/ZA08 2H193/ZC02 2H193/ZC14 2H193/ZC20		
代理人(译)	木岛隆一 金子 一郎		
其他公开文献	JP4578915B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种有源矩阵型液晶显示装置和液晶显示面板，其能够抑制诸如闪烁之类的显示缺陷的出现并且容易地实现具有大量垂直像素的配置。有源矩阵液晶显示装置连接到多个像素 P_x ，信号布线 S_n · S_{n+1} ，...，以用于经由TFT和TFT的栅电极向子像素 SP_x 提供数据信号。...和源极驱动器2，用于将数据信号输出到信号线 S_n · S_{n+1} ...，使得像素 P_x 在扫描线方向上排成一行。源极驱动器2被配置为每当所选择的扫描布线 G_{n-1} · G_n ...改变并且执行扫描时，反转要输出的数据信号的极性。与在布线方向上彼此相邻的相同颜色的子像素 SP_x 连接的两个TFT 10的栅电极连接至不同的扫描布线。 [选型图]图1

