

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-157016

(P2005-157016A)

(43) 公開日 平成17年6月16日(2005.6.16)

(51) Int.Cl.⁷

G02F 1/1362

G09F 9/30

H01L 21/336

H01L 29/786

F I

G02F 1/1362

G09F 9/30 338

H01L 29/78 612C

H01L 29/78 612D

テーマコード(参考)

2H092

5C094

5F110

審査請求 未請求 請求項の数 16 O L (全 42 頁)

(21) 出願番号 特願2003-396557(P2003-396557)

(22) 出願日 平成15年11月27日(2003.11.27)

(71) 出願人 303016443

クオンタ・ディスプレイ・ジャパン株式会
社大阪府大阪市中央区内平野町3丁目2番1
2号 HPCビル内

(71) 出願人 501046327

廣輝電子股▲ふん▼有限公司

台湾桃園縣龜山鄉華垂2路189号

(74) 上記1名の代理人 303016443

クオンタ・ディスプレイ・ジャパン株式会
社

(72) 発明者 川崎 清弘

大阪府枚方市楠葉並木1丁目8番3号

最終頁に続く

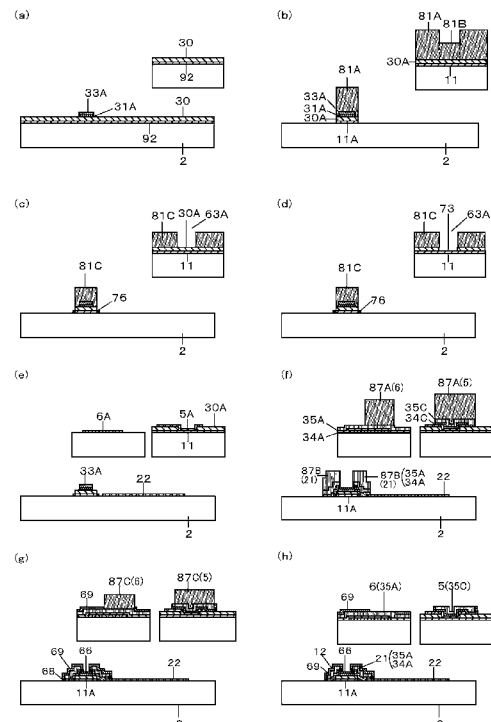
(54) 【発明の名称】 液晶表示装置とその製造方法

(57) 【要約】

【課題】 従来の製造工程数を削減した製造方法ではチャネル長が短くなると製造裕度（マージン）が小さく歩留が低下する。

【解決手段】 先ず半導体層の形成を行い、次に走査線の形成工程とコンタクトの形成工程をハーフトーン露光技術の導入により合理化する新規技術と、公知技術であるソース・ドレイン配線の陽極酸化工程にハーフトーン露光技術を導入することで電極端子の保護層形成工程を合理化する新規技術と、公知技術である絵素電極と走査線を同時に形成する合理化技術との技術の組合せによるTN型液晶表示装置とIPS型液晶表示装置の4枚マスク・プロセス及び3枚マスク・プロセスを構築する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第 1 の透明性絶縁基板と、前記第 1 の透明性絶縁基板と対向する第 2 の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、
少なくとも第 1 の透明性絶縁基板の一主面上に 1 層以上の第 1 の金属層よりなりその側面に絶縁層を有する走査線が形成され、
前記走査線上に 1 層以上のゲート絶縁層が形成され、
ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第 1 の半導体層が島状に形成され、
前記第 1 の半導体層上に一对の不純物を含む第 2 の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成されて開口部内に走査線の一部が露出し、
前記第 2 の半導体層上と第 1 の透明性絶縁基板上に耐熱金属層を含んで 1 層以上の陽極酸化可能な金属層よりなるソース（信号線）・ドレイン配線と、前記開口部を含んで同じく走査線の電極端子が形成され、
前記ドレイン配線の一部上と第 1 の透明性絶縁基板上に透明導電性の絵素電極と、画像表示部外の領域で信号線上に透明導電性の電極端子が形成され、
前記ドレイン配線の絵素電極と重なった領域と信号線の電極端子領域を除いてソース・ドレイン配線の表面に陽極酸化層が形成され、
前記ソース・ドレイン配線間の第 1 の半導体層上に酸化シリコン層が形成されていることを特徴とする液晶表示装置。

10

20

【請求項 2】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第 1 の透明性絶縁基板と、前記第 1 の透明性絶縁基板と対向する第 2 の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、
少なくとも第 1 の透明性絶縁基板の一主面上に 1 層以上の第 1 の金属層よりなりその側面に絶縁層を有する走査線と透明導電性の絵素電極が形成され、
前記走査線上に 1 層以上のゲート絶縁層が形成され、
ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第 1 の半導体層が島状に形成され、
前記第 1 の半導体層上に一对の不純物を含む第 2 の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成されて開口部内に走査線の一部が露出し、
前記第 2 の半導体層上と第 1 の透明性絶縁基板上に耐熱金属層を含んで 1 層以上の陽極酸化可能な金属層よりなるソース配線（信号線）と、前記第 2 の半導体層上と第 1 の透明性絶縁基板上と前記絵素電極の一部上に同じくドレイン配線と、前記開口部を含んで同じく走査線の電極端子と、信号線の一部よりなる信号線の電極端子が形成され、
前記信号線の電極端子上を除いてソース・ドレイン配線の表面に陽極酸化層が形成され、
前記ソース・ドレイン配線間の第 1 の半導体層上に酸化シリコン層が形成されていることを特徴とする液晶表示装置。

30

40

【請求項 3】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第 1 の透明性絶縁基板と、前記第 1 の透明性絶縁基板と対向する第 2 の透明性絶縁基板またはカラーフィルタとの間に

50

液晶を充填してなる液晶表示装置において、
少なくとも第1の透明性絶縁基板の一主面上に透明導電層と第1の金属層との積層よりなりその側面に絶縁層を有する走査線と、透明導電性の絵素電極と信号線の電極端子が形成され、

前記走査線上に1層以上のゲート絶縁層が形成され、

ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第1の半導体層が島状に形成され、

前記第1の半導体層上に一对の不純物を含む第2の半導体層が形成され、

画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成され、前記開口部内のゲート絶縁層と第1の金属層が除去されて走査線の電極端子となる透明導電層が露出し、

10

前記第2の半導体層上と第1の透明性絶縁基板上と前記信号線の電極端子の一部上に耐熱金属層を含んで1層以上の第2の金属層よりなるソース配線（信号線）と、前記第2の半導体層上と第1の透明性絶縁基板上と前記絵素電極の一部上に同じくドレイン配線が形成され、

前記絵素電極上と、前記走査線と信号線の電極端子上に開口部を有するパシベーション絶縁層が前記第1の透明性絶縁基板上に形成されていることを特徴とする液晶表示装置。

【請求項4】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第1の透明性絶縁基板と、前記第1の透明性絶縁基板と対向する第2の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、

20

少なくとも第1の透明性絶縁基板の一主面上に透明導電層と第1の金属層との積層よりなりその側面に絶縁層を有する走査線と、その周辺に第1の金属層を積層された透明導電性の絵素電極と、同じくその周辺に第1の金属層を積層された透明導電性の信号線の電極端子が形成され、

前記走査線上に1層以上のゲート絶縁層が形成され、

ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第1の半導体層が島状に形成され、

前記第1の半導体層上に一对の不純物を含む第2の半導体層が形成され、

30

画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成され、前記開口部内のゲート絶縁層と第1の金属層が除去されて走査線の電極端子となる透明導電層が露出し、

前記第2の半導体層上と第1の透明性絶縁基板上と前記信号線の電極端子の周辺の第1の金属層の一部上に耐熱金属層を含んで1層以上の第2の金属層よりなるソース配線（信号線）と、前記第2の半導体層上と第1の透明性絶縁基板上と前記絵素電極の周辺の第1の金属層の一部上に同じくドレイン配線が形成され、

前記透明導電性の絵素電極上と、前記透明導電性の走査線と信号線の電極端子上に開口部を有するパシベーション絶縁層が前記第1の透明性絶縁基板上に形成されていることを特徴とする液晶表示装置。

【請求項5】

40

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第1の透明性絶縁基板と、前記第1の透明性絶縁基板と対向する第2の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、

少なくとも第1の透明性絶縁基板の一主面上に透明導電層と第1の金属層との積層よりなりその側面に絶縁層を有する走査線と透明導電性の絵素電極が形成され、

前記走査線上に1層以上のゲート絶縁層が形成され、

ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第1の半導体層が島状に形成され、

50

前記第 1 の半導体層上に一对の不純物を含む第 2 の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成され、前記開口部内のゲート絶縁層と第 1 の金属層が除去されて走査線の一部である透明導電層が露出し、
前記第 2 の半導体層上と第 1 の透明性絶縁基板上に耐熱金属層を含んで 1 層以上の陽極酸化可能な金属層よりなるソース配線（信号線）と、前記第 2 の半導体層上と第 1 の透明性絶縁基板上と前記絵素電極の一部上に同じくドレイン配線と、前記開口部を含んで同じく走査線の電極端子と、信号線の一部よりなる信号線の電極端子が形成され、
前記信号線の電極端子上を除いてソース・ドレイン配線の表面に陽極酸化層が形成され、
前記ソース・ドレイン配線間の第 1 の半導体層上に酸化シリコン層が形成されていることを特徴とする液晶表示装置。

10

【請求項 6】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極と、前記絵素電極とは所定の距離を隔てて形成された対向電極とを有する単位絵素が二次元のマトリクスに配列された第 1 の透明性絶縁基板と、前記第 1 の透明性絶縁基板と対向する第 2 の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、
少なくとも第 1 の透明性絶縁基板の一主面上に 1 層以上の第 1 の金属層よりなりその側面に絶縁層を有する走査線と対向電極が形成され、
前記走査線上と対向電極上に 1 層以上のゲート絶縁層が形成され、
ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第 1 の半導体層が島状に形成され、
前記第 1 の半導体層上に一对の不純物を含む第 2 の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成されて走査線の一部が露出し、
前記第 2 の半導体層上と第 1 の透明性絶縁基板上に耐熱金属層を含んで 1 層以上の第 2 の金属層よりなるソース配線（信号線）・ドレイン配線（絵素電極）と、前記開口部を含んで同じく走査線の電極端子と、画像表示部外の領域で信号線の一部よりなる信号線の電極端子が形成され、
前記走査線と信号線の電極端子上に開口部を有するパシベーション絶縁層が前記第 1 の透明性絶縁基板上に形成されていることを特徴とする液晶表示装置。

20

30

【請求項 7】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極と、前記絵素電極とは所定の距離を隔てて形成された対向電極とを有する単位絵素が二次元のマトリクスに配列された第 1 の透明性絶縁基板と、前記第 1 の透明性絶縁基板と対向する第 2 の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、
少なくとも第 1 の透明性絶縁基板の一主面上に 1 層以上の第 1 の金属層よりなりその側面に絶縁層を有する走査線と対向電極が形成され、
前記走査線上と対向電極上に 1 層以上のゲート絶縁層が形成され、
ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第 1 の半導体層が島状に形成され、
前記第 1 の半導体層上に一对の不純物を含む第 2 の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成されて走査線の一部が露出し、
前記第 2 の半導体層上と第 1 の透明性絶縁基板上に耐熱金属層を含んで 1 層以上の陽極酸化可能な金属層よりなるソース配線（信号線）・ドレイン配線（絵素電極）と、前記開口部を含んで同じく走査線の電極端子と、画像表示部外の領域で信号線の一部よりなる信号線の電極端子が形成され、

40

50

前記信号線の電極端子上を除いてソース・ドレイン配線上に陽極酸化層が形成され、前記ソース・ドレイン配線間の第1の半導体層上に酸化シリコン層が形成されていることを特徴とする液晶表示装置。

【請求項8】

走査線の側面に形成された絶縁層が有機絶縁層であることを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5、請求項6及び請求項7に記載の液晶表示装置。

【請求項9】

第1の金属層が陽極酸化可能な金属層よりなり走査線の側面に形成された絶縁層が陽極酸化層であることを特徴とする請求項1、請求項2、請求項6及び請求項7に記載の液晶表示装置。

10

【請求項10】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第1の透明性絶縁基板と、前記第1の透明性絶縁基板と対向する第2の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、

少なくとも第1の透明性絶縁基板の一主面上に1層以上の第1の金属層と1層以上のゲート絶縁層と不純物を含まない第1の非晶質シリコン層と不純物を含む第2の非晶質シリコン層を順次被着する工程と、

半導体層形成領域に第2の非晶質シリコン層と第1の非晶質シリコン層を島状に形成してゲート絶縁層を露出する工程と、

20

走査線に対応し、画像表示部外の領域で走査線のコンタクト形成領域上の膜厚が他の領域よりも薄い感光性樹脂パターンを形成する工程と、

前記感光性樹脂パターンをマスクとして少なくとも前記ゲート絶縁層と第1の金属層を順次食刻する工程と、

前記感光性樹脂パターンの膜厚を減少してコンタクト形成領域のゲート絶縁層を露出する工程と、

走査線の側面に絶縁層を形成する工程と、

前記膜厚を減ぜられた感光性樹脂パターンをマスクとして前記コンタクト領域のゲート絶縁層を食刻して走査線の一部を露出する工程と、

30

耐熱金属層を含んで1層以上の陽極酸化可能な金属層を被着後、微細加工技術により陽極酸化可能な金属層を選択的に除去してゲート電極と一部重なるようにソース（信号線）・ドレイン配線と、前記走査線の一部を含んで走査線の電極端子を形成する工程と、

前記第1の透明性絶縁基板上とドレイン配線の一部上に透明導電性の絵素電極と、画像表示部外の領域で信号線上に透明導電性の電極端子と、前記走査線の電極端子上に透明導電性の電極端子を形成する工程と、

前記絵素電極と電極端子の選択的パターン形成に用いられた感光性樹脂パターンをマスクとして透明導電性の絵素電極と透明導電性の電極端子を保護しながらソース・ドレイン配線とソース・ドレイン配線間の非晶質シリコン層を陽極酸化する工程を有する液晶表示装置の製造方法。

40

【請求項11】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第1の透明性絶縁基板と、前記第1の透明性絶縁基板と対向する第2の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、

少なくとも第1の透明性絶縁基板の一主面上に1層以上の第1の金属層と1層以上のゲート絶縁層と不純物を含まない第1の非晶質シリコン層と不純物を含む第2の非晶質シリコン層を順次被着する工程と、

半導体層形成領域に第2の非晶質シリコン層と第1の非晶質シリコン層を島状に形成して

50

ゲート絶縁層を露出する工程と、
走査線に対応し、画像表示部外の領域で走査線のコンタクト形成領域上の膜厚が他の領域よりも薄い感光性樹脂パターンを形成する工程と、
前記感光性樹脂パターンをマスクとして少なくとも前記ゲート絶縁層と第1の金属層を順次食刻する工程と、
前記感光性樹脂パターンの膜厚を減少してコンタクト形成領域のゲート絶縁層を露出する工程と、
走査線の側面に絶縁層を形成する工程と、
前記膜厚を減ぜられた感光性樹脂パターンをマスクとして前記コンタクト領域のゲート絶縁層を食刻して走査線の一部を露出する工程と、
前記第1の透明性絶縁基板上に少なくとも透明導電性の絵素電極を形成する工程と、
耐熱金属層を含んで1層以上の陽極酸化可能な金属層を被着後、ゲート電極と一部重なるようにソース配線（信号線）と、同じく絵素電極の一部を含んでドレイン配線と、同じく前記走査線の一部を含んで走査線の電極端子と、画像表示部外の領域で信号線の一部よりなる信号線の電極端子に対応し、走査線と信号線の電極端子上の膜厚が他の領域よりも厚い感光性樹脂パターンを形成する工程と、
前記感光性樹脂パターンをマスクとして陽極酸化可能な金属層を選択的に除去してソース・ドレイン配線と、走査線と信号線の電極端子を形成する工程と、
前記感光性樹脂パターンの膜厚を減少して前記ソース・ドレイン配線を露出する工程と、
前記電極端子上を保護しながらソース・ドレイン配線とソース・ドレイン配線間の非晶質シリコン層を陽極酸化する工程を有する液晶表示装置の製造方法。

10

20

30

40

50

【請求項12】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第1の透明性絶縁基板と、前記第1の透明性絶縁基板と対向する第2の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、
少なくとも第1の透明性絶縁基板の一主面上に透明導電層と第1の金属層と1層以上のゲート絶縁層と不純物を含まない第1の非晶質シリコン層と不純物を含む第2の非晶質シリコン層を順次被着する工程と、
半導体層形成領域に第2の非晶質シリコン層と第1の非晶質シリコン層を島状に形成してゲート絶縁層を露出する工程と、
走査線と絵素電極及び走査線と信号線の電極端子に対応し、絵素電極上と画像表示部外の領域で走査線と信号線の電極端子形成領域上の膜厚が他の領域よりも薄い感光性樹脂パターンを形成する工程と、
前記感光性樹脂パターンをマスクとして少なくとも前記ゲート絶縁層と第1の金属層と透明導電層を順次食刻する工程と、
前記感光性樹脂パターンの膜厚を減少して絵素電極上と走査線と信号線の電極端子形成領域上のゲート絶縁層を露出する工程と、
走査線の側面に絶縁層を形成する工程と、
前記膜厚を減ぜられた感光性樹脂パターンをマスクとして絵素電極上と走査線と信号線の電極端子上のゲート絶縁層と第1の金属層を食刻して透明導電性の絵素電極と透明導電性の走査線の電極端子と信号線の電極端子を露出する工程と、
耐熱金属層を含んで1層以上の第2の金属層を被着後、微細加工技術により第2の金属層と第2の非晶質シリコン層を選択的に除去してゲート電極と一部重なるように信号線の電極端子の一部を含んでソース配線（信号線）と、同じく絵素電極の一部を含んでドレイン配線を形成する工程と、
前記透明導電性の絵素電極上及び透明導電性の走査線と信号線の電極端子上に開口部を有するパシベーション絶縁層を前記第1の透明性絶縁基板上に形成する工程を有する液晶表示装置の製造方法。

【請求項 1 3】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第 1 の透明性絶縁基板と、前記第 1 の透明性絶縁基板と対向する第 2 の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、
少なくとも第 1 の透明性絶縁基板の一主面上に透明導電層と第 1 の金属層と 1 層以上のゲート絶縁層と不純物を含まない第 1 の非晶質シリコン層と不純物を含む第 2 の非晶質シリコン層を順次被着する工程と、
半導体層形成領域に第 2 の非晶質シリコン層と第 1 の非晶質シリコン層を島状に形成してゲート絶縁層を露出する工程と、
走査線と絵素電極及び走査線と信号線の電極端子に対応し、絵素電極上と画像表示部外の領域で走査線と信号線の電極端子形成領域上の膜厚が他の領域よりも薄い感光性樹脂パターンを形成する工程と、
前記感光性樹脂パターンをマスクとして少なくとも前記ゲート絶縁層と第 1 の金属層と透明導電層を順次食刻する工程と、
前記感光性樹脂パターンの膜厚を減少して絵素電極上と走査線と信号線の電極端子形成領域上のゲート絶縁層を露出する工程と、
走査線の側面に絶縁層を形成する工程と、
前記膜厚を減ぜられた感光性樹脂パターンをマスクとして絵素電極上と走査線と信号線の電極端子上のゲート絶縁層を食刻して透明導電層と第 1 の金属層との積層よりなる擬似絵素電極と走査線と信号線の擬似電極端子を露出する工程と、
耐熱金属層を含んで 1 層以上の第 2 の金属層を被着後、微細加工技術により第 2 の金属層と第 2 の非晶質シリコン層を選択的に除去してゲート電極と一部重なるように信号線の擬似電極端子の一部を含んでソース配線（信号線）と、同じく擬似絵素電極の一部を含んでドレイン配線を形成する工程と、
前記擬似絵素電極上及び擬似電極端子上に開口部を有するパシベーション絶縁層を前記第 1 の透明性絶縁基板上に形成する工程と、
前記開口部内の第 1 の金属層を除去する工程を有する液晶表示装置の製造方法。

【請求項 1 4】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第 1 の透明性絶縁基板と、前記第 1 の透明性絶縁基板と対向する第 2 の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、
少なくとも第 1 の透明性絶縁基板の一主面上に透明導電層と第 1 の金属層と 1 層以上のゲート絶縁層と不純物を含まない第 1 の非晶質シリコン層と不純物を含む第 2 の非晶質シリコン層を順次被着する工程と、
半導体層形成領域に第 2 の非晶質シリコン層と第 1 の非晶質シリコン層を島状に形成してゲート絶縁層を露出する工程と、
走査線と絵素電極及び走査線の電極端子に対応し、絵素電極上と画像表示部外の領域で走査線のコンタクト形成領域上の膜厚が他の領域よりも薄い感光性樹脂パターンを形成する工程と、
前記感光性樹脂パターンをマスクとして少なくとも前記ゲート絶縁層と第 1 の金属層と透明導電層を順次食刻する工程と、
前記感光性樹脂パターンの膜厚を減少して絵素電極上と走査線のコンタクト形成領域のゲート絶縁層を露出する工程と、
走査線の側面に絶縁層を形成する工程と、
前記膜厚を減ぜられた感光性樹脂パターンをマスクとして絵素電極上と走査線のコンタクト領域のゲート絶縁層と第 1 の金属層を食刻して透明導電性の絵素電極と走査線の一部を

露出する工程と、

耐熱金属層を含んで1層以上の陽極酸化可能な金属層を被着後、ゲート電極と一部重なるようにソース配線（信号線）と、同じく絵素電極の一部を含んでドレイン配線と、同じく前記走査線の一部を含んで走査線の電極端子と、画像表示部外の領域で信号線の一部よりなる信号線の電極端子に対応し、走査線と信号線の電極端子上の膜厚が他の領域よりも厚い感光性樹脂パターンを形成する工程と、

前記感光性樹脂パターンをマスクとして陽極酸化可能な金属層を選択的に除去してソース・ドレイン配線と、走査線と信号線の電極端子を形成する工程と、

前記感光性樹脂パターンの膜厚を減少して前記ソース・ドレイン配線を露出する工程と、

前記電極端子上を保護しながらソース・ドレイン配線とソース・ドレイン配線間の非晶質シリコン層を陽極酸化する工程を有する液晶表示装置の製造方法。 10

【請求項15】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極と、前記絵素電極とは所定の距離を隔てて形成された対向電極とを有する単位絵素が二次元のマトリクスに配列された第1の透明性絶縁基板と、前記第1の透明性絶縁基板と対向する第2の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、

少なくとも第1の透明性絶縁基板の一主面上に1層以上の第1の金属層と1層以上のゲート絶縁層と不純物を含まない第1の非晶質シリコン層と不純物を含む第2の非晶質シリコン層を順次被着する工程と、 20

半導体層形成領域に第2の非晶質シリコン層と第1の非晶質シリコン層を島状に形成してゲート絶縁層を露出する工程と、

走査線と対向電極に対応し、画像表示部外の領域で走査線のコンタクト形成領域上の膜厚が他の領域よりも薄い感光性樹脂パターンを形成する工程と、

前記感光性樹脂パターンをマスクとして少なくとも前記ゲート絶縁層と第1の金属層を順次食刻する工程と、

前記感光性樹脂パターンの膜厚を減少して前記コンタクト形成領域のゲート絶縁層を露出する工程と、

走査線と対向電極の側面に絶縁層を形成する工程と、 30

前記膜厚を減ぜられた感光性樹脂パターンをマスクとして前記コンタクト領域のゲート絶縁層を食刻して走査線の一部を露出する工程と、

耐熱金属層を含んで1層以上の第2の金属層を被着後、微細加工技術により第2の金属層と第2の非晶質シリコン層を選択的に除去してゲート電極と一部重なるようにソース配線（信号線）・ドレイン配線（絵素電極）と、前記走査線の一部を含んで走査線の電極端子と、画像表示部外の領域で信号線の一部よりなる信号線の電極端子を形成する工程と、

走査線と信号線の電極端子上に開口部を有するパシベーション絶縁層を前記第1の透明性絶縁基板上に形成する工程を有する液晶表示装置の製造方法。

【請求項16】

一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極と、前記絵素電極とは所定の距離を隔てて形成された対向電極とを有する単位絵素が二次元のマトリクスに配列された第1の透明性絶縁基板と、前記第1の透明性絶縁基板と対向する第2の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、 40

少なくとも第1の透明性絶縁基板の一主面上に1層以上の第1の金属層と1層以上のゲート絶縁層と不純物を含まない第1の非晶質シリコン層と不純物を含む第2の非晶質シリコン層を順次被着する工程と、

半導体層形成領域に第2の非晶質シリコン層と第1の非晶質シリコン層を島状に形成してゲート絶縁層を露出する工程と、 50

走査線と対向電極に対応し、画像表示部外の領域で走査線のコンタクト形成領域上の膜厚が他の領域よりも薄い感光性樹脂パターンを形成する工程と、
前記感光性樹脂パターンをマスクとして少なくとも前記ゲート絶縁層と第1の金属層を順次食刻する工程と、
前記感光性樹脂パターンの膜厚を減少してコンタクト形成領域のゲート絶縁層を露出する工程と、
走査線と対向電極の側面に絶縁層を形成する工程と、
前記膜厚を減ぜられた感光性樹脂パターンをマスクとして前記コンタクト領域のゲート絶縁層を食刻して走査線の一部を露出する工程と、
耐熱金属層を含んで1層以上の陽極酸化可能な金属層を被着後、ゲート電極と一部重なるようにソース配線（信号線）・ドレイン配線（絵素電極）と、前記走査線の一部を含んで走査線の電極端子と、信号線の一部よりなる信号線の電極端子に対応し、前記電極端子上の膜厚が他の領域よりも厚い感光性樹脂パターンを形成する工程と、
前記感光性樹脂パターンをマスクとして陽極酸化可能な金属層を選択的に除去してソース・ドレイン配線と、走査線と信号線の電極端子を形成する工程と、
前記感光性樹脂パターンの膜厚を減少して前記ソース・ドレイン配線を露出する工程と、
前記電極端子上を保護しながらソース・ドレイン配線とソース・ドレイン配線間の非晶質シリコン層を陽極酸化する工程を有する液晶表示装置の製造方法。

10

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明はカラー画像表示機能を有する液晶表示装置、とりわけアクティブ型の液晶表示装置に関するものである。

【背景技術】

【0002】

近年の微細加工技術、液晶材料技術および高密度実装技術等の進歩により、5～50cm対角の液晶表示装置でテレビジョン画像や各種の画像表示機器が商用ベースで大量に提供されている。また、液晶パネルを構成する2枚のガラス基板の一方にRGBの着色層を形成しておくことによりカラー表示も容易に実現している。特にスイッチング素子を絵素毎に内蔵させた、いわゆるアクティブ型の液晶パネルではクロストークも少なく、応答速度も早く高いコントラスト比を有する画像が保証されている。

30

【0003】

これらの液晶表示装置（液晶パネル）は走査線としては200～1200本、信号線としては300～1600本程度のマトリクス編成が一般的であるが、最近は表示容量の増大に対応すべく大画面化と高精細化とが同時に進行している。

【0004】

図18は液晶パネルへの実装状態を示し、液晶パネル1を構成する一方の透明性絶縁基板、例えばガラス基板2上に形成された走査線の電極端子群5に駆動信号を供給する半導体集積回路チップ3を導電性の接着剤を用いて接続するCOG（Chip-On-Glass）方式や、例えばポリイミド系樹脂薄膜をベースとし、金または半田メッキされた銅箔の端子（図示せず）を有するTCPフィルム4を信号線の電極端子群6に導電性媒体を含む適当な接着剤で圧接して固定するTCP（Tape-Carrier-Package）方式などの実装手段によって電気信号が画像表示部に供給される。ここでは便宜上二つの実装方式を同時に図示しているが実際には何れかの方式が適宜選択される。

40

【0005】

液晶パネル1のほぼ中央部に位置する画像表示部内の画素と走査線及び信号線の電極端子5、6との間を接続する配線路が7、8で、必ずしも電極端子群5、6と同一の導電材で構成される必要はない。9は全ての液晶セルに共通する透明導電性の対向電極を対向面上に有するもう1枚の透明性絶縁基板である対向ガラス基板またはカラーフィルタである。

【0006】

50

図19はスイッチング素子として絶縁ゲート型トランジスタ10を絵素毎に配置したアクティブ型液晶表示装置の等価回路図を示し、11(図18では7)は走査線、12(図18では8)は信号線、13は液晶セルであって、液晶セル13は電気的には容量素子として扱われる。実線で描かれた素子類は液晶パネルを構成する一方のガラス基板2上に形成され、点線で描かれた全ての液晶セル13に共通な対向電極14はもう一方のガラス基板9の対向する主面上に形成されている。絶縁ゲート型トランジスタ10のOFF抵抗あるいは液晶セル13の抵抗が低い場合や表示画像の階調性を重視する場合には、負荷としての液晶セル13の時定数を大きくするための補助の蓄積容量15を液晶セル13に並列に加える等の回路的工夫が加味される。なお16は蓄積容量15の共通母線である。

【0007】

10

図20は液晶表示装置の画像表示部の要部断面図を示し、液晶パネル1を構成する2枚のガラス基板2, 9は樹脂性のファイバ、ビーズあるいはカラーフィルタ9上に形成された柱状スペーサ等のスペーサ材(図示せず)によって数 μm 程度の所定の距離を隔てて形成され、その間隙(ギャップ)はガラス基板9の周縁部において有機性樹脂よりなるシール材と封口材(何れも図示せず)とで封止された閉空間になっており、この閉空間に液晶17が充填されている。

【0008】

カラー表示を実現する場合には、ガラス基板9の閉空間側に着色層18と称する染料または顔料のいずれか一方もしくは両方を含む厚さ1~2 μm 程度の有機薄膜が被着されて色表示機能が与えられるので、その場合にはガラス基板9は別名カラーフィルタ(Color Filter 略語はCF)と呼称される。そして液晶材料17の性質によってはガラス基板9の上面またはガラス基板2の下面の何れかもしくは両面上に偏光板19が貼付され、液晶パネル1は電気光学素子として機能する。現在、市販されている大部分の液晶パネルでは液晶材料にTN(ツイスト・ネマチック)系の物を用いており、偏光板19は通常2枚必要である。図示はしないが、透過型液晶パネルでは光源として裏面光源が配置され、下方より白色光が照射される。

20

【0009】

液晶17に接して2枚のガラス基板2, 9上に形成された例えば厚さ0.1 μm 程度のポリイミド系樹脂薄膜20は液晶分子を決められた方向に配向させるための配向膜である。21は絶縁ゲート型トランジスタ10のドレインと透明導電性の絵素電極22とを接続するドレイン電極(配線)であり、信号線(ソース線)12と同時に形成されることが多い。信号線12とドレイン電極21との間に位置するのは半導体層23であり詳細は後述する。カラーフィルタ9上で隣り合った着色層18の境界に形成された厚さ0.1 μm 程度のCr薄膜層24は半導体層23と走査線11及び信号線12に外部光が入射するのを防止するための光遮蔽部材で、いわゆるブラックマトリクス(Black Matrix 略語はBM)として定着化した技術である。

30

【0010】

ここでスイッチング素子として絶縁ゲート型トランジスタの構造と製造方法に関して説明する。絶縁ゲート型トランジスタには2種類のものが現在多用されており、そのうちの一つのエッチストップ型と呼称されるものを従来例として紹介する。ドライエッチ技術の導入により、当初は8枚程度必要であったフォトマスクも現時点では5枚に減少してプロセスコストの削減に大きく寄与している。図21は従来の液晶パネルを構成するアクティブ基板(表示装置用半導体装置)の単位絵素の平面図であり、図21(e)のA-A'、B-B'およびC-C'線上の断面図を図22に示し、その製造工程を以下に簡単に説明する。

40

【0011】

先ず、図21(a)と図22(a)に示したように耐熱性と耐薬品性と透明性が高い絶縁性基板として厚さ0.5~1.1mm程度のガラス基板2、例えばコーニング社製の商品名1737の一主面上にSPT(スパッタ)等の真空製膜装置を用いて膜厚0.1~0.3 μm 程度の第1の金属層を被着し、微細加工技術によりゲート電極11Aも兼ねる走査

50

線 1 1 と蓄積容量線 1 6 とを選択的に形成する。走査線の材質は耐熱性と耐薬品性と耐弗酸性と導電性とを総合的に勘案して選択するが一般的には Cr, Ta, MoW 合金等の耐熱性の高い金属または合金が使用される。

【0012】

液晶パネルの大画面化や高精細化に対応して走査線の抵抗値を下げるためには走査線の方法として AL (アルミニウム) を用いるのが合理的であるが、AL は単体では耐熱性が低いので上記した耐熱金属である Cr, Ta, Mo またはそれらのシリサイドと積層化する、あるいは AL の表面に陽極酸化で酸化層 (Al₂O₃) を付加することも現在では一般的な技術である。すなわち走査線 1 1 は 1 層以上の金属層で構成される。

【0013】

次に、ガラス基板 2 の全面に PCVD (プラズマ・シークイディ) 装置を用いてゲート絶縁層となる第 1 の SiNx (シリコン窒化) 層 3 0、不純物をほとんど含まず絶縁ゲート型トランジスタのチャンネルとなる第 1 の非晶質シリコン (a-Si) 層 3 1、及びチャンネルを保護する絶縁層となる第 2 の SiNx 層 3 2 と 3 種類の薄膜層を例えば、0.3-0.05-0.1 μm 程度の膜厚で順次被着し、図 2 1 (b) と図 2 2 (b) に示したように微細加工技術によりゲート電極 1 1 A 上の第 2 の SiNx 層をゲート電極 1 1 A よりも幅細く選択的に残してチャンネル保護層 3 2 D として第 1 の非晶質シリコン層 3 1 を露出する。

【0014】

続いて同じく PCVD 装置を用いて全面に不純物として例えば燐を含む第 2 の非晶質シリコン層 3 3 を例えば 0.05 μm 程度の膜厚で被着した後、図 2 1 (c) と図 2 2 (c) に示したように SPT 等の真空製膜装置を用いて膜厚 0.1 μm 程度の耐熱金属層として例えば Ti, Cr, Mo 等の耐熱金属薄膜層 3 4 を、低抵抗配線層として膜厚 0.3 μm 程度の AL 薄膜層 3 5 を、さらに膜厚 0.1 μm 程度の中間導電層として例えば Ti 薄膜層 3 6 を順次被着し、微細加工技術によりソース・ドレイン配線材であるこれら 3 種の薄膜 3 4 A, 3 5 A 及び 3 6 A の積層よりなる絶縁ゲート型トランジスタのドレイン電極 2 1 とソース電極も兼ねる信号線 1 2 とを選択的に形成する。この選択的パターン形成は、ソース・ドレイン配線の形成に用いられる感光性樹脂パターンをマスクとして Ti 薄膜層 3 6、AL 薄膜層 3 5、Ti 薄膜層 3 4 を順次食刻した後、ソース・ドレイン電極 1 2, 2 1 間の第 2 の非晶質シリコン層 3 3 を除去して第 2 の SiNx 層 3 2 D を露出するとともに、その他の領域では第 1 の非晶質シリコン層 3 1 をも除去してゲート絶縁層 3 0 を露出することによってなされる。このようにチャンネルの保護層である第 2 の層 SiNx 層 3 2 D が存在して第 2 の非晶質シリコン層 3 3 の食刻が自動的に終了することからこの製法はエッチストップと呼称される。

【0015】

絶縁ゲート型トランジスタがオフセット構造とならぬようソース・ドレイン電極 1 2, 2 1 はエッチストップ層 3 2 D と一部 (数 μm) 平面的に重なって形成される。この重なりは寄生容量として電氣的に作用するので小さいほど良いが、露光機の合わせ精度とフォトリソマスクの精度とガラス基板の膨張係数及び露光時のガラス基板温度で決定され、実用的な数値は精々 2 μm 程度である。

【0016】

さらに上記感光性樹脂パターンを除去した後、ガラス基板 2 の全面に透明性の絶縁層としてゲート絶縁層と同様に PCVD 装置を用いて 0.3 μm 程度の膜厚の SiNx 層を被着してパシベーション絶縁層 3 7 とし、図 2 1 (d) と図 2 2 (d) とに示したようにパシベーション絶縁層 3 7 を微細加工技術により選択的に除去してドレイン電極 2 1 上に開口部 6 2 と、画像表示部外の領域で走査線 1 1 の電極端子 5 が形成される位置上に開口部 6 3 と、信号線 1 2 の電極端子 6 が形成される位置上に開口部 6 4 を形成してドレイン電極 2 1 と走査線 1 1 と信号線 1 2 の一部分を露出する。蓄積容量線 1 6 (を平行に束ねた電極パターン) 上には開口部 6 5 を形成して蓄積容量線 1 6 の一部を露出する。

【0017】

最後にSPT等の真空製膜装置を用いて膜厚0.1~0.2 μ m程度の透明導電層として例えばITO(Indium-Tin-Oxide)あるいはIZO(Indium-Zinc-Oxide)を被着し、図21(e)と図22(e)に示したように微細加工技術により開口部62を含んでパシベーション絶縁層37上に絵素電極22を選択的に形成してアクティブ基板2として完成する。開口部63内の露出している走査線11の一部を電極端子5とし、開口部64内の露出している信号線12の一部を電極端子6としても良く、図示したように開口部63, 64を含んでパシベーション絶縁層37上にITOよりなる電極端子5A, 6Aを選択的に形成しても良いが、通常は電極端子5A, 6A間を接続する透明導電性の短絡線40も同時に形成される。その理由は、図示はしないが電極端子5A, 6Aと短絡線40との間を細長いストライプ状に形成することにより高抵抗化して静電気対策用の高抵抗とすることが出来るからである。同様に開口部65を含んで蓄積容量線16への電極端子が形成される。 10

【0018】

信号線12の配線抵抗が問題とならない場合にはALよりなる低抵抗配線層35は必ずしも必要ではなく、その場合にはCr, Ta, Mo等の耐熱金属材料を選択すればソース・ドレイン配線12, 21を単層化して簡素化することが可能である。このようにソース・ドレイン配線は耐熱金属層で第2の非晶質シリコン層と電氣的な接続を確保することが重要である。なお、絶縁ゲート型トランジスタの耐熱性については先行例である特開平7-74368号公報に詳細が記載されている。なお、図21(c)において蓄積容量線16とドレイン電極21とがゲート絶縁層30を介して重なっている領域50(右下がり斜線部)が蓄積容量15を形成しているが、ここではその詳細な説明は省略する。 20

【特許文献1】特開平7-74368号公報

【0019】

以上述べた5枚マスク・プロセスは詳細な経緯は省略するが、半導体層の島化工程の合理化とコンタクト形成工程が1回削減された結果得られたもので、当初は7~8枚程度必要であったフォトリソマスクもドライエッチ技術の導入により、現時点では5枚に減少してプロセスコストの削減に大きく寄与している。液晶表示装置の生産コストを下げるためにはアクティブ基板の作製工程ではプロセスコストを、またパネル組立工程とモジュール実装工程では部材コストを下げる事が有効であることは周知の開発目標である。プロセスコストを下げるためにはプロセスを短くする工程削減と、安価なプロセス開発またはプロセスへの置き換えとがあるが、ここでは4枚のフォトリソマスクでアクティブ基板が得られる4枚マスク・プロセスを工程削減の一例として説明する。4枚マスク・プロセスはハーフトーン露光技術の導入により写真食刻工程を削減するもので、図23は4枚マスク・プロセスに対応したアクティブ基板の単位絵素の平面図で、図23(e)のA-A'、B-B'およびC-C'線上の断面図を図24に示す。既に述べたように絶縁ゲート型トランジスタには2種類のものが現在多用されているが、ここではチャンネルエッチ型の絶縁ゲート型トランジスタを採用している。 30

【0020】

先ず、5枚マスク・プロセスと同様にガラス基板2の一主面上にSPT等の真空製膜装置を用いて膜厚0.1~0.3 μ m程度の第1の金属層を被着し、図23(a)と図24(a)に示したように微細加工技術によりゲート電極11Aも兼ねる走査線11と蓄積容量線16とを選択的に形成する。 40

【0021】

次に、ガラス基板2の全面にPCVD装置を用いてゲート絶縁層となるSiNx層30、不純物をほとんど含まず絶縁ゲート型トランジスタのチャンネルとなる第1の非晶質シリコン層31、及び不純物を含み絶縁ゲート型トランジスタのソース・ドレインとなる第2の非晶質シリコン層33と3種類の薄膜層を、例えば0.3~0.2~0.05 μ m程度の膜厚で順次被着する。引き続き、SPT等の真空製膜装置を用いて膜厚0.1 μ m程度の耐熱金属層として例えばTi薄膜層34を、膜厚0.3 μ m程度の低抵抗配線層としてAL薄膜層35を、膜厚0.1 μ m程度の中間導電層として例えばTi薄膜層36、すなわ 50

ちソース・ドレイン配線材を順次被着し、微細加工技術により絶縁ゲート型トランジスタのドレイン電極21とソース電極も兼ねる信号線12とを選択的に形成するのであるが、この選択的パターン形成に当たりハーフトーン露光技術により図23(b)と図24(b)に示したようにソース・ドレイン間のチャンネル形成領域80B(斜線部)の膜厚が例えば1.5 μm で、ソース・ドレイン配線形成領域80A(12), 80A(21)の膜厚3 μm よりも薄い感光性樹脂パターン80A, 80Bを形成する点が大きな特徴である。

【0022】

このような感光性樹脂パターン80A, 80Bは、液晶表示装置用基板の作製には通常ポジ型の感光性樹脂を用いるので、ソース・ドレイン配線形成領域80Aが黒、すなわちCr薄膜が形成されており、チャンネル領域80Bは灰色、たとえば幅0.5~1 μm 程度のラインアンドスペースのCrパターンが形成されており、その他の領域は白、すなわちCr薄膜が除去されているようなフォトマスクを用いれば良い。灰色領域は露光機の解像力が不足しているためにラインアンドスペースが解像されることはなく、ランプ光源からのフォトマスク照射光を半分程度透過させることが可能であるので、ポジ型感光性樹脂の残膜特性に応じて図24(b)に示したような断面形状を有する感光性樹脂パターン80A, 80Bを得ることができる。

【0023】

上記感光性樹脂パターン80A, 80Bをマスクとして図24(b)に示したようにTi薄膜層36、Al薄膜層35、Ti薄膜層34、第2の非晶質シリコン層33及び第1の非晶質シリコン層31を順次食刻してゲート絶縁層30を露出した後、図23(c)と図24(c)に示したように酸素プラズマ等の灰化手段により感光性樹脂パターン80A, 80Bの膜厚を例えば3 μm から1.5 μm 以上減少せしめると感光性樹脂パターン80Bが消失してチャンネル領域が露出するとともに、ソース・ドレイン配線形成領域上にのみ80C(12), 80C(21)を残すことができる。そこで膜減りした感光性樹脂パターン80C(12), 80C(21)をマスクとして、再びソース・ドレイン配線間(チャンネル形成領域)のTi薄膜層, Al薄膜層, Ti薄膜層, 第2の非晶質シリコン層33A及び第1の非晶質シリコン層31Aを順次食刻し、第1の非晶質シリコン層31Aは0.05~0.1 μm 程度残して食刻する。ソース・ドレイン配線が金属層をエッチングした後に第1の非晶質シリコン層31Aを0.05~0.1 μm 程度残して食刻することによりなされるので、このような製法で得られる絶縁ゲート型トランジスタはチャンネル・エッチと呼称されている。なお上記酸素プラズマ処理ではパターン寸法の変化を抑制するため異方性を強めることが望ましいがその理由は後述する。

【0024】

さらに膜減りした感光性樹脂パターン80C(12), 80C(21)を除去した後は、5枚マスク・プロセスと同じく図23(d)と図24(d)に示したようにガラス基板2の全面に透明性の絶縁層として0.3 μm 程度の膜厚のSiNx層を被着してパシベーション絶縁層37とし、ドレイン電極21と走査線11と信号線12の電極端子が形成される領域にそれぞれ開口部62, 63, 64を形成し、開口部63内のパシベーション絶縁層37とゲート絶縁層30とを除去して走査線の一部を露出するとともに、開口部62, 64内のパシベーション絶縁層37を除去してドレイン電極21の一部と信号線の一部とを露出する。

【0025】

最後にSPT等の真空製膜装置を用いて膜厚0.1~0.2 μm 程度の透明導電層として例えばITOあるいはIZOを被着し、図23(e)と図24(e)に示したように微細加工技術によりパシベーション絶縁層37上に開口部62を含んで透明導電性の絵素電極22を選択的に形成してアクティブ基板2として完成する。電極端子に関してはここでは開口部63, 64を含んでパシベーション絶縁層37上にITOよりなる透明導電性の電極端子5A, 6Aを選択的に形成している。

【発明の開示】

【発明が解決しようとする課題】

10

20

30

40

50

【0026】

このように5枚マスク・プロセスと4枚マスク・プロセスにおいてはドレイン電極21と走査線11へのコンタクト形成工程が同時になされるため、それらに対応した開口部62、63内の絶縁層の厚さと種類が異なっている。パシベーション絶縁層37はゲート絶縁層30に比べると製膜温度が低く膜質が劣悪で、弗酸系のエッチング液による食刻では食刻速度が夫々数1000 Å/分、数100 Å/分と1桁も異なり、ドレイン電極21上の開口部62の断面形状は上部に余りにも過食刻が生じて穴径が制御できない理由から弗素系のガスを用いた乾式食刻（ドライエッチ）を採用している。

【0027】

ドライエッチを採用してもドレイン電極21上の開口部62はパシベーション絶縁層37のみであるので、走査線11上の開口部63と比較して過食刻になるのは避けられず、材質によっては中間導電層36Aが食刻ガスによって膜減りすることがある。また、食刻終了後の感光性樹脂パターンの除去に当たり、まずは弗素化された表面のポリマー除去のために酸素プラズマ灰化で感光性樹脂パターンの表面を0.1～0.3 μm程度削り、その後有機剥離液、例えば東京応化製の剥離液106等を用いた薬液処理がなされるのが一般的であるが、中間導電層36Aが膜減りして下地のアルミニウム層35Aが露出した状態になっていると、酸素プラズマ灰化処理でアルミニウム層35Aの表面に絶縁体であるAL₂O₃が形成されて、絵素電極22との間でオーミック接触が得られなくなる。そこで中間導電層36Aが膜減りしてもいいように、その膜厚を例えば0.2 μmと厚く設定することでこの問題から逃れようとしている。あるいは開口部62～65の形成時、アルミニウム層35Aを除去して下地の耐熱金属層である薄膜層34Aを露出してから絵素電極22を形成する回避策も可能であり、この場合には当初から中間導電層36Aは不要となるメリットもある。

【0028】

しかしながら、前者の対策ではこれら薄膜の膜厚の面内均一性が良好でないとその取組みも必ずしも有効に作用するわけではなく、また食刻速度の面内均一性が良好でない場合にも全く同様である。後者の対策では中間導電層36Aは不要となるが、アルミニウム層35Aの除去工程が増加し、また開口部62の断面制御が不十分であると絵素電極22が段切れを起こす恐れがあった。

【0029】

また4枚マスク・プロセスにおいて適用されているチャネル形成工程はソース・ドレイン配線12、21間のソース・ドレイン配線材と不純物を含む半導体層とを選択的に除去するので、絶縁ゲート型トランジスタのON特性を大きく左右するチャネルの長さ（現在の量産品で4～6 μm）を決定する工程である。このチャネル長の長さの変動は絶縁ゲート型トランジスタのON電流値を大きく変化させるので、通常は厳しい製造管理を要求されるが、チャネル長、すなわちハーフトーン露光領域のパターン寸法は露光量（光源強度とフォマスクのパターン精度、特にライン&スペース寸法）、感光性樹脂の塗布厚、感光性樹脂の現象処理、および当該のエッチング工程における感光性樹脂の膜減り量等多くのパラメータに左右され、加えてこれら諸量の面内均一性もあいまって必ずしも歩留高く安定して生産できるわけではなく、従来の製造管理よりも一段と厳しい製造管理が必要となり、決して高度に完成したレベルにあるとは言えないのが現状である。特にチャネル長が6 μm以下ではレジストパターンの膜厚減少に伴って発生するパターン寸法の影響が大きくその傾向が顕著となる。

【0030】

本発明はかかる現状に鑑みなされたもので、従来の5枚マスク・プロセスや4枚マスク・プロセスに共通するコンタクト形成時の不具合を回避するだけでなく、製造マージンの大きいハーフトーン露光技術を採用して製造工程の削減を実現するものである。また液晶パネルの低価格化を実現し、需要の増大に対応していくためにも製造工程数の更なる削減を鋭意追求していく必要があることは明白であり、他の主要な製造工程を簡略化あるいは低コスト化する技術を付与することによりさらに本発明の価値を高めんとするものである

。

【課題を解決するための手段】

【0031】

本発明においては、先ず半導体層の形成を行い、次にハーフトーン露光技術をパターン精度管理が容易な走査線の形成工程と走査線への電氣的接続のためのコンタクトの形成工程に適用することで製造工程の削減を実現している。そしてソース・ドレイン配線のみを有効にパシベーションするために先行技術である特開平2-216129号公報に開示されているアルミニウムよりなるソース・ドレイン配線の表面に絶縁層を形成する陽極酸化技術と融合させてプロセスの合理化と低温化を実現せんとするものである。さらに先行技術である特開平8-136951号公報に開示されている絵素電極の形成工程を合理化したもの

を本発明に適合させて採用している。また更なる工程削減のためにソース・ドレイン配線の陽極酸化層形成にもハーフトーン露光技術を適用して電極端子の保護層形成工程を合理化している。

【特許文献2】特開平2-216129号公報

【特許文献3】特開平8-136951号公報

【0032】

請求項1に記載の液晶表示装置は、一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、ドレイン配線に接続された絵素電極とを有する単位絵素が二次元のマトリクスに配列された第1の透明性絶縁基板と、前記第1の透明性絶縁基板と対向する第2の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、少なくとも第1の透明性絶縁基板の一主面上に1層以上の第1の金属層よりなりその側面に絶縁層を有する走査線が形成され、

前記走査線上に1層以上のゲート絶縁層が形成され、

ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第1の半導体層が島状に形成され、

前記第1の半導体層上に一对の不純物を含む第2の半導体層が形成され、

画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成されて開口部内に走査線の一部が露出し、

前記第2の半導体層上と第1の透明性絶縁基板上に耐熱金属層を含んで1層以上の陽極酸化可能な金属層よりなるソース（信号線）・ドレイン配線と、前記開口部を含んで同じく走査線の電極端子が形成され、

前記ドレイン配線の一部上と第1の透明性絶縁基板上に透明導電性の絵素電極と、画像表示部外の領域で信号線上に透明導電性の電極端子が形成され、

前記ドレイン配線の絵素電極と重なった領域と信号線の電極端子領域を除いてソース・ドレイン配線の表面に陽極酸化層が形成され、

前記ソース・ドレイン配線間の第1の半導体層上に酸化シリコン層が形成されていることを特徴とする。

【0033】

この構成によりゲート絶縁層は走査線と同一のパターン幅で形成され、走査線の側面にはゲート絶縁層とは別の絶縁層が付与されて、走査線と信号線との交差が可能となる。これは本発明の液晶表示装置に共通する構造的な特徴である。また透明導電性の絵素電極はガラス基板上に形成され、ソース・ドレイン間のチャンネル上には酸化シリコン層が形成されてチャンネルを保護するとともに信号線とドレイン配線の表面には絶縁性の陽極酸化層である5酸化タンタル（ Ta_2O_5 ）または酸化アルミニウム（ Al_2O_3 ）が形成されてパシベーション機能が付与されるためパシベーション絶縁層をガラス基板の全面に被着する必要はなくなり、絶縁ゲート型トランジスタの耐熱性が問題となることはなくなる。そして透明導電性の電極端子を有するTN型の液晶表示装置が得られる。

【0034】

請求項2に記載の液晶表示装置は、同じく

10

20

30

40

50

少なくとも第1の透明性絶縁基板の一主面上に1層以上の第1の金属層よりなりその側面に絶縁層を有する走査線と、透明導電性の絵素電極が形成され、
前記走査線上に1層以上のゲート絶縁層が形成され、
ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第1の半導体層が島状に形成され、
前記第1の半導体層上に一对の不純物を含む第2の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成されて開口部内に走査線の一部が露出し、
前記第2の半導体層上と第1の透明性絶縁基板上に耐熱金属層を含んで1層以上の陽極酸化可能な金属層よりなるソース配線（信号線）と、前記第2の半導体層上と第1の透明性絶縁基板上と前記絵素電極の一部上に同じくドレイン配線と、前記開口部を含んで同じく走査線の電極端子と、信号線の一部よりなる信号線の電極端子が形成され、
前記信号線の電極端子上を除いてソース・ドレイン配線の表面に陽極酸化層が形成され、
前記ソース・ドレイン配線間の第1の半導体層上に酸化シリコン層が形成されていることを特徴とする。

10

20

30

40

50

【0035】

この構成により透明導電性の絵素電極はガラス基板上に形成され、ソース・ドレイン間のチャンネル上には酸化シリコン層が形成されてチャンネルを保護するとともにソース・ドレイン配線の表面には絶縁性の陽極酸化層である5酸化タンタル（ Ta_2O_5 ）または酸化アルミニウム（ Al_2O_3 ）が形成されてパシベーション機能が付与されており、請求項1に記載の液晶表示装置と同様の効果が得られる。そして信号線と同一の金属性の電極端子を有するTN型の液晶表示装置が得られる。

【0036】

請求項3に記載の液晶表示装置は、同じく
少なくとも第1の透明性絶縁基板の一主面上に透明導電層と第1の金属層との積層よりなりその側面に絶縁層を有する走査線と、透明導電性の絵素電極と信号線の電極端子が形成され、
前記走査線上に1層以上のゲート絶縁層が形成され、
ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第1の半導体層が島状に形成され、
前記第1の半導体層上に一对の不純物を含む第2の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成され、前記開口部内のゲート絶縁層と第1の金属層が除去されて走査線の電極端子となる透明導電層が露出し、
前記第2の半導体層上と第1の透明性絶縁基板上と前記信号線の電極端子の一部上に耐熱金属層を含んで1層以上の第2の金属層よりなるソース配線（信号線）と、前記第2の半導体層上と第1の透明性絶縁基板上と前記絵素電極の一部上に同じくドレイン配線が形成され、
前記絵素電極上と、前記走査線と信号線の電極端子上に開口部を有するパシベーション絶縁層が前記第1の透明性絶縁基板上に形成されていることを特徴とする。

【0037】

この構成により透明導電性の絵素電極は走査線と同時に形成されるので自動的にガラス基板上に形成され、アクティブ基板上には従来通りのパシベーション絶縁層が形成されて絶縁ゲート型トランジスタのチャンネルとソース・ドレイン配線を保護している。そして透明導電性の電極端子を有するTN型の液晶表示装置が得られる。

【0038】

請求項4に記載の液晶表示装置は、同じく
少なくとも第1の透明性絶縁基板の一主面上に透明導電層と第1の金属層との積層よりなりその側面に絶縁層を有する走査線と、その周辺に第1の金属層を積層された透明導電性の絵素電極と、同じくその周辺に第1の金属層を積層された透明導電性の信号線の電極端子が形成され、

前記走査線上に1層以上のゲート絶縁層が形成され、
ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第1の半導体層が島状に形成され、
前記第1の半導体層上に一对の不純物を含む第2の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成され、前記開口部内のゲート絶縁層と第1の金属層が除去されて走査線の電極端子となる透明導電層が露出し、
前記第2の半導体層上と第1の透明性絶縁基板上と前記信号線の電極端子の周辺の第1の金属層の一部上に耐熱金属層を含んで1層以上の第2の金属層よりなるソース配線（信号線）と、前記第2の半導体層上と第1の透明性絶縁基板上と前記絵素電極の周辺の第1の金属層の一部上に同じくドレイン配線が形成され、
前記透明導電性の絵素電極上と、前記透明導電性の走査線と信号線の電極端子上に開口部を有するパシベーション絶縁層が前記第1の透明性絶縁基板上に形成されていることを特徴とする。

10

【0039】

この構成により透明導電性の絵素電極は走査線と同時に形成されるので自動的にガラス基板上に形成され、アクティブ基板上には従来通りのパシベーション絶縁層が形成されて絶縁ゲート型トランジスタのチャンネルとソース・ドレイン配線を保護している。そして透明導電性の電極端子を有するTN型の液晶表示装置が得られるが請求項3に記載の液晶表示装置との構成上の差異は極めて小さい。

【0040】

20

請求項5に記載の液晶表示装置は、同じく
少なくとも第1の透明性絶縁基板の一主面上に透明導電層と第1の金属層との積層よりなりその側面に絶縁層を有する走査線と透明導電性の絵素電極が形成され、
前記走査線上に1層以上のゲート絶縁層が形成され、
ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第1の半導体層が島状に形成され、
前記第1の半導体層上に一对の不純物を含む第2の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成され、前記開口部内のゲート絶縁層と第1の金属層が除去されて走査線の一部である透明導電層が露出し、
前記第2の半導体層上と第1の透明性絶縁基板上に耐熱金属層を含んで1層以上の陽極酸化可能な金属層よりなるソース配線（信号線）と、前記第2の半導体層上と第1の透明性絶縁基板上と前記絵素電極の一部上に同じくドレイン配線と、前記開口部を含んで同じく走査線の電極端子と、信号線の一部よりなる信号線の電極端子が形成され、
前記信号線の電極端子上を除いてソース・ドレイン配線の表面に陽極酸化層が形成され、
前記ソース・ドレイン配線間の第1の半導体層上に酸化シリコン層が形成されていることを特徴とする。

30

【0041】

この構成により透明導電性の絵素電極は走査線と同時に形成されるので自動的にガラス基板上に形成され、ソース・ドレイン間のチャンネル上には酸化シリコン層が形成されてチャンネルを保護するとともに信号線とドレイン配線の表面には絶縁性の陽極酸化層である5酸化タンタル（Ta₂O₅）または酸化アルミニウム（Al₂O₃）が形成されてパシベーション機能が付与されており、請求項1に記載の液晶表示装置と同様の効果が得られる。そして信号線と同一の金属性の電極端子を有するTN型の液晶表示装置が得られる。

40

【0042】

請求項6に記載の液晶表示装置は、一主面上に少なくとも絶縁ゲート型トランジスタと、前記絶縁ゲート型トランジスタのゲート電極も兼ねる走査線とソース配線も兼ねる信号線と、前記絶縁ゲート型トランジスタのドレインに接続された絵素電極と、前記絵素電極とは所定の距離を隔てて形成された対向電極とを有する単位絵素が二次元のマトリクスに配列された第1の透明性絶縁基板と、前記第1の透明性絶縁基板と対向する第2の透明性絶縁基板またはカラーフィルタとの間に液晶を充填してなる液晶表示装置において、

50

少なくとも第1の透明性絶縁基板の一主面上に1層以上の第1の金属層よりなりその側面に絶縁層を有する走査線と対向電極が形成され、
前記走査線上と対向電極上に1層以上のゲート絶縁層が形成され、
ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第1の半導体層が島状に形成され、
前記第1の半導体層上に一对の不純物を含む第2の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成されて走査線の一部が露出し、
前記第2の半導体層上と第1の透明性絶縁基板上に耐熱金属層を含んで1層以上の第2の金属層よりなるソース配線（信号線）・ドレイン配線（絵素電極）と、前記開口部を含んで同じく走査線の電極端子と、画像表示部外の領域で信号線の一部よりなる信号線の電極端子が形成され、
前記走査線と信号線の電極端子上に開口部を有するパシベーション絶縁層が前記第1の透明性絶縁基板上に形成されていることを特徴とする。

10

【0043】

この構成により絵素電極と対向電極はガラス基板上に形成され、アクティブ基板上には従来通りのパシベーション絶縁層が形成されて絶縁ゲート型トランジスタのチャンネルとソース配線（信号線）とドレイン配線（絵素電極）を保護している。そして信号線と同一の金属性の電極端子を有するIPS型の液晶表示装置が得られる。

【0044】

20

請求項7に記載の液晶表示装置は、同じく

少なくとも第1の透明性絶縁基板の一主面上に1層以上の第1の金属層よりなりその側面に絶縁層を有する走査線と対向電極が形成され、
前記走査線上と対向電極上に1層以上のゲート絶縁層が形成され、
ゲート電極上のゲート絶縁層上に前記ゲート絶縁層よりもわずかに小さい不純物を含まない第1の半導体層が島状に形成され、
前記第1の半導体層上に一对の不純物を含む第2の半導体層が形成され、
画像表示部外の領域で走査線上のゲート絶縁層に開口部が形成されて走査線の一部が露出し、
前記第2の半導体層上と第1の透明性絶縁基板上に耐熱金属層を含んで1層以上の陽極酸化可能な金属層よりなるソース配線（信号線）・ドレイン配線（絵素電極）と、前記開口部を含んで同じく走査線の電極端子と、画像表示部外の領域で信号線の一部よりなる信号線の電極端子が形成され、
前記信号線の電極端子上を除いてソース・ドレイン配線上に陽極酸化層が形成され、
前記ソース・ドレイン配線間の第1の半導体層上に酸化シリコン層が形成されていることを特徴とする。

30

【0045】

この構成により絵素電極と対向電極はガラス基板上に形成され、ソース・ドレイン間のチャンネル上には酸化シリコン層が形成されてチャンネルを保護するとともに信号線とドレイン配線（絵素電極）の表面には絶縁性の陽極酸化層である5酸化タンタル（ Ta_2O_5 ）または酸化アルミニウム（ Al_2O_3 ）が形成され、また対向電極上にはゲート絶縁層が形成されてパシベーション機能が付与されているので請求項1に記載の液晶表示装置と同様の効果が得られる。そして信号線と同一の金属性の電極端子を有するIPS型の液晶表示装置が得られる。

40

【0046】

請求項8に記載の液晶画像表示装置は走査線の側面に形成された絶縁層が有機絶縁層であることを特徴とする特徴とする請求項1、請求項2、請求項3、請求項4、請求項5、請求項6及び請求項7に記載の液晶表示装置である。この構成により走査線の材質や構成によらず走査線の側面に電着法により有機絶縁層を形成する事ができて、ハーフトーン露光技術を用いて走査線の形成工程とコンタクトの形成工程を1枚のフォトマスクで連続して

50

処理する事が可能となる。

【0047】

請求項9に記載の液晶画像表示装置は第1の金属層が陽極酸化可能な金属層よりなり走査線の側面に形成された絶縁層が陽極酸化層であることを特徴とする請求項1、請求項2、請求項6及び請求項7に記載の液晶表示装置である。この構成により走査線の側面に陽極酸化により絶縁層を形成する事ができて、ハーフトーン露光技術を用いて走査線の形成工程とコンタクトの形成工程を1枚のフォトマスクで連続して処理する事が可能となる。

【0048】

請求項10は請求項1に記載の液晶表示装置の製造方法であって、半導体層を形成する工程と、走査線の形成とコンタクトの形成をハーフトーン露光技術により同一のフォトマスクを用いて処理する工程と、ソース・ドレイン配線を形成する工程と、透明導電性の絵素電極の形成と同時にソース・ドレイン配線を陽極酸化する工程を有することを特徴とする。

【0049】

この構成により走査線の形成工程と走査線への電氣的接続に必要なコンタクトの形成工程を1枚のフォトマスクを用いて処理することができて写真食刻工程数の削減が実現する。しかもコンタクトは走査線と自己整合的に形成され、走査線の側面にはゲート絶縁層とは別の絶縁層が付与されて、走査線と信号線との交差が可能となる。これは本発明の液晶表示装置に共通する製法的な特徴である。また絵素電極の形成時にソース・ドレイン配線を陽極酸化することでソース・ドレイン間のチャンネル上には酸化シリコン層が形成されてチャンネルを保護するのでパシベーション絶縁層の形成を不要とする製造工程の削減もなされる結果、4枚のフォトマスクを用いてTN型の液晶表示装置を作製する事ができる。

【0050】

請求項11は請求項2に記載の液晶表示装置の製造方法であって、半導体層を形成する工程と、走査線の形成とコンタクトの形成をハーフトーン露光技術により同一のフォトマスクを用いて処理する工程と、透明導電性の絵素電極を形成する工程と、ハーフトーン露光技術を用いてソース・ドレイン配線を形成するとともにソース・ドレイン配線と絶縁ゲート型トランジスタのチャンネルを陽極酸化する工程を有することを特徴とする。

【0051】

この構成により走査線の形成工程とコンタクトの形成工程を1枚のフォトマスクを用いて処理する写真食刻工程数の削減が同時に実現する。またソース・ドレイン配線の形成時にソース・ドレイン配線を陽極酸化することでソース・ドレイン間のチャンネル上には酸化シリコン層が形成されてチャンネルを保護するのでパシベーション絶縁層の形成を不要とする製造工程の削減もなされる結果、4枚のフォトマスクを用いてTN型の液晶表示装置を作製する事ができる。

【0052】

請求項12は請求項3に記載の液晶表示装置の製造方法であって、半導体層を形成する工程と、透明導電層と第1の金属層との積層よりなる走査線の形成とコンタクトの形成をハーフトーン露光技術により同一のフォトマスクを用いて処理する工程と、コンタクト形成時にコンタクト内の第1の金属層を除去して透明導電層を露出する工程と、ソース・ドレイン配線を形成する工程と、パシベーション絶縁層を形成する工程を有することを特徴とする。

【0053】

この構成により絵素電極と走査線を1枚のフォトマスクを用いて処理する写真食刻工程数の削減と、走査線の形成工程とコンタクトの形成工程を1枚のフォトマスクを用いて処理する写真食刻工程数の削減とが同時に実現し、4枚のフォトマスクを用いてTN型の液晶表示装置を製造することが可能となる。

【0054】

請求項13は追加請求項4に記載の液晶表示装置の製造方法であって、半導体層を形成する工程と、透明導電層と第1の金属層との積層よりなる走査線の形成とコンタクトの形成

をハーフトーン露光技術により同一のフォトマスクを用いて処理する工程と、ソース・ドレイン配線を形成する工程と、パシベーション絶縁層を形成し、パシベーション絶縁層への開口部形成時に第1の金属層を除去する工程を有することを特徴とする。

【0055】

この構成により絵素電極と走査線を1枚のフォトマスクを用いて処理する写真食刻工程数の削減と、走査線の形成工程とコンタクトの形成工程を1枚のフォトマスクを用いて処理する写真食刻工程数の削減とが同時に実現し、4枚のフォトマスクを用いてTN型の液晶表示装置を製造することが可能となる。

【0056】

請求項14は請求項5に記載の液晶表示装置の製造方法であって、半導体層を形成する工程と、透明導電層と第1の金属層との積層よりなる走査線の形成とコンタクトの形成をハーフトーン露光技術により同一のフォトマスクを用いて処理する工程と、コンタクト形成時にコンタクト内の第1の金属層を除去して透明導電層を露出する工程と、ハーフトーン露光技術を用いてソース・ドレイン配線を形成するとともにソース・ドレイン配線と絶縁ゲート型トランジスタのチャンネルを陽極酸化する工程を有することを特徴とする。 10

【0057】

この構成により絵素電極と走査線を1枚のフォトマスクを用いて処理する写真食刻工程数の削減と、走査線の形成工程とコンタクトの形成工程を1枚のフォトマスクを用いて処理する写真食刻工程数の削減とが同時に実現する。またソース・ドレイン配線の形成時にソース・ドレイン配線を陽極酸化することでソース・ドレイン間のチャンネル上には酸化シリコン層が形成されてチャンネルを保護するのでパシベーション絶縁層の形成を不要とする製造工程の削減もなされる結果、3枚のフォトマスクを用いてTN型の液晶表示装置を作製する事ができる。 20

【0058】

請求項15は請求項6に記載の液晶表示装置の製造方法であって、半導体層を形成する工程と、走査線及び対向電極の形成とコンタクトの形成をハーフトーン露光技術により同一のフォトマスクを用いて処理する工程と、ソース配線も兼ねる信号線とドレイン配線も兼ねる絵素電極を形成する工程と、パシベーション絶縁層を形成する工程を有することを特徴とする。

【0059】

この構成により走査線及び対向電極の形成工程とコンタクトの形成工程を1枚のフォトマスクを用いて処理する写真食刻工程数の削減が実現し、4枚のフォトマスクを用いてIPS型の液晶表示装置を作製する事ができる。 30

【0060】

請求項16は請求項7に記載の液晶表示装置の製造方法であって、半導体層を形成する工程と、走査線及び対向電極の形成とコンタクトの形成をハーフトーン露光技術により同一のフォトマスクを用いて処理する工程と、ハーフトーン露光技術を用いてソース配線も兼ねる信号線とドレイン配線も兼ねる絵素電極を形成するとともにソース・ドレイン配線と絶縁ゲート型トランジスタのチャンネルを陽極酸化する工程を有することを特徴とする。

【0061】

この構成により走査線及び対向電極の形成工程とコンタクトの形成工程を1枚のフォトマスクを用いて処理する写真食刻工程数の削減が実現する。またソース配線も兼ねる信号線とドレイン配線も兼ねる絵素電極の形成時にソース・ドレイン配線を陽極酸化することでソース・ドレイン間のチャンネル上には酸化シリコン層が形成されてチャンネルを保護するのでパシベーション絶縁層の形成を不要とする製造工程の削減もなされる結果、3枚のフォトマスクを用いてIPS型の液晶表示装置を作製する事ができる。 40

【発明の効果】

【0062】

本発明に記載の一部の液晶表示装置ではチャンネル上に陽極酸化により酸化シリコン層が形成されるので陽極酸化可能な金属層よりなるソース・ドレイン配線をチャンネルと同時に陽 50

極酸化してその表面に絶縁層を形成することでアクティブ基板にはパシベーション機能が与えられる。したがって液晶表示装置を構成するアクティブ基板の作製に当たり格別な加熱工程を伴わず、非晶質シリコン層を半導体層とする絶縁ゲート型トランジスタに過度の耐熱性を必要としない。換言すればパシベーション形成で電氣的な性能の劣化を生じない効果が付加されている。また、ソース・ドレイン配線の陽極酸化にあたり、ハーフトーン露光技術の導入により走査線や信号線の電極端子上を選択的に保護することが可能となり写真食刻工程数の増加を阻止できる効果が得られる。

【0063】

半導体層の形成を最初に行い、次に走査線の形成工程と走査線への電氣的接続のためのコンタクトの形成工程をハーフトーン露光技術の導入により1枚のフォトマスクで処理することを可能ならしめる工程削減は本発明の主眼点であり、露出した走査線の側面に有機絶縁層または陽極酸化層を形成することで、走査線と信号線との交差が可能になるという構造的な特徴が生まれる。

10

【0064】

加えて擬似絵素電極の導入により絵素電極と走査線を1枚のフォトマスクで処理する等の合理化もあいまって、写真食刻工程数を従来の5回よりさらに削減できて4枚さらには3枚のフォトマスクを用いて液晶表示装置を作製することが可能となり、液晶表示装置のコスト削減の観点からも工業的な価値は極めて大きい。しかもこれらの工程のパターン精度はさほど高くないので歩留や品質に大きな影響を与えない事も生産管理を容易なものとしてくれる。

20

【0065】

実施例7によるIPS型の液晶表示装置においては対向電極と絵素電極との間に生ずる電界は対向電極上のゲート絶縁層と液晶層と絵素電極の陽極酸化層に印加されるので従来の欠陥の多い劣悪なパシベーション絶縁層が介在せず、表示画像の焼付現象が生じにくい利点も見逃せないものである。なぜならばドレイン配線（絵素電極）の陽極酸化層は絶縁層というよりも高抵抗層として機能するため電荷の蓄積が生じないからである。

【0066】

なお本発明の要件は上記の説明からも明らかなようにアクティブ基板の作製に当たり半導体層の形成を最初に行い、次に走査線（と対向電極）の形成工程とコンタクトの形成工程をハーフトーン露光技術の導入により1枚のフォトマスクで処理することを可能ならしめるとともに露出した走査線（と対向電極）の側面に絶縁層である有機絶縁層または陽極酸化層を形成した点にあり、それ以外の構成に関しては絵素電極、ゲート絶縁層等の材質や膜厚等が異なった表示装置用半導体装置、あるいはその製造方法の差異も本発明の範疇に属することは自明であり、垂直配向の液晶を用いた液晶表示装置や反射型の液晶表示装置においても本発明の有用性は変わらず、また絶縁ゲート型トランジスタの半導体層も非晶質シリコンに限定されるものでないことも明らかである。

30

【発明を実施するための最良の形態】

【0067】

本発明の実施例を図1～図17に基づいて説明する。図1に本発明の実施例1に係る表示装置用半導体装置（アクティブ基板）の平面図を示し、図2に図1のA-A'線上とB-B'線上及びC-C'線上の製造工程の断面図を示す。同様に実施例2は図3と図4、実施例3は図5と図6、実施例4は図7と図8、実施例5は図9と図10、実施例6は図11と図12、実施例7は図13と図14とで夫々アクティブ基板の平面図と製造工程の断面図を示す。なお従来例と同一の部位については同一の符号を付して詳細な説明は省略する。

40

【実施例1】

【0068】

実施例1では従来例と同様に先ずガラス基板2の一主面上にSPT等の真空製膜装置を用いて膜厚0.1～0.3μm程度の第1の金属層92として例えばCr、Ta、Mo等の耐熱金属あるいはそれらの合金やシリサイドを被着する。以降の説明で明確になるが本発

50

明においては走査線の側面に形成される絶縁層に有機絶縁層を選択する場合には走査線材料がもたらす制約はほとんど無いが、走査線の側面に形成される絶縁層に陽極酸化層を選択する場合にはその陽極酸化層が絶縁性を保有する必要がある、その場合にはTa単体では抵抗が高いこととAl単体では耐熱性が乏しいことを考慮すると、走査線の低抵抗化のために走査線の構成としては耐熱性の高いAl (Zr, Ta, Nd) 合金等の単層構成あるいはAl/Ta, Ta/Al/Ta, Al/Al (Ta, Zr, Nd) 合金等の積層構成が選択可能である。なおAl (Ta, Zr, Nd) は数%以下のTa, ZrあるいはNd等が添加された耐熱性の高いAl合金を意味している。

【0069】

次にガラス基板2の全面にPCVD装置を用いてゲート絶縁層となる第1のSiNx層30、不純物をほとんど含まず絶縁ゲート型トランジスタのチャンネルとなる第1の非晶質シリコン層31、及びソース・ドレインとなる不純物を含む第2の非晶質シリコン層33と3種類の薄膜層を例えば、0.3-0.1-0.05 μ m程度の膜厚で順次被着し、そして微細加工技術により図1(a)と図2(a)に示したように第2の非晶質シリコン層33Aと第1の非晶質シリコン層31Aとの積層よりなる半導体層領域を選択的に形成してゲート絶縁層30を露出する。

【0070】

続いて図1(b)と図2(b)に示したようにコンタクト形成領域81Bである開口部63A, 65Aの膜厚が例えば1 μ mで、走査線11と蓄積容量線16に対応した領域81A上の膜厚2 μ mより薄い感光性樹脂パターン81A, 81Bをハーフトーン露光技術により形成し、感光性樹脂パターン81A, 81Bをマスクとしてゲート絶縁層30及び第1の金属層92を選択的に除去してガラス基板2を露出する。コンタクトの大きさは電極端子に匹敵する通常10 μ m以上の大きさを有するので81B(中間調領域)を形成するためのフォトリソの作製もその仕上がり寸法の精度管理も容易である。第2の非晶質シリコン層33Aと第1の非晶質シリコン層31Aとの積層よりなる半導体層領域よりも若干パターン幅を大きく設定して感光性樹脂パターン81Aのパターン幅を設定すると合理的であるが、絶縁ゲート型トランジスタのサイズが若干大きくなる不具合が生じる。逆に上記の積層よりなる半導体層領域よりも若干パターン幅を小さくして感光性樹脂パターン81Aのパターン幅を設定しても、ゲート絶縁層30及び第1の金属層92の食刻時に上記の積層よりなる半導体層がマスクとなり半導体層も食刻されてその断面形状がテーパ加工されるので、結局何れにしても上記の積層よりなる半導体層はゲート絶縁層30Aとゲート電極11Aよりもパターン幅が若干小さくなる。

【0071】

引き続き酸素プラズマ等の灰化手段により上記感光性樹脂パターン81A, 81Bを1 μ m以上膜減りさせると図1(c)と図2(c)に示したように感光性樹脂パターン81Bが消失して開口部63A, 65A内のゲート絶縁層30A, 30Bが露出すると共に走査線11上と蓄積容量線16上に膜減りした感光性樹脂パターン81Cをそのまま残すことができる。感光性樹脂パターン81C(黒領域)、すなわちゲート電極11Aのパターン幅はソース・ドレイン配線間の寸法にマスク合わせ精度を加算したものであるから、ソース・ドレイン配線間を4-6 μ m、合わせ精度を $\pm 3\mu$ mとすると最小でも10-12 μ mとなり寸法精度としては厳しいものではない。また走査線11と蓄積容量線16のパターン幅も抵抗値の関係から通常10 μ m以上に設定される。しかしながら本発明では従来例とは異なり半導体層の形成後に走査線を形成するため、半導体層はゲート電極11Aと同一か若干細い幅で形成されるためにレジストパターン81Aから81Cへの変換時にレジストパターンが等方的に1 μ m膜減りすると、寸法が2 μ m小さくなるだけでなく、後続のソース・ドレイン配線形成時のマスク合わせ精度が1 μ m小さくなって $\pm 2\mu$ mとなり、前者よりも後者の影響がプロセス的には厳しいものとなる。したがって上記酸素プラズマ処理ではパターン寸法の変化を抑制するため異方性を強めることが望ましい。具体的にはRIE(Reactive Ion Etching)方式、さらに高密度のプラズマ源を有するICP(Inductive Coupled Plasma)方式やT

C P (T r a n s f e r C o u p l e d P l a s m a) 方式の酸素プラズマ処理がより望ましい。あるいはレジストパターンの寸法変化量を見込んでレジストパターン 8 1 A のパターン寸法をあらかじめ大きく設計することでプロセス的な対応を図る等の処置が望ましい。

【0072】

その後、図 2 (c) に示したようにゲート電極 1 1 A の側面に絶縁層 7 6 を形成する。このためには図 1 5 に示したように、走査線 1 1 (蓄積容量線 1 6 も同様であるがここでは図示を略す) を並列に束ねる配線 7 7 とガラス基板 2 の外周部で電着または陽極酸化時に電位を与えるための接続パターン 7 8 が必要であり、さらにプラズマ C V D による非晶質シリコン層 3 1, 3 3 とシリコン窒化層 3 0 の適当なマスク手段を用いた製膜領域 7 9 が接続パターン 7 8 より内側に限定され、少なくとも接続パターン 7 8 が露出している必要がある。接続パターン 7 8 に鋭い刃先を有する鰐口クリップ等の接続手段を用いて接続パターン 7 8 上の感光性樹脂パターン 8 1 C (7 8) を突き破り走査線 1 1 に + (プラス) 電位を与えてエチレングリコールを主成分とする化成液中にガラス基板 2 を浸透させて陽極酸化を行うと、走査線 1 1 が A L 系の合金であれば、例えば化成電圧 2 0 0 V で 0. 3 μ m の膜厚を有するアルミナ (A L 2 O 3) が形成される。電着の場合には文献、月間「高分子加工」2 0 0 2 年 1 1 月号にも示されているようにペンダントカルボシキル基含有ポリイミド電着液を用いて電着電圧数 V で 0. 3 μ m の膜厚を有するポリイミド樹脂層が形成される。走査線 1 1 と蓄積容量線 1 6 の露出している側面への絶縁層形成に当たって留意すべき事項は、後に続く製造工程の何処かで少なくとも走査線 1 1 の直並列を解除しないとアクティブ基板 2 の電気検査のみならず、液晶表示装置としての実動作に支障があることは言うまでもないだろう。解除手段としてはレーザ光の照射による蒸散、またはスクライブによる機械的切除が簡易的であるが詳細な説明は省略する。

【非特許文献 1】月間「高分子加工」2 0 0 2 年 1 1 月号

【0073】

絶縁層 7 6 の形成後、図 1 (d) と図 2 (d) に示したように膜減りした感光性樹脂パターン 8 1 C をマスクとして開口部 6 3 A, 6 5 A 内のゲート絶縁層 3 0 A, 3 0 B を選択的に食刻して夫々走査線 1 1 の一部 7 3 と蓄積容量線 1 6 の一部 7 5 を露出する。

【0074】

膜減りした感光性樹脂パターン 8 1 C を除去した後、ソース・ドレイン配線の形成工程では S P T 等の真空製膜装置を用いて膜厚 0. 1 μ m 程度の陽極酸化可能な耐熱金属層として例えば T i, T a 等の薄膜層 3 4 と、膜厚 0. 3 μ m 程度 of の同じく陽極酸化可能な低抵抗配線層として A L 薄膜層 3 5 と、さらに膜厚 0. 1 μ m 程度 of の同じく陽極酸化可能な中間導電層として T a 等の薄膜層 3 6 を順次被着する。そしてこれら 3 層の薄膜よりなるソース・ドレイン配線材を微細加工技術により感光性樹脂パターンを用いて順次食刻してゲート絶縁層 3 0 A, 3 0 B を露出し、図 1 (e) と図 2 (e) に示したように 3 4 A, 3 5 A 及び 3 6 A の積層よりなる絶縁ゲート型トランジスタのドレイン電極 2 1 とソース電極も兼ねる信号線 1 2 を選択的に形成する。不純物を含む第 2 の非晶質シリコン層 3 3 A と不純物を含まない第 1 の非晶質シリコン層 3 1 A の食刻は不要である。ソース・ドレイン配線 1 2, 2 1 はオフセットして動作不能とならないためにゲート電極 1 1 A (半導体層 3 3 A) と一部重なって形成されるのは言うまでも無い。なお、通常は電池作用に伴う副作用を回避するためソース・ドレイン配線 1 2, 2 1 の形成と同時に露出している走査線の一部 7 3 を含んで走査線の電極端子 5 も同時に形成するが、電極端子 5 は必須ではないので後続工程で透明導電性の電極端子 5 A を直接形成しても良い。同様に蓄積容量線 1 6 の一部 7 5 を含んで番号は付与しないが蓄積容量線 1 6 の電極端子も形成するが、これは以降の説明では省略する。ソース・ドレイン配線 1 2, 2 1 の構成としては抵抗値の制約が緩いのであれば簡素化して T a 単層とすることが合理的であり、また N d を添加した A L 合金では化学的電位が下がりアルカリ溶液中での I T O との化学腐食反応が抑制されるので、この場合には中間導電層 3 6 が不要となりソース・ドレイン配線 1 2, 2 1 の積層構造を 2 層構成とすることが可能で、ソース・ドレイン配線 1 2, 2 1 の構成が若干で

はあるが簡素化される。これは透明導電層であるITOに換えてIZOを採用しても同様である。

【0075】

ソース・ドレイン配線12, 21の形成後、ガラス基板2の全面にSPT等の真空製膜装置を用いて膜厚0.1~0.2 μ m程度の透明導電層として例えばITOを被着し、図1(f)と図2(f)に示したように微細加工技術によりドレイン電極21の中間導電層36Aの一部を含んでガラス基板2上に絵素電極22を選択的に形成する。この時、画像表示部外の領域で走査線の電極端子5上と信号線の一部である電極端子6上にも透明導電層パターンを形成して透明導電性の電極端子5A, 6Aとする。先述したように電極端子5を形成せず、この時に開口部63Aを含んで直接電極端子5Aを形成しても良い。なおこ

10

【0076】

引き続き、図1(g)と図2(g)に示したように絵素電極22の選択的パターン形成に用いられた感光性樹脂パターン83Aをマスクとして光を照射しながらソース・ドレイン配線12, 21を陽極酸化してその表面に酸化層を形成するとともにソース・ドレイン配線12, 21間に露出している第2の非晶質シリコン層33Aと厚み方向に隣接する第1の非晶質シリコン層31Aの一部を陽極酸化して絶縁層である不純物を含む酸化シリコン層66と不純物を含まない酸化シリコン層(図示せず)を形成する。この時に電極端子5A, 6Aは感光性樹脂パターン83B, 83Cで保護される。ソース・ドレイン配線12, 21の上面にはTaが、また側面にはTa, AL及びTiの積層が露出しており、陽極酸化によってTiは半導体である酸化チタン(TiO₂)68に、ALは絶縁層であるアルミナまたは酸化アルミニウム(AL₂O₃)69に、そしてTaは絶縁層である5酸化タンタル(Ta₂O₅)70に夫々変質する。酸化チタン層68は絶縁層ではないが膜厚が極めて薄く露出面積も小さいのでパシベーション上はまず問題とならないが、耐熱金属薄膜層34AもTaを選択しておくことが望ましい。しかしながらTaはTiと異なり下地の表面酸化層を吸収してオーミック接触を容易にする機能に欠ける特性に注意する必要がある。

20

【0077】

チャネル間の不純物を含む第2の非晶質シリコン層33Aは厚み方向に全て完全に絶縁化しないと絶縁ゲート型トランジスタのリーク電流の増大をもたらす。そこで光を照射しながら陽極酸化を実施することが陽極酸化工程の重要なポイントとなることは先行例にも開示されている。具体的には1万ルクス程度の十分強力な光を照射して絶縁ゲート型トランジスタのリーク電流が μ Aを越えれば、ソース・ドレイン配線12, 21間のチャネル部とドレイン電極21の面積から計算して10mA/cm²程度の陽極酸化で良好な膜質を得るための電流密度が得られる。

30

【0078】

また不純物を含む第2の非晶質シリコン層33Aを陽極酸化して絶縁層である酸化シリコン層66に変質させるに足る化成電圧100V超より10V程度、化成電圧を高く設定することで形成された不純物を含む酸化シリコン層66に接する不純物を含まない第1の非晶質シリコン層31Aの一部(100Å程度)まで不純物を含まない酸化シリコン層(図示せず)に変質させることで、チャネルの電氣的な純度が高まりソース・ドレイン配線12, 21間の電氣的な分離は完全なものとするができる。すなわち、絶縁ゲート型トランジスタのOFF電流が十分に減少して高いON/OFF比が得られる。

40

【0079】

陽極酸化で形成される5酸化タンタル70、アルミナ69、酸化チタン68、酸化シリコン層66の各酸化層の膜厚はパシベーション絶縁層としては0.1~0.2 μ m程度で十分であり、エチレングリコール等の化成液を用いて印可電圧は同じく100V超で実現する。ソース・ドレイン配線12, 21の陽極酸化に当たって留意すべき事項は、図示はし

50

ないが全ての信号線 1 2 は電氣的に並列または直列に形成されている必要があり、後に続く製造工程の何処かでこの直並列を解除しないとアクティブ基板 2 の電気検査のみならず、液晶表示装置としての実動作に支障があることは言うまでもないだろう。解除手段としてはレーザ光の照射による蒸散、またはスクライブによる機械的切除が簡易的であるが詳細な説明は省略する。

【0080】

絵素電極 2 2 を感光性樹脂パターン 8 3 A で覆っておくのは絵素電極 2 2 を陽極酸化する必要が無いだけでなく、絶縁ゲート型トランジスタを経由してドレイン電極 2 1 に流れる化成電流を必要以上に大きく確保しなくて済むためである。

【0081】

最後に前記感光性樹脂パターン 8 3 A ~ 8 3 D を除去して図 1 (h) と図 2 (h) に示したようにアクティブ基板 2 (表示装置用半導体装置) として完成する。このようにして得られたアクティブ基板 2 とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の実施例 1 が完了する。蓄積容量 1 5 の構成に関しては、図 1 (h) に示したように蓄積容量線 1 6 と絵素電極 2 2 とがゲート絶縁層 3 0 B を介して平面的に重なることで (右下がり斜線部 5 1) 構成している例を例示しているが、蓄積容量 1 5 の構成はこれに限られるものではなく、絵素電極 2 2 と前段の走査線 1 1 との間にゲート絶縁層 3 0 A を含む絶縁層を介して構成しても良い。またその他の構成も可能であるが詳細な説明は省略する。静電気対策は図 1 (h) に示したようにアクティブ基板 2 の外周に静電気対策用の透明導電層パターン 4 0 を配置し、透明導電層パターン 4 0 を透明導電性の電極端子 5 A, 6 A に接

10

20

【0082】

実施例 1 では信号線 1 2 上のみに陽極酸化層 6 9 (1 2) を形成して絵素電極 2 2 は導電性を保ったまま露出しているが、これでも十分な信頼性が得られる理由は液晶セルに印可される駆動信号は基本的に交流であり、カラーフィルタの対向面上に形成された対向電極 1 4 と絵素電極 2 2 との間には直流電圧成分が少なくなるように対向電極 1 4 の電圧は画像検査時に調整されるので (フリッカ低減調整)、従って信号線 1 2 上にのみ直流成分が流れないように絶縁層を形成しておけば良いと言う基本原理に基づいている。

【0083】

実施例 1 では先ず絶縁ゲート型トランジスタの半導体層を形成し、次に走査線の形成工程と走査線への電氣的接続のためのコンタクト (開口部) 形成工程というパターン精度の低いレイヤにハーフトーン露光技術を適用して写真食刻工程の削減を行い、ソース・ドレイン配線の形成後、透明導電性の絵素電極の形成と同時にソース・ドレイン配線とチャンネルを陽極酸化してその表面に絶縁層を付与することでパシベーション形成を行い 4 枚のフォトマスクでアクティブ基板を作製しているが、絵素電極の形成工程とソース・ドレイン配線の形成工程とを入れ替えても類似のアクティブ基板を作製する事が可能であるのでそれを実施例 2 として説明する。

30

【実施例 2】

【0084】

実施例 2 では図 3 (d) と図 4 (d) に示したようにコンタクト形成工程、すなわち開口部 6 3 A, 6 5 A 内のゲート絶縁層 3 0 A, 3 0 B を選択的に食刻し、夫々走査線 1 1 の一部 7 3 と蓄積容量線 1 6 の一部 7 5 を露出するまでは実施例 1 と同一の製造工程で進行する。第 1 の非晶質シリコン層 3 1 の膜厚はここでも 0.1 μm と薄く製膜してよい。

40

【0085】

続いて、ガラス基板 2 の全面に SPT 等の真空製膜装置を用いて膜厚 0.1 ~ 0.2 μm 程度の透明導電層として例えば ITO を被着し、図 3 (e) と図 4 (e) に示したように微細加工技術によりガラス基板 2 上に絵素電極 2 2 を選択的に形成する。この時、画像表示部外の領域で信号線の電極端子 6 A と走査線の一部 7 3 を含んで走査線の電極端子 5 5 A も同時に形成する。ここでも従来例と同様に透明導電性の短絡線 4 0 を設け、電極端子

50

5 A, 6 Aと短絡線40との間を細長いストライプ状に形成することにより高抵抗化して静電気対策用の高抵抗としているが、走査線の電極端子5 Aと信号線の電極端子6 Aは必須の構成要素ではないので省略しても支障無い。

【0086】

ソース・ドレイン配線の形成工程ではSPT等の真空製膜装置を用いて膜厚0.1 μm程度の陽極酸化可能な耐熱金属層として例えばTi, Ta等の薄膜層34と、膜厚0.3 μm程度の同じく陽極酸化可能な低抵抗配線層としてAl薄膜層35を順次被着する。そしてこれら2層の薄膜よりなるソース・ドレイン配線材を微細加工技術により感光性樹脂パターン87を用いて順次食刻してゲート絶縁層30A, 30Bを露出し、図3(f)と図4(f)に示したように絵素電極22の一部を含んで34Aと35Aの積層よりなる絶縁ゲート型トランジスタのドレイン電極21と同じくソース配線も兼ねる信号線12を選択的に形成し、ソース・ドレイン配線12, 21の形成と同時に露出している走査線の電極端子5 Aまたは走査線の一部73を含んで走査線の電極端子5と(信号線の電極端子6 Aを含んで)信号線の一部よりなる電極端子6も形成する。不純物を含む第2の非晶質シリコン層33Aと不純物を含まない第1の非晶質シリコン層31Aの食刻は不要である。この時に電極端子5, 6上の領域87A(黒領域)の膜厚が例えば3 μmとソース・ドレイン配線12, 21上の領域87B(中間調領域)の膜厚1.5 μmよりも厚い感光性樹脂パターン87A, 87Bをハーフトーン露光技術により形成しておくことが実施例2の重要な特徴である。

10

【0087】

ソース・ドレイン配線12, 21の形成後、酸素プラズマ等の灰化手段により上記感光性樹脂パターン87A, 87Bを1.5 μm以上膜減りさせると感光性樹脂パターン87Bが消失してソース・ドレイン配線12, 21が露出すると共に電極端子5, 6上に膜減りした感光性樹脂パターン87Cをそのまま残すことができる。上記酸素プラズマ処理で感光性樹脂パターン87Cのパターン幅が細くなっても大きなパターン寸法を有するドレイン電極も兼ねる絵素電極22と電極端子5, 6の周囲に陽極酸化層が形成されるだけで、電気特性と歩留及び品質に与える影響は殆ど無いのは特筆すべき特徴である。そして図3(g)と図4(g)に示したように膜減りした感光性樹脂パターン87Cをマスクとして実施例1と同様に光を照射しながらソース・ドレイン配線12, 21を陽極酸化して酸化層68, 69を形成するとともにソース・ドレイン配線12, 21間に露出している第2の非晶質シリコン層33Aと厚み方向に隣接する第1の非晶質シリコン層31Aの一部を陽極酸化して絶縁層である不純物を含む酸化シリコン層66と不純物を含まない酸化シリコン層(図示せず)を形成する。

20

30

【0088】

陽極酸化終了後、感光性樹脂パターン87Cを除去すると図3(h)と図4(h)に示したようにその側面に陽極酸化層を形成された低抵抗金属層35A, 35Cよりなる電極端子6, 5が露出する。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の実施例2が完了する。蓄積容量15の構成に関しては実施例1と同一である。

【0089】

実施例1と実施例2ではソース・ドレイン配線の形成工程と透明導電性の絵素電極の形成工程が独立しており、4枚のフォトマスクでアクティブ基板を作製しているが、絵素電極と走査線の形成を1枚のフォトマスクで処理することによりさらに工程削減を推進して4枚と3枚のフォトマスクでアクティブ基板を作製する事が可能であるので、それを実施例3、実施例4及び実施例5として説明する。

40

【実施例3】

【0090】

実施例3では先ずガラス基板2の一主面上にSPT等の真空製膜装置を用いて膜厚0.1~0.2 μm程度の透明導電層91として例えばITOと、膜厚0.1~0.3 μm程度の第1の金属層92を被着する。以降の説明で明確になるが実施例3~実施例5において

50

は走査線が透明導電層と金属層との積層で構成されるため、陽極酸化では走査線の側面に絶縁層を形成することは不可能である。そこで絶縁層には電着より有機絶縁層を形成するので走査線材料としては透明導電層であるITOと電池反応を生じないような第1の金属層として例えばCr, Ta, Mo等の高融点金属あるいはそれらの合金やシリサイドが選ばれる。低抵抗化のためにAlを採用するならば耐熱性のあるAl(Nd)合金の単層が最もシンプルで、次にTaを介在させてTa/Al(Zr, Hf)さらにはTa/Al/Taの積層と構成が複雑になる。

【0091】

次にガラス基板2の全面にPCVD装置を用いてゲート絶縁層となる第1のSiNx層30、不純物をほとんど含まず絶縁ゲート型トランジスタのチャンネルとなる第1の非晶質シリコン層31、及びソース・ドレインとなる不純物を含む第2の非晶質シリコン層33と3種類の薄膜層を例えば、0.3-0.2-0.05 μ m程度の膜厚で順次被着し、そして微細加工技術により図5(a)と図6(a)に示したように第2の非晶質シリコン層33Aと第1の非晶質シリコン層31Aとの積層よりなる半導体層領域を選択的に形成してゲート絶縁層30を露出する。

【0092】

続いて図5(b)と図6(b)に示したようにゲート電極11Aも兼ねる走査線11上の領域82Aの膜厚が例えば2 μ mで、透明導電層91Bと第1の金属層92Bとの積層よりなる擬似絵素電極93と、透明導電層91Aと第1の金属層92Aとの積層よりなる擬似電極端子94及び透明導電層91Cと第1の金属層92Cとの積層よりなる擬似電極端子95に対応した感光性樹脂パターン82Bの膜厚1 μ mより厚い感光性樹脂パターン82A, 82Bをハーフトーン露光技術により形成し、感光性樹脂パターン82A, 82Bをマスクとしてゲート絶縁層30及び第1の金属層92に加えて透明導電層91をも順次除去してガラス基板2を露出する。

【0093】

このようにしてゲート電極11Aも兼ねる走査線11と擬似絵素電極93と擬似電極端子94, 95に対応した多層膜パターンを得た後、続いて酸素プラズマ等の灰化手段により上記感光性樹脂パターン82A, 82Bを1 μ m以上膜減りさせると図5(c)と図6(c)に示したように感光性樹脂パターン82Bが消失し、擬似絵素電極93上と擬似電極端子94, 95上のゲート絶縁層30A~30Cが露出すると共に走査線11上にのみ膜減りした感光性樹脂パターン82Cをそのまま残すことができる。上記酸素プラズマ処理では後続のソース・ドレイン配線の形成工程におけるマスク合わせ精度が低下しないように異方性を強めてパターン寸法の変化を抑制することが望ましいことは既に述べた通りである。あるいはレジストパターンの寸法変化量を見込んでレジストパターン82Aのパターン寸法をあらかじめ大きく設計しても良い。

【0094】

続いて図6(c)に示したようにゲート電極11Aの側面に有機絶縁層76を形成する。このためには図16に示した接続パターン78に鋭い刃先を有する鰐口クリップ等の接続手段を用いて接続パターン78上の感光性樹脂パターン82C(78)を突き破り走査線11に+(プラス)電位を与えるようにするが電着液の組成によっては-(マイナス)電位を与えても良い。そして有機絶縁層として例えば電着電圧数Vで0.3 μ mの膜厚を有するポリイミド樹脂層を形成する。擬似絵素電極93は電氣的に孤立しているので擬似絵素電極93の周囲には有機絶縁層76は形成されない。

【0095】

引き続き図5(d)と図6(d)に示したように膜減りした感光性樹脂パターン82Cをマスクとしてゲート絶縁層30A~30Cと第1の金属層92A~92Cを順次除去して透明導電層91A~91Cを露出すると夫々透明導電層よりなる走査線の電極端子5Aと絵素電極22と信号線の電極端子6Aが得られる。

【0096】

前記感光性樹脂パターン82Cを除去した後、ソース・ドレイン配線の形成工程ではSP

10

20

30

40

50

T等の真空製膜装置を用いて膜厚0.1 μm 程度の耐熱金属層として例えばTi, Ta等の薄膜層34と、膜厚0.3 μm 程度の低抵抗配線層としてAl薄膜層35を順次被着する。そして微細加工技術により感光性樹脂パターンを用いて図5(e)と図6(e)に示したように絵素電極22の一部を含んで34Aと35Aとの積層よりなる絶縁ゲート型トランジスタのドレイン電極21と信号線の電極端子6Aの一部を含んで同じくソース電極も兼ねる信号線12を選択的に形成してゲート絶縁層30Aを露出するが、ここでは従来例と同様に第2の非晶質シリコン層33A及び第1の非晶質シリコン層31Aを順次食刻し、第1の非晶質シリコン層31Aは0.05~0.1 μm 程度残して食刻する。走査線の電極端子5Aと信号線の電極端子6Aは絵素電極22と同様にソース・ドレイン配線12, 21の食刻が終るとガラス基板2上に露出して形成されることが理解されよう。なおソース・ドレイン配線12, 21の構成としては抵抗値の制約が緩いのであれば簡素化してTa, Cr, MoW合金等の単層とすることも可能である。

10

【0097】

ソース・ドレイン配線12, 21の形成後、ガラス基板2の全面に透明性の絶縁層としてPCVD装置を用いて0.3 μm 程度の膜厚の第2のSiNx層を被着してパシベーション絶縁層37とし、図5(f)と図6(f)に示したように透明導電性の絵素電極22上と透明導電性の電極端子5A, 6A上にそれぞれ開口部38, 63, 64を形成し、各開口部内のパシベーション絶縁層を選択的に除去して絵素電極22と電極端子5A, 6Aの大部分を露出する。

【0098】

このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の実施例3が完了する。蓄積容量15の構成に関しては図5(f)に示したように、ソース・ドレイン配線12, 21と同時に絵素電極22の一部を含んで形成された蓄積電極72と前段の走査線11に設けられた突起部とがゲート絶縁層30Aを介して平面的に重なることで構成している例(右下がり斜線部52)を例示しているが、蓄積容量15の構成はこれに限られるものではなく、実施例1と同じように走査線11と同時に形成される蓄積容量線16と絵素電極22との間にゲート絶縁層30Bを含む絶縁層を介して構成しても良い。静電気対策線40は実施例1、実施例2と同一である。

20

【0099】

実施例3では走査線の電極端子と信号線の電極端子を共に透明導電層で構成したが、走査線の一部である透明導電性の電極端子5A上にソース・ドレイン配線材と同一の金属性の電極端子5と信号線12の一部をソース・ドレイン配線材と同一の金属性の電極端子6とすることも可能であり、必要に応じてパターン設計を行えば良い。

30

【0100】

実施例3ではコンタクト形成時に透明導電性の絵素電極22がガラス基板2上に露出するので、ソース・ドレイン配線12, 21の形成時に耐熱金属層34にピンホールが発生すると低抵抗金属層35にアルミニウムを用いた場合、ソース・ドレイン配線12, 21の形成のための感光性樹脂の現像工程においてアルカリ性現像液がピンホールを介してアルミニウムと透明導電層であるITOとの電池反応を生じてITOが消失することが公知である。この電池効果を回避するためにはITOに換えてIZOを採用する、あるいはアルミニウムにニオブウム(Nd)を数%添加する等の材料的な対策が有効であるが、次に述べる実施例4では透明導電層が露出する時期を製造工程の最後とすることでアルミニウムとITOとの化学反応を回避するプロセス的な対応も可能である。

40

【実施例4】

【0101】

実施例4では図7(c)と図8(c)に示したように擬似絵素電極93と擬似電極端子94, 95上のゲート絶縁層30A~30Cを露出すると共に走査線11上にのみ膜減りした感光性樹脂パターン82Cをそのまま残し、ゲート電極11Aの側面に有機絶縁層76を形成するまでは実施例3と同一の製造工程で進行する。

【0102】

50

続いて図7(d)と図8(d)に示したように膜減りした感光性樹脂パターン82Cをマスクとしてゲート絶縁層30A~30Cを除去して第1の金属層92A~92Cを露出すると夫々走査線の擬似電極端子94と擬似絵素電極93と信号線の擬似電極端子95が得られる。

【0103】

前記感光性樹脂パターン82Cを除去した後、ソース・ドレイン配線の形成工程ではSPT等の真空製膜装置を用いて膜厚0.1 μ m程度の耐熱金属層として例えばTi, Ta等の薄膜層34と、膜厚0.3 μ m程度の低抵抗配線層としてAl薄膜層35を順次被着する。そして微細加工技術により感光性樹脂パターンを用いて図7(e)と図8(e)に示したように擬似絵素電極93の一部を含んで34Aと35Aとの積層よりなる絶縁ゲート型トランジスタのドレイン電極21と信号線の擬似電極端子95の一部を含んで同じくソース電極も兼ねる信号線12を選択的にして形成ゲート絶縁層30Aを露出するが、ここでは従来例と同様に第2の非晶質シリコン層33A及び第1の非晶質シリコン層31Aを順次食刻し、第1の非晶質シリコン層31Aは0.05~0.1 μ m程度残して食刻する。走査線の擬似電極端子94と信号線の擬似電極端子95は擬似絵素電極93と同様にソース・ドレイン配線12, 21の食刻が終るとガラス基板2上に露出して形成されることが理解されよう。なおソース・ドレイン配線12, 21の構成としては抵抗値の制約が緩いのであれば簡素化してTa, Cr, MoW等の単層とすることも可能である。

10

【0104】

ソース・ドレイン配線12, 21の形成後、ガラス基板2の全面に透明性の絶縁層としてPCVD装置を用いて0.3 μ m程度の膜厚の第2のSiNx層を被着してパシベーション絶縁層37とし、図7(f)と図8(f)に示したように擬似絵素電極93上と走査線の擬似電極端子94上と信号線の擬似電極端子95上にそれぞれ開口部38, 63, 64を形成し、各開口部内のパシベーション絶縁層と第1の金属層92A~92Cを選択的に除去して透明導性の絵素電極22と透明導性の電極端子5A, 6Aの大部分を露出する。

20

【0105】

このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の実施例4が完了する。蓄積容量15の構成に関しては図7(f)に示したように、ソース・ドレイン配線12, 21と同時に擬似絵素電極93の一部を含んで形成された蓄積電極72と前段の走査線11に設けられた突起部とがゲート絶縁層30Aを介して平面的に重なることで構成している例(右下がり斜線部52)を例示している。

30

【0106】

実施例3と実施例4では走査線の形成工程とコンタクトの形成工程とをハーフトーン露光技術により1枚のフォトマスクで処理して製造工程の削減を推進しているが、パシベーション絶縁層には従来通りのSiNxを用いているのでアクティブ基板の製造には4枚のフォトマスクが必要である。SiNxを用いたパシベーション形成に代えて実施例2のようにソース・ドレイン配線材に陽極酸化可能な金属薄膜を用い、ソース・ドレイン配線の形成時に陽極酸化により絶縁性の陽極酸化層を形成してソース・ドレイン配線のパシベーション形成を行うことが可能であり、チャンネルエッチ型の絶縁ゲート型トランジスタでは同時にチャンネル表面に酸化シリコン層を形成してチャンネルのパシベーション形成を行うことも可能であり、これによって写真食刻工程数の削減も推進されるのでそれを実施例5として説明する。

40

【実施例5】

【0107】

実施例5では図9(d)と図10(d)に示したように膜減りした感光性樹脂パターン82Cをマスクとして第2の非晶質シリコン層33A~33Cと第1の非晶質シリコン層31A~31Cとゲート絶縁層30A~30Cと第1の金属層92A~92Cを順次除去して透明導電層91A~91Cを露出し、夫々透明導電層よりなる走査線の一部5Aと絵素電極22と信号線の電極端子6Aを得るまでは実施例3とほぼ同一の製造工程で進行する。ただし後述する理由で電極端子6A(擬似電極端子95)は必ずしも必要ではなく、ま

50

た第1の非晶質シリコン層31の膜厚は0.1 μm と薄く製膜してよい。

【0108】

続いてソース・ドレイン配線の形成工程ではSPT等の真空製膜装置を用いて膜厚0.1 μm 程度の陽極酸化可能な耐熱金属層として例えばTi, Ta等の薄膜層34と、膜厚0.3 μm 程度の同じく陽極酸化可能な低抵抗配線層としてAL薄膜層35を順次被着する。そしてこれら2層の薄膜よりなるソース・ドレイン配線材を微細加工技術により感光性樹脂パターン87A, 87Bを用いて順次食刻してゲート絶縁層30Aを露出し、図9(e)と図10(e)に示したように絵素電極22の一部を含んで34Aと35Aの積層よりなる絶縁ゲート型トランジスタのドレイン電極21とソース配線も兼ねる信号線12を選択的に形成し、ソース・ドレイン配線12, 21の形成と同時に露出している走査線の一部5Aを含んで走査線の電極端子5と信号線の一部よりなる電極端子6も形成する。すなわち実施例4のように擬似電極端子95は必ずしも必要ではない。なお不純物を含む第2の非晶質シリコン層33Aと不純物を含まない第1の非晶質シリコン層31Aの食刻は不要である。この時に実施例2と同様に電極端子5, 6上の領域87Aの膜厚が例えば3 μm とソース・ドレイン配線12, 21上の領域87Bの膜厚1.5 μm よりも厚い感光性樹脂パターン87A, 87Bをハーフトーン露光技術により形成しておくことが実施例5の重要な特徴である。電極端子5, 6に対応した87Aの最小寸法は数10 μm と大きく、フォトリソグラフィ製作もまたその仕上がりに寸法管理も極めて容易であるが、信号線12に対応した領域87Bの最小寸法は4~8 μm と比較的寸法精度が高いので中間調領域としては細いパターンを必要とする。しかしながら従来例で説明したように1回の露光処理と2回の食刻処理で形成するソース・ドレイン配線12, 21と比較すると本発明のソース・ドレイン配線12, 21は1回の露光処理と1回の食刻処理で形成されるためにパターン幅の変動する要因が少なく、ソース・ドレイン配線12, 21の寸法管理も、ソース・ドレイン配線12, 21間すなわちチャンネル長の寸法管理も従来のハーフトーン露光技術よりはパターン精度の管理が容易である。

【0109】

ソース・ドレイン配線12, 21の形成後、酸素プラズマ等の灰化手段により上記感光性樹脂パターン87A, 87Bを1.5 μm 以上膜減りさせると感光性樹脂パターン87Bが消失してソース・ドレイン配線12, 21と蓄積電極72が露出すると共に電極端子5, 6上にのみ膜減りした感光性樹脂パターン87Cをそのまま残すことができる。上記酸素プラズマ処理で感光性樹脂パターン87Cのパターン幅が細くなっても大きなパターン寸法を有する電極端子5, 6の周囲に陽極酸化層が形成されるだけで、液晶表示装置の電気特性と歩留及び品質に与える影響は殆ど無いのは特筆すべき特徴である。そして感光性樹脂パターン87Cをマスクとして光を照射しながら図9(f)と図10(f)に示したようにソース・ドレイン配線12, 21を陽極酸化して酸化層68, 69を形成するとともにソース・ドレイン配線12, 21間に露出している第2の非晶質シリコン層33Aと厚み方向に隣接する第1の非晶質シリコン層31Aの一部を陽極酸化して絶縁層である不純物を含む酸化シリコン層66と不純物を含まない酸化シリコン層(図示せず)を形成する。

【0110】

陽極酸化終了後、感光性樹脂パターン87Cを除去すると図9(g)と図10(g)に示したようにその側面に陽極酸化層を形成された低抵抗薄膜層35Aよりなる電極端子5, 6が露出する。走査線の電極端子5の側面は静電気対策用の高抵抗短絡線40(91C)を経由して陽極酸化電流が流れるので信号線の電極端子6と比べると側面に形成された陽極酸化層の厚みは薄くなることを理解されたい。なおソース・ドレイン配線12, 21の構成としては抵抗値の制約が緩いのであれば簡素化して陽極酸化可能なTa単層とすることも可能である。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の実施例5が完了する。蓄積容量15の構成に関しては実施例3と同一である。

【0111】

実施例 5 ではこのように、ソース・ドレイン配線 1 2, 2 1 とソース・ドレイン配線 1 2, 2 1 間に露出している第 2 の非晶質シリコン層 3 3 A の陽極酸化時にドレイン電極 2 1 と電氣的に繋がっている絵素電極 2 2 も露出しているために絵素電極 2 2 も同時に陽極酸化される点の実施例 1 と大きく異なる。このため絵素電極 2 2 を構成する透明導電層の膜質によっては陽極酸化によって抵抗値の増大することもあり、その場合には透明導電層の製膜条件を適宜変更して酸素不足の膜質としておく必要があるが陽極酸化で透明導電層の透明度が低下することはない。また、ドレイン電極 2 1 と絵素電極 2 2 と蓄積電極 7 2 を陽極酸化するための電流も絶縁ゲート型トランジスタのチャンネルを通して供給されるが、絵素電極 2 2 の面積が大きいために大きな化成電流または長時間の化成が必要となり、いくら強い外光を照射してもチャンネル部の抵抗が障害となり、ドレイン電極 2 1 と蓄積電極 7 2 上に信号線 1 2 上と同等の膜質と膜厚の陽極酸化層 6 9 を形成することは化成時間の延長だけでは対応困難である。しかしながらドレイン配線 2 1 上に形成される陽極酸化層 6 9 が多少不完全であっても実用上は支障の無い信頼性が得られることが多い。なぜならば先述したように基本的には信号線 1 2 上にのみ直流成分が流れないように絶縁層を形成しておけば良いからである。

【0 1 1 2】

実施例 5 では電極端子 5, 6 は信号線 1 2 と同一の金属材で構成したが、実施例 3 のように擬似電極端子 9 4, 9 5 を導入して信号線 1 2 が透明導電性の電極端子 6 A の一部を含んで形成されれば透明導電性の電極端子 5 A, 6 A を具備させる事も容易である。この場合はソース・ドレイン配線の形成にハーフトーン露光技術を採用する必要はないが、透明導電性の電極端子 5 A, 6 A の抵抗値の増大には留意する必要がある。なお、走査線の一部 5 A 及び信号線 1 2 下に形成された透明導電性のパターン 6 A (9 1 C) と短絡線 4 0 とを接続する透明導電層パターンはその形状を細長い線状とすることで静電気対策における高抵抗配線とすることが可能であるが、その他の導電性部材を用いた静電気対策も勿論可能である。

【0 1 1 3】

以上説明した液晶表示装置は T N 型の液晶セルを用いたものであったが、絵素電極とは所定の距離を隔てて形成された一对の対向電極と絵素電極とで横方向の電界を制御する I P S (I n - P l a i n - S w t i c i n g) 方式の液晶表示装置においても本発明で提案する工程削減は有用であるので、それを以降の実施例で説明する。

【実施例 6】

【0 1 1 4】

実施例 6 では従来例と同様に先ずガラス基板 2 の一主面上に S P T 等の真空製膜装置を用いて膜厚 0. 1 ~ 0. 3 μ m 程度の第 1 の金属層 9 2 として例えば C r, T a, M o 等あるいはそれらの合金やシリサイドを被着する。さらにガラス基板 2 の全面に P C V D 装置を用いてゲート絶縁層となる第 1 の S i N x 層 3 0、不純物をほとんど含まず絶縁ゲート型トランジスタのチャンネルとなる第 1 の非晶質シリコン層 3 1、及びソース・ドレインとなる不純物を含む第 2 の非晶質シリコン層 3 3 と 3 種類の薄膜層を例えば、0. 3 - 0. 2 - 0. 0 5 μ m 程度の膜厚で順次被着し、そして微細加工技術により図 1 1 (a) と図 1 2 (a) に示したように第 2 の非晶質シリコン層 3 3 A と第 1 の非晶質シリコン層 3 1 A との積層よりなる半導体層領域を選択的に形成してゲート絶縁層 3 0 を露出する。

【0 1 1 5】

次に図 1 1 (b) と図 1 2 (b) に示したようにコンタクト形成領域 8 4 B である開口部 6 3 A, 6 5 A の膜厚が例えば 1 μ m で、ゲート電極 1 1 A も兼ねる走査線 1 1 と蓄積容量線も兼ねる対向電極 1 6 に対応した領域 8 4 A 上の膜厚 2 μ m より薄い感光性樹脂パターン 8 4 A, 8 4 B をハーフトーン露光技術により形成し、感光性樹脂パターン 8 4 A, 8 4 B をマスクとしてゲート絶縁層 3 0 及び第 1 の金属層を順次除去してガラス基板 2 を露出する。

【0 1 1 6】

続いて酸素プラズマ等の灰化手段により上記感光性樹脂パターン 8 4 A, 8 4 B を 1 μ m

以上膜減りさせると、図 1 1 (c) と図 1 2 (c) に示したように感光性樹脂パターン 8 4 B が消失して開口部 6 3 A, 6 5 A 内には夫々ゲート絶縁層 3 0 A, 3 0 B が露出する共に走査線 1 1 と対向電極 1 6 上に膜減りした感光性樹脂パターン 8 4 C をそのまま残すことができる。

【0 1 1 7】

引き続き図 1 1 (c) に示したようにゲート電極 1 1 A と対向電極 1 6 の側面に絶縁層 7 6 を形成する。このためには図 1 7 に示したように走査線 1 1 (対向電極 1 6 も同様であるがここでは図示を略す) を並列に束ねる配線 7 7 とガラス基板 2 の外周部で電着または陽極酸化時に電位を与えるための接続パターン 7 8 が必要であり、さらにプラズマ C V D による非晶質シリコン層 3 1, 3 3 とシリコン窒化層 3 0, 3 2 の適当なマスク手段を用いた製膜領域 7 9 が接続パターン 7 8 より内側に限定され、少なくとも接続パターン 7 8 が露出している必要がある。接続パターン 7 8 に鋭い刃先を有する鰐口クリップ等の接続手段を用いて接続パターン 7 8 上の感光性樹脂パターン 8 4 C (7 8) を突き破り走査線 1 1 に電位を与えて電着または陽極酸化を行い、絶縁層 7 6 には有機絶縁層または陽極酸化層の何れかを形成する。

10

【0 1 1 8】

さらに図 1 1 (d) と図 1 2 (d) に示したように膜減りした感光性樹脂パターン 8 4 C をマスクとして開口部 6 3 A, 6 5 A 内のゲート絶縁層 3 0 A, 3 0 B を食刻して夫々走査線 1 1 の一部 7 3 と対向電極 1 6 の一部 7 5 を露出する。

【0 1 1 9】

前記感光性樹脂パターン 8 4 C を除去した後、ソース・ドレイン配線の形成工程では S P T 等の真空製膜装置を用いて膜厚 0. 1 μm 程度の耐熱金属層として例えば T i, T a 等の耐熱金属薄膜層 3 4 と、膜厚 0. 3 μm 程度の低抵抗配線層として A l 薄膜層 3 5 を順次被着する。そして図 1 1 (e) と図 1 2 (e) に示したように、これら 2 層の薄膜よりなるソース・ドレイン配線材を微細加工技術により感光性樹脂パターンを用いて順次食刻して 3 4 A と 3 5 A の積層よりなり絵素電極となる絶縁ゲート型トランジスタのドレイン電極 2 1 とソース配線も兼ねる信号線 1 2 を選択的に形成するが、ここでは従来例と同様に第 2 の非晶質シリコン層 3 3 A 及び第 1 の非晶質シリコン層 3 1 A を順次食刻し、第 1 の非晶質シリコン層 3 1 A は 0. 0 5 ~ 0. 1 μm 程度残して食刻する。なお、ソース・ドレイン配線 1 2, 2 1 の形成と同時に画像表示部外の領域で開口部 6 3 A 内の走査線 1 1 の一部 7 3 を含んで走査線の電極端子 5 と信号線 1 2 の一部よりなる電極端子 6 も同時に形成する。なおここでもソース・ドレイン配線 1 2, 2 1 の構成としては抵抗値の制約が緩いのであれば簡素化して T a, C r, M o 等の単層とすることも可能である。

20

30

【0 1 2 0】

ソース・ドレイン配線 1 2, 2 1 の形成後は、従来の 5 枚マスク・プロセスと同様にガラス基板 2 の全面に透明性の絶縁層として 0. 3 μm 程度の膜厚の第 2 の S i N x 層を被着してパシベーション絶縁層 3 7 とし、図 1 1 (f) と図 1 2 (f) に示したように走査線 1 1 と信号線 1 2 の電極端子 5, 6 上にそれぞれ開口部 6 3, 6 4 を選択的に形成して電極端子 5, 6 の大部分を露出し、アクティブ基板 2 として完成する。

【0 1 2 1】

このようにして得られたアクティブ基板 2 とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の実施例 6 が完了する。I P S 型の液晶表示装置では以上の説明からも明らかのようにアクティブ基板 2 上に透明導電性の絵素電極 2 2 は不要であり、したがってソース・ドレイン配線上の中間導電層 3 6 A も不要となる。積容量 1 5 の構成に関しては対向電極 (蓄積容量線) 1 6 と絵素電極 (ドレイン電極) 2 1 とがゲート絶縁層 3 0 B を介して構成している (右下がり斜線部 5 0) 例を図 1 1 (f) に例示しているが、蓄積容量 1 5 の構成はこれに限られるものではなく、絵素電極 2 1 と前段の走査線 1 1 との間にゲート絶縁層 3 0 A を含む絶縁層を介して構成しても良い。なお、図 1 1 (f) において走査線の電極端子 5 と信号線の電極端子 6 との間を高抵抗性部材、例えば O F F 状態の絶縁ゲート型トランジスタや細長い導電性線路で接続する静電気対策は特に図示しなかったが、

40

50

開口部 6 3 A が設けられ走査線 1 1 の一部 7 3 を露出する工程が付与されているので高抵抗性の部位を用いた静電気対策は容易である。

【0 1 2 2】

実施例 6 ではアクティブ基板 2 のパシベーションに従来例と同様に P C V D 装置を用いて作製したシリコン窒化層 (S i N x) が採用されているので現存する量産工場においてプロセスの変更点が少なく導入が容易となるメリットが大きい、ここでも実施例 2 及び実施例 5 と同様にソース・ドレイン配線の陽極酸化によるパシベーション技術を付与することによって更なる工程削減と低コスト化が可能で、それを実施例 7 として説明する。

【実施例 7】

【0 1 2 3】

実施例 7 では図 1 3 (d) と図 1 4 (d) に示したように膜減りした感光性樹脂パターン 8 4 C をマスクとして開口部 6 3 A , 6 5 A 内のゲート絶縁層 3 0 A , 3 0 B を食刻して夫々走査線 1 1 の一部 7 3 と対向電極 1 6 の一部 7 5 を露出するまでは実施例 6 とほぼ同一の製造工程で進行する。ただし、第 1 の非晶質シリコン層 3 1 の膜厚は 0 . 1 μ m と薄く製膜してよい。

【0 1 2 4】

続いてソース・ドレイン配線 1 2 , 2 1 の形成工程では S P T 等の真空製膜装置を用いて膜厚 0 . 1 μ m 程度の陽極酸化可能な耐熱金属層として例えば T i , T a 等の耐熱金属薄膜層 3 4 を、そして膜厚 0 . 3 μ m 程度の同じく陽極酸化可能な低抵抗配線層として A L 薄膜層 3 5 を順次被着する。そして図 1 3 (e) と図 1 4 (e) に示したようにこれら 2 層の薄膜よりなるソース・ドレイン配線材を微細加工技術により感光性樹脂パターン 8 7 A , 8 7 B を用いて順次食刻して 3 4 A と 3 5 A の積層よりなり絵素電極となる絶縁ゲート型トランジスタのドレイン電極 2 1 とソース電極も兼ねる信号線 1 2 を選択的に形成する。不純物を含む第 2 の非晶質シリコン層 3 3 A と不純物を含まない第 1 の非晶質シリコン層 3 1 A の食刻は不要である。ソース・ドレイン配線 1 2 , 2 1 の形成と同時に開口部 6 3 A 内の走査線 1 1 の一部 7 3 を含んで走査線の電極端子 5 と信号線の一部よりなる電極端子 6 も同時に形成するが、この時に実施例 5 と同様に電極端子 5 , 6 上の領域 8 7 A (5) , 8 7 A (6) の膜厚が例えば 3 μ m とソース・ドレイン配線 1 2 , 2 1 に対応した領域 8 7 B (1 2) , 8 7 B (2 1) の膜厚 1 . 5 μ m よりも厚い感光性樹脂パターン 8 7 A , 8 7 B をハーフトーン露光技術により形成する。

【0 1 2 5】

ソース・ドレイン配線 1 2 , 2 1 の形成後、酸素プラズマ等の灰化手段により上記感光性樹脂パターン 8 7 A , 8 7 B を 1 . 5 μ m 以上膜減りさせると感光性樹脂パターン 8 7 B が消失してソース・ドレイン配線 1 2 , 2 1 が露出すると共に電極端子 5 上と電極端子 6 上にのみ膜減りした感光性樹脂パターン 8 7 C (5) , 8 7 C (6) をそのまま残すことができる。そこで図 1 3 (f) と図 1 4 (f) に示したように感光性樹脂パターン 8 7 C (5) , 8 7 C (6) をマスクとして光を照射しながらソース・ドレイン配線 1 2 , 2 1 を陽極酸化してその表面に陽極酸化層 6 9 , 6 8 を形成するとともに、ソース・ドレイン配線 1 2 , 2 1 間に露出している第 2 の非晶質シリコン層 3 3 A と第 1 の非晶質シリコン層 3 1 A の一部を陽極酸化して絶縁層である不純物を含む酸化シリコン層 6 6 と不純物

【0 1 2 6】

陽極酸化終了後、感光性樹脂パターン 8 7 C (5) , 8 7 C (6) を除去すると図 1 3 (g) と図 1 4 (g) に示したように低抵抗薄膜層 3 5 A , 3 5 C よりなる電極端子 5 と電極端子 6 が露出する。信号線 1 2 の電極端子 6 の側面には信号線 1 2 と同様に陽極酸化層 6 9 , 6 8 が形成されているが、走査線の電極端子 5 の側面には陽極酸化層は形成されていない点に注意されたい。これは走査線の電極端子 5 を独立させて陽極酸化したためで、実施例 5 のように静電気対策のために抵抗性部材で走査線の電極端子 5 と信号線の電極端子 6 とを接続して陽極酸化すると、走査線の電極端子 5 の側面にもわずかなではあるが陽極酸化層が形成される。抵抗性部材としては I P S 型液晶表示装置の場

10

20

30

40

50

合透明導電層が不要なので走査線材料、信号線材料および半導体層の何れかが必要であるが、走査線 11 への接続のための開口部 63A が存在するので何れを選択するにも制約は無いが詳細な説明は省略する。このようにして得られたアクティブ基板 2 とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の実施例 7 が完了する。蓄積容量 15 の構成に関しては対向電極（蓄積容量線）16 と絵素電極（ドレイン電極）21 とがゲート絶縁層 30B を介して構成している（右下がり斜線部 50）例を図 13（g）に例示している。

【図面の簡単な説明】

【0127】

【図 1】本発明の実施例 1 にかかる表示装置用半導体装置の平面図 10

【図 2】本発明の実施例 1 にかかる表示装置用半導体装置の製造工程断面図

【図 3】本発明の実施例 2 にかかる表示装置用半導体装置の平面図

【図 4】本発明の実施例 2 にかかる表示装置用半導体装置の製造工程断面図

【図 5】本発明の実施例 3 にかかる表示装置用半導体装置の平面図

【図 6】本発明の実施例 3 にかかる表示装置用半導体装置の製造工程断面図

【図 7】本発明の実施例 4 にかかる表示装置用半導体装置の平面図

【図 8】本発明の実施例 4 にかかる表示装置用半導体装置の製造工程断面図

【図 9】本発明の実施例 5 にかかる表示装置用半導体装置の平面図

【図 10】本発明の実施例 5 にかかる表示装置用半導体装置の製造工程断面図

【図 11】本発明の実施例 6 にかかる表示装置用半導体装置の平面図 20

【図 12】本発明の実施例 6 にかかる表示装置用半導体装置の製造工程断面図

【図 13】本発明の実施例 7 にかかる表示装置用半導体装置の平面図

【図 14】本発明の実施例 7 にかかる表示装置用半導体装置の製造工程断面図

【図 15】実施例 1 及び実施例 2 における絶縁層形成のための接続パターンの配置図

【図 16】実施例 3、実施例 4 及び実施例 5 における絶縁層形成のための接続パターンの配置図

【図 17】実施例 6 及び実施例 7 における絶縁層形成のための接続パターンの配置図

【図 18】液晶パネルの実装状態を示す斜視図

【図 19】液晶パネルの等価回路図

【図 20】従来の液晶パネルの断面図 30

【図 21】従来例のアクティブ基板の平面図

【図 22】従来例のアクティブ基板の製造工程断面図

【図 23】合理化されたアクティブ基板の平面図

【図 24】合理化されたアクティブ基板の製造工程断面図

【符号の説明】

【0128】

1：液晶パネル

2：アクティブ基板（ガラス基板）

3：半導体集積回路チップ

4：TCP フィルム 40

5：走査線の電極端子

6：信号線の電極端子

9：カラーフィルタ（対向するガラス基板）

10：絶縁ゲート型トランジスタ

11：走査線

11A：（ゲート配線、ゲート電極）

12：信号線（ソース配線、ソース電極）

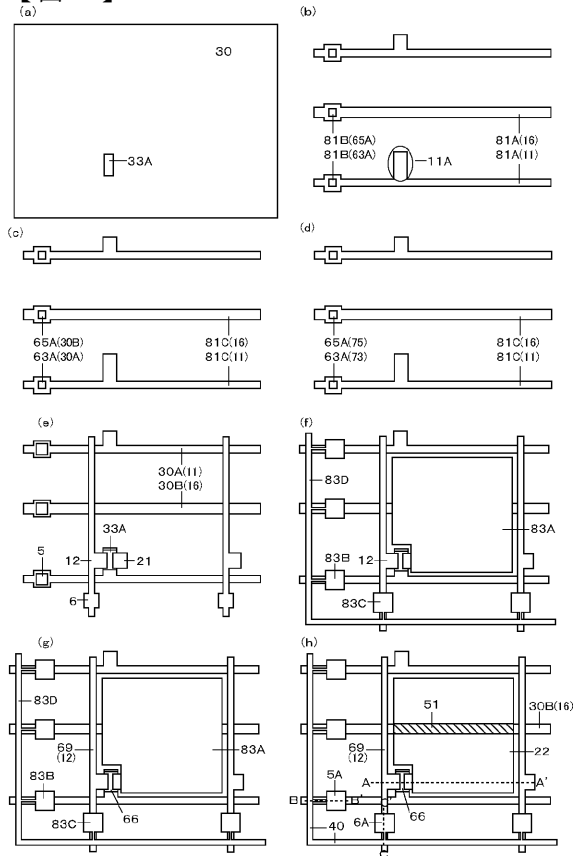
16：蓄積容量線（IPS 型においては対向電極）

17：液晶

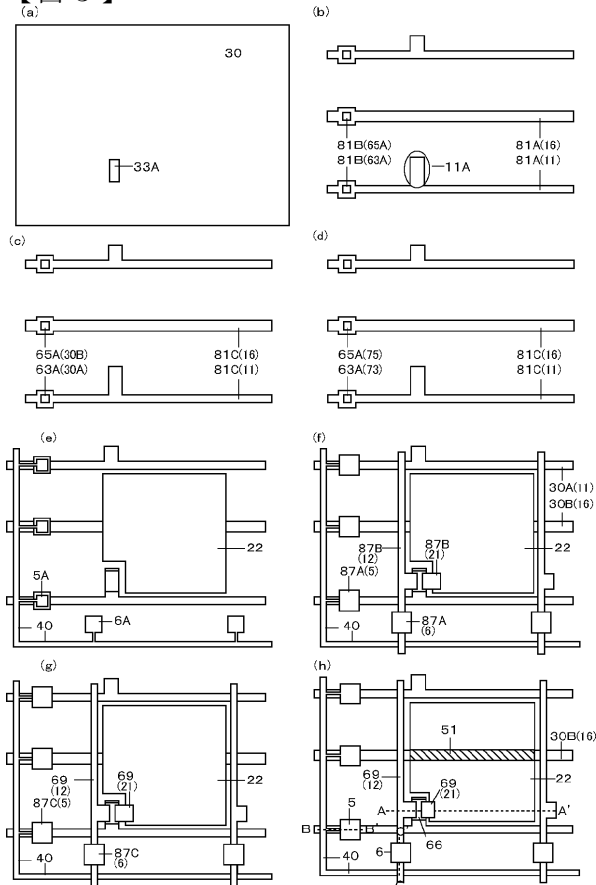
19：偏光板 50

20	：配向膜	
21	：ドレイン電極（IPS型液晶表示装置においては絵素電極）	
22	：（透明導電性の）絵素電極	
30, 30A, 30B, 30C	：ゲート絶縁層（第1のSiNx層）	
31, 31A, 31B, 31C	：（不純物を含まない）第1の非晶質シリコン層	
32, 32A, 32B, 32C	：第2のSiNx層	
32D	：チャネル保護絶縁層（エッチストップ層）	
33, 33A, 33B, 33C	：（不純物を含む）第2の非晶質シリコン層	
34, 34A	：（陽極酸化可能な）耐熱金属層	
35, 35A	：（陽極酸化可能な）低抵抗金属層（AL）	10
36, 36A	：（陽極酸化可能な）中間導電層	
37	：パシベーション絶縁層	
50, 51, 52	：蓄積容量形成領域	
62	：（ドレイン電極上の）開口部	
63, 63A	：（走査線上の）開口部	
64, 64A	：（信号線上の）開口部	
65, 65A	：（対向電極上の）開口部	
66	：不純物を含む酸化シリコン層	
68	：陽極酸化層（酸化チタン, TiO ₂ ）	
69	：陽極酸化層（アルミナ, Al ₂ O ₃ ）	20
70	：陽極酸化層（5酸化タンタル, Ta ₂ O ₅ ）	
72	：蓄積電極	
73	：走査線の一部	
75	：蓄積容量線の一部	
76	：走査線の側面に形成された絶縁層	
81A, 81B, 82A, 82B, 84A, 84B, 87A, 87B	：（ハーフトーン露光で形成された）感光性樹脂パターン	
83A	：（絵素電極形成のための通常の）感光性樹脂パターン	
91	：透明導電層	
92	：第1の金属層	30

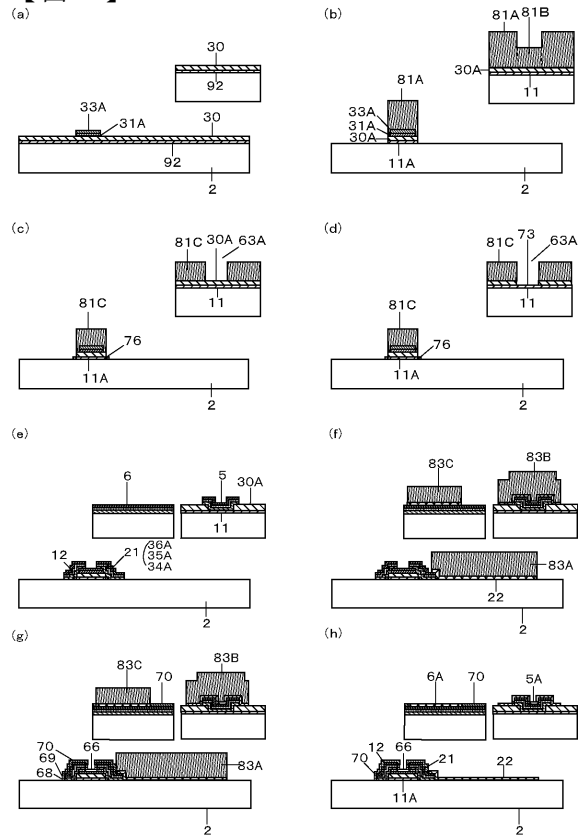
【図 1】



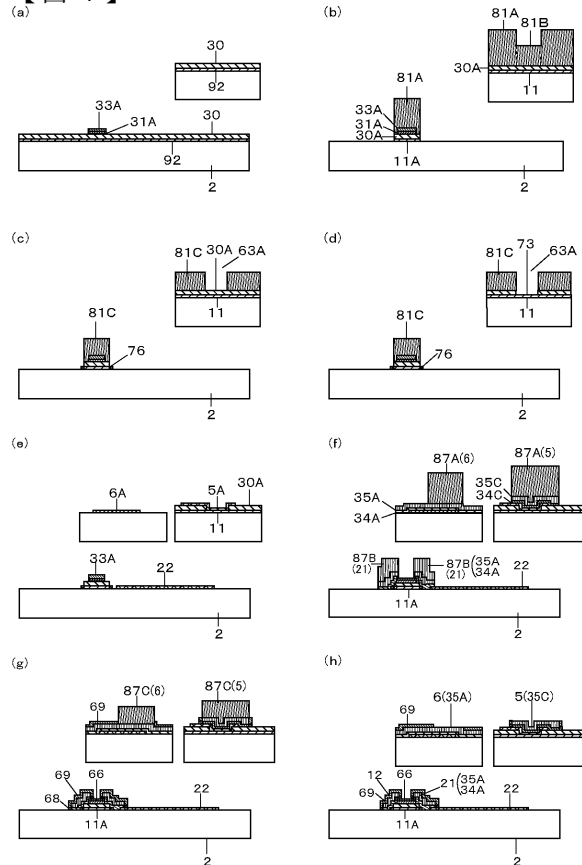
【図 3】



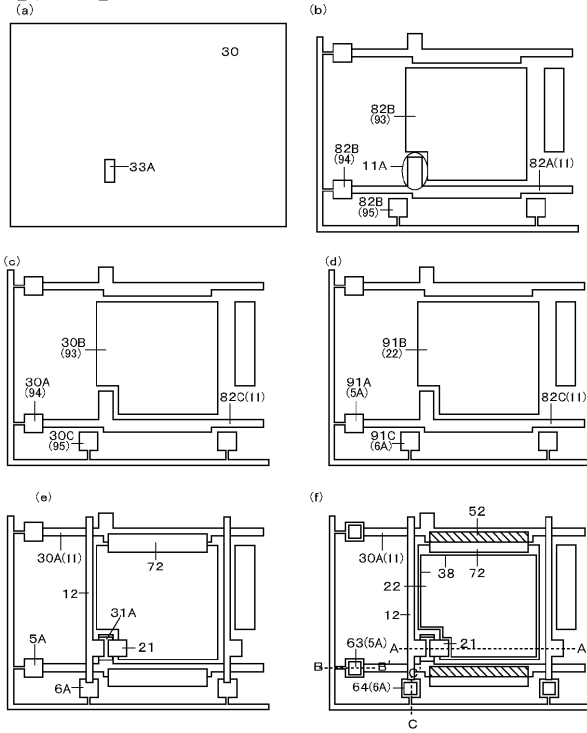
【図 2】



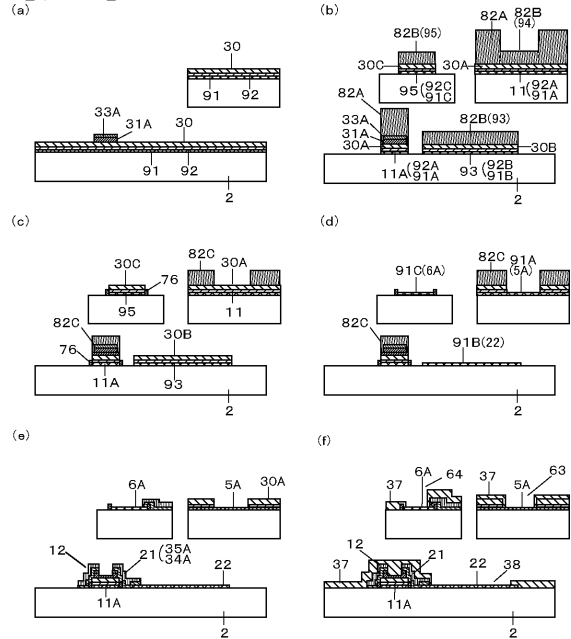
【図 4】



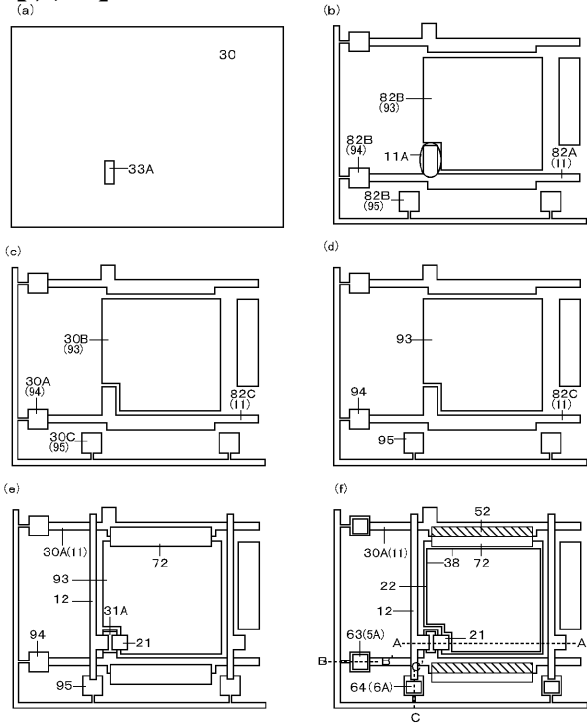
【図 5】



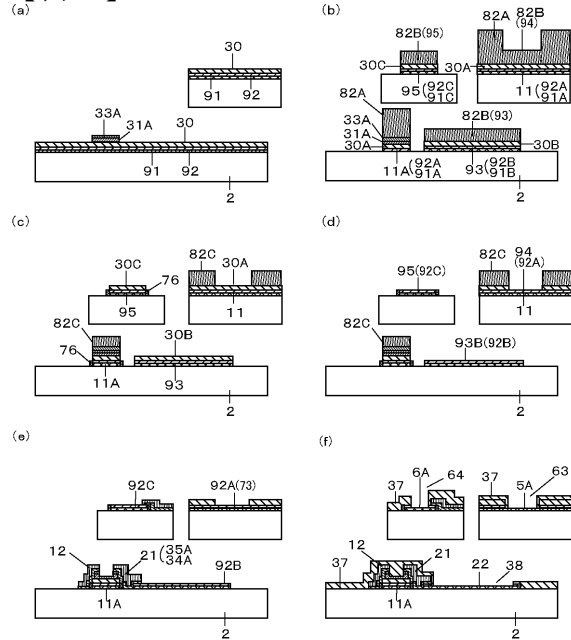
【図 6】



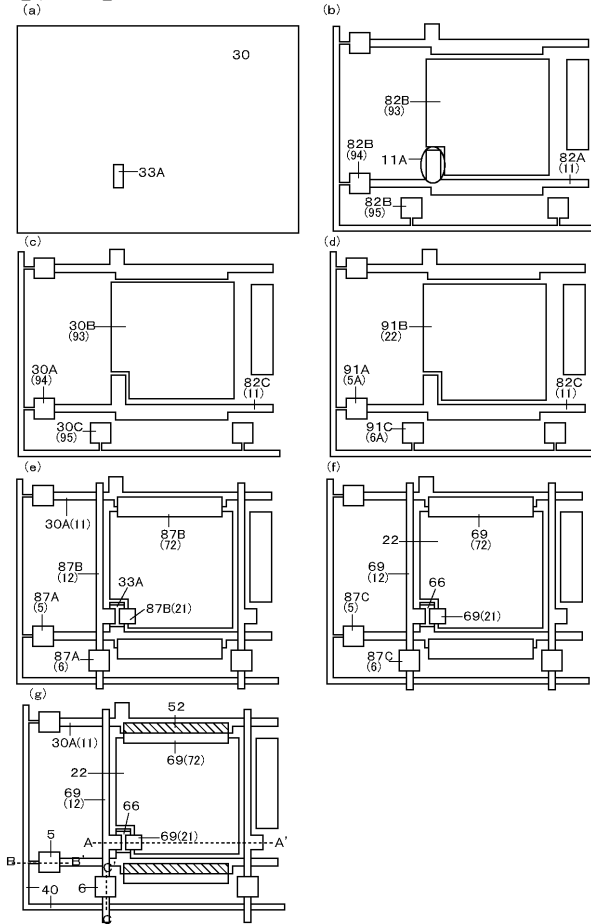
【図 7】



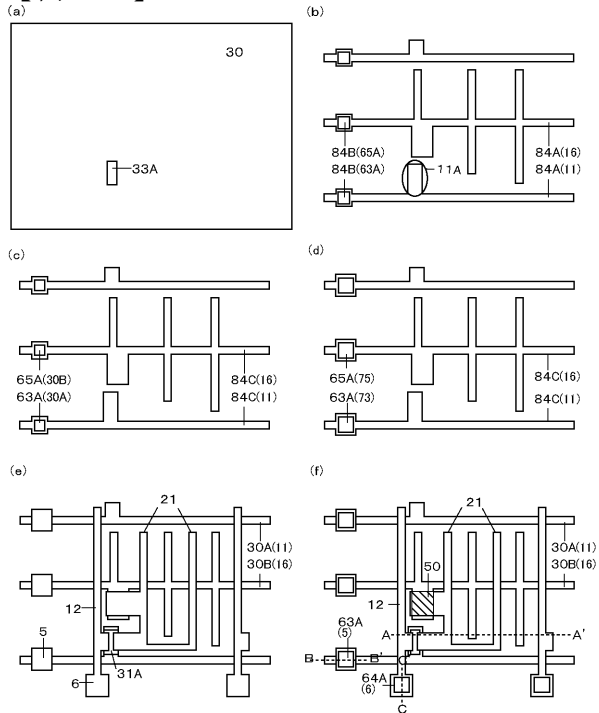
【図 8】



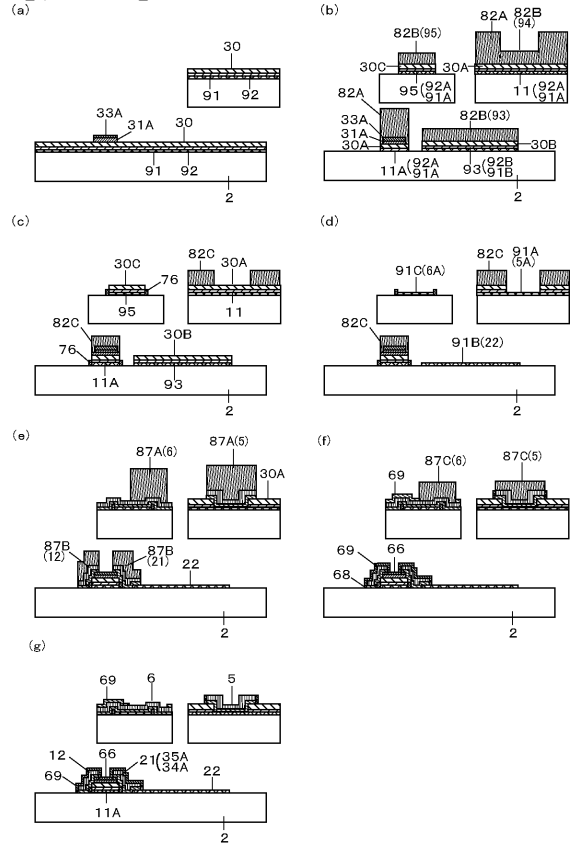
【図 9】



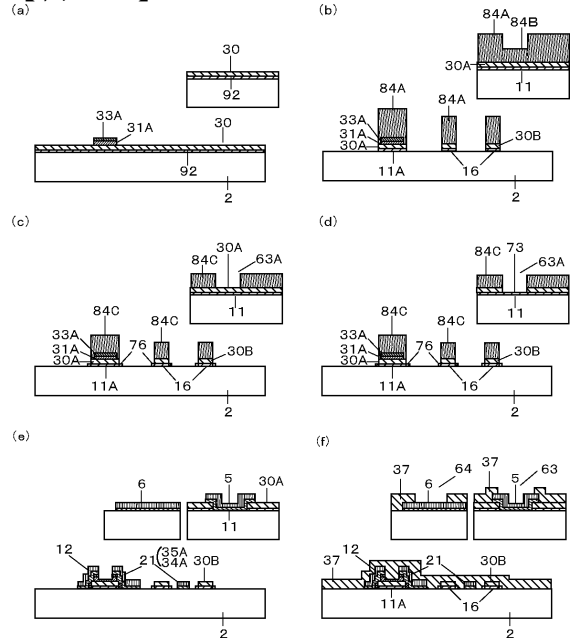
【図 11】



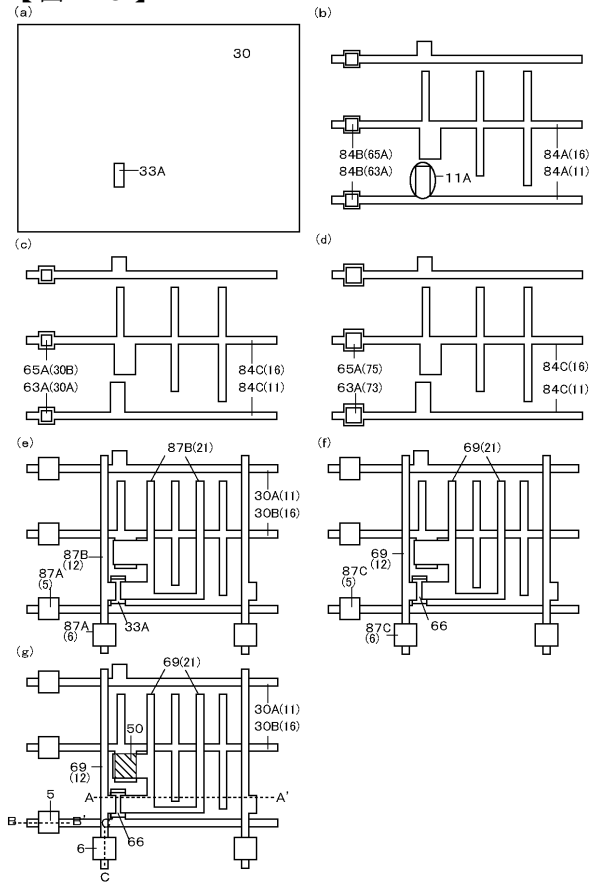
【図 10】



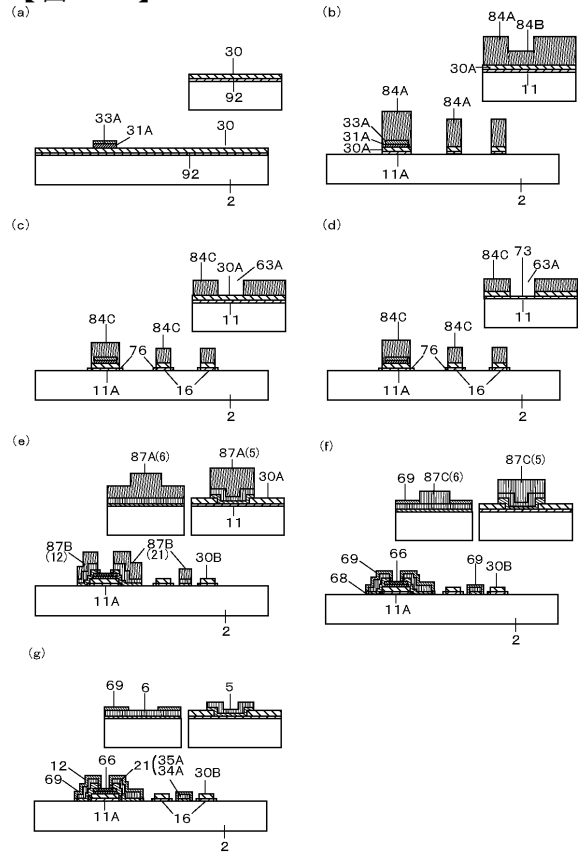
【図 12】



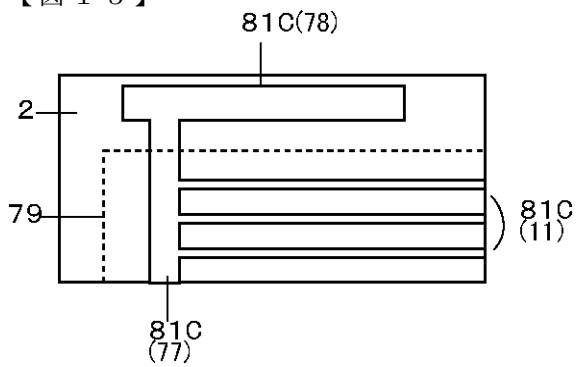
【図 13】



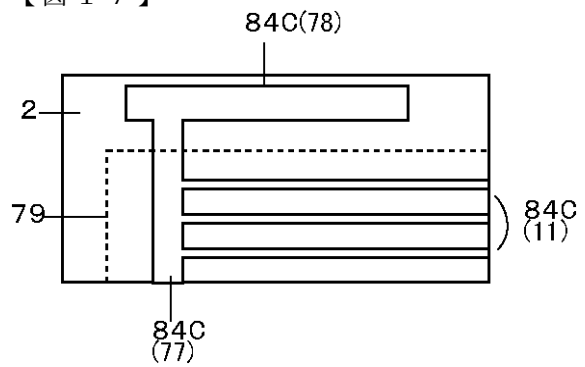
【図 14】



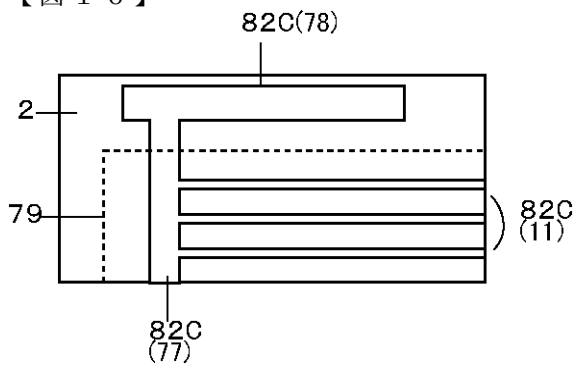
【図 15】



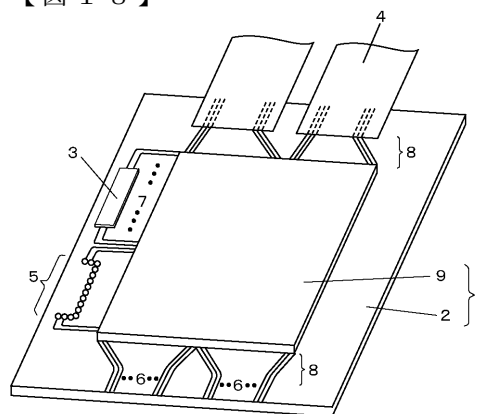
【図 17】



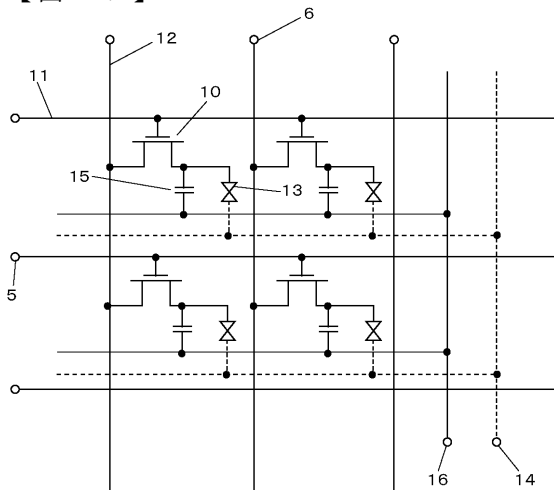
【図 16】



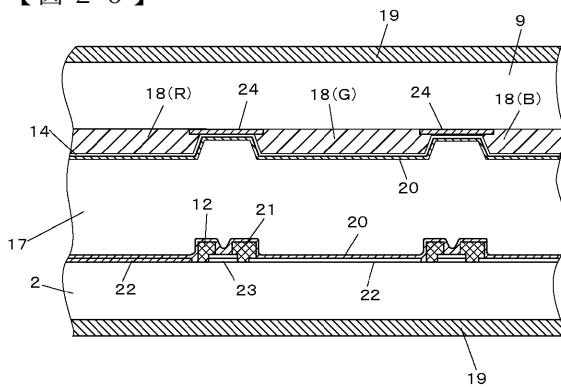
【図 18】



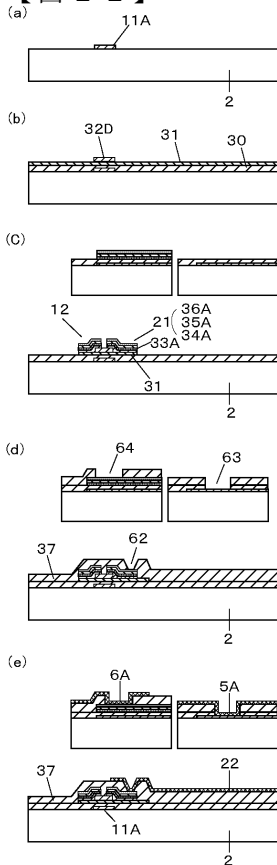
【図 19】



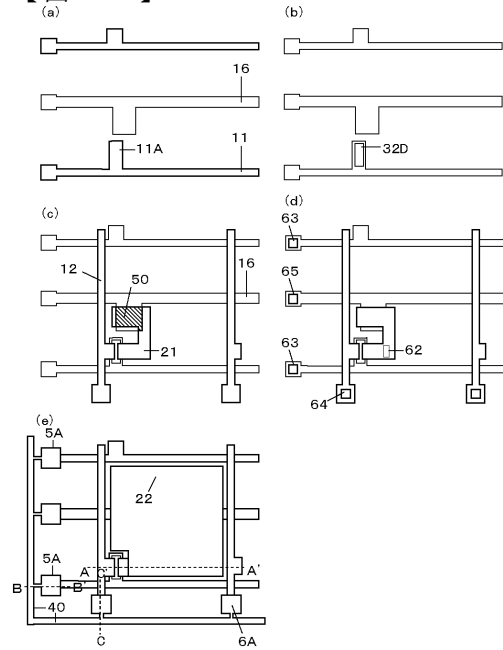
【図 20】



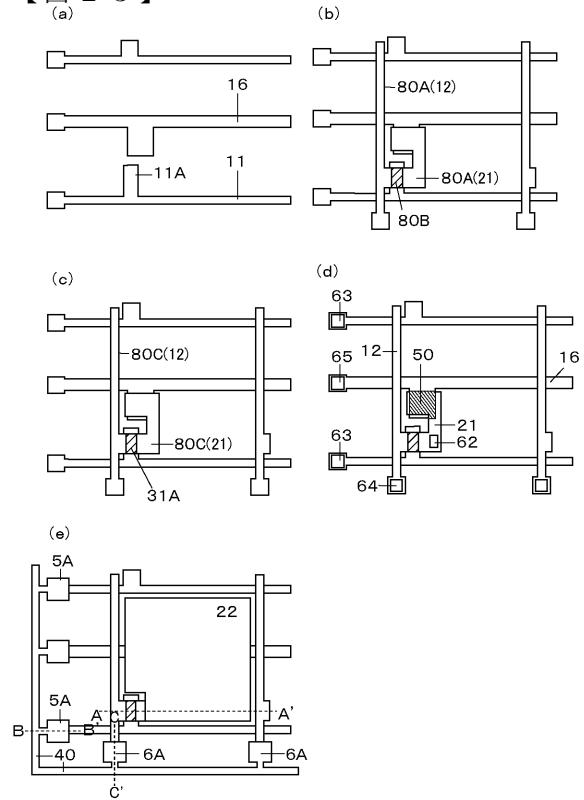
【図 22】



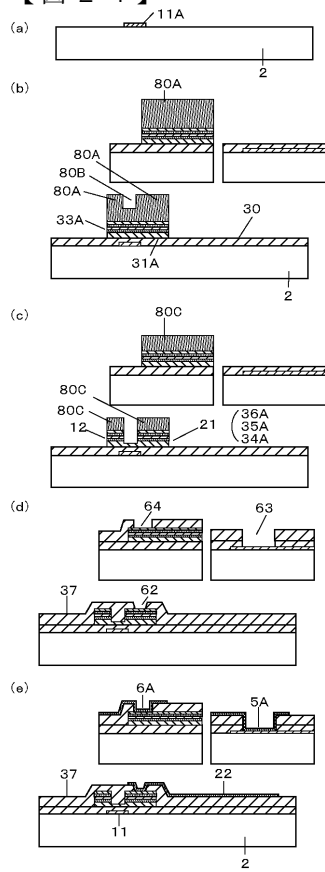
【図 21】



【図 23】



【図 24】



フロントページの続き

Fターム(参考)	2H092	GA11	GA40	JA21	JA34	JA37	JA41	JB22	JB31	MA08	MA16
		MA24	NA25	NA27	PA01	PA08					
	5C094	AA43	AA44	BA03	BA43	CA19	CA24	DA09	DA13	DB01	EA04
		FB14	GB10								
	5F110	AA16	AA26	BB01	CC07	DD02	EE03	EE04	EE05	EE06	EE15
		EE32	EE34	FF03	FF30	GG02	GG15	GG25	GG28	GG35	GG45
		HK03	HK04	HK06	HK07	HK09	HK16	HK22	HK33	HK35	NN03
		NN04	NN22	NN23	NN24	NN35	NN38	NN72	NN73	QQ01	

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP2005157016A	公开(公告)日	2005-06-16
申请号	JP2003396557	申请日	2003-11-27
[标]申请(专利权)人(译)	广辉日本 HiroshiTeru电子裆粪便		
申请(专利权)人(译)	广辉日本有限公司 广辉电子股▲ふん▼有限公司		
[标]发明人	川崎清弘		
发明人	川崎 清弘		
IPC分类号	G02F1/1362 G09F9/30 H01L21/336 H01L29/786		
FI分类号	G02F1/1362 G09F9/30.338 H01L29/78.612.C H01L29/78.612.D		
F-TERM分类号	2H092/GA11 2H092/GA40 2H092/JA21 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JB22 2H092/JB31 2H092/MA08 2H092/MA16 2H092/MA24 2H092/NA25 2H092/NA27 2H092/PA01 2H092/PA08 5C094/AA43 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/DA09 5C094/DA13 5C094/DB01 5C094/EA04 5C094/FB14 5C094/GB10 5F110/AA16 5F110/AA26 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE03 5F110/EE04 5F110/EE05 5F110/EE06 5F110/EE15 5F110/EE32 5F110/EE34 5F110/FF03 5F110/FF30 5F110/GG02 5F110/GG15 5F110/GG25 5F110/GG28 5F110/GG35 5F110/GG45 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK07 5F110/HK09 5F110/HK16 5F110/HK22 5F110/HK33 5F110/HK35 5F110/NN03 5F110/NN04 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN35 5F110/NN38 5F110/NN72 5F110/NN73 5F110/QQ01 2H192/AA24 2H192/BB02 2H192/CB05 2H192/CB71 2H192/CB82 2H192/CC12 2H192/CC32 2H192/DA02 2H192/DA12 2H192/EA43 2H192/EA62 2H192/FA65 2H192/GA12 2H192/GA13 2H192/HA44 2H192/HA86		
代理机构(译)	广辉日本有限公司		
其他公开文献	JP4538218B2		
外部链接	Espacenet		

摘要(译)

解决的问题：在减少制造步骤数量的传统制造方法中，当缩短沟道长度时，为了减小制造裕度（边距）并缩短成品率。解决方案：首先，形成半导体层，然后，通过引入半色调曝光技术和众所周知的源/漏布线阳极氧化工艺，简化扫描线形成工艺和接触形成工艺的新技术。通过将半色调曝光技术与合理化像素电极和扫描线同时形成的公知技术相结合，使合理化电极端子保护层形成工艺的新技术与TN型液晶显示器相结合 将构造用于该装置和IPS型液晶显示器的四掩模工艺和三掩模工艺。[选择图]图4

