

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2005-70541
(P2005-70541A)

(43) 公開日 平成17年3月17日(2005.3.17)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
GO2F 1/1368	GO2F 1/1368	2H092
GO2F 1/133	GO2F 1/133 550	2H093
GO2F 1/1343	GO2F 1/1343	5C006
GO9F 9/30	GO9F 9/30 338	5C080
GO9G 3/20	GO9F 9/30 340	5C094
審査請求 未請求 請求項の数 11 O L (全 13 頁) 最終頁に続く		

(21) 出願番号	特願2003-301591 (P2003-301591)	(71) 出願人	000002369
(22) 出願日	平成15年8月26日 (2003.8.26)		セイコーエプソン株式会社
			東京都新宿区西新宿2丁目4番1号
		(74) 代理人	100095728
			弁理士 上柳 雅普
		(74) 代理人	100107076
			弁理士 藤綱 英吉
		(74) 代理人	100107261
			弁理士 須澤 修
		(72) 発明者	小橋 裕
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		Fターム(参考)	2H092 GA33 GA37 GA38 GA59 JA24 JB13 MA12 NA01 NA23 PA06
		最終頁に続く	

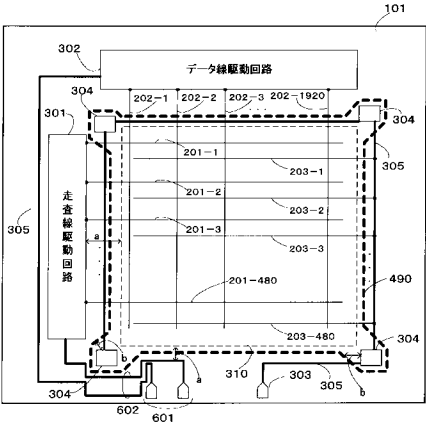
(54) 【発明の名称】 液晶表示装置及び携帯型電子機器

(57) 【要約】

【課題】 液晶表示装置のコモン電極容量を低減し、高品位な画像表現を行う。

【解決手段】 アクティブマトリクス基板上的のコモン電極と導通されていない配線を対向基板上的のコモン電極と重ならない部分に配置する。さらに、画素エリアと配線の距離を規定する事で、コストの安いマスク・スパッタ法でもコモン電極のパターニングを行えるようにする。また、コモン電極と導通されていない配線はコモン配線より外側にレイアウトすることで一層のコモン電極容量低減を実現する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

一対の基板間に液晶層を封入してなり、前記一対の基板の一方は複数の走査線と、前記複数の走査線に概略直交して複数のデータ線と、前記複数のデータ線と前記複数の走査線の各交点に複数の画素電極ならびに複数の画素スイッチング素子と、前記複数の画素電極の外側に信号を供給するための信号配線とが配置されてなるアクティブマトリクス基板であり、前記一対の基板のもう一方は前記液晶層と接する面の一部に共通電極が形成されてなる対向基板であり、前記アクティブマトリクス基板上に形成された配線のうち、前記共通電極と電気的に導通しており概略同じ電位を有している配線（以下、共通電位配線と称する）以外の配線の少なくとも一部、望ましくは全部を前記対向基板上に前記共通電極が存在しない領域と重なった領域に配置している事を特徴とする液晶表示装置。 10

【請求項 2】

前記複数の画素電極との最小距離が 0.5 mm 以上離れておりかつ前記対向基板上の共通電極と前記アクティブマトリクス基板上の電極との一又は複数の導通部（以下、対向導通部と称す）との最小距離が 5 mm 以上離れている領域と前記対向基板上の前記共通電極が形成されている領域は相互に重ならないことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記アクティブマトリクス基板上に形成された配線および電極のうち、前記画素電極、前記共通電位配線、前記複数の走査線および前記複数のデータ線のいずれでもなく、かついずれとも電気的に導通して概略同じ電位を有してはいない部位（以下、駆動信号電位部と呼ぶ）と前記複数の画素電極までの最小間隔は 0.5 mm 以上離れていることを特徴とする請求項 1 から 2 に記載の液晶表示装置。 20

【請求項 4】

前記共通電極と前記駆動信号電位部の重なる面積は少なくとも 0.3 平方センチメートル以下であり、より望ましくは 0 平方センチメートルであることを特徴とする請求項 1 から 3 に記載の液晶表示装置。

【請求項 5】

前記駆動信号電位部は前記一又は複数の対向導通部と前記複数の画素電極を結ぶ線分上には配置されないことを特徴とする請求項 1 から 4 に記載の液晶表示装置。 30

【請求項 6】

前記駆動信号電位部が前記複数の画素電極と前記共通電位配線上の各点を結ぶ線分上には配置されないことを特徴とする請求項 1 から 5 に記載の液晶表示装置。

【請求項 7】

前記アクティブマトリクス基板には薄膜トランジスタによって構成されている前記複数の走査線あるいは前記複数のデータ線のいずれかあるいは双方に駆動信号を供給する駆動回路が配置されている駆動回路内蔵型液晶表示装置であることを特徴とする請求項 1 から 6 に記載の液晶表示装置。

【請求項 8】

前記共通電極を相対的に高い電位にした状態と前記共通電極の電位を相対的に低い電位にした状態の交互に反転駆動する共通反転駆動を行って画像を表示する事を特徴とする請求項 1 から 7 に記載の液晶表示装置。 40

【請求項 9】

前記共通反転駆動をおこなう際、前記共通電極の電位を反転させるタイミングで前記複数のデータ線の少なくとも一部、より望ましくは全てのデータ線が外部映像信号源や外部電源と相対的に高い電気抵抗によって電気的に分離されている状態（フローティング状態）であることを特徴とする請求項 8 に記載の液晶表示装置の駆動方法。

【請求項 10】

前記共通反転駆動をおこなう際、前記共通電極の電位を反転させるタイミングで前記複数の走査線の少なくとも一部、より望ましくは全ての走査線が外部映像信号源や外部 50

電源と相対的に高い電気抵抗によって電氣的に分離されている状態（フローティング状態）であることを特徴とする請求項 8 から 9 に記載の液晶表示装置の駆動方法。

【請求項 11】

請求項 1 から 10 に記載の液晶表示装置を用いて画像を表示する機能を有した電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置、及び携帯型電子機器に関するものであり、特にアクティブマトリクス基板を使用した液晶表示装置に関するものである。

【背景技術】

【0002】

近年、ノート PC やモニター用を筆頭に薄膜トランジスターなどのアクティブ素子を用いた液晶表示装置は急速に普及している。一般的にアクティブマトリクス基板を用いた液晶表示装置では、アクティブマトリクス基板上の画素電極と対向する基板の電極（コモン電極）の間に電位を印加することで液晶の配向方向を制御して画像を表示するが、その画素ごとの電位制御はアクティブマトリクス基板側で行い、コモン電極側は全ての画素に等しい電位波形が与えられる。なお、コモン電極の電位を固定して常に一定の電位を付加する方法（コモン固定駆動）と、コモン電極の電位を交流駆動し、アクティブマトリクス基板側の入力信号電位を低減する方法（コモン反転駆動）がある。

【0003】

直視型のカラー LCD では対向基板上にはカラーフィルターが配置され、その上層にITO（Indium-Tin-Oxide）合金あるいはIZO（Indium-Zinc-Oxide）合金などからなるコモン電極を形成するが、上述の通り、表示エリア内では全コモン電極は短絡していて差し支えないので、コスト低減のためにコモン電極は対向基板上に全面成膜したままパターンニングされないのが一般的である。図5および図6を用いてこの従来の構造を説明する。

【0004】

図5はVGA解像度の駆動回路内蔵型液晶表示装置用のアクティブマトリクス基板の一例を表す構成図である。アクティブマトリクス基板（101）上には表示エリア（310）とそれ以外の周辺エリアに分けられ、表示エリア（310）内には480本の走査線（201-1～480）と1920本のデータ線（202-1～1920）が直交して形成されており、480本の容量線（203-1～480）は走査線（201-1～480）と並行かつ交互に配置されている。図示しないが、走査線（201-1～480）とデータ線（202-1～1920）の各交点にはNチャネル電界効果型薄膜トランジスターよりなる画素スイッチング素子と画素電極が形成されており、そのゲート電極は走査線（201-1～480）に、ソース・ドレイン電極はそれぞれデータ線（202-1～1920）と画素電極に接続されている。画素電極は容量線（203-1～480）と補助容量コンデンサーを形成し、また液晶表示装置として組み立てられた際には液晶素子をはさんで対抗基板電極（COM）とやはりコンデンサーを形成する。

【0005】

一方、表示エリア（310）の外側の周辺エリアには走査線駆動回路（301）、データ線駆動回路（302）が配置され、走査線駆動回路には走査線1～480（201-1～480）がデータ線駆動回路（302）にはデータ線1～1920（202-1～1920）がそれぞれ接続され、表示エリアへと続いている。また、走査線駆動回路（301）ならびにデータ線駆動回路（302）には駆動に必要な電源・信号を供給する複数の信号配線（602）が接続され、それぞれ実装端子（601）へと繋がっている。

【0006】

容量線1～480（203-1～480）は相互に短絡されてコモン電位配線（305）を通じてコモン電位入力端子（303）に接続される。一又は複数の対向導通部（30

10

20

30

40

50

4) もまた、コモン電位配線(305)を通じてコモン電位入力端子(303)に接続されており、各対向導通部(304)には導通材が配置され、対向電極上のコモン電極と短絡されている。

図6は図5の点A-A'にそった断面図の一例である。対向基板(901)上には遮光のためのブラックマトリクス(491)、RGBの各色材(492)が配置された上に全面にITOよりなるコモン電極(490)が成膜され、アクティブマトリクス基板(101)とシール材(920)で基板同士を貼り合わせた間に液晶層(910)が封入されている。コモン電極(490)は製造コストを安くするためにパターンニングされず、アクティブマトリクス基板(101)上の走査線駆動回路(301)、信号配線(602)の上にもコモン電極(490)が全面形成されている。

10

【0007】

図7は図5の点A-A'にそった断面図の別の例である。駆動回路内蔵型の液晶表示装置においては、駆動回路と重なる領域にコモン電極や液晶素子があることで駆動回路上の液晶に駆動回路電位のDC成分が印加され、信頼性の低下や表示ムラの原因になる。このため、この図7のような駆動回路上の対向電極を除去する構造が提案されている(特許文献1および特許文献2参照)。図7では走査線駆動回路(301)上のコモン電極(490)は液晶の信頼性を確保するために除去している。

【0008】

【特許文献1】特許第3215359号公報

【特許文献2】特許第3397810号公報

20

【発明の開示】

【発明が解決しようとする課題】

【0009】

アクティブマトリクス基板上で各駆動信号の変化により電位の変動が発生すると容量結合によってコモン電極は部分的に電位が変動し、時間の経過とともに元の電位に緩和するが、コモン電極の容量と抵抗が大きいほど緩和時間が長くなり、緩和する前に次のシーケンス、例えば選択走査線の切り替わりなどが発生すると表示品位を著しく劣化させる。すなわち、コモン電極の容量は画像品位に大きな影響を与えるため、コモン電極の容量低減は大きな課題である。すなわち、また、コモン反転駆動法を用いる際にはコモン電極の電位反転に要する時間はコモン電極の容量と抵抗の積に概略比例するため、この課題の解決はさらに重要になる。

30

【0010】

このコモン電極の容量低減という観点からは特許文献1および特許文献2の方法は十分有効ではない。図7に示したように、駆動回路へ入力する信号配線部においてはコモン電極(490)と信号配線(602)は通常の構造では一部重ならざるを得ず、コモン電極の容量が増大する。特に対向導通部(304)周辺ではコモン電極を除去できないため、この部分での容量増大は大きな課題である。また、特許文献1および特許文献2の発明は液晶素子の劣化を避けるためのものであるため、液晶素子(910)が存在しない部分、例えばシール材(920)に配線や駆動回路があれば問題にならないが、本発明では容量が問題であるので、液晶素子が存在しない部分も対象となる。また、液晶の信頼性確保の面からは配線にかかるDC成分が概略コモン電位と概略同一であれば重なる部分のコモン電極は問題とならないが、コモン電極容量低減の観点からはこのような部分も問題となる。

40

【課題を解決するための手段】

【0011】

本発明は上記の問題を解決するため、表示エリアより外部の周辺エリアにおける配線のうち、コモン電極と電気的に導通しており概略同じ電位を有している配線(以下、コモン電位配線)以外の配線、すなわち駆動回路の電源配線やクロック・タイミング信号配線をコモン電極の存在しない部分に配置した液晶表示装置を提案する。これにより、コモン電極の容量を低減でき、画質の向上が見込まれる。コモン電極と導通している部分は容量にならないので除去の必要は無く、これによりコモン電極の除去が容易となる。

50

【 0 0 1 2 】

またさらに、本発明は画素電極からの最小距離が0.5mm以上であり、対向導通部との最小距離が5mm以上であるアクティブマトリクス基板上の領域と対向基板上でコモン電極が存在する領域の重なりは存在しないような液晶表示装置を提案する。

【 0 0 1 3 】

またさらに、コモン電位配線、走査線およびデータ線いずれかに直接繋がった部分以外の配線・電極（駆動信号電位部と称する）は画素電極との距離を0.5mm以上とし、さらに駆動信号電位部とコモン電極の重なり面積を0.3平方センチメートル以下、望ましくは0とすることを提案する。これにより、対向導通部周辺と表示エリア周辺の不可避な部位以外での配線とコモン電極の不要な容量を低減できるとともに、表示エリアとコモン電極の重なりマージンを加工精度に対して十分確保でき、しかも電源から対向コモン電極への抵抗を実用上差し支えない範囲にできる。

10

【 0 0 1 4 】

またさらに、駆動信号電位部は対向導通部より外側に、さらにはコモン電位配線より外側に配置する事を提案する。これにより、対向導通部から表示エリアの間に容量となり得る配線を最小とするレイアウトを可能にし、さらにコモン容量を低減できる。また、対向導通部が内側にくることで表示エリアとの距離が近くなり、画素内の容量線と対向のコモン電極間抵抗が少なくなるため、コモン電位の緩和時間がさらに早くなるというメリットも有する。

【 0 0 1 5 】

またさらに、駆動回路内蔵型の液晶表示装置にこれらの発明を適用する事を提案する。駆動回路を内蔵するとコモン電極と容量を形成する配線、例えば駆動電源やタイミング信号などの配線・電極面積がアクティブマトリクス基板上で増加するため、本発明の効果はより大きい。

20

【 0 0 1 6 】

またさらに、コモン反転駆動方式の液晶表示装置にこれらの発明を適用する事を提案する。コモン反転駆動方式ではコモンの容量はコモン電位の反転時間と比例関係にあるため、あまりコモン容量が大きいと反転駆動できなくなる。従って本発明は比較的大きなサイズのパネルにおいてコモン反転駆動を可能とするために必要となる。また、小さなパネルにおいてもコモン反転時の消費電流を減少させる効果を有する。

30

【 0 0 1 7 】

またさらに、コモン反転時、走査線あるいはデータ線、またはその両方をフローティングすることを提案する。反転時のコモン容量がさらに小さくなり、容量低減効果はさらに大である。この場合、表示エリア（310）から走査線駆動回路（301）やデータ線駆動回路（202）までの間の走査線（201-1～489）やデータ線（202-1～1920）とコモン電極の間の容量も軽減されるという効果も有する。

【 0 0 1 8 】

またさらに、本発明の液晶表示装置を用いて画像を表示する機能を有した電子機器を提案する。具体的にはモニター、TV、ノートパソコン、PDA、デジタルカメラ、ビデオカメラ、携帯電話、携帯フォトビューワー、携帯ビデオプレイヤー、携帯DVDプレイヤー、携帯オーディオプレイヤーなどである。本発明の液晶表示装置はコモン容量を低減する事でより高い表示品位を実現している。また、コモン反転を行っており低耐圧ICを使用できるためにコストも安く、消費電流も低減されているのでバッテリー駆動の携帯電子機器にも適する。

40

【 発明を実施するための最良の形態 】

【 0 0 1 9 】

以下、本発明の実施形態を図面に基づいて説明する。

【 実施例 1 】

【 0 0 2 0 】

図1は本発明の請求項1, 3, 4, 7, 8, 9および10に記載の液晶表示装置を実現

50

する第一の実施例での液晶表示装置の平面透過図である。アクティブマトリクス基板（１０１）上には表示エリア（３１０）とそれ以外の周辺エリアに分けられ、表示エリア（３１０）内には４８０本の走査線（２０１－１～４８０）と１９２０本のデータ線（２０２－１～１９２０）が直交して形成されており、４８０本の容量線（２０３－１～４８０）は走査線（２０１－１～４８０）と並行かつ交互に配置されている。図示しないが、走査線（２０１－１～４８０）とデータ線（２０２－１～１９２０）の各交点にはＮチャネル電界効果型薄膜トランジスタよりなる画素スイッチング素子と画素電極が形成されており、そのゲート電極は走査線（２０１－１～４８０）に、ソース・ドレイン電極はそれぞれデータ線（２０２－１～１９２０）と画素電極に接続されている。画素電極は容量線（２０３－１～４８０）と補助容量コンデンサーを形成し、また液晶表示装置として組み立てられた際には液晶素子をはさんで対抗基板電極（ＣＯＭ）とやはりコンデンサーを形成する。

【００２１】

一方、表示エリア（３１０）の外側の周辺エリアにはポリシリコン薄膜トランジスタにより形成されたＣＭＯＳ構成の走査線駆動回路（３０１）、データ線駆動回路（３０２）が配置され、走査線駆動回路には走査線１～４８０（２０１－１～４８０）がデータ線駆動回路（３０２）にはデータ線１～１９２０（２０２－１～１９２０）がそれぞれ接続され、走査線１～４８０（２０１－１～４８０）とデータ線１～１９２０（２０２－１～１９２０）は表示エリアへと続いている。また、走査線駆動回路（３０１）ならびにデータ線駆動回路（３０２）には駆動に必要な電源・信号を供給する複数の信号配線（６０２）が接続され、それぞれ実装端子（６０１）へと繋がっている。容量線（２０３－１～４８０）ならびに対向導通部（３０４）はコモン電位配線（３０５）を通じコモン電位入力端子（３０３）に接続される。対向導通部（３０４）には対向導通材が配置され、対向基板側のコモン電極（４９０）と導通している。

【００２２】

対向側のコモン電極（４９０）は例えばフォトリソグラフィ法でウェットエッチングやドライエッチングを行うか、あるいは成膜をマスク・スパッタ法で行う事により所望の部分にのみ形成されている。特にマスク・スパッタ法を用いるとコスト上有利である。

【００２３】

アクティブマトリクス基板（１０１）の４隅には対向導通部（３０４）が配置され、これと重なる部分、並びに表示エリアとの間のエリアにはコモン電極が存在する。一方、走査線駆動回路（３０１）、データ線駆動回路（３０２）上にはコモン電極は形成されておらず、また、信号配線（６０２）がコモン電極（４９０）と重なるのも四隅のわずかな部分である。好ましくはこの信号配線（６０２）がコモン電極（４９０）と重なる面積を０．３平方センチメートル以下とすると、一般的な液晶材料（ $\epsilon_{\max} \sim 10$ 程度、使用ギャップ＜３μｍ）ではコモン電極に付加される容量は１ｎＦ以下と計算される。発明者の測定によると、対角７センチメートル以上の液晶表示装置においては、コモン電極の外部アースや駆動回路との平行容量は低いもので２ｎＦ程度であって、１ｎＦ以下の容量であれば表示品位にさほど大きな影響を与えない。

【００２４】

なお、本実施例では対向導通部が四隅の事例をあげているが、必ずしも隅に配置しなくてもよいし、３ヶ所以下でももちろん構わない。あるいは５ヶ所以上として各長短辺中央などに配置しても良い。

【００２５】

図２は図１のＢ－Ｂ'に沿った断面図である。対向基板（９０１）上にはブラックマトリクス（４９１）、色材（４９２）が配置された上にＩＴＯよりなるコモン電極（４９０）が形成されている。アクティブマトリクス基板（１０１）上には走査線駆動回路（３０１）、マトリクス状に配置された画素電極（３０１）が配置され、シール材（９２０）で基板を貼り合わせた間に液晶層（９１０）が封入されている。走査線駆動回路（３０１）、信号配線（６０２）とコモン電極（４９０）が重なっていないため、コモン電極の容量

は最小限度となる。なお、本実施例では走査線駆動回路(301)上にブラックマトリクス(491)が形成されない構成をとるが、絶縁性ブラックマトリクスを使用するか、コモン電極(490)とは電氣的に分離する事で走査線駆動回路(301)上にブラックマトリクス(491)を形成し、光リークを低減する構成でも構わない。なお、走査線駆動回路(301)、信号配線(602)と重なる対向基板上(901)に電極が存在しても、それがコモン電極(490)と電氣的に導通していないのなら容量にならないので差し支えない。

【0026】

図3は第一の実施例における透過型液晶表示装置の斜視構成図(一部断面図)である。アクティブマトリクス基板(101)と、カラーフィルタ基板上にITOを成膜すること
10
とでコモン電極(490)を形成した対抗基板(901)をシール材(920)により貼り合わせ、その中にネマティック相液晶材料(910)を封入している。図示しないが、アクティブマトリクス基板(101)、対抗基板(901)ともに液晶材料(910)と接触する面にはポリイミドなどからなる配向材料が塗布され、互いに直交する方向にラビング処理されている。また、アクティブマトリクス基板(101)上の対向導通部(304)には導通材が配置され、対抗基板(901)のコモン電極と短絡されている。

【0027】

コモン電位入力端子(303)、信号端子(601)はアクティブマトリクス基板(101)上に実装されたFPC(930)を通じて回路基板(935)上の1ないし複数の外部IC(940)に接続され、必要な電気信号・電位を供給される。
20

【0028】

さらに対抗基板の外側には上偏向板(951)を、アクティブマトリクス基板の外側には下偏向板(952)を配置し、互いの偏光方向が直交するよう(クロスニコル状)に配置する。さらに下偏向板(952)下にバックライトユニット(960)を取り付けて完成する。バックライトユニット(960)は冷陰極管に導光板や散乱板をとりつけたものでも良いし、EL素子によって発光するユニットでもよい。図示しないが、さらに必要に応じ、周囲を外殻で覆うあるいは上偏向板のさらに上に保護用のガラスやアクリル版を取り付けても良いし、視野角改善のため、光学補償フィルムを貼っても良い。

【0029】

このような構成をとることで、従来の方式に比べてコモン電極の容量は低減されるため
30
、例えばデータ線駆動回路(302)からの出力電位が突然変動し、コモン電極電位が容量結合によって変動した時、例えば表示映像の突然の大きな変化(白画面から黒画面など)、ソース線へのプレチャージ動作時なども元の電位にもどる緩和時間が短く、画質の低下は少ない。

【0030】

また、本実施例の液晶表示装置の駆動方法としてコモンを交流で駆動するコモン反転駆動法を採用すればコモン反転に要する時間が短くて済むため、本発明の効果は大である。さらにコモン反転時の消費電流も少なく済む。この時、さらに望ましくはコモン反転の瞬間は、データ線駆動回路(302)内で全データ線(202-1~1920)を高抵抗で各電源から分離してフローティング状態とし、また走査線駆動回路(301)内で全走
40
査線(201-1~480)、あるいは数本の走査線を除く全走査線を高抵抗で各電源から分離してフローティング状態とすればさらにコモン容量が低減される。具体的には走査線駆動回路(301)から走査線(201-1~480)、あるいはデータ線駆動回路(302)からデータ線(202-1~1920)に出力される最終段に相補型伝送ゲートなどの電氣的スイッチング回路を用意し、コモン反転前後のタイミングでこのスイッチング回路を閉じるように構成すれば良い。

【0031】

またさらに、走査線駆動回路(301)、データ線駆動回路(302)、信号配線(602)および実装端子(601)などの電極・配線のうち、コモン電極(490)、走査線(201-1~480)およびデータ線(202-1~480)とは接続されていない
50

配線や電極から表示エリア(310)内の画素電極との距離(a)の最小値0.5mm以上であることがより好ましい。このようにレイアウトすることで、コモン電極(490)の加工法として加工精度は良い($< 10\mu\text{m}$)がコストの高いフォトリソグラフィ法でなく、製造コストは安い加工精度の悪い($\sim 300\mu\text{m}$ 程度)マスク・スパッタ法を用いても、コモン電極(490)が容量となるようなアクティブマトリクス基板(101)上の配線・電極と重なることがなく、かつ表示エリア(310)とは確実に重なってかつ端部で配向の乱れが生じない程度のオーバーラップ量($\sim 200\mu\text{m}$ 程度)を確保できる。従って、画質の低下無くコモン容量を低減できる。

【0032】

本実施例の液晶表示装置は画質が良く、従来ではコモン反転駆動できなかったようなサイズのパネルでもコモン反転駆動を行えるため外部ICのコストが安くなり、かつ消費電流が低いというメリットを有するため、電子機器に搭載して使用すると表示画質の向上、消費電流の低減、コストの削減といったメリットが期待できる。

【実施例2】

【0033】

図4は本発明の請求項1, 2, 3, 4, 5, 6, 7, 8, 9および10に記載の駆動方法を実現する第二の実施例での液晶表示装置の平面透過図である。

【0034】

アクティブマトリクス基板(101)上には表示エリア(310)とそれ以外の周辺エリアに分けられ、表示エリア(310)内には480本の走査線(201-1~480)と1920本のデータ線(202-1~1920)が直交して形成されており、480本の容量線(203-1~480)は走査線(201-1~480)と並行かつ交互に配置されている。図示しないが、走査線(201-1~480)とデータ線(202-1~1920)の各交点にはNチャンネル電界効果型薄膜トランジスタよりなる画素スイッチング素子と画素電極が形成されており、そのゲート電極は走査線(201-1~480)に、ソース・ドレイン電極はそれぞれデータ線(202-1~1920)と画素電極に接続されている。画素電極は容量線(203-1~480)と補助容量コンデンサーを形成し、また液晶表示装置として組み立てられた際には液晶素子をはさんで対抗基板電極(COM)とやはりコンデンサーを形成する。

【0035】

一方、表示エリア(310)の外側の周辺エリアにはポリシリコン薄膜トランジスタにより形成されたCMOS構成の走査線駆動回路(301)、データ線駆動回路(302)が配置され、走査線駆動回路には走査線1~480(201-1~480)がデータ線駆動回路(302)にはデータ線1~1920(202-1~1920)がそれぞれ接続され、表示エリアへと続いている。また、走査線駆動回路(301)ならびにデータ線駆動回路(302)には駆動に必要な電源・信号を供給する複数の信号配線(602)が接続され、それぞれ実装端子(601)へと繋がっている。容量線(203-1~480)ならびに対向導通部(304)はコモン電位配線(305)を通じコモン電位入力端子(303)に接続される。対向導通部(304)には対向導通材が配置され、対向基板側のコモン電極(490)と導通している。

【0036】

本実施例ではコモン電位配線(305)と対向導通部(304)が他の信号配線(602)や走査線駆動回路(301)、データ線駆動回路(302)より常に内側に配置されている。これにより、コモン電極(490)の対向導通部(304)への張り出しが小さくなり、コモン電極(490)と信号配線(602)を全く重ねないように配置している。また、対向導通部から表示エリアの距離が短くなるため、コモン電極の電位緩和時間はさらに早くなるというメリットをも有する。

【0037】

また、コモン電極(490)エッジから表示エリアの画素電極までの距離(a)の最小値は0.5mm以上になるようにするとコモン電極(490)の加工にマスク・スパッタ

法が使用できるためより望ましい。さらに表示エリアより0.5mm以上外側のエリアにおいては対向導通部(304)からコモン電極(490)エッジまでの距離bは常にb=5mmである事がさらに望ましい。対向導通部周辺のコモン電極の存在する領域が狭いと対向導通部から表示エリア内のコモン電極までの抵抗が実用上無視できなくなるが、発明者の検討結果によると、この領域サイズが5mm以上であれば抵抗にほとんど差異は無い。従ってb=5mmとすることで、対向導通部(304)から表示エリア(310)までのコモン電極(490)の抵抗を実用上差し支えがでるほど高くする事無く、他の配線がコモン電極と重ならないように配置しやすくなる。また、表示エリアより0.5mm以上外側のエリアにおいてはコモン電位配線(305)以外のコモン電極(490)とは電位の異なる信号配線(602)や走査線駆動回路(301)、データ線駆動回路(302)とコモン電極(490)の重なりは存在しないことがさらに望ましい。具体的には本実施例では信号配線(602)を対向導通部周辺を迂回するようにレイアウトしている。これにより、走査線(201)やデータ線(202)を除き、コモン電極(490)と重なって容量になるような配線は全く存在しなくなり、コモン電極は一層の低容量化されている。

【0038】

なお、第二の実施例における透過型液晶表示装置モジュール構成は第一の実施例と同じであり、図3を参照のこと。

【0039】

第二の実施例では第一の実施例よりさらにコモン電極の容量が減っており、コモン電位の変動による画質の低下はより少ない。また、液晶の駆動方法としてコモンを交流で駆動するコモン反転駆動法を採用すれば、コモン反転に要する時間が短くて済むため、さらに本発明の効果は大である点も第一の実施例よりさらに顕著であり、さらにデータ線駆動回路(302)内で全データ線を高抵抗で各電源から分離してフローティング状態とし、走査線駆動回路(301)内で全走査線、あるいは数本の走査線を除く全走査線を高抵抗で各電源から分離してフローティング状態とすればさらにコモン容量が低減される。

【産業上の利用可能性】

【0040】

本発明は前述の実施の形態に限定されるものではなく、駆動回路として走査線駆動回路やデータ線駆動回路の一方のみを内蔵する駆動回路部分内蔵型液晶表示装置でも良いし、駆動回路を内蔵しない駆動回路非内蔵型液晶表示装置でも良い。逆にビデオメモリや電源回路などをも内蔵したSOP(システムオンパネル)液晶表示装置でも良い。また、絶縁基板上に薄膜トランジスタを形成するのではなく、結晶シリコンウェハー上に画素スイッチング素子や駆動回路を作りこんだアクティブマトリクス基板でも良いし、薄膜トランジスタとしてアモルファスシリコンを用いても良い。

【0041】

また、液晶表示装置として実施例のような透過型で無く反射型や半透過型としてもよいし、直視型で無く投影用のライトバルブとしてもよい。

【図面の簡単な説明】

【0042】

【図1】第一の実施例を説明するための液晶表示装置の平面透過図。

【図2】第一の実施例を説明するための液晶表示装置の断面図。

【図3】本発明の実施例における液晶表示装置の斜視図(一部断面図)。

【図4】第二の実施例を説明するための液晶表示装置の平面透過図。

【図5】従来方法を説明するための液晶表示装置の平面透過図。

【図6】従来方法を説明するための液晶表示装置の断面図。

【図7】従来方法の別例を説明するための液晶表示装置の断面図。

【符号の説明】

【0043】

101: アクティブマトリクス基板

10

20

30

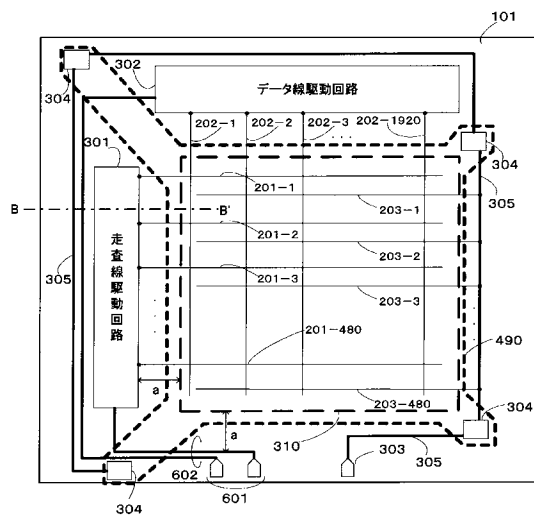
40

50

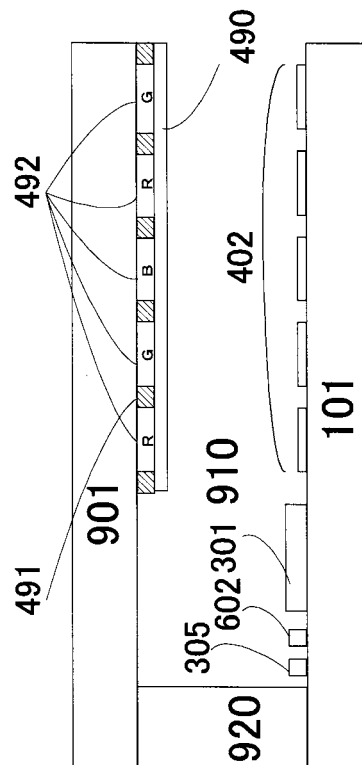
- 201-1～480：走査線１～４８０
- 202-1～1920：データ線１～1920
- 211-1～480：走査線スイッチ１～４８０
- 301：走査線駆動回路
- 302：データ線駆動回路
- 303：コモン電極電位入力端子
- 304：対向導通部
- 305：コモン電位配線
- 310：表示エリア
- 402：画素電極
- 490：コモン電極
- 601：信号端子
- 602：信号配線
- 901：対向基板
- 910：液晶層
- 920：シール材

10

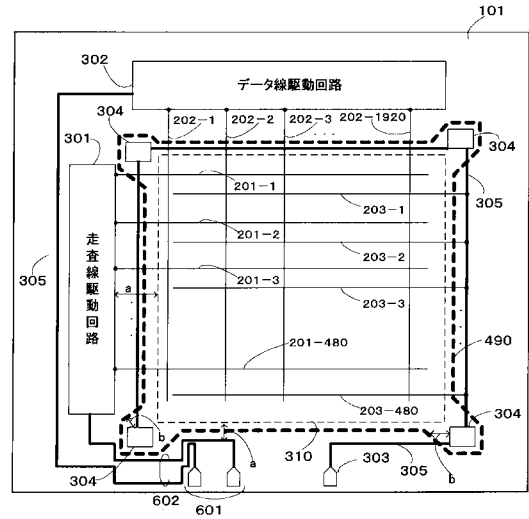
【図１】



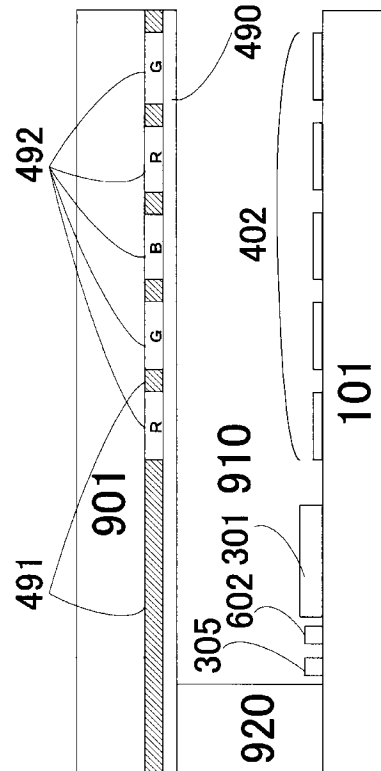
【図２】



【 図 4 】



【 図 6 】



 フロントページの続き
(51)Int.Cl.⁷

G 0 9 G 3/36

F I

G 0 9 G 3/20

6 1 1 J

G 0 9 G 3/20

6 2 1 B

G 0 9 G 3/20

6 2 2 Q

G 0 9 G 3/20

6 2 3 Y

G 0 9 G 3/20

6 2 4 C

G 0 9 G 3/36

テーマコード(参考)

F ターム(参考) 2H093 NA16 NA31 NC18 NC34 ND12 ND36 NE03

5C006 AC25 AC26 AF50 BB16 BC06 FA37 FA47

5C080 AA10 BB05 DD01 DD26 FF11 JJ02 JJ06

5C094 AA03 AA21 BA43 CA19 DA13 EA07 FA02 FB12

专利名称(译)	液晶显示装置和便携式电子装置		
公开(公告)号	JP2005070541A	公开(公告)日	2005-03-17
申请号	JP2003301591	申请日	2003-08-26
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	小橋裕		
发明人	小橋 裕		
IPC分类号	G02F1/1368 G02F1/133 G02F1/1343 G09F9/30 G09G3/20 G09G3/36		
FI分类号	G02F1/1368 G02F1/133.550 G02F1/1343 G09F9/30.338 G09F9/30.340 G09G3/20.611.J G09G3/20.621.B G09G3/20.622.Q G09G3/20.623.Y G09G3/20.624.C G09G3/36		
F-TERM分类号	2H092/GA33 2H092/GA37 2H092/GA38 2H092/GA59 2H092/JA24 2H092/JB13 2H092/MA12 2H092/NA01 2H092/NA23 2H092/PA06 2H093/NA16 2H093/NA31 2H093/NC18 2H093/NC34 2H093/ND12 2H093/ND36 2H093/NE03 5C006/AC25 5C006/AC26 5C006/AF50 5C006/BB16 5C006/BC06 5C006/FA37 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD26 5C080/FF11 5C080/JJ02 5C080/JJ06 5C094/AA03 5C094/AA21 5C094/BA43 5C094/CA19 5C094/DA13 5C094/EA07 5C094/FA02 5C094/FB12 2H192/AA24 2H192/BA16 2H192/DA12 2H192/EA22 2H192/EA43 2H192/FA11 2H192/FA48 2H192/FA73 2H192/FB02 2H193/ZA04 2H193/ZF59 2H193/ZP03		
代理人(译)	须泽 修		
外部链接	Espacenet		

摘要(译)

要解决的问题：减少液晶显示装置的公共电极电容并执行高质量的图像表示。未与有源矩阵基板上的公共电极电连接的布线布置在不与对置基板上的公共电极重叠的部分中。此外，通过限定像素区域和布线之间的距离，可以通过低成本的掩模溅射法来进行公共电极的图案化。此外，未电连接到公共电极的布线被布置在公共布线的外部，以进一步减小公共电极电容。[选择图]图4

