

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-4207

(P2005-4207A)

(43) 公開日 平成17年1月6日(2005.1.6)

|                           |                 |             |
|---------------------------|-----------------|-------------|
| (51) Int.Cl. <sup>7</sup> | F I             | テーマコード (参考) |
| GO2F 1/1368               | GO2F 1/1368     | 2H091       |
| GO2F 1/1335               | GO2F 1/1335 500 | 2H092       |
| GO9F 9/30                 | GO9F 9/30 338   | 5C094       |
| HO1L 29/786               | HO1L 29/78 619B | 5F110       |

審査請求 未請求 請求項の数 20 O L (全 16 頁)

|              |                              |          |                                                           |
|--------------|------------------------------|----------|-----------------------------------------------------------|
| (21) 出願番号    | 特願2004-171152 (P2004-171152) | (71) 出願人 | 390019839<br>三星電子株式会社                                     |
| (22) 出願日     | 平成16年6月9日 (2004.6.9)         |          | 大韓民国京畿道水原市靈通区梅灘洞 4 1 6                                    |
| (31) 優先権主張番号 | 2003-036810                  | (74) 代理人 | 100094145<br>弁理士 小野 由己男                                   |
| (32) 優先日     | 平成15年6月9日 (2003.6.9)         |          |                                                           |
| (33) 優先権主張国  | 韓国 (KR)                      | (74) 代理人 | 100106367<br>弁理士 稲積 朋子                                    |
| (31) 優先権主張番号 | 2003-066541                  | (72) 発明者 | 金 東 煥<br>大韓民国京畿道水原市八達区靈通洞黄骨マウル双龍アパート 2 5 0 棟 1 4 0 1 号    |
| (32) 優先日     | 平成15年9月25日 (2003.9.25)       | (72) 発明者 | 秋 敦 燮<br>大韓民国京畿道水原市八達区靈通洞黄骨マウル住公 1 団地アパート 1 3 0 棟 3 0 6 号 |
| (33) 優先権主張国  | 韓国 (KR)                      |          |                                                           |

最終頁に続く

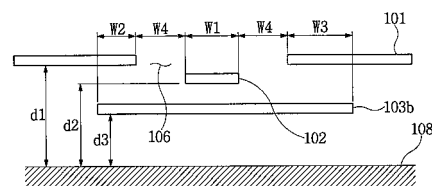
(54) 【発明の名称】 アレー基板、アレー基板の製造方法及び液晶表示装置。

## (57) 【要約】

【課題】 開口率の高いアレー基板を提供する。

【解決手段】 透明基板 108、画素電極 101、スイッチング素子、データライン 102、ゲートライン及び光遮断パターン 103b を含む。画素電極 101 は透明基板 108 と第 1 距離分  $d_1$  だけ離隔されて形成され、マトリックス状に配列される。スイッチング素子はゲート電極、ドレーン電極及びソース電極を含み、前記ドレーン電極が前記それぞれの画素電極に電氣的にそれぞれ連結される。データライン 102 は透明基板 108 と第 2 距離分  $d_2$  だけ離隔され、画素電極 101 の間に配置され、ソース電極と電氣的に連結されて画素電極 101 に画素電圧を印加するために第 1 長さの幅  $W_1$  で形成される。ゲートラインはゲート電極と電氣的に連結されてスイッチング素子をターンオン/ターンオフさせる。光遮断パターン 103b は透明基板 108 と第 3 距離分  $d_3$  だけ離隔されて形成され、画素電極 101 の間の空間に漏洩する光を遮断する。

【選択図】 図 5



## 【特許請求の範囲】

## 【請求項 1】

透明基板と、

前記透明基板から第 1 距離分だけ離隔されて形成され、マトリックス状に配列された複数の画素電極と、

ゲート電極、ドレーン電極及びソース電極を含み、前記ドレーン電極が前記それぞれの画素電極に電氣的にそれぞれ連結された複数のスイッチング素子と、

前記透明基板から第 2 距離分だけ離隔され、前記画素電極の間に配置され、前記ソース電極と電氣的に連結されて前記画素電極に画素電圧を印加するために第 1 長さの幅で形成されたデータラインと、

10

前記ゲート電極と電氣的に連結されて前記スイッチング素子をターンオン/ターンオフするための電氣的信号を伝達するゲートラインと、

前記透明基板から第 3 距離分だけ離隔されて形成され、前記画素電極の間の空間に漏洩する光を遮断する光遮断パターンと、

を含むアレー基板。

## 【請求項 2】

前記第 2 距離は前記第 1 距離より小さいことを特徴とする請求項 1 記載のアレー基板。

## 【請求項 3】

前記第 3 距離は前記第 2 距離より小さいことを特徴とする請求項 1 記載のアレー基板。

## 【請求項 4】

20

前記光遮断パターンはストレージ配線であることを特徴とする請求項 1 記載のアレー基板。

## 【請求項 5】

前記ゲートライン及び光遮断パターンは同一の層がパターンニングされて形成されることを特徴とする請求項 1 記載のアレー基板。

## 【請求項 6】

前記光遮断パターンは互いに隣接する画素電極とそれぞれ第 2 長さ、第 3 長さだけオーバーラップされることを特徴とする請求項 1 記載のアレー基板。

## 【請求項 7】

前記第 2 長さ及び第 3 長さはそれぞれ互いに相異なることを特徴とする請求項 6 記載のアレー基板。 30

## 【請求項 8】

前記光遮断パターンは第 4 長さの幅を有するウィンドウを含み、前記第 4 長さは前記第 1 長さより短く形成されて前記光遮断パターンのウィンドウを通過した光がデータラインにより遮断されることを特徴とする請求項 1 記載のアレー基板。

## 【請求項 9】

透明基板上部にゲートラインを形成する段階と、

前記透明基板上部に光遮断パターンを形成する段階と、

前記透明基板上部に第 1 長さの幅で形成されたデータラインを形成する段階と、

前記ゲートラインと電氣的に連結されたゲート電極、ドレーン電極及び前記データラインと電氣的に連結されたソース電極を形成する段階と、 40

前記ドレーン電極と電氣的に連結された画素電極を形成する段階と、

を含むアレー基板の製造方法。

## 【請求項 10】

前記光遮断パターンはストレージ配線であることを特徴とする請求項 9 記載のアレー基板の製造方法。

## 【請求項 11】

前記ゲートライン及び光遮断パターンは同一の層がパターンニングされて形成されたことを特徴とする請求項 9 記載のアレー基板の製造方法。

## 【請求項 12】

50

前記光遮断パターンは互いに隣接する画素電極とそれぞれ第2長さ、第3長さ分だけオーバーラップするように形成されることを特徴とする請求項9記載のアレー基板の製造方法。

【請求項13】

前記第2長さ及び第3長さはそれぞれ互いに相異なることを特徴とする請求項12記載のアレー基板の製造方法。

【請求項14】

前記光遮断パターンは第4長さの幅を有するウィンドウを含み、前記第4長さは前記第1長さより短いように形成されて前記光遮断パターンのウィンドウを通過した光がデータラインにより遮断されることを特徴とする請求項9記載のアレー基板の製造方法。

10

【請求項15】

カラーフィルターを含むカラーフィルター基板と、

前記カラーフィルター基板に対向し、透明基板と、前記透明基板と第1距離分だけ離隔されて形成され、マトリックス状に配列された複数の画素電極と、ゲート電極、ドレーン電極及びソース電極を含み前記ドレーン電極が前記それぞれの画素電極に電氣的にそれぞれ連結された複数のスイッチング素子と、前記透明基板と第2距離分だけ離隔され前記画素電極の間に配置され記ソース電極と電氣的に連結されて前記画素電極に画素電圧を印加するために第1長さの幅で形成されたデータラインと、前記ゲート電極と電氣的に連結されて前記スイッチング素子をターンオン/ターンオフするための電氣的信号を伝達するゲートラインと、前記透明基板と第3距離分だけ離隔されて形成され前記画素電極の間の空間に漏洩する光を遮断する光遮断パターンとを含むアレー基板と、

20

前記カラーフィルター基板と前記アレー基板との間に介在された液晶層と、  
を含む液晶表示装置。

【請求項16】

前記第2距離は前記第1距離より短く、前記第3距離は前記第2距離より短いことを特徴とする請求項15記載の液晶表示装置。

【請求項17】

前記光遮断パターンはストレージ配線であることを特徴とする請求項15記載の液晶表示装置。

【請求項18】

前記ゲートライン及び光遮断パターンは同一の層がパターンニングされて形成されたことを特徴とする請求項15記載の液晶表示装置。

30

【請求項19】

前記光遮断パターンは互いに隣接する画素電極とそれぞれ互いに相異なる第2長さ、第3長さ分だけオーバーラップされることを特徴とする請求項15記載の液晶表示装置。

【請求項20】

前記光遮断パターンは第4長さの幅を有するウィンドウを含み、第4長さは前記第1長さより短いように形成されて光遮断パターンのウィンドウを通過した光がデータラインにより遮断されることを特徴とする請求項15記載の液晶表示装置。

【発明の詳細な説明】

40

【技術分野】

【0001】

本発明のアレー基板、これの製造方法及びこれを含む液晶表示装置に関し、より詳細に説明すると開口率が向上されたアレー基板、これの製造方法及びこれを含む液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は液晶を用いて映像を表示する装置である。液晶表示装置は軽くて薄いためその使用範囲が漸次拡大されている。

【0003】

50

液晶表示装置は液晶表示パネルとバックライトアセンブリとで構成される。バックライトアセンブリは液晶表示パネル下部に配置されて液晶表示パネルに光を供給する。

【0004】

液晶表示パネルはカラーフィルター基板、アレー基板及びカラーフィルターとアレー基板との間に介在された液晶層を含む。カラーフィルター基板にはレッドカラーフィルター、グリーンカラーフィルター及びブルーカラーフィルターを含むカラーフィルターがマトリックス形態で配列されている。このようなカラーフィルターはアレー基板の画素電極上部に配置されて画素電極を通過した光をフィルタリングして特定波長の光のみを通過させる。以下、従来のアレー基板を説明する。

【0005】

図1は従来の液晶表示装置のレイアウトであり、図2は図1の概略的な断面図である。従来の液晶表示装置はアレー基板、カラーフィルター基板及び前記アレー基板とカラーフィルター基板との間に介在された液晶層を含む。

【0006】

アレー基板は薄膜トランジスタ104、ストレージ電極103a及び画素電極101を含む。このような薄膜トランジスタ104、ストレージ電極103a及び画素電極101はカラーフィルター基板のカラーフィルター(図示せず)と対向する。

【0007】

また、アレー基板はデータライン102及びゲートライン105を含む。データライン102及びゲートライン105はカラーフィルター境界面に沿って延伸される。

【0008】

データライン102は前記薄膜トランジスタ104のソース電極Sと電気的に連結され、ゲートライン105は薄膜トランジスタ(スイッチング素子)104のゲート電極Gと電気的に連結されている。薄膜トランジスタ104のドレイン電極Dは画素電極101と電気的に連結されてる。

【0009】

ゲートライン105にゲート電圧が印加されると、ゲートライン105と電気的に連結された薄膜トランジスタ(スイッチング素子)104がターンオンされ、データライン102のデータ電圧が前記薄膜トランジスタ104を通じて画素電極101に印加される。画素電極101に画素電圧が印加されると、アレー基板の画素電極101とカラーフィルター基板の共通電極(図示せず)との間に電界が形成され、このような電界によりアレー基板とカラーフィルター基板との間に位置した液晶層(図示せず)の液晶分子配列が変わって、液晶分子の光学的性質が変わるようになる。

【0010】

このように、変化された液晶を通過する光により映像が表示される。

【0011】

ストレージ電極103aは画素電極101、液晶層とカラーフィルター基板の共通電極(図示せず)との間に形成される液晶キャパシターの容量を補助する。ストレージ電極103aは、データの入力が終わった後に周辺の電圧が変わるとき、カップリングにより画素電極101の画素電圧が変わることを防止する。このようなストレージ電極103aは画素電極101のエッジ部に形成されることができる。

【0012】

ところで、このような構造を有する従来のアレー基板の場合、ストレージ電極103aとデータライン102との間に形成された開口106を通じて光が漏洩するので、カラーフィルター基板に光遮断(または、ブラックマトリックス107)を通じて光の漏洩を防止する。即ち、従来の光遮断膜は図示されたようにカラーフィルター基板に形成される。このような構造は特許文献1にも開示されている。

【0013】

このような光遮断膜107は開口106の周囲に一定のマージンを有している。

【0014】

10

20

30

40

50

例えば、従来の光遮断膜 107 は  $5\mu\text{m}$  の左側マージン  $W_2$  及び  $6\mu\text{m}$  の右側マージン  $W_3$  を有する。また、データライン 102 の幅  $W_1$  は  $5\mu\text{m}$  であり、左側及び右側開口 106 の幅  $W_4$  はそれぞれ  $2.5\mu\text{m}$  であるので、光遮断膜の幅は  $22\mu\text{m}$  である。このように広い遮断膜の幅によって従来のアレー基板の場合開口率が低くなる問題点がある。

【0015】

開口 107 を通過した光は進行し広がる（回折する：d i f f r a c t）。従って、光遮断膜 107 が開口 106 から遠くなると（即ち、アレー基板とカラーフィルター基板との間の離隔距離が増加すると）、このような光を遮断するために光遮断膜 107 の幅も増加しなければならない。従って、遮断膜 107 と開口 106 の距離は近くするのが有利である。ところで、アレー基板とカラーフィルター基板との離隔距離は液晶層の厚さなどによる制約があるので限界がある。従って、光遮断膜 107 の幅を減少させて開口率を向上させるには限界がある。

10

【0016】

さらに、光遮断膜 107 はカラーフィルター基板に形成されている。液晶表示装置はアレー基板とカラーフィルター基板を形成した後この 2 つの基板をアセンブリ工程を通じて結合することで液晶表示パネルが形成される。ところで、アライン過程で正確にアラインすることは事実上不可能であるので、若干のマージンを置いてアラインする。これによって、光遮断膜 107 の左右マージンが必要とされる。

【特許文献 1】韓国特許第 2002 - 55620 号公報

【発明の開示】

20

【発明が解決しようとする課題】

【0017】

従って、本発明の第 1 目的は、アレー基板の開口率を向上することにある。

【0018】

また、本発明の第 2 目的は開口率の高いアレー基板を製造する方法を提供することにある。

【0019】

また、本発明の第 3 目的は開口率の高いアレー基板を用いた液晶表示装置を提供することにある。

【課題を解決するための手段】

30

【0020】

前述した本発明の第 1 目的を達成するための実施例によるアレー基板は、透明基板、複数の画素電極、複数のスイッチング素子、データライン、ゲートライン及び光遮断パターンを含む。前記画素電極は、前記透明基板から第 1 距離  $d_1$  分だけ離隔されて形成され、マトリックス状に配列される。前記スイッチング素子はゲート電極、ドレーン電極及びソース電極を含み、前記ドレーン電極が前記それぞれの画素電極に電氣的にそれぞれ連結される。前記データラインは前記透明基板から第 2 距離  $d_2$  分だけ離隔され、前記画素電極の間に配置され、前記ソース電極と電氣的に連結されて前記画素電極に画素電圧を印加するために第 1 長さの幅で形成される。前記ゲートラインは前記ゲート電極と電氣的に連結されて前記スイッチング素子をターンオン/ターンオフさせる。前記光遮断パターンは前記透明基板から第 3 距離  $d_3$  分だけ離隔されて形成され、前記画素電極の間の空間に漏洩される光を遮断する。

40

【0021】

前記アレー基板において、第 2 距離  $d_2$  は第 1 距離  $d_1$  より小さいことが好ましい。また、前記第 3 距離  $d_3$  は第 2 距離  $d_2$  より小さいことが好ましい。光遮断パターンは、好ましくはストレージ配線である。ゲートライン及び光遮断パターンは、同一の層をパターンニングすることにより形成することができる。光遮断パターンを画素電極及びデータラインと同じ基板上に形成することで、アラインマージンを少なくし、開口率を上げることができる。光遮断パターンは互いに隣接する画素電極とそれぞれ第 2 長さ、第 3 長さだけオーバーラップされていると好適である。また、前記第 2 長さ及び第 3 長さはそれぞれ互い

50

に相異なっていてよい。光遮断パターンと画素電極とを重畳することで、光漏れを防止することができる。光遮断パターンと画素電極の開口との距離を小さく形成することで、漏れた光が広がりにくくなり、光遮断パターンと画素電極との重畳面積を小さくして開口率を高めることができる。

【0022】

前記光遮断パターンは第4長さの幅を有するウィンドウを含み、前記第4長さは前記第1長さより短く形成され、前記光遮断パターンのウィンドウを通過した光がデータラインにより遮断されるように形成することもできる。

【0023】

データラインと重畳する光遮断パターンの重畳部分の一部にウィンドウを形成して重畳面積を小さくすることにより、データラインと光遮断パターンとの間に発生する寄生キャパシタンスを減少させ、消費電力を減少させることができる。

【0024】

前述した本発明の第2目的を達成するための実施例によるアレー基板の製造方法によると、透明基板上部にゲートラインを形成し、前記透明基板上部に光遮断パターンを形成し、前記透明基板上部に第1長さの幅で形成されたデータラインを形成する。また、前記ゲートラインと電氣的に連結されたゲート電極、ドレーン電極及び前記データラインと電氣的に連結されたソース電極を形成し、前記ドレーン電極と電氣的に連結された画素電極を形成する。

【0025】

この方法により形成されたアレー基板は、前述の作用効果を奏する。

【0026】

前述した本発明の第3目的を達成するための実施例による液晶表示装置は、カラーフィルター基板、アレー基板及び液晶層を含む。

アレー基板は前記カラーフィルター基板と対向し、透明基板、複数の画素電極、複数のスイッチング素子、データライン、ゲートライン及び光遮断パターンを含む。前記画素電極は前記透明基板から第1距離分だけ離隔されて形成され、マトリックス状に配列される。前記スイッチング素子はゲート電極、ドレーン電極及びソース電極を含み、前記ドレーン電極が前記それぞれの画素電極に電氣的にそれぞれ連結される。前記データラインは前記透明基板から第2距離分だけ離隔され、前記画素電極の間に配置され、前記ソース電極と電氣的に連結されて前記画素電極に画素電圧を印加するために第1長さの幅で形成される。前記ゲートラインは前記ゲート電極と電氣的に連結されて前記スイッチング素子をターンオン/ターンオフさせる。前記光遮断パターンは前記透明基板から第3距離分だけ離隔されて形成され、前記画素電極の間の空間に漏洩されて光を遮断する。前記液晶層は前記カラーフィルター基板と前記アレー基板との間に介在される。

【0027】

この液晶表示装置は、開口率が高いため、画像の視認性がよい。

【0028】

本発明はストレージ電極を用いて画素電極の間の開口を遮蔽して光が漏洩されることを防止する。ストレージ電極は画素電極の開口と近接するので電極と画素電極とがオーバーラップされる幅を減少させることができる。さらに、ストレージ電極は画素電極と同一の基板に形成されるので、ミスアライン(misalign margin)を考慮する必要がなくなつて画素電極とストレージ電極とがオーバーラップされる幅を小さくすることができる。従つて、開口率が増加する。

【発明を実施するための最良の形態】

【0029】

以下、図面を参照して本発明の望ましい一実施例をより詳細に説明する。

【0030】

図3は液晶表示装置の駆動原理を示すための概略図である。

【0031】

10

20

30

40

50

図3に示すように、アレー基板上には複数のデータライン102が第1方向に一定距離だけ離隔されて形成され、複数のゲートライン203が前記第1方向と垂直な第2方向に一定距離だけ離隔されて形成される。

【0032】

データライン102とゲートライン105はアレー基板から互いに異なる高さに形成されている。

【0033】

各データライン102と各ゲートライン105で囲まれた領域により一つの画素が定義される。一つの画素は薄膜トランジスタ104、ストレージキャパシター202及び液晶キャパシター（画素電極と共通電極との間に形成されるキャパシター201）を含む。薄膜トランジスタ104はドレーン電極D、ゲート電極G及びソース電極Sを含む。

10

【0034】

薄膜トランジスタ104のゲート電極Gはゲートライン105に電氣的に連結されている。薄膜トランジスタ104のソース電極Sはデータライン102に電氣的に連結されている。また、薄膜トランジスタ104のドレーン電極Dはストレージキャパシター202及び液晶キャパシター201と電氣的に連結されている。

【0035】

ゲート電極Gにゲート電圧が印加されると、薄膜トランジスタ104がターンオンされる。薄膜トランジスタ104がターンオンされると、データライン102の画素電圧（またはデータ電圧）が薄膜トランジスタ104を通じてストレージキャパシター202及び液晶キャパシター201に印加される。液晶キャパシター201に画素電圧が印加されると、液晶キャパシターを構成する共通電極と画素電極との間に介在された液晶の配列が変化して光学的特性が変化する。このような光学的特性の変化によって映像が表現される。

20

【0036】

ストレージキャパシター202はデータ入力が終わった後、周辺電圧が変わるとき液晶キャパシター201の画素電極に印加された画素電圧が変わることを防止してくれる。

【0037】

液晶キャパシター201の画素電極は電氣的に導電性で、光学的に透明の物質、例えば、インジウム錫酸化物またはインジウム亜鉛酸化物を含む。以下、本発明によるアレー基板を詳細に説明する。

30

【0038】

第1実施例

図4は本発明の第1実施例によるアレー基板のレイアウトで、図5は図4の概略的な断面図である。

【0039】

図4及び図5に示すように、本発明の第1実施例によるアレー基板は透明基板108、複数の画素電極101、スイッチング素子104、データライン102、ゲートライン105及びストレージ電極103bを含む。

【0040】

複数の画素電極101は、透明基板108から第1距離 $d_1$ 分だけ上部に離隔して形成される。また、複数の画素電極101はマトリックス状に配列される。画素電極はインジウム錫酸化物またはインジウム亜鉛酸化物を含む。インジウム錫酸化物及びインジウム亜鉛酸化物は透明な物質で良好な導電性を有する。

40

【0041】

スイッチング素子104はゲート電極G、ドレーン電極D及びソース電極Sを含み、前記ドレーン電極Dが前記それぞれの画素電極101に電氣的にそれぞれ連結される。前記データライン102は、透明基板108から第2距離 $d_2$ 分（ $d_2 < d_1$ ）だけ上部に離隔して形成される。また、前記データライン102は前記画素電極101の間に配置される。

【0042】

50

データライン 102 は前記ソース電極 S と電氣的に連結されて前記画素電極 101 に画素電圧を印加するために第 1 長さ W1 の幅で形成される。第 1 長さ W1 の範囲は大体 3.0  $\mu\text{m}$  乃至 4.0  $\mu\text{m}$  が適切であり、良好には 3.5  $\mu\text{m}$  が望ましい。本発明の第 1 実施例によるとデータライン 102 はストレージ電極 103b とオーバーラップされて寄生キャパシタンスが発生することができる。従って、データライン 102 の幅が小さいほど望ましい。しかし、データライン 102 の幅が 3.0  $\mu\text{m}$  未満に小さくなる場合、データライン 102 の断線が発生される確率が増加する。特に、下部に段差がある部分で断線される確率が高い。

#### 【0043】

ゲート電極 G は前記ゲートライン 105 から突出される。即ち、前記ゲートライン 105 と電氣的に連結されて前記スイッチング素子 104 をターンオン/ターンオフさせるための電氣的信号を伝達する。 10

#### 【0044】

ストレージ電極 103b は、透明基板 108 から第 3 距離  $d_3$  分 ( $d_3 < d_2$ ) だけ上部に離隔して形成される。また、ストレージ電極 103b は、ゲートライン 105 と同じ層に、パターンングにより形成される。さらに、ストレージ電極 103b は前記画素電極 101 の間に配置される。これにより、画素電極 101 の間の空間に漏れる光を、ストレージ電極 103b により遮断することができる。ストレージ電極 103b は、互いに隣接する前記 2 つの画素電極 101 とそれぞれ第 2 長さ W2 及び第 3 長さ W3 分 ( $W_2 \neq W_3$ ) だけオーバーラップされる。 20

第 2 長さ W2 は約 2.5  $\mu\text{m}$  乃至 3.5  $\mu\text{m}$  の範囲で、大体 3  $\mu\text{m}$  の範囲が適切である。第 3 長さ W3 は約 4.5  $\mu\text{m}$  乃至 5.5  $\mu\text{m}$  の範囲であり、大体 5  $\mu\text{m}$  の範囲が適切である。

#### 【0045】

画素電極の液晶のプリチルト (Pre-tilt) または液晶の配列が対称的ではないので第 2 長さ W2 と第 3 長さ W3 は互いに異なる。

#### 【0046】

ストレージ電極 103b はデータライン 102 及び画素電極 101 と同一基板に形成される。従って、ストレージ電極 103b を利用して開口 106 を遮蔽する場合、従来のようにミスアラインマージンを考慮する必要はないので、マージンの幅を減少させることができる。 30

#### 【0047】

また、ストレージ電極 103b と開口 106 との距離が近いと光が拡散しにくい。従って、ストレージ電極 103b と画素電極 101 とが重なる長さである第 2 長さ W2 と第 3 長さ W3 の幅が減少する。従って、開口率が向上される。

#### 【0048】

本実施例に係るアレー基板は、次のようにして製造される。まず、ゲートライン 105 とストレージ電極 103b とを、透明基板 108 との間隔が距離  $d_3$  となるように形成する。次いで、第 1 長さ W1 の幅のデータライン 102 を、透明基板 108 との間隔が距離  $d_2$  ( $d_2 > d_3$ ) となるように形成する。さらに、ゲートライン 105 と電氣的に連結されたゲート電極、ドレーン電極及びデータライン 102 と電氣的に連結されたソース電極を形成し、ドレーン電極と電氣的に連結された画素電極 101 を形成する。画素電極 101 と透明基板 108 との間隔は、距離  $d_1$  となるように調整される。 40

#### 【0049】

##### 第 2 実施例

図 6 は本発明の第 2 実施例によるアレー基板の概略的な断面図である。

#### 【0050】

図 6 に示すように、本発明の第 2 実施例によるアレー基板は画素電極 101、データライン 102 及びフローティングゲート 301 を含む。

#### 【0051】

フローティングゲート 301 の上部にはデータライン 102 が位置する。

【0052】

フローティングゲート 301 には開口 302 が形成される。前記開口 302 の幅はデータライン 102 の幅 d2 より小さい。開口 302 の幅がデータライン 102 の幅 d2 より大きい場合バックライトアセンブリから発生された光が開口 302 とデータライン 102 との間の空間に漏れるので対比率 ( Contrast Ratio ) を弱化させ画質の不良を誘発するからである。

【0053】

このような開口 302 はデータライン 102 に沿う方向 ( 地面上部または下部 ) に長く延伸されるかまたは複数の開口が形成されてデータライン 102 に沿って配列できることは当然のことである。 10

【0054】

図 7 は図 6 のフローティングゲート上に形成された開口の一実施例を示す平面図であり、図 8 は図 6 のフローティングゲート上に形成された他の実施例を示す平面図である。

【0055】

図 7 と図 8 に示すように、フローティングゲート 301 に形成される開口 302 の形状はフローティングゲート 301 の長さ方向に長く延伸されることができ、また、複数の開口 302 がフローティングゲート 301 の長さ方向に配列されることもできる。開口 302 の形状はデータラインとのオーバーラップ面積を減少させる限りいかなる形態でも変更が可能であることは周知の事実である。このようなフローティングゲート 301 は、前述 20 の第 1 実施例で述べたアレー基板の製造方法において、ゲートライン 203 をパターンニングして形成することで、形成することができる。

【0056】

このようにフローティングゲート 301 に開口 302 を形成する場合、フローティングゲート 301 とデータラインとのオーバーラップ面積を減少させるので、フローティングゲートとデータラインとの間に発生する寄生キャパシタンスを減少させることができ消費電力を減少させることができる。

【0057】

液晶表示装置の実施例

図 9 は本発明の一実施例による液晶表示装置のアレー基板を示すレイアウトである。 30

【0058】

図 9 に示すように、本実施例による液晶表示装置のアレー基板は複数の画素電極 101 を含み、各画素電極 101 の間の空間に形成されたフローティングゲート 301 を含む。フローティングゲート 301 には開口 302 が形成されている。図 9 では開口 302 はフローティングゲート 301 の長さ方向に長く延伸された模様が図示されているが、開口は複数個形成されて、複数の開口はフローティングゲート 301 の長さ方向に配列されることもできる。

【0059】

フローティングゲート 301 の上部にはデータライン 102 が形成されているが、データライン 102 の一部が突出されてトランジスタ 104 のソース電極 S を形成する。ゲート 40 ライン 203 の一部が突出されてトランジスタ 104 のゲート電極 G を形成する。トランジスタ 104 のドレイン D は画素電極 101 と電氣的に連結されている。

【0060】

図 10 は図 9 の A - A ' の断面図であり、図 11 は図 9 の B - B ' の断面図である。

【0061】

図 10 及び図 11 に示すように、本発明による液晶表示装置はアレー基板 502、カラーフィルター基板 501 及びアレー基板 502 とカラーフィルター基板 501 との間に介在された液晶層 506 を含む。

【0062】

前記アレー基板 502 は第 2 ガラス基板 511 を含む。 50

## 【 0 0 6 3 】

第2透明基板511にはゲート電極G及びフローティングゲート301が形成されている。ゲート電極G及びフローティングゲート301は同一の物質からなることができ、同時に形成されることができる。即ち、第2透明基板511にアルミニウムなどを含む金属膜を塗布した後、エッチングしてゲート電極G及びフローティングゲート301を形成する。フローティングゲート301の開口302はこのようなエッチングでゲート電極G及びフローティングゲート301を形成する過程で同時に形成されることもでき、フローティングゲート301を形成した後、エッチングして形成されることもできる。

## 【 0 0 6 4 】

前記ゲート電極Gとフローティングゲート301上にゲート絶縁膜510が形成されている。前記ゲート絶縁膜510上、ゲート電極G形成部位にはアモルファスシリコン膜a-Si:Hが形成されその上にソース電極Sとドレーン電極Dが形成されている。

## 【 0 0 6 5 】

その上部には再び第1絶縁層509が形成される。前記第1絶縁層509上にはデータライン102が形成される。

## 【 0 0 6 6 】

データライン102は前述したように、フローティングゲート301上部に位置して、フローティングゲート301の開口302を被覆する。アレー基板502下部のバックライトアセンブリ(図示せず)で発生して開口302を通過した光はフローティングゲート301により遮断され、フローティングゲート301に開口302を形成してフローティングゲート301とデータライン102とのオーバーラップされる部分が最小化されることにより、フローティングゲート301とデータライン102の寄生キャパシタンスが減少されることで、電力損失が減少する。また、フローティングゲート301とデータライン102とのクロストークが減少してより良好な画質の液晶表示装置を具現することができるようになる。

## 【 0 0 6 7 】

データライン102の上部には第2絶縁層508が形成されており、第2絶縁層508上部に画素電極101が形成されている。画素電極101はインジウム錫酸化物またはインジウム亜鉛酸化物を含み、インジウム錫酸化物及びインジウム亜鉛酸化物は優秀な導電性を有し透明で、熱的に安定的であるので電極パターンの加工性が優秀である。画素電極101はコンタクト513によりトランジスタ104のドレーン電極と電氣的に連結される。

## 【 0 0 6 8 】

画素電極101上部には第3絶縁層507が形成されることができる。以上、アレー基板502について説明した。次はカラーフィルター基板501について説明する。

## 【 0 0 6 9 】

カラーフィルター基板501は第1透明基板503を含む。

## 【 0 0 7 0 】

また、第1透明基板503には複数のカラーフィルターが形成される。カラーフィルターはレッドカラーフィルターR、グリーンカラーフィルターG及びブルーカラーフィルターBを含む。

## 【 0 0 7 1 】

各カラーフィルターR、G、Bはそれぞれ一つの画素電極101に対向するように形成される。

## 【 0 0 7 2 】

カラーフィルターの配列方式ではストライプ型、モザイク型、トライアングル型、4画素配置型などがあるが、本発明においてはストライプ型を図示したが、本発明はこれに限定されない。

## 【 0 0 7 3 】

平坦化膜505はこのようなカラーフィルターをカバーして、このようなカラーフィル

10

20

30

40

50

ター R、G、B を保護し、段差を減少させて平坦性を向上させる。平坦化膜 505 はアクリル樹脂またはポリイミド樹脂を含む。

【0074】

共通電極 512 は平坦化膜 505 上部に形成される。

【0075】

共通電極 512 はインジウム錫酸化物またはインジウム亜鉛酸化物を含む。共通電極 512 は共通電圧（一般的にアース電圧）が印加される。駆動時に共通電極 512 と画素電圧が印加される画素電極 101 との間には電気場が形成される。以上、カラーフィルター基板 501 を説明した。

【0076】

カラーフィルター基板 501 とアレー基板 502 との間には液晶層 506 が介在される。液晶というのは結晶または固体のような性質を有する液体状態の物質のことである。液晶に印加される電気場の大きさにより液晶の配列が変化し光が透過する量が異なるようになる。

【0077】

画素電極 101 と共通電極 512 との間に形成される電気場の変化により画素電極 101 と共通電極 512 との間に位置した液晶の配列が異なり、それによって、カラーフィルター基板 501、液晶層 506 及びアレー基板 502 を含む液晶表示パネル上部に出射される光量が異なる。

【0078】

ゲート駆動回路（図示せず）がマトリックス状に配列された複数の薄膜トランジスタ 104 のうち一つにゲート駆動信号電圧を印加すると該当薄膜トランジスタ 104 はターンオンされ、データ駆動回路（図示せず）で該当薄膜トランジスタ 104 のソース電極に画素電圧を印加すると、印加された画素電圧はドレーン電極を通じて画素電極 101 に印加される。従って画素電極 101 と共通電極 512 との間に位置した液晶の配列が変化される。従って、映像を表示する。

【0079】

以上、通常の液晶表示装置を前述した。しかし、本発明は垂直配向モード、液晶表示装置など、他の液晶表示装置にも適用可能であることは当然な事実である。

【0080】

本発明はストレージ電極またはフローティングゲートを用いて画素電極の間の開口を遮蔽して光が漏出されることを防止する。ストレージ電極またはフローティングゲートは画素電極の間の開口と近接するのでストレージ電極またはフローティングゲートと画素電極とがオーバーラップされる幅を減少させることができる。さらに、ストレージ電極またはフローティングゲートは画素電極と同一の基板に形成されるので、ミスアラインマージンを考慮する必要がなくなって画素電極とストレージ電極とがオーバーラップされる幅を小さくすることができる。従って、開口率が増加する。

【0081】

以上、本発明の実施例によって詳細に説明したが、本発明はこれに限定されず本発明が属する技術分野において通常の知識を有するものであれば本発明の思想と精神を離れることなく、本発明を修正または変更できる。

【図面の簡単な説明】

【0082】

【図1】従来の液晶表示装置のレイアウトである。

【図2】図1の概略的な断面図である。

【図3】液晶表示装置の駆動原理を示すための概略図である。

【図4】本発明の第1実施例によるアレー基板のレイアウトである。

【図5】図4の概略的な断面図である。

【図6】本発明の第2実施例によるアレー基板の概略的な断面図である。

【図7】図6のフローティングゲート上に形成された開口の一実施例を示す平面図である

10

20

30

40

50

。

【図 8】図 6 のフローティングゲート上に形成された開口の他の実施例を示す平面図である。

【図 9】本発明の一実施例による液晶表示装置のアレー基板を示すレイアウトである。

【図 10】図 9 の A - A ' に沿って切断した断面図である。

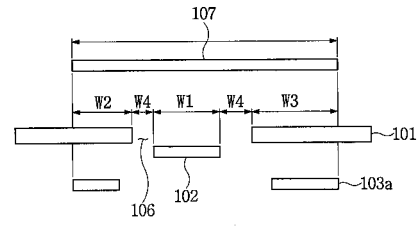
【図 11】図 9 の B - B ' に沿って切断した断面図である。

【符号の説明】

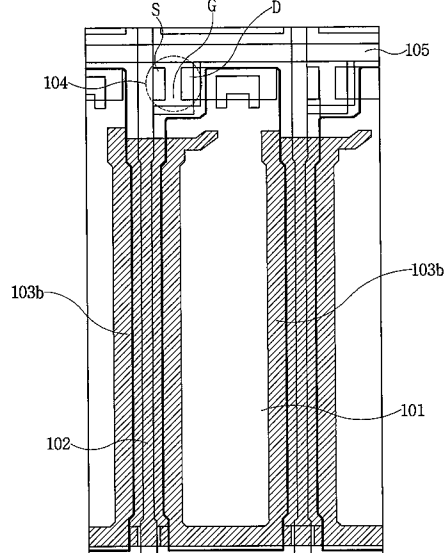
【 0 0 8 3 】

|                 |             |    |
|-----------------|-------------|----|
| 1 0 1           | 画素電極        |    |
| 1 0 2           | データライン      | 10 |
| 1 0 3 a、1 0 3 b | ストレージ電極     |    |
| 1 0 4           | 薄膜トランジスタ    |    |
| 1 0 5、2 0 3     | ゲートライン      |    |
| 1 0 6、3 0 2     | 開口          |    |
| 1 0 7           | 光遮断膜        |    |
| 1 0 8           | 透明基板        |    |
| 2 0 1           | 液晶キャパシター    |    |
| 2 0 2           | ストレージキャパシター |    |
| 3 0 1           | フローティングゲート  |    |
| 5 0 1           | カラーフィルター基板  | 20 |
| 5 0 2           | アレー基板       |    |
| 5 0 3           | 第 1 透明基板    |    |
| 5 0 5           | 平坦化膜        |    |
| 5 0 6           | 液晶層         |    |
| 5 0 7           | 第 3 絶縁層     |    |
| 5 0 8           | 第 2 絶縁層     |    |
| 5 0 9           | 第 1 絶縁層     |    |
| 5 1 0           | ゲート絶縁膜      |    |
| 5 1 1           | 第 2 ガラス基板   |    |
| 5 1 2           | 共通電極        | 30 |

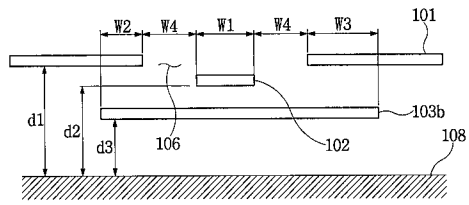
【 図 2 】



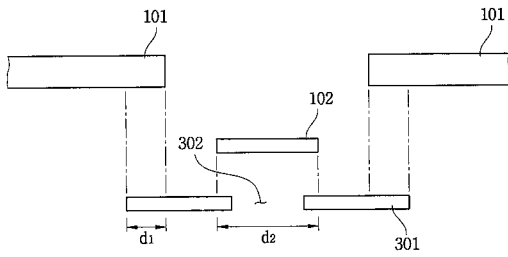
【 図 4 】



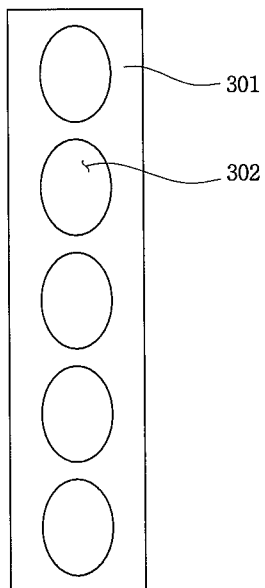
【図 5】



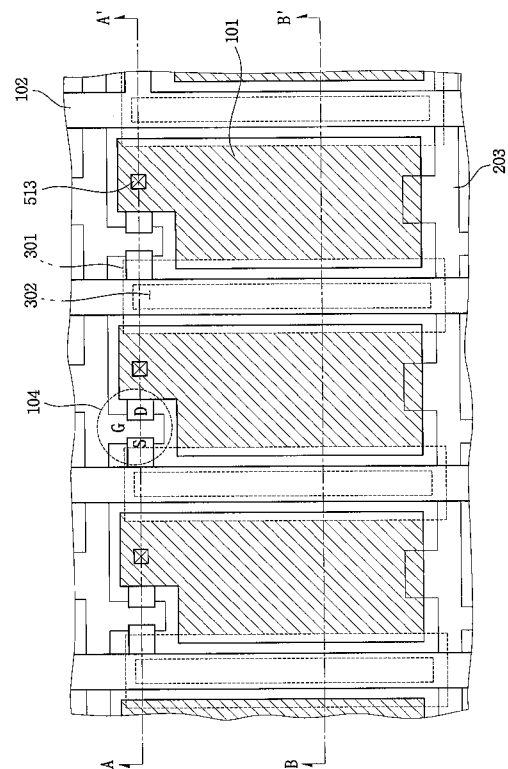
【図 6】



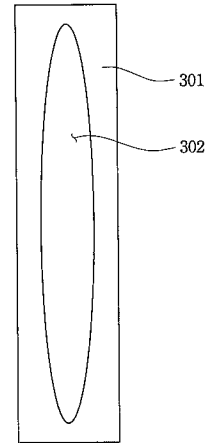
【図 8】



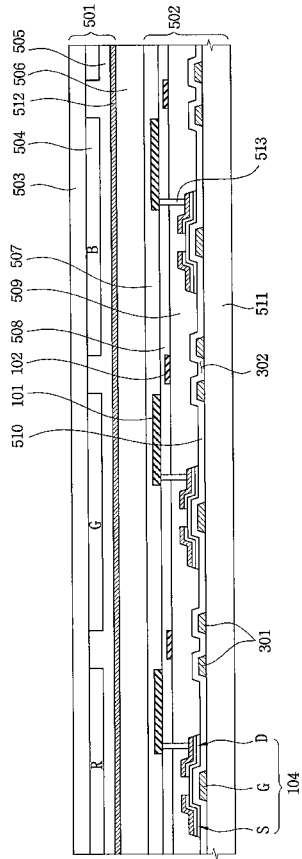
【図 9】



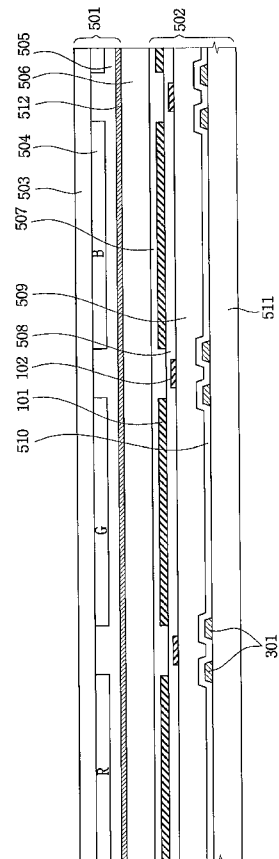
【図 7】



【図 10】



【図 11】



---

フロントページの続き

- (72)発明者 梁 容 豪  
大韓民国ソウル特別市冠岳区新林3洞329-42番地
- (72)発明者 文 智 慧  
大韓民国ソウル特別市永登浦区新吉3洞329-42番地
- (72)発明者 朴 眞 ▲スク▼  
大韓民国ソウル特別市西大門区弘済4洞青丘アパート302棟1507号
- (72)発明者 李 源 規  
大韓民国京畿道城南市盆唐区九美洞ムジゲマウル青丘アパート511棟1302号
- (72)発明者 宋 俊 昊  
大韓民国京畿道城南市盆唐区野塔洞塔マウル慶南アパート708棟2301号
- (72)発明者 全 珍  
大韓民国ソウル特別市瑞草区良才2洞203-4番地デサンハウス201号
- F ターム(参考) 2H091 FA02Y FA35Y FB08 FC02 FC26 FD04 GA13 HA07 LA03 LA15  
2H092 HA04 JA24 JB54 JB69 MA13 NA07 PA08 PA09 QA07  
5C094 AA02 BA03 BA43 CA19 DA09 DA13 DB01 FA02  
5F110 AA30 BB01 CC07 DD02 EE03 EE37 GG02 GG15 NN72 NN73

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
|----------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 阵列基板，阵列基板的制造方法以及液晶显示装置。                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     |         |            |
| 公开(公告)号        | <a href="#">JP2005004207A</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               | 公开(公告)日 | 2005-01-06 |
| 申请号            | JP2004171152                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                | 申请日     | 2004-06-09 |
| [标]申请(专利权)人(译) | 三星电子株式会社                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |
| 申请(专利权)人(译)    | 三星电子株式会社                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |
| [标]发明人         | 金東煥<br>秋教燮<br>梁容豪<br>文智慧<br>朴眞スク<br>李源規<br>宋俊昊<br>全珍                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        |         |            |
| 发明人            | 金 東 煥<br>秋 教 燮<br>梁 容 豪<br>文 智 慧<br>朴 眞 ▲スク▼<br>李 源 規<br>宋 俊 昊<br>全 珍                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
| IPC分类号         | G02F1/1335 G02F1/1362 G02F1/1368 G09F9/30 H01L29/786                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        |         |            |
| CPC分类号         | G02F1/136213 G02F2001/136218                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
| FI分类号          | G02F1/1368 G02F1/1335.500 G09F9/30.338 H01L29/78.619.B                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |
| F-TERM分类号      | 2H091/FA02Y 2H091/FA35Y 2H091/FB08 2H091/FC02 2H091/FC26 2H091/FD04 2H091/GA13 2H091/HA07 2H091/LA03 2H091/LA15 2H092/HA04 2H092/JA24 2H092/JB54 2H092/JB69 2H092/MA13 2H092/NA07 2H092/PA08 2H092/PA09 2H092/QA07 5C094/AA02 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA09 5C094/DA13 5C094/DB01 5C094/FA02 5F110/AA30 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE03 5F110/EE37 5F110/GG02 5F110/GG15 5F110/NN72 5F110/NN73 2H191/FA02Y 2H191/FA14Y 2H191/FB14 2H191/FC02 2H191/FC36 2H191/FD04 2H191/GA19 2H191/HA06 2H191/LA03 2H191/LA19 2H192/AA24 2H192/BC31 2H192/CB05 2H192/DA02 2H192/DA12 2H192/DA72 2H192/EA03 2H192/EA04 2H192/EA43 2H291/FA02Y 2H291/FA14Y 2H291/FB14 2H291/FC02 2H291/FC36 2H291/FD04 2H291/GA19 2H291/HA06 2H291/LA03 2H291/LA19 |         |            |
| 优先权            | 1020030036810 2003-06-09 KR<br>1020030066541 2003-09-25 KR                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |

#### 摘要(译)

提供了一种具有高开口率的阵列基板。透明基板包括像素电极，开关元件，数据线，栅极线和遮光图案。像素电极101形成为与透明基板108相隔第一距离d1并排列成矩阵状。开关元件包括栅电极，漏电极和源电极，并且漏电极电连接到各个像素电极。数据线102与透明基板108分开第二距离d2，数据线102设置在像素电极101之间，并且电连接到源电极以具有第一长度，第一长度用于向像素电极101施加像素电压。形成为宽度W1。栅极线电连接到栅电极以导通/截止开关器件。遮光图案103b被形成为与透明基板108分开第三距离d3，并且阻挡泄漏到像素电极101之间的空间中的光。[选择图]图5

