

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-110034

(P2004-110034A)

(43) 公開日 平成16年4月8日(2004.4.8)

(51) Int.Cl.⁷

F I

テーマコード (参考)

G09F 9/30
G02F 1/1333
G02F 1/1345
G02F 1/1368
G09F 9/35

G09F 9/30 338
G02F 1/1333 500
G02F 1/1345
G02F 1/1368
G09F 9/35

2H090
2H092
5C094

審査請求 未請求 請求項の数 29 O L (全 19 頁)

(21) 出願番号 特願2003-323269 (P2003-323269)
(22) 出願日 平成15年9月16日 (2003.9.16)
(31) 優先権主張番号 2002-056070
(32) 優先日 平成14年9月16日 (2002.9.16)
(33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
三星電子株式会社
大韓民国京畿道水原市靈通区梅灘洞416
(74) 代理人 100094145
弁理士 小野 由己男
(74) 代理人 100106367
弁理士 稲積 朋子
(72) 発明者 李 源 規
大韓民国京畿道城南市盆唐区九美洞ムジゲ
マウル青九アパート511棟1302号
(72) 発明者 鄭 営 倍
大韓民国京畿道水原市勤善区勤善洞130
4 勤善3地区住公3団地332洞1205
号

最終頁に続く

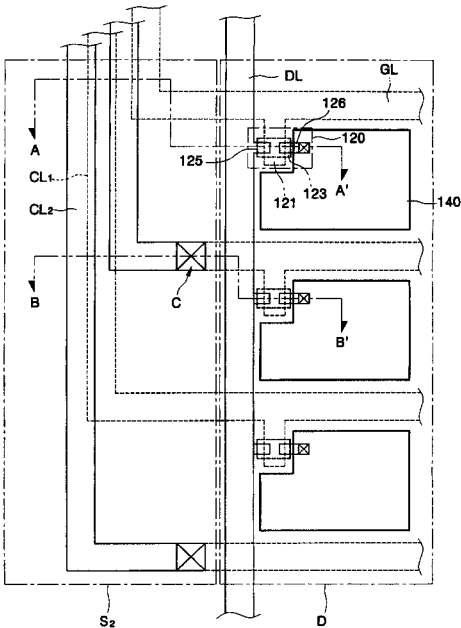
(54) 【発明の名称】 表示装置用基板、液晶表示装置及び液晶表示装置の製造方法

(57) 【要約】

【課題】 全体的な大きさ及び重さを減少させるための表示装置用基板、液晶表示装置およびその製造方法を提供する。

【解決手段】 表示装置用基板は、データライン、スキャンライン及び多数の画素が形成された表示領域と表示領域に接した周辺領域を持つ第1基板と、周辺領域の中でデータラインの一端部と接する第1周辺領域に形成されてスキャンラインにスキャン駆動信号を出力するためのスキャン駆動回路及びデータラインにデータ信号を出力するためのデータ駆動回路を含む駆動部と、周辺領域の中でスキャンラインの一端部と接する第2周辺領域に形成され、スキャンラインの一端部と結合されてスキャン駆動信号が印加され、互いに異なる層に配置された多数のグループで構成される第1連結部とを含む。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

データライン、スキャンライン及び多数の画素が形成された表示領域と前記表示領域に接した周辺領域を持つ第 1 基板と、

前記周辺領域の中で前記データラインの一端部と接する第 1 周辺領域に形成されて前記スキャンラインにスキャン駆動信号を出力するためのスキャン駆動回路及び前記データラインにデータ信号を出力するためのデータ駆動回路を含む駆動部と、

前記周辺領域の中で前記スキャンラインの一端部と接する第 2 周辺領域に形成され、前記スキャンラインの一端部と結合されて前記スキャン駆動信号が印加され、互いに異なる層に配置された多数のグループで構成される第 1 連結部と、
を含むことを特徴とする表示装置用基板。

10

【請求項 2】

前記第 1 連結部は、

前記スキャンラインと同一の層に形成された第 1 連結ラインで構成される第 1 グループと、

前記データラインと同一の層に形成された第 2 連結ラインで構成される第 2 グループと、

を含むことを特徴とする請求項 1 に記載の表示装置用基板。

【請求項 3】

前記第 1 連結ラインはそれぞれ前記第 2 連結ラインと部分的にオーバーラップすること
を特徴とする請求項 2 に記載の表示装置用基板。

20

【請求項 4】

前記第 1 連結ラインと前記第 2 連結ラインとの間に介在されて前記第 1 連結ラインと前記第 2 連結ラインとを電氣的に絶縁するための絶縁層をさらに含むことを特徴とする請求項 2 に記載の表示装置用基板。

【請求項 5】

前記各画素は前記データラインとスキャンラインとに接続されたスイッチング素子を含み、前記スイッチング素子はゲート電極、前記ゲート電極上に形成されたゲート絶縁膜、前記ゲート絶縁膜上に形成された半導体層、前記半導体層上で互いに所定の間隔で離間するソース及びドレイン電極で構成されることを特徴とする請求項 4 に記載の表示装置用基板。

30

【請求項 6】

前記絶縁層は前記ゲート絶縁膜であることを特徴とする請求項 5 に記載の表示装置用基板。

【請求項 7】

前記絶縁層は前記ゲート絶縁膜及び半導体層を含むことを特徴とする請求項 5 に記載の表示装置用基板。

【請求項 8】

前記半導体層は前記第 1 連結ラインに対応して設けられることを特徴とする請求項 7 に記載の表示装置用基板。

40

【請求項 9】

前記絶縁層には前記スキャンラインのうち一部の一端部を露出させるためのコンタクトホールが形成されて、

前記第 1 連結ラインは前記コンタクトホールを通じて前記スキャンラインのうち一部の一端部と電氣的に接続されることを特徴とする請求項 4 に記載の表示装置用基板。

【請求項 10】

前記周辺領域のうち前記スキャンラインの他端部と接する第 3 周辺領域で前記スキャンラインの他端部と結合されて前記ゲート駆動信号を印加し、互いに異なる層に形成された多数のグループで構成される第 2 連結部をさらに含むことを特徴とする請求項 1 に記載の表示装置用基板。

50

【請求項 1 1】

前記第 1 連結部は前記スキャンラインのうち奇数番目のスキャンラインと電氣的に接続され、

前記第 2 連結部は前記スキャンラインのうち偶数番目のスキャンラインと電氣的に接続されることを特徴とする請求項 1 0 に記載の表示装置用基板。

【請求項 1 2】

データライン、 スキャンライン、 前記データラインとスキャンラインに接続されたスイッチング素子を含む多数の画素が形成された表示領域と前記表示領域に接した周辺領域を持つ第 1 基板、 前記第 1 基板と対向する第 2 基板、 及び前記第 1 基板と第 2 基板との間に介在された液晶層で構成された液晶パネルと、

10

前記周辺領域のうち前記データラインの一端部と接する第 1 周辺領域に形成されて前記スキャンラインにスキャン駆動信号を出力するためのスキャン駆動回路及び前記データラインにデータ信号を出力するためのデータ駆動回路で構成される駆動部と、

前記周辺領域のうち前記スキャンラインの一端部と接する第 2 周辺領域で前記スキャンラインの一端部と結合されて前記スキャン駆動信号を印加し、 互いに異なる層に配置された多数のグループで構成される第 1 連結部と、
を含むことを特徴とする液晶表示装置。

【請求項 1 3】

前記第 1 連結部は、

前記スキャンラインと同一の層に形成された第 1 連結ラインで構成される第 1 グループと、

20

前記データラインと同一の層に形成された第 2 連結ラインで構成される第 2 グループと、
を含むことを特徴とする請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記第 1 連結ラインはそれぞれ前記第 2 連結ラインと部分的にオーバーラップすること
を特徴とする請求項 1 3 に記載の液晶表示装置。

【請求項 1 5】

前記第 1 連結ラインと前記第 2 連結ラインとの間に介在されて前記第 1 連結ラインと前記第 2 連結ラインを電氣的に絶縁するための絶縁層をさらに含むことを特徴とする請求項 1 3 に記載の液晶表示装置。

30

【請求項 1 6】

前記スイッチング素子はゲート電極、 前記ゲート電極上に形成されたゲート絶縁膜、
前記ゲート絶縁膜上に形成された半導体層、 前記半導体層上で互いに所定の間隔で離間するソース及びドレイン電極で構成されることを特徴とする請求項 1 5 に記載の液晶表示装置。

【請求項 1 7】

前記絶縁層は前記ゲート絶縁膜であることを特徴とする請求項 1 6 に記載の液晶表示装置。

【請求項 1 8】

前記絶縁層は前記ゲート絶縁膜及び半導体層を含むことを特徴とする請求項 1 6 に記載の液晶表示装置。

40

【請求項 1 9】

前記半導体層は前記第 1 連結ラインに対応して設けられることを特徴とする請求項 1 8 に記載の液晶表示装置。

【請求項 2 0】

前記絶縁層には前記スキャンラインのうち一部の一端部を露出させるためのコンタクトホールが形成され、

前記第 1 連結ラインは前記コンタクトホールを通じて前記スキャンラインのうち一部の一端部と電氣的に接続されることを特徴とする請求項 1 6 に記載の液晶表示装置。

50

【請求項 2 1】

前記周辺領域のうち前記スキャンラインの他端部と接する第 3 周辺領域で前記スキャンラインの他端部と結合されて前記ゲート駆動信号を印加し、互いに異なる層に形成された多数のグループで構成される第 2 連結部をさらに含むことを特徴とする請求項 1 2 に記載の液晶表示装置。

【請求項 2 2】

前記第 1 連結部は前記スキャンラインのうち奇数番目のスキャンラインと電氣的に接続されて、

前記第 2 連結部は前記スキャンラインのうち偶数番目のスキャンラインと電氣的に接続されることを特徴とする請求項 2 1 に記載の液晶表示装置。

10

【請求項 2 3】

表示領域にデータライン、スキャンライン、前記データラインとスキャンラインに接続されたスイッチング素子で構成される多数の画素を具備し、前記スキャンラインの一端部と接する周辺領域で前記スキャンラインと結合して互いに異なる層に配置される多数のグループで構成された連結部を含む第 1 基板を形成する段階と、

前記第 1 基板と第 2 基板を結合させる段階と、

前記第 1 基板と前記第 2 基板との間に液晶層を形成する段階と、
を含むことを特徴とする液晶表示装置の製造方法。

【請求項 2 4】

前記第 1 連結部は、

前記スキャンラインと同一の層に形成された第 1 連結ラインで構成される第 1 グループと、

前記データラインと同一の層に形成された第 2 連結ラインで構成される第 2 グループと、
を含むことを特徴とする請求項 2 3 に記載の液晶表示装置。

20

【請求項 2 5】

前記第 1 基板を形成する段階は、

前記表示領域及び周辺領域に第 1 金属膜を形成する段階と、

前記第 1 金属膜をパターニングして前記表示領域にスキャンライン、前記スキャンラインから分岐したゲート電極を形成して、前記周辺領域に前記スキャンラインの第 1 グループと電氣的に接続される第 1 連結ラインを形成する段階と、

前記スキャンライン、ゲート電極及び第 1 連結ラインが形成された前記第 1 基板上に絶縁層、アクティブ層及びコンタクト層を順次に形成する段階と、

前記アクティブ層及びコンタクト層をパターニングして前記ゲート電極上にアクティブパターン及びコンタクトパターンを形成する段階と、

前記絶縁層、アクティブパターン及びコンタクトパターンが形成された第 1 基板上に第 2 金属膜を形成する段階と、

前記第 2 金属膜をパターニングして前記表示領域にデータライン、データラインから分岐したソース電極及び前記ソース電極と離間したドレイン電極を形成して、前記周辺領域に前記スキャンラインの第 2 グループと電氣的に接続される第 2 連結ラインを形成する段階と、

を含むことを特徴とする請求項 2 4 に記載の液晶表示装置の製造方法。

30

40

【請求項 2 6】

前記アクティブ層及びコンタクト層をパターニングする段階で、

前記周辺領域で前記絶縁層と前記第 2 連結ラインとの間に介在される二重絶縁膜をさらに形成することを特徴とする請求項 2 5 に記載の液晶表示装置の製造方法。

【請求項 2 7】

前記アクティブ層及びコンタクト層をパターニングする段階で、

前記絶縁層、アクティブ層及びコンタクト層に前記スキャンラインの第 2 グループの一端部を露出させるためのコンタクトホールを形成することを特徴とする請求項 2 5 に記載

50

の液晶表示装置の製造方法。

【請求項 28】

前記第2連結ラインは前記コンタクトホールを通じて対応する前記スキャンラインの第2グループと電氣的に接続されることを特徴とする請求項27に記載の液晶表示装置の製造方法。

【請求項 29】

前記第1基板を形成する段階は、

前記表示領域及び周辺領域に第1金属膜を形成する段階と、

前記第1金属膜をパターニングして前記表示領域にスキャンライン、前記スキャンラインから分岐したゲート電極を形成して、前記周辺領域に前記スキャンラインの一部と電氣的に接続される第1連結ラインを形成する段階と、

前記スキャンライン、ゲート電極及び第1連結ラインが形成された前記第1基板上に絶縁層、アクティブ層、コンタクト層及び第2金属膜を順次に形成する段階と、

前記アクティブ層、コンタクト層及び第2金属膜をパターニングして前記ゲート電極上にアクティブパターン及びコンタクトパターンを形成して、前記表示領域にデータライン、データラインから分岐したソース電極及び前記ソース電極と離間したドレイン電極を形成して、前記周辺領域に前記スキャンラインの残りと電氣的に接続される第2連結ラインを形成する段階と、

を含むことを特徴とする請求項24に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置用基板、液晶表示装置及び液晶表示装置の製造方法に関し、さらに詳細には全体的な大きさ及び重さの減少を可能とする表示装置用基板、液晶表示装置及び液晶表示装置の製造方法に関する。

【背景技術】

【0002】

一般的に、液晶表示装置は第1基板、第2基板及び第1基板と第2基板との間に形成された液晶層で構成され映像を表示する液晶パネルを含む。液晶パネルを駆動するための駆動印刷回路基板はテープキャリアパッケージ(Tape Carrier Package; 以下、TCPと称す)を通じて液晶パネルと電氣的に接続される。

【0003】

駆動印刷回路基板は液晶パネルに形成された複数のデータラインを駆動するためのデータ印刷回路基板と複数のゲートライン(スキャンライン)を駆動するためのゲート印刷回路基板とで構成されている。一方、データ印刷回路基板はデータ側TCPによってデータラインに電氣的に接続されており、ゲート印刷回路基板はゲート側TCPによってゲートラインと電氣的に接続されている。この時、データ側TCP上にはデータ駆動チップが形成され、ゲート側TCP上にゲート駆動チップ(またはスキャン駆動チップ)が形成される。

【0004】

最近では、液晶パネル上にゲート駆動回路(またはスキャン駆動回路)を直接的に形成することで組み立て工程の数を減少しようとする技術開発に力をつくしている。

【0005】

具体的には、液晶パネルの第1及び第2基板のうちいずれか一方は表示領域と表示領域の周辺領域を備えている。周辺領域の中でゲートラインの一端部が配置される周辺領域にはスキャン駆動信号を発生するゲート駆動回路が形成される。ゲート駆動回路から出力されたスキャン駆動信号はゲートラインに印加される。

【0006】

しかし、ゲート駆動回路がゲートラインの一端部側にだけ形成されることから液晶パネルの構造を左右対称形にすることができなくなる。このような液晶パネルの非対称現象を解決するためにゲートラインの他端部側に不必要な空間を形成する場合、液晶表示装置の

10

20

30

40

50

サイズが増加する。

【発明の開示】

【発明が解決しようとする課題】

【0007】

よって、本発明の第1の特徴は全体的な大きさ及び重さを減少させるための表示装置用基板を提供することにある。

【0008】

また、本発明の第2の特徴は全体的な大きさ及び重さを減少させるための液晶表示装置を提供することにある。

【0009】

また、本発明の第3の特徴は前記した液晶表示装置の製造方法を提供することにある。

【課題を解決するための手段】

【0010】

本発明の第1の特徴による表示装置用基板は第1基板、駆動部及び第1連結部を含む。第1基板はデータライン、スキャンライン及び多数の画素が形成された表示領域と前記表示領域に接した周辺領域を有する。駆動部は前記周辺領域のうち前記データラインの一端部と接する第1周辺領域に形成されて前記スキャンラインにスキャン駆動信号を出力するためのスキャン駆動回路及び前記データラインにデータ信号を出力するためのデータ駆動回路を含む。第1連結部は前記周辺領域の中で前記スキャンラインの一端部と接する第2周辺領域に形成されて前記スキャンラインの一端部と結合されて前記スキャン駆動信号を印加し、互いに異なる層に配置された多数のグループで構成される第1連結部を含む。

【0011】

本発明の第2の特徴による液晶表示装置は、液晶パネル、駆動部及び第1連結部を含む。液晶パネルはデータライン、スキャンライン、前記データラインとスキャンラインに接続されたスイッチング素子で構成される多数の画素が形成された表示領域と前記表示領域に接した周辺領域を持つ第1基板、前記第1基板と対向する第2基板、及び前記第1基板と第2基板との間に介在された液晶層を含む。駆動部は前記周辺領域の中で前記データラインの一端部と接する第1周辺領域に形成されて前記スキャンラインにスキャン駆動信号を出力するためのスキャン駆動回路及び前記データラインにデータ信号を出力するためのデータ駆動回路で成り立つ。第1連結部は前記周辺領域のうち前記スキャンラインの一端部と接する第2周辺領域で前記スキャンラインの一端部と結合されて前記スキャン駆動信号を印加し、互いに異なる層に配置された多数のグループで構成される第1連結部を含む。

【0012】

また本発明の第3の特徴による液晶表示装置の製造方法は、先に表示領域にデータライン、スキャンライン、前記データラインとスキャンラインに接続されたスイッチング素子で構成された多数の画素を具備して、前記スキャンラインの一端部と接する周辺領域で前記スキャンラインと結合して互いに異なる層に配置される多数のグループで構成される連結部を含む第1基板を形成する。その次に、前記第1基板と第2基板を結合させて、前記第1基板と前記第2基板との間に液晶層を形成する。

【0013】

このような表示装置用基板、液晶表示装置及び液晶表示装置の製造方法によれば、連結部は表示領域に形成されたゲートラインと同一の層に形成される第1連結ラインとデータラインと同一の層に形成される第2連結ラインで構成される。よって、表示装置用基板及び液晶表示装置の全体的な大きさ及び重さを減少させることができる。

【発明を実施するための最良の形態】

【0014】

以下、添付した図面を参照して、本発明の望ましい実施例をより詳細に説明する。

【0015】

図1は本発明による液晶表示装置を示した断面図である。

10

20

30

40

50

【0016】

図1に示すように、液晶表示装置(400)は薄膜トランジスタ(Thin Film Transistor; 以下、TFTと称す)基板(100)、TFT基板(100)と対向して設けられるカラーフィルター(Color Filter; 以下C/Fと称す)基板(200)、及びTFT基板(100)とC/F基板(200)との間に形成された液晶層(300)を持つ液晶パネルを含む。液晶パネルは映像を表示する表示領域(D)と表示領域(D)の周辺に形成された第1及び第2周辺領域(S1、S2)に分けられる。

【0017】

具体的に、TFT基板(100)は表示領域(D)と対応して第1基板(110)上には多数のゲートライン(スキャンライン; 図示せず)及び多数のデータライン(図示せず)が形成される。多数のゲートラインと多数のデータラインによって定義された画素領域(または画素)には、TFT(120)及びTFT(120)に接続された画素電極(140)が設けられている。また、有機ELディスプレイ(organic electroluminescence display)装置の場合、前記画素領域には有機ELセル(cell)が形成されることとなる。有機ELセルは例えば、スイッチングトランジスタ、保存キャパシタ(Cst)、駆動トランジスタ、電源印加線及びEL素子を有する。また、TFT基板(100)は第2周辺領域(S2)に対応して形成されてゲートラインと接続されて外部から提供されるスキャン駆動信号を多数のゲートラインで順次に印加するための多数の連結ライン(CL)を具備する。多数の連結ライン(CL)はTFT(120)のゲート電極と同一の層に形成される第1連結ライン(CL1)及びソース及びドレイン電極と同一の層に形成される第2連結ライン(CL2)で構成される。このように多数の連結ライン(CL)が二重構造を持つことで、前記第2周辺領域(S2)の全体的な幅(W)を減少することができる。

【0018】

一方、C/F基板(200)は、表示領域(D)に対応して第2基板(210)上に形成されたカラーフィルター(220)、前記第2周辺領域に対応して第2基板(210)上に形成された遮光膜(230)、及びカラーフィルター(220)と遮光膜(230)上に均一な厚さに形成された共通電極(240)を具備する。

【0019】

遮光膜(230)は多数の連結ライン(CL)が液晶表示装置(400)の画面上に映らないようにTFT基板(100)の第2周辺領域(S2)から出射された光を遮断する。

【0020】

この後、共通電極(240)と画素電極(140)とが互いに対向するようにTFT基板(100)とC/F基板(200)を配置した後、シーラント(350)によってTFT基板(100)とC/F基板(200)を堅固に固定させる。次に、TFT基板(100)とC/F基板(200)の間に液晶を入れ込んで液晶層(300)を形成することにより、液晶表示装置(400)を完成させる。

【0021】

図2は本発明の一実施例によるTFT基板の平面図で、図3は図2に図示されたTFT基板の部分拡大図である。

【0022】

図2及び図3に示すように、TFT基板(100)は表示領域(D)と表示領域(D)の周辺に形成された第1及び第2周辺領域(S1、S2)に分けられる。

【0023】

表示領域(D)には第1方向に延設された多数のゲートライン(GL)、第1方向と直交する第2方向に延設された多数のデータライン(DL)が形成される。多数のゲートライン(GL)と多数のデータライン(DL)によって定義された画素領域にはTFT(120)及びTFT(120)のドレイン電極(126)と接続された画素電極(140)が形成される。

【0024】

一方、第2周辺領域(S2)には多数のゲートライン(GL)の一端部が配置されて、第1周辺領域(S1)には多数のデータライン(DL)の一端部が配置される。第1周辺領域(S1)には駆動部(または駆動チップ)(150)が実装される。駆動チップ(150)は多数のゲートライン(GL)に順次に提供されてTFT(120)を駆動させるスキャン駆動信号を発生するゲート駆動回路(またはスキャン駆動回路)及び多数のデータライン(DL)に提供されてTFT(120)の駆動によっ

10

20

30

40

50

て画素電極(140)に印加されるデータ信号を発生するデータ駆動回路を含む。

【0025】

図4は図3をA-A'で切断した断面図で、図5は図3をB-B'で切断した断面図である。

【0026】

図4及び図5に示すように、TFT(120)はゲート電極(121)、ソース電極(125)及びドレーン電極(126)を含む。ゲート電極(121)はゲート絶縁膜(122)によってソース電極(125)及びドレーン電極(126)と絶縁状態を維持する。ゲート絶縁膜(122)上にはゲート電極(121)にゲート信号が印加されることによってソース電極(125)からのデータ信号をドレーン電極(126)で提供するためのアクティブパターン(123)及びオーミックコンタクトパターン(124)が形成される。以下、アクティブパターン(123)及びオーミックコンタクトパターン(124)を半導体層とも言う。オーミックコンタクトパターン(124)上から所定の間隔で離隔されるソース及びドレーン電極(125、126)が形成される。

10

【0027】

以後、TFT(120)上にはドレーン電極(126)を露出させる第1コンタクトホール(131)が形成された有機絶縁膜(130)が積層される。第1コンタクトホール(131)はドレーン電極(126)と有機絶縁膜(130)上に形成される画素電極(140)を電氣的に接続させる。

【0028】

一方、第2周辺領域(S2)にはゲート駆動回路から出力されたスキャン駆動信号を多数のゲートライン(GL)に提供するための連結ライン(CL)が形成される。連結ライン(CL)はゲートライン(GL)と一対一で対応する。すなわち、ゲートライン(GL)がm個であれば、連結ライン(CL)もm個形成される。

20

【0029】

連結ライン(CL)はゲート電極(121)と同一の層に形成された第1連結ライン(CL1)と、ソース及びドレーン電極(125、126)と同一の層に形成された第2連結ライン(CL2)を具備する。第1連結ライン(CL1)と第2連結ライン(CL2)はゲート絶縁膜(122)を通じて電氣的に絶縁状態を維持する。ここで、第1連結ライン(CL1)は奇数番目ゲートラインと接続されて、第2連結ライン(CL2)は偶数番目ゲートラインと接続される。

【0030】

また、第2連結ライン(CL2)は二つの第1連結ライン(CL1)の間に配置されており、かつ二つの第1連結ライン(CL1)とオーバーラップしている。すなわち、二つの第1連結ライン(CL1)の離間距離(d)は前記第2連結ライン(CL2)の幅(w)より小さい。

30

【0031】

図4には図示していないが、第2連結ライン(CL2)は二つの第1連結ライン(CL1)の離隔空間内に配置することができる。ただし、第2連結ライン(CL2)を二つの第1連結ライン(CL1)の離隔空間内に配置する場合、第1及び第2連結ライン(CL1、CL2)のエッジ間の第1水平離間距離は、二つの第1連結ライン(CL1)の間の第2水平離間距離から第2連結ライン(CL2)の幅(w)を減算した値の1/2より小さい。ここで、水平方向は第1基板(110)の主面に平行な方向であり、垂直は第1基板(110)の法線(normal line)方向とする。隣接する二つの第1連結ライン(CL1)の間、隣接する二つの第2連結ライン(CL2)の間、第1及び第2連結ライン(CL1、CL2)の間は所定の間隔で離間される。よって、連結ライン同士の電氣的なショート現象を防止するとともに、連結ライン間の容量増加を防止することができる。

40

【0032】

図示したように、第1連結ライン(CL1)同士は水平方向で離隔され、第2連結ライン(CL2)同士も水平方向で離隔される。第1及び第2連結ライン(CL1、CL2)は垂直方向で離隔される。これで、第1及び第2連結配線(CL1、CL2)が占める全体的な面積が減少し、第2周辺領域(S2)の全体的な幅も減少することができる。

【0033】

第2連結ライン(CL2)とゲート絶縁膜(122)との間には層間絶縁膜(127)がさらに形成される。層間絶縁膜(127)はTFT(120)のアクティブパターン(123)及びオーミックコンタクト

50

パターン(124)と同一の工程で形成される。この後、ゲート絶縁膜(122)と第2連結ライン(CL2)上には保護膜として有機絶縁膜(130)が形成される。

【0034】

図3及び図5に示すように、第1連結ライン(CL1)はゲート電極(121)及びゲートライン(GL)と同一の層に形成されるから対応するゲートライン(GL)と直接的に接続される。第2連結ライン(CL2)は、ソース及びドレイン電極(125、126)と同一の層に形成されるから、対応するゲートライン(GL)と第2コンタクトホール(127a)を通じて電氣的に接続される。第2連結ライン(CL2)の下部に形成された層間絶縁膜(127)とゲート絶縁膜(122)には偶数番目のゲートライン(GL)の一端部を露出させる第2コンタクトホール(127a)が形成される。この後、第2連結ライン(CL2)は第2コンタクトホール(127a)を通じて露出した偶数番目のゲートライン(GL)の一端部と電氣的に接続される。

10

【0035】

図6ないし図10は図5に図示されたTFT基板の製造工程の一実施例を示した図面である。

【0036】

図6に示すように、硝子またはセラミックスのような絶縁材料で構成される第1基板(110)上にアルミニウム(Al)、クロム(Cr)またはモリブデンタングステン(MoW)で構成される第1金属膜(111)をスパッタリングによって蒸着する。

【0037】

図7に示すように、第1マスク(図示せず)を利用した写真食刻工程(フォトリソグラフィ)で第1金属膜(111)をパターンニングし、表示領域(D)には第1方向に延設されたゲートライン(GL)、ゲートライン(GL)から分岐したゲート電極(121)を形成する。これと同時に、第2周辺領域(S2)にはそれぞれが所定の間隔で離隔された第1連結ライン(CL1)を形成する。

20

【0038】

次に、図8に示すように、ゲートライン(GL)、ゲート電極(121)及び第1連結ライン(CL1)が形成された第1基板(110)上にはシリコン窒化物をプラズマCVD(plasma-enhanced chemical vapor deposition; PECVD)方法により蒸着してゲート絶縁膜(122)を形成する。

【0039】

図8に示すように、ゲート絶縁膜(122)上にアクティブ層(112)として、例えば非晶質シリコン膜をプラズマCVD方法によって蒸着して、その上にオーミックコンタクト層(113)として、例えばn+ドーピングされた非晶質シリコン膜をプラズマCVD方法によって蒸着する。この時、非晶質シリコン膜及びn+ドーピングされた非晶質シリコン膜をプラズマCVD設備の同一チャンバ内でイン-シチュー(in-situ)に蒸着する。

30

【0040】

図9に示すように、第2マスク(図示せず)を利用した写真食刻工程を通じてオーミックコンタクト層(113)及びアクティブ層(112)を順にパターンニングしてゲート電極(121)上部のゲート絶縁膜(122)上に非晶質シリコン膜で構成されるアクティブパターン(123)及びn+ドーピングされた非晶質シリコン膜で構成されるオーミックコンタクト層パターン(124)を形成する。

40

【0041】

また、第1連結ライン(CL1)の間に対応するゲート絶縁膜(122)上にはオーミックコンタクト層(113)及びアクティブ層(112)で構成された層間絶縁膜(127)が形成される。層間絶縁膜(127)は第1連結ライン(CL1)の間の領域を平坦化するために形成される役目を遂行する。また、以後に形成される第2連結ライン(CL2)と第1連結ライン(CL1)の離間距離を確保して第1及び第2連結ライン(CL1、CL2)の間で発生する寄生キャパシタンスを減少させる役目を遂行する。

【0042】

この時、第2マスク(図示せず)を利用した写真食刻工程により、層間絶縁膜(127)及びゲート絶縁膜(122)には偶数番目のゲートライン(GL)の一端部を露出させる第2コンタ

50

クトホール(127a)が形成される。よって、以後に形成される第2連結ライン(CL2)は対応する偶数番目のゲートライン(GL)と電氣的に接続される。この後、図10に示すように、ゲート絶縁膜(122)と層間絶縁膜(127)が形成された第1基板(110)上にはクロム(Cr)のような第2金属膜(114)をスパッタリング方法によって蒸着する。

【0043】

図11に示すように、第3マスクを利用した写真食刻工程で第2金属膜(114)をパターンニングして、表示領域(D)にはソース電極(125)及び前記ソース電極(125)と所定の間隔で離間したドレーン電極(126)を形成する。

【0044】

これと同時に、第2周辺領域(S2)には対応する偶数番目のゲートライン(GL)と接続されてそれぞれが所定の間隔で離間した第2連結ライン(CL2)を形成する。この時、第2連結ライン(CL2)は層間絶縁膜(127)上に形成されることが望ましい。また、第2連結ライン(CL2)それぞれは対応する偶数番目のゲートライン(GL)と第2コンタクトホール(127a)を通じて電氣的に接続される。

【0045】

続いて、ソース電極(125)とドレーン電極(126)の間の露出したオーミックコンタクトパターン(124)を反応性イオン食刻(reactive ion etching; RIE)方法によって除去する。このことにより、ソース/ドレーン電極(125、126)の間の露出したアクティブパターン領域がTFT(120)のチャンネル領域として提供される。

【0046】

よって、表示領域(D)にはゲート電極(121)、アクティブパターン(123)、オーミックコンタクト層パターン(124)、ソース電極(125)及びドレーン電極(126)を含むTFT(120)が形成されて、第2周辺領域(S2)には第1及び第2連結ライン(CL1、CL2)が形成される。

【0047】

この時、第2連結ライン(CL2)は二つの第1連結ライン(CL1)と部分的にオーバーラップするか、二つの第1連結ライン(CL1)の間に配置することができる。

【0048】

次に、図12に示すように、第1基板(110)の表示領域(D)と第2周辺領域(S2)の全面にアクリル樹脂のような感光性有機レジストをスピン-コーティング方法やスリット-コーティング方法により塗布する。

【0049】

この後、第4マスク(図示せず)を利用して有機レジストを露光した後現像してTFT(120)のドレーン電極(126)を露出させる第1コンタクトホール(131)を有する有機絶縁膜(130)を形成する。

【0050】

続いて、図5に示すように、有機絶縁膜(130)と、第1コンタクトホール(131)によって露出したドレーン電極(126)上にインジウムティンオキサイド(Indium Tin Oxide; ITO)またはインジウムジンクオキサイド(Indium Zinc Oxide; IZO)のような透明導電膜を蒸着する。

【0051】

この後、第5マスク(図示せず)を通じて写真食刻工程により透明導電膜をパターンニングし、表示領域(D)に対応する画素電極(140)を形成する。画素電極(140)は第1コンタクトホール(131)を通じて露出したTFT(120)のドレーン電極(126)と電氣的に接続される。

【0052】

図13～図15は本発明の他の実施例によるTFT基板の製造工程を示した図面である。ただし、図13に至る前の段階における工程は、図6～図8に図示した工程と同じ工程で形成されるものとする。

【0053】

図13に示すように、オーミックコンタクト層(113)上にクロム(Cr)のような第2金属膜(114)をスパッタリング方法によって蒸着する。

10

20

30

40

50

【 0 0 5 4 】

図 1 4 に示すように、第 2 マスク (図示せず) を利用した写真食刻工程で第 2 金属膜 (14)、オーミックコンタクト層 (113) 及びアクティブ層 (112) をパターンニングし、表示領域 (D) にはオーミックコンタクトパターン (124)、アクティブパターン (123)、ソース電極 (125) 及び前記ソース電極 (125) と所定の間隔で離間したドレーン電極 (126) を形成する。

【 0 0 5 5 】

これと同時に、第 2 周辺領域 (S2) には対応する偶数番目のゲートライン (GL) と接続されてそれぞれが所定の間隔で離間した第 2 連結ライン (CL2) 及び第 2 連結ライン (CL2) とゲート絶縁膜 (122) との間に介在された層間絶縁膜 (127) を形成する。

【 0 0 5 6 】

続いて、ソース電極 (125) とドレーン電極 (126) の間の露出したオーミックコンタクトパターン (124) を除去することで、ソース / ドレーン電極 (125、126) の間の露出したアクティブパターン領域が TFT (120) のチャンネル領域として提供される。

【 0 0 5 7 】

次に、図 1 5 に示すように、第 1 基板 (110) の表示領域 (D) と第 2 周辺領域 (S2) の全面にアクリル系樹脂のような感光性有機レジストをスピン-コーティング方法やスリット-コーティング方法により塗布する。

【 0 0 5 8 】

この後、第 3 マスク (図示せず) を利用して有機レジストを露光した後現像して TFT (120) のドレーン電極 (126) を露出させる第 1 コンタクトホール (131) を持つ有機絶縁膜 (130) を形成する。

【 0 0 5 9 】

続いて、図 5 に示すように、有機絶縁膜 (130) と第 1 コンタクトホール (131) によって露出したドレーン電極 (126) 上に (ITO または IZO) のような透明導電膜を蒸着する。

【 0 0 6 0 】

以後、第 4 マスクを通じて写真食刻工程により透明導電膜をパターンニングし、表示領域 (D) に対応する画素電極 (140) を形成する。画素電極 (140) は第 1 コンタクトホール (131) を通じて露出した TFT (120) のドレーン電極 (126) と電気的に接続される。

【 0 0 6 1 】

図 1 6 は本発明の他の実施例による TFT 基板の平面図で、図 1 7 は図 1 8 を部分的に拡大した図面である。

【 0 0 6 2 】

図 1 6 及び図 1 7 に示すように、TFT 基板 (100) は表示領域 (D) と表示領域 (D) の周辺に形成された第 1 ~ 第 3 周辺領域 (S1、S2、S3) で構成される。表示領域 (D) には第 1 方向に延設されたゲートライン (GL) 及び第 1 方向と直交する第 2 方向に延設されたデータライン (DL) が形成される。多数のゲートライン (GL) と多数のデータライン (DL) によって定義された画素領域には TFT (120)、TFT (120) のドレーン電極 (126) と接続された画素電極 (140) が形成される。

【 0 0 6 3 】

一方、第 2 周辺領域 (S2) にはゲートライン (GL) の第 1 端部が配置され、第 1 周辺領域 (S1) にはデータライン (DL) の一端部が配置されて、第 3 周辺領域 (S3) にはゲートライン (GL) の第 2 端部が配置される。

【 0 0 6 4 】

第 1 周辺領域 (S1) には奇数番目のゲートラインにより第 1 スキャン駆動信号を提供する第 1 ゲート駆動回路、偶数番目のゲートラインにより第 2 スキャン駆動信号を提供する第 2 ゲート駆動回路、及びデータライン (DL) によりデータ信号を提供するデータ駆動回路を内蔵している駆動部 (または駆動チップ) (160) が装着される。

【 0 0 6 5 】

また、第 2 周辺領域 (S2) には第 1 ゲート駆動回路から出力された第 1 スキャン駆動信号を奇数番目のゲートラインにそれぞれ提供するための左側連結ライン (CL) が形成される。

10

20

30

40

50

左側連結ライン(CL)はゲート電極(121)と同一の層に形成された第1連結ライン(CL1)とドレーン電極(126)と同一の層に形成された第2連結ライン(CL2)で構成される。この時、第1連結ライン(CL1)と第2連結ライン(CL2)はゲート絶縁膜(122)を通じて電氣的に絶縁状態を維持する。ここで、第1連結ライン(CL1)と第2連結ライン(CL2)それぞれは奇数番目のゲートラインに交互に接続される。

【0066】

一方、第3周辺領域(S3)には第2ゲート駆動回路から出力された第2スキャン駆動信号を偶数番目のゲートラインにそれぞれ提供するための右側連結ライン(CL')が形成される。右側連結ライン(CL')は左側連結ライン(CL)の第1連結ライン(CL1)と同一の層に形成された第3連結ライン(CL3)と左側連結ライン(CL)の第2連結ライン(CL2)と同一の層に形成された第4連結ライン(CL4)で構成される。ここで、第3及び第4連結ライン(CL3、CL4)はそれぞれ偶数番目のゲートラインに交互に接続される。

10

【0067】

図17に示すように、第2連結ライン(CL2)は二つの第1連結ライン(CL1)と部分的にオーバーラップするか、二つの第1連結ライン(CL1)の間に配置することができる。また、第3連結ライン(CL3)は二つの第4連結ライン(CL4)と部分的にオーバーラップするか、二つの第4連結ライン(CL4)の間に配置することができる。

【0068】

よって、第1基板(100)上において左側連結ライン(CL)が形成された第2周辺領域(S2)と右側連結ライン(CL')が形成された第3周辺領域(S3)の幅を減少することができ、液晶表示装置(400)の周辺領域の面積を全体的に減少することができる。

20

【0069】

このような表示装置用基板、液晶表示装置及び液晶表示装置の製造方法によれば、連結ラインは表示領域に形成されたゲートラインと同一の層に形成される第1連結ラインとデータラインと同一の層に形成される第2連結ラインで構成される。

【0070】

よって、連結ラインが形成される周辺領域の面積を減少することができ、液晶表示装置の全体的な大きさ及び重さを減少することができる。

【0071】

また、第1及び第2連結ラインを互いに異なる層に形成しても第1及び第2連結ラインをゲートライン及びデータラインを形成する過程で同時に形成している。よって、液晶表示装置の製造工程数の増加を防止することができる。

30

【0072】

前記では液晶表示装置に対して記述したが、本発明は有機ELディスプレイ(organic electroluminescence display)装置にも適用することができることは勿論である。

【0073】

以上実施例を参照して説明したが、該当の技術分野の熟練された当業者は特許請求の範囲に記載した本発明の思想及び領域から脱しない範囲内で本発明を多様に修正及び変更することができることは明白である。

【図面の簡単な説明】

40

【0074】

【図1】本発明による液晶表示装置を示した図面である。

【図2】本発明の一実施例によるTFT基板を示した図面である。

【図3】図3は図2を部分的に拡大した図面である。

【図4】図4は図3をA-A'で切断した断面図である。

【図5】図5は図3をB-B'で切断した断面図である。

【図6】図6は図5に示されたTFT基板の製造工程の典型例を示す断面図である。

【図7】図7は図5に示されたTFT基板の製造工程の典型例を示す断面図である。

【図8】図8は図5に示されたTFT基板の製造工程の典型例を示す断面図である。

【図9】図9は図5に示されたTFT基板の製造工程の典型例を示す断面図である。

50

【図 1 0】図 1 0 は図 5 に示された T F T 基板の製造工程の典型例を示す断面図である。
【図 1 1】図 1 1 は図 5 に示された T F T 基板の製造工程の典型例を示す断面図である。
【図 1 2】図 1 2 は図 5 に示された T F T 基板の製造工程の典型例を示す断面図である。
【図 1 3】図 5 に示された T F T 基板の製造工程の他の実施例を示した断面図である。
【図 1 4】図 5 に示された T F T 基板の製造工程の他の実施例を示した断面図である。
【図 1 5】図 5 に示された T F T 基板の製造工程の他の実施例を示した断面図である。
【図 1 6】図 1 6 は本発明の他の実施例による T F T 基板を示した平面図である。
【図 1 7】図 1 7 は図 1 6 に図示された駆動部から出力される配線の位置関係を示した図面である。

【符号の説明】

10

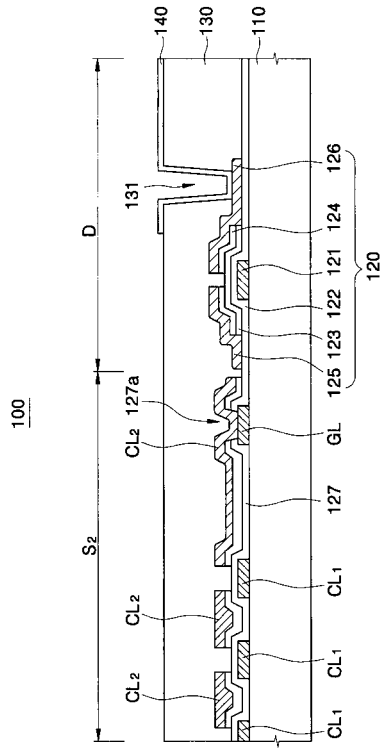
【 0 0 7 5 】

1 0 0 T F T 基板
1 1 0 第 1 基板
1 1 1 第 1 金属膜
1 1 2 アクティブ層
1 1 3 オーミックコンタクト層
1 1 4 第 2 金属膜
1 2 0 T F T
1 2 1 ゲート電極
1 2 2 ゲート絶縁膜
1 2 3 アクティブパターン
1 2 4 オーミックコンタクトパターン
1 2 5 ソース電極
1 2 6 ドレイン電極
1 2 7 層間絶縁膜
1 3 0 有機絶縁膜
1 4 0 画素電極
1 5 0 駆動部（または駆動チップ）
1 6 0 駆動部（または駆動チップ）
2 0 0 C / F 基板
2 1 0 第 2 基板
2 2 0 カラーフィルター
2 3 0 遮光膜
2 4 0 共通電極
3 0 0 液晶層
3 5 0 シーラント
4 0 0 液晶表示装置

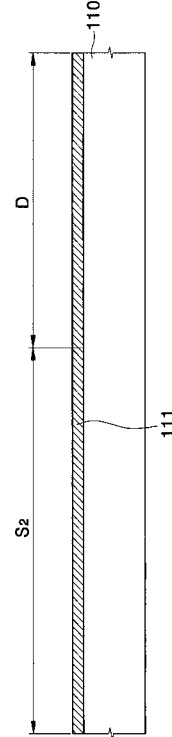
20

30

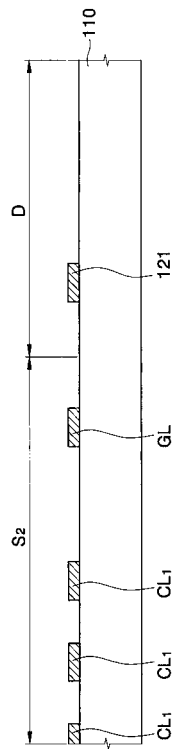
【図 5】



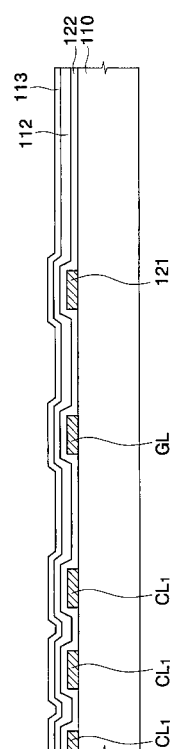
【図 6】



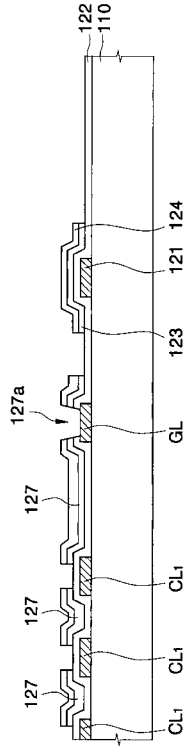
【図 7】



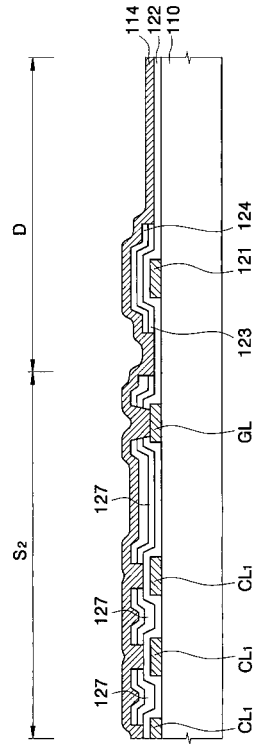
【図 8】



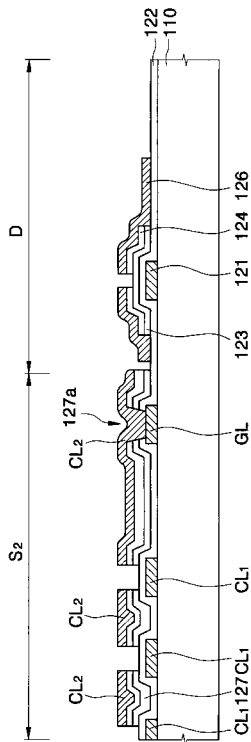
【図 9】



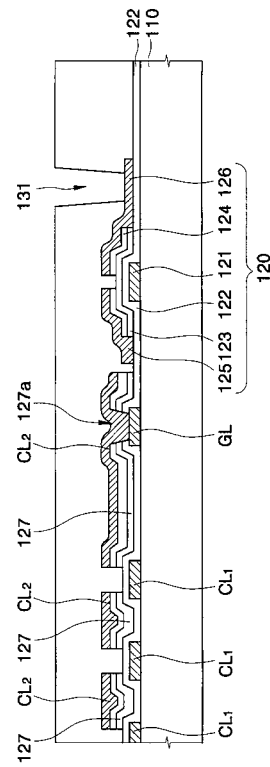
【図 10】



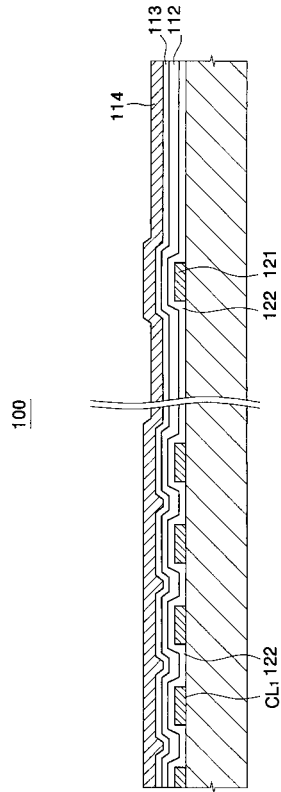
【図 11】



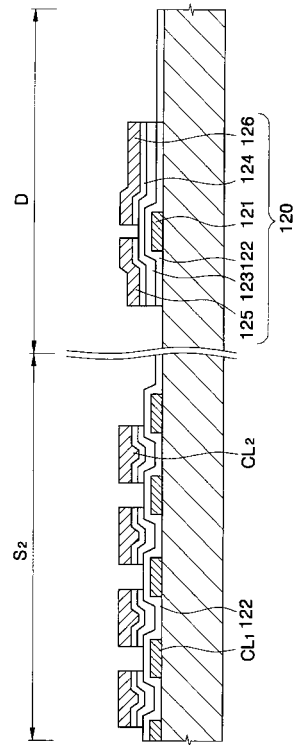
【図 12】



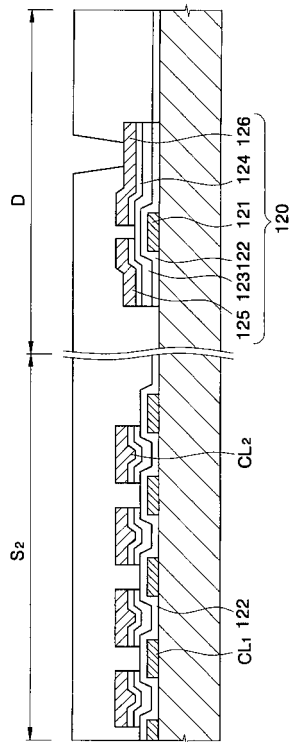
【図 1 3】



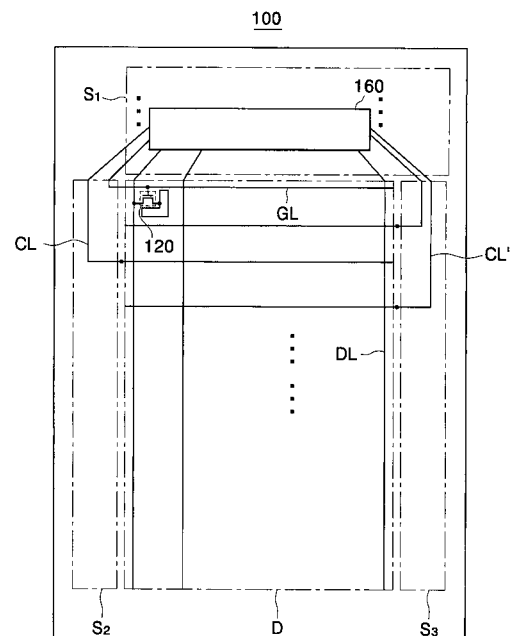
【図 1 4】



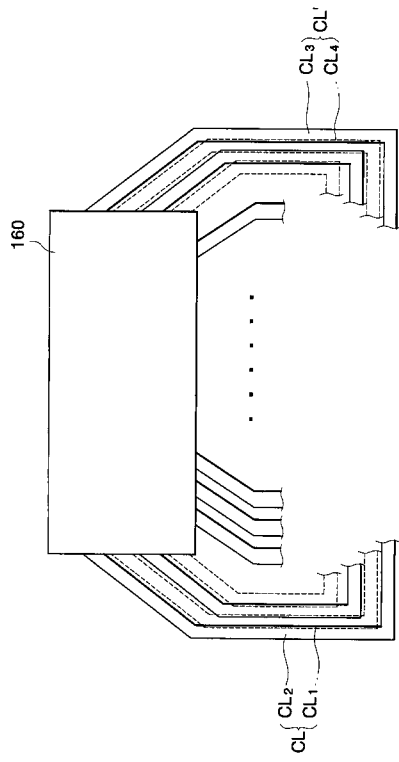
【図 1 5】



【図 1 6】



【図 17】



フロントページの続き

F ターム(参考) 2H090 HA03 HA04 HA06 HB03X HC09 HD07 JB02 KA05 LA04
2H092 GA59 JA26 JA34 JB22 JB56 KA05 MA05 MA08 MA37 NA25
NA27 PA08 PA09
5C094 AA15 AA43 BA03 BA29 BA43 CA19 DA14 DB01

专利名称(译)	显示装置用基板，液晶显示装置及液晶显示装置的制造方法		
公开(公告)号	JP2004110034A	公开(公告)日	2004-04-08
申请号	JP2003323269	申请日	2003-09-16
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李源規 鄭嘗倍		
发明人	李 源 規 鄭 嘗 倍		
IPC分类号	G02F1/1333 G02F1/1343 G02F1/1345 G02F1/1368 G09F9/30 G09F9/35		
CPC分类号	G02F1/1345 G02F2001/13456		
FI分类号	G09F9/30.338 G02F1/1333.500 G02F1/1345 G02F1/1368 G09F9/35		
F-TERM分类号	2H090/HA03 2H090/HA04 2H090/HA06 2H090/HB03X 2H090/HC09 2H090/HD07 2H090/JB02 2H090/KA05 2H090/LA04 2H092/GA59 2H092/JA26 2H092/JA34 2H092/JB22 2H092/JB56 2H092/KA05 2H092/MA05 2H092/MA08 2H092/MA37 2H092/NA25 2H092/NA27 2H092/PA08 2H092/PA09 5C094/AA15 5C094/AA43 5C094/BA03 5C094/BA29 5C094/BA43 5C094/CA19 5C094/DA14 5C094/DB01 2H190/HA03 2H190/HA04 2H190/HA06 2H190/HB03 2H190/HC09 2H190/HD07 2H190/JB02 2H190/KA05 2H190/LA04 2H192/AA24 2H192/BC31 2H192/CB05 2H192/DA72 2H192/EA22 2H192/EA32 2H192/EA43 2H192/FA35 2H192/FA37 2H192/FA44 2H192/FB22 2H192/FB34 2H192/GA42 2H192/HA33		
优先权	1020020056070 2002-09-16 KR		
其他公开文献	JP4472961B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：为显示装置和液晶显示装置提供基板，以便减小整体尺寸和重量，并提供制造液晶显示装置的方法。解决方案：用于显示装置的基板包括：第一基板，具有显示区域，其中形成数据线，扫描线和多个像素；以及外围区域，与显示区域相邻；驱动器部分，包括：扫描驱动电路，用于向扫描线输出扫描驱动信号；以及数据驱动电路，用于将数据信号输出到数据线，数据线均形成在与周边数据线的一端相邻的第一外围区域中地区；第一连接部分，形成在与周边区域中的扫描线的一端相邻的第二外围区域中，耦合到扫描线的一端，施加有扫描驱动信号，并且由多个组构成以彼此不同的层布置。 Z

