

(19)日本国特許庁 ( J P )

# (12) 公開特許公報 ( A )

(11)特許出願公開番号

特開2003 - 29281

( P2003 - 29281A )

(43)公開日 平成15年1月29日 (2003.1.29)

(51) Int. Cl<sup>7</sup>

G 0 2 F 1/1343

識別記号

F I

G 0 2 F 1/1343

テ-マ-コ-ト ( 参考 )

2 H 0 9 2

審査請求 未請求 請求項の数 8 O L ( 全 9 数 )

(21)出願番号 特願2001 - 216977(P2001 - 216977)

(22)出願日 平成13年7月17日(2001.7.17)

(71)出願人 000003078

株式会社東芝  
東京都港区芝浦一丁目1番1号

(72)発明者 春原 一之

埼玉県深谷市幡羅町一丁目9番地2 株式会  
社東芝深谷工場内

(72)発明者 川田 靖

埼玉県深谷市幡羅町一丁目9番地2 株式会  
社東芝深谷工場内

(74)代理人 100058479

弁理士 鈴江 武彦 ( 外 6 名 )

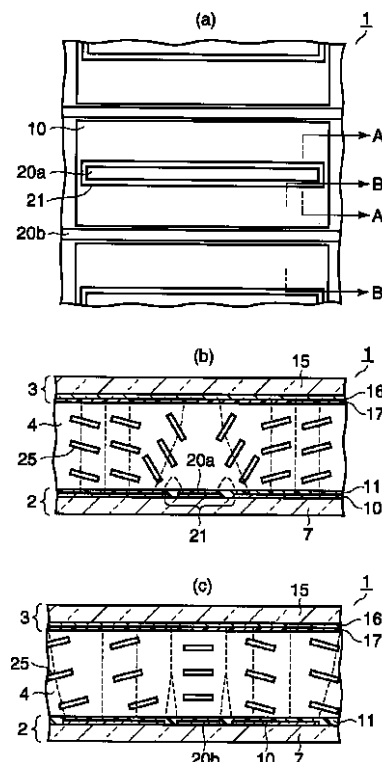
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】配線基板と対向基板とを高精度に位置合わせすることなく製造することが可能なMVAモードの液晶表示装置を提供すること。

【解決手段】本発明の液晶表示装置1は、一主面に配線と画素電極10と補助電極20a、20bを備えた配線基板2と、配線基板2の画素電極10が設けられた面に対向して配置され且つ配線基板10との対向面に共通電極16として平坦な導電性の連続膜を備えた対向基板3と、配線基板2と対向基板3との間に挟持された液晶層4とを具備し、画素電極10と共通電極16との間に印加する電圧を第1表示電圧と第1表示電圧よりも高い第2表示電圧との間で変化させることにより表示を行い、画素電極10と共通電極16との間に第2表示電圧を印加した際に画素電極10によって規定される画素領域を液晶層4に含まれる液晶分子25のチルト方向が互いに異なる複数のドメインへと分割するものである。



## 【特許請求の範囲】

【請求項1】 一方の主面に配線と画素電極とを備えた配線基板と、前記配線基板の前記画素電極が設けられた面に対向して配置され且つ前記配線基板との対向面に共通電極を備えた対向基板と、前記配線基板と前記対向基板との間に挟持された液晶層とを具備し、前記画素電極と前記共通電極との間に印加する電圧を第1表示電圧と前記第1表示電圧よりも高い第2表示電圧との間で変化させることにより表示を行い、前記画素電極と前記共通電極との間に前記第2表示電圧を印加した際に前記画素電極によって規定される画素領域を前記液晶層に含まれる液晶分子のチルト方向が互いに異なる複数のドメインへと分割する液晶表示装置であって、前記配線基板は前記画素電極と隣り合い且つ前記画素電極から離間した補助電極をさらに備え、前記共通電極は平坦な導電性の連続膜であることを特徴とする液晶表示装置。

【請求項2】 前記画素電極及び前記配線の少なくとも一方と前記補助電極とは同一面内に位置していることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】 前記画素電極と前記補助電極とは互いに異なる面内に位置し、前記補助電極と前記共通電極との間の距離は前記画素電極と前記共通電極との間の距離よりも短いことを特徴とする請求項1に記載の液晶表示装置。

【請求項4】 前記画素電極にはスリットが設けられ、前記補助電極の少なくとも一部は前記スリット内に位置していることを特徴とする請求項1に記載の液晶表示装置。

【請求項5】 前記配線基板はドレイン電極が前記画素電極に電気的に接続された薄膜トランジスタをさらに備え、前記配線は前記薄膜トランジスタのゲート電極に電気的に接続された走査線と前記薄膜トランジスタのソース電極に電気的に接続された信号線とを具備することを特徴とする請求項1に記載の液晶表示装置。

【請求項6】 前記補助電極は、前記画素電極、前記信号線、及び前記走査線のいずれかに電気的に接続されたことを特徴とする請求項5に記載の液晶表示装置。

【請求項7】 前記配線は補助電極用配線をさらに具備し、前記補助電極用配線は前記信号線及び前記走査線から電気的に絶縁され且つ前記補助電極に電気的に接続されたことを特徴とする請求項5に記載の液晶表示装置。

【請求項8】 前記補助電極はフローティング電極であることを特徴とする請求項1乃至請求項5のいずれか1項に記載の液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、液晶表示装置に係り、特にマルチドメイン型垂直配向モードで表示を行う液晶表示装置に関する。

## 【0002】

【従来の技術】液晶表示装置は、薄型、軽量、低消費電力である等の様々な特長を有しており、OA機器、情報端末、時計、及びテレビ等の様々な用途に応用されている。特に、薄膜トランジスタ（以下、TFTという）を有する液晶表示装置は、その高い応答性から、携帯テレビやコンピュータなどのように多量の情報を表示するモニタとして用いられている。

【0003】近年、情報量の増加に伴い、画像の高精細化や表示速度の高速化に対する要求が高まっている。これら要求のうち画像の高精細化は、例えば、上述したTFTが形成するアレイ構造を微細化することによって実現されている。

【0004】一方、表示速度の高速化に関しては、従来の表示モードの代わりに、ネマチック液晶を用いたOCBモード、VANモード、HANモード、及び配列モードや、スメクチック液晶を用いた界面安定型強誘電性液晶（Surface Stabilized Ferroelectric Liquid Crystal）モード及び反強誘電性液晶モードを採用することが検討されている。

【0005】これら表示モードのうち、VANモードでは、従来のTN（Twisted Nematic）モードよりも速い応答速度を得ることができ、しかも、垂直配向のため静電気破壊などの不良を発生させるラビング処理が不要である。なかでも、マルチドメイン型VANモード（以下、MVAモードという）は、視野角の補償設計が比較的容易なことから特に注目を集めている。

【0006】しかしながら、MVAモードを採用した従来の液晶表示装置では、配線基板だけでなく、対向基板に対しても畝状突起構造を形成するか或いは対向基板上の共通電極にスリットなどを設ける必要がある。そのため、配線基板と対向基板との位置合わせを極めて高い精度で行わなければならない、その結果、コストの上昇や信頼性の低下を生じてしまう。

【0007】また、近年では、TNモードの液晶表示装置の製造において、配線基板にカラーフィルタ層を形成する技術が実用化され始めている。この技術によると、配線基板と対向基板とを貼り合わせてセルを形成する際に、カラーフィルタ層を構成する各色領域と画素電極とを位置合わせする必要がない。したがって、このような技術をMVAモードの液晶表示装置の製造にも適用することが望まれるが、従来のMVAモードの液晶表示装置では、配線基板と対向基板とを貼り合わせてセルを形成する際に、それらの間で畝状突起構造やスリットの位置合わせを行う必要がある。そのため、従来のMVAモードの液晶表示装置では、配線基板にカラーフィルタ層を形成したとしても、TNモードの液晶表示装置で得られる利益を享受することはできなかった。

## 【0008】

【発明が解決しようとする課題】本発明は、上記問題点

に鑑みてなされたものであり、配線基板と対向基板とを高精度に位置合わせすることなく製造することが可能な MVA モードの液晶表示装置を提供することを目的とする。

【0009】

【課題を解決するための手段】上記課題を解決するために、本発明は、一方の主面に配線と画素電極とを備えた配線基板と、前記配線基板の前記画素電極が設けられた面に対向して配置され且つ前記配線基板との対向面に共通電極を備えた対向基板と、前記配線基板と前記対向基板との間に挟持された液晶層とを具備し、前記画素電極と前記共通電極との間に印加する電圧を第 1 表示電圧と前記第 1 表示電圧よりも高い第 2 表示電圧との間で変化させることにより表示を行い、前記画素電極と前記共通電極との間に前記第 2 表示電圧を印加した際に前記画素電極によって規定される画素領域を前記液晶層に含まれる液晶分子のチルト方向が互いに異なる複数のドメインへと分割する液晶表示装置であって、前記配線基板は前記画素電極と隣り合い且つ前記画素電極から離間した補助電極をさらに備え、前記共通電極は平坦な導電性の連続膜であることを特徴とする液晶表示装置を提供する。

【0010】本発明の液晶表示装置において、配線基板と補助電極との間のギャップは、液晶分子のチルト方向を複数のドメイン間で異ならしめる配向制御構造の少なくとも一部を構成することができる。また、配線基板と補助電極との間のギャップは、複数のドメインのそれぞれの境界位置を規制する境界制御構造の少なくとも一部を構成することができる。

【0011】本発明において、配向制御構造の少なくとも一部は、通常、帯状の形状を有している。その配向制御構造の帯状部は、第 2 表示電圧を印加した際に形成される電界によって、或いは、第 2 表示電圧を印加した際に形成される電界と配線基板の表面形状とによって、その両側で、比較的広い領域にわたって液晶分子を互いに異なる方向にチルト配向させる。配向制御構造は、例えば、画素電極に設けたスリットや畝状突起構造、隣り合う画素電極間のギャップ、隣り合う画素電極と配線間のギャップ、及び隣り合う画素電極と補助電極との間のギャップで構成することができる。

【0012】一方、境界制御構造の少なくとも一部も、通常、帯状の形状を有している。境界制御構造の帯状部は、第 2 表示電圧を印加した際に形成される電界と任意に配線基板の表面形状とによって、ドメインに隣接し且つドメインよりも小さな領域（境界制御構造の帯状部とほぼ同じサイズの領域）内で液晶分子の配向に乱れなどを生じさせ、それにより、ドメインの境界位置をその領域の位置に規制する。境界制御構造は、例えば、画素電極に設けたスリットや畝状突起構造、隣り合う画素電極間のギャップ、隣り合う画素電極と配線間のギャップ、及び隣り合う画素電極と補助電極との間のギャップで構

成することができる。なお、上記のスリット、畝状突起構造、及びギャップ等が配向制御構造及び境界制御構造のいずれとして機能するかは、使用する材料、各種サイズ、及び駆動方法（第 2 表示電圧を含む）などに依存するが、通常、境界制御構造の幅は配向制御構造の幅よりも狭く設定する。

【0013】本発明の液晶表示装置において、通常、配線基板には複数の画素電極が配列される。本発明の液晶表示装置において、画素電極及び配線の少なくとも一方と補助電極とは同一面内に位置していてもよい。或いは、画素電極と補助電極とは互いに異なる面内に位置していてもよい。この場合、例えば、補助電極と共通電極との間の距離は画素電極と共通電極との間の距離よりも短くてもよい。本発明の液晶表示装置において、画素電極にはスリットが設けられていてもよい。この場合、補助電極の少なくとも一部は、そのスリット内に位置していてもよい。

【0014】本発明の液晶表示装置において、配線基板は、ドレイン電極が画素電極に電気的に接続された薄膜トランジスタを備えていてもよい。この場合、上記配線は、薄膜トランジスタのゲート電極に電気的に接続された信号線と薄膜トランジスタのソース電極に電気的に接続された走査線とを具備する。このような構成を採用した場合、補助電極は、画素電極、信号線、及び走査線のいずれかに電気的に接続してもよい。また、上記配線が信号線及び走査線から電気的に絶縁された補助電極用配線をさらに具備し且つ補助電極をその補助電極用配線に電気的に接続してもよい。さらに、補助電極はフローティング電極であってもよい。

【0015】本発明の液晶表示装置は、カラーフィルタ層をさらに具備することができる。このカラーフィルタ層は、配線基板及び対向基板のいずれに設けてもよいが、配線基板がカラーフィルタ層をさらに備えていることが好ましい。

【0016】

【発明の実施の形態】以下、本発明について、図面を参照しながらより詳細に説明する。なお、各図において、同様または類似する構成要素には同一の参照符号を付し、重複する説明は省略する。

【0017】図 1 (a) は、本発明の一実施形態に係る液晶表示装置を概略的に示す平面図である。また、図 1 (b) は図 1 (a) に示す液晶表示装置の A - A 線に沿った断面図であり、図 1 (c) は図 1 (a) に示す液晶表示装置の B - B 線に沿った断面図である。

【0018】図 1 (a) ~ (c) に示す液晶表示装置 1 は、MVA 型の液晶表示装置であって、アクティブマトリクス基板（或いは、配線基板）2 と対向基板 3 との間に液晶層 4 を挟持させた構造を有している。これらアクティブマトリクス基板 2 と対向基板 3 との間隔は図示しないスペーサによって一定に維持されている。また、こ

の液晶表示装置 1 の両面には、図示しない偏光フィルムが貼り付けられている。

【0019】アクティブマトリクス基板 2 は、ガラス基板のような透明基板 7 を有している。透明基板 7 の一方の主面上には図示しない配線及びスイッチング素子が形成されている。また、それらの上には、図示しない絶縁膜を介して画素電極 10 及び補助電極 20a, 20b が形成されており、それら電極 10a, 20a, 20b 上には配向膜 11 が形成されている。

【0020】透明基板 7 上に形成する配線は、アルミニウム、モリブデン、及び銅などからなる走査線及び信号線などである。また、スイッチング素子は、例えば、アモルファスシリコンやポリシリコンを半導体層とした TFT であり、走査線及び信号線などの配線並びに画素電極 10 と接続されている。アクティブマトリクス基板 2 では、このような構成により、所望の画素電極 10 に対して選択的に電圧を印加することを可能としている。

【0021】透明基板 7 と画素電極 10 との間に介在する絶縁膜には、コンタクトホールが設けられている。画素電極 10 は、このコンタクトホールを介してスイッチング素子と接続されている。

【0022】画素電極 10 にはスリット 21 が設けられている。補助電極 20a は画素電極 10 に設けられたスリット 21 内に位置しており、一方、補助電極 20b は図 1(a) において縦方向に隣り合う画素電極 10 間に位置している。本実施形態においては、画素電極 10 と補助電極 20a との間のギャップが配向制御構造を構成し、画素電極 10 と補助電極 20b との間のギャップが境界制御構造を構成している。

【0023】画素電極 10 及び補助電極 20a, 20b は、ITO のような透明導電材料で構成され得る。画素電極 10 及び補助電極 20a, 20b は、例えばスパッタリング法などにより薄膜を形成した後、フォトリソグラフィ技術及びエッチング技術を用いてその薄膜をパターンニングすることにより形成することができる。

【0024】配向膜 11 は、ポリイミドなどの透明樹脂からなる薄膜で構成されている。なお、この配向膜 11 には、ラビング処理は施さない。

【0025】対向基板 3 は、ガラス基板のような透明基板 15 上に、共通電極 16 及び配向膜 17 を順次形成した構造を有している。これら共通電極 16 及び配向膜 17 は、画素電極 10 及び配向膜 11 と同様の材料で形成され得る。なお、本実施形態では、共通電極 16 は平坦な連続膜として形成されている。

【0026】上記の通り、本実施形態に係る液晶表示装置 1 では、共通電極 16 は平坦な連続膜として形成されている。また、配線基板 2 には、画素電極 10 と補助電極 20a, 20b とが設けられており、それら電極 10, 20a, 20b 間のギャップは配向制御構造及び境界制御構造を構成している。このように、本実施形態で

は、配向制御構造及び境界制御構造は配線基板 2 のみに設けられているため、配線基板 2 と対向基板 3 とを貼り合わせてセルを形成する際に、それらを高精度に位置合わせする必要がない。すなわち、本実施形態によると、コストの上昇や信頼性の低下を防止することができる。

【0027】次に、上述した液晶表示装置 1 の動作の一例について説明する。画素電極 10 と共通電極 16 との間や画素電極 10 と補助電極 20a, 20b との間に電圧を印加していない場合、或いは、画素電極 10 と共通電極 16 との間に閾値電圧未満の比較的低い第 1 表示電圧を印加し且つ画素電極 10 と補助電極 20a, 20b との間の電位差が十分に小さい場合、液晶層 4 を構成する液晶分子 25, 具体的には誘電率異性が負の液晶分子は、その長軸が配向膜 11 の膜面に対してほぼ垂直となるように配向している。

【0028】画素電極 10 と共通電極 16 との間に比較的高い第 2 表示電圧を印加し且つ補助電極 20a と共通電極 16 とを同電位とすると、図 1(b) に示すように画素電極 10 と補助電極 20a との間の位置には湾曲した電界が生じる(図中、破線は電気力線を概略的に示している)。その結果、液晶分子 25 は補助電極 20a の両側で互いに異なる方向にチルトする。これにより、画素電極 10 と共通電極 16 との間の領域として規定される画素領域は、互いにチルト方向が異なる 2 つのドメインへと分割される。

【0029】このとき、画素電極 10 と補助電極 20b とを同電位とすると、図 1(c) に示すように画素電極 10 と補助電極 20b との間の位置には湾曲した電界が生じる。この電界の湾曲の程度は、画素電極 10 と補助電極 20a との間の位置に生じた電界に比べれば僅かであり、したがって、画素電極 10 と補助電極 20b との間の位置に生じた電界は、液晶分子 25 に新たなチルト配向を生じさせるほどの影響を与えることはない。しかしながら、それでもなお、画素電極 10 と補助電極 20b との間の位置に生じた電界は左右にそれぞれ湾曲しているので、補助電極 20b の位置では液晶分子 25 の配向に僅かな乱れを生ずる。そのため、配向欠陥(シュリーレン)は補助電極 20a, 20b の位置に発生し、それ以外の位置には発生しない。すなわち、それぞれのドメインの境界位置は、画素電極 10 と補助電極 20b との間のギャップの位置に規制される。

【0030】なお、実際に表示を行う際には、選択した画素電極 10 に隣り合う補助電極 20b とその補助電極 20b に隣り合う非選択の画素電極 10 との間には電位差が形成されるが、それによって選択した画素領域においてドメインの境界位置が変化することはない。

【0031】これに対し、画素電極 10 間に補助電極 20b を設けずに、隣り合う画素電極 10 間のギャップを十分に狭めて、このギャップを境界制御構造として利用した場合、全ての画素電極 10 と共通電極 16 との間に

第 2 表示電圧を印加した際には上記ギャップは境界制御構造として十分に機能するものの、或る画素電極 10 を選択した場合、選択した画素電極 10 とそれに隣り合う非選択の画素電極 10 との間には電位差が生じ、その結果、上記ギャップは境界制御構造としてよりはむしろ配向制御構造として機能することがある。そのため、この場合、選択した画素領域でシュリーレンの位置を制御することが困難となることがある。

【0032】なお、画素電極 10 間に補助電極 20b を設けただけでなく、隣り合う画素電極 10 間のギャップが広い場合、それらギャップは配向制御構造として機能する。そのため、この場合、シュリーレンは、スリット 21 と隣り合う画素電極 10 間のギャップとの間の任意の位置に発生し、表示に極めて大きな悪影響、例えば、光透過率や応答速度の低下など、を及ぼす。

【0033】以上説明したように、本実施形態では、画素電極 10 と共通電極 16 との間に第 2 表示電圧を印加する際に、補助電極 20a の電位  $E_{Aa}$  と共通電極 16 の電位  $E_C$  とを一致させ、画素電極 10 の電位  $E_p$  と補助電極 20b の電位  $E_{Ab}$  とを一致させている。しかしながら、電位  $E_{Aa}$  と電位  $E_C$  とは、ほぼ同電位であれば完全に一致させる必要はない。同様に、電位  $E_p$  と電位  $E_{Ab}$  とは、ほぼ同電位であれば完全に一致させる必要はない。

【0034】また、本実施形態に係る液晶表示装置 1 は、他の方法で駆動することができる。例えば、第 2 表示電圧を印加する際に、先の条件とは反対に、補助電極 20a の電位  $E_{Aa}$  を画素電位  $E_p$  に対して逆電位に、具体的には共通電極 16 の電位  $E_C$  を中間とした電位に設定することにより、画素電極 10 と補助電極 20a との間により大きな電位差を形成し、より強い配向分割効果が期待できる。この際の好ましい条件としては、以下の条件式が与えられる。

【0035】 $E_p > E_C$ 、 $E_{Aa}$  または  $E_p < E_C$ 、 $E_{Aa}$  また、電位  $E_{Ab}$  に関しては、共通電極 16 と補助電極 20b との間により大きな電位差を形成することが好ましいので、以下の条件式が与えられる。

$E_{Ab}$ 、 $E_p > E_C$  または  $E_{Ab}$ 、 $E_p < E_C$  但し、先に説明したように補助電極 20a の電位  $E_{Aa}$  と画素電極 10 の電位  $E_p$  とを一致させ、共通電極 16 の電位  $E_C$  と補助電極 20b の電位  $E_{Ab}$  とを一致させる場合は、以下の条件を与えることができる。

【0036】 $E_p > E_C$ 、 $E_{Ab}$  または  $E_p < E_C$ 、 $E_{Ab}$ 、 $E_{Aa}$ 、 $E_p > E_C$  または  $E_{Aa}$ 、 $E_p < E_C$  補助電極 20a、20b の電位は、例えば、配線基板 2 に信号線や走査線から電氣的に絶縁され且つ補助電極 20a、20b に電氣的に接続された補助電極用配線を設け、この補助電極用配線を利用して制御することができる。この場合、補助電極 20a のための補助電極用配線と補助電極 20b のための補助電極用配線とを別々に設

ければ、補助電極 20a、20b のそれぞれの電位を所望値に制御することができる。

【0037】また、補助電極 20a、20b を、走査線、信号線、及び画素電極 10 のいずれかに電氣的に接続してもよい。例えば、画素電極 10 と補助電極 20b とを電氣的に接続した場合、それらを常に同電位とすることができる。さらには、補助電極 20a は隣接した画素電極に接続してもよい。

【0038】さらに、補助電極 20a、20b はフローティング電極であってもよい。例えば、補助電極 20a をフローティング電極とした場合、共通電極 16 と補助電極 20a とをほぼ同電位とすることができる。しかも、この場合、補助電極用配線を設ける必要がなく、他の配線に補助電極 20a を電氣的に接続することも不要である。

【0039】本実施形態に係る液晶表示装置 1 において、スリット 21 は様々な形態で画素電極 10 に設けられ得る。典型的には、スリット 21 は画素電極 10 を部分的に横切るように設けられる。1 つの画素電極 10 に設けるスリット 21 の数に特に制限はなく、図 1(a) に示したのよりも多くのスリット 21 を設けることもできる。

【0040】また、図 1 では、長形状の画素電極 10 には、その長辺に平行にスリット 21 が設けられているが、スリット 21 は画素電極 10 の輪郭を構成する辺に対して平行である必要はない。但し、スリット 21 と補助電極 20a とは互いに平行とすることが好ましい。

【0041】補助電極 20a が画素電極 10 の輪郭を構成する辺に対して平行である場合、補助電極 20b の少なくとも一部はその辺に対してほぼ平行に配置することが好ましい。また、補助電極 20a が画素電極 10 の輪郭を構成する辺に対して平行ではない場合、補助電極 20a と補助電極 20b とによって 1 つのドメインを取り囲むことが好ましい。

【0042】本実施形態では 2 種類の補助電極 20a、20b を設けているが、それら一方を省略することができる。例えば、補助電極 20a を省略した場合は、画素電極 10 に設けられたスリット 21 を配向制御構造として用いることができる。或いは、補助電極 20a を省略した場合、透明基板 7 と画素電極 10 との間に帯状突起部を形成することにより画素電極 10 に帯状突起構造を設け、この帯状突起構造を配向制御構造として用いることができる。また、補助電極 20b を省略した場合には、図 1(a) において縦方向に隣り合う画素電極 10 間のギャップを境界制御構造として利用することができる。さらに、補助電極 20b を省略した場合、信号線や走査線などの配線を画素電極 10 と同一平面内に位置させ、その配線と画素電極 10 との間のギャップを境界制御構造として利用することもできる。但し、画素電極 10 間のギャップや配線と画素電極との間のギャップを境

界制御構造として利用する場合、それらギャップの幅はスリット21の幅よりも狭く設定する。

【0043】本実施形態では、画素電極10と補助電極20a, 20bとは同一平面内に位置しているが、それらは同一平面内に位置していなくてもよい。例えば、スリット21の位置に帯状突起部を設け、この帯状突起部上に補助電極20aを配置することができる。この場合、配向制御構造としての機能が向上する。

【0044】本実施形態に係る液晶表示装置1には、カラーフィルタ層を設けることができる。カラーフィルタ層は配線基板2及び対向基板3のいずれに設けてもよいが、配線基板2に設けた場合、配線基板2と対向基板3とを貼り合わせてセルを形成する際にアライメントマークなどを利用した高精度な位置合わせが不要となる。

【0045】

【実施例】以下、本発明の実施例について説明する。

(実施例1) 図2は、本発明の実施例1に係る液晶表示装置を概略的に示す断面図である。本実施例では、図2に示す液晶表示装置1を以下に説明する方法により作製した。なお、本実施例に係る液晶表示装置1は、補助電極20bが設けられていないこと以外は図1(a)に示したのと同様の平面構造を有している。

【0046】まず、通常のTFT形成プロセスと同様に成膜とパターニングとを繰返し、ガラス基板7上に走査線及び信号線等の配線並びにTFT8を形成した。次に、ガラス基板7のTFT8等を形成した面に、感光性樹脂を塗布し、それにより得られた塗膜をパターニングすることにより透明絶縁膜9を形成した。この塗膜のパターニングは、後で形成する画素電極10とTFT8とを接続するコンタクトホールが形成されるように行った。

【0047】次に、ガラス基板7の透明絶縁膜9を形成した面に対し、所定のパターンのマスクを介してITOをスパッタリングすることにより画素電極10及び補助電極20aを形成した。なお、スリット21の幅は15 $\mu\text{m}$ とし、補助電極20aの幅は8 $\mu\text{m}$ とし、隣り合う画素電極間のギャップの幅は20 $\mu\text{m}$ とした。また、これら画素電極10はそれぞれコンタクトホールを介してTFT8と接続し、補助電極20aは配線や画素電極10とは接続せずにフローティング電極とした。

【0048】その後、ガラス基板7の画素電極10を形成した面の全面に熱硬化性樹脂を塗布し、この塗膜を焼成することにより厚さ70nmの配向膜11を形成した。以上のようにして、アクティブマトリクス基板2を作製した。

【0049】次に、別途用意したガラス基板15の一方の主面上に、フォトリソグラフィ技術を用いて、赤、緑、青の色領域を有するカラーフィルタ層18を形成した。次いで、このカラーフィルタ層18上に、共通電極16として、スパッタリング法を用いてITO膜を形成

した。続いて、この共通電極16の全面に、アクティブマトリクス基板2に関して説明したのと同様の方法により配向膜17を形成した。以上のようにして、対向基板3を作製した。

【0050】次に、アクティブマトリクス基板2と対向基板3の対向面周縁部を、それらの配向膜11, 17が形成された面が対向するように及び液晶材料を注入するための注入口が残されるように貼り合わせることで液晶セルを形成した。なお、この液晶セルのセルギャップは、アクティブマトリクス基板2と対向基板3との間に直径4 $\mu\text{m}$ の樹脂スペーサを介在させることにより一定に維持した。

【0051】次いで、この液晶セル中に誘電率異方性が負である液晶材料を通常の方法により注入して液晶層4を形成した。さらに、液晶注入口を紫外線硬化樹脂で封止し、液晶セルの両面に図示しない偏光フィルムを貼り付けることにより図2に示す液晶表示装置1を得た。なお、この液晶表示装置1は、例えば、画素電極10と共通電極16との間に印加する電圧を2Vと5Vとの間で変化させることにより駆動され得る。

【0052】次に、以上のようにして作製した液晶表示装置1について、画素電極10と共通電極16との間に4Vの電圧を印加して配向欠陥(シュリーレン)を観察した。その結果、シュリーレンはギャップやスリット20の位置や画素電極10間に発生したものの、1つの画素領域内に、十分に大面積であり且つ配向状態が安定している2つのドメインを形成することができた。すなわち、良好な配向分割均一性を実現することができた。

【0053】(実施例2) 図3は、本発明の実施例2に係る液晶表示装置を概略的に示す断面図である。本実施例では、図3に示す液晶表示装置1を以下に説明する方法により作製した。なお、本実施例に係る液晶表示装置1は、補助電極20bが設けられていないこと以外は図1(a)に示したのと同様の平面構造を有している。

【0054】まず、通常のTFT形成プロセスと同様に成膜とパターニングとを繰返し、ガラス基板7上に走査線及び信号線等の配線並びにTFT8を形成した。なお、参照番号23は、一端をCs線に電気的に接続された補助電極用配線を示している。次に、ガラス基板7のTFT8等を形成した面に、感光性樹脂を塗布し、それにより得られた塗膜をパターニングすることにより透明絶縁膜9を形成した。さらに、透明絶縁膜9上に、フォトリソグラフィ技術を用いて、赤、緑、青の色領域を有するカラーフィルタ層18を形成した。これら透明絶縁膜9及びカラーフィルタ層18のパターニングは、後で形成する画素電極10とTFT8とを接続するコンタクトホール及び補助電極20aと配線23とを接続するコンタクトホールが形成されるように行った。

【0055】次に、ガラス基板7のカラーフィルタ層18を形成した面に感光性アクリル樹脂を塗布し、それに

より得られた塗膜をパターニングすることにより、幅が 8 μm であり高さが 2 μm の畝状突起部 22 を形成した。この畝状突起部 22 も、補助電極 20a と配線 23 とを接続するコンタクトホールを有している。

【0056】次いで、ガラス基板 7 の畝状突起部 22 を形成した面に対し、所定のパターンのマスクを介して ITO をスパッタリングすることにより画素電極 10 及び補助電極 20a を形成した。なお、スリット 21 の幅は 15 μm とし、補助電極 20a の幅は 5 μm とし、隣り合う画素電極間のギャップの幅は 25 μm とした。また、これら画素電極 10 はそれぞれコンタクトホールを介して TFT8 と接続し、補助電極 20a はそれぞれコンタクトホールを介して配線 23 に接続した。

【0057】その後、ガラス基板 7 の画素電極 10 を形成した面に、厚さ 4 μm のレジスト膜を形成し、このレジスト膜をパターニングすることにより、柱状スペースを形成した。さらに、ガラス基板 7 の柱状スペースを形成した面の全面に熱硬化性樹脂を塗布し、この塗膜を焼成することにより厚さ 100 nm の配向膜 11 を形成した。以上のようにして、アクティブマトリクス基板 2 を 20 作製した。

【0058】次に、別途用意したガラス基板 15 の一方の主面上に、共通電極 16 として、スパッタリング法を用いて ITO 膜を形成した。続いて、この共通電極 16 の全面に、アクティブマトリクス基板 2 に関して説明したと同様の方法により配向膜 17 を形成した。以上のようにして、対向基板 3 を作製した。

【0059】次に、アクティブマトリクス基板 2 の配向膜 11 を形成した面の周縁部に紫外線硬化型シール剤を塗布し、そのシール剤を塗布した面に誘電率異方性が負 30 の液晶材料を所定量滴下した。その後、アクティブマトリクス基板 2 と対向基板 3 とを、真空中で、それらの配向膜 11, 17 が形成された面が対向するように貼り合わせ、紫外線硬化型シール剤を硬化させることにより液晶セルを形成した。なお、それら基板 2, 3 を貼り合わせる際、基板 2, 3 の位置合わせはそれらの端面位置を揃えることにより行い、アライメントマークなどを利用する高精度な位置合わせは行わなかった。

【0060】さらに、液晶セルの両面に図示しない偏光フィルムを貼り付けることにより図 3 に示す液晶表示装置 1 を得た。なお、この液晶表示装置 1 は、例えば、画素電極 10 と共通電極 16 との間に印加する電圧を 2.5 V と 5.5 V との間で変化させることにより駆動され得る。

【0061】次に、以上のようにして作製した液晶表示装置 1 について、画素電極 10 と共通電極 16 との間に 4 V の電圧を印加して配向欠陥（シュリーレン）を観察した。その結果、シュリーレンはギャップやスリット 20 の位置や画素電極 10 間に発生したものの、1 つの画素領域内に、十分に大面積であり且つ配向状態が安定し\* 50

\*ている 2 つのドメインを形成することができた。すなわち、良好な配向分割均一性を実現することができた。

【0062】（実施例 3）図 4 は、本発明の実施例 3 に係る液晶表示装置を概略的に示す断面図である。本実施例では、補助電極用配線 23 を信号線及び走査線から電気的に絶縁するのとともに補助電極 20a を任意の電位に制御可能としたこと以外は実施例 2 で説明したのと同様の方法により図 4 に示す液晶表示装置 1 を作製した。

【0063】以上のようにして作製した液晶表示装置 1 について、画素電極 10 と共通電極 16 との間に 4 V の電圧を印加して配向欠陥（シュリーレン）を観察した。なお、このとき、補助電極 20a の電位と画素電極 10 の電位との差はほぼ 6 V とし、補助電極 20a の電位と共通電極 16 の電位との差はほぼ 2 V とした。その結果、シュリーレンはギャップやスリット 20 の位置や画素電極 10 間に発生したものの、1 つの画素領域内に、十分に大面積であり且つ配向状態が安定している 2 つのドメインを形成することができた。すなわち、良好な配向分割均一性を実現することができた。

【0064】

【発明の効果】以上説明したように、本発明では、画素電極と隣り合い且つ画素電極から離間した補助電極を配線基板に設けるのとともに、共通電極を平坦な導電性の連続膜としている。換言すれば、液晶分子のチルト方向をドメイン間で異ならしめる配向制御構造及びドメインの境界位置を規制する境界制御構造の双方を配線基板に選択的に設けている。そのため、配線基板と対向基板とを貼り合わせてセルを形成する際に、それらを高精度に位置合わせする必要がない。すなわち、本発明によると、配線基板と対向基板とを高精度に位置合わせすることなく製造することが可能な MVA モードの液晶表示装置が提供される。

【図面の簡単な説明】

【図 1】（a）は本発明の一実施形態に係る液晶表示装置を概略的に示す平面図、（b）は（a）に示す液晶表示装置の A - A 線に沿った断面図、（c）は（a）に示す液晶表示装置の B - B 線に沿った断面図。

【図 2】本発明の実施例 1 に係る液晶表示装置を概略的に示す断面図。

【図 3】本発明の実施例 2 に係る液晶表示装置を概略的に示す断面図。

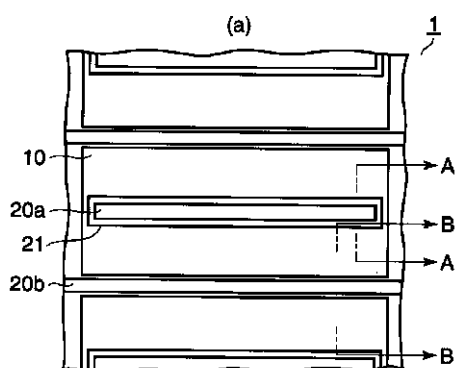
【図 4】本発明の実施例 3 に係る液晶表示装置を概略的に示す断面図。

【符号の説明】

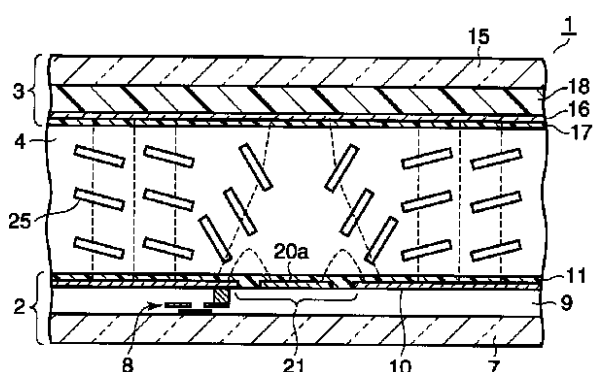
1...液晶表示装置； 2...配線基板； 3...対向基板； 4...液晶層； 7...透明基板； 8...スイッチング素子； 9...絶縁膜； 10...画素電極； 11...配向膜； 15...透明基板； 16...共通電極； 17...配向膜； 20a...補助電極； 20b...補助電極； 21...スリット； 22...畝状突起部； 23...補助電極用配

線; 25...液晶分子

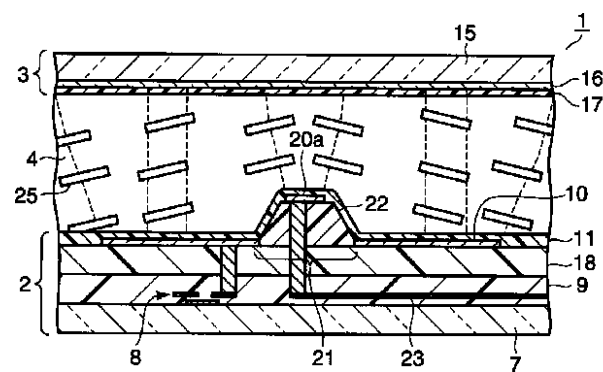
【図1】



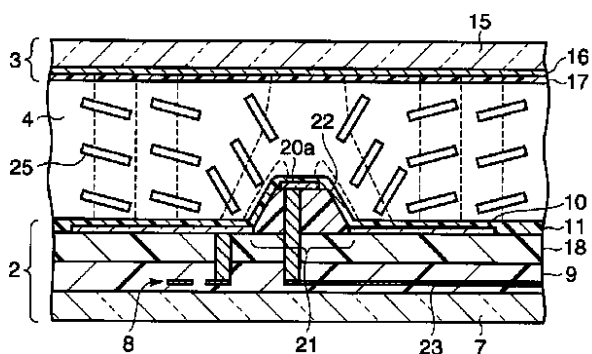
【図2】



【図4】



【図3】



フロントページの続き

(72)発明者 倉内 昭一  
 埼玉県深谷市幡羅町一丁目9番地2 株式  
 会社東芝深谷工場内

(72)発明者 山口 剛史  
 埼玉県深谷市幡羅町一丁目9番地2 株式  
 会社東芝深谷工場内

(72)発明者 真鍋 敦行  
埼玉県深谷市幡羅町一丁目 9 番地 2 株式  
会社東芝深谷工場内

(72)発明者 磨矢 奈津子  
埼玉県深谷市幡羅町一丁目 9 番地 2 株式  
会社東芝深谷工場内

F ターム(参考) 2H092 GA13 GA29 JA24 JA46 JB05  
MA04 MA13 MA17 NA04 NA05  
PA02 PA06 QA06

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP2003029281A</a>	公开(公告)日	2003-01-29
申请号	JP2001216977	申请日	2001-07-17
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
[标]发明人	春原一之 川田靖 倉内昭一 山口剛史 真鍋敦行 磨矢奈津子		
发明人	春原 一之 川田 靖 倉内 昭一 山口 剛史 真鍋 敦行 磨矢 奈津子		
IPC分类号	G02F1/1343		
FI分类号	G02F1/1343		
F-TERM分类号	2H092/GA13 2H092/GA29 2H092/JA24 2H092/JA46 2H092/JB05 2H092/MA04 2H092/MA13 2H092/MA17 2H092/NA04 2H092/NA05 2H092/PA02 2H092/PA06 2H092/QA06		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种MVA模式的液晶显示装置，其可以在不高度精确地对准布线基板和対向基板的情况下制造。本发明的液晶显示装置1中，对置的辅助电极20a和配线和一个主表面上的像素电极10，具有20B的布线基板2，设置在布线板2上的平面像素电极10设置有平坦的，导电的连续膜作为面向顷和设置在配线基板10的表面上的公共电极16的对置基板3，夹在布线基板2和对置基板之间的液晶层4 3通过改变在第一显示电压和高于第一显示电压的第二显示电压之间施加在像素电极10和公共电极16之间的电压来执行显示，使得像素电极10并且，公共电极16，由像素电极10限定的像素区域被分成多个域，其中包括在液晶层4中的液晶分子25具有不同的倾斜方向它是。

