

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5379951号  
(P5379951)

(45) 発行日 平成25年12月25日(2013.12.25)

(24) 登録日 平成25年10月4日(2013.10.4)

(51) Int.Cl. F I  
**GO2F 1/1343 (2006.01)** GO2F 1/1343  
**GO2F 1/1368 (2006.01)** GO2F 1/1368  
**GO2F 1/133 (2006.01)** GO2F 1/133 550

請求項の数 29 (全 30 頁)

<p>(21) 出願番号 特願2006-306786 (P2006-306786)                  (22) 出願日 平成18年11月13日(2006.11.13)                  (65) 公開番号 特開2007-140515 (P2007-140515A)                  (43) 公開日 平成19年6月7日(2007.6.7)                  審査請求日 平成21年10月30日(2009.10.30)                  (31) 優先権主張番号 10-2005-0108402                  (32) 優先日 平成17年11月14日(2005.11.14)                  (33) 優先権主張国 韓国 (KR)</p>	<p>(73) 特許権者 512187343                  三星ディスプレイ株式会社                  Samsung Display Co., Ltd.                  大韓民国京畿道龍仁市器興区三星二路95                  95, Samsung 2 Ro, Gih eung-Gu, Yongin-City , Gyeonggi-Do, Korea                  (74) 代理人 110000671                  八田国際特許業務法人                  (72) 発明者 金 東 奎                  大韓民国京畿道龍仁市豊徳川2洞 三星5                  次アパート523棟1305号                  審査官 藤田 都志行                  最終頁に続く</p>
--	--

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

複数の画素を含む基板と、  
 1つの画素において前記基板上に形成されていて、第1副画素電極及び第2副画素電極を含む第1画素電極と、  
 前記基板上に位置する複数のゲート線と、  
 前記基板上に形成されている複数のデータ線と  
 を含み、  
 前記複数のデータ線のうち、互いに隣接する一对のデータ線は前記第1画素電極と重畳し、互いに隣接する前記一对のデータ線は反対極性のデータ電圧を有し、  
 前記第1副画素電極と前記第2副画素電極を分離する領域中の少なくとも一部分は、前記複数のゲート線のうちの少なくとも1つと重畳する液晶表示装置。

【請求項2】

前記液晶表示装置の行方向の一つの画素において前記第1画素電極と隣接する第2画素電極をさらに含み、  
 前記第2画素電極は、第3副画素電極及び第4副画素電極を含み、  
 互いに隣接する前記一对のデータ線のうちの一つのデータ線は、前記第1副画素電極及び前記第2副画素電極のうちの一つと、前記第3副画素電極及び前記第4副画素電極のうちの一つと交差して位置し、前記第1画素電極のうちの前記少なくとも一つの副画素電極は、前記第2画素電極のうちの前記少なくとも一つの副画素電極と

隣接する請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 画素電極のうちの前記少なくとも一つの副画素電極と、それと隣接する前記第 2 画素電極のうちの少なくとも一つの副画素電極と交差する維持電極をさらに含む請求項 2 に記載の液晶表示装置。

【請求項 4】

前記第 1 画素電極のうちの前記少なくとも一つの副画素電極は、前記第 1 画素電極の前記第 1 副画素電極に対応し、前記第 2 画素電極のうちの前記少なくとも一つの副画素電極は、前記第 2 画素電極の前記第 4 副画素電極に対応する請求項 2 に記載の液晶表示装置。

【請求項 5】

前記第 1 画素電極の前記第 1 副画素電極の面積は、前記第 1 画素電極の前記第 2 副画素電極の面積と異なる請求項 4 に記載の液晶表示装置。

【請求項 6】

前記第 1 画素電極の前記第 2 副画素電極の面積は、前記第 1 画素電極の前記第 1 副画素電極の面積より広い請求項 5 に記載の液晶表示装置。

【請求項 7】

前記第 1 画素電極の前記第 1 副画素電極に連結されている第 1 薄膜トランジスタと、前記第 1 画素電極の前記第 2 副画素電極に連結されている第 2 薄膜トランジスタとをさらに含み、

前記第 1 薄膜トランジスタ及び前記第 2 薄膜トランジスタは、互いに隣接する前記一対のデータ線のうちの 1 つのデータ線と連結されている請求項 2 に記載の液晶表示装置。

【請求項 8】

前記第 2 画素電極の前記第 3 副画素電極に連結されている第 3 薄膜トランジスタと、前記第 2 画素電極の前記第 4 副画素電極に連結されている第 4 薄膜トランジスタとをさらに含み、

前記第 3 薄膜トランジスタ及び前記第 4 薄膜トランジスタは互いに隣接する前記一対のデータ線のうちの他の 1 つのデータ線と連結されている請求項 7 に記載の液晶表示装置。

【請求項 9】

前記複数のゲート線は、前記第 1 薄膜トランジスタに連結されている第 1 ゲート線と、前記第 2 薄膜トランジスタに連結されている第 2 ゲート線とを含む請求項 8 に記載の液晶表示装置。

【請求項 10】

前記複数のゲート線は、前記第 3 薄膜トランジスタに連結されている第 3 ゲート線と、前記第 4 薄膜トランジスタに連結されている第 4 ゲート線とを含む請求項 9 に記載の液晶表示装置。

【請求項 11】

前記第 3 ゲート線は前記第 1 ゲート線と同一であり、前記第 4 ゲート線は前記第 2 ゲート線と同一である請求項 10 に記載の液晶表示装置。

【請求項 12】

互いに隣接する前記一対のデータ線のうちの少なくとも一つは、前記第 1 画素電極と前記第 2 画素電極が位置する部分で少なくとも 4 回曲がっている請求項 2 に記載の液晶表示装置。

【請求項 13】

互いに隣接する一対のデータ線のうちの前記 1 つのデータ線は、前記第 1 画素電極と重畳する第 1 部分及び前記第 2 画素電極と重畳する第 2 部分を含み、前記第 1 部分の面積は実質的に前記第 2 部分の面積と同一である請求項 2 に記載の液晶表示装置。

【請求項 14】

前記第 1 画素電極の前記第 1 副画素電極及び前記第 1 画素電極の前記第 2 副画素電極の大部分は、前記第 1 ゲート線と前記第 2 ゲート線との間に位置する請求項 9 に記載の液晶表示装置。

10

20

30

40

50

## 【請求項 15】

前記第1画素電極の前記第1副画素電極の電圧は、前記第1画素電極の前記第2副画素電極の電圧と異なる請求項1に記載の液晶表示装置。

## 【請求項 16】

複数の画素を含む基板と、  
前記第1ゲート線及び前記第1ゲート線と列方向に隣接する第2ゲート線と、  
1つの画素において前記基板上に形成されており、第1副画素電極及び第2副画素電極を含む第1画素電極と、  
前記基板上に形成されている複数のデータ線と  
を含み、  
前記複数のデータ線のうち、互いに隣接する一对のデータ線は前記第1画素電極と重畳し、互いに隣接する前記一对のデータ線は反対極性のデータ電圧を有し、  
前記第1副画素電極と前記第2副画素電極の基本電極部分とは、前記第1ゲート線と前記第2ゲート線との間に位置する液晶表示装置。

10

## 【請求項 17】

前記液晶表示装置の行方向に一つの画素において前記第1画素電極と隣接する第2画素電極をさらに含み、  
前記第2画素電極は第3副画素電極及び第4副画素電極を含み、  
隣接する前記一对のデータ線のうちの一つのデータ線は、前記第1副画素電極及び前記第2副画素電極のうちの少なくとも一つと、前記第3副画素電極及び前記第4副画素電極のうちの少なくとも一つと交差して位置し、前記第1画素電極のうちの前記少なくとも一つの副画素電極は前記第2画素電極のうちの前記少なくとも一つの副画素電極と隣接する  
請求項16に記載の液晶表示装置。

20

## 【請求項 18】

前記第1画素電極のうちの前記少なくとも一つの副画素電極と、それと隣接する前記第2画素電極のうちの少なくとも一つの副画素電極と交差する維持電極をさらに含む  
請求項17に記載の液晶表示装置。

## 【請求項 19】

前記第1画素電極のうちの前記少なくとも一つの副画素電極は、前記第1画素電極の前記第1副画素電極に対応し、前記第2画素電極のうちの前記少なくとも一つの副画素電極は、前記第2画素電極の前記第4副画素電極に対応する  
請求項17に記載の液晶表示装置  
。

30

## 【請求項 20】

前記第1画素電極の前記第1副画素電極の面積は、前記第1画素電極の前記第2副画素電極の面積と異なる  
請求項19に記載の液晶表示装置。

## 【請求項 21】

前記第1画素電極の前記第2副画素電極の面積は、前記第1画素電極の前記第1副画素電極の面積より広い  
請求項20に記載の液晶表示装置。

## 【請求項 22】

前記第1画素電極の前記第1副画素電極に連結されている第1薄膜トランジスタと、  
前記第1画素電極の前記第2副画素電極に連結されている第2薄膜トランジスタとをさらに含み、  
前記第1薄膜トランジスタ及び前記第2薄膜トランジスタは、互いに隣接する前記一对のデータ線のうちの1つのデータ線と連結されている  
請求項17に記載の液晶表示装置。

40

## 【請求項 23】

前記第2画素電極の前記第3副画素電極に連結されている第3薄膜トランジスタと、  
前記第2画素電極の前記第4副画素電極に連結されている第4薄膜トランジスタとをさらに含み、  
前記第3薄膜トランジスタ及び前記第4薄膜トランジスタは互いに隣接する前記一对のデータ線のうちの他の1つのデータ線と連結されている  
請求項22に記載の液晶表示装置

50

## 【請求項 2 4】

前記複数のゲート線は、前記第 1 薄膜トランジスタに連結されている第 1 ゲート線と、前記第 2 薄膜トランジスタに連結されている第 2 ゲート線とを含む請求項 2 3 に記載の液晶表示装置。

## 【請求項 2 5】

前記複数のゲート線は、前記第 3 薄膜トランジスタに連結されている第 3 ゲート線と、前記第 4 薄膜トランジスタに連結されている第 4 ゲート線とを含む請求項 2 4 に記載の液晶表示装置。

## 【請求項 2 6】

前記第 3 ゲート線は前記第 1 ゲート線と同一であり、前記第 4 ゲート線は前記第 2 ゲート線と同一である請求項 2 5 に記載の液晶表示装置。

10

## 【請求項 2 7】

互いに隣接する前記一对のデータ線のうちの少なくとも 1 つは、前記第 1 画素電極と前記第 2 画素電極が位置する部分で少なくとも 4 回曲がっている請求項 1 7 に記載の液晶表示装置。

## 【請求項 2 8】

互いに隣接する一对のデータ線のうちの前記 1 つのデータ線は、前記第 1 画素電極と重畳する第 1 部分及び前記第 2 画素電極と重畳する第 2 部分を含み、前記第 1 部分の面積は実質的に前記第 2 部分の面積と同一である請求項 1 7 に記載の液晶表示装置。

20

## 【請求項 2 9】

前記第 1 画素電極の前記第 1 副画素電極の電圧は前記第 1 画素電極の前記第 2 副画素電極の電圧と異なる請求項 1 6 に記載の液晶表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は液晶表示装置に関する。

## 【背景技術】

## 【0002】

液晶表示装置は、現在、最も広く使用されている平板表示装置の一つであって、画素電極と共通電極など電場生成電極が形成されている二枚の表示板と、その間に挿入されている液晶層とからなり、電場生成電極に電圧を印加して液晶層に電場を生成し、これを通じて液晶層の液晶分子の配向を決定して入射光の偏光を制御することによって、映像を表示する。

30

## 【0003】

液晶表示装置は、また、各画素電極に連結されているスイッチング素子、及びスイッチング素子を制御して画素電極に電圧を印加するためのゲート線とデータ線など複数の信号線を含む。

## 【0004】

このような液晶表示装置の中でも、電場が印加されない状態で液晶分子の長軸を上下表示板に対して垂直をなすように配列した垂直配向方式 (vertically aligned mode) の液晶表示装置は、コントラスト比が大きく、基準視野角が広くて脚光を浴びている。ここで、基準視野角とは、コントラスト比が 1 : 10 の視野角または階調間輝度反転限界角度を意味する。

40

## 【0005】

垂直配向モード液晶表示装置において、広視野角を実現するための手段としては、電場生成電極に切開部を形成する方法と、電場生成電極上に突起を形成する方法などがある。切開部と突起によって液晶分子の傾斜方向を決定することができるので、これらを用いて液晶分子の傾斜方向をいくつかの方向に分散させることによって、基準視野角を広くすることができる。

50

## 【0006】

切開部が具備されたPVA ( patterned vertically aligned ) 方式の液晶表示装置の場合には、側面視認性を改善するために、一つの画素を二つの副画素に分割し、二つの副画素を容量性結合させた後、一方の副画素には直接電圧を印加し、他方の副画素には容量性結合による電圧下降を起こして二つの副画素の電圧を異にすることによって、透過率を異ならせる方法が提示された。

## 【0007】

このような液晶表示装置においては、二つの電極に電圧を印加して液晶層に電界を生成し、この電界の強さを調節して液晶層を通過する光の透過率を調節することによって、所望の画像を得る。この時、液晶層に一方向の電界が永らく印加されることによって発生する劣化現象を防止するために、フレーム別に、行別に、または画素別に共通電圧に対するデータ電圧の極性を反転させる。

## [ 先行技術文献 ]

## [ 特許文献 ]

【特許文献1】特開2005-301226号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0008】

液晶表示装置においては、データ線と画素電極との間に寄生容量が生じる。このような寄生容量は画素電極電圧に影響を与え、特に、低階調電圧が印加される際に副画素のうちの高い電圧が印加される副画素電極電圧を変動させて輝度を変化させる。そのため垂直クロストーク ( vertical cross talk ) が発生し、これは液晶表示装置の画質を悪化させる要因として作用する。

## 【0009】

そこで、本発明が目的とする技術的課題は、液晶表示装置における垂直クロストークの発生を防止することにある。

## 【課題を解決するための手段】

## 【0010】

本発明の液晶表示装置は、複数の画素を含む基板と、一つの画素において前記基板上に形成されていて、第1副画素電極及び第2副画素電極を含む第1画素電極と、前記基板上に位置する複数のゲート線と、前記基板上に形成されている複数のデータ線とを含み、前記複数のデータ線のうち、互いに隣接する一对のデータ線は前記第1画素電極と重畳し、互いに隣接する前記一对のデータ線は反対極性のデータ電圧を有し、前記第1副画素電極と前記第2副画素電極を分離する領域中の少なくとも一部分は、前記複数のゲート線のうちの少なくとも1つと重畳する。

## 【0011】

前記液晶表示装置の行方向に一つの画素において前記第1画素電極と隣接する第2画素電極をさらに含み、前記第2画素電極は第3副画素電極及び第4副画素電極を含み、互いに隣接する前記一对のデータ線のうちの一つのデータ線は、前記第1副画素電極及び前記第2副画素電極のうちの少なくとも一つと、前記第3副画素電極及び前記第4副画素電極のうちの少なくとも一つと交差して位置し、前記第1画素電極のうちの前記少なくとも一つの副画素電極は、前記第2画素電極のうちの前記少なくとも一つの副画素電極と隣接する。

## 【0012】

前記第1画素電極のうちの前記少なくとも一つの副画素電極と、それと隣接する前記第2画素電極のうちの少なくとも一つの副画素電極と交差する維持電極をさらに含む。

## 【0013】

前記第1画素電極のうちの前記少なくとも一つの副画素電極は、前記第1画素電極の前記第1副画素電極に対応し、前記第2画素電極のうちの前記少なくとも一つの副画素電極は、前記第2画素電極の前記第4副画素電極に対応する。

10

20

30

40

50

## 【 0 0 1 4 】

前記第 1 画素電極の前記第 1 副画素電極の面積は、前記第 1 画素電極の前記第 2 副画素電極の面積と異なる。

## 【 0 0 1 5 】

前記第 1 画素電極の前記第 2 副画素電極の面積は、前記第 1 画素電極の前記第 1 副画素電極の面積より広い。

## 【 0 0 1 6 】

前記第 1 画素電極の前記第 1 副画素電極に連結されている第 1 薄膜トランジスタと、前記第 1 画素電極の前記第 2 副画素電極に連結されている第 2 薄膜トランジスタとをさらに含み、前記第 1 薄膜トランジスタ及び前記第 2 薄膜トランジスタは、互いに隣接する前記 10  
一对のデータ線のうちの 1 つのデータ線と連結されている。

## 【 0 0 1 7 】

前記第 2 画素電極の前記第 3 副画素電極に連結されている第 3 薄膜トランジスタと、前記第 2 画素電極の前記第 4 副画素電極に連結されている第 4 薄膜トランジスタとをさらに含み、前記第 3 薄膜トランジスタ及び前記第 4 薄膜トランジスタは互いに隣接する前記  
一对のデータ線のうちの他の 1 つのデータ線と連結されている。

## 【 0 0 1 8 】

前記複数のゲート線は、前記第 1 薄膜トランジスタに連結されている第 1 ゲート線と、前記第 2 薄膜トランジスタに連結されている第 2 ゲート線とを含む。

## 【 0 0 1 9 】

前記複数のゲート線は、前記第 3 薄膜トランジスタに連結されている第 3 ゲート線と、前記第 4 薄膜トランジスタに連結されている第 4 ゲート線とを含む。 20

## 【 0 0 2 0 】

前記第 3 ゲート線は前記第 1 ゲート線と同一であり、前記第 4 ゲート線は前記第 2 ゲート線と同一である。

## 【 0 0 2 1 】

互いに隣接する前記一对のデータ線のうちの少なくとも 1 つは、前記第 1 画素電極と前記第 2 画素電極が位置する部分で少なくとも 4 回曲がっている。

## 【 0 0 2 2 】

互いに隣接する一对のデータ線のうちの前記 1 つのデータ線は、前記第 1 画素電極と重畳する第 1 部分及び前記第 2 画素電極と重畳する第 2 部分を含み、前記第 1 部分の面積は実質的に前記第 2 部分の面積と同一である。 30

## 【 0 0 2 3 】

前記第 1 画素電極の前記第 1 副画素電極及び前記第 1 画素電極の前記第 2 副画素電極の大部分は、前記第 1 ゲート線と前記第 2 ゲート線との間に位置する。

## 【 0 0 2 4 】

前記第 1 画素電極の前記第 1 副画素電極の電圧は、前記第 1 画素電極の前記第 2 副画素電極の電圧と異なる。

## 【 0 0 2 5 】

本発明の液晶表示装置は、複数の画素を含む基板と、前記第 1 ゲート線及び前記第 1 ゲート線と列方向に隣接する第 2 ゲート線と、1 つの画素において前記基板上に形成されており、第 1 副画素電極及び第 2 副画素電極を含む第 1 画素電極と、前記基板上に形成されている複数のデータ線とを含み、前記複数のデータ線のうち、互いに隣接する一对のデータ線は前記第 1 画素電極と重畳し、互いに隣接する前記一对のデータ線は反対極性のデータ電圧を有し、前記第 1 副画素電極と前記第 2 副画素電極の基本電極部分とは、前記第 1 ゲート線と前記第 2 ゲート線との間に位置する。 40

## 【 0 0 2 6 】

前記液晶表示装置の行方向に一つの画素において前記第 1 画素電極と隣接する第 2 画素電極をさらに含み、前記第 2 画素電極は第 3 副画素電極及び第 4 副画素電極を含み、隣接する前記一对のデータ線のうちの一つのデータ線は、前記第 1 副画素電極及び前記第 2 副 50

画素電極のうちの少なくとも一つと、前記第3副画素電極及び前記第4副画素電極のうちの少なくとも一つと交差して位置し、前記第1画素電極のうちの前記少なくとも一つの副画素電極は前記第2画素電極のうちの前記少なくとも一つの副画素電極と隣接する。

【0027】

前記第1画素電極のうちの前記少なくとも一つの副画素電極と、それと隣接する前記第2画素電極のうちの少なくとも一つの副画素電極と交差する維持電極をさらに含む。

【0028】

前記第1画素電極のうちの前記少なくとも一つの副画素電極は、前記第1画素電極の前記第1副画素電極に対応し、前記第2画素電極のうちの前記少なくとも一つの副画素電極は、前記第2画素電極の前記第4副画素電極に対応する。

10

【0029】

前記第1画素電極の前記第1副画素電極の面積は、前記第1画素電極の前記第2副画素電極の面積と異なる。

【0030】

前記第1画素電極の前記第2副画素電極の面積は、前記第1画素電極の前記第1副画素電極の面積より広い。

【0031】

前記第1画素電極の前記第1副画素電極に連結されている第1薄膜トランジスタと、前記第1画素電極の前記第2副画素電極に連結されている第2薄膜トランジスタとをさらに含み、前記第1薄膜トランジスタ及び前記第2薄膜トランジスタは、互いに隣接する前記

20

一对のデータ線のうちの1つのデータ線と連結されている。

【0032】

前記第2画素電極の前記第3副画素電極に連結されている第3薄膜トランジスタと、前記第2画素電極の前記第4副画素電極に連結されている第4薄膜トランジスタとをさらに含み、前記第3薄膜トランジスタ及び前記第4薄膜トランジスタは互いに隣接する前記

一对のデータ線のうちの他の1つのデータ線と連結されている。

【0033】

前記複数のゲート線は、前記第1薄膜トランジスタに連結されている第1ゲート線と、前記第2薄膜トランジスタに連結されている第2ゲート線とを含む。

【0034】

前記複数のゲート線は、前記第3薄膜トランジスタに連結されている第3ゲート線と、前記第4薄膜トランジスタに連結されている第4ゲート線とを含む。

30

【0035】

前記第3ゲート線は前記第1ゲート線と同一であり、前記第4ゲート線は前記第2ゲート線と同一である。

【0036】

互いに隣接する前記一对のデータ線のうちの少なくとも一つは、前記第1画素電極と前記第2画素電極が位置する部分で少なくとも4回曲がっている。

【0037】

互いに隣接する一对のデータ線のうちの前記1つのデータ線は、前記第1画素電極と重畳する第1部分及び前記第2画素電極と重畳する第2部分を含み、前記第1部分の面積は実質的に前記第2部分の面積と同一である。

40

【0038】

前記第1画素電極の前記第1副画素電極の電圧は前記第1画素電極の前記第2副画素電極の電圧と異なる。

【発明の効果】

【0051】

本発明によれば、一つのデータ線が隣接する2つの画素電極に重畳されることで、データ線と画素電極との間に生じる寄生容量を相殺させることができ、寄生容量が画素電極電圧の変動に与える影響を最小化する。これにより、液晶表示装置における垂直クロス

50

クの発生を防止して表示品質を向上させる。

【発明を実施するための最良の形態】

【0052】

添付した図面を参照して、本発明の実施形態について本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は多様な相異なる形態で実現でき、ここに説明する実施形態に限定されない。

【0053】

図面において、いろいろな層及び領域を明確に表現するために厚さを拡大して示した。明細書全体にわたって類似な部分については同一の図面符号を付けた。層、膜、領域、板などの部分が他の部分の“上”にあるとする時、これは他の部分の“すぐ上”にある場合だけでなく、その中間に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上”にあるとする時には、中間に他の部分がないことを意味する。

【0054】

先に、図1及び図2を参照して、本発明の一実施形態による液晶表示装置について詳細に説明する。

【0055】

図1は本発明の一実施形態による液晶表示装置のブロック図であり、図2は本発明の一実施形態による液晶表示装置の二つの副画素に対する等価回路図である。

【0056】

図1に示したように、本発明の一実施形態による液晶表示装置は、液晶表示板組立体 (liquid crystal panel assembly) 300と、これと連結されたゲート駆動部400及びデータ駆動部500と、データ駆動部500に連結された階調電圧生成部800と、これらを制御する信号制御部600とを含む。

【0057】

液晶表示板組立体300は、等価回路から見れば、複数の信号線(図示せず)と、これに連結されていてほぼ行列状に配列された複数の画素(pixel)PXとを含む。反面、図2に示した構造から見れば、液晶表示板組立体300は、互いに対向する下部及び上部表示板100、200と、その間に入っている液晶層3とを含む。

【0058】

信号線は、ゲート信号(“走査信号”とも言う)を伝達する複数のゲート線(図示せず)と、データ信号を伝達する複数のデータ線(図示せず)とを含む。ゲート線はほぼ行方向にのび、互いにほとんど平行し、データ線はほぼ列方向にのび、互いにほとんど平行する。

【0059】

各画素PXは一对の副画素を含み、各副画素は液晶キャパシタ(liquid crystal capacitor)Clca、Clcbを含む。二つの副画素のうちの一つは、ゲート線、データ線及び液晶キャパシタClca、Clcbと連結されたスイッチング素子(図示せず)を含む。

【0060】

液晶キャパシタClca/Clcbは、下部表示板100の副画素電極PEa/PEbと、上部表示板200の共通電極CEとを二つの端子とし、副画素電極PEa/PEbと共通電極CEとの間の液晶層3は誘電体として機能する。一对の副画素電極PEa、PEbは互いに分離されていて、一つの画素電極PEをなす。共通電極CEは上部表示板200の全面に形成されていて、共通電圧Vcomの印加を受ける。液晶層3は負の誘電率異方性を有し、液晶層3の液晶分子は、電場がない状態でその長軸が二つの表示板の表面に対して垂直をなすように配向されている。

【0061】

一方、色表示を実現するためには、各画素PXが基本色(primary color)のうちの一つを固有に表示したり(空間分割)、各画素PXが時間によって交互に基本色を表示するように(時間分割)して、これら基本色の空間的、時間的合計によって所望

10

20

30

40

50

の色相が認識されるようにする。

【0062】

基本色の例としては赤色、緑色、青色など三原色がある。図2は空間分割の一例であって、各画素PXが上部表示板200の領域に基本色のうちのの一つを示すカラーフィルタCFを備えることを示している。図2とは異なって、カラーフィルタCFは下部表示板100の副画素電極PEa、PEb上または下に形成することもできる。

【0063】

表示板100、200の外側面には偏光子(polarizer)(図示せず)が備えられているが、二つの偏光子の偏光軸は直交することができる。反射型液晶表示装置の場合には二つの偏光子12、22のうちの一つが省略できる。直交偏光子の場合、電場がない液晶層3に入った入射光を遮断する。

10

【0064】

以下、図3、図4A、図4B、図4Cを参照して、このような液晶表示板組立体の画素電極の詳細構造について説明する。

【0065】

図3は本発明のいろいろな実施形態による液晶表示板組立体における一つの画素電極の配置図であり、図4A乃至図4Cは図3に示した各副画素電極の基本になる電極片の平面図である。

【0066】

図3に示したように、本発明の実施形態による液晶表示板組立体の各画素電極(pixel electrode)191は、互いに分離されている一对の第1及び第2副画素電極191a、191bを含む。第1副画素電極191aと第2副画素電極191bとは行方向に隣接し、切開部(cutout)91a、91bを有する。共通電極270(図2参考)は、第1及び第2副画素電極191a、191bと対向する切開部71a、71bを有する。

20

【0067】

一つの画素電極191をなす第1副画素電極191aと第2副画素電極191bとは各々別個のスイッチング素子(図示せず)と連結される。これとは異なって、第1副画素電極191aはスイッチング素子(図示せず)と連結され、第2副画素電極191bは第1副画素電極191aと容量性結合されていることができる。

30

【0068】

第1及び第2副画素電極191a、191b各々は、少なくとも図4Aに示した平行四辺形の電極片196一つと、図4Bに示した平行四辺形の電極片197一つとを含む。図4A及び図4Bに示した電極片196、197を上下に連結すれば図4Cに示した基本電極198となり、各副画素電極191a、191bはこのような基本電極198を根幹とする構造を有する。

【0069】

図4A及び図4Bに示したように、電極片196、197各々は、一对の斜辺(oblique edge)196o、197o及び一对の横辺(transverse edge)196t、197tを有し、ほぼ平行四辺形である。各斜辺196o、197oは横辺196t、197tに対して斜角(oblique angle)をなし、斜角の大きさはほぼ45°乃至135°であることが好ましい。便宜上、以下、底辺196t、197tを中心に垂直の状態で傾いた方向(“傾斜方向”)によって区分し、図4Aのように右側に傾いたことを“右傾斜”と言い、図4Bのように左に傾いたことを“左傾斜”と言う。

40

【0070】

電極片196、197における横辺196t、197tの長さ、つまり、幅Wと横辺196t、197tとの間の距離、つまり、高さHは表示板組立体300の大きさによって自由に決定することができる。また、各電極片196、197における横辺196t、197tは、他の部分との関係を考慮して曲がったり突出したりするなど変形が可能であり

50

、以下ではこのような変形も全て含んで平行四辺形と称する。

【0071】

共通電極270には電極片196、197と対向する切開部61、62が形成されており、電極片196、197は切開部61、62を中心に二つの副領域S1、S2に区画される。切開部61、62は、電極片196、197の斜辺196o、197oと並んだ斜線部61o、62oと、斜線部61o、62oと鈍角をなしながら電極片196、197の横辺196t、197tと重畳する横部61t、62tとを含む。

【0072】

各副領域S1、S2は、切開部61、62の斜線部61o、62o及び電極片196、197の斜辺196t、197tによって定義される二つの主辺(primary edge)を有する。主辺の間の距離、つまり、副領域の幅は約25~40μm程度であることが好ましい。

10

【0073】

図4Cに示した基本電極198は、右傾斜電極片196と左傾斜電極片197とが結合してなる。右傾斜電極片196と左傾斜電極片197とがなす角度はほぼ直角であることが好ましく、二つの電極片196、197の連結は一部だけで行われる。連結されない部分は切開部90を構成し、凹んだ方に位置する。しかし、切開部90は省略することもできる。

【0074】

二つの電極片196、197の外側横辺196t、197tは基本電極198の横辺198tをなし、二つの電極片196の対応する斜辺196o、197oは互いに連結され、基本電極198の屈曲辺(curved edge)198o1、198o2をなす。

20

【0075】

屈曲辺198o1、198o2は、横辺198tと鈍角、例えば、約135°をなして合う凸辺(convex edge)198o1、及び横辺198tと鋭角、例えば、約45°をなして合う凹辺(concave edge)198o2を含む。屈曲辺198o1、198o2は一对の斜辺196o、197oがほぼ直角で合っただけであるため、その曲がった角度はほぼ直角である。

【0076】

切開部60は、凹辺198o2上の凹頂点CVから凸辺198o1上の凸頂点VVに向かってほぼ基本電極198の中心まで延在することができる。

30

【0077】

また、共通電極270の切開部61、62は互いに連結されて一つの切開部60を構成する。この時、切開部61、62で重複する横部61t、62tは合わせられて一つの横部60t1を構成する。この新たな形態の切開部60は、より詳細には次の通りである。

【0078】

切開部60は、屈曲点CPを有する屈曲部60oと、屈曲部60oの屈曲点CPに連結されている中央横部60t1と、屈曲部60oの両端に連結されている一对の終端横部60t2とを含む。切開部60の屈曲部60oは直角で合う一对の斜線部からなり、基本電極198の屈曲辺198o1、198o2とほとんど平行であり、基本電極198を左半部と右半部に二等分する。切開部60の中央横部60t1は屈曲部60oと鈍角、例えば、約135°をなし、ほぼ基本電極198の凸頂点VVに向かって延在している。縦断横部60t2は基本電極198の横辺198tと整列されており、屈曲部60oと鈍角、例えば、約135°をなす。

40

【0079】

基本電極198と切開部60は、基本電極198の凸頂点VVと凹頂点CVとを連結する仮想の直線(以下、“横中心線”と言う)に対しほぼ反転対称である。

【0080】

次に、図3に示した各画素電極の特徴について具体的に説明する。

【0081】

50

図3に示した各画素電極191において、第1副画素電極191aの大きさは第2副画素電極191bの大きさより小さい。特に、第2副画素電極191bの高さが第1副画素電極191aの高さより高く、二つの副画素電極191bの幅は実質的に同一である。第2副画素電極191bの電極片の数は第1副画素電極191aの電極片の数より多い。

【0082】

第1副画素電極191aは左傾斜電極片197と右傾斜電極片196とからなり、図4Cに示した基本電極198と実質的に同一の構造を有する。

【0083】

第2副画素電極191bは二つ以上の左傾斜電極片197と二つ以上の右傾斜電極片196との組み合わせからなり、図4Cに示した基本電極198とこれに結合された左傾斜及び右傾斜電極片196、197とを含む。

10

【0084】

図3に示した第2副画素電極191bは全て6個の電極片191b1~191b6からなり、このうちの二つの電極片191b5、191b6は第1副画素電極191aの上下に配置されている。画素電極191bは3回曲がった構造を有し、一回屈曲した構造に比べて縦線の表現が優れている。また、第1副画素電極191aの電極片191a1、191a2と第2副画素電極191bの電極片191b5、191b6が隣接する所で共通電極270の切開部61、62の横部61t、62tが合わせられ、一つの横部を構成するようになるので、開口率がさらに増加する。

【0085】

20

中間の電極片191a1、191a2、191b1、191b2と、その上下に配置された電極片191b3~191b6の高さが互いに異なる。例えば、上下電極片191b3~191b6の高さが中間電極片191a1、191a2、191b1、191b2の約1/2であり、これによって第1副画素電極191aと第2副画素電極191bとの面積比はほぼ1:2となる。このように、上下電極片191b3~191b6の高さを調節すれば所望の面積比を得ることができ、ほぼ1:1.1から1:3程度の面積比を有することが好ましい。

【0086】

図3において、第1及び第2副画素電極191a、191bの位置関係及び曲がった方向は変わることができ、図3の画素電極191を上下左右に反転対称移動したり回転移動したりすることによって変形することができる。

30

【0087】

再び図1を参照すれば、階調電圧生成部800は画素PXの透過率と係わる複数の階調電圧(または基準階調電圧)を生成する。

【0088】

ゲート駆動部400は、液晶表示板組立体300のゲート線と連結され、ゲートオン電圧Vonとゲートオフ電圧Voffとの組み合わせからなるゲート信号Vgをゲート線に印加する。

【0089】

データ駆動部500は、液晶表示板組立体300のデータ線と連結されており、階調電圧生成部800からの階調電圧を選択し、これをデータ信号としてデータ線に印加する。しかし、階調電圧生成部800が全ての階調に対する電圧を全て提供することでなく、決められた数の基準階調電圧のみを提供する場合に、データ駆動部500は基準階調電圧を分圧して全体階調に対する階調電圧を生成し、この中からデータ信号を選択する。

40

【0090】

信号制御部600はゲート駆動部400及びデータ駆動部500などを制御する。

【0091】

このような駆動装置400、500、600、800各々は、少なくとも一つの集積回路チップの形態で液晶表示板組立体300上に直接装着されたり、可撓性印刷回路膜(flexible printed circuit film)(図示せず)上に装着さ

50

れてTCP (tape carrier package) の形態で液晶表示板組立体 300 に付着されたり、別途の印刷回路基板 (printed circuit board) (図示せず) 上に装着されることもできる。これとは異なって、これら駆動装置 400、500、600、800 が液晶表示板組立体 300 に集積されることもできる。また、駆動装置 400、500、600、800 は単一チップで集積でき、この場合、これらのうちの少なくとも一つまたはこれらをなす少なくとも一つの回路素子が単一チップの外側にあり得る。

【0092】

次に、このような液晶表示装置の動作について詳細に説明する。

【0093】

信号制御部 600 は、外部のグラフィック制御機 (図示せず) から入力映像信号 R、G、B 及びその表示を制御する入力制御信号を受信する。入力映像信号 R、G、B は各画素 PX の輝度 (luminance) 情報を含んでおり、輝度は決められた数、例えば、1024 ( $= 2^{10}$ )、256 ( $= 2^8$ ) または 64 ( $= 2^6$ ) 個の階調 (gray) を有している。入力制御信号の例としては、垂直同期信号 Vsync と水平同期信号 Hsync、メインクロック MCLK、データイネーブル信号 DE などがある。

【0094】

信号制御部 600 は、入力映像信号 R、G、B と入力制御信号に基づいて入力映像信号 R、G、B を液晶表示板組立体 300 及びデータ駆動部 500 の動作条件に合うように適切に処理し、ゲート制御信号 CONT1 及びデータ制御信号 CONT2 など生成した後、ゲート制御信号 CONT1 をゲート駆動部 400 に送出し、データ制御信号 CONT2 と処理した映像信号 DAT をデータ駆動部 500 に出力する。出力映像信号 DAT はデジタル信号として決められた数の値 (または階調) を有する。

【0095】

ゲート制御信号 CONT1 は、走査開始を指示する走査開始信号 STV と、ゲートオン電圧 Von の出力周期を制御する少なくとも一つのクロック信号とを含む。ゲート制御信号 CONT1 は、また、ゲートオン電圧 Von の持続時間を限定する出力イネーブル信号 OE をさらに含むことができる。

【0096】

データ制御信号 CONT2 は、一群の副画素に対する映像データの伝送開始を知らせる水平同期開始信号 STH と、液晶表示板組立体 300 にデータ信号の印加を指示するロード信号 LOAD と、データクロック信号 HCLK とを含む。データ制御信号 CONT2 は、また、共通電圧 Vcom に対するデータ信号の電圧極性 (以下、“共通電圧に対するデータ信号の電圧極性” を略して “データ信号の極性” という) を反転させる反転信号 RVS をさらに含むことができる。

【0097】

信号制御部 600 からのデータ制御信号 CONT2 によって、データ駆動部 500 は一群の副画素に対するデジタル映像信号 DAT を受信し、各デジタル映像信号 DAT に対応する階調電圧を選択することによって、デジタル映像信号 DAT をアナログデータ信号に変換した後に、これを当該データ線に印加する。

【0098】

ゲート駆動部 400 は、信号制御部 600 からのゲート制御信号 CONT1 によってゲートオン電圧 Von をゲート線に印加し、このゲート線に連結されたスイッチング素子を導通させる。そうすると、データ線に印加されたデータ信号が導通したスイッチング素子を通じて当該副画素に印加される。

【0099】

この時、図 3 を参照すれば、一つの画素電極 191 をなす第 1 副画素電極 191a と第 2 副画素電極 191b が別個のスイッチング素子と連結されている場合、つまり、各副画素が各自のスイッチング素子を有している場合には、二つの副画素が互いに異なる時間に同一のデータ線を通じて別個のデータ電圧の印加を受けたり、同一の時間に互いに異なる

10

20

30

40

50

データ線を通じて別個のデータ電圧の印加を受けることができる。これとは異なって、第1副画素電極191aはスイッチング素子(図示せず)と連結されており、第2副画素電極191bは第1副画素電極191aと容量性結合されている場合には、第1副画素電極191aを含む副画素だけがスイッチング素子を通じてデータ電圧の印加を受け、第2副画素電極191bを含む副画素は第1副画素電極191aの電圧の変化によって変化する電圧を有することができる。この時、面積が相対的に小さい第1副画素電極191aの電圧が、面積が相対的に大きい第2副画素電極191bの電圧より高い。

【0100】

このように第1または第2液晶キャパシタC1ca、C1cbの両端に電位差が生じれば、表示板100、200の表面にほとんど垂直である主電場(電界)(primary electric field)が液晶層3に生成される(以下、画素電極191及び共通電極270を共に“電場生成電極(field generating electrode)”と言う)。そうすると、液晶層3の液晶分子は電場に応答してその長軸が電場の方向に垂直をなすように傾き、液晶分子が傾いた程度によって液晶層3への入射光の偏光の変化程度が変わる。このような偏光の変化は偏光子によって透過率の変化として現れ、これを通じて液晶表示装置は映像を表示する。

10

【0101】

液晶分子が傾く角度は電場の強さによって変わるが、二つの液晶キャパシタC1ca、C1cbの電圧が互いに異なるため液晶分子が傾いた角度が異なり、これによって二つの副画素の輝度が異なる。従って、第1液晶キャパシタC1caの電圧と第2液晶キャパシタC1cbの電圧を適切に合せれば、側面から見る映像を正面から見る映像に最大限近くすることができ、つまり、側面ガンマ曲線を正面ガンマ曲線に最大限近くすることができ、このようにすることで側面視認性を向上することができる。

20

【0102】

また、高い電圧の印加を受ける第1副画素電極191aの面積を第2副画素電極191bの面積より小さくすれば、側面ガンマ曲線を正面ガンマ曲線にさらに近くすることができる。特に、第1及び第2副画素電極191a、191bの面積比が、図4A乃至図7Bに示したようにほぼ1:2乃至1:3の場合、側面ガンマ曲線が正面ガンマ曲線により一層近くなって側面視認性がさらに良くなる。

【0103】

液晶分子が傾く方向は、一次的に、電場生成電極191、270の切開部71a、71bと副画素電極191a、191bの辺が主電場を歪曲して作り出す水平成分によって決定される。このような主電場の水平成分は、切開部71a、71bの辺と副画素電極191a、191bの辺にほとんど垂直である。

30

【0104】

図3を参照すれば、切開部71a、71bによって分れた各副領域上の液晶分子はほとんど主辺に垂直である方向に傾くので、傾く方向をまとめればほぼ四つの方向である。このように、液晶分子が傾く方向を多様にすれば、液晶表示装置の基準視野角が大きくなる。

【0105】

一方、副画素電極191a、191bの間の電圧差によって副次的に生成される副電場(secondary electric field)の方向は副領域の主辺と垂直である。従って、副電場の方向と主電場の水平成分の方向と一致する。結局、副画素電極191a、191bの間の副電場は、液晶分子の傾斜方向の決定を強化する方に作用する。

40

【0106】

1水平周期[“1H”とも記し、水平同期信号Hsync及びデータイネーブル信号DEの一周期と同一である]を単位としてこのような過程を繰り返すことによって、全ての画素PXにデータ信号を印加して1フレーム(frame)の映像を表示する。

【0107】

1フレームが終了すれば、次のフレームが開始し、各画素PXに印加されるデータ信号

50

の極性が直前フレームでの極性と反対になるように、データ駆動部 500 に印加される反転信号 RVS の状態が制御される（“フレーム反転”）。この時、1 フレーム内でも反転信号 RVS の特性によって一つのデータ線を通じて流れるデータ信号の極性が変わったり（例：行反転、点反転）、一群の画素に印加されるデータ信号の極性も互いに異なることができる（例：列反転、点反転）。

【0108】

次に、図 5 乃至図 8 及び前述した図 1 乃至図 4 C を参照して、本発明の一実施形態による液晶表示板組立体について詳細に説明する。

【0109】

図 5 は本発明の一実施形態による液晶表示板組立体の一つの画素に対する等価回路図である。

10

【0110】

図 5 を参照すれば、本実施形態による液晶表示板組立体は、複数対のゲート線 GLa、GLb、複数のデータ線 DL 及び複数の維持電極線 SL を含む信号線と、これに連結された複数の画素 PX とを含む。

【0111】

各画素 PX は一对の副画素 PXa、PXb を含み、各副画素 PXa / PXb は、各々当該ゲート線 GLa / GLb 及びデータ線 DL に連結されているスイッチング素子 Qa / Qb と、これに連結された液晶キャパシタ Clca / Clcb と、スイッチング素子 Qa / Qb 及び維持電極線 SL に連結されているストレージキャパシタ (storage capacitor) Csta / Cstb とを含む。

20

【0112】

各スイッチング素子 Qa / Qb は、下部表示板 100 に備えられている薄膜トランジスタなどの三端子素子であって、その制御端子はゲート線 GLa / GLb と連結されており、入力端子はデータ線 DL と連結されており、出力端子は液晶キャパシタ Clca / Clcb 及びストレージキャパシタ Csta / Cstb と連結されている。

【0113】

液晶キャパシタ Clca / Clcb の補助的な役割を果たすストレージキャパシタ Csta / Cstb は、下部表示板 100 に具備された維持電極線 SL と画素電極 PE が絶縁体を間に置いて重畳してなり、維持電極線 SL には共通電圧 Vcom などの決められた電圧が印加される。しかし、ストレージキャパシタ Csta、Cstb は副画素電極 PEa、PEb が絶縁体を媒介としてすぐ上の前段ゲート線と重畳してなることができる。

30

【0114】

液晶キャパシタ Clca、Clcb などについては前述したので、詳細な説明は省略する。

【0115】

このような液晶表示板組立体を含む液晶表示装置においては、信号制御部 600 が一つの画素 PX に対する入力映像信号 R、G、B を受信して二つの副画素 PXa、PXb に対する出力映像信号 DAT に変換し、データ駆動部 500 に伝送することができる。これとは異なって、階調電圧生成部 800 で二つの副画素 PXa、PXb に対する階調電圧集合を別にしてこれを交互にデータ駆動部 500 に提供するか、またはデータ駆動部 500 でこれを交互に選択することによって、二つの副画素 PXa、PXb に互いに異なる電圧を印加することができる。但し、この際に二つの副画素 PXa、PXb の合成ガンマ曲線が正面における基準ガンマ曲線に近くなるように映像信号を補正するか、または階調電圧集合を作ることが好ましい。例えば、正面における合成ガンマ曲線はこの液晶表示板組立体に最も適するように決められた正面における基準ガンマ曲線と一致するようにし、側面における合成ガンマ曲線は正面における基準ガンマ曲線と最も近くなるようにする。

40

【0116】

図 5 に示した液晶表示板組立体の一例について、図 6、図 7 及び図 8、そして前述した図 3 を参照して詳細に説明する。

50

## 【0117】

図6は本発明の一実施形態による液晶表示板組立体の配置図であり、図7及び図8は図6に示した液晶表示板組立体のVII-VII及びVII-VII線による断面図である。

## 【0118】

図6及び図7を参照すれば、本実施形態による液晶表示板組立体は、互いに対向する下部表示板100と上部表示板200、及びこれら二つの表示板100、200の間に入っている液晶層3を含む。

## 【0119】

先に、下部表示板100について説明する。

10

## 【0120】

透明なガラスまたはプラスチックなどで作られた絶縁基板110上に、複数対の第1及び第2ゲート線(gate line)121a、121bと、複数対の第1及び第2維持電極線(storage electrode lines)131a、131bとを含む複数のゲート導電体が形成されている。

## 【0121】

第1及び第2ゲート線121a、121bはゲート信号を伝達し、主に横方向にのびており、各々上側及び下側に位置する。

## 【0122】

第1ゲート線121aは、上に突出した複数の第1ゲート電極(gate electrode)124aと、他の層またはゲート駆動部400との接続のための広い端部129aとを含む。第2ゲート線121bは、下に突出した複数の第2ゲート電極124bと、他の層またはゲート駆動部400との接続のための広い端部129bとを含む。ゲート駆動部400が基板110上に集積されている場合、ゲート線121a、121bが延長されてこれと直接連結されることができる。

20

## 【0123】

維持電極線131a、131bは共通電圧Vcomなど所定の電圧の印加を受け、主に横方向にのびている。第1及び第2維持電極線131a、131bは各々第1ゲート線121a及び第2ゲート線121bの下に位置する。各維持電極線131a、131bは下上に拡張された複数対の第1及び第2維持電極(storage electrode)137a、137bを含む。しかし、維持電極137a、137bをはじめとする維持電極線131の形状及び配置はいろいろな形態に変更することができる。

30

## 【0124】

ゲート導電体121a、121b、131a、131bは、アルミニウム(Al)やアルミニウム合金などアルミニウム系金属、銀(Ag)や銀合金など銀系金属、銅(Cu)や銅合金など銅系金属、モリブデン(Mo)やモリブデン合金などモリブデン系金属、クロム(Cr)、タンタル(Ta)及びチタニウム(Ti)などで作ることができる。

## 【0125】

しかし、これらは物理的性質が異なる二つの導電膜(図示せず)を含む多重膜構造を有することもできる。多重膜構造とする場合は、このうちの一つの導電膜は信号遅延や電圧降下を減らすことができるように比抵抗(resistivity)が低い金属、例えば、アルミニウム系金属、銀系金属、銅系金属などで作られる。一方、他の導電膜は、他の物質、特にITO(indium tin oxide)及びIZO(indium zinc oxide)との物理的、化学的、電氣的接触特性に優れた物質、例えば、モリブデン系金属、クロム、タンタル、チタニウムなどで作られる。このような組み合わせの良い例としては、クロム下部膜とアルミニウム(合金)上部膜、及びアルミニウム(合金)下部膜とモリブデン(合金)上部膜がある。しかし、ゲート導電体121a、121b、131a、131bはその他にも多様な金属または導電体で作ることができる。

40

## 【0126】

ゲート導電体121a、121b、131a、131bの側面は、基板110面に対し

50

て傾斜しており、その傾斜角は約 $30^\circ$ 乃至約 $80^\circ$ であることが好ましい。

【0127】

ゲート導電体121a、121b、131a、131b上には、窒化ケイ素( $\text{SiN}_x$ )または酸化ケイ素( $\text{SiO}_x$ )などで作られたゲート絶縁膜(gate insulating layer)140が形成されている。

【0128】

ゲート絶縁膜140上には、水素化非晶質シリコン(hydrogenated amorphous silicon)(非晶質シリコンは、略してa-Siと記す)または多結晶シリコン(polysilicon)などで作られた複数の第1及び第2島型半導体154a、154bが形成されている。第1及び第2半導体154a、154bは各々第1及び第2ゲート電極124a、124b上に位置する。

10

【0129】

それぞれの第1半導体154a上には一对の島型オーミックコンタクト部材(ohmic contact)163a、165aが形成されており、それぞれの第2半導体154b上にも一对の島型オーミックコンタクト部材(図示せず)が形成されている。オーミックコンタクト部材163a、165aはリンなどのn型不純物が高濃度にドーピングされているn+水素化非晶質シリコンなどの物質、またはシリサイド(silicide)で作ることができる。

【0130】

半導体154a、154bとオーミックコンタクト部材163a、165aの側面も基板110面に対して傾斜しており、傾斜角は $30^\circ$ 乃至 $80^\circ$ 程度である。

20

【0131】

オーミックコンタクト部材163a、165a及びゲート絶縁膜140上には、複数のデータ線(data line)171と複数対の第1及び第2ドレイン電極(drain electrode)175a、175bとを含むデータ導電体が形成されている。

【0132】

データ線171はデータ信号を伝達し、主に縦方向にのびてゲート線121a、121b及び維持電極線131a、131bと交差する。各データ線171は中間に4回曲がっており、第1ゲート線121aを中心に上部分と第2維持電極線131bを中心に下部分是一直線上にある。

30

【0133】

各データ線171は、第1及び第2ゲート電極124a、124bに向かって各々のびた複数対の第1及び第2ソース電極(source electrode)173a、173bと、他の層またはデータ駆動部500との接続のために面積が広い端部179とを含む。データ駆動部500が基板110上に集積されている場合、データ線171が延長されてこれと直接連結されることができる。

【0134】

第1及び第2ドレイン電極175a、175bは互いに分離されており、データ線171とも分離されている。

【0135】

第1/第2ドレイン電極175a/175bは、第1/第2ゲート電極124a/124bを中心に第1/第2ソース電極173a/173bと対向し、広い一端部177a/177bと棒状の他端部分とを含む。広い端部177a、177bは各々第1及び第2維持電極137a、137bと重畳し、棒状の端部は曲がった第1及び第2ソース電極173a、173bによって一部取り囲まれている。

40

【0136】

第1/第2ゲート電極124a/124b、第1/第2ソース電極173a/173b及び第1/第2ドレイン電極175a/175bは、第1/第2半導体154a、154bと共に第1/第2薄膜トランジスタ(thin film transistor、TFT)Qa/Qbをなし、第1/第2薄膜トランジスタQa/Qbのチャネル(channel) 50

nel)は、第1/第2ソース電極173a/173bと第1/第2ドレイン電極175a/175bとの間の第1/第2半導体154a/154bに形成される。

【0137】

データ導電体171、175a、175bは、モリブデン、クロム、タンタル及びチタニウムなど耐火性金属(refractory metal)またはこれらの合金で作られることが好ましく、耐火性金属膜(図示せず)と低抵抗導電膜(図示せず)を含む多重膜構造を有することができる。多重膜構造の例としては、クロムまたはモリブデン(合金)下部膜とアルミニウム(合金)上部膜との二重膜、モリブデン(合金)下部膜とアルミニウム(合金)中間膜とモリブデン(合金)上部膜との三重膜がある。しかし、データ導電体171、175a、175bはその他にも多様な金属または導電体で作ることができる。

10

【0138】

データ導電体171、175a、175bもその側面が基板110面に対して30°乃至80°程度の傾斜角で傾斜していることが好ましい。

【0139】

オーミックコンタクト部材163a、165aは、その下の半導体154a、154bとその上のデータ導電体171、175a、175bとの間にだけ存在し、これらの間の接触抵抗を低くする。半導体154a、154bには、ソース電極173a、173bとドレイン電極175a、175bとの間をはじめとしてデータ導電体171、175a、175bによって覆われずに露出された部分がある。

20

【0140】

データ導電体171、175a、175b及び露出された半導体154a、154b部分上には保護膜(passivation layer)180が形成されている。保護膜180は無機絶縁物または有機絶縁物などで作られ、表面が平坦であり得る。有機絶縁物は4.0以下の誘電率を有することが好ましく、感光性(photosensitivity)を有することもできる。しかし、保護膜180は、有機膜の優れた絶縁特性を生かしながらも露出された半導体154a、154b部分に損傷を与えないように、下部無機膜と上部有機膜の二重膜構造を有することができる。

【0141】

保護膜180には、データ線171の端部179と第1及び第2ドレイン電極175a、175bの広い端部177a、177bを各々露出する複数のコンタクトホール(contact hole)182、185a、185bが形成されており、保護膜180とゲート絶縁膜140にはゲート線121a、121bの端部129a、129bを各々露出する複数のコンタクトホール181a、181bが形成されている。

30

【0142】

保護膜180上には複数の画素電極(pixel electrode)191及び複数のコンタクト補助部材(contact assistant)81a、81b、82が形成されている。これらは、ITOまたはIZOなどの透明な導電物質やアルミニウム、銀、クロムまたはその合金などの反射性金属で作ることができる。

【0143】

画素電極191は、各々上部表示板200に形成されていて、基本色、例えば赤色R、緑色G、青色Bの三原色のうちの一つを示すカラーフィルタCFと各々対向する。各画素電極191は互いに分離されている一対の第1及び第2副画素電極191a、191bを含む。

40

【0144】

第1副画素電極191Ra、191Ga、191Baは各々コンタクトホール185aを通じてそれぞれの第1ドレイン電極175aと連結されており、第2副画素電極191Gbと第2副画素電極191Rb、191Bbの連結部192R、192Bは各々コンタクトホール185bを通じてそれぞれの第2ドレイン電極175bと連結されている。

【0145】

50

画素電極 191 はデータ線 171 と保護膜 180 を間に置いて重畳する。一つのデータ線 171 は隣接する画素電極 191 と全て重畳する。つまり、データ線 171 は第 1 薄膜トランジスタを通じて連結されている画素電極 191 の第 1 及び第 2 副画素電極 191 a、191 b と重畳し、これと隣接する他の画素電極 191 の第 1 及び第 2 副画素電極 191 a、191 b と重畳する。以下、一つのデータ線 171 を基準としてデータ線 171 に連結された画素電極 191 と第 1 及び第 2 副画素電極 191 a、191 b を自己画素電極 171、自己第 1 及び第 2 副画素電極 191 a、191 b とし、これと隣接する画素電極 191 と第 1 及び第 2 副画素電極 191 a、191 b を隣接画素電極 191、隣接第 1 及び第 2 副画素電極 191 a、191 b とする。

【0146】

データ線 171 は自己の画素電極 191 と隣接する画素電極 191 と全て重畳するために、一直線に延びた形態ではなく、何回曲がった形態をとる。つまり、データ線 171 は自己第 2 副画素電極 191 b と重畳し、縦にのびて第 1 ゲート線 121 a 上を経てほぼ第 1 ゲート線 121 a のエッジ部分上の地点で曲がって自己第 1 副画素電極 191 a 及び隣接第 2 副画素電極 191 b と重畳する。次いで、この隣接第 2 副画素電極 191 b と重畳したまま、隣接第 2 副画素電極 191 b のエッジ部分上で曲がって第 1 維持電極線 131 a に対して垂直にのび、隣接第 1 副画素電極 191 a と重畳する。第 1 維持電極線 131 a を通過して、再び、隣接第 1 副画素電極 191 a を越えて、隣接第 2 副画素電極 191 b のエッジ部分で曲がってこの隣接第 2 副画素電極 191 b と自己第 1 副画素電極 191 a と重畳する。次いで、第 2 維持電極線 131 b と出会う前の地点（自己第 1 副画素電極 191 a のほぼエッジ部分上）で再び一回曲がって自己第 2 副画素電極 191 b と重畳する。従って、データ線 171 は全体にわたって 4 回曲がっており、第 1 ゲート線 121 a の上側及び第 2 維持電極線 131 b の下側で一直線上に位置する。また、このようなデータ線 171 の形態は第 1 維持電極線 131 a を中心に上下対称をなす。

【0147】

一方、データ線 171 が自己第 1 副画素電極 191 a と重畳する部分、自己第 2 副画素電極 191 b と重畳する部分、隣接第 1 副画素電極 191 a と重畳する部分、及び隣接第 2 副画素電極 191 b と重畳する部分を各々第 1 部分 171 a、第 2 部分 171 b、第 3 部分 171 c、及び第 4 部分 171 d とする時、第 1、第 2 及び第 4 部分 171 a、171 b、171 d と第 3 部分 171 c との長さは互いに異なる。つまり、第 1、第 2 及び第 4 部分 171 a、171 b、171 d は第 1 維持電極線 131 a を中心に上下に二つの部分に分れているが、第 3 部分 171 c は第 1 維持電極線 131 a を横切って一つの部分からなる。また、第 3 部分 171 c は第 1、第 2 及び第 4 部分 171 a、171 b、171 d に比べてその幅が広く、例えば、約 2 倍程度である。従って、第 1 部分 171 a の面積と第 3 部分 171 c の面積とは実質的に同一であり、第 2 部分 171 b の面積と第 4 部分 171 d の面積とが同一である。

【0148】

さらに、データ線 171 は、第 1 部分 171 a と第 2 部分 171 b の間、第 3 部分 171 c と第 4 部分 171 d の間でそれぞれ曲がっている。またデータ線 171 の第 1 部分 171 a と第 4 部分 171 d とは一直線上に位置し、第 1 部分 171 a と第 3 部分 171 c とは平行である。

【0149】

以上で説明したことを一つの画素電極 191 を基準として再び説明すれば、画素電極 191 と連結されているデータ線 171、隣接するデータ線 171 が全て重畳する。データ線 171 と画素電極 191 との間には寄生容量が発生して画素電極電圧に影響を与える。列反転駆動で隣接するデータ線 171 には互いに異なる極性のデータ電圧が印加されるので、一つの画素電極 191 が互いに異なる極性が印加されるデータ線 171 と同時に重畳すれば、隣接する二つのデータ線 171 各々と画素電極 171 との間に発生する寄生容量による画素電極電圧の変動は各々正極性（+）及び負極性（-）の方向に同時に発生するので互いに相殺される。従って、データ線 171 及び画素電極 191 との間に発生する寄

10

20

30

40

50

生容量による垂直クロストークの発生を最小化することができる。

【0150】

維持電極線131a、131b、ドレイン電極175a、175bの拡張部177a、177b及びコンタクトホール185a、185bは、副画素電極191a、191bの横中心線上に位置している。副画素電極191a、191bの屈曲点を連結する直線は前述した副領域の境界であって、この部分では液晶分子の配列が乱れてテクスチャ(texture)が現れる。従って、このように配置すれば、テクスチャを覆いながら開口率を向上することができる。

【0151】

画素電極191のその他の形状及び配置は図3を参照して前述したので、詳細な説明は省略する。

10

【0152】

第1/第2副画素電極191Ra、191Ga、191Ba/191Rb、191Gb、191Bbと上部表示板200の共通電極270は、その間の液晶層3部分と共に各々第1/第2液晶キャパシタClca/Clcbをなし、薄膜トランジスタQa/Qbがターンオフされた後にも印加された電圧を維持する。

【0153】

第1副画素電極191Ra、191Ga、191Ba及びこれと連結された第1ドレイン電極175aは、ゲート絶縁膜140を間に置いて維持電極137と重畳して各々第1/第2ストレージキャパシタCsta/Cstbをなし、第1/第2ストレージキャパシタCsta/Cstbは第1/第2液晶キャパシタClca/Clcbの電圧維持能力を強化する。

20

【0154】

コンタクト補助部材81a、81b、82は、各々コンタクトホール181a、181b、182を通じてゲート線121a、121bの端部129a、129b及びデータ線171の端部179と連結される。コンタクト補助部材81a、81b、82は、ゲート線121a、121bの端部129a、129b及びデータ線171の端部179と外部装置との接着性を補完し、これらを保護する。

【0155】

次に、上部表示板200について説明する。

30

【0156】

透明なガラスまたはプラスチックなどで作られた絶縁基板210上に遮光部材(light blocking member)220が形成されている。遮光部材220は画素電極191の屈曲辺に対応する屈曲部と薄膜トランジスタに対応する四角形部分とを含み、画素電極191の間の光漏れを防止し、画素電極191と対向する開口領域を定義する。

【0157】

基板210及び遮光部材220上には、また、複数のカラーフィルタ230が形成されている。カラーフィルタ230は遮光部材220によって取り囲まれた領域内にほとんど存在し、画素電極191の列に沿って長くのびることができる。各カラーフィルタ230は赤色、緑色及び青色の三原色など基本色(primary color)のうちの一つを表示することができる。

40

【0158】

カラーフィルタ230及び遮光部材220上には蓋膜(overcoat)250が形成されている。蓋膜250は(有機)絶縁物で作ることができ、カラーフィルタ230が露出されることを防止し、平坦面を提供する。蓋膜250は省略できる。

【0159】

蓋膜250上には共通電極270が形成されている。

【0160】

表示板100、200の内側面には配向膜(alignment layer)11、

50

21が形成されていて、これらは垂直配向膜であり得る。

【0161】

表示板100、200の外側面には偏光子(polarizer)12、22が備えられており、二つの偏光子12、22の偏光軸は直交し、このうちの一つの偏光軸はゲート線121a、121bに対して並んでいることが好ましい。反射型液晶表示装置の場合には二つの偏光子12、22のうちの 하나가省略できる。

【0162】

液晶表示装置は、偏光子12、22、位相遅延膜、表示板100、200及び液晶層3に光を供給する照明部(backlight unit)(図示せず)を含むことができる。

10

【0163】

液晶層3は負の誘電率異方性を有し、液晶層3の液晶分子は、電場がない状態でその長軸が二つの表示板の表面に対して垂直をなすように配向されている。

【0164】

次に、図5に示した液晶表示板組立体の他の例について、図9及び図10を参照して詳細に説明する。

【0165】

図9は本発明の他の実施形態による液晶表示板組立体を示す配置図であり、図10は図9に示した液晶表示板組立体を概括的に示す図面である。

【0166】

図9及び図10を参照すれば、本実施形態による液晶表示板組立体は、下部表示板(図示せず)、上部表示板(図示せず)及びその間の液晶層(図示せず)を含む。

20

【0167】

本実施形態による液晶表示板組立体の層状構造は、ほとんど図9及び図10に示した液晶表示板組立体の層状構造と同一である。

【0168】

下部表示板について説明すれば、絶縁基板(図示せず)上に複数対の第1及び第2ゲート線121a、121bと複数対の維持電極線131a、131bとを含むゲート導電体が形成されている。第1及び第2ゲート線121a、121bは各々第1及び第2ゲート電極124a、124bと端部129a、129bとを含む。ゲート導電体121a、121b、131a、131b上にはゲート絶縁膜(図示せず)が形成されている。ゲート絶縁膜上には複数の半導体154a、154bが形成されており、その上には複数のオーミックコンタクト部材(図示せず)が形成されている。オーミックコンタクト部材上には複数のデータ線171と複数の第1及び第2ドレイン電極175a、175bとを含むデータ導電体が形成されている。データ線171は複数の第1及び第2ソース電極173a、173bと端部179とを含み、ドレイン電極175a、175bは広い端部177a、177bを含む。データ導電体171、175a、175b及び露出された半導体154a、154b部分上には保護膜(図示せず)が形成されており、保護膜及びゲート絶縁膜には複数のコンタクトホール181a、181b、182、185a、185bが形成されている。保護膜上には第1及び第2副画素電極191a、191bを含む複数の画素電極191と複数のコンタクト補助部材81a、81b、82が形成されている。画素電極191、コンタクト補助部材81a、81b、82及び保護膜上には配向膜(図示せず)が形成されている。

30

40

【0169】

上部表示板について説明すれば、絶縁基板上に遮光部材、共通電極270、及び配向膜が形成されている。

【0170】

しかし、本実施形態による液晶表示板組立体は、画素電極191の形態が図6乃至図8に示した液晶表示板組立体と異なる。

【0171】

50

画素電極 191 は上部表示板に形成されていて、基本色、例えば赤色 R、緑色 G、青色 B の三原色のうちの一つを示すカラーフィルタ CF と各々対向する。画素電極 191 は各カラーフィルタに対応し、互いに分離されている三つの画素電極 191 R、191 G、191 B に分けることができる。各画素電極 191 R、191 G、191 B は、互いに分離されている一対の第 1 及び第 2 副画素電極 191 Ra、191 Rb、191 Ga、191 Gb、191 Ba、191 Bb を含む。

【0172】

第 1 及び第 2 副画素電極 191 a、191 b 各々も、少なくとも図 4 A に示した平行四辺形の電極片 196 一つと図 4 B に示した平行四辺形の電極片 197 一つとを含む。図 4 A 及び図 4 B に示した電極片 196、197 を上下に連結すれば、図 4 C に示した基本電極 198 となり、各副画素電極 191 Ra、191 Rb、191 Ga、191 Gb、191 Ba、191 Bb はこのような基本電極 198 を根幹とする構造を有する。

10

【0173】

第 1 副画素電極 191 Ra、191 Ga、191 Ba は左傾斜電極片 197 と右傾斜電極片 196 からなり、図 4 C に示した基本電極 198 と実質的に同一の構造を有する。

【0174】

第 2 副画素電極 191 Rb、191 Bb は基本電極 198 と実質的に同一の構造を有する第 1 及び第 2 単位電極 191 Rb1、191 Rb2、191 Bb1、191 Bb2 を含み、第 1 及び第 2 単位電極 191 Rb1、191 Rb2、191 Bb1、191 Bb2 は連結部 192 R、192 B によって上下に連結されている。第 1 単位電極 191 Rb1、191 Bb1 の高さが第 2 単位電極 191 Rb2、191 Bb2 の高さより高く、ほぼ 1.1 倍乃至 2 倍であることが好ましい。また、第 1 副画素電極 191 Ra、191 Ba の高さが第 1 単位電極 191 Rb1、191 Bb1 の高さと同様である場合、第 1 副画素電極 191 Ra、191 Ba と第 2 副画素電極 191 Rb、191 Bb との面積比がほぼ 1:1.5 乃至 1:2 となる。このように、第 1 副画素電極 191 Ra、191 Ba と第 2 副画素電極の第 1 及び第 2 単位電極 191 Rb1、191 Rb2、191 Bb1、191 Bb2 の幅と高さを調節すれば、所望の面積比を得ることができる。

20

【0175】

第 2 副画素電極 191 Rb は基本電極 198 と実質的に同一の構造を有し、下端と上端で連結された三つの単位電極を含む。二つの切開部 91、92 は第 2 副画素電極 191 Gb を三等分し、各々第 2 副画素電極 191 Gb の屈曲辺と平行な屈曲部とこれに連結された横部を含む。第 2 副画素電極 191 Gb の幅は第 1 副画素電極 191 Ga の幅より広く、例えば、ほぼ 3 倍である。また、第 2 副画素電極 191 Gb の高さは第 1 副画素電極 191 Ga の高さのほぼ 1/2 倍乃至 1 倍であることが好ましい。同様に、第 1 及び第 2 副画素電極 191 Ga、191 Gb の幅と高さを調節して面積比を調節することができる。

30

【0176】

副画素電極 191 Ra、191 Rb、191 Ga、191 Gb、191 Ba、191 Bb の幅と高さを調節して画素電極 191 R、191 G、191 B の面積を互いに実質的に同一にすることができる。

【0177】

このようにすれば、三つの基本色を示す画素電極 191 R、191 G、191 B が一つの画素電極集合をなすとする時、隣接する画素電極集合の同じ色を示す画素電極 191 R、191 G、191 B の形状が同一に繰り返され、隣接する画素電極集合自体の形状も同一に繰り返される。従って、縦線の表現がさらに良くなり、第 1 及び第 2 副画素電極 191 Ra、191 Rb、191 Ga、191 Gb、191 Ba、191 Bb にデータ電圧を別々に印加することも容易である。

40

【0178】

また、一つの画素電極集合で副画素電極 191 Ra、191 Rb、191 Ga、191 Gb、191 Ba、191 Bb の幅と高さの調節が容易であるので、各画素電極 191 R、191 G、191 B 間の面積調節も容易になる。

50

## 【 0 1 7 9 】

図 1 0 に示したように、各データ線 1 7 1 は直線にのびており、各データ線 1 7 1 の間の間隔は各々異なる。一つのデータ線 1 7 1 は隣接する二つの画素電極 1 9 1 それぞれの第 1 及び第 2 副画素電極 1 9 1 a、1 9 1 b と全て重畳する。

## 【 0 1 8 0 】

青色カラーフィルタに対応する画素電極 1 9 1 B の第 1 副画素電極 1 9 1 B a は、二つのデータ線 1 7 1 と重畳する。画素電極 1 9 1 B と薄膜トランジスタ Q 1 B を通じて連結されているデータ線 1 7 1 と画素電極 1 9 1 B が重畳する部分を第 1 領域 1 7 1 e とし、隣接するデータ線 1 7 1 と画素電極 1 9 1 B が重畳する部分を第 2 領域 1 7 1 f とする時、第 1 領域 1 7 1 e の長さは第 2 領域 1 7 1 f の長さより長い。また、第 2 領域 1 7 1 f の幅は第 1 領域 1 7 1 e の幅より広い。結局、第 1 領域 1 7 1 e の面積と第 2 領域 1 7 1 f の面積とは実質的に同一である。従って、データ線 1 7 1 と画素電極 1 9 1 との間の寄生容量による画素電極電圧の変動を最小化することができる。

10

## 【 0 1 8 1 】

図 6 乃至図 8 に示した液晶表示板組立体の多くの特徴が図 9 及び図 1 0 に示した液晶表示板組立体にも適用できる。

## 【 0 1 8 2 】

次に、図 1 1、図 1 2 及び図 1 3、そして前述した図 1 及び図 2 を参照して、本発明の他の実施形態による液晶表示板組立体について詳細に説明する。

## 【 0 1 8 3 】

図 1 1 は本発明の他の実施形態による液晶表示板組立体の一つの画素に対する等価回路図である。

20

## 【 0 1 8 4 】

図 1 1 を参照すれば、本実施形態による液晶表示板組立体は、複数のゲート線 G L、複数対のデータ線 D L c、D L d 及び複数の維持電極線 S L を含む信号線と、これに連結された複数の画素 P X とを含む。

## 【 0 1 8 5 】

各画素 P X は一対の副画素 P X c、P X d を含み、各副画素 P X c / P X d は、各々当該ゲート線 G L 及びデータ線 D L c / D L d に連結されているスイッチング素子 Q c / Q d と、これに連結された液晶キャパシタ C l c c / C l c d と、スイッチング素子 Q c / Q d 及び維持電極線 S L に連結されているストレージキャパシタ C s t c / C s t d とを含む。

30

## 【 0 1 8 6 】

各スイッチング素子 Q c / Q d も下部表示板 1 0 0 に備えられている薄膜トランジスタなどの三端子素子であって、その制御端子はゲート線 G L と連結されており、入力端子はデータ線 D L c / D L d と連結されており、出力端子は液晶キャパシタ C l c c / C l c d 及びストレージキャパシタ C s t c / C s t d と連結されている。

## 【 0 1 8 7 】

液晶キャパシタ C l c c、C l c d とストレージキャパシタ C s t c、C s t d、及びこのような液晶表示板組立体を含む液晶表示装置の動作などについては前述した実施形態と実質的に同一であるので、詳細な説明は省略する。但し、図 8 に示した液晶表示装置においては、一つの画素 P X を構成する二つの副画素 P X a、P X a が時差を置いてデータ電圧の印加を受ける反面、本実施形態においては二つの副画素 P X c、P X d が同一の時間にデータ電圧の印加を受ける。

40

## 【 0 1 8 8 】

次に、図 1 1 に示した液晶表示板組立体の一例について、図 1 2 及び図 1 3 を参照して詳細に説明する。

## 【 0 1 8 9 】

図 1 2 は本発明の他の実施形態による液晶表示板組立体を示す配置図であり、図 1 3 は図 1 2 に示した液晶表示板組立体の X I I I - X I I I 線による断面図である。

50

## 【0190】

図12及び図13を参照すれば、本実施形態による液晶表示板組立体も、互いに対向する下部表示板100と上部表示板200、及びこれら二つの表示板の間に入っている液晶層3を含む。

## 【0191】

本実施形態による液晶表示板組立体の層状構造はほとんど図6及び図8に示した液晶表示板組立体の層状構造と同一である。

## 【0192】

下部表示板について説明すれば、絶縁基板110上に複数のゲート線121と複数の維持電極線131とを含む複数のゲート導電体が形成されている。各ゲート線121は第1及び第2ゲート電極124a、124bと端部129とを含む。ゲート導電体121、131上にはゲート絶縁膜140が形成されている。ゲート絶縁膜140上には第1及び第2突出部154a、154bを含む複数の線状半導体151が形成されており、その上には複数の島型オーミックコンタクト部材163b、165bが形成されている。オーミックコンタクト部材163b、165b上には複数対の第1及び第2データ線171a、171bと複数の第1及び第2ドレイン電極175a、175bとを含むデータ導電体が形成されている。

## 【0193】

第1及び第2データ線171a、171bは各々複数の第1及び第2ソース電極173a、173bと端部179aとを含み、第1及び第2ドレイン電極175a、175bは拡張部177a、177bを含む。データ導電体171a、171b、175a、175b及び露出された半導体154a、154b部分上には保護膜180が形成されており、保護膜180及びゲート絶縁膜140には複数のコンタクトホール181、182a、182b、185a、185bが形成されている。保護膜180上には第1及び第2副画素電極191a、191bを含む複数の画素電極191と複数のコンタクト補助部材81、82a、82bとが形成されている。

## 【0194】

画素電極191、コンタクト補助部材81、82a、82b及び保護膜180上には配向膜11が形成されている。

## 【0195】

上部表示板200について説明すれば、絶縁基板210上に遮光部材220、複数のカラーフィルタ230、蓋膜250、共通電極270、及び配向膜21が形成されている。

## 【0196】

しかし、本実施形態による液晶表示板組立体においては、図6及び図9に示した液晶表示板組立体と比較すればゲート線121の数が半分であり、その代わりにデータ線171a、171bの数が2倍である。つまり、二対のデータ線171a、171bが同一の形態で反復形成されている。

## 【0197】

そして、一つの画素電極191をなす第1及び第2副画素電極191a、191bに連結された第1及び第2薄膜トランジスタQa、Qbが、同一のゲート線121、互いに異なるデータ線171a、171bに連結されている。

## 【0198】

第1及び第2薄膜トランジスタQa、Qbは各々第1及び第2データ線171a、171bの右側に位置する。

## 【0199】

また、本実施形態による液晶表示装置においては、共通電極表示板200にカラーフィルタ230がなく、その代わりに薄膜トランジスタ表示板100の保護膜180の下に複数のカラーフィルタ230が形成されている。

## 【0200】

カラーフィルタ230は画素電極191の列に沿って帯状で縦に長くのびており、隣接

10

20

30

40

50

する二つのカラーフィルタ230がデータ線171上部で重畳している。互いに重畳しているカラーフィルタ230は有機膜からなっていて、画素電極191とデータ線171との間を絶縁する。従って、絶縁膜180を有機膜から形成しなくても画素電極191とデータ線171とが重畳する部分で寄生容量が発生することを防止する。また、画素電極191の間の光漏れを防止する遮光部材の役割を果たすことができる。この場合、共通電極表示板200上の遮光部材220を省略することができるので、工程が簡素化される。

【0201】

カラーフィルタ230にはコンタクトホール185が通過する貫通孔235が形成されており、貫通孔235はコンタクトホール185より大きい。ゲート線121の端部129及びデータ線171の端部179が位置した周辺領域にはカラーフィルタ230が存在しない。

10

【0202】

カラーフィルタ230の下にも保護膜(図示せず)を設けることができる。

【0203】

図6乃至図8に示した液晶表示板組立体の多くの特徴が図12及び図13に示した液晶表示板組立体にも適用できる。

【0204】

次に、図14を参照して図11に示した液晶表示板のまた他の例について説明する。

【0205】

図14は本発明の他の実施形態による液晶表示板を概括的に示す図面である。

20

【0206】

図14を参照すれば、本実施形態による液晶表示板組立体も、互いに対向する下部表示板(図示せず)と上部表示板(図示せず)、及びこれら二つの表示板の間に入っている液晶層(図示せず)を含む。

【0207】

本実施形態による液晶表示板組立体の層状構造はほとんど図6乃至図8に示した液晶表示板組立体の層状構造と同一である。

【0208】

下部表示板について説明すれば、絶縁基板110上に複数のゲート線121と複数の維持電極線131とを含む複数のゲート導電体が形成されている。また、ゲート線121と交差するようにデータ線171a、171bが形成されている。ゲート線121及びデータ線171a、171bの交差点には薄膜トランジスタQc、Qdが形成されている。薄膜トランジスタQc、Qdの各ゲート線121から拡張された第1及び第2ゲート電極124a、124b、島型半導体154a、154b及びデータ線171a、171bから拡張された複数の第1及び第2ソース電極173a、173b、及び複数の第1及び第2ドレイン電極175a、175bからなる。薄膜トランジスタQc、Qdの形態は図12に示した液晶表示板と同一である。薄膜トランジスタQc、Qd上には画素電極191が形成されている。画素電極191の形態は図10に示した液晶表示板の画素電極と同一である。

30

【0209】

上部表示板について説明すれば、絶縁基板上に遮光部材、複数のカラーフィルタ、蓋膜、共通電極、及び配向膜が形成されている。

40

【0210】

しかし、本実施形態による液晶表示板は、図12及び図13に示した液晶表示板とは異なって複数対のデータ線171a、171bのほとんどが直線にのびている。但し、緑色カラーフィルタに対応する画素電極191Gに連結されており、青色カラーフィルタに対応する画素電極191Bと重畳するデータ線対171a、171bは2回曲がった形態をとる。また、データ線対171a、171bの幅は図10に示した液晶表示板のデータ線171と同一である。

【0211】

50

図 6 乃至図 8 に示した液晶表示板組立体の多くの特徴が図 1 4 に示した液晶表示板組立体にも適用できる。

【 0 2 1 2 】

以上、本発明の好ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されるわけではなく、添付した請求範囲で定義している本発明の基本概念を利用した当業者の種々の変形及び改良形態も本発明の権利範囲に属するものである。

【 図面の簡単な説明 】

【 0 2 1 3 】

【 図 1 】 本発明の一実施形態による液晶表示装置のブロック図である。

【 図 2 】 本発明の一実施形態による液晶表示装置の二つの副画素に対する等価回路図である。

10

【 図 3 】 本発明の種々の実施形態による液晶表示板組立体における一つの画素電極と共通電極の配置図である。

【 図 4 A 】 図 3 に示した各副画素電極の基本になる電極片の平面図である。

【 図 4 B 】 図 3 に示した各副画素電極の基本になる電極片の平面図である。

【 図 4 C 】 図 3 に示した各副画素電極の基本になる電極片の平面図である。

【 図 5 】 本発明の一実施形態による液晶表示板組立体の一つの画素に対する等価回路図である。

【 図 6 】 本発明の一実施形態による液晶表示板組立体の配置図である。

【 図 7 】 図 6 に示した液晶表示板組立体の V I I - V I I 線による断面図である。

20

【 図 8 】 図 6 に示した液晶表示板組立体の V I I I - V I I I 線による断面図である。

【 図 9 】 本発明の他の実施形態による液晶表示板組立体の配置図である。

【 図 1 0 】 図 9 に示した液晶表示板組立体を概括的に示す図面である。

【 図 1 1 】 本発明の他の実施形態による液晶表示板組立体の一つの画素に対する等価回路図である。

【 図 1 2 】 本発明の他の実施形態による液晶表示板組立体を示す配置図である。

【 図 1 3 】 図 1 2 に示した液晶表示板組立体の X I I I - X I I I 線による断面図である。

【 図 1 4 】 本発明の他の実施形態による液晶表示板組立体を概略的に示す配置図である。

30

【 符号の説明 】

【 0 2 1 4 】

1 2、2 2 ... 偏光板、

1 1、2 1 ... 配向膜、

9 1 ... 画素電極切開部、

8 1、8 1 a、8 1 b、8 2、8 2 a、8 2 b ... コンタクト補助部材、

1 1 0、2 1 0 ... 基板、

1 2 1、1 2 1 a、1 2 1 b、1 2 9 a、1 2 9 b ... ゲート線、

1 2 4、1 2 4 a、1 2 4 b ... ゲート電極、

1 3 1 ... 維持電極線、

1 4 0 ... ゲート絶縁膜、

40

1 5 4、1 5 4 a、1 5 4 b ... 半導体、

1 6 1、1 6 3 a、1 6 5 a、1 6 3 b、1 6 5 b ... オーミックコンタクト部材、

1 7 1、1 7 1 a、1 7 1 b、1 7 9 ... データ線、

1 7 3 a、1 7 3 b ... ソース電極、

1 7 5 a、1 7 5 b、1 7 7 a、1 7 7 b ... ドレイン電極、

1 8 0 ... 保護膜、

1 8 1、1 8 1 a、1 8 1 b、1 8 2、1 8 2 a、1 8 2 b、1 8 5 a、1 8 5 b ... コン

タクトホール、

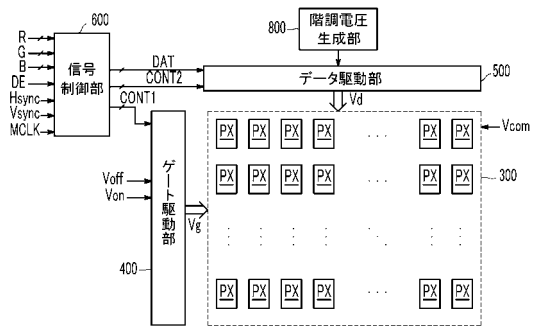
1 9 1、1 9 1 a、1 9 1 b ... 画素電極、

2 2 0 ... 遮光部材、

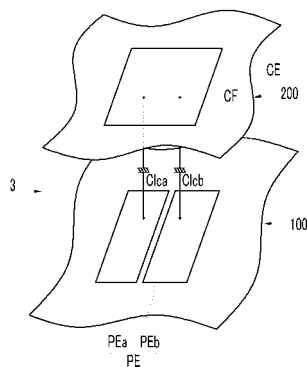
50

- 2 3 0 ... カラーフィルタ、
- 2 5 0 ... 蓋膜、
- 2 7 0 ... 共通電極、
- 3 0 0 ... 液晶表示板組立体、
- 4 0 0 ... ゲート駆動部、
- 5 0 0 ... データ駆動部、
- 6 0 0 ... 信号制御部、
- 8 0 0 ... 階調電圧生成部。

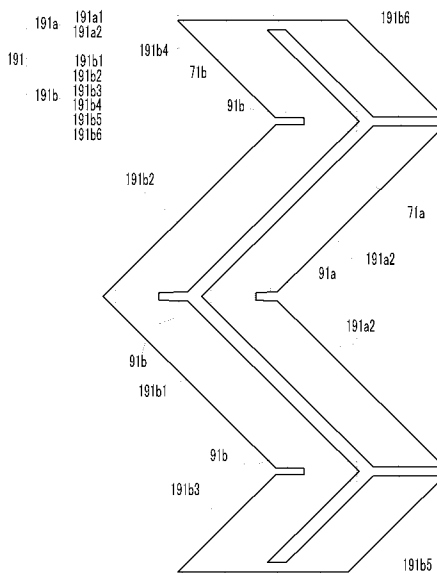
【 図 1 】



【 図 2 】

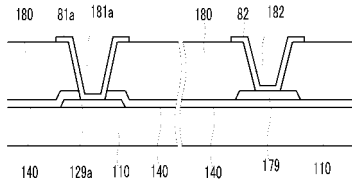


【 図 3 】

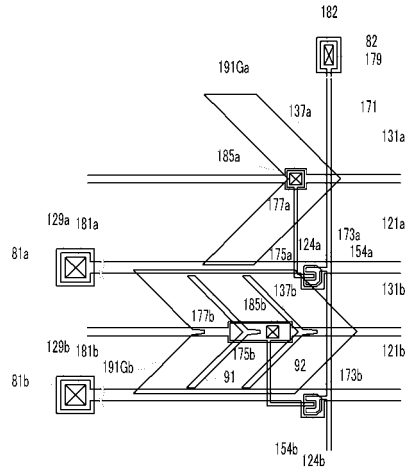




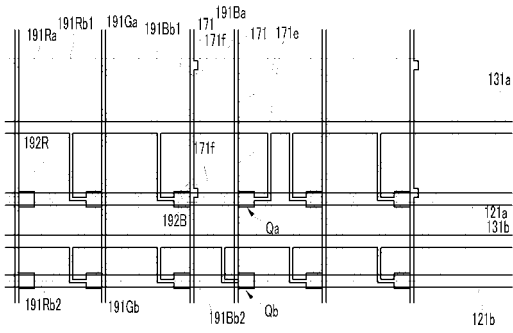
【 8 】



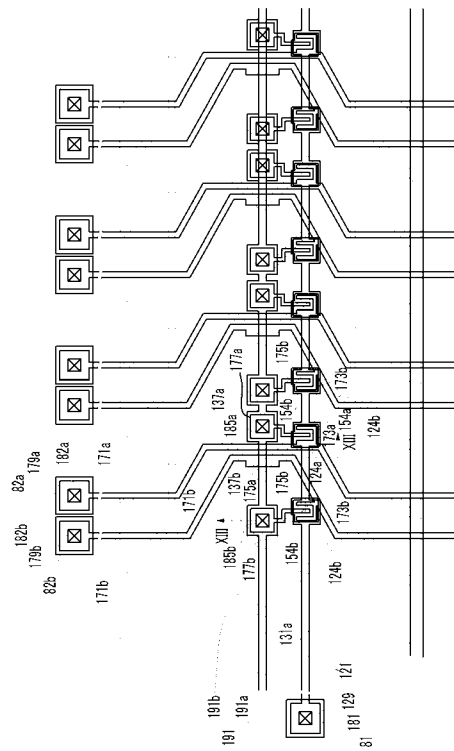
【 9 】



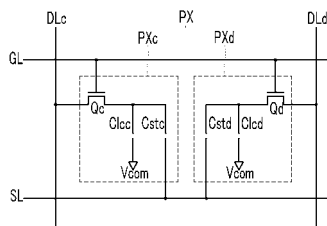
【 10 】



【 12 】



【 11 】





---

フロントページの続き

(56)参考文献 特開2003-228073(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1368

G02F 1/133

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP5379951B2</a>	公开(公告)日	2013-12-25
申请号	JP2006306786	申请日	2006-11-13
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	金東奎		
发明人	金東奎		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/133		
CPC分类号	G02F1/1393 G02F1/133707 G02F1/136286 G02F2001/134345 G09G3/3648 G09G2300/0443 G09G2320/0209 G09G2320/028		
FI分类号	G02F1/1343 G02F1/1368 G02F1/133.550		
F-TERM分类号	2H092/GA13 2H092/GA14 2H092/JA24 2H092/JA26 2H092/JB04 2H092/JB05 2H092/JB23 2H092/JB32 2H092/JB33 2H092/JB38 2H092/JB45 2H092/JB46 2H092/JB61 2H092/JB67 2H092/JB69 2H092/NA01 2H092/NA23 2H092/PA06 2H092/QA09 2H192/AA24 2H192/BA13 2H192/BA16 2H192/BA25 2H192/BC24 2H192/BC26 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC55 2H192/DA12 2H192/DA43 2H192/DA74 2H192/EA22 2H192/EA42 2H192/EA43 2H192/EA67 2H192/GD61 2H192/JA13 2H193/ZA04 2H193/ZA07 2H193/ZA08 2H193/ZA19 2H193/ZC07		
优先权	1020050108402 2005-11-14 KR		
其他公开文献	JP2007140515A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种防止垂直交叉的液晶显示装置。解决方案：液晶显示装置包括多个像素电极191，其形成在基板上并且每个包括第一和第二子像素电极191a和191b以及数据线171，它们形成在同一基板上并包括多个数据线171a，171b，171c和171d以及数据线171叠加在像素电极191的两个相邻的子像素电极191a和191b上。

