

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5100312号

(P5100312)

(45) 発行日 平成24年12月19日(2012.12.19)

(24) 登録日 平成24年10月5日(2012.10.5)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36

G09G 3/20 623R

G09G 3/20 623B

G09G 3/20 623Y

G09G 3/20 631D

請求項の数 7 (全 21 頁) 最終頁に続く

(21) 出願番号 特願2007-283270 (P2007-283270)
 (22) 出願日 平成19年10月31日(2007.10.31)
 (65) 公開番号 特開2009-109835 (P2009-109835A)
 (43) 公開日 平成21年5月21日(2009.5.21)
 審査請求日 平成22年3月12日(2010.3.12)

(73) 特許権者 302062931
 ルネサスエレクトロニクス株式会社
 神奈川県川崎市中原区下沼部1753番地
 (74) 代理人 100102864
 弁理士 工藤 実
 (72) 発明者 能勢 崇
 神奈川県川崎市中原区下沼部1753番地
 NECエレクトロニクス株式会社内
 (72) 発明者 降旗 弘史
 神奈川県川崎市中原区下沼部1753番地
 NECエレクトロニクス株式会社内

審査官 西島 篤宏

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びLCDドライバ

(57) 【特許請求の範囲】

【請求項1】

液晶表示パネルと、

LCDドライバ

とを具備し、

前記LCDドライバは、

1 フレームの画像に対応する容量以上の容量を有しており、画像データを外部から受け取って保存する第1メモリと、

第2メモリと、

前記第1メモリから読み出された前記画像データを圧縮することによって圧縮画像データを生成し、生成された前記圧縮画像データを前記第2メモリに書き込み、前記第1メモリから読み出された現フレームに対応する前記画像データと前記第2メモリから読み出された前フレームに対応する前記圧縮画像データとに基づいてオーバードライブ処理を行うことによって処理後画像データを生成するオーバードライブ処理回路と、

前記処理後画像データにตอบสนองして前記液晶表示パネルのデータ線を駆動するデータ線駆動部

とを具備し、

前記第1メモリと前記第2メモリと前記オーバードライブ処理回路と前記データ線駆動部とが、モノリシックに集積化され、

外部から前記画像データを前記第1メモリに書き込むための書き込みクロックと、前記

10

20

第 1 メモリから前記画像データを読み出すための読み出しクロックとは、互いに非同期であるように生成され、

前記オーバードライブ処理回路は、前記第 1 メモリからの前記画像データの読み出しを前記液晶表示パネルの複数の画素毎に行い、

前記オーバードライブ処理回路は、前記第 2 メモリへの前記圧縮画像データの書き込み及び読み出しを、前記液晶表示パネルの複数の画素毎に行い、

前記複数の画素のそれぞれは、赤色を表示する R 表示ドットと、緑色を表示する G 表示ドットと、青色を表示する B 表示ドットとを含み、

前記画像データのそれぞれは、

前記 R 表示ドットの階調を示す R データと、

前記 G 表示ドットの階調を示す G データと、

前記 B 表示ドットの階調を示す B データ

とを含み、

前記圧縮画像データのそれぞれは、

前記複数の画素の R データの平均値から上位ビットを抽出して算出された R 平均データと、

前記複数の画素それぞれの G データから上位ビットを抽出して得られる複数の G 圧縮データと、

前記複数の画素の B データの平均値から上位ビットを抽出して算出された B 平均データ

とを含む

液晶表示装置。

【請求項 2】

請求項 1 に記載の液晶表示装置であって、

前記オーバードライブ処理回路は、

前記第 1 メモリから読み出された現フレームに対応する前記画像データに対してパラレルシリアル変換を行い、前記画像データを 1 画素毎に出力するパラレルシリアル変換回路と、

前記パラレルシリアル変換回路から出力された現フレームに対応する前記画像データと、前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データとに基づいて前記処理後画像データを算出する処理後画像データ生成部とを備える

液晶表示装置。

【請求項 3】

請求項 1 に記載の液晶表示装置であって、

前記圧縮画像データの生成における、前記 R データ及び前記 B データの圧縮率は、前記 G データの圧縮率よりも高い

液晶表示装置。

【請求項 4】

請求項 1 に記載の液晶表示装置であって、

前記オーバードライブ処理回路が、

前記第 1 メモリから読み出された現フレームに対応する前記画像データを圧縮して前記圧縮画像データを生成する圧縮処理回路と、

前記第 1 メモリから読み出された現フレームに対応する前記画像データに対して、前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データに基づいてオーバードライブ処理を行ってオーバードライブ画像データを生成するオーバードライブ画像データ生成回路と、

前記圧縮処理回路から受け取った現フレームに対応する前記圧縮画像データと、前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データとを比較する動画・静止画判断回路と、

10

20

30

40

50

前記動画・静止画判断回路からの出力に应答して、前記第1メモリから読み出された現フレームに対応する前記画像データと前記オーバードライブ画像データ的一方を前記処理後画像データとして選択するセレクトとを備える

液晶表示装置。

【請求項5】

画像データを外部から受け取って保存する第1メモリと、
第2メモリと、

前記第1メモリから読み出された前記画像データを圧縮することによって圧縮画像データを生成し、生成された前記圧縮画像データを前記第2メモリに書き込み、前記第1メモリから読み出された現フレームに対応する前記画像データと前記第2メモリから読み出された前フレームに対応する前記圧縮画像データとに基づいてオーバードライブ処理を行うことによって処理後画像データを生成するオーバードライブ処理回路と、

前記処理後画像データに应答して液晶表示パネルのデータ線を駆動するデータ線駆動部とを具備し、

前記第1メモリと前記第2メモリと前記オーバードライブ処理回路と前記データ線駆動部とが、モノリシックに集積化され、

外部から前記画像データを前記第1メモリに書き込むための書き込みクロックと、前記第1メモリから前記画像データを読み出すための読み出しクロックとは、互いに非同期であるように生成され、

前記オーバードライブ処理回路は、前記第1メモリからの前記画像データの読み出しを前記液晶表示パネルの複数の画素毎に行い、

前記オーバードライブ処理回路は、前記第2メモリへの前記圧縮画像データの書き込み及び読み出しを、前記液晶表示パネルの複数の画素毎に行い、

前記複数の画素のそれぞれは、赤色を表示するR表示ドットと、緑色を表示するG表示ドットと、青色を表示するB表示ドットとを含み、

前記画像データのそれぞれは、

前記R表示ドットの階調を示すRデータと、

前記G表示ドットの階調を示すGデータと、

前記B表示ドットの階調を示すBデータ

とを含み、

前記圧縮画像データのそれぞれは、

前記複数の画素のRデータの平均値から上位ビットを抽出して算出されたR平均データと、

前記複数の画素それぞれのGデータから上位ビットを抽出して得られる複数のG圧縮データと、

前記複数の画素のBデータの平均値から上位ビットを抽出して算出されたB平均データ

とを含む

LCDドライバ。

【請求項6】

請求項5に記載のLCDドライバであって、

前記圧縮画像データの生成における、前記Rデータ及び前記Bデータの圧縮率は、前記Gデータの圧縮率よりも高い

LCDドライバ。

【請求項7】

請求項5に記載のLCDドライバであって、

前記オーバードライブ処理回路が、

前記第1メモリから読み出された現フレームに対応する前記画像データを圧縮して前記圧縮画像データを生成する圧縮処理回路と、

10

20

30

40

50

前記第 1 メモリから読み出された現フレームに対応する前記画像データに対して、前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データに基づいてオーバードライブ処理を行ってオーバードライブ画像データを生成するオーバードライブ画像データ生成回路と、

前記圧縮処理回路から受け取った現フレームに対応する前記圧縮画像データと、前記第 2 メモリから読み出された前フレームに対応する前記圧縮画像データとを比較する動画・静止画判断回路と、

前記動画・静止画判断回路からの出力に応答して、前記第 1 メモリから読み出された現フレームに対応する前記画像データと前記オーバードライブ画像データの一方を前記処理後画像データとして選択するセレクタ

とを備える

L C D ドライバ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置、L C D ドライバ、及び L C D ドライバの動作方法に関しており、特に、オーバードライブ駆動を用いた液晶表示パネルの駆動技術に関する。

【背景技術】

【0002】

近年の携帯端末の高機能化に伴いには、ビデオ機能、テレビ機能等が搭載されるため、携帯端末の液晶表示装置は、動画を表示することが求められるようになっている。

【0003】

動画を表示させる上での液晶表示装置の一つの問題は、液晶材料の応答速度が十分に速くないことである。現在、1 フレーム期間の長さは 1 6 . 7 m s 程度である（即ち、フレーム周波数が約 6 0 H z である）が、液晶材料の応答速度は、「白表示」と「黒表示」の 2 値表示を行う場合で 2 0 ~ 3 0 m s であり、中間長表示を行う場合には、1 0 0 m s を超える場合もある。このため、図 1 に示されているように、画像に変化があったときに液晶材料の応答が完了するには数フレーム期間を要し、これは、画像がボケる原因となる。

【0004】

液晶材料の応答速度を改善する一つの方法は、オーバードライブ駆動を行うことである。オーバードライブ駆動とは、図 2 に示されているように、画像に変化があったときに、駆動電圧を立ち上げる場合には、表示ドットの階調に対応する本来の駆動電圧よりも高い駆動電圧を、駆動電圧を立ち下げる場合には、表示ドットの階調に対応する本来の駆動電圧よりも低い駆動電圧を表示ドットに供給することにより、液晶材料の応答速度を向上させる手法である。

【0005】

オーバードライブ駆動の一つの手法は、対象の表示ドットの現フレームの画像データに、現フレームの画像データと前フレームの画像データとの差に応じて決定されたオーバードライブ値を加算し、オーバードライブ値が加算された画像データに応じてデータ線を駆動することである。オーバードライブ値が加算された画像データを求める処理は、オーバードライブ処理と呼ばれる。特開平 4 - 3 6 5 0 9 4 号公報、特開 2 0 0 2 - 0 8 2 6 5 7 号公報、及び特開 2 0 0 6 - 1 9 5 2 3 1 号公報は、オーバードライブ処理を行う液晶表示装置を開示している。

【0006】

オーバードライブ処理が行われる液晶表示装置では、前フレームの画像データを保存するメモリが用意される。ハードウェアの削減のためには、このメモリの容量は少ないことが好ましいので、前フレームの画像データは、圧縮した上でメモリに保存されることがある。本明細書では、画像データの圧縮とは、画像データのデータ量を削減する処理を行うことを意味しており、「画像データの圧縮」という用語は、単に、上位ビットを抽出することも含む意味で使用されていることに留意されたい。特開平 9 - 8 1 0 8 3 号公報、特

10

20

30

40

50

開 2 0 0 5 - 3 1 6 1 4 6 号公報、及び特開 2 0 0 6 - 1 9 5 1 5 1 号公報は、前フレームの画像データを圧縮してメモリに保存する液晶表示装置を開示している。

【 0 0 0 7 】

これらの文献に開示されている液晶表示装置では、外部から受け取った現フレームの画像データに対して、メモリに保存された前フレームの画像データに基づいてオーバードライブ処理を行うことにより、オーバードライブ値が加算された画像データを算出している。特開 2 0 0 6 - 1 9 5 1 5 1 号公報に開示されている液晶表示装置は、外部から受け取った現フレームの画像データに対して圧縮処理及び伸張処理を行った上でオーバードライブ処理を行っているが、この圧縮処理及び伸張処理は、現フレームと前フレームの画像データとのフォーマットを揃えるためのものであり、本質的には他の液晶表示装置と同じである。

10

【特許文献 1】特開平 4 - 3 6 5 0 9 4 号公報

【特許文献 2】特開 2 0 0 2 - 0 8 2 6 5 7 号公報

【特許文献 3】特開 2 0 0 6 - 1 9 5 2 3 1 号公報

【特許文献 4】特開平 9 - 8 1 0 8 3 号公報

【特許文献 5】特開 2 0 0 5 - 3 1 6 1 4 6 号公報

【特許文献 6】特開 2 0 0 6 - 1 9 5 1 5 1 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 8 】

20

しかしながら、上記の文献に開示されている構成を、例えば携帯電話のような携帯機器の液晶表示装置に適用することには問題がある。携帯機器の液晶表示装置では、多くの場合に画像データの LCD ドライバへの転送速度が一定でないにも関わらず、上述の文献に開示されている液晶表示装置は、画像データの LCD ドライバへの転送速度が一定であることを前提として構成されているからである。

【 0 0 0 9 】

携帯機器に使用される液晶表示装置では、LCD ドライバに 1 フレームの画像に対応する容量の表示用メモリを有するものがしばしば使用される。この表示用メモリを内蔵する LCD ドライバは、静止画の場合、CPU からの LCD ドライバへの画像転送を停止する、または、表示の一部部分のみが変わったときには、変更された画像データのみを転送することで消費電力の削減を行なっている。表示用メモリを内蔵する LCD ドライバと CPU との間の画像データ転送は、一般的に CPU インターフェイスと呼ばれるインターフェイスが使用されている。

30

【 0 0 1 0 】

このようなタイプの LCD ドライバにおいて、CPU からの画像データの転送速度、すなわち、表示用メモリへの画像データ書き込み速度は一定ではなく、図 3 A に示されているように、1 フレーム分の画像データが、複数のフレーム期間に渡って転送される場合があり、また、図 3 B に示されているように、1 フレーム分の画像データが 1 フレーム期間よりも短い期間で転送される場合もある。そのため、表示用メモリを内蔵する LCD ドライバは、表示用メモリに画像データを書き込むクロック（図 3 A の書き込みクロック）とは別に、表示メモリからの画像データ読み出し用にクロック回路を内蔵している。表示用メモリへの書き込むクロックと、読み出しクロックは、非同期であり、読み出しクロックにより表示部をフレームレート：60Hz で動作することを可能としている。

40

【 0 0 1 1 】

また、表示の一部のみが変わった場合には、変更された画像データのみが転送されるため、画像データが転送されない期間は、書き込みクロックが停止される。この場合、例えば、図 3 A に示されているように、1 フレーム分の画像データが、複数のフレーム期間に渡って転送される場合があり、また、図 3 B に示されているように、1 フレーム分の画像データが 1 フレーム期間よりも短い期間で転送される場合もある。上述の文献に開示されている液晶表示装置の構成は、画像データの LCD ドライバへの転送速度が一定で

50

ない場合には適用できない。

【 0 0 1 2 】

従って、画像データのＬＣＤドライバへの転送速度が一定でない場合にも対応可能でありながら、ＬＣＤドライバに内蔵されるメモリの量の増大を最小限に抑えるように構成された、オーバードライブ処理に対応した液晶表示装置の提供が望まれる。

【課題を解決するための手段】

【 0 0 1 3 】

上記の課題を解決するために、本発明は、以下に述べられる手段を採用する。その手段を構成する技術的事項の記述には、[特許請求の範囲] の記載と[発明を実施するための最良の形態] の記載との対応関係を明らかにするために、[発明を実施するための最良の形態] で使用される番号・符号が付記されている。但し、付記された番号・符号は、[特許請求の範囲] に記載されている発明の技術的範囲を限定的に解釈するために用いてはならない。

【 0 0 1 4 】

本発明による液晶表示装置(1) は、液晶表示パネル(2) と、ＬＣＤドライバ(3) とを具備する。ＬＣＤドライバ(3) は、1 フレームの画像に対応する容量以上の容量を有しており、画像データ(D_{IN}) を外部から受け取って保存する第1メモリ(12) と、第2メモリ(13) と、オーバードライブ処理回路(14) と、データ線駆動部(15 - 17) とを具備する。オーバードライブ処理回路(14) は、第1メモリ(12) から読み出された前記画像データを圧縮することによって圧縮画像データを生成し、生成された前記圧縮画像データを第2メモリ(13) に書き込む。オーバードライブ処理回路(14) は、更に、第1メモリ(12) から読み出された現フレームに対応する画像データ(D_{IN}) と第2メモリ(13) から読み出された前フレームに対応する前記圧縮画像データとに基づいてオーバードライブ処理を行うことによって処理後画像データを生成する。データ線駆動部(15 - 17) は、前記処理後画像データに応答して前記液晶表示パネル(2) のデータ線を駆動する。

【 0 0 1 5 】

このような構成の液晶表示装置(1) は、画像データ(D_{IN}) を外部から受け取って保存する第1メモリ(12) がＬＣＤドライバ(3) に内蔵されているため、外部からＬＣＤドライバ(3) への画素データ(D_{IN}) の転送と、ＬＣＤドライバ(3) による画素データ(D_{IN}) に応答したデータ線の駆動を独立に制御することができる。従って、当該液晶表示装置(1) は、画像データのＬＣＤドライバへの転送速度が一定でない場合にも対応可能である。加えて、オーバードライブ処理回路(14) によって画素データ(D_{IN}) が圧縮されて生成された圧縮画像データが第2メモリ(13) に書き込まれるため、ＬＣＤドライバ(3) に内蔵されるメモリの量の増大を最小限に抑えることができる。

【 0 0 1 6 】

このような構成の液晶表示装置(1) では、圧縮画像データの生成において、オーバードライブ処理回路(14) が、(外部から送られてくる画素データ(D_{IN}) ではなく) 第1メモリ(12) から読み出された画素データ(D_{IN}) に対して圧縮処理を行うことが重要であることに留意されたい。第1メモリ(12) から読み出された画素データ(D_{IN}) に対して圧縮処理を行って初めて、外部からＬＣＤドライバ(3) への画素データ(D_{IN}) の転送と、ＬＣＤドライバ(3) による画素データ(D_{IN}) に応答したデータ線の駆動を独立に制御することが可能になる。

【発明の効果】

【 0 0 1 7 】

本発明によれば、画像データのＬＣＤドライバへの転送速度が一定でない場合にも対応可能でありながら、ＬＣＤドライバに内蔵されるメモリの量の増大を最小限に抑えるように構成された、オーバードライブ処理に対応した液晶表示装置が提供される。

【発明を実施するための最良の形態】

【 0 0 1 8 】

(第1の実施形態)

図4は、本発明の第1の実施形態に係る液晶表示装置1の構成を示すブロック図である。液晶表示装置1は、液晶表示パネル2と、LCDドライバ3とを備えている。

【 0 0 1 9 】

液晶表示パネル2には、行列に並べられたH行V列の画素を備えた画素アレイ4と、ゲート線駆動回路5とが集積化されている。以下において、画素アレイ4の水平方向に並んだ一行の画素を、1水平ラインの画素と呼ぶことがある。本実施形態では、1画素は、水平方向に並べられた赤(R)、緑(G)、青(B)の3つの表示ドットから構成されており、従って、画素アレイ4には、H行3V列の表示ドットが設けられている。以下では、赤色、緑色、青色を表示するための表示ドットをそれぞれ、R表示ドット、G表示ドット、B表示ドットということがある。表示ドットのそれぞれには、薄膜トランジスタ(TFT)と画素電極とが設けられ、各表示ドットは、所望の輝度で赤色、緑色、又は青色を表示する。H行3V列の表示ドットを駆動するために、画素アレイ4には、水平方向に延伸するH本のゲート線(走査線)と、垂直方向に延伸する3V本のデータ線(信号線)とが設けられ、各表示ドットは、それらが交差する位置に設けられる。ゲート線駆動回路5は、LCDドライバ3から受け取ったゲート線駆動制御信号8に応答して画素アレイ4のゲート線を駆動する。

【 0 0 2 0 】

LCDドライバ3は、外部から、具体的には画像描画装置6から画像データ D_{IN} を受け取り、画像データ D_{IN} に응答して液晶表示パネル2のデータ線を駆動する。画像描画装置6としては、CPUやDSP(Digital Signal Processor)が例示される。画像データ D_{IN} は、各画素の各表示ドットの階調をkビットで表すデータである(kは3の倍数)。詳細には、各画像データ D_{IN} の $k/3$ ビットがR表示ドットの階調、他の $k/3$ ビットがG表示ドットの階調、残りの $k/3$ ビットがB表示ドットの階調を示している。以下において、画像データ D_{IN} のR表示ドットの階調を示すデータビットをRデータ D_{IN}^R 、画像データ D_{IN} のG表示ドットの階調を示すデータビットをGデータ D_{IN}^G 、画像データ D_{IN} のB表示ドットの階調を示すデータビットをBデータ D_{IN}^B と記載することがある。加えて、LCDドライバ3は、液晶表示パネル2のゲート線駆動回路5にゲート線駆動制御信号8を供給する機能も有している。LCDドライバ3には、メモリ制御信号7その他の制御信号が画像描画装置6から供給されており、LCDドライバ3は、供給された制御信号に응答して動作する。

【 0 0 2 1 】

本実施形態では、LCDドライバ3と画像描画装置6との間の通信はCPUインターフェイスによって行われる。

【 0 0 2 2 】

続いて、LCDドライバ3の構成について説明する。LCDドライバ3は、メモリ制御回路11と、表示用メモリ12と、オーバードライブ用メモリ13と、オーバードライブ処理回路14と、シフトレジスタ15と、ラッチ回路16と、データ線駆動回路17と、階調電圧発生回路18と、タイミング制御回路19とを備えている。これらの回路は、1つの半導体チップにモノリシックに集積化されている。

【 0 0 2 3 】

メモリ制御回路11は、表示用メモリ12を制御して、画像描画装置6から送られてくる画像データ D_{IN} を表示用メモリ12に書き込む機能を有している。より具体的には、メモリ制御回路11は、画像描画装置6から送られてくるメモリ制御信号7と、タイミング制御回路19から送られてくるタイミング制御信号21とから表示用メモリ制御信号22を生成し、表示用メモリ12を制御する。更にメモリ制御回路11は、表示用メモリ制御信号22に同期して画像描画装置6から送られてくる画像データ D_{IN} を表示用メモリ12に転送し、画像データ D_{IN} を表示用メモリ12に書き込む。加えて、メモリ制御回路11は、メモリ制御信号7とタイミング制御信号21とから、オーバードライブ用メモ

リ制御信号 23 を生成し、オーバードライブ用メモリ 13 を制御する。

【0024】

画像描画装置 6 から送られてくるメモリ制御信号 7 は、画像データ D_{IN} の転送タイミングを示す書き込みクロック信号が含まれており、メモリ制御回路 11 は、表示用メモリ 12 の書き込み動作を書き込みクロック信号に同期して制御する。また、タイミング制御回路 19 から送られてくるタイミング制御信号 21 には、読み出しクロック信号が含まれており、メモリ制御回路 11 は、表示用メモリ 12 の読み出し動作を読み出しクロック信号に同期して制御する。メモリ制御回路 11 は、表示用メモリ 12 の書き込み動作と読み出し動作を非同期に実行する。

【0025】

表示用メモリ 12 は、画像描画装置 6 から送られてくる画像データ D_{IN} を LCD ドライバ 3 の内部で一時的に保持する。表示用メモリ 12 は、1 フレーム分の容量、即ち、 $H \times V \times k$ ビットの容量を有している。後述されるように、表示用メモリ 12 に保持されている画素データ D_{IN} は、現フレームデータ（即ち、現フレームの画素データ）としてオーバードライブ処理及び液晶表示パネル 2 の駆動に使用される。表示用メモリ 12 は、メモリ制御回路 11 からの表示用メモリ制御信号 22 に応答して、保持している画像データ D_{IN} を順次にオーバードライブ処理回路 14 に出力する。表示用メモリ 12 としては、書き込みと読み出しとを独立して行うことができるデュアルポートメモリが使用される。画素データ D_{IN} のオーバードライブ処理回路 14 への出力は、液晶表示パネル 2 の 2 画素毎に（即ち、 $2 \times k$ ビットのビット幅で）行われる。

【0026】

オーバードライブ用メモリ 13 は、オーバードライブ処理に使用される前フレームデータ（即ち、前フレームの画像データ）を保持するために使用される。ただし、オーバードライブ用メモリ 13 に保存される画素データは、表示用メモリ 12 に保持されている画素データ D_{IN} をオーバードライブ処理回路 14 によって圧縮することによって生成される圧縮画像データである。本実施形態では、圧縮画像データは、それぞれが水平方向に並んだ 2 画素の画像データ D_{IN} から生成された、当該 2 画素の階調を $2 \times z$ ビット（ $z < k$ ）で表すデータである。圧縮画像データの生成については、後に詳細に説明する。オーバードライブ用メモリ 13 は、1 フレーム分の圧縮画素データを保持する容量、即ち、 $H \times V \times z$ ビットの容量を有している。圧縮画素データがオーバードライブ用メモリ 13 に保存されることは、オーバードライブ処理に必要なメモリの大きさを小さくするために有効である。

【0027】

オーバードライブ処理回路 14 は、2 つの機能を有している。第 1 の機能は、表示用メモリ 12 に保持されている画素データ D_{IN} を圧縮して圧縮画素データを生成し、その圧縮画素データを、オーバードライブ用メモリ 13 に前フレームの画像データとして保存することである。もう一つの機能は、表示用メモリ 12 に保持されている画素データ D_{IN} に対して、オーバードライブ用メモリ 13 に保持されている圧縮画素データを用いてオーバードライブ処理を行うことである。オーバードライブ処理がなされた画素データ（以下、「処理後画素データ」という。）は、シフトレジスタ 15 に順次に供給される。処理後画素データは、 k ビットデータである。

【0028】

シフトレジスタ 15 は、オーバードライブ処理回路 14 から送られてくる処理後画素データを順次に受け取って保存する。シフトレジスタ 15 は、液晶表示パネル 2 の 1 水平ラインの画素の処理後画素データを保持する容量、即ち、 $H \times k$ ビットの容量を有しており、オーバードライブ処理回路 14 から送られてくる k ビットデータを、 $H \times k$ ビットデータに変換する役割を有している。シフトレジスタ 15 の動作は、タイミング制御回路 19 から送られてくるシフト信号 24 に応じて制御される。

【0029】

ラッチ回路 16 は、タイミング制御回路 19 から送られてくるラッチ信号 25 に応答し

10

20

30

40

50

てシフトレジスタ 15 から 1 水平ライン分の処理後画素データを同時にラッチし、ラッチした処理後画素データをデータ線駆動回路 17 に転送する。

【0030】

データ線駆動回路 17 は、ラッチ回路 16 から送られてくる 1 水平ライン分の処理後画素データに応答して対応する液晶表示パネル 2 のデータ線を駆動する。より具体的には、データ線駆動回路 17 は、処理後画素データに応答して階調電圧発生回路 18 から供給される複数の階調電圧のうちから対応する階調電圧を選択し、対応する液晶表示パネル 2 の信号線を選択された階調電圧に駆動する。本実施形態では、階調電圧発生回路 18 から供給される階調電圧の数は $2^{k/3}$ である。

【0031】

タイミング制御回路 19 は、LCDドライバ 3 全体の制御を行う役割を有している。詳細には、タイミング制御回路 19 は、ゲート線駆動制御信号 8、タイミング制御信号 21、シフト信号 24 及びラッチ信号 25 を生成し、それぞれゲート線駆動回路 5、メモリ制御回路 11、ラッチ回路 16 に供給する。LCDドライバ 3 のタイミング制御は、ゲート線駆動制御信号 8、タイミング制御信号 21、シフト信号 24 及びラッチ信号 25 によって行われる。上述のように、メモリ制御回路 11 に供給されるタイミング制御信号 21 には、読み出しクロック信号が含まれている。

【0032】

本実施形態の液晶表示装置の最も重要な特徴の一つは、LCDドライバ 3 が、表示用メモリ 12 と、オーバードライブ用メモリ 13 と、オーバードライブ処理回路 14 とをモノリシックに集積化している点にある。このような構成は、画像データの転送速度を可変にすることを可能にしながら、LCDドライバ 3 に内蔵されるメモリの量の増大を最小限に抑えることを可能にする。

【0033】

詳細に説明すると、本実施形態の液晶表示装置では、表示用メモリ 12 が LCDドライバ 3 に内蔵されているため、画像描画装置 6 から LCDドライバ 3 への画素データ D_{IN} の転送と、LCDドライバ 3 による画素データ D_{IN} に応答したデータ線の駆動を独立に制御することができる。このため、画像描画装置 6 から LCDドライバ 3 への画素データ D_{IN} の転送速度（即ち、表示用メモリ 12 への画素データ D_{IN} の書き込み速度）を可変にすることが可能である。例えば、図 3A に示されているように、1 フレーム分の画像データ D_{IN} を、複数のフレーム期間に渡って転送することが可能になり、また、図 3B に示されているように、1 フレーム分の画像データ D_{IN} を 1 フレーム期間よりも短い期間で転送することも可能になる。加えて、画素アレイ 4 のうち、変化があった画素の画素データ D_{IN} のみを選択的に LCDドライバ 3 に転送する動作も可能になる。

【0034】

加えて、オーバードライブ処理回路 14 によって画素データ D_{IN} が圧縮されて生成された圧縮画像データがオーバードライブ用メモリ 13 に書き込まれるため、LCDドライバ 3 に内蔵されるメモリの量の増大を最小限に抑えることができる。LCDドライバ 3 には、トータルで 2 フレーム分の画素のデータが記憶されるが、表示用メモリ 12 とオーバードライブ用メモリ 13 の容量の合計は、2 フレーム分の（圧縮されていない）画像データ D_{IN} を保持するために必要な容量よりも小さくてもよい。

【0035】

圧縮画像データの生成において、オーバードライブ処理回路 14 が、（画像描画装置 6 から送られてくる画素データ D_{IN} ではなく）表示用メモリ 12 から読み出された画素データ D_{IN} に対して圧縮処理を行うことは、画像描画装置 6 から LCDドライバ 3 への画素データ D_{IN} の転送と、LCDドライバ 3 による画素データ D_{IN} に応答したデータ線の駆動を独立に制御するために重要である。上述のとおり、画像描画装置 6 から LCDドライバ 3 への画素データ D_{IN} の転送が、画素データ D_{IN} に応答したデータ線の駆動と非同期である場合、画像描画装置 6 から LCDドライバ 3 に転送される画素データ D_{IN} は、現フレーム期間においてデータ線の駆動に使用される画素データ D_{IN} と必ずしも一

10

20

30

40

50

致しない。したがって、画像描画装置 6 から送られてくる画素データ D_{IN} に対して圧縮処理を行って得られた圧縮画像データをオーバードライブ用メモリ 13 に保存すると、オーバードライブ用メモリ 13 に保存される圧縮画像データは、前フレーム期間において実際にデータ線の駆動に使用された画素データ D_{IN} と必ずしも一致しない。これは、不適切なオーバードライブ処理が行われる原因になりうる。本実施形態のように、表示用メモリ 12 から読み出された画素データ D_{IN} に対して圧縮処理を行うことにより、前フレーム期間において実際にデータ線の駆動に使用された画素データ D_{IN} と対応する圧縮画像データをオーバードライブ用メモリ 13 に保存することができる。

【0036】

以下では、圧縮画像データを生成するオーバードライブ処理回路 14 の構成及び動作について、詳細に説明する。図 5 は、オーバードライブ処理回路 14 の構成を示すブロック図である。オーバードライブ処理回路 14 は、R 用平均回路 31 と、G 用パラレルシリアル変換回路 32、33 と、パラレルシリアル変換回路 34 と、オーバードライブ用 LUT 回路 35 と、加算回路 36 と、動画 / 静止画判断回路 37 と、セクタ 38 とを備えている。以下のオーバードライブ処理回路 14 の説明では、画素アレイ 4 の画素数が、 240×320 （即ち、 $H = 240$ 、 $V = 320$ ）であり、表示用メモリ 12 に保存される画素データ D_{IN} が 24 ビットデータであり（即ち、 $k = 24$ であり）、オーバードライブ用メモリ 13 に保存される圧縮画像データは、2 画素の階調を 12 ビットで表すデータである（即ち、 $z = 6$ である）として、各回路の動作が説明されていることに留意されたい。

【0037】

R 用平均回路 31 は、表示用メモリ 12 に保持されている画素データ D_{IN} を圧縮して圧縮画素データを生成し、オーバードライブ用メモリ 13 に保存する。上述の通り、本実施の形態では、圧縮画素データのそれぞれは $2 \times z$ ビットデータであり、水平方向に並んだ 2 画素の画素データ D_{IN} から生成される。R 用平均回路 31 は、2 画素の画素データ D_{IN} をパラレルに受け取り、当該 2 画素に対応する圧縮画素データをパラレルに出力する。圧縮画素データの生成処理は、R 表示ドット及び B 表示ドットのデータ（R データ及び B データ）と、G 表示ドットのデータ（G データ）とで異なる。以下では、圧縮画素データのフォーマット、及び、その生成処理について詳細に説明する。

【0038】

図 6 は、R 用平均回路 31 によって生成される圧縮画素データのフォーマットを示す図である。各圧縮画素データは、4 つのデータ：R 平均データ 51、第 1 G 圧縮データ 52、B 平均データ 53、第 2 G 圧縮データ 54 からなる。R 平均データ 51 は、当該圧縮画素データに対応する 2 画素の R 表示ドットに対応するデータであり、2 画素の R データの平均値の上位ビットとして算出される。第 1 G 圧縮データ 52 は、2 画素のうちの一方の画素の G 表示ドットに対応するデータである。本実施形態では、当該一方の画素の G 表示ドットの G データの上位ビットが第 1 G 圧縮データ 52 として使用される。B 平均データ 53 は、2 画素の B 表示ドットに対応するデータであり、2 画素の B データの平均値の上位ビットとして算出される。第 2 G 圧縮データ 54 は、2 画素のうちの他方の画素の G 表示ドットに対応するデータである。本実施形態では、当該他方の画素の G 表示ドットの G データの上位ビットが第 2 G 圧縮データ 54 として使用される。図 6 の例では、R 平均データ 51 及び B 平均データ 53 がそれぞれ 2 ビット、第 1 G 圧縮データ 52 及び第 2 G 圧縮データ 54 がそれぞれ 4 ビットであり、したがって、各圧縮画素データは、12 ビットデータである（即ち、 $z = 6$ である）。

【0039】

このようにして生成された圧縮画素データをオーバードライブ用メモリ 13 に書き込むことにより、オーバードライブ用メモリ 13 の容量を抑制することができる。表示用メモリ 12 に保存される画素データ D_{IN} が 24 ビットデータであり（即ち、 $k = 24$ であり）、圧縮画素データが（2 画素あたり）12 ビットデータである場合（即ち、 $z = 6$ である場合）には、オーバードライブ用メモリ 13 の容量は、表示用メモリ 12 の 4 分の 1 で

よい。即ち、本実施形態のLCDドライバ3は、2フレーム分の画素の階調のデータを記憶しているにも関わらず、1.25フレーム分の画素データ D_{IN} を記憶する容量のメモリしか必要としない。

【0040】

G用パラレルシリアル変換回路32は、RB用平均回路31から出力された圧縮画素データの第1G圧縮データ52及び第2G圧縮データ54に対してパラレルシリアル変換を行う。具体的には、G用パラレルシリアル変換回路32は、R平均データ51、第1G圧縮データ52、B平均データ53、第2G圧縮データ54からなる圧縮画素データを受け取ると、第1のクロックサイクルでR平均データ51、第1G圧縮データ52、B平均データ53を出力し、第2のクロックサイクルでR平均データ51、第2G圧縮データ54、B平均データ53を出力する。図5では、R平均データ51は記号"Rave"、第1G圧縮データ52、第2G圧縮データ54は、記号"G"、B平均データ53は、記号"BAve"として参照されていることに留意されたい。また、R平均データ51、B平均データ53は、各圧縮画素データについて2回出力されることにも留意されたい。G用パラレルシリアル変換回路32から出力されるデータは、現フレームの各画素の階調に対応する圧縮データであり、以下では、現フレーム圧縮データCと呼ぶ。

【0041】

G用パラレルシリアル変換回路33は、オーバードライブ用メモリ13から圧縮画素データを受け取り、オーバードライブ用メモリ13からの圧縮画素データの第1G圧縮データ52及び第2G圧縮データ54に対してパラレルシリアル変換を行う。具体的には、G用パラレルシリアル変換回路33は、R平均データ51、第1G圧縮データ52、B平均データ53、第2G圧縮データ54からなる圧縮画素データを受け取ると、第1のクロックサイクルでR平均データ51、第1G圧縮データ52、B平均データ53を出力し、第2のクロックサイクルでR平均データ51、第2G圧縮データ54、B平均データ53を出力する。以下、同様の動作が繰り返される。G用パラレルシリアル変換回路33から出力されるデータは、前フレームの各画素の階調に対応する圧縮データであり、以後では、前フレーム圧縮データPと呼ぶ。

【0042】

パラレルシリアル変換回路34は、水平方向に並んだ2画素の画像データ D_{IN} をパラレルで受け取り、受け取った画像データ D_{IN} を1画素ずつ出力する。画像データ D_{IN} がkビットデータである場合には、パラレルシリアル変換回路34の入力のデータ幅は、 $2 \times k$ ビットであり、出力のデータ幅はkビットである。パラレルシリアル変換回路34から出力されたデータは、現フレームの各画素の階調に対応する画素データであり、以下、現フレームデータと呼ぶことがある。

【0043】

オーバードライブ用LUT回路35は、パラレルシリアル変換回路34から受け取った現フレームデータと、G用パラレルシリアル変換回路33から受け取った前フレーム圧縮データPとを用いたテーブルルックアップ処理により、オーバードライブ値を決定する。ここで、オーバードライブ値とは、液晶の応答性を改善するために本来の表示ドットの階調に加算される値であり、R表示ドット、G表示ドット、B表示ドットのそれぞれについて算出される。本実施形態では、オーバードライブ値は、6ビットデータである。

【0044】

詳細には、オーバードライブ用LUT回路35には、RB用ルックアップテーブル35aと、G用ルックアップテーブル35bとが保存されている。図7Aに示されているように、RB用ルックアップテーブル35aは、R表示ドット及びB表示ドットのオーバードライブ値を決定するために使用されるルックアップテーブルであり、現フレームデータのRデータ又はBデータの上位ビット(本実施形態では、上位4ビット)及び前フレーム圧縮データのR平均データ51又はB平均データ53と、オーバードライブ値との対応関係が記述されている。図7Aにおいて、斜線は、オーバードライブ値が0であることを示す。現フレームデータのRデータ又はBデータの上位4ビットがオーバードライブ値の決定

10

20

30

40

50

に使用され、オーバードライブ値が6ビットデータであり、更に、R平均データ51及びB平均データ53が2ビットである場合には、RB用ルックアップテーブル35aの大きさは、 $16 \times 4 \times 6$ ビットである。オーバードライブ用LUT回路35は、現フレームデータのRデータの上位ビットと前フレーム圧縮データのR平均データ51とからRB用ルックアップテーブル35aを用いてR表示ドットのオーバードライブ値を決定し、現フレームデータのBデータの上位ビットと前フレーム圧縮データのB平均データ53とからRB用ルックアップテーブル35aを用いてB表示ドットのオーバードライブ値を決定する。

【0045】

一方、図7Bに示されているように、G用ルックアップテーブル35bは、G表示ドットのオーバードライブ値を決定するために使用されるルックアップテーブルであり、現フレームデータのGデータの上位ビット（本実施形態では、上位4ビット）及び前フレーム圧縮データのGデータ（即ち、第1G圧縮データ52又は第2G圧縮データ54）と、オーバードライブ値との対応関係が記述されている。図7Bにおいて、斜線は、オーバードライブ値が0であることを示す。現フレームデータのGデータの上位4ビットがオーバードライブ値の決定に使用され、オーバードライブ値が6ビットデータであり、更に、第1G圧縮データ52及び第2G圧縮データ54が4ビットである場合には、G用ルックアップテーブル35bの大きさは、 $16 \times 16 \times 6$ ビットである。オーバードライブ用LUT回路35は、現フレームデータのGデータの上位ビットと前フレーム圧縮データのGデータ（即ち、第1G圧縮データ52又は第2G圧縮データ54）とからG用ルックアップテーブル35bを用いてG表示ドットのオーバードライブ値を決定する。

【0046】

加算回路36は、パラレルシリアル変換回路34から受け取った現フレームデータのRデータ、Gデータ、Bデータに、オーバードライブ用LUT回路35によって算出されたR表示ドット、G表示ドット、B表示ドットのオーバードライブ値を加算し、これにより、オーバードライブ画像データを生成する。

【0047】

動画/静止画判断回路37は、前フレームと現フレームとで、対象画素の階調が一致するか否かを判断し、判断結果を示す一致信号を出力する。動画/静止画判断回路37は、G用パラレルシリアル変換回路32から受け取った現フレーム圧縮データCと前フレーム圧縮データPとが一致する場合に、一致信号をデータ"1"に設定し、そうでない場合には一致信号をデータ"0"に設定する。

【0048】

ここで重要なことは、現フレーム圧縮データCと、前フレーム圧縮データPとは、対象画素に対して同じ処理を行なったデータであることである。現フレーム圧縮データCは、表示用メモリから読み出された現フレーム画像データに、RB用平均回路31及び、G用パラレルシリアル変換回路32により処理された画像データである。対して、前フレーム圧縮データPは、表示用メモリから読み出された画像データをRB用平均回路31に処理されたデータをオーバードライブ用メモリ13に格納した後に、前フレーム画像データとしてオーバードライブ用メモリ13から読み出し、G用パラレルシリアル変換回路33により処理された画像データである。すなわち、現フレーム圧縮データCと、前フレーム圧縮データPは、対象画素に対してRB用平均回路31及びパラレルシリアル変換回路により処理された現フレームの画像データと、前フレームの画像データである。よって、静止画であった場合、現フレーム圧縮データCと、前フレーム圧縮データPは一致することになる。

【0049】

セクタ38は、動画/静止画判断回路37からの一致信号に応答して、現フレームデータ又はオーバードライブ画像データのいずれかを出力する。具体的には、セクタ38は、一致信号がデータ"1"である場合に現フレームデータを出力し、一致信号がデータ"0"である場合にオーバードライブ画像データを出力する。セクタ38の出力が、処

理後画像データとして、シフトレジスタ15に供給される。このようにして生成された処理後画像データは、現フレーム圧縮データCと前フレーム圧縮データPとが一致する場合には現フレームデータに一致し、相違する場合にはオーバードライブ画像データに一致する。

【0050】

本実施形態のオーバードライブ処理回路14の一つの利点は、オーバードライブ処理回路14と表示用メモリ12との間のアクセス、及びオーバードライブ処理回路14とオーバードライブ用メモリ13との間のアクセスとが、複数の画素のデータ毎に行われる点である。具体的には、本実施形態のオーバードライブ処理回路14は、2画素の画素データ D_{IN} をパラレルで表示用メモリ12から受け取るように構成されている。加えて、本実施形態のオーバードライブ処理回路14は、2画素分に対応する圧縮画像データをオーバードライブ処理回路14に書き込み、また、読み出すように構成されている。このような構成によれば、オーバードライブ処理回路14と表示用メモリ12との間のアクセス、及びオーバードライブ処理回路14とオーバードライブ用メモリ13との間のアクセスの回数を減らし、表示用メモリ12及びオーバードライブ用メモリ13の消費電力を低減させることができる。

【0051】

本実施形態のオーバードライブ処理回路14の他の利点は、圧縮画素データの生成におけるRデータ及びBデータの圧縮率 C_R 、 C_B が、Gデータの圧縮率 C_G よりも高いことである。具体的には、本実施形態では、Rデータ、Gデータ、Bデータの圧縮率 C_R 、 C_G 、 C_B は、下記式を満足する：

$$C_R < C_G, \quad \dots (1a)$$

$$C_B < C_G, \quad \dots (1b)$$

ここで、圧縮率 C_R 、 C_G 、 C_B は、

$$C_R = n_R / \{2 \times (k / 3)\}, \quad \dots (2a)$$

$$C_G = (2 \times n_G) / \{2 \times (k / 3)\}, \quad \dots (2b)$$

$$C_B = n_B / \{2 \times (k / 3)\}, \quad \dots (2c)$$

である。式(2a)～(2c)において、 n_R は、圧縮画素データのR平均データ51のビット数であり、 n_G は、第1G圧縮データ52、第2G圧縮データ54それぞれのビット数であり、 n_B は、B平均データ53のビット数である。図5の例のように、 k が24、 n_R 及び n_B が2、 n_G が4である場合、

$$C_R = C_B = 12.5(\%),$$

$$C_G = 50(\%),$$

である。「圧縮率が高い」とは、式(2a)～(2c)で定義される C_R 、 C_G 、 C_B の値が小さいことを意味していることに留意されたい。

【0052】

このような処理は、ヒトの赤、青に対する視感度が緑に対する視感度よりも低いことを利用して、画素アレイ4に表示される画像の画質の劣化を抑制しながら、オーバードライブ処理に必要なハードウェア資源の量を低減させることを可能にする。オーバードライブ処理では、R表示ドット、G表示ドット、B表示ドットの階調に関する情報が多いほど(即ち、Rデータ、Gデータ、Bデータのビット数が多い程)、オーバードライブ値をより精密に決定し、表示画像の画質を向上させることができる。しかしながら、ヒトの赤、青に対する視感度は、相対的に低いので、圧縮画素データに含まれるR表示ドット、B表示ドットの階調に関する情報を少なくしても表示画像の画質の劣化は小さい。R表示ドット、B表示ドットの階調に関する情報を少なくすることは、むしろ、オーバードライブ用メモリ13の容量を小さくし、ハードウェア資源の削減に有効である。一方、ヒトの緑に対する視感度は相対的に高いので、G表示ドットの階調に関する情報を少なくすると、表示画像の画質の劣化が大きくなる。本実施形態では、このような知見に基づき、Rデータ及びBデータの圧縮率が、Gデータの圧縮率よりも高くなるように圧縮画素データが生成されている。このような圧縮画素データの生成手法によれば、画素アレイ4に表示される画

10

20

30

40

50

像の画質の劣化を抑制しながら、オーバードライブ処理に必要なハードウェア資源の量を低減させることができる。

【 0 0 5 3 】

以上に説明されているように、本実施形態の液晶表示装置 1 は、画像描画装置 6 から L C D ドライバ 3 への画素データ D_{IN} の転送速度（即ち、表示用メモリ 1 2 への画素データ D_{IN} の書き込み速度）を可変にしながら、L C D ドライバ 3 に内蔵されるメモリの量の増大を最小限に抑えることができる。

【 0 0 5 4 】

加えて、本実施形態の液晶表示装置 1 は、オーバードライブ処理回路 1 4 と表示用メモリ 1 2 との間のアクセス、及びオーバードライブ処理回路 1 4 とオーバードライブ用メモリ 1 3 との間のアクセスの回数を減少させることができる。アクセスの回数の低減は、表示用メモリ 1 2 及びオーバードライブ用メモリ 1 3 の消費電力を低減させるために好適である。

【 0 0 5 5 】

更に、本実施形態の液晶表示装置 1 は、圧縮画素データにおける R データ及び B データの圧縮率を G データの圧縮率よりも高くすることにより、画素アレイ 4 に表示される画像の画質を維持しながら、オーバードライブ処理に必要なハードウェア資源の量を低減させることができる。

【 0 0 5 6 】

なお、本実施形態では、R 平均データ 5 1 が、2 画素の R データの平均値の上位ビットとして算出されているが、3 以上の画素の R データが R 平均データ 5 1 の生成に使用されてもよい。同様に、3 以上の画素の B データが B 平均データ 5 3 の生成に使用されてもよい。一般に、 n 個の画素の R データと B データとが R 平均データ、B 平均データの算出に使用される場合、圧縮画素データは、R 平均データと、B 平均データと、当該 n 個の画素それぞれの G データの上位ビットを抽出して得られる第 1 乃至第 n G 圧縮データとで構成される。

【 0 0 5 7 】

（第 2 の実施形態）

第 2 の実施形態では、第 1 の実施形態と異なる構成のオーバードライブ処理回路が使用される。図 8 は、本発明の第 2 の実施形態におけるオーバードライブ処理回路 1 4 A の構成を示すブロック図である。オーバードライブ処理回路 1 4 A は、圧縮回路 4 1 と、パラレルシリアル変換回路 4 2 と、展開回路 4 3 と、パラレルシリアル変換回路 4 4 と、圧縮回路 4 5 と、展開回路 4 6 と、オーバードライブ用 L U T 回路 4 7 と、加算回路 4 8 と、動画 / 静止画判断回路 4 9 と、セレクト 5 0 とを備えている。

【 0 0 5 8 】

オーバードライブ処理回路 1 4 A には、画像データ D_{IN} が表示用メモリ 1 2 から 2 画素毎に供給される。圧縮回路 4 1 は、各画素の画像データ D_{IN} の R データ、G データ、B データの上位ビット（本実施形態では、上位 4 ビット）を受け取り、R データ、G データ、B データの上位ビットに対して圧縮処理を行って、圧縮画像データを生成する。本実施形態では、圧縮画像データは、1 画素の R 表示ドット、G 表示ドット、B 表示ドットの階調を、トータル z ビットで表すデータである；図 8 の例では、 z が 6 であるとして図示されている。圧縮回路 4 1 は、生成した圧縮画像データを、2 画素毎にパラレルでオーバードライブ用メモリ 1 3 に書き込む。図 8 の例では、2 画素分の圧縮画像データの 1 2 ビットがパラレルでオーバードライブ用メモリ 1 3 に書き込まれる。

【 0 0 5 9 】

パラレルシリアル変換回路 4 2 は、2 画素分の圧縮画像データをパラレルでオーバードライブ用メモリ 1 3 から読み出してパラレルシリアル変換を行い、圧縮画像データを 1 画素毎に出力する。

【 0 0 6 0 】

展開回路 4 3 は、パラレルシリアル変換回路 4 2 から出力される圧縮画像データを展開

10

20

30

40

50

(decompress) する。展開回路 43 から出力されるデータは、前フレームの各画素の各表示ドットの階調を表すデータであり、以下では、前フレーム展開データ P と呼ぶ。本実施形態では、前フレーム展開データ P は、1 画素の R 表示ドット、G 表示ドット、B 表示ドットの階調を、それぞれ 4 ビット (トータル 12 ビット) で表すデータである。

【0061】

一方、パラレルシリアル変換回路 44 は、水平方向に並んだ 2 画素の画像データ D_{IN} をパラレルで受け取り、受け取った画像データ D_{IN} を 1 画素ずつ出力する。画像データ D_{IN} が k ビットデータである場合には、パラレルシリアル変換回路 44 の入力データの幅は、 $2 \times k$ ビットであり、出力のデータ幅は k ビットである。パラレルシリアル変換回路 44 から出力されるデータは、現フレームデータ、即ち、現フレームの各画素の階調に

10

【0062】

圧縮回路 45 及び展開回路 46 は、展開回路 43 から出力される前フレーム展開データ P と同一のフォーマットの現フレーム展開データ C を生成するために使用される回路である。圧縮回路 45 は、パラレルシリアル変換回路 44 から出力された現フレームデータの R データ、G データ、B データの上位ビット (本実施形態では、上位 4 ビット) を受け取り、R データ、G データ、B データの上位ビットに対して圧縮処理を行って、圧縮画像データを生成する。圧縮回路 45 と圧縮回路 41 とは、同一のアルゴリズムで圧縮処理を行う。相違点は、圧縮回路 41 が 2 画素の画像データ D_{IN} の上位ビットをパラレルで処理するのに対し、圧縮回路 45 は 1 画素の現フレームデータの上位ビットを処理することである。本実施形態では、圧縮回路 45 によって生成される圧縮画像データは、1 画素の R 表示ドット、G 表示ドット、B 表示ドットの階調を、トータル z ビットで表すデータである。

20

【0063】

展開回路 46 は、圧縮回路 45 から出力される圧縮画像データを展開 (decompress) して現フレーム展開データ C を生成する。展開回路 43 から出力される現フレーム展開データ C は、現フレームの各画素の各表示ドットの階調を表すデータである。本実施形態では、1 画素の R 表示ドット、G 表示ドット、B 表示ドットの階調を、それぞれ 4 ビット (トータル 12 ビット) で表すデータである。

【0064】

30

オーバードライブ用 LUT 回路 47 は、展開回路 43 から受け取った前フレーム展開データ P と、展開回路 46 から受け取った現フレーム展開データ C とを用いたテーブルルックアップにより、オーバードライブ値を決定する。オーバードライブ値は、R 表示ドット、G 表示ドット、B 表示ドットのそれぞれについて算出され、本実施形態では、オーバードライブ値は、6 ビットデータである。図 9 は、オーバードライブ用 LUT 回路 47 に搭載されるルックアップテーブルの内容を示す表である。図 9 において、斜線は、オーバードライブ値が 0 であることを示す。本実施形態では、ルックアップテーブルは、R 表示ドット、G 表示ドット、B 表示ドットのオーバードライブ値の決定に共通に使用される。オーバードライブ用 LUT 回路 47 に搭載されるルックアップテーブルには、現フレーム展開データ C 及び前フレーム展開データ P と、オーバードライブ値との対応関係が記述されている。オーバードライブ用 LUT 回路 47 は、現フレーム展開データ C 及び前フレーム展開データ P からルックアップテーブルを用いて R 表示ドット、G 表示ドット、B 表示ドットのオーバードライブ値を決定する。

40

【0065】

加算回路 48 は、パラレルシリアル変換回路 44 から受け取った現フレームデータの R データ、G データ、B データに、オーバードライブ用 LUT 回路 35 によって算出された R 表示ドット、G 表示ドット、B 表示ドットのオーバードライブ値を加算し、これにより、オーバードライブ画像データを生成する。

【0066】

動画 / 静止画判断回路 49 は、前フレームと現フレームとで、対象画素の階調が (概ね

50

一致するか否かを判断し、判断結果を示す一致信号を出力する。より具体的には、動画／静止画判断回路４９は、展開回路４３から受け取った前フレーム展開データＰと、展開回路４６から受け取った現フレーム展開データＣとが一致する場合に、一致信号をデータ"１"に設定し、そうでない場合には一致信号をデータ"０"に設定する。

【００６７】

セクタ５０は、動画／静止画判断回路４９からの一致信号に応答して、現フレームデータ又はオーバードライブ画像データのいずれかを出力する。具体的には、セクタ５０は、一致信号がデータ"１"である場合に現フレームデータを出力し、一致信号がデータ"０"である場合にオーバードライブ画像データを出力する。セクタ５０の出力が、処理後画像データとして、シフトレジスタ１５に供給される。このようにして生成された処理後画像データは、現フレーム展開データＣと前フレーム展開データＰとが一致する場合には現フレームデータに一致し、相違する場合にはオーバードライブ画像データに一致する。

10

【００６８】

第２の実施形態のオーバードライブ処理回路１４Ａの構成でも、画像描画装置６からＬＣＤドライバ３への画素データ D_{IN} の転送速度（即ち、表示用メモリ１２への画素データ D_{IN} の書き込み速度）を可変にしながら、ＬＣＤドライバ３に内蔵されるメモリの量の増大を最小限に抑えることができる。

【００６９】

また、第２の実施形態のオーバードライブ処理回路１４Ａの構成でも、第１の実施形態と同様に、オーバードライブ処理回路１４Ａと表示用メモリ１２との間のアクセス、及びオーバードライブ処理回路１４Ａとオーバードライブ用メモリ１３との間のアクセスの回数を減少させ、表示用メモリ１２及びオーバードライブ用メモリ１３の消費電力を低減させることができる。

20

【００７０】

なお、第１の実施形態と同様に、第２の実施形態のオーバードライブ処理回路１４Ａにおいても、Ｒデータ及びＢデータの圧縮率 C_R 、 C_B が、Ｇデータの圧縮率 C_G よりも高くなるように圧縮画素データが生成されてもよい。このような動作が、画素アレイ４に表示される画像の画質を維持しながら、オーバードライブ処理に必要なハードウェア資源の量を低減させることは、上述した通りである。

30

【図面の簡単な説明】

【００７１】

【図１】図１は、オーバードライブ駆動を行わない場合の、駆動電圧と輝度の関係を示すグラフである。

【図２】図２は、オーバードライブ駆動を行った場合の、駆動電圧と輝度の関係を示すグラフである。

【図３Ａ】図３Ａは、１フレーム分の画像データが複数のフレーム期間に渡ってＬＣＤドライバに転送される場合の動作タイミングを示すタイミングチャートである。

【図３Ｂ】図３Ｂは、１フレーム分の画像データが複数のフレーム期間に渡ってＬＣＤドライバに転送される場合の動作タイミングを示すタイミングチャートである。

40

【図４】図４は、本発明の第１の実施形態の液晶表示装置の構成を示すブロック図である。

【図５】図５は、第１の実施形態におけるオーバードライブ処理回路の構成を示すブロック図である。

【図６】図６は、オーバードライブ用メモリに書き込まれる圧縮画像データのフォーマットを示す図である。

【図７Ａ】図７Ａは、第１の実施形態のオーバードライブ用ＬＵＴ回路に格納される、Ｒ表示ドット及びＢ表示ドット用のルックアップテーブルの内容を示す図である。

【図７Ｂ】図７Ｂは、第１の実施形態のオーバードライブ用ＬＵＴ回路に格納される、Ｇ表示ドット用のルックアップテーブルの内容を示す図である。

50

【図 8】図 8 は、第 2 の実施形態におけるオーバードライブ処理回路の構成を示すブロック図である。

【図 9】図 9 は、第 2 の実施形態のオーバードライブ用 L U T 回路に格納されるルックアップテーブルの内容を示す図である。

【符号の説明】

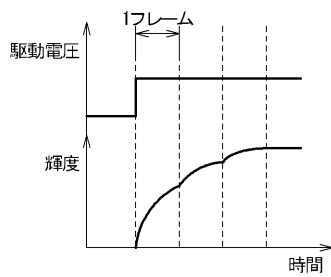
【 0 0 7 2 】

1 : 液晶表示装置	
2 : 液晶表示パネル	
3 : L C D ドライバ	
4 : 画素アレイ	10
5 : ゲート線駆動回路	
6 : 画像描画装置	
7 : メモリ制御信号	
8 : ゲート線駆動制御信号	
1 1 : メモリ制御回路	
1 2 : 表示用メモリ	
1 3 : オーバードライブ用メモリ	
1 4、1 4 A : オーバードライブ処理回路	
1 5 : シフトレジスタ	
1 6 : ラッチ回路	20
1 7 : データ線駆動回路	
1 8 : 階調電圧発生回路	
1 9 : タイミング制御回路	
2 1 : タイミング制御信号	
2 2 : 表示用メモリ制御信号	
2 3 : オーバードライブ用メモリ制御信号	
2 4 : シフト信号	
2 5 : ラッチ信号	
3 1 : R B 用平均回路	
3 2 : G 用パラレルシリアル変換回路	30
3 3 : G 用パラレルシリアル変換回路	
3 4 : パラレルシリアル変換回路	
3 5 : オーバードライブ用 L U T 回路	
3 5 a : R B 用ルックアップテーブル	
3 5 b : G 用ルックアップテーブル	
3 6 : 加算回路	
3 7 : 動画 / 静止画判断回路	
3 8 : セレクタ	
4 1 : 圧縮回路	
4 2 : パラレルシリアル変換回路	40
4 3 : 展開回路	
4 4 : パラレルシリアル変換回路	
4 5 : 圧縮回路	
4 6 : 展開回路	
4 7 : オーバードライブ用 L U T 回路	
4 8 : 加算回路	
4 9 : 動画 / 静止画判断回路	
5 0 : セレクタ	
5 1 : R 平均データ	
5 2 : 第 1 G 圧縮データ	50

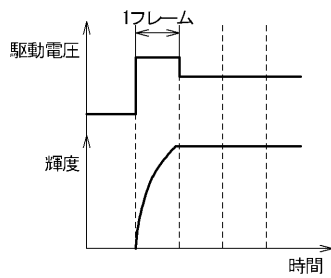
5 3 : B 平均データ

5 4 : 第 2 G 圧縮データ

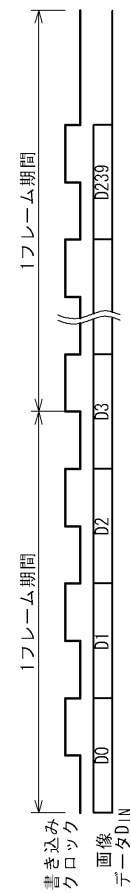
【 図 1 】



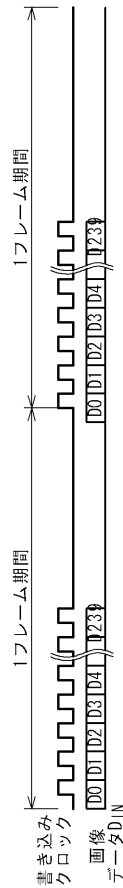
【 図 2 】



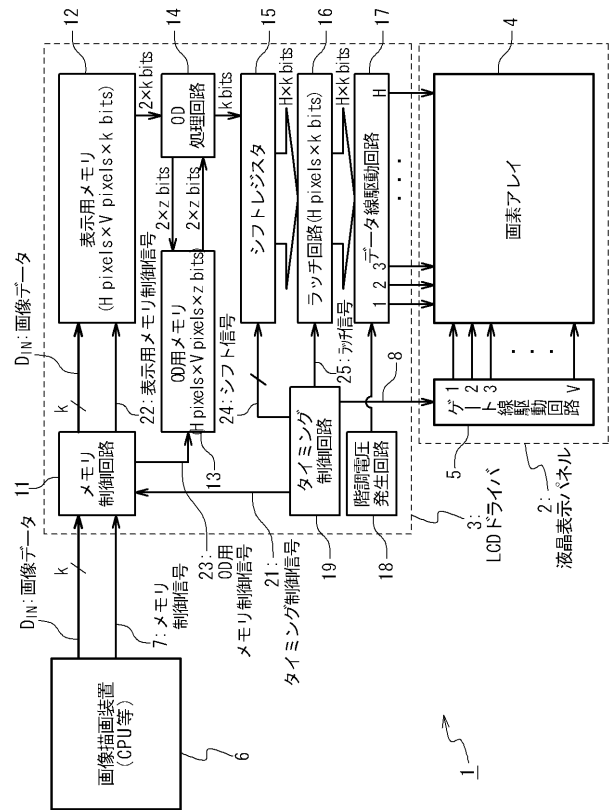
【 図 3 A 】



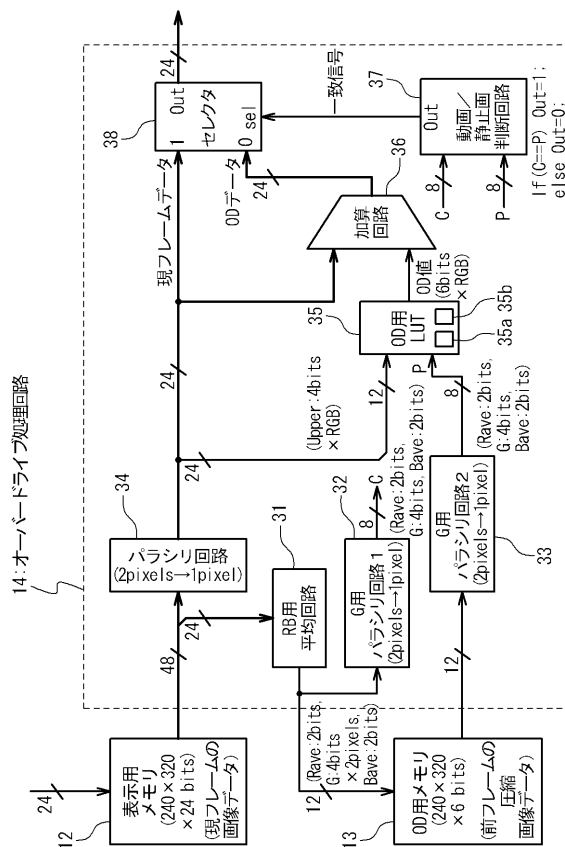
【 ㄨ 3 B 】



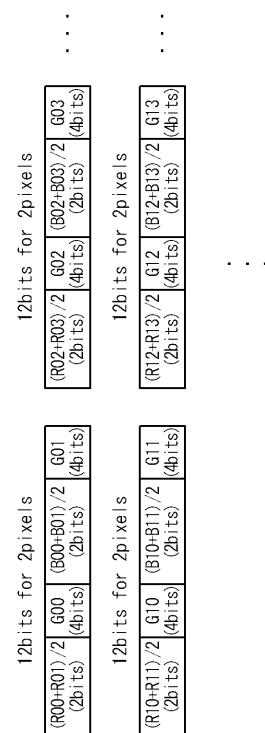
【 図 4 】



【 図 5 】



【 図 6 】



 フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 2 1 F
	G 0 9 G	3/20	6 3 2 B
	G 0 2 F	1/133	5 0 5
	G 0 2 F	1/133	5 7 0
	G 0 9 G	3/20	6 6 0 W

(56)参考文献 特開 2 0 0 4 - 2 6 4 7 2 5 (J P , A)
 特開 2 0 0 6 - 1 8 4 4 4 8 (J P , A)
 特開 2 0 0 3 - 0 8 4 7 3 6 (J P , A)
 特開平 0 9 - 0 8 1 0 8 3 (J P , A)
 特開 2 0 0 2 - 2 5 1 1 6 8 (J P , A)
 特開 2 0 0 6 - 0 2 3 3 7 9 (J P , A)
 特開平 1 1 - 2 7 2 5 4 9 (J P , A)
 特開 2 0 0 1 - 3 3 1 1 5 2 (J P , A)
 特開平 1 1 - 0 7 3 1 6 7 (J P , A)
 特開 2 0 0 5 - 3 1 6 3 6 9 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
 G 0 9 G 3 / 0 0 - 3 / 3 8
 G 0 2 F 1 / 1 3 3

专利名称(译)	液晶显示装置和LCD驱动器		
公开(公告)号	JP5100312B2	公开(公告)日	2012-12-19
申请号	JP2007283270	申请日	2007-10-31
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	NEC电子公司		
当前申请(专利权)人(译)	瑞萨电子公司		
[标]发明人	能勢崇 降旗弘史		
发明人	能勢 崇 降旗 弘史		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3688 G09G2320/0252 G09G2340/02 G09G2340/16 G09G2360/18		
FI分类号	G09G3/36 G09G3/20.623.R G09G3/20.623.B G09G3/20.623.Y G09G3/20.631.D G09G3/20.621.F G09G3/20.632.B G02F1/133.505 G02F1/133.570 G09G3/20.660.W		
F-TERM分类号	2H093/NC13 2H093/NC14 2H093/NC22 2H093/NC26 2H093/NC28 2H093/NC29 2H093/NC50 2H093/ND33 2H093/ND49 2H193/ZA04 2H193/ZD12 2H193/ZD23 2H193/ZE01 2H193/ZF14 2H193/ZF16 2H193/ZF17 2H193/ZF19 2H193/ZF20 5C006/AF01 5C006/AF26 5C006/AF44 5C006/BF01 5C006/FA13 5C080/AA10 5C080/BB05 5C080/DD08 5C080/DD22 5C080/EE29 5C080/JJ02 5C080/JJ04 5C080/JJ05		
代理人(译)	工藤稔		
其他公开文献	JP2009109835A		
外部链接	Espacenet		

摘要(译)

A，而传输速率对图像数据的LCD驱动器可以对应于壳体不是恒定的，在被内置在LCD驱动器的存储器的量的增加被配置成最小化，以过驱动处理以及相应的液晶显示装置。根据本发明的液晶显示装置1包括液晶显示面板2和LCD驱动器3。LCD驱动器3包括用于从外部接收图像数据并将其保存的显示存储器12，过驱动（OD）存储器13和OD处理电路14。OD处理电路14压缩从显示存储器12读出的图像数据，以生成压缩图像数据，并将生成的压缩图像数据写入OD存储器13。OD处理电路14基于从显示存储器12读取的图像数据和从OD存储器13读取的压缩图像数据执行过驱动处理。点域4

