

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4897995号
(P4897995)

(45) 発行日 平成24年3月14日 (2012.3.14)

(24) 登録日 平成24年1月6日 (2012.1.6)

(51) Int. Cl.

F I

GO 2 F 1/1368 (2006.01)

GO 2 F 1/1368

HO 1 L 29/786 (2006.01)

HO 1 L 29/78 6 1 2 C

HO 1 L 29/78 6 1 2 A

請求項の数 10 (全 19 頁)

(21) 出願番号	特願2000-338138 (P2000-338138)	(73) 特許権者	390019839
(22) 出願日	平成12年11月6日 (2000.11.6)		三星電子株式会社
(65) 公開番号	特開2001-194688 (P2001-194688A)		S a m s u n g E l e c t r o n i c s
(43) 公開日	平成13年7月19日 (2001.7.19)		C o . , L t d .
審査請求日	平成19年11月1日 (2007.11.1)		大韓民国京畿道水原市靈通区梅灘洞416
(31) 優先権主張番号	1999-48842		416, Maetan-dong, Yeongtong-gu, Suwon-si,
(32) 優先日	平成11年11月5日 (1999.11.5)		Gyeonggi-do, Republic of Korea
(33) 優先権主張国	韓国 (KR)		
(31) 優先権主張番号	2000-57036	(74) 代理人	100121382
(32) 優先日	平成12年9月28日 (2000.9.28)		弁理士 山下 託嗣
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100094145
			弁理士 小野 由己男
		(74) 代理人	100106367
			弁理士 稲積 朋子

最終頁に続く

(54) 【発明の名称】 液晶表示装置用薄膜トランジスタ基板

(57) 【特許請求の範囲】

【請求項 1】

行方向に形成されているゲート線を含むゲート配線と、
前記ゲート配線と絶縁されて交差し、列方向に形成されているデータ線を含むデータ配線と、

前記ゲート線及び前記データ線の交差で定義される行列形態の画素に形成されており、
前記データ線から画像信号の伝達を受ける画素電極と、

前記画素電極と重なって維持容量を形成し、行方向に形成される維持電極線及び前記維持電極線に連結され列方向に形成される維持電極を含む維持配線と、

列方向に隣接した前記画素の前記維持配線を電氣的に連結するために列方向に形成される維持配線連結部と、

両端が列方向に隣接した画素の前記維持配線と重なるように列方向に形成される修理用補助線と、

を含み、前記維持配線連結部と前記修理用補助線は、行方向に隣接する画素に対して交互に形成されている、液晶表示装置用薄膜トランジスタ基板。

【請求項 2】

前記維持配線連結部は、前記画素電極と同一層に形成されている請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 3】

前記修理用補助線は、前記データ配線と同一層に形成されている請求項 1 に記載の液晶

10

20

表示装置用薄膜トランジスタ基板。

【請求項 4】

前記維持配線と前記ゲート配線は同一な層で形成されている請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 5】

前記維持配線は、前記画素電極の端部と重なっている請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 6】

前記画素電極は角部が液晶分子を分割配向するために曲線化された四角形が数個連結されている形態または四角形またはのこぎり模様の多様な形態の開口部パターンを有する請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

10

【請求項 7】

基板と、

前記基板の上に形成されており、横方向にのびて走査信号を伝えるゲート線と前記ゲート線に連結されているゲート電極を含むゲート配線と、

前記基板の上に形成されており、横方向にのびている維持電極線及び前記維持電極線に連結され縦方向にのびている維持電極を含む維持配線と、

前記ゲート配線及び前記維持配線を覆っているゲート絶縁膜と、

前記ゲート絶縁膜上に形成されており、半導体からなる半導体層と、

前記ゲート絶縁膜の上部に形成されていて縦方向にのびて前記ゲート線と行列形態の画素を定義するデータ線、前記データ線に連結されていて前記半導体層の上部に形成されているソース電極、前記ソース電極と分離されて前記半導体層上に形成されており、前記ゲート電極を中心に前記ソース電極と対向するドレーン電極を含むデータ配線と、

20

前記半導体層を覆っている保護膜と、

前記画素に前記ドレーン電極と連結されて形成されており、前記維持配線と重なって維持容量を形成する画素電極と、

両端が前記ゲート配線を介して縦方向に隣接した画素の前記維持配線と重なるように縦方向にのびている修理用補助線と、

を含む液晶表示装置用薄膜トランジスタ基板。

【請求項 8】

30

前記データ配線と同一な層に形成されており、少なくとも隣接した前記画素の前記維持配線を互いに電氣的に連結する維持配線連結部をさらに含む請求項 7 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 9】

前記維持配線連結部と前記画素電極は、同一層に形成されている請求項 8 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 10】

前記維持配線連結部と前記画素電極は、前記保護膜上部に形成されている請求項 9 に記載の液晶表示装置用薄膜トランジスタ基板。

【発明の詳細な説明】

40

【0001】

【発明の属する技術分野】

本発明は液晶表示装置用薄膜トランジスタ基板に係わり、さらに詳しくは、維持容量を形成するために別途の独立配線を有する液晶表示装置用薄膜トランジスタ基板に関するものである。

【0002】

【従来の技術】

液晶表示装置は現在最も広く用いられている平板表示装置の一つであり、電極が形成されている二枚の基板とその間に挿入されている液晶層からなっており、電極に電圧を印加して液晶層の液晶分子を再配列させることによって透過する光の量を調節する表示装

50

置である。

【 0 0 0 3 】

液晶表示装置の中でも現在主に用いられるものは、二つの基板に画素電極と共通電極とが各々形成されており、画素電極に印加される電圧をスイッチングする薄膜トランジスタを有している液晶表示装置であって、薄膜トランジスタと画素電極は二つの基板のうちの一つと一緒に形成されることが一般的であり、薄膜トランジスタが形成された基板を液晶表示装置用薄膜トランジスタ基板という。

【 0 0 0 4 】

このような液晶表示装置用薄膜トランジスタ基板には互いに交差してマトリックス形態の画素領域を定義するゲート線とデータ線とが形成されており、ゲート線とデータ線とが交差する部分には薄膜トランジスタが形成されている。各々の画素領域には、薄膜トランジスタのスイッチング動作によってデータ線を通じて画像信号が伝達される画素電極が形成されている。

10

【 0 0 0 5 】

一方、このような液晶表示装置用薄膜トランジスタ基板には液晶蓄電器の電荷維持能力を補助及び維持させるために維持電極線が形成されている。このような維持電極線は画素電極と絶縁膜を媒介してに重なることにより維持容量を構成する。また、維持電極線には、画素電極と対向して液晶容量を形成する他の基板に形成されている共通電極に印加される共通電圧、またはゲート線に伝達されるゲート電圧が伝達される。

【 0 0 0 6 】

20

しかしながら、維持電極線に伝達された電圧はデータ線に伝達される画像信号の変化に影響を受けるため、位置によって維持電極線の電圧が変動する。このため、共通電極線の電圧には、維持容量に従う抵抗による信号の歪曲が発生し、画素の液晶容量を変化させることとなる。このことにより画面が震えるフリッカー（flicker）不良またはクロストーク（crosstalk）不良などの問題点が発生する。

【 0 0 0 7 】

【発明が解決しようとする課題】

本発明の課題は、維持電極線の電圧に対する歪曲を減らすことによってフリッカーまたはクロストーク不良を最小化することである。

【 0 0 0 8 】

30

また、本発明の他の課題は、ゲート線及びデータ線の不良を修理することができる配線構造を有する液晶表示装置用薄膜トランジスタ基板を提供することである。

【 0 0 0 9 】

【課題を解決するための手段】

このような課題を解決するために本発明による液晶表示装置用薄膜トランジスタ基板には、少なくとも互いに隣接した画素の維持電極線を連結する補助線が形成されており、互いに隣接した画素の維持電極線と両端とが重なる修理用補助線が形成されている。

【 0 0 1 0 】

本発明による液晶表示装置用薄膜トランジスタ基板にはゲート線を含むゲート配線が横方向に形成されており、データ線を含むデータ配線が縦方向に形成されている。ゲート線とデータ線との交差で定義される画素にはデータ線を通じて画像信号の伝達を受ける画素電極が形成されており、画素電極と重なって維持容量を形成し維持電極線と維持電極線に連結されている維持電極とを含む維持配線が形成されている。また、互いに隣接する画素の維持配線を電氣的に連結する維持配線連結部が形成されている。

40

【 0 0 1 1 】

この時、両端が互いに隣接する画素の維持配線と重なる修理用補助線をさらに含むことができる。

【 0 0 1 2 】

ここで、維持配線連結部は画素電極と同一の層で形成され、修理用補助線はデータ線と同一の層で形成され、維持配線はゲート配線と同一の層で形成されることが好ましい。

50

【 0 0 1 3 】

また、画素電極の端部は維持配線と重なることが好ましく、画素電極は多重領域で液晶分子を分割配向するために曲線化した角部を有する四角模様が多数で連結された形態、または四角模様、鋸模様または十字模様を有することができる。

【 0 0 1 4 】

さらに詳細に本発明による液晶表示装置用薄膜トランジスタ基板には、行方向に形成されているゲート線及びゲート線に連結されているゲート電極を含むゲート配線が絶縁基板上部に形成されており、行方向に維持電極線及び維持電極線に連結されている維持電極を含む維持配線が形成されている。また、基板の上部にはこれらを覆うゲート絶縁膜が形成されており、ゲート絶縁膜の上部には半導体層が形成されており、ゲート線と交差してマトリックス配列の画素を定義するデータ線、データ線と連結されていて半導体層の上部まで延長されたソース電極及びソース電極と分離されていて半導体層の上部まで延長されたドレーン電極を含むデータ配線が形成されている。それぞれの画素にはドレーン電極と電氣的に連結され維持配線と重なって維持容量を形成する画素電極が形成されており、少なくとも互いに隣接する画素の画素配線を連結する維持配線連結部が形成されている。

10

【 0 0 1 5 】

この時、修理用補助線において、維持配線連結部は画素電極と同一の層で保護膜の上部に形成されることができ、データ線と同一な層には両端が互いに隣接する画素の維持配線と重なる修理用補助線をさらに含むことができる。

【 0 0 1 6 】

20

【発明の実施の形態】

それでは、添付した図面を参考して本発明の実施例による液晶表示装置及びその製造方法について、本発明の属する技術分野にて通常の知識を有する者が容易に実施することができるように詳細に説明する。

【 0 0 1 7 】

図 1 は本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板の構造を概略的に示した配線図である。

【 0 0 1 8 】

図 1 のように、本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板には横方向に多数のゲート線 2 2 が形成されており、ゲート線 2 2 と交差してマトリックス形態の画素領域を定義するデータ線 6 2 が形成されている。それぞれの画素領域にはデータ線 6 2 を通じて画像信号が伝達される画素電極 8 2 が形成されており、ゲート線 2 2 とデータ線 6 2 とが交差する部分には、ゲート線 2 2 に連結されているゲート電極 2 4、データ線 6 2 に連結されているソース電極 6 5 及び画素電極 8 2 に連結されているドレーン電極 6 6 を含む薄膜トランジスタが形成されている。また、横方向には互いに平行して二重の維持電極線 2 6、2 8 が形成されており、互いに平行な維持電極線 2 6、2 8 はそれぞれの画素領域に縦方向に形成されている維持電極 2 7 を通じて連結されている。ここで、維持配線 2 6、2 7、2 8 は画素電極 8 2 と重なって維持容量を形成する。また、縦方向には互いに隣接した画素行の維持配線 2 6、2 7、2 8 に両端が重なっている修理用補助線 6 8 と、少なくとも互いに隣接した画素行の維持配線 2 6、2 7、2 8 を電氣的に連結する維持配線連結部 8 4 が形成されている。

30

40

【 0 0 1 9 】

このような本発明の実施例による液晶表示装置用薄膜トランジスタ基板の構造において、互いに隣接した維持配線 2 6、2 7、2 8 は維持配線連結部 8 4 を通じて互いに連結されているので、維持配線 2 6、2 7、2 8 を通じて伝達される維持容量用電圧の信号の歪曲を最小化させることができる。従って、クロストーク不良やフリッカー不良を最小化させることができる。

【 0 0 2 0 】

また、本発明の実施例による構造においてはゲート線 2 2 またはデータ線 6 2 が断線した場合、維持配線修理用補助線 6 8 及び維持配線連結部 8 4 を通じて配線の断線を修理する

50

ことができる。

【 0 0 2 1 】

例えば、A () 部分でデータ線 6 2 が断線した場合を考える。この場合、C 部分にレーザーを照射してデータ線 6 2 と維持電極線 2 6、2 8 を短絡し、B 部分にレーザーを照射して修理用補助線 6 8 と維持電極線 2 6、2 8 を短絡し、B 部分と C 部分の間の両外側の D 部分の維持電極線 2 6、2 8 を断線することにより、データ線 6 2 に伝達される画像信号が維持電極線 2 6、2 8 と修理用補助線 6 8 を迂回するように構成できる。

【 0 0 2 2 】

また、例えば、E () 部分でゲート線 2 2 が断線した場合を考える。この場合は、F 部分にレーザーを照射してゲート線 2 2 と維持電極線 2 6、2 8 及び維持配線連結部 8 4 を短絡させ、G 部分の維持電極線 2 6、2 8 及び維持配線連結部 8 4 を断線させることにより、ゲート信号が維持電極線 2 6、2 8 及び修理用補助線 6 8 を通じて迂回するようにする。この時、維持配線連結部 8 4 の代わりに修理用補助線 6 8 のみを用いることもできる。

【 0 0 2 3 】

ここで、修理用補助線 6 8 と維持配線連結部 8 4 とを互いに同一の層であって、画素電極 8 2 またはデータ線 6 2 と同一の層に形成することができ、互いに異なる層に形成することも可能である。本発明の実施例で維持配線 2 6、2 7、2 8 はゲート線 2 2 と同一の層に形成されており、修理用補助線 6 8 はデータ線 6 2 と同一の層に形成されており、維持配線連結部 8 4 は画素電極 8 2 と同一の層に形成されている。これについて図 2 及び図 3 を参照して具体的に説明することにする。

【 0 0 2 4 】

図 2 は本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板の構造を具体的に示した配置図であり、図 3 は図 2 で III - III' 線に沿って切断して示した断面図である。

【 0 0 2 5 】

まず、絶縁基板 1 0 の上にアルミニウム (A l) またはアルミニウム合金 (A l alloy)、モリブデン (M o) またはモリブデン - タングステン (M o W) 合金、クロム (C r)、タンタル (T a) などの金属または導電体で作られたゲート配線及び維持配線が形成されている。ゲート配線は横方向に延びている走査信号線またはゲート線 2 2 及びゲート線 2 2 の一部である薄膜トランジスタのゲート電極 2 4 を含み、ゲート配線はゲート線 2 2 の端部に連結されていて外部からの走査信号の印加を受けてゲート線 2 2 に伝達するゲートパッドをさらに含む構成とすることができる。そして、維持配線はゲート線 2 2 と平行して二重に形成されており、上板の共通電極に入力される共通電極電圧などの電圧を外部から印加される維持電極線 2 6、2 8 及び縦方向に形成されて二重の維持電極線 2 6、2 8 を互いに連結する維持電極 2 7 を含む。維持配線 2 6、2 7、2 8 は後述する画素電極 8 2 と重なって画素の電荷保存能力を向上させるための維持容量を形成する維持蓄電器を形成させるためのものである。

【 0 0 2 6 】

ここで、ゲート配線 2 2、2 4 及び維持配線 2 6、2 7、2 8 は単一層で形成することもできるが、二重層や三重層に形成することもできる。二重層以上に形成する場合には、一つの層は抵抗の小さい物質で形成し他の層は他物質、特に画素電極として用いられる I T O (indium zinc oxide) との接触特性の良い物質で作ることが好ましい。なぜかという、外部と電氣的に連結されるパッド部を補強するためにパッド部は、配線用物質と画素電極用物質である I T O と一緒に形成するからである。

【 0 0 2 7 】

ゲート配線 2 2、2 4 及び維持配線 2 6、2 7、2 8 の上には、窒化ケイ素 (S i N_x) などからなるゲート絶縁膜 3 0 が形成されてゲート配線 2 2、2 4 及び維持配線 2 6、2 7、2 8 を覆っている。

【 0 0 2 8 】

ゲート絶縁膜 3 0 の上には水素化非晶質ケイ素 (hydrogenated amorphous silicon) など

10

20

30

40

50

の半導体からなる半導体パターン 40 が形成されており、半導体パターン 40 の上には、リン (P) などの n 型不純物として高濃度にドーピングされている非晶質ケイ素などからなる抵抗性接触層 (ohmic contact layer) パターンまたは中間層パターン 55、56 が形成されている。

【0029】

接触層パターン 55、56 の上には、Mo または MoW 合金、Cr、Al または Al 合金、Ta などの導電物質からなる薄膜トランジスタのソース及びドレーン電極 65、66 が各々形成されており、ゲート絶縁膜 30 の上部には、ソース電極 65 と連結されておりゲート線 22 と交差して画素を定義するデータ線 62 が縦方向に形成されている。データ配線 62、65、66 は、データ線 62 の一端部に連結されて外部からの画像信号の印加を受けるデータパッドをさらに含む構成とすることができる。ゲート絶縁膜 30 の上部にはデータ配線 62、65、66 と同一の層でその両端が互いに隣接する画素行の隣接した維持電極線 26、28 と重なる修理用補助線 68 が縦方向に形成されている。前述したように、修理用補助線 68 とともに維持配線連結部 84 (図 1 参照) もデータ配線 62、65、66 と同一の層でゲート絶縁膜 30 の上部に形成することができる。

10

【0030】

データ配線 62、65、66 及び修理用補助線 68 もゲート配線 22、24 及び維持配線 26、27、28 と同様に単一層で形成することもできるが、二重層や三重層で形成することもできる。もちろん、二重層以上に形成する場合には、一つの層は抵抗の小さい物質で形成し他の層は他物質との接触特性の良い物質で作ることが好ましい。

20

【0031】

データ配線 62、65、66 と修理用補助線 68 及びこれらによって遮れない半導体パターン 40 の上には保護膜 72 が形成されている。この保護膜 72 は、ドレーン電極 66 を露出する接触孔 71 を有しており、またゲート絶縁膜 30 とともに維持電極線 26、28 を各々露出する接触孔 74 を有している。保護膜 72 は窒化ケイ素やアクリル系などの有機絶縁物質からなり得る。

【0032】

保護膜 72 の上には、薄膜トランジスタから画像信号を受けて上板の共通電極とともに電気場を生成する画素電極 82 が形成されている。画素電極 82 は ITO (indium tin oxide) または IZO (indium zinc oxide) などの透明な導電物質で作られ、接触孔 71 を通じてドレーン電極 66 と物理的・電氣的に連結されて画像信号の伝達を受ける。また、保護膜 72 の上部には、画素電極 82 と同一の層であって、接触孔 74 を通じて互いに隣接する維持配線 26、27、28 を電氣的及び物理的に連結する維持配線連結部 84 が形成されている。前述したように、修理用補助線 38 を維持配線連結部 84 と同一の層であって、保護膜 72 の上部に形成することができる。一方、保護膜 72 はゲートパッド及びデータパッドを露出する接触孔を有する構成とすることができ、画素電極と同一な層には接触孔を通じてゲートパッド及びデータパッドを覆う補助ゲートパッド及び補助データパッドを形成することができる。

30

【0033】

この時、維持配線 26、27、28 が画素電極 82 の端部から漏洩する光を遮断する光遮断膜として機能するように、図 2 のように、画素電極 82 の端部が維持配線 26、27、28 と重なるのが好ましい。また、液晶表示装置の視野角を改善するために液晶分子を分割配向するのが良いが、このために画素電極 82 は角部が曲線化した四角形が数個連結されている形態とすることができ、四角形またはのこぎり模様の多様な形態の開口部パターンを有する構成とすることもできる。このようにすることで、フリンジフィールド (fringe field) を形成して液晶分子を分割配向することができ、最も良い視野角を得るためには 4 分割配向された微小領域が一つの画素領域内に入っていることが好ましい。また、安定した分割配向を得るためには分割された微小領域の境界以外の所で転傾 (disclination) や不規則な組織 (texture) が発生しないようにするのが好ましく、隣接した微小領域の液晶方向子 (director) がなす角は 90 度になるようにするのが好ましい。この時、回

40

50

位や不規則な液晶分子の配列によって光が漏洩する場合、漏洩する光を遮断するために維持配線 26、27、28 の構造を多様に変えることができる。むしろ、画素電極 82 の模様によって画素電極 82 と対向する共通電極（図示せず）に多様な模様の開口部パターンを形成することができる。

【0034】

本発明の実施例では画素ごとに修理用補助線 68 または維持配線連結部 84 が形成されているが、多数の画素を単位に形成され得る。

【0035】

ここでは、画素電極 82 の材料の例として透明な ITO をあげたが、反射型液晶表示装置の場合、不透明な導電物質を使用しても構わない。

10

【0036】

前記のような本発明の実施例による液晶表示装置用薄膜トランジスタ基板を製造する方法について図面を参照して具体的に説明する。

【0037】

図 4 乃至図 7 は、本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板の製造方法をその工程順序にしたがって示した断面図である。

【0038】

先ず、図 4 のように、基板 10 の上部に低抵抗の導電物質を積層してマスクを利用した写真エッチング工程でパターニングし、ゲート配線 22、24 と維持配線 26、27、28（図 2 参照）を形成する。

20

【0039】

次に、図 5 のように、窒化ケイ素のような絶縁物質からなるゲート絶縁膜 30、非晶質ケイ素のような半導体物質からなる半導体層 40、ドーピングされた非晶質ケイ素のような導電性物質からなる抵抗性接触層 50 を化学気相蒸着法を用いて順次に積層し、マスクを利用した写真エッチング工程で半導体層 40 とその上部に抵抗性接触層 50 をパターニングする。

【0040】

次に、図 6 のように、低抵抗を有する導電物質を積層してマスクを利用した写真エッチング工程でパターニングし、データ配線 62、65、66（図 2 参照）と修理用補助線 68 を形成する。

30

【0041】

次に、データ配線 62、65、66 で遮らない中間層をエッチングして抵抗性接触層 50 をエッチングして抵抗性接触層を二つの部分 55、56 に分離し、ソース及びドレイン電極 65、66 の間の半導体層 40 を露出する。

【0042】

次に、図 7 のように、窒化ケイ素や酸化ケイ素または有機絶縁膜を積層して保護膜 72 を形成し、保護膜 72 をゲート絶縁膜 30 と共にマスクを利用した写真エッチング工程でパターニングし、ドレイン電極 66 及び維持配線 26、27、28（図 2 参照）を露出する接触孔 71、74 を形成する。

【0043】

40

次に、図 2 及び 3 のように、保護膜 72 の上部に IZO または ITO のような透明な導電物質を積層してマスクを利用した写真エッチング工程でパターニングし、画素電極 82 と維持配線連結部 84 を形成する。

【0044】

一方、4 枚のマスクを用いて薄膜トランジスタ基板を完成する製造方法は多様にあるが、一つの実施例を説明する。

【0045】

図 8 乃至図 14 は、本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序にしたがって示した断面図である。

【0046】

50

まず、図 8 に示すように、前記実施例と同一に基板 10 の上部に低抵抗の導電物質を積層してパターンニングし、ゲート配線 22、24 と維持配線 26、27、28 (図 2 参照) を形成する。

【0047】

次に、図 9 のように、窒化ケイ素からなるゲート絶縁膜 30、半導体層 40、中間層 50 を化学気相蒸着法を用いて連続に蒸着し、引き続き低抵抗の導電物質を含む導電体層 60 をスパッタリングなどの方法で蒸着した後、その上に感光膜を 1 μm 乃至 2 μm の厚さで塗布する。

【0048】

その後、マスクを通じて感光膜に光を照射した後に現像し、図 9 に示すように、感光膜パターン 112、114 を形成する。この時、感光膜パターン 112、114 の中で薄膜トランジスタのチャンネル部 (C)、つまり、ソース電極 65 とドレーン電極 66 との間に位置する第 1 部分 114 は、データ配線部及び修理用補助線部に対応する A 部分、つまり、データ配線 62、65、66 と修理用補助線 68 が形成される部分に位置した第 2 部分 112 より厚さが薄くなるようにし、その他の部分 (B) の感光膜は全て除去する。この時、チャンネル部 (C)に残っている感光膜 114 の厚さと A 部分に残っている感光膜 112 の厚さとの比は後述するエッチング工程における工程条件にしたがって異なるようにしなければならず、第 1 部分 114 の厚さを第 2 部分 112 の厚さの 1/2 以下にするのが好ましい。

【0049】

このように、位置によって感光膜の厚さを別にする方法は多様にありえ、A 領域の光の透過量を調節するために主にスリット (slit) や格子形態のパターンを形成したり半透明膜を使用する。

【0050】

この時、スリットの間位置したパターンの線幅やパターンの間の間隔、つまり、スリットの幅は露光時に使用する露光器の分解能より小さいのが好ましく、半透明膜を用いる場合にはマスクを製作する時、透過率を調節するために他の透過率を有する薄膜を用いたり厚さが異なる薄膜を用いることができる。

【0051】

このようなマスクを通じて感光膜に光を照射すると光に直接露出する部分では高分子が完全に分解され、スリットパターンや半透明膜が形成されている部分では光の照射量が少ないために高分子は完全分解しない状態であり、遮光幕で遮られた部分では高分子が殆ど分解されない。引き続き感光膜を現像すると、高分子分子が分解しない部分のみが残り、光が少なく照射された中央部分には光に全く照射されない部分より薄い厚さの感光膜を残すことができる。この時、露光時間を長くすると全ての分子が分解するので、そうならないようにしなければならない。

【0052】

このような薄い厚さの感光膜 114 はリフローが可能な物質からなる感光膜を用い、光が完全に透過することができる部分と光が完全に透過できない部分に分けられた通常のマスクで露光した後に現像し、リフローして感光膜が残留しない部分に感光膜の一部を流れるようにすることによって形成することもできる。

【0053】

次に、感光膜パターン 114 及びその下部の膜、つまり、導電体層 60、中間層 50 及び半導体層 40 に対するエッチングを進める。この時、A 部分にはデータ配線と修理用補助線及びその下部の膜がそのまま残っており、チャンネル部 (C) には半導体層だけが残っていなければならない、残り部分 (B) には前記 3 つの層 60、50、40 全てが除去されてゲート絶縁膜 30 が露出されなければならない。

【0054】

まず、図 10 に示したように、残り部分 (B) の露出されている導電体層 60 を除去してその下部の中間層 50 を露出させる。この過程では乾式エッチングまたは湿式エッチング

10

20

30

40

50

方法全てを使用することができ、この時、導電体層 60 はエッチングされて感光膜パターン 112、114 は殆どエッチングされない条件の下で行うのが良い。しかし、乾式エッチングの場合、導電体層 60 だけをエッチングして感光膜パターン 112、114 はエッチングされない条件をさがすのが難しいので、感光膜パターン 112、114 も共にエッチングされる条件の下で行うことができる。この場合には、湿式エッチングの場合より第 1 部分 114 の厚さを厚くしてこの過程で第 1 部分 114 が除去されてチャンネル部 (C) で導電体層 60 が露出されることが生じないようにする。

【0055】

導電体層 60 が Mo または MoW 合金、Al または Al 合金、Ta のうちのある一つである場合には、乾式エッチングや湿式エッチングのうちのいずれも可能である。しかし、Cr は乾式エッチング方法ではよく除去されないために、導電体層 60 が Cr である場合には湿式エッチングだけを用いるのが良い。導電体層 60 が Cr である湿式エッチングの場合には、エッチング液で CeNH_2O_3 を使用することができ、導電体層 60 が Mo や MoW である乾式エッチングの場合のエッチング気体としては、 CF_4 と HCl の混合気体や CF_4 と O_2 の混合気体を使用することができ、後者の場合には感光膜に対するエッチング比も殆ど同様とすることができる。

【0056】

このようにすると、図 10 に示したように、チャンネル部 (C) 及び A 部分の導電体層、つまり、ソース/ドレイン用導電体パターン 67 と修理用補助線用導電体パターン 68 のみが残って、その他部分 (B) の導電体層 60 は全て除去されてその下部の中間層 50 が露出される。この時、残っている導電体パターン 67、68 はソース及びドレイン電極 65、66 が分離されずに連結されている点を除くとデータ配線 62、65、66 及び修理用補助線 68 の形態と同一である。また、乾式エッチングを使用した場合、感光膜パターン 112、114 もある程度の厚さでエッチングされる。

【0057】

次に、図 11 に示すように、残り部分 (B) の露出された中間層 50 及びその下部の半導体層 40 を感光膜の第 1 部分 114 と共に乾式エッチング方法で同時に除去する。この時のエッチングは感光膜パターン 112、114 と中間層 50 及び半導体層 40 (半導体層と中間層はエッチング選択性が殆ど無い) が同時にエッチングされ、ゲート絶縁膜 30 はエッチングされない条件の下で行わなければならない。特に、感光膜パターン 112、114 と半導体層 40 に対するエッチング比が殆ど同一な条件でエッチングするのが好ましい。例えば、 SF_6 と HCl の混合気体や、 SF_6 と O_2 の混合気体を使用すると殆ど同一な厚さで二つの膜をエッチングすることができる。感光膜パターン 112、114 と半導体層 40 に対するエッチング比が同一な場合、第 1 部分 114 の厚さは半導体層 40 と中間層 50 の厚さを合せたものと同じであるかそれより小さくしなければならない。

【0058】

このようにすると、図 11 に示したように、チャンネル部 (C) の第 1 部分 114 が除去されてソース/ドレイン用導電体パターン 67 が露出され、残り部分 (B) の中間層 50 及び半導体層 40 が除去されてその下部のゲート絶縁膜 30 が露出される。一方、A 部分の第 2 部分 112 もまたエッチングされるので厚さが薄くなる。また、この段階で半導体パターン 40 が完成する。

【0059】

引き続き、アッシング (ashing) を通じてチャンネル部 (C) のソース/ドレイン用導電体パターン 67 の表面に残っている感光膜クズを除去する。

【0060】

その後、図 12 に示したようにチャンネル部 (C) のソース/ドレイン用導電体パターン 67 及びその下部のソース/ドレイン用中間層パターン 50 をエッチングして除去する。この時、エッチングはソース/ドレイン用導電体パターン 67 と中間層パターン 50 全てに対して乾式エッチングだけで進めることができ、ソース/ドレイン用導電体パターン 67 に対しては湿式エッチングで、中間層パターン 50 に対しては乾式エッチングで行い得

10

20

30

40

50

る。前者の場合、ソース/ドレイン用導電体パターン67と中間層パターン50のエッチング選択比が大きい条件の下でエッチングを行うのが好ましく、これはエッチング選択比が大きい場合、エッチング終点をさがすのが難しくチャンネル部(C)に残る半導体パターン40の厚さを調節するのが容易ではないためである。例えば、 SF_6 と O_2 の混合気体を使用してソース/ドレイン用導電体パターン67をエッチングすることがある。湿式エッチングと乾式エッチングを交互にする後者の場合には湿式エッチングされるソース/ドレイン用導電体パターン67の側面はエッチングされるが、乾式エッチングされる中間層パターン50は殆どエッチングされないで階段模様に作られる。中間層パターン50及び半導体パターン40をエッチングする時に使用するエッチング気体の例としては、前記に言及した CF_4 と HCl の混合気体や CF_4 と O_2 の混合気体があり、 CF_4 と O_2 を使用すると均一な厚さで半導体パターン40を残すことができる。この時、図12に示したように、半導体パターン40の一部が除去されて厚さが小さくなることがあり、感光膜パターンの第2部分112もこの時にある程度の厚さでエッチングされる。この時のエッチングはゲート絶縁膜30がエッチングされない条件で行わなければならない、第2部分112がエッチングされてその下部のデータ配線62、65、66及び修理用補助線68が露出されることがないように感光膜パターンが厚いのが好ましい。

10

【0061】

このようにすると、ソース電極65とドレイン電極66が分離されながらデータ配線62、65、66及び修理用補助線68とその下部の接触層パターン55、56、58が完成する。

20

【0062】

最後に、A部分に残っている感光膜第2部分112を除去する。しかし、第2部分112の除去はチャンネル部(C)ソース/ドレイン用導電体パターン67を除去した後、その下の中間層パターン50を除去する前に行うこともできる。

【0063】

前述したように、湿式エッチングと乾式エッチングを交互にしたり乾式エッチングだけを使用することができる。後者の場合には一つの種類のエッチングだけを使用するので工程が比較的簡便であるが、適したエッチング条件をさがすのがむずかしい。反面、前者の場合にはエッチング条件をさがすのが比較的にやさしいが、その工程が後者に比べて面倒な点がある。

30

【0064】

このようにしてデータ配線62、65、66及び修理用補助線68を形成した後、図13に示したように窒化ケイ素をCVD方法で蒸着して保護膜70を形成する。引き続き、ゲート絶縁膜30と共にパターニングし、ドレイン電極66と維持配線26、27、28を露出する接触孔71、74を形成する。

【0065】

最後に、図14のように、前述したようにITOまたはIZOを蒸着してマスクを使用し、エッチングしてドレイン電極66と連結される画素電極82を形成する。この時、接触孔74を通じて互いに隣接する画素の維持配線を電氣的に連結する維持配線連結部84を形成する。

40

【0066】

このようにすると一つのマスクを利用した写真エッチング工程でデータ配線62、65、66と中間層パターン55、56及び半導体パターン40を共に形成することができて製造費用を減らすことができる。

【0067】

このような場合には、図2及び図3の構造と異なって半導体層40及び抵抗性接触層55、56はデータ配線62、65、66の模様によって形成される。この時、データ配線62、65、66と中間層パターン55、56は同一パターンで形成し、ソース電極65とドレイン電極66の間のチャンネル部を除いた半導体パターン40はデータ配線62、65、66及び中間層パターン55、56と同一パターンで形成する。むろん、修理用補助

50

線 6 8 の下部にも半導体層と中間層が残留する。

【 0 0 6 8 】

このような本発明の実施例による維持配線連結部を有する液晶表示装置用薄膜トランジスタ基板は捩じれネマチック方式 (twisted nematic mode)、または垂直配向方式 (vertical align mode) に用いられ、図面を参照して回路図について説明する。

【 0 0 6 9 】

図 1 5 は、本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した回路図である。

【 0 0 7 0 】

図 1 5 のように、横方向に多数のゲート線 2 2 が形成されており、ゲート線 2 2 と交差してマトリックス形態の画素領域を定義するデータ線 6 2 が形成されている。それぞれの画素領域にはゲート線 2 2 に連結されているゲート電極 2 4、データ線 6 2 に連結されているソース電極 6 5 及び画素電極 8 2 に連結されているドレーン電極 6 6 を含む薄膜トランジスタ (TFT) が形成されている。また、それぞれの画素領域には画素電極 8 2 と維持電極線 2 6、2 8 を両端子として維持容量を有する維持蓄電器 (C_{st}) 及び画素電極 8 2 と共通電極 (図示せず) を両端子として液晶容量を有する液晶蓄電器 (C_{LC}) が形成されている。また、縦方向には互いに隣接した画素行の維持配線 2 6、2 7、2 8 を電氣的に連結する維持配線連結部 8 4 が形成されている。ここで、維持配線連結部 8 4 はそれぞれの画素に形成されている。

【 0 0 7 1 】

一方、互いに平行に同一な基板に形成されて殆ど平行に形成して液晶分子を駆動する平面駆動方式の液晶表示装置用薄膜トランジスタ基板にも少なくとも互いに隣接する画素の維持蓄電器の一端子を電氣的に連結する構造を維持配線連結部を形成することができ、図 1 6 及び図 1 7 を参照して具体的に説明する。

【 0 0 7 2 】

図 1 6 は本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した配置図であり、図 1 7 は図 1 6 のXVII - XVII' 線に沿って切断した断面図である。

【 0 0 7 3 】

図 1 6 及び図 1 7 のように、絶縁基板 1 0 上にゲート配線及び共通配線が形成されている。ゲート配線は横方向にのびている走査信号線またはゲート線 2 2、ゲート線 2 2 の一部である薄膜トランジスタのゲート電極 2 4 及びゲート線 2 2 の端に連結されており外部からの走査信号の印可を受けてゲート線 2 2 に伝達するゲートパッド 2 5 を含む。また、共通配線はゲート線 2 2 と平行に二重で形成されている共通電極線 2 3、2 9 及び縦方向に形成され共通電極線 2 3、2 9 に連結されている共通電極 2 1 を含む。共通電極線 2 3、2 9 は後述する画素電極線 6 3、6 9 と重なって画素の電荷保存能力を向上させるための維持容量を形成する維持蓄電器を形成するためのものである。

【 0 0 7 4 】

ゲート配線 2 2、2 4、2 5 及び共通配線 2 3、2 1、2 9 上には窒化ケイ素 (SiN_x) などからなるゲート絶縁膜 3 0 が形成されてゲート配線 2 2、2 4、2 5 及び維持配線 2 1、2 3、2 9 を覆っている。

【 0 0 7 5 】

ゲート絶縁膜 3 0 上には水素化非晶質シリコン (hydrogenated amorphous silicon) などの半導体からなる半導体パターン 4 0 が形成されており、半導体パターン 4 0 上には磷 (P) などの n 型不純物で高濃度でドーピングされている非晶質ケイ素などからなる抵抗性接触層 (ohmic contact layer) パターンまたは中間層パターン 5 5、5 6 が形成されている。ここで、半導体層 4 0 は後述するデータ線 6 2 に沿って縦方向に形成されており、データ線 6 2 とゲート線 2 2 とが交差する部分には他の部分より広く形成されることによりデータ線 6 2 の断線を最少化する。

【 0 0 7 6 】

接触層パターン 5 5、5 6 上には薄膜トランジスタのソース及びドレーン電極 6 5、6 6

10

20

30

40

50

が各々形成されており、ゲート絶縁膜 30 の上部にはソース電極 65 と連結されており、ゲート線 22 と交差して画素を定義するデータ線 62 が縦方向に形成されている。データ配線 62、65、66 はデータ線 62 の一端部に連結され外部からの画像信号の印加を受けるデータパッド 64 を含む。また、ゲート絶縁膜 30 の上部には横方向にのびて共通電極線 23、29 と重なって維持容量を形成する画素電極線 63、69 と画素電極線 63、69 と連結されており共通電極 21 と液晶分子を駆動するために基板 10 にほぼ平行な電氣場を形成する画素電極 61 とを含む画素配線が形成されており、画素配線 61、63、69 はドレーン電極 66 と電氣的に連結されている。また、ゲート絶縁膜 30 の上部にはデータ配線 62、64、65、66 と同一の層で両端が互いに隣接する画素行の隣接した共通電極線 23、29 と重複する修理用補助線 68 が縦方向に形成されている。前述のよう

10

【0077】

データ配線 62、64、65、66 と修理用補助線 68 及びこれらによって覆われない半導体パターン 40 の上には保護膜 72 が形成されており、保護膜 72 はゲート絶縁膜 30 と共に共通電極線 23、29 を各々露出させる接触孔 74、ゲートパッド 25 及びデータパッド 64 を露出させる接触孔 75、78 及びデータ線 62 を露出させる接触孔 76 を有している。

【0078】

保護膜 72 上には接触孔 76 を通じてデータ線 62 と連結されると共に重なっている補助データ線 80 及び接触孔 78 を通じてデータパッド 64 と連結されている補助データパッド 88 を含む補助データ配線が金属のような導電物質で形成されている。また、保護膜 72 上には接触孔 75 を通じてゲートパッド 25 と連結されている補助ゲート電極 85 が形成されており、接触孔 74 を通じて互いに隣接する画素の維持配線 21、23、29 を電氣的及び物理的に連結する共通配線連結部 84 が形成されている。ここで、補助データ配線 80、88 及び補助ゲートパッド 85 はパッド部の信頼性を向上させるためにITOまたはIZOなどのような導電物質で形成することもできる。

20

【0079】

このような本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の製造方法の大部分は第1実施例による製造方法と同様である。

30

【0080】

しかし、共通配線 21、23、29 はゲート配線 22、24、25 と共に形成し、画素配線 61、63、69 はデータ配線 62、64、65、66 と共に形成、保護膜 72 の上部に補助データ配線 80、85、88 を形成する。

【0081】

図9は本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した回路図である。

【0082】

図9に示されているように、大部分の構造は図6と同一である。

しかし、維持蓄電器 (C_{st}) 及び液晶蓄電器 (C_{LC}) の両端者が画素配線 63、69 と共通配線 23、29 に連結されている。

40

【0083】**【発明の効果】**

本発明の実施例のように、維持配線連結部を通じて互いに隣接する画素の維持配線を連結することによって維持電圧の信号歪曲を最小化することができ、クロストーク及びフリッカー不良を最小化することができる。また、維持配線連結部または修理用補助線を設けることによってゲート線またはデータ線の断線不良を修理することができる。

【図面の簡単な説明】

【図1】本発明の実施例による液晶表示装置用薄膜トランジスタの構造を概略的に示した配線図である。

50

【図 2】本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板の構造を具体的に示した配置図である。

【図 3】図 2 で III - III' 線に沿って切断して示した断面図である。

【図 4】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の一つの製造方法とその工程順序によって示した断面図である。

【図 5】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の一つの製造方法とその工程順序によって示した断面図である。

【図 6】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の一つの製造方法とその工程順序によって示した断面図である。

【図 7】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の一つの製造方法とその工程順序によって示した断面図である。

10

【図 8】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図 9】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図 10】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図 11】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図 12】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

20

【図 13】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図 14】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図 15】本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した回路図である。

【図 16】本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ基板の構造を具体的に示した配置図である。

【図 17】図 7 で XVII - XVII' 線に沿って切断して示した断面図である。

30

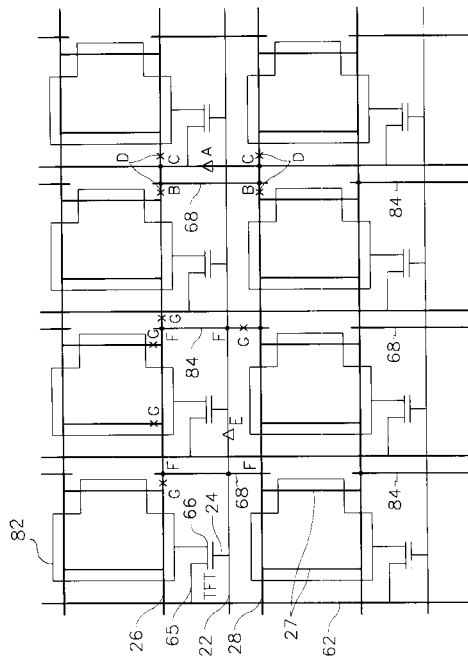
【図 18】本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した回路図である。

【符号の説明】

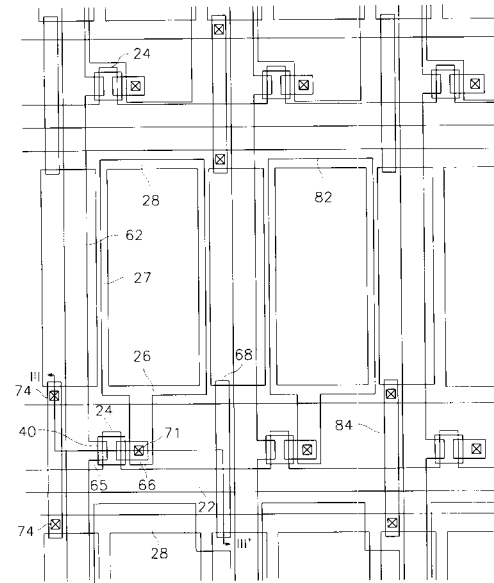
- 10 絶縁基板
- 22 ゲート線
- 24 ゲート電極
- 26、28 維持電極線
- 27 維持電極
- 30 ゲート絶縁膜
- 40 半導体パターン
- 55、56 中間層パターン
- 62 データ線
- 65 ソース電極
- 66 ドレイン電極
- 68 修理用補助線
- 71、74 接触孔
- 72 保護膜
- 82 画素電極
- 84 維持配線連結部

40

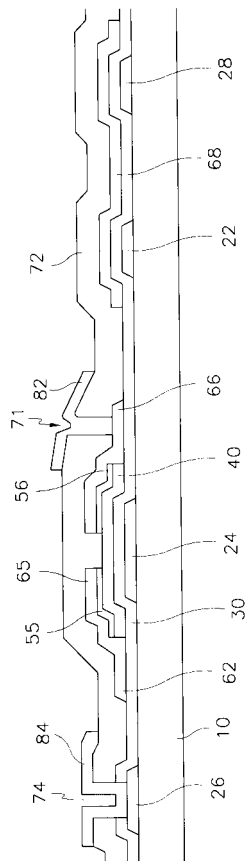
【図 1】



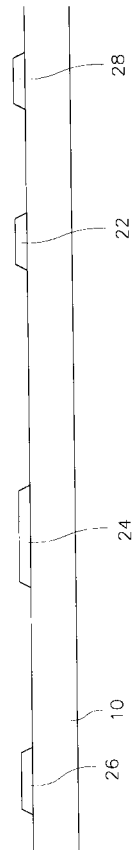
【図 2】



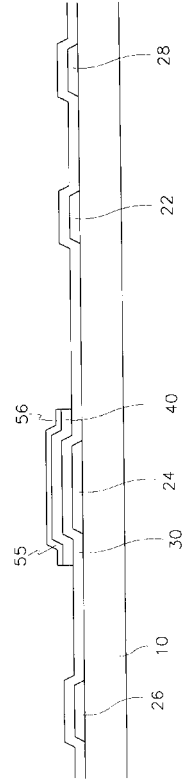
【図 3】



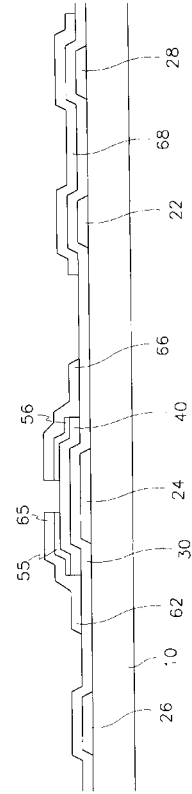
【図 4】



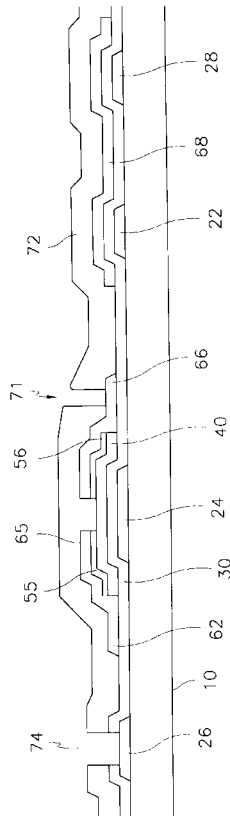
【図 5】



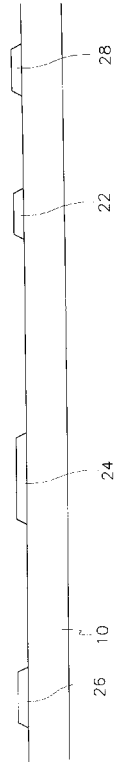
【図 6】



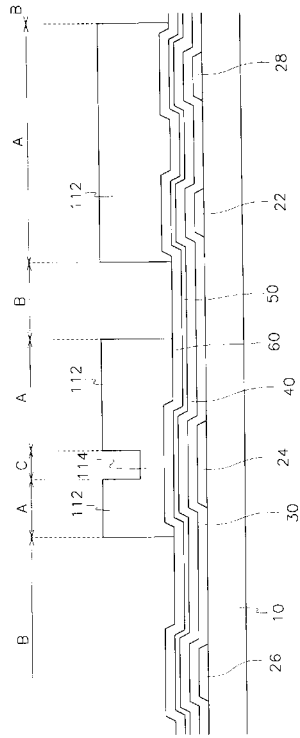
【図 7】



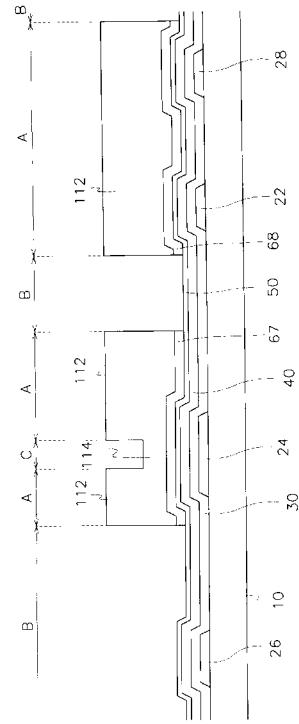
【図 8】



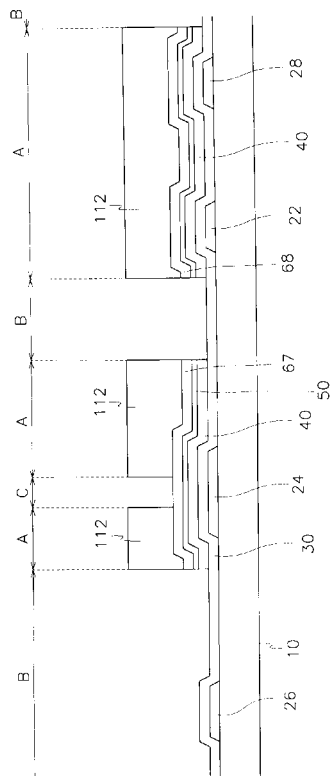
【図 9】



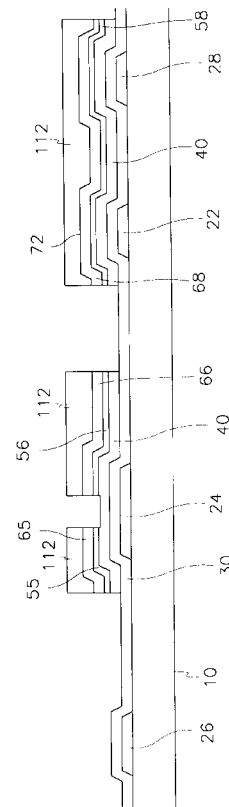
【図 10】



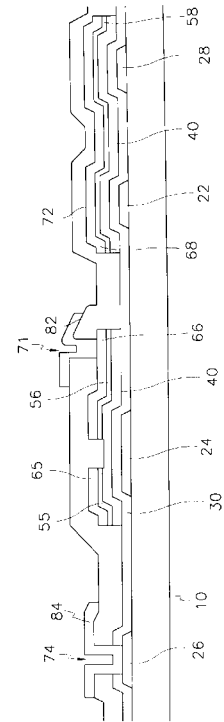
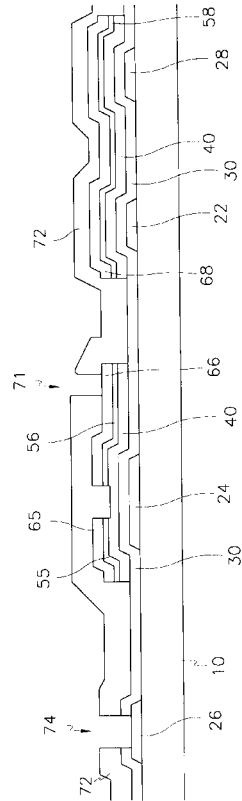
【図 11】



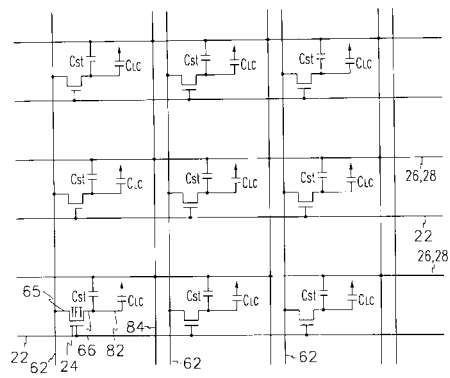
【図 12】



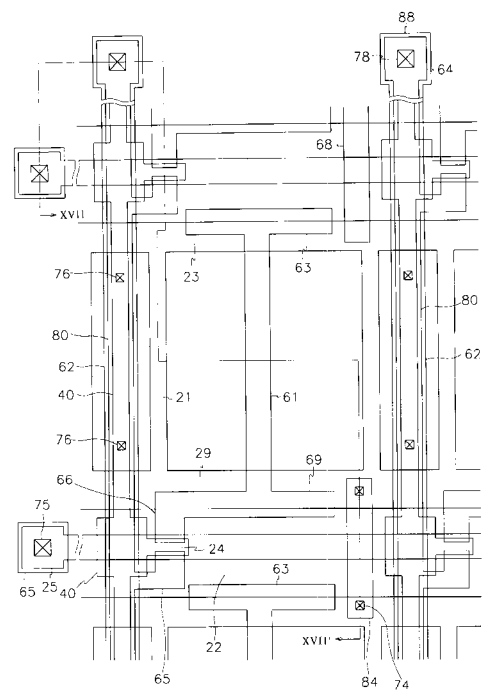
【 図 1 4 】



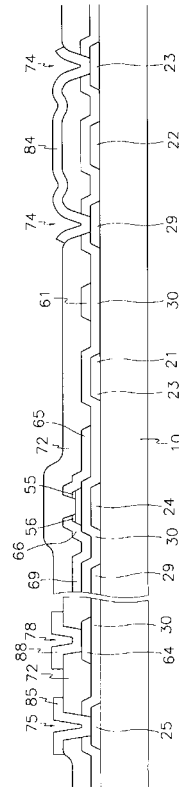
【 図 1 5 】



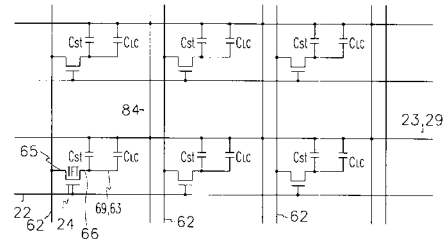
【 図 1 6 】



【図 17】



【図 18】



フロントページの続き

(72)発明者 朴 雲 用

大韓民国京畿道水原市八達区梅灘1洞住公5団地アパート521棟1107号

審査官 前川 慎喜

(56)参考文献 特開平06-301059(JP,A)

特開平09-160075(JP,A)

特開平06-294975(JP,A)

特開平09-311642(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368

专利名称(译)	用于液晶显示器件的薄膜晶体管基板		
公开(公告)号	JP4897995B2	公开(公告)日	2012-03-14
申请号	JP2000338138	申请日	2000-11-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	朴雲用		
发明人	朴雲用		
IPC分类号	G02F1/1368 H01L29/786 G02F1/136 G02F1/1362 H01L21/77 H01L21/84 H01L27/12 H01L27/13		
CPC分类号	G02F1/136213 G02F2001/136272 H01L27/124 H01L27/1255 H01L27/1288		
FI分类号	G02F1/1368 H01L29/78.612.C H01L29/78.612.A G02F1/136.500		
F-TERM分类号	2H092/JA24 2H092/JA37 2H092/JA41 2H092/JB69 2H092/JB73 2H092/MA17 2H092/NA13 2H092/NA15 2H092/NA25 2H192/AA24 2H192/BA13 2H192/BB02 2H192/BC31 2H192/CB05 2H192/CB46 2H192/CC04 2H192/CC57 2H192/DA14 2H192/DA15 2H192/DA32 2H192/EA04 2H192/FA65 2H192/HA44 2H192/HB37 2H192/HB49 2H192/HB63 5F110/AA27 5F110/AA30 5F110/BB01 5F110/CC07 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/FF03 5F110/FF29 5F110/GG02 5F110/GG15 5F110/GG44 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK09 5F110/HK16 5F110/HK21 5F110/HK25 5F110/HK33 5F110/HK34 5F110/HL07 5F110/NN02 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN72 5F110/NN73 5F110/QQ09		
代理人(译)	山下大沽嗣		
优先权	1019990048842 1999-11-05 KR 1020000057036 2000-09-28 KR		
其他公开文献	JP2001194688A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为具有布线结构的液晶显示装置提供薄膜晶体管（TFT）基板，其中通过减少维持电极线的电压的失真来最小化闪烁或差的串扰，并且失败可以修复栅极线和数据线。解决方案：用于液晶显示装置的TFT基板10包括：栅极布线22，包括在行方向上形成的栅极线；数据布线，包括与栅极布线在绝缘状态下交叉的数据线62，并且形成在列方向，像素电极，形成在由栅极线和数据线的交叉限定的矩阵形式的像素上，并接收来自数据线的图像信号的传输，维护布线包括形成的维护电极保持能力覆盖像素电极，并且与维护电极线26,28和维护电极线连接，以及维护配线的连接部分，其电连接相邻像素的维护配线。

