

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4875482号
(P4875482)

(45) 発行日 平成24年2月15日(2012.2.15)

(24) 登録日 平成23年12月2日(2011.12.2)

(51) Int.Cl. F I
GO2F 1/1368 (2006.01) GO2F 1/1368
GO2F 1/1335 (2006.01) GO2F 1/1335 520

請求項の数 9 (全 15 頁)

(21) 出願番号	特願2006-348295 (P2006-348295)	(73) 特許権者	501426046
(22) 出願日	平成18年12月25日 (2006.12.25)		エルジー ディスプレイ カンパニー リ
(62) 分割の表示	特願2003-187598 (P2003-187598)		ミテッド
原出願日	平成15年6月30日 (2003.6.30)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
(65) 公開番号	特開2007-79612 (P2007-79612A)	(74) 代理人	100110423
(43) 公開日	平成19年3月29日 (2007.3.29)		弁理士 曾我 道治
審査請求日	平成19年1月24日 (2007.1.24)	(74) 代理人	100084010
審判番号	不服2010-27477 (P2010-27477/J1)		弁理士 古川 秀利
審判請求日	平成22年12月6日 (2010.12.6)	(74) 代理人	100094695
(31) 優先権主張番号	2002-088289		弁理士 鈴木 憲七
(32) 優先日	平成14年12月31日 (2002.12.31)	(74) 代理人	100111648
(33) 優先権主張国	韓国 (KR)		弁理士 梶並 順
		(74) 代理人	100147566
			弁理士 上田 俊一

最終頁に続く

(54) 【発明の名称】 反射型液晶表示装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

第 1 画素領域及び第 2 画素領域を有する基板上部にゲート配線を形成する段階と、
 前記ゲート配線と交差して前記第 1 画素領域及び第 2 画素領域を定義するデータ配線を形成する段階と、

前記ゲート配線及びデータ配線と連結され、ゲート電極、アクティブ層、ソース電極とドレイン電極を含む薄膜トランジスタを形成する段階と、

前記薄膜トランジスタの上部の前記第 1 画素領域及び第 2 画素領域各々に、相互に第 1 ギャップだけ離隔されて前記第 1 画素領域及び第 2 画素領域のデータラインを完全に覆う第 1 反射電極及び第 2 反射電極を形成する段階と、

前記第 1 反射電極及び第 2 反射電極を含む基板全面に感光性有機膜を形成する段階と、

前記基板の下部から光を照射して、前記感光性有機膜を前記第 1 ギャップを通過した光に露出させて連続的に現像して前記第 1 反射電極と第 2 反射電極との間の第 1 ギャップをすべて満たすようパターン化したスペーサーを形成する段階とを含み、

前記データ配線は、前記スペーサーを挟む前記第 1 反射電極及び第 2 反射電極の下部位置に相互に第 2 ギャップだけ離隔された第 1 ライン及び第 2 ラインで構成された

ことを特徴とする反射型液晶表示装置の製造方法。

【請求項 2】

前記感光性有機膜は、ネガティブタイプのフォトリジストであることを特徴とする請求項 1 に記載の反射型液晶表示装置の製造方法。

【請求項 3】

前記基板は、前記第 1 反射電極及び第 2 反射電極が形成されている第 1 面と、前記第 1 面と向い合っ前記第 1 ギャップを通過する光はその外側から入射される第 2 面を有することを特徴とする請求項 1 に記載の反射型液晶表示装置の製造方法。

【請求項 4】

前記第 1 反射電極と前記第 1 ラインが重なる第 1 重畳面積は、前記第 2 反射電極と前記第 2 ラインが重なる第 2 重畳面積と実質的に同一なことを特徴とする請求項 1 に記載の反射型液晶表示装置の製造方法。

【請求項 5】

前記第 1 反射電極及び第 2 反射電極は、前記ドレイン電極に連結され、前記ゲート電極は、前記ゲート配線に連結され、前記ソース電極は、前記データ配線に連結されることを特徴とする請求項 1 に記載の反射型液晶表示装置の製造方法。

10

【請求項 6】

前記第 1 反射電極及び第 2 反射電極は、銀 (Ag)、アルミニウム (Al) とアルミニウム合金のうち一つで構成されたことを特徴とする請求項 1 に記載の反射型液晶表示装置の製造方法。

【請求項 7】

前記第 1 反射電極及び第 2 反射電極各々は、前記第 1 画素領域及び第 2 画素領域に対応する部分に凹凸状を有することを特徴とする請求項 1 に記載の反射型液晶表示装置の製造方法。

20

【請求項 8】

第 1 画素領域及び第 2 画素領域を有する第 1 基板上部にゲート配線を形成する段階と、前記ゲート配線と交差して前記第 1 画素領域及び第 2 画素領域を定義するデータ配線を形成する段階と、

前記ゲート配線及びデータ配線と連結され、ゲート電極、アクティブ層、ソース電極及びドレイン電極を含む薄膜トランジスタを形成する段階と、

前記薄膜トランジスタの上部の前記第 1 画素領域及び第 2 画素領域各々に、相互に第 1 ギャップだけ離隔されて前記第 1 画素領域及び第 2 画素領域のデータラインを完全に覆う第 1 反射電極及び第 2 反射電極を形成する段階と、

前記第 1 反射電極及び第 2 反射電極を含む基板全面に感光性有機膜を形成する段階と、
前記基板の下部から光を照射して、前記感光性有機膜を前記第 1 ギャップを通過した光に露出させて連続的に現像して前記第 1 反射電極及び第 2 反射電極間の第 1 ギャップをすべて満たすようパターン化したスペーサーを形成する段階と、

30

第 2 基板上部にカラーフィルター層を形成する段階と、

前記カラーフィルター層上部に共通電極を形成する段階と、

前記第 1 反射電極及び第 2 反射電極が前記共通電極を向い合うように前記第 1 基板及び第 2 基板を合着する段階と、

前記第 1 反射電極及び第 2 反射電極と前記共通電極との間に液晶層を形成する段階とを含み、

前記データ配線は、前記スペーサーを挟む前記第 1 反射電極及び第 2 反射電極の下部位置に相互に第 2 ギャップだけ離隔された第 1 ライン及び第 2 ラインで構成された

40

ことを特徴とする反射型液晶表示装置の製造方法。

【請求項 9】

前記パターン化したスペーサーは、前記共通電極と接触することを特徴とする請求項 7 に記載の反射型液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特にパターン化したスペーサーを含んでデータ配線の形態が改善された反射型液晶表示装置の製造方法に関する。

50

【背景技術】

【0002】

一般的に、液晶表示装置は、光源の利用方法によってバックライトを利用する透過型液晶表示装置と外部の光源を利用する反射型液晶表示装置に分類できる。透過型液晶表示装置は、光源にバックライトを用いるので全体電力の2/3以上を消費する反面、反射型液晶表示装置は、バックライトが必要ないために電力及びバッテリー消費を減らすことができる。ところが、反射型液晶表示装置は外部の光源がないために輝度が充分でなくて明暗比が小さい問題点がある。

【0003】

明暗比を高めるために、一般的に、反射型液晶表示装置ではブラックマトリックスを用い、ブラックマトリックスは光が反射される領域を減らして輝度を低くめる役割をする。

【0004】

以下、図1を参照して一般的な反射型液晶表示装置の構成を概略的に説明する。図1に示したように、液晶パネルは、第1基板(上部基板)23と第2基板(下部基板)6が所定間隔離隔して合着されるようになっており、前記第1基板23と向い合う第2基板6の一面には相互に垂直に交差して画素領域Pを定義するデータ配線17とゲート配線5が構成され、前記両配線の交差点には薄膜トランジスタTが構成される。

【0005】

前記画素領域Pには薄膜トランジスタTと接触する反射電極(画素電極)18が構成される。この時、反射電極18を形成する物質としては、導電性と反射率が優れたアルミニウム(A1)とこれを含んだ合金形態の導電性物質を主に用いる。

【0006】

一方、前記第2基板6と向い合う第1基板23の一面には、格子状のブラックマトリックス21と、格子内部のオープン部、すなわち前記画素領域Pに対応する領域にサブカラーフィルター22a、22b、22cを含むカラーフィルター層22が構成されて、カラーフィルター層22とブラックマトリックス21を含む第1基板23の全面には透明な共通電極24が構成される。

【0007】

前記第1基板23及び第2基板6の離隔された空間には、液晶層20が構成される。この時、図示しなかったが前記第1基板と第2基板間の離隔空間を維持するための手段にスペーサーを用いる。前記スペーサーは、一般的に丸い形状のボールスペーサーを用いるようになっており、下部基板を製作した後、所定の方法で前記ボールスペーサーを散布して構成する。

【0008】

図2は、第1基板と第2基板間に前記ボールスペーサーが構成された形状を示した断面図である。図示したように、第1基板23と第2基板6の離隔空間にスペーサー40が構成される。前記スペーサー40の周辺に液晶20が位置する。ところが、前記スペーサー40の周辺に位置した液晶20aは、スペーサー40の影響により前記スペーサー40から遠く離れた液晶20bと配向特性が違うように現れる。

【0009】

その結果、暗状態(dark state)である時、前記スペーサー40の周辺に光Lが通過するようになって光漏れ不良が発生する。

【0010】

前記ボールスペーサー40は、基板の全面に対して均等に分布できなく密集される傾向があつて、基板の内部で微細に移動して配向膜の表面を損傷させる問題がある。また、高速応答を必要とする液晶パネルでは、前記第1及び第2基板のセルギャップが非常に薄くなければならないが、このようなギャップを維持するためのスペーサーの大きさを最小化する難しさがある。

【0011】

したがって、このような問題を解決するために、従来、上部基板または下部基板に前記

10

20

30

40

50

スペーサーを直接パターニングする方法が提案された。

【0012】

図3は、従来のパターン化したスペーサーが構成された液晶表示装置の一部断面図である。図示したように、第1基板50と第2基板60が離隔して構成され、前記第1基板50の向い合う一面には、ゲート電極52とアクティブ層54とソース電極56及びドレイン電極58を含む薄膜トランジスタTが構成され、前記ドレイン電極58と接触する画素電極59が構成される。

【0013】

前記第2基板60の向い合う一面には、前記薄膜トランジスタTに対応してブラックマトリクス62が構成され、前記画素領域Pに対応してカラーフィルター64が構成される。前記カラーフィルター64の全面には透明共通電極66が構成される。

10

【0014】

前述した構成において、前記第1基板50と第2基板60の間に有機膜をパターニングして形成した柱状のパターン化したスペーサー68が構成される。前記パターン化したスペーサー68は、第1基板50及び第2基板60に構成できるが、平らな面を多く確保することができる前記第2基板60であるカラーフィルター基板に形成することが一般的である。

【0015】

前記パターン化したスペーサー68は、所望する位置に配置でき、基板と密着してかたく安定したギャップを維持する長所がある。また、画素部に形成しないために、スペーサー68によった光漏れ不良を防止できる長所がある。

20

【0016】

前記パターン化したスペーサーは、ネガティブ(negative)またはポジティブ(positive)特性を示す感光性有機膜を利用して形成するが、以下、図面を参照してパターン化したスペーサー形成方法を説明する。

【0017】

図4Aないし図4Bを参照して、ポジティブ特性の感光性有機膜を利用してパターン化したスペーサー形成方法を説明する。図4Aに示したように、基板80上にブラックマトリクス82を形成して、ブラックマトリクス82の離隔領域に対応して赤、緑、青のサブカラーフィルター84a、84b、84cを含むカラーフィルター層84を構成する。

30

【0018】

前記カラーフィルター層84の上部に透明共通電極86を形成して、共通電極86が形成された基板80の全面にネガティブ(negative)特性を有する有機物質(ネガティブフォトレジスト(PR))を塗布して有機膜88を形成する。

【0019】

この時、ネガティブPRは溶媒(solvent)と感光剤(sensitizer)と樹脂(resin)で構成され、一般的に紫外線(UV)によって波長別吸収帯の感光剤の開始によって樹脂を架橋結合(cross-linking)させる。架橋結合された架橋体は、現像液により溶解できない特性を有する。

40

【0020】

次に、前記有機膜88の上部に透過部Cと遮断部Dで構成されたマスクMを配置させる。この時、前記透過部Cは、ブラックマトリクス82に対応して構成される。

【0021】

続いて、図4Bに示したように、前記マスクMの上部に光を照射して下部の有機膜88を露光して現像すれば、先に説明した特性によって、前記光が遮断された部分が除去されて、所望する形状のパターン化したスペーサー90を形成できる。

【0022】

以下、図5Aないし図5Bを参照して、ポジティブ特性の感光性有機膜を利用したスペーサー形成方法を説明する。図5Aに示したように、基板80上にブラックマトリクス

50

82を形成して、ブラックマトリックス82の離隔領域に対応して赤、緑、青のサブカラーフィルター84a、84b、84cを含むカラーフィルター層84を構成する。

【0023】

前記カラーフィルター層84の上部に透明共通電極86を形成して、共通電極86が形成された基板80の全面にポジティブ(positive)特性を有する有機物質(ポジティブフォトレジスト(PR))を塗布して有機膜88を形成する。

【0024】

次に、前記有機膜88の上部に透過部Cと遮断部Dで構成されたマスクMを配置させる。この時、前記遮断部Dは、前記ブラックマトリックス82に対応して構成される。

【0025】

続いて、図5Bに示したように、前記マスクMの上部に光を照射して下部の有機膜88を露光して現像すれば、先に説明した特性によって、前記光を受けない部分が残るようになって、所望する形状のパターン化したスペーサー90を形成できる。前述したような工程でパターン化したスペーサーを形成できる。

【0026】

ところが、ネガティブPRまたはポジティブPRでパターン化したスペーサーを製作した場合、その形状において差を見せる。

【0027】

図6Aないし図6Bは、ポジティブPRでパターン化したスペーサーを形成する工程を示した断面図である。図6Aに示したように、基板80上にポジティブPR膜88を形成した後、PR膜88の上部に透過部Cと遮断部Dで構成されたマスクMを配置させる。前記遮断部Dは、スペーサーパターンが形成される領域に対応して配置するように構成する。前記マスクMの上部に光を照射すれば、前記透過部Cを通過した光Lは、前記遮断部Dの内側に回折して前記遮断部Dに対応するポジティブPR膜88の一部を露光する。

【0028】

したがって、図6Bに示したように、前記露光されたPR膜88をパターンニングし、丸い形状のパターン化したスペーサー90が形成される。

【0029】

反面、ネガティブPR膜は、図7Aないし図7Bのとおりある。図7Aないし図7Bは、ネガティブPR膜でパターン化したスペーサーを形成する工程を示した断面図である。図7Aに示したように、基板80上にネガティブPR膜88を形成した後、PR膜88の上部に透過部Cと遮断部Dで構成されたマスクMを配置させる。前記透過部Cは、スペーサーパターンが形成される領域Dに対応して配置するように構成する。前記マスクMの上部に光を照射すれば、前記透過部Cを通過した光Lは前記遮断部Dの内側に回折して前記遮断部Dに対応するポジティブPR膜88の一部を露光する。

【0030】

したがって、図7Bに示したように、前記露光されたPR膜88をパターンニングすれば、元来の領域よりさらに大きい幅を有するパターン化したスペーサー90が形成される。

【0031】

前述した工程を通じて製作されたパターン化したスペーサーのうち前記ネガティブPR膜を利用したパターン化したスペーサーの場合には実際設計した幅より広く形成される短所はあるが、液晶パネルのセルギャップを維持する側面で、上部平坦面が多いほど有利であるので最終形状で判断すればはるかに有利な長所がある。以上のようにパターン化したスペーサーに対する内容を説明した。

【0032】

前述したようなパターン化したスペーサーを有する反射型液晶表示装置の構成において、図1で見ると、前記ブラックマトリックス21は、データ配線とゲート配線と薄膜トランジスタに対応する領域に構成されるが、この時、前記第1基板と第2基板の合着誤差を勘案してアラインメントマージンをさらに置いて設計する。結果的に、前記ブラックマトリックスが占める面積が大きくなる。

10

20

30

40

50

【0033】

ここについて、図8と図9の断面図を参照しながら説明する。図8は、図1のII-I線に沿って切断した従来の反射型液晶表示装置の断面図であって、図9は、図8のF領域を拡大した断面図である。図示したように、第1基板23には隣接した画素領域P1、P2の離隔された間にデータ配線17が構成され、前記第1基板23と向い合う第2基板6には前記画素領域P1、P2に対応してサブカラーフィルター22a、22b、22cを含むカラーフィルター層22が構成され、前記データ配線17に対応してブラックマトリックス21が構成される。

【0034】

前記第1基板23及び第2基板6の間には柱状のパターン化したスペーサー30が構成される。この時、前記データ配線17の上部から隣接した反射電極18間の間隔がaであって、前記データ配線17の両側と隣接した反射電極18が各々重なる面積がbならば、前記ブラックマトリックス21の幅は $a+2b$ の幅に構成しなければならない。

10

【0035】

aの幅に対応して配置する液晶(図示せず)は、反射電極上部に対応する液晶と異なり均一な電界が十分に印加できないために、ノーマリーホワイトモードにおいて画素領域がブラック状態を見せる電圧を印加しても、この部分は光漏れ領域として作用する。したがって、この部分は必ず前記ブラックマトリックス21で遮らなければならない部分であって、前記2bは第1基板23と第2基板6の合着誤差を念頭に置いたアラインメントマージン(alignment margin)値である。したがって、先に言及したように、前記ブラックマトリックス21が占める面積が非常に大きい。

20

【発明の開示】

【発明が解決しようとする課題】

【0036】

したがって、上述した構成においては、有効反射面積が大幅に減るようになり、開口率及び輝度が低下する問題がある。

【0037】

本発明は前述した問題を解決するために提案されたものであって、液晶パネルのギャップを維持するパターン化したスペーサーを含んで、高開口率と高輝度を具現できる反射型液晶表示装置用レイ基板の製造方法を提供するものである。

30

【課題を解決するための手段】

【0039】

本発明による反射型液晶表示装置の製造方法は、第1画素領域及び第2画素領域を有する基板上部にゲート配線を形成する段階と、前記ゲート配線と交差して前記第1画素領域及び第2画素領域を定義するデータ配線を形成する段階と、前記ゲート配線及びデータ配線と連結され、ゲート電極、アクティブ層、ソース電極とドレイン電極を含む薄膜トランジスタを形成する段階と、前記薄膜トランジスタの上部の前記第1画素領域及び第2画素領域各々に、相互に第1ギャップだけ離隔されて前記第1画素領域及び第2画素領域のデータラインを完全に覆う第1反射電極及び第2反射電極を形成する段階と、前記第1反射電極及び第2反射電極を含む基板全面に感光性有機膜を形成する段階と、前記基板の下部から光を照射して、前記感光性有機膜を前記第1ギャップを通過した光に露出させて連続的に現像して前記第1反射電極と第2反射電極との間の第1ギャップをすべて満たすようパターン化したスペーサーを形成する段階とを含み、前記データ配線は、前記スペーサーを挟む前記第1反射電極及び第2反射電極の下部位置に相互に第2ギャップだけ離隔された第1ライン及び第2ラインで構成されたことを特徴とする。

40

【0041】

また、他の発明による反射型液晶表示装置の製造方法は、第1画素領域及び第2画素領域を有する第1基板上部にゲート配線を形成する段階と、前記ゲート配線と交差して前記第1画素領域及び第2画素領域を定義するデータ配線を形成する段階と、前記ゲート配線及びデータ配線と連結され、ゲート電極、アクティブ層、ソース電極及びドレイン電極を

50

含む薄膜トランジスタを形成する段階と、前記薄膜トランジスタの上部の前記第1画素領域及び第2画素領域各々に、相互に第1ギャップだけ離隔されて前記第1画素領域及び第2画素領域のデータラインを完全に覆う第1反射電極及び第2反射電極を形成する段階と、前記第1反射電極及び第2反射電極を含む基板全面に感光性有機膜を形成する段階と、前記基板の下部から光を照射して、前記感光性有機膜を前記第1ギャップを通過した光に露出させて連続的に現像して前記第1反射電極及び第2反射電極間の第1ギャップをすべて満たすようパターン化したスペーサーを形成する段階と、第2基板上部にカラーフィルター層を形成する段階と、前記カラーフィルター層上部に共通電極を形成する段階と、前記第1反射電極及び第2反射電極が前記共通電極を向い合うように前記第1基板及び第2基板を合着する段階と、前記第1反射電極及び第2反射電極と前記共通電極との間に液晶層を形成する段階とを含み、前記データ配線は、前記スペーサーを挟む前記第1反射電極及び第2反射電極の下部位置に相互に第2ギャップだけ離隔された第1ライン及び第2ラインで構成されたことを特徴とする。

10

【発明の効果】

【0042】

このような構成は、前記データ配線に対応した部分にブラックマトリックスが構成されないために、ブラックマトリックスを設計する時考慮した合着マージンだけの面積を開口部として用いることができるために高開口率を具現できる。

【0043】

また、前記パターン化したスペーサーは、基板に構成されたアレイ配線と反射電極をマスクとして用いるために前記反射電極の離隔領域間に正確にパターン化したスペーサーが構成されることができる。また、別途のマスクを必要としないために製造原価を節減できる長所がある。

20

【発明を実施するための最良の形態】

【0044】

以下、添付された図面を参照しながら本発明の望ましい実施の形態を詳細に説明する。

- - 実施の形態 - -

本実施の形態の特徴は、データ配線を反射電極の下部に構成して、反射電極間の離隔領域にはパターン化したスペーサーを構成することを特徴とする。

【0045】

図10は、本発明の第1の実施の形態による反射型液晶表示装置の概略的な構成を示した断面図である。図示したように、第1基板100と第2基板140が所定間隔離隔して構成され、前記第2基板140と向い合う第1基板100の一面には、ゲート電極102とアクティブ層110とソース電極114及びドレイン電極116を含む薄膜トランジスタTと、前記ソース電極114と接触するデータ配線118と前記ゲート電極102と連結するゲート配線(図示せず)が構成される。前記両配線は、交差して隣接する第1画素領域P1及び第2画素領域P2を含む複数の画素領域を定義する。

30

【0046】

前記薄膜トランジスタTとデータ配線118が構成された基板100の全面には保護膜120が構成されて、前記保護膜120上部の第1画素領域P1及び第2画素領域P2各々には前記ドレイン電極116と接触して相互に第1ギャップg1だけ離隔された第1反射電極124a及び第2反射電極124bを構成する。この時、第1反射電極124a及び第2反射電極124bは、輝度を高めるために凹凸状に構成する。もちろん保護膜120の表面を凹凸状に構成して、これを通じて間接的に凹凸状を表現する方法が一般的である。

40

【0047】

前述した構成において、前記データ配線118は、両側に分かれて相互に第2ギャップg2だけ離隔された第1ライン118aと第2ライン118bで構成され、分かれた第1ライン118aと第2ライン118bは各々水平方向に隣接した第1反射電極124a及び第2反射電極124bの下部に延長形成する。なお、ギャップg1の幅は、ギャップg

50

2の幅に対して同じ幅またはより小さい幅を有する。

【0048】

前記第1基板100と向い合う第2基板140の一面には前記各画素領域に対応して赤色と緑色と青色のサブカラーフィルタ134a、134b、134cを含むカラーフィルタ層134が構成されて、前記カラーフィルタ層134の下部には透明な共通電極132を構成する。

【0049】

前述した反射型液晶表示装置の構成において、前記平行した方向に隣接した第1画素領域P1及び第2画素領域P2に各々構成された第1反射電極124a及び第2反射電極124bの第1ギャップg1領域には柱状のパターン化したスペーサ150を構成する。

10

【0050】

前述したような構成は、従来と違ってブラックマトリックスが占める有効面積を減らすことができるために高開口率を具現できる。また、パターン化したスペーサ150は、セルギャップを維持する機能だけでなく前記反射電極124の凹凸によって散乱された光が前記反射電極124の離隔された領域間に出射することを防止することによって、コントラスト(contrast)の低下を防止する役割をする。

【0051】

以下、図11を参照して本発明の第1実施の形態による反射型液晶表示装置用アレイ基板の平面構成をさらに詳細に説明する。図示したように、垂直に交差して隣接する第1画素領域P1及び第2画素領域P2を含む複数の画素領域を定義するゲート配線106とデータ配線118が構成される。前記両配線106、118が交差する部分に、前記ゲート配線106と連結するゲート電極102と、アクティブ層110と、前記データ配線118と連結するソース電極114とこれとは所定間隔離隔されたドレイン電極116を含む薄膜トランジスタTが構成され、前記第1画素領域P1及び第2画素領域P2各々には前記ドレイン電極116と接触する第1反射電極124a及び第2反射電極124bを構成する。

20

【0052】

この時、前記データ配線118は、終端から分かれて出てきた第1ライン118aと第2ライン118bで構成され、各々は隣接した第1反射電極124a及び第2反射電極124bの下部に延びた形状である。前記第1ライン118aと第2ライン118bの幅の合計は、ライン(line)抵抗を考慮して従来のデータ配線の幅と同じでなければならない。

30

【0053】

前記隣接した第1画素領域P1及び第2画素領域P2に各々構成された第1反射電極124a及び第2反射電極124bの離隔領域Fにはパターン化したスペーサ150を構成する。前記パターン化したスペーサ150は前記第1反射電極124a及び第2反射電極124bとゲート配線106をマスクにして構成されるので、前記ゲート配線106の上部には構成されない。

【0054】

この時、前記第1ライン118aと第2ライン118bは、前記ゲート配線106を経由する部分において最小限一度は連結して構成し、このような連結部位はゲート配線106と重なるように構成する。

40

【0055】

以下、図12Aないし図12Fを参照して、本発明による反射型液晶表示装置用アレイ基板の製造方法を説明する。図12Aないし図12Fは、図11のXII-XII線に沿って切断して、本発明の工程順序によって示した工程断面図である。まず、図12Aに示したように、基板100上にゲート電極102を含むゲート配線(図11の106)を形成する。前記ゲート物質は、液晶表示装置の動作に重要なためにRCディレー(delay)を小さくするために抵抗が小さいアルミニウム(Al)が主流を形成しているが、純粋アルミニウムは化学的に耐蝕性が弱く、後続の高温工程でヒロック(hillock)

50

形成による配線欠陥問題を引き起こすので、アルミニウム配線の場合はアルミニウム配線を含んだ積層構造 (Al/Mo) が適用されることもする。

【0056】

次に、図12Bに示したように、前記ゲート電極102等が形成された基板100の全面に窒化シリコン (SiN_x) と酸化シリコン (SiO_x) 等が含まれた無機絶縁物質グループのうちから選択された一つを蒸着してゲート絶縁膜108を形成する。

【0057】

次に、前記ゲート電極102上部のゲート絶縁膜108上にアイランド状に積層されたアモルファスシリコン (a-Si:H) であるアクティブ層 (active layer) 110と不純物が含まれたアモルファスシリコンである (n+a-Si:H) オーミックコンタクト層 (ohmic contact layer) 112を形成する。

10

【0058】

次に、図12Cに示したように、前記オーミックコンタクト層112上部にクロム (Cr)、モリブデン (Mo)、アンチモン (Sb)、チタン (Ti) を含んだ導電性金属グループのうちから選択された一つを蒸着した後パターニングして、ソース電極114とドレイン電極116と、前記ソース電極114に連結して前記ゲート配線 (図示せず) とは垂直に交差して隣接した第1画素領域P1及び第2画素領域P2を含んだ複数の画素領域を定義するデータ配線118を形成する。

【0059】

この時、前記データ配線118は、基板100の一側端から第1ライン118aと第2ライン118bに分けられて相互に第2ギャップg2だけ離隔されて構成され、水平方向に隣接した第1画素領域P1及び第2画素領域P2に各々延長して構成する。前記第1ライン118a及び第2ライン118bは、前記ゲート配線 (図示せず) と交差する部分から最小限一度は連結して構成し、このような連結部位はゲート配線と重なるように構成する。

20

【0060】

次に、前記ソース電極114及びドレイン電極116とデータ配線118が形成された基板100の全面にベンゾシクロブテン (BCB) とアクリル (acryl) 系樹脂 (resin) を含む有機絶縁物質を塗布して保護膜120を形成する。

【0061】

続いて、前記保護膜120をエッチングして、前記ドレイン電極116が一部を露出するドレインコンタクトホール122を形成する。この時、前記画素領域Pに対応する保護膜120の表面を所定の方法で凸部と凹部で構成された凹凸で形成する。

30

【0062】

次に、図12Dに示したように、露出されたドレイン電極116と接触して第1画素領域P1及び第2画素領域P2に各々配置して相互に第1ギャップg1だけ離隔されている第1反射電極124a及び第2反射電極124bを形成する。前記第1反射電極124a及び第2反射電極124bは、銀 (Ag)、アルミニウム (Al)、またはアルミニウム合金のように抵抗が低く反射率が優れた導電性物質を用いる。

【0063】

この時、第1反射電極124a及び第2反射電極124bは、前記保護膜120の凹凸によって間接的に凹凸状になり、高反射率を具現できる。

40

【0064】

次に、図12Eに示したように、前記第1反射電極124a及び第2反射電極124bが形成された基板100の全面にネガティブフォトリソグ (negative photoresist) を塗布して感光性有機膜126を形成する。

【0065】

次に、基板100の下部から光Lを照射して前記感光性有機膜126を露光する。この時、前記光Lは、第1反射電極124a及び第2反射電極124bの離隔された間領域Fに露出された有機膜126だけを露光する。

50

【 0 0 6 6 】

したがって、図 1 2 F に示したように、前記第 1 反射電極 1 2 4 a 及び第 2 反射電極 1 2 4 b の離隔された領域に対応する部分にはパターン化したスペーサー 1 5 0 が形成される。前述したような工程を通じて本発明による反射型液晶表示装置用アレイ基板を製作できる。

【 0 0 6 7 】

前述したような本発明による反射型液晶表示装置用アレイ基板は、データ配線を反射電極の下部に構成するためにブラックマトリックスの合着マージンを開口部として確保することができ、高開口率を具現できる効果がある。また、前記反射電極の離隔された領域間にパターン化したスペーサーを構成して、従来と違って安定した状態で液晶セルのギャップを維持できるだけでなく、前記反射板の凹凸状により乱反射された光が前記反射電極の離隔領域に対応する上部に出射する光漏れ不良を防止できるので、高コントラストを具現できる効果がある。

【 図面の簡単な説明 】

【 0 0 6 8 】

【図 1】一般的な反射型液晶表示装置用アレイ基板の一部を示した拡大平面図である。

【図 2】第 1 基板と第 2 基板間に前記ボールスペーサーが構成された形状を示した断面図である。

【図 3】従来のパターン化したスペーサーが構成された液晶表示装置の一部断面図である。

【図 4 A】ポジティブタイプ感光性有機膜を利用した従来のパターン化したスペーサー形成工程を示した断面図である。

【図 4 B】ポジティブタイプ感光性有機膜を利用した従来のパターン化したスペーサー形成工程を示した断面図である。

【図 5 A】ネガティブタイプ感光性有機膜を利用した従来のパターン化したスペーサー形成工程を示した断面図である。

【図 5 B】ネガティブタイプ感光性有機膜を利用した従来のパターン化したスペーサー形成工程を示した断面図である。

【図 6 A】ポジティブタイプ感光性有機膜の特性を説明するための断面図である。

【図 6 B】ポジティブタイプ感光性有機膜の特性を説明するための断面図である。

【図 7 A】ネガティブタイプ感光性有機膜の特性を説明するための断面図である。

【図 7 B】ネガティブタイプ感光性有機膜の特性を説明するための断面図である。

【図 8】従来による反射型液晶表示装置の断面図である。

【図 9】図 8 の F を拡大した拡大断面図である。

【図 1 0】本発明による反射型液晶表示装置の断面図である。

【図 1 1】本発明による反射型液晶表示装置用アレイ基板の一部を拡大した拡大平面図である。

【図 1 2 A】本発明による反射型液晶表示装置用アレイ基板の製造工程を工程順序によって示した工程断面図である。

【図 1 2 B】本発明による反射型液晶表示装置用アレイ基板の製造工程を工程順序によって示した工程断面図である。

【図 1 2 C】本発明による反射型液晶表示装置用アレイ基板の製造工程を工程順序によって示した工程断面図である。

【図 1 2 D】本発明による反射型液晶表示装置用アレイ基板の製造工程を工程順序によって示した工程断面図である。

【図 1 2 E】本発明による反射型液晶表示装置用アレイ基板の製造工程を工程順序によって示した工程断面図である。

【図 1 2 F】本発明による反射型液晶表示装置用アレイ基板の製造工程を工程順序によって示した工程断面図である。

【 符号の説明 】

10

20

30

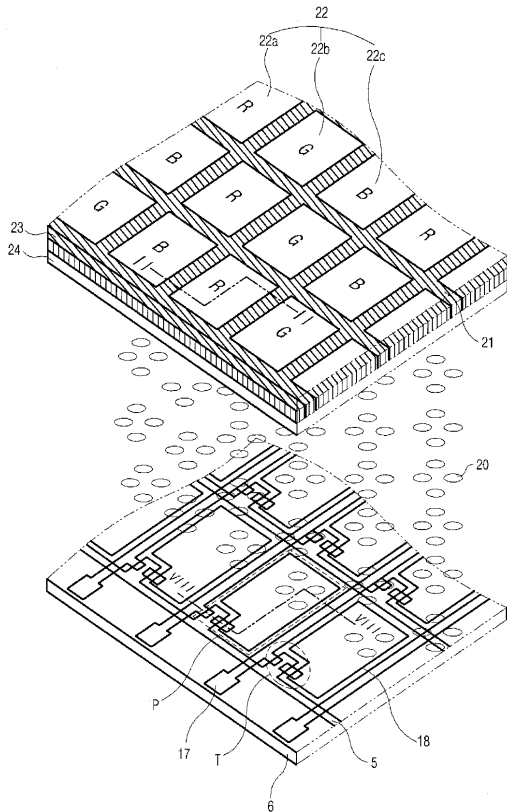
40

50

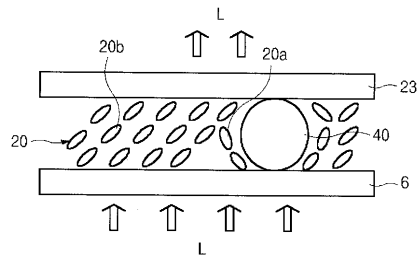
【 0 0 6 9 】

100 : 基板、102 : ゲート電極、108 : ゲート絶縁膜、110 : アクティブ層、
112 : オーミックコンタクト層、114 : ソース電極、116 : ドレイン電極、118 :
データ配線、120 : 保護膜、124 a、124 b : 反射電極、130 : 液晶層、13
2 : 共通電極、134 a、134 b、134 c : カラーフィルター。

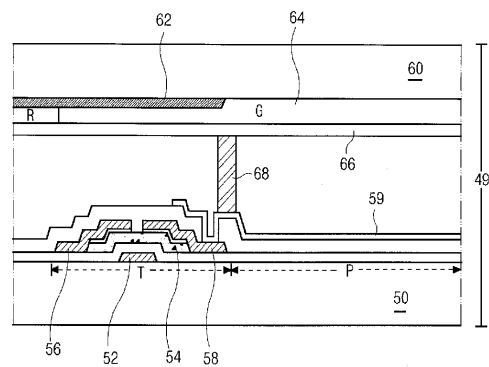
【 図 1 】



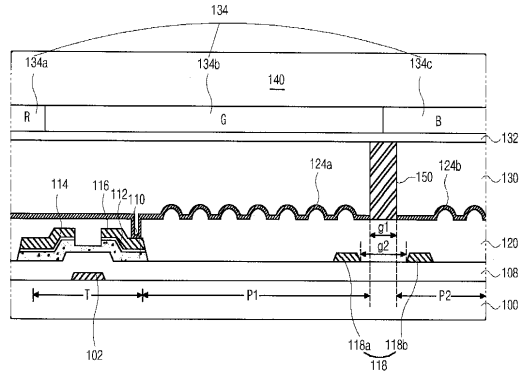
【 図 2 】



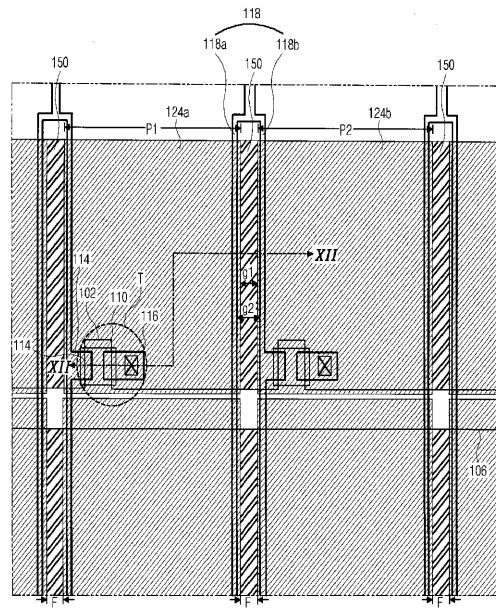
【 図 3 】



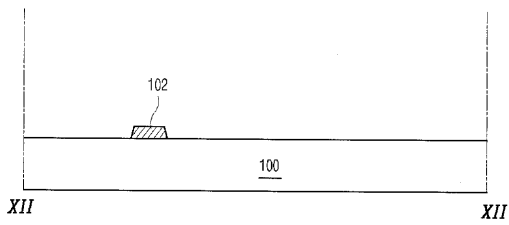
【図10】



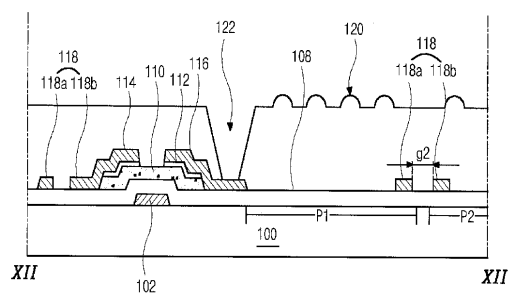
【図11】



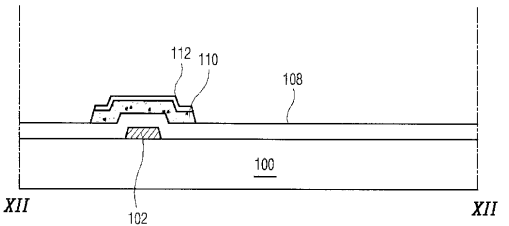
【図12A】



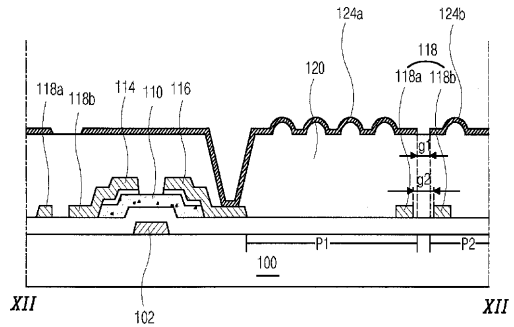
【図12C】



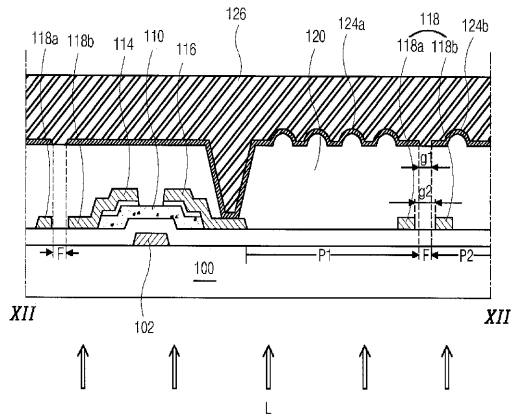
【図12B】



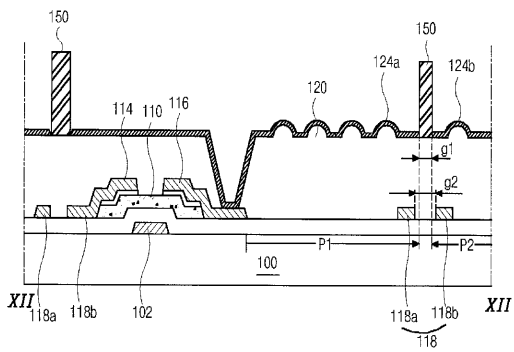
【図12D】



【 1 2 E 】



【 1 2 F 】



フロントページの続き

(72)発明者 ウォン・ソク・カン

大韓民国、156-824 ソウル、ドンジャック-グ、サダン1-ドン 1015-1

合議体

審判長 吉野 公夫

審判官 岡 崎 輝雄

審判官 稲積 義登

(56)参考文献 特開平10-253988(JP,A)

特開2002-350863(JP,A)

特開平11-305220(JP,A)

特開2001-142078(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368, G02F 1/1335

专利名称(译)	反射型液晶显示装置的制造方法		
公开(公告)号	JP4875482B2	公开(公告)日	2012-02-15
申请号	JP2006348295	申请日	2006-12-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	ウォンソクカン		
发明人	ウォン-ソク-カン		
IPC分类号	G02F1/1368 G02F1/1335 G02F1/1339 G02F1/1343		
CPC分类号	G02F1/13394 G02F1/133512 G02F1/133553		
FI分类号	G02F1/1368 G02F1/1335.520		
F-TERM分类号	2H091/FA02Y 2H091/FA14Y 2H091/FA35Y 2H091/FB08 2H091/FC10 2H091/GA02 2H091/GA08 2H091/GA13 2H091/LA03 2H091/LA12 2H091/LA15 2H091/LA17 2H092/JA24 2H092/KA18 2H092 /KB04 2H092/KB13 2H092/NA01 2H092/NA07 2H092/NA25 2H092/PA03 2H092/PA08 2H191/FA02 2H191/FA02Y 2H191/FA15 2H191/FA15Y 2H191/FA16 2H191/FA16Y 2H191/FA34 2H191/FA34Y 2H191/FA94 2H191/FA94X 2H191/FA94Z 2H191/FB04 2H191/FB14 2H191/FC10 2H191/FD22 2H191 /GA13 2H191/GA19 2H191/GA22 2H191/LA03 2H191/LA22 2H192/AA24 2H192/BC72 2H192/BC82 2H192/CB05 2H192/CC56 2H192/EA04 2H192/EA43 2H192/GD23 2H291/FA02Y 2H291/FA15Y 2H291 /FA16Y 2H291/FA34Y 2H291/FA94X 2H291/FA94Z 2H291/FB04 2H291/FB14 2H291/FC10 2H291 /FD22 2H291/GA13 2H291/GA19 2H291/GA22 2H291/LA03 2H291/LA22		
代理人(译)	英年古河 Kajinami秩序 上田俊一		
优先权	1020020088289 2002-12-31 KR		
其他公开文献	JP2007079612A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种用于反射型液晶显示装置的阵列基板，其通过包括保持液晶面板的间隙的图案化间隔物及其制造方法来实现高孔径比和高亮度。解决方案：数据布线从基板的一端分支到第一线和第二线，并且每个分支布线构成在反射电极的下部，反射电极构成在平行方向上相邻的像素区域中。然后，对应于反射电极伸长的区域形成图案化间隔物。由于不需要像传统方式那样通过这种结构在与数据布线相对应的上基板上形成黑矩阵，因此进一步确保了在设计间隔物时考虑的合生余量的开口率，并且高孔径比和体现了高亮度。通过形成图案化间隔物来使用传统的球间隔物。Ž

图 1

