

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4709532号
(P4709532)

(45) 発行日 平成23年6月22日 (2011.6.22)

(24) 登録日 平成23年3月25日 (2011.3.25)

(51) Int. Cl.

F I

GO2F 1/1343 (2006.01)

GO2F 1/1343

GO2F 1/1335 (2006.01)

GO2F 1/1335 520

GO2F 1/1368 (2006.01)

GO2F 1/1368

請求項の数 8 (全 13 頁)

(21) 出願番号 特願2004-323708 (P2004-323708)
 (22) 出願日 平成16年11月8日 (2004.11.8)
 (65) 公開番号 特開2005-173565 (P2005-173565A)
 (43) 公開日 平成17年6月30日 (2005.6.30)
 審査請求日 平成19年10月25日 (2007.10.25)
 (31) 優先権主張番号 特願2003-387956 (P2003-387956)
 (32) 優先日 平成15年11月18日 (2003.11.18)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 302020207
 東芝モバイルディスプレイ株式会社
 埼玉県深谷市幡羅町一丁目9番地2
 (74) 代理人 100083806
 弁理士 三好 秀和
 (74) 代理人 100100712
 弁理士 岩▲崎▼ 幸邦
 (74) 代理人 100100929
 弁理士 川又 澄雄
 (74) 代理人 100108707
 弁理士 中村 友之
 (74) 代理人 100095500
 弁理士 伊藤 正和
 (74) 代理人 100101247
 弁理士 高橋 俊一

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

複数の走査線と複数の信号線との各交差部に画素を配置し、画素毎に画素電極と前記画素電極に接続されたスイッチング素子を備えたアレイ基板と、

前記画素電極に相対する対向電極を備えた対向基板と、

前記アレイ基板と前記対向基板との間隙に配置された液晶層とを備え、

画像を表示する高解像度領域と前記高解像度領域よりも画素の解像度が低い低解像度領域とを有し、

前記低解像度領域における各画素にメモリ回路を備えたことを特徴とする液晶表示装置

。

【請求項 2】

前記低解像度領域では、前記メモリ回路に蓄積した映像信号を前記画素電極に書き込むことで表示を行い、

前記高解像度領域では、全てのスイッチング素子をオンするとともに、画素電極と対向電極の電位を同じにして白表示を行うことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記低解像度領域の解像度は、前記高解像度領域の解像度に対して $1/n$ (n は整数) であることを特徴とする請求項 1 または 2 記載の液晶表示装置。

【請求項 4】

前記低解像度領域は、前記高解像度領域の端辺に配置されたことを特徴とする請求項 1

乃至 3 のいずれかに記載の液晶表示装置。

【請求項 5】

複数の走査線と複数の信号線との各交差部に画素を配置し、画素毎に画素電極と前記画素電極に接続されたスイッチング素子を備えたアレイ基板と、

前記画素電極に相対する対向電極を備えた対向基板と、

前記アレイ基板と前記対向基板との間隙に配置された液晶層とを備え、

画像を表示する高解像度領域と前記高解像度領域よりも画素の解像度が低い部分を含む低解像度領域とを有し、

前記高解像度領域は、赤、緑および青の中のいずれかの色の色層を備え且つ透過領域のみからなるカラー画素で構成され、

前記低解像度領域は、前記カラー画素で構成されたカラー表示部分と、色層を備えず且つ反射領域のみからなるモノクロ画素で構成されたモノクロ表示部分とを備え、当該モノクロ表示部分の解像度が高解像度領域の解像度よりも低いことを特徴とする液晶表示装置

10

【請求項 6】

前記モノクロ画素の幅は前記カラー画素の幅の 3 倍であることを特徴とする請求項 5 記載の液晶表示装置。

【請求項 7】

前記カラー画素を構成するスイッチング素子に接続された走査線を駆動する走査線駆動回路と、

前記モノクロ画素を構成するスイッチング素子に接続された走査線を駆動する走査線駆動回路と

を備えることを特徴とする請求項 5 または 6 記載の液晶表示装置。

20

【請求項 8】

前記低解像度領域では、赤、緑および青の中から予め選択された 1 つの色の色層を備える各カラー画素と該カラー画素に隣接するモノクロ画素とに、同一の画素電極と同一のスイッチング素子で映像信号を書き込むことを特徴とする請求項 5 乃至 7 のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は、画素毎にスイッチング素子を備えたアクティブマトリクス型の液晶表示装置に関する。

【背景技術】

【0002】

近年、携帯電話に用いられる液晶表示装置の高解像度化が進んでいる。しかし、高解像度化に伴って消費電力が増大するため、高解像度表示を行う液晶表示装置の低電力化が課題となっている。

【0003】

例えば、バックライト装置からの光を透過することにより表示を行う透過表示領域と、外部からの光を反射することにより表示を行う反射表示領域とを備えることにより、バックライト装置の消費電力を低減するようにした液晶表示装置が知られている（例えば特許文献 1 参照）。

40

【0004】

また、携帯電話の操作部と表示部を折りたたみ式とすることで、ユーザが携帯電話を使用していない待ち受け時には、液晶表示装置の表示を停止して消費電力の低減を図っている。

【0005】

ただし、世界的な視野でみると操作部と表示部を一体化にしたストレート型の携帯電話が多い。この携帯電話では、ユーザが操作をしていない待ち受け時には、液晶の全画面を表

50

示するのではなく、電波の受信状態や電池の残存状態といった重要な情報だけを表示することで、消費電力の低減を図っている。

【特許文献1】特開2002-303863号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、高解像度化に伴って各画素の面積が小さくなるため、透過型の液晶表示装置において光を透過するための開口率が低下し、あるいは半透過型や反射型の液晶表示装置では光の反射率が低下する。これを補うため、バックライト装置による光の輝度を上げる必要があり、消費電力が増大するという問題がある。

10

【0007】

本発明は、上記に鑑みてなされたものであり、その目的とするところは、高解像度表示を行う液晶表示装置の消費電力を低減することにある。

【課題を解決するための手段】

【0008】

本発明に係る液晶表示装置は、複数の走査線と複数の信号線との各交差部に画素を配置し、画素毎に画素電極と前記画素電極に接続されたスイッチング素子を備えたアレイ基板と、前記画素電極に相対する対向電極を備えた対向基板と、前記アレイ基板と前記対向基板との間に配置された液晶層とを備え、画像を表示する高解像度領域と前記高解像度領域よりも画素の解像度が低い低解像度領域または高解像度領域よりも画素の解像度が低い部分を含む低解像度領域とを有することを特徴とする。

20

【0009】

本発明にあつては、表示領域に高解像度領域よりも画素の解像度が低い低解像度領域や高解像度領域よりも画素の解像度が低い部分を含む低解像度領域を備えたことで、解像度が低い低解像度領域や解像度が低い部分では画素の面積が大きくなるので、例えば半透過型や反射型の液晶表示装置では各画素における光の反射領域を大きくして反射率を向上させるようにし、あるいは、透過型の液晶表示装置では各画素で光を透過するための開口率を向上させるようにして、バックライト装置による輝度の低減を図り、あるいはバックライト装置の点灯を不要にできるようにしている。

【発明の効果】

30

【0010】

本発明に係る液晶表示装置によれば、高解像度表示を行う液晶表示装置に用いるバックライト装置の消費電力を低減することができる。

【発明を実施するための最良の形態】

【0011】

以下、本発明の実施の形態における液晶表示装置について図面を用いて説明する。

【0012】

[第1の実施の形態]

図1の平面図に示すように、本実施形態の液晶表示装置は、画像を表示するLCDパネルに、高解像度で表示する高解像度領域1と、高解像度領域1よりも画素の解像度が低い低解像度領域2を備える。例えば、携帯電話に用いられる液晶表示装置では、高解像度領域1では通常の画像表示を行い、低解像度領域2では電波の受信状態や電池の残存状態といった重要な情報ではあるものの高解像度表示を行う必要のない情報を表示する。同図の7は信号線駆動回路、8はLCDパネルの各種配線を外部へ接続するためのアウターリードボンネット(OLB)のパッドである。なお、同図では、低解像度領域2をLCDパネルの上部端辺に配置した構成を示しているが、下部端辺、左部端辺、右部端辺に配置するようにしてもよい。

40

【0013】

図2の拡大平面図に示すように、本液晶表示装置は、各画素毎に外光を反射させる反射領域とバックライト装置からの光を透過させる透過領域を備えたいわゆる半透過型である

50

。

【 0 0 1 4 】

具体的には、高解像度領域 1 では各画素が反射領域 3 と透過領域 4 を備え、低解像度領域 2 では各画素が反射領域 5 と透過領域 6 を備える。反射領域 3 , 5 には反射電極が形成され、透過領域 4 , 6 には透明電極が形成される。各画素では、反射電極と透明電極により画素電極が形成される。

【 0 0 1 5 】

低解像度領域 2 では、画素の面積が高解像度領域 1 のものよりも大きい。そこで、低解像度領域 2 の各画素では、反射領域 5 の面積を透過領域 6 の面積よりも大きくし、光の反射率を上げることで、バックライト装置の輝度を低下させ、あるいは点灯しなくとも画像を認識できるようにして消費電力を低減する。

10

【 0 0 1 6 】

図 3 の断面図に示すように、画素毎に画素電極 1 4 が配置されたガラス製のアレイ基板 1 1 と、画素電極 1 4 に電氣的に相対する対向電極 1 5 が配置されたガラス製の対向基板 1 2 とが対向して配置され、アレイ基板 1 1 と対向基板 1 2 との間隙に液晶層 1 3 が保持される。アレイ基板 1 1 及び対向基板 1 2 の周囲は、シール材 1 6 により封止される。バックライト装置 (図示せず) は、アレイ基板 1 1 の背面側に配置される。

【 0 0 1 7 】

図 4 の回路図に示すように、本液晶表示装置の L C D パネルでは、複数の信号線 2 1 及びこれと交差する複数の走査線 2 2 がマトリクス状に配線され、このマトリクスの各格子毎に画素 1 0 が形成される。画素 1 0 は、画素電極 1 4 (図 4 で図示せず) 、画素電極 1 4 に接続されたスイッチング素子 2 3 、補助容量 2 4 、液晶容量 2 5 を有する。

20

【 0 0 1 8 】

スイッチング素子 2 3 は、一例として低温ポリシリコンを活性層とする C M O S トランジスタとする。スイッチング素子 2 3 のソース電極は信号線 2 1 に、ゲート電極は走査線 2 2 に、ドレイン電極は画素電極 1 4 にそれぞれ接続される。

【 0 0 1 9 】

低解像度領域 2 の解像度は、高解像度領域 1 の $1/n$ (n は整数) とする。これにより、信号線 2 1 の一部を高解像度領域 1 と低解像度領域 2 とで共有できるようにする。図 4 の回路図では、一例として低解像度領域 2 の解像度を高解像度領域 1 の $1/3$ とした。この他、 $1/2$, $1/4$ 等としてもよい。

30

【 0 0 2 0 】

アレイ基板 1 1 上では、L C D パネルの左側に走査線 2 2 を駆動する走査線駆動回路 2 0 を、下側に信号線 2 1 を駆動する信号線駆動回路 7 をそれぞれ異方性導電膜 (A C F : anisotropic conductive film) による接続材料を用いて圧着した。

【 0 0 2 1 】

各信号線 2 1 にはアナログスイッチ 2 6 を配置した。信号線駆動回路 7 からの出力線 1 本を 3 本の信号線に分岐し、アナログスイッチ 2 6 のオンオフ制御により、信号線駆動回路 7 から出力される映像信号に対応する信号線 2 1 を順次選択する。これによって、信号線駆動回路 7 からの出力線数を低減して低コスト化を図る。また、信号線駆動回路 7 における映像信号のサンプリング数を減らすことでも消費電力を低減することができる。

40

【 0 0 2 2 】

次に、ユーザによる操作が行われている通常表示時における動作について説明する。高解像度領域 1 では、走査線駆動回路 2 0 が走査信号を出力して各走査線 2 2 の電位を一水平走査期間毎に上から順にハイレベルにする。これによって、その走査線 2 2 に接続されている全てのスイッチング素子 2 3 がオンする。これと同期して信号線駆動回路 7 が映像信号をサンプリングするとともにアナログスイッチ 2 6 にオン・オフ信号を供給することで、3 本の信号線のうちの対応する信号線 2 1 を順次選択して映像信号を出力する。映像信号はスイッチング素子 2 3 を通じて画素電極 1 4 に書き込まれる。このような書き込み動作を一フレーム期間内にすべての画素 1 0 について行うことにより、一画面分の映像が

50

完成する。

【 0 0 2 3 】

低解像度領域 2 では、各画素のスイッチング素子 2 3 に信号線 2 1 を介して接続されているアナログスイッチ 2 6 をオンし、この信号線 2 1 に映像信号を出力する。走査線駆動回路 2 0 の動作は、高解像度領域 1 におけるものと同様である。

【 0 0 2 4 】

ユーザによる操作が行われない待ち受け時においては、低解像度領域 2 でだけ表示を行うものとし、高解像度領域 1 では表示を行わないようにして消費電力の低減を図る。このときの低解像度領域 2 での動作は通常表示時と同様とし、高解像度領域 1 での動作は走査線駆動回路 2 0 からの走査信号の出力を停止し、あるいは信号線駆動回路 7 からの映像信号の出力を停止するようにする。但し、トランジスタや液晶によるリーク電流がある為、一定期間内にリフレッシュが必要である。

【 0 0 2 5 】

したがって、本実施の形態によれば、画像を表示する LCD パネルに高解像度領域 1 よりも画素の解像度が低い低解像度領域 2 を備えたことで、低解像度領域では画素の面積が大きくなるので、半透過型の液晶表示装置では各画素における光の反射領域を大きくでき、反射率を向上させることができる。これによって、バックライト装置による光の輝度を低下あるいはバックライト装置の点灯を不要とすることができ、消費電力を低減することができる。

【 0 0 2 6 】

本実施の形態においては、半透過型の液晶表示装置について説明したが、反射型の液晶表示装置においても高解像度領域よりも画素の解像度が低い低解像度領域を備えることで、上記と同様の効果を奏することができる。

【 0 0 2 7 】

また、透過型の液晶表示装置において高解像度領域よりも画素の解像度が低い低解像度領域を備えるようにしてもよい。この場合には、低解像度領域の各画素で光を透過するための開口率を向上でき、バックライト装置による光の輝度を低下させることができ、消費電力を低減することができる。

【 0 0 2 8 】

本実施の形態によれば、低解像度領域 2 の解像度を高解像度領域 1 の解像度に対して $1/n$ (n は整数) としたことで、複数ある信号線 2 1 のうちの一部を高解像度領域 1 と低解像度領域 2 とで共有できるようになるので、低解像度領域 2 を設けても信号線 2 1 の数を増加させる必要がなく、回路規模の増大を防止することができる。

【 0 0 2 9 】

[第 2 の実施の形態]

本実施の形態における液晶表示装置の特徴は、図 5 の回路図に示すように、低解像度領域 2 における各画素にメモリ回路 3 1 を配置したことにある。すなわち、高解像度領域 1 では、画素面積が小さいため各画素にメモリ回路を配置することは困難であるが、低解像度領域 2 では十分な面積を確保できるのでメモリ回路 3 1 を配置し、待ち受け時にはメモリ回路 3 1 に予め格納された映像信号を画素電極 1 4 に書き込むようにする。これによって、走査線駆動回路 2 0、信号線駆動回路 7 を駆動することを不要とし、消費電力の低減を図る。本液晶表示装置のその他の基本的な構成は、第 1 実施の形態のものと同様である。

【 0 0 3 0 】

また、高解像度領域 1 においては、図 5 の回路図に示すように、対向電極 1 5 に接続されたコモン配線 3 2 と各信号線 2 1 との間に p チャネル型のトランジスタ 3 5 を配置すると共に、走査線駆動回路 2 0 の出力段に NAND 回路 3 4 を配置する。トランジスタ 3 5 のゲート端子、NAND 回路 3 4 の入力端子には、それぞれ制御信号線 3 3 が接続される。

【 0 0 3 1 】

このような構成とすることで、待ち受け時には、スイッチング素子 2 3 からのリーク電流による表示ムラを避けるため、制御信号線 3 3 にロー電位の制御信号を供給することで、トランジスタ 3 5 をオンして信号線 2 1 とコモン配線 3 2 とをショートさせると共に、走査線 2 2 にハイ電位の走査信号が供給されるようにして全てのスイッチング素子 2 3 をオンさせる。これによって、各画素の画素電極 1 4 の電位を対向電極 1 5 の電位と同じにして白表示とすることで、表示ムラの発生を抑制する。なお、ユーザによる操作が行われている通常表示時における動作は、第 1 の実施の形態で説明した動作と同様である。

【 0 0 3 2 】

次にメモリ回路 3 1 の構成について説明する。図 6 の回路図に示すように、メモリ回路 3 1 は、スイッチ回路 3 7 とデジタルメモリ 3 6 を有する。スイッチ回路 3 7 は、C M O S トランジスタによる 2 つのスイッチ素子 4 1 , 4 2 で構成され、デジタルメモリ 3 6 の出力端子 4 6 及び反転出力端子 4 7 と画素電極 1 4 との間に配置される。スイッチ素子 4 1 のゲートはメモリ制御信号線 2 8 a に接続され、スイッチ素子 4 2 のゲートはメモリ制御信号線 2 8 b に接続される。メモリ制御信号線 2 8 a , 2 8 b に独立したメモリ制御信号を供給することで、スイッチ素子 4 1 , 4 2 を独立に制御する。

【 0 0 3 3 】

デジタルメモリ 3 6 は、2 つのインバータ素子 4 3 , 4 4 と、スイッチ素子 4 5 で構成される。スイッチ素子 4 5 は、スイッチング素子 2 3 とは逆チャンネルの C M O S トランジスタである。スイッチ素子 4 5 とスイッチング素子 2 3 は、それぞれのゲートが同一の走査線 2 2 に接続され、走査信号によってオン / オフが同時かつ互いに反転するように制御される。

【 0 0 3 4 】

通常表示から待ち受け時の表示に切り替える際には、走査線 2 2 の電位をハイレベルにすることによりスイッチング素子 2 3 をオン状態とし、メモリ制御信号線 2 8 a の電位をハイレベルとすることによりスイッチ素子 4 1 をオン状態とする。そして、信号線 2 1 を介して供給される映像信号をスイッチング素子 2 3 及びスイッチ素子 4 1 を通じてデジタルメモリ 3 6 に書き込ませる。

【 0 0 3 5 】

映像信号の書き込み後は、走査線 2 2 の電位をローレベルとすることによりスイッチング素子 2 3 をオフ状態、スイッチ素子 4 5 をオン状態とする。これにより、インバータ素子 4 3 , 4 4 はループ接続され、デジタルメモリ 3 6 に書き込まれた映像信号が保持される。

【 0 0 3 6 】

待ち受け時では、メモリ制御信号線 2 8 a の電位をローレベル、メモリ制御信号線 2 8 b の電位をハイレベルにしてスイッチ素子 4 1 をオフ状態、スイッチ素子 4 2 をオン状態とすることにより、デジタルメモリ 3 6 に保持されている映像信号を、反転出力端子 4 7 とスイッチ素子 4 2 を通じて画素電極 1 4 に書き込ませる。液晶は A C 駆動が必要であり、極性反転時にはメモリからの取り出しを反転させ、メモリ制御信号線 2 8 b をハイレベル・2 8 b をローレベルにする事により逆極性の信号を画素に書き込ませる。

【 0 0 3 7 】

したがって、本実施の形態によれば、低解像度領域 2 における各画素 1 0 にメモリ回路 3 1 を備えたことで、待ち受け時にはメモリ回路 3 1 に予め格納された映像信号を画素電極 1 4 に書き込むようにし、走査線駆動回路 2 0 、信号線駆動回路 7 の動作を停止させて、さらに消費電力を低減することができる。

【 0 0 3 8 】

なお、本実施の形態においては、高解像度領域 1 で、コモン配線 3 2 と各信号線 2 1 との間に p チャネル型のトランジスタ 3 5 を配置すると共に、走査線駆動回路 2 0 の出力段に N A N D 回路 3 4 を配置することとしたが、これに限られるものではない。例えば、コモン配線 3 2 と各信号線 2 1 との間に n チャネル型のトランジスタを配置し、走査線駆動回路 2 0 の出力段に N O R 回路とインバータ素子を配置し、n チャネル型のトランジスタ

10

20

30

40

50

のゲート端子、NOR回路の入力端子に制御信号線33を接続するようにしてもよい。このような構成とした場合にも、制御信号線33にハイ電位の制御信号を供給することで、nチャンネル型トランジスタをオンして信号線21とコモン配線32とをショートさせると共に、走査線22にハイ電位の走査信号が供給されるようにして全てのスイッチング素子23をオンさせ、各画素の画素電極14の電位を対向電極15の電位と同じにして白表示とし、表示ムラの発生を抑制することができる。

【0039】

[第3の実施の形態]

上記各実施の形態では、各画素毎に反射領域と透過領域を備えた半透過型の液晶表示装置について説明したが、本実施の形態の液晶表示装置は、高解像度領域で反射表示を行い、低解像度領域で透過表示を行うものとし、高解像領域と低解像度領域とで一定画素数あたりのスペーサの数を一定にした構成である。

【0040】

具体的には、図7の平面図および図8の断面概略図に一例を示すように、本液晶表示装置は、高解像度領域1は、各画素毎にバックライトからの光を透過するための透明の透過電極52によって透過表示を行う透過表示部分とし、低解像度領域2は、各画素毎に外光を反射するための反射電極53により反射表示を行う反射表示部とし、高解像度領域1、低解像度領域2のそれぞれにおいて、柱状のスペーサ51が6画素につき1個ずつ配置された構成である。なお、その他の基本的な構成は、第1、第2の実施形態のものと同様であるので、同一物には同一の符号を用いるものとし、ここでは重複した説明は省略する。

このように透過表示部と反射表示部とを設けた場合、透過表示部の液晶層13の最適な厚さ(以下「セルギャップ」という)は反射表示部の最適なセルギャップよりも厚い。このため、適切なセルギャップを確保するためには、液晶セルを製造する工程において、対向配置されたアレイ基板11と対向基板12とを加圧封着したときの両基板間に配置されたスペーサ51の潰れ量は、透過表示部の方が小さく、反射表示部の方が大きくなる必要がある。

【0041】

本液晶表示装置では、透過表示部と反射表示部2とで一定画素数あたりのスペーサ柱の数を一定にすることで、反射表示部の方が透過表示部よりも単位面積あたりのスペーサ51の密度が低くなるようにして、反射表示部の方が透過表示部よりも両基板の加圧封着時にスペーサ51にかかる圧力が大きくなるようにし、スペーサ51の潰れ量を大きくする。

【0042】

例えば、高解像度領域1の透過表示部では画素間のピッチを $40\mu\text{m}$ 、低解像度領域2の反射表示部では画素間のピッチを $120\mu\text{m}$ とし、高解像度領域1と低解像度領域2とで共に6画素あたり1個のスペーサ51を配置する。各スペーサ51の高さを $5.85\mu\text{m}$ とし、アレイ基板11と対向基板12間に 1000kg の圧力を加圧する。

【0043】

このとき、図8に示すように、 $5.85\mu\text{m}$ のスペーサ51が、透過表示部では $4.9\mu\text{m}$ まで潰れ、反射表示部では $3.0\mu\text{m}$ まで潰れる。すなわち、透過表示部での潰れ量が $0.95\mu\text{m}$ であるのに対し、反射表示部での潰れ量は $2.85\mu\text{m}$ となり透過表示部の約3倍の潰れ量であり、反射表示部と透過表示部でそれぞれ最適なセルギャップを得ることができる。

【0044】

したがって、本実施の形態によれば、透過表示を行う高解像度領域1と反射表示を行う低解像度領域2とで一定画素数あたりのスペーサ51の数を一定にしたことで、反射表示部の方が透過表示部よりもアレイ基板11と対向基板12とを加圧封着する時にスペーサ51にかかる圧力が大きくなりスペーサ51の潰れ量が大きくなるので、反射表示部の方が薄く、透過表示部の方が厚いセルギャップを得ることができる。

【0045】

〔第４の実施の形態〕

上記各実施の形態では、低解像度領域２全体の解像度を、高解像度領域１の解像度よりも低くすることで課題解決を図っているが、本実施の形態の液晶表示装置は、高解像度領域１よりも画素の解像度が低い部分を含む低解像度領域２を備えることで課題を解決している。

【００４６】

図９は、第４の実施の形態における図２に相当する部分を示す図である。

【００４７】

図９に示すように、高解像度領域１は、図示しない対向基板に、赤（Ｒ）、緑（Ｇ）および青（Ｂ）の中のいずれかの色の色層を備えたカラー画素１０Ｃで構成され、低解像度領域２は、カラー画素１０Ｃで構成されたカラー表示部分２Ｃと、色層を備えないモノクロ画素１０Ｍで構成されたモノクロ表示部分２Ｍとを備える。モノクロ画素１０Ｍの横幅は、カラー画素１０Ｃの横幅の３倍であり、よって、モノクロ表示部分２Ｍの解像度は、高解像度領域１の解像度よりも低くなっている。これにより、上記各実施の形態で得られた効果と同様の効果が得られる。

10

【００４８】

また、カラー画素１０Ｃは透過領域のみを備える、つまり、高解像度領域１は透過領域のみを備えるので、各画素毎に反射領域と透過領域を備えた第１および第２の実施の形態の液晶表示装置や、高解像度領域で反射表示を行い、低解像度領域で透過表示を行う第３の実施の形態の液晶表示装置に比べて、高解像度領域１で表示を明るくできる。

20

【００４９】

また、モノクロ画素１０Ｍは反射領域のみを備えるものであるが、低解像度領域２は、このモノクロ画素１０Ｍの他に、透過領域のみのカラー画素１０Ｃを備えるので、低解像度領域２で表示を明るくできる。

【００５０】

図１０の回路図に示すように、本実施の形態の液晶表示装置は、カラー画素１０Ｃを構成するスイッチング素子２３のゲート電極に接続された走査線２２を駆動する走査線駆動回路２０Ｃと、モノクロ画素１０Ｍを構成するスイッチング素子２３のゲート電極に接続された走査線２２を駆動する走査線駆動回路２０Ｍとを備えるので、別々の駆動方法で走査線２２を駆動でき、それを実現するソフトウェアの設計が容易になる。

30

【００５１】

また、本実施の形態の液晶表示装置の低解像度領域２では、赤（Ｒ）、緑（Ｇ）および青（Ｂ）の色層を備えた一塊のカラー画素１０Ｃを１つのモノクロ画素として表示を行い、全体としてモノクロの表示を行うので、カラーである必要のない、例えば時刻、電波の受信状況などを伝えるのに十分な役割を果たすことができる。

【００５２】

〔第５の実施の形態〕

第４の実施の形態の液晶表示装置における低解像度領域２は、反射領域のみからなるモノクロ画素１０Ｍと透過領域のみからなるカラー画素とを備えるが、モノクロ画素１０Ｍを、赤（Ｒ）、緑（Ｇ）および青（Ｂ）の色層を備えかつ反射領域のみからなる一塊のカラー画素に置き換えると、低解像度領域２の解像度は高解像度領域２の解像度に等しくなり、その低解像度領域２は、図１１に示すように、反射領域のみからなる各色のカラー画素１０Ｃ１と、透過領域のみからなる各色のカラー画素１０Ｃとにより、１つの画素が構成されることになる。

40

【００５３】

この画素を構成する部分を副画素とすると、画素は３つの副画素、つまり、赤（Ｒ）の色層をそれぞれに備えるカラー画素１０Ｃ１およびカラー画素１０Ｃで構成される副画素と、緑（Ｇ）の色層をそれぞれに備えるカラー画素１０Ｃ１およびカラー画素１０Ｃで構成される副画素と、青（Ｂ）の色層をそれぞれに備えるカラー画素１０Ｃ１およびカラー画素１０Ｃで構成される副画素で構成される。

50

【 0 0 5 4 】

このような液晶表示装置では、データをバランス良く設定した映像信号を各副画素に書き込み、図 1 2 に示すように、白表示と黒表示を適宜切り替えることで、モノクロの表示を行う。

【 0 0 5 5 】

しかし、この液晶表示装置では、映像信号を各副画素に書き込む必要があるため、映像信号には多くのデータが必要となる。また、映像信号を各副画素に書き込むために多くの画素電極とスイッチング素子が必要となる。

【 0 0 5 6 】

この課題を解決する第 5 の実施の形態の液晶表示装置は、第 4 の実施の形態の液晶表示装置を、図 1 3 に示すような特徴をもって構成したものである。

10

【 0 0 5 7 】

図 1 3 の破線で囲み示すように、低解像度領域 2 では、赤、緑および青の中から予め選択された 1 つの色、例えば、緑 (G) の色層を備える各カラー画素 1 0 C と、該カラー画素 1 0 C に隣接するモノクロ画素 1 0 M とに、同一の画素電極と同一のスイッチング素子で映像信号を書き込む。

【 0 0 5 8 】

つまり、図 1 4 に示すように、データをバランス良く設定した映像信号を、緑 (G) のカラー画素 1 0 C とモノクロ画素 1 0 M とに書き込み、白表示と黒表示を適宜切り替えることで、モノクロの表示を行う。これにより、第 5 の実施の形態の液晶表示装置では、少ないデータにより映像信号を構成でき、また、画素電極とスイッチング素子を少なくできる。

20

【 0 0 5 9 】

また、低解像度領域 2 では、残りの色、例えば赤 (R) と青 (B) の画素には映像信号が書き込まれないようにすることで、データと画素電極とスイッチング素子を一層少なくできる。

【図面の簡単な説明】

【 0 0 6 0 】

【図 1】第 1 の実施形態における液晶表示装置の構成を示す平面図である。

【図 2】図 1 の破線四角で囲んだ部分における高解像度領域 1 と低解像度領域 2 とでの画素の構成の違いを示す図である。

30

【図 3】上記液晶表示装置の構成を示す断面図である。

【図 4】上記液晶表示装置の構成を示す回路図である。

【図 5】第 2 の実施形態における液晶表示装置の構成を示す回路図である。

【図 6】低解像度領域の各画素に配置されたメモリ回路の構成を示す回路図である。

【図 7】第 3 の実施形態における液晶表示装置の構成を示す平面図である。

【図 8】透過表示部と反射表示部とでスペーサの潰れ量が異なる様子を示す図である。

【図 9】第 4 の実施形態における図 2 に相当する部分を示す図である。

【図 1 0】第 4 の実施形態の液晶表示装置の構成を示す回路図である。

【図 1 1】第 5 の実施形態で解決すべき課題を含んだ液晶表示装置における画素の構成を示す図である。

40

【図 1 2】図 1 1 の画素を有する液晶表示装置におけるモノクロ表示の様子を示す図である。

【図 1 3】第 5 の実施形態の液晶表示装置における画素の構成を示す図である。

【図 1 4】第 5 の実施形態の液晶表示装置におけるモノクロ表示の様子を示す図である。

【符号の説明】

【 0 0 6 1 】

1 ... 高解像度領域 , 2 ... 低解像度領域

2 C ... カラー表示部分 , 2 M ... モノクロ表示部分

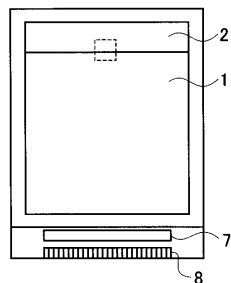
3 , 5 ... 反射領域 , 4 , 6 ... 透過領域

50

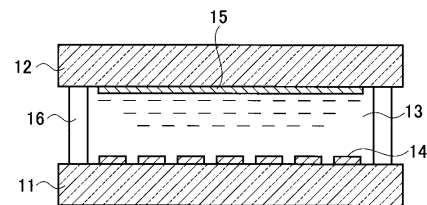
- 7 ... 信号線駆動回路, 10 ... 画素, 10C ... カラー画素, 10M ... モノクロ画素
 11 ... アレイ基板, 12 ... 対向基板
 13 ... 液晶層, 14 ... 画素電極
 15 ... 対向電極, 16 ... シール材
 20, 20C, 20M ... 走査線駆動回路
 21 ... 信号線, 22 ... 走査線
 23 ... スイッチング素子
 24 ... 補助容量, 25 ... 液晶容量
 26 ... アナログスイッチ
 28a, 28b ... メモリ制御信号線
 31 ... メモリ回路, 32 ... コモン配線
 33 ... 制御信号線, 34 ... NAND回路
 35 ... トランジスタ, 37 ... スイッチ回路
 36 ... デジタルメモリ
 41, 42, 45 ... スイッチング素子
 43, 44 ... インバータ素子

10

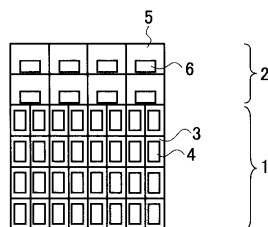
【図1】



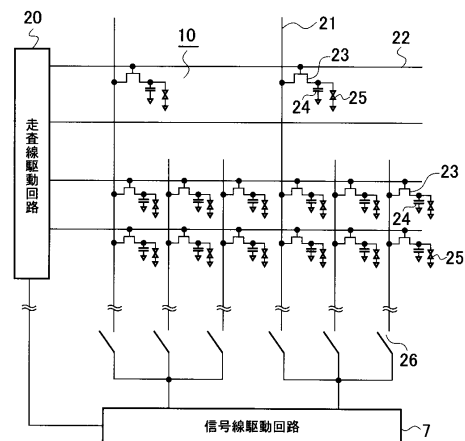
【図3】



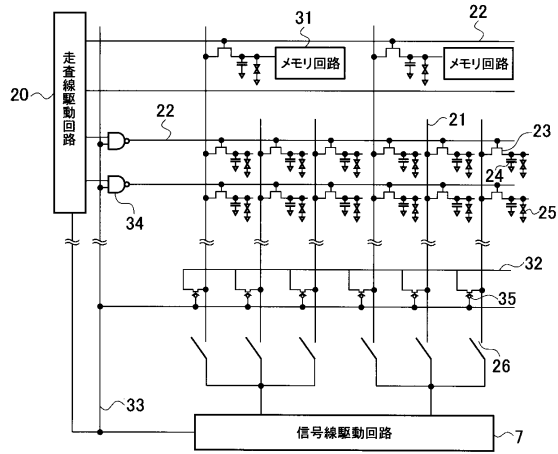
【図2】



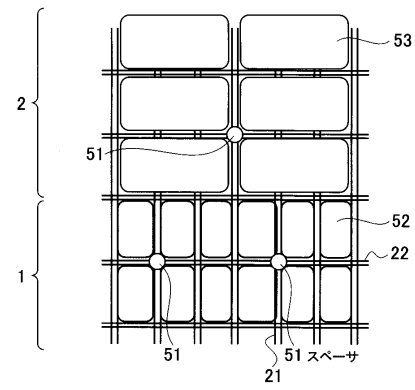
【図4】



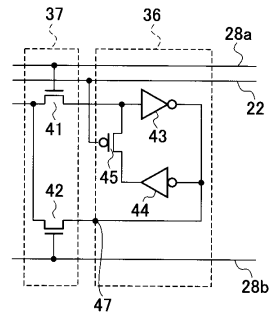
【図 5】



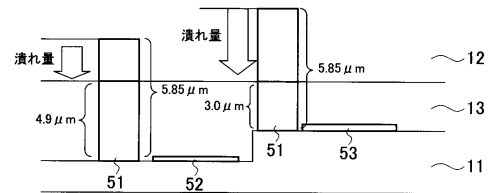
【図 7】



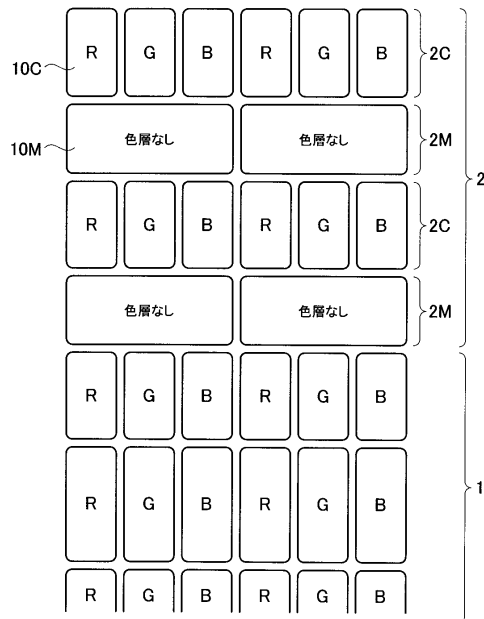
【図 6】



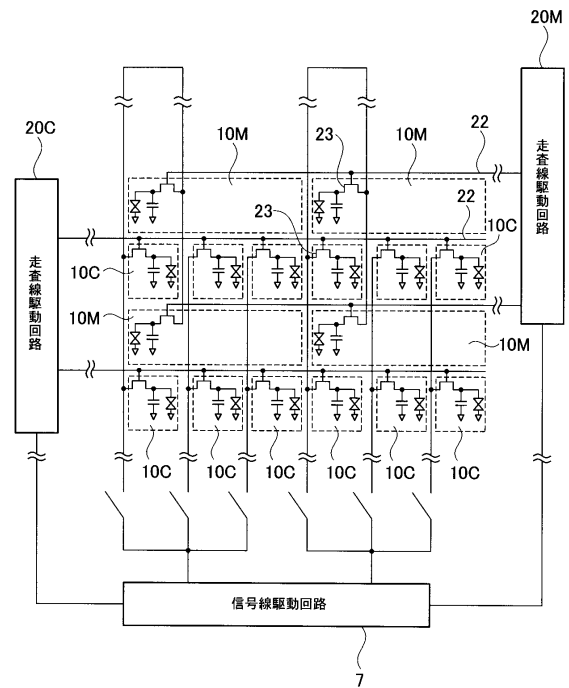
【図 8】



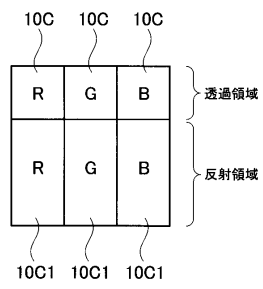
【図 9】



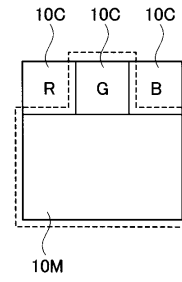
【図 10】



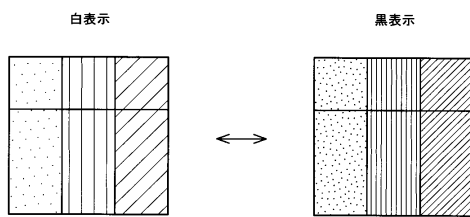
【図 1 1】



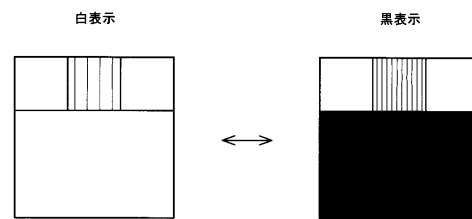
【図 1 3】



【図 1 2】



【図 1 4】



フロントページの続き

- (74)代理人 100098327
弁理士 高松 俊雄
- (72)発明者 後藤 真史
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
- (72)発明者 渡木 武
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
- (72)発明者 木下 正樹
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
- (72)発明者 木村 裕之
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
- (72)発明者 清木 正寛
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
- (72)発明者 前田 孝志
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
- (72)発明者 清水 圭介
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

審査官 小濱 健太

- (56)参考文献 特開 2001 - 075503 (JP, A)
特開 2003 - 162236 (JP, A)
特開 2003 - 131023 (JP, A)
特開 2002 - 148604 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F	1 / 1 3 4 3
G 0 2 F	1 / 1 3 3 5
G 0 2 F	1 / 1 3 6 8

专利名称(译)	液晶表示装置		
公开(公告)号	JP4709532B2	公开(公告)日	2011-06-22
申请号	JP2004323708	申请日	2004-11-08
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
当前申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	後藤真史 渡木武 木下正樹 木村裕之 清木正寛 前田孝志 清水圭介		
发明人	後藤 真史 渡木 武 木下 正樹 木村 裕之 清木 正寛 前田 孝志 清水 圭介		
IPC分类号	G02F1/1343 G02F1/1335 G02F1/1368		
CPC分类号	G02F2001/133391		
FI分类号	G02F1/1343 G02F1/1335.520 G02F1/1368		
F-TERM分类号	2H091/FA02Y 2H091/FA14Y 2H091/FA41Z 2H091/FD03 2H091/FD22 2H091/FD24 2H091/GA02 2H091/GA03 2H091/LA16 2H091/LA30 2H091/MA10 2H092/GA13 2H092/GA15 2H092/GA20 2H092 /HA03 2H092/HA05 2H092/JA24 2H092/JB02 2H092/JB06 2H092/JB07 2H092/KB26 2H092/NA01 2H092/NA07 2H092/NA26 2H092/PA08 2H092/PA12 2H092/PA13 2H092/RA10 2H191/FA06Y 2H191 /FA09Y 2H191/FA31Y 2H191/FD22 2H191/GA04 2H191/GA19 2H191/LA40 2H191/NA13 2H191/NA25 2H191/NA34 2H191/NA43 2H192/AA24 2H192/AA51 2H192/BC01 2H192/BC64 2H192/BC72 2H192 /CB23 2H192/DA01 2H192/EA54 2H192/FA73 2H192/GD23 2H192/GD61 2H291/FA06Y 2H291 /FA09Y 2H291/FA31Y 2H291/FD22 2H291/GA04 2H291/GA19 2H291/LA40 2H291/NA13 2H291/NA25 2H291/NA34 2H291/NA43		
代理人(译)	三好秀 中村智之 伊藤雅一 高桥俊 高松俊夫		
优先权	2003387956 2003-11-18 JP		
其他公开文献	JP2005173565A		
外部链接	Espacenet		

摘要(译)

要解决的问题：降低用于高分辨率显示器的液晶显示器件的功耗。

ŽSOLUTION：通过在用于图像显示的LCD面板上提供像素分辨率低于高分辨率区域1的高分辨率区域1和低分辨率区域2，在低分辨率区域2中增加像素区域，并且在透射反射或反射型液晶显示装置中，每个像素中的光反射区域被放大以提高反射率，并且在透射型液晶显示装置中，每个像素中的光透射部分的开口率被扩大。从而降低了背光装置的亮度，并且实现了功耗的降低。 Ž

