

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4578464号
(P4578464)

(45) 発行日 平成22年11月10日(2010.11.10)

(24) 登録日 平成22年9月3日(2010.9.3)

(51) Int.Cl. F I
GO2F 1/1368 (2006.01) GO2F 1/1368
GO2F 1/1343 (2006.01) GO2F 1/1343

請求項の数 10 (全 12 頁)

(21) 出願番号	特願2006-353321 (P2006-353321)	(73) 特許権者	501426046
(22) 出願日	平成18年12月27日(2006.12.27)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2008-9371 (P2008-9371A)		ミテッド
(43) 公開日	平成20年1月17日(2008.1.17)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成18年12月27日(2006.12.27)		イドードン 20
(31) 優先権主張番号	10-2006-0059963	(74) 代理人	100110423
(32) 優先日	平成18年6月29日(2006.6.29)		弁理士 曾我 道治
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100084010
			弁理士 古川 秀利
		(74) 代理人	100094695
			弁理士 鈴木 憲七
		(74) 代理人	100111648
			弁理士 梶並 順
		(74) 代理人	100147566
			弁理士 上田 俊一

最終頁に続く

(54) 【発明の名称】 液晶表示装置及び液晶表示装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

第 1 基板及び前記第 1 基板に対向する第 2 基板と、
 前記第 1 基板上に互いに交差して設けられ、画素領域を定義するゲートライン及びデータラインと、
 前記画素領域内に同一平面上に設けられた共通電極及び画素電極と、
 前記第 1 基板と前記第 2 基板との間に設けられた液晶層と、
 を備え、
 前記共通電極及び画素電極は、水平電界を発生させるために、前記共通電極及び画素電極間に空いた空間を提供する状態で配置され、
 前記空いた空間は、前記共通電極及び画素電極間に形成され、それによって、保護膜が前記空いた空間を含む前記共通電極の上部に残り、前記共通電極及び画素電極間に形成された前記空いた空間は空気で満たされる
 ことを特徴とする液晶表示装置。

【請求項 2】

前記共通電極と前記画素電極との間の前記空間の幅は、 $0.1 \sim 3 \mu\text{m}$ であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記共通電極及び前記画素電極は、透明な導電性物質からなることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記共通電極及び前記画素電極は、折れ曲がった構造を有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記ゲートラインと前記データラインとの交差領域に設けられた薄膜トランジスタをさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

前記薄膜トランジスタは、

ゲート電極と、

前記ゲート電極上に形成されたアクティブ層と、

前記アクティブ層上に形成されたソース電極及びドレイン電極と、

を含む

ことを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】

基板上に、ゲート電極を有するゲートラインと共通ラインとを形成する段階と、

前記共通ラインが形成された前記基板上に、前記共通ラインと電氣的に接続された導電性物質膜パターンを形成する段階と、前記導電性物質膜パターンを有する前記基板上に、ゲート絶縁膜を介在させてアクティブ層とソース電極及びドレイン電極とを有するデータラインとを順次形成する段階と、前記データラインが形成された前記基板の全面に保護膜と、少なくとも前記導電性物質膜パターンに対応する保護膜の一部分を覆うフォトリソリストパターンとを形成する段階と、

前記フォトリソリストパターンをマスクとして前記保護膜をエッチングして保護膜パターンを形成する段階であって、前記保護膜パターンは、前記保護膜をドライエッチングすることによりアンダーカットされる、段階と、

前記フォトリソリストパターンをマスクとしてアンダーカットされた前記保護膜の下に配置された前記導電性物質膜パターンをエッチングして、側面がアンダーカットされた形状を有する共通電極を形成する段階と、

前記フォトリソリストパターン及び前記共通電極を有する前記基板上に透明な導電性物質膜を形成し、当該透明な導電性物質膜と前記共通電極との間隔に対応するアンダーカットにより空いた空間が形成される段階と、

前記フォトリソリストパターン上の前記導電性物質膜及び前記フォトリソリストパターンをリフトオフ法により除去し、前記空いた空間を介して前記共通電極と離間される画素電極を形成する段階と

を含み、

前記空いた空間は、前記共通電極及び画素電極間に形成され、それによって、保護膜パターンが前記空いた空間を含む前記共通電極の上部に残り、前記共通電極及び画素電極間に形成された前記空いた空間は空気で満たされる

ことを特徴とする液晶表示装置の製造方法。

【請求項 8】

前記共通電極と前記画素電極は透明導電層から形成されることを特徴とする請求項 7 に記載の液晶表示装置の製造方法。

【請求項 9】

前記共通電極は、前記導電性物質膜パターンをウェットエッチングして側面が $0.1 \sim 3 \mu\text{m}$ アンダーカットされるように形成することを特徴とする請求項 7 に記載の液晶表示装置の製造方法。

【請求項 10】

前記共通電極と前記画素電極は、平面から見て折れ曲がった構造を有するように形成することを特徴とする請求項 7 に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1 】

本発明は液晶表示装置及び液晶表示装置の製造方法に関し、特に、開口率を向上させた横電界方式の液晶表示装置及び液晶表示装置の製造方法に関する。

【 背景技術 】

【 0 0 0 2 】

高画質、低電力のフラットパネルディスプレイ装置 (flat panel display device) として主に使用される T N 型液晶表示装置 (twisted nematic mode liquid crystal display device) は視野角が狭いという欠点がある。これは液晶分子の屈折率異方性に起因するものであり、基板と水平に配向された液晶分子が、液晶パネルに電圧が印加されると、基板とほぼ垂直方向に配向されるためである。

10

【 0 0 0 3 】

従って、液晶分子を基板とほぼ水平な方向に配向して視野角の問題点を解決する横電界方式の液晶表示装置 (In Plane Switching mode L C D) が近年盛んに研究されている。

【 0 0 0 4 】

図 5 は一般的な横電界方式の液晶表示装置の単位画素を概略的に示す図である (例えば、特許文献 1 参照) 。図 5 a は平面図であり、図 5 b は図 5 a の I - I ' 線断面図である。

【 0 0 0 5 】

図 5 a 及び図 5 b に示すように、透明な第 1 基板 1 0 上にゲートライン 1 及びデータライン 3 が縦横に配列されて画素領域を定義する。実際の液晶表示装置においては、n 個のゲートライン 1 と m 個のデータライン 3 とが交差して n × m 個の画素が存在するが、図面には説明を簡単にするために一つの画素のみを示す。

20

【 0 0 0 6 】

ゲートライン 1 とデータライン 3 との交差点にはゲート電極 1 a、アクティブ層 5、及び、ソース/ドレイン電極 2 a、2 b から構成された薄膜トランジスタ 9 が配置されており、ゲート電極 1 a 及びソース/ドレイン電極 2 a、2 b はそれぞれゲートライン 1 及びデータライン 3 に接続される。また、ゲート絶縁膜 8 はゲートライン 1 とデータライン 3 間に形成される。

【 0 0 0 7 】

画素領域内には、ゲートライン 1 と平行に共通ライン 4 が配列され、液晶分子をスイッチングする少なくとも一対の電極、すなわち、共通電極 6 と画素電極 7 がデータライン 3 と平行に配列されている。共通電極 6 はゲートライン 1 と同時に形成されて共通ライン 4 に接続され、画素電極 7 はソース/ドレイン電極 2 a、2 b と同時に形成されて薄膜トランジスタ 9 のドレイン電極 2 b に接続される。また、ソース/ドレイン電極 2 a、2 b を含む第 1 基板 1 0 の全体にわたって保護膜 1 1 が形成されている。さらに、共通ライン 4 と重なって形成され、画素電極 7 と接続する画素電極ライン 1 4 は、絶縁膜 8 を介してストレージキャパシタ (C s t) を形成する。

30

【 0 0 0 8 】

また、第 2 基板 2 0 には、薄膜トランジスタ 9、ゲートライン 1、及び、データライン 3 に光漏れを防止するブラックマトリクス 2 1 と、カラーを実現するためのカラーフィルタ 2 3 とが形成されている。さらに、第 1 基板 1 0 及び第 2 基板 2 0 の対向面には液晶の初期配向方向を決定するための配向膜 1 2 a、1 2 b が塗布されている。

40

【 0 0 0 9 】

さらに、第 1 基板 1 0 と第 2 基板 2 0 との間には、共通電極 6 及び画素電極 7 に印加される電圧により光の透過率を調節する液晶層 1 3 が形成されている。

【 0 0 1 0 】

上述のような構造を有する横電界方式の液晶表示装置において、電圧が印加されない場合には液晶層 1 3 内に液晶分子が第 1 基板 1 0 及び第 2 基板 2 0 の対向面に塗布された配向膜 1 2 a、1 2 b の配向方向に沿って配向されるが、共通電極 6 と画素電極 7 間に電圧が印加されると、基板と平行にスイッチングされ、ゲートライン 1 と平行方向に配向され

50

る。すなわち、共通電極 6 と画素電極 7 間に電圧が印加されると、これらの間に電界が発生して液晶分子はこれらの間に発生した電界及び電圧によって光を透過させる。

【 0 0 1 1 】

図 6 は従来の横電界方式の液晶表示装置の駆動原理を説明するための断面図である。従来の横電界方式の液晶表示装置は、共通電極 6 及び画素電極 7 が同一基板上に配置されて水平電界を発生させ、液晶は水平電界に沿って配向されて、印加電圧によって配向が変わって駆動されるために、視野角を向上し得るという利点を有する。

【特許文献 1】韓国公開特許第 1 0 - 2 0 0 4 - 0 0 1 6 4 7 0 号公報

【発明の開示】

【発明が解決しようとする課題】

10

【 0 0 1 2 】

しかしながら、画面が表示される画素領域内に共通電極 6 及び画素電極 7 が配置されているために、開口率が低下することにより輝度が低下してしまうという問題点があった。すなわち、共通電極 6 と画素電極 7 間の距離が遠いと開口率が増加して輝度が高くなり、距離が近いと開口率が減少して輝度が低くなる。しかし、開口率の増加のために前記 2 つの電極 6 , 7 間の距離を遠くすると、前記 2 つの電極 6 , 7 を駆動するための印加電圧が高くなるという欠点がある。

【 0 0 1 3 】

また、前記 2 つの電極 6 , 7 の上部は水平電界ではない垂直の電界を有するために、電極上部の液晶の配向が水平電界が形成された部分と異なる。従って、共通電極 6 及び画素電極 7 の上部の液晶分子は水平電界による配列ができなくて画像を形成する駆動領域として使用できないという問題点があった。

20

【 0 0 1 4 】

本発明は、かかる問題点を解決するためになされたもので、共通電極と画素電極間の間隔を小さくすることにより、電極の駆動電圧を減少させて、小さい駆動電圧でも作動するようにした液晶表示装置およびその製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 5 】

前記の目的を達成するための本発明による横電界方式の液晶表示装置は、第 1 基板及び前記第 1 基板に対向する第 2 基板と、前記第 1 基板上に互いに交差して設けられ、画素領域を定義するゲートライン及びデータラインと、前記画素領域内に同一平面上に設けられた共通電極及び画素電極と、前記第 1 基板と前記第 2 基板との間に設けられた液晶層と、を備え、前記共通電極及び画素電極は、水平電界を発生させるために、前記共通電極及び画素電極間に空いた空間を提供する状態で配置され、前記空いた空間は、前記共通電極及び画素電極間に形成され、それによって、保護膜が前記空いた空間を含む前記共通電極の上部に残り、前記共通電極及び画素電極間に形成された前記空いた空間は空気で満たされることを特徴とする。

30

【 0 0 1 6 】

一方、本発明による横電界方式の液晶表示装置を製造するための製造方法は、基板上に、ゲート電極を有するゲートラインと共通ラインとを形成する段階と、前記共通ラインが形成された前記基板上に、前記共通ラインと電気的に接続された導電性物質膜パターンを形成する段階と、前記導電性物質膜パターンを有する前記基板上に、ゲート絶縁膜を介在させてアクティブ層とソース電極及びドレイン電極とを有するデータラインとを順次形成する段階と、前記データラインが形成された前記基板の全面に保護膜と、少なくとも前記導電性物質膜パターンに対応する保護膜の一部分を覆うフォトリソパターンとを形成する段階と、前記フォトリソパターンをマスクとして前記保護膜をエッチングして保護膜パターンを形成する段階であって、前記保護膜パターンは、前記保護膜をドライエッチングすることによりアンダーカットされる、段階と、前記フォトリソパターンをマスクとしてアンダーカットされた前記保護膜の下に配置された前記導電性物質膜パターンをエッチングして、側面がアンダーカットされた形状を有する共通電極を形成する段

40

50

階と、前記フォトリソグレイパターンの前記共通電極を有する前記基板上に透明な導電性物質膜を形成し、当該透明な導電性物質膜と前記共通電極との間隔に対応するアンダーカットにより空いた空間が形成される段階と、前記フォトリソグレイパターンの前記導電性物質膜及び前記フォトリソグレイパターンをリフトオフ法により除去し、前記空いた空間を介して前記共通電極と離間される画素電極を形成する段階とを含み、前記空いた空間は、前記共通電極及び画素電極間に形成され、それによって、保護膜パターンが前記空いた空間を含む前記共通電極の上部に残り、前記共通電極及び画素電極間に形成された前記空いた空間は空気で満たされることを特徴とする。

【発明の効果】

【0017】

10

本発明による横電界方式の液晶表示装置とその製造方法は、前記共通電極と画素電極間の間隔を小さくすると同時に、これら2つの電極を透明電極で形成することによってFFS方式の液晶表示装置のように透明電極の上部を駆動領域として使用し得るようにして高い開口率の液晶表示装置を提供し得るという効果がある。

【0018】

また、共通電極と画素電極間の間隔が減少するので、小さい駆動電圧でも駆動が可能な液晶表示装置を提供し得るという効果がある。

【発明を実施するための最良の形態】

【0019】

以下、添付図面を参照して本発明による横電界方式の液晶表示装置について説明する。

20

【0020】

図1a～図3dは本発明による横電界方式の液晶表示装置を製造する方法を示す断面図と平面図である。以下、参照する断面図は各段階に対応する平面図であり、図1bは図1aのA-A'線断面図、図2b及び図2cは図2aのB-B'線断面図、図3b～図3dは図3aのC-C'線断面図である。

【0021】

図1aと図1bに示すように、第1基板100上に金属層を形成し、第1マスク（図示せず）を利用して当該金属層をエッチングして、ゲートライン101、ゲート電極101a、及び、共通ライン104を形成する。前記金属層は蒸着やスパッタリングにより形成が可能であり、マスクを利用したフォトリソグラフィでパターニングが可能である。前記金属層はアルミニウム、銅、クロム、銀などの導電性金属のうちから1つを選択して形成することができる。

30

【0022】

次いで、共通ライン104が形成された基板100の全面に透明な導電性物質膜を形成し、第2マスク（図示せず）を利用して当該導電性物質膜をエッチングして、共通ライン104と電氣的に接続される共通電極106を形成する。上記の透明な導電性物質としては、例えば、ITO（Indium Tin Oxide）やIZO（Indium Zinc Oxide）のような金属酸化物を使用することができる。

【0023】

次に、図2aと図2bに示すように、共通電極106などが形成された基板100上にゲート絶縁膜111を形成する。ゲート絶縁膜111としては窒化シリコン（SiNx）や酸化シリコン（SiOx）などを利用する。ゲート絶縁膜111を有する基板100上に、非晶質シリコン膜と、不純物がドーピングされたシリコン層とを、順次、形成する。次に、前記不純物がドーピングされたシリコン層及び非晶質シリコン層とをパターニングして、順次、積層されたオーミックコンタクト層（ohmic contact layer）113及びアクティブ層112を形成する。

40

【0024】

次いで、前記オーミックコンタクト層113が形成された基板100上に蒸着工程やスパッタリング工程により金属層を形成する。次いで、第3マスク（図示せず）を利用して、フォトリソグラフィ工程で前記金属膜をエッチングして、ソース電極102aとドレイ

50

ン電極 102b とを形成する。ここで、第 3 マスクは、ハーフトーンマスク (half tone mask) やグレートーンマスク (gray tone mask) を用いてもよい。

【0025】

その後、前記ソース電極 102a 及びドレイン電極 102b が形成された基板 100 上に保護層 115 を形成する。当該保護層 115 は、窒化シリコンや酸化シリコンのような無機物や BCB (Benzo Cyclo Butene) などの有機物から形成することができる。

【0026】

図 2c に示すように、前記保護層 115 上にフォトリジスト膜 (図示せず) を塗布し、第 4 マスク (図示せず) を利用して、当該フォトリジスト膜をパターニングして、フォトリジストパターン 121 を形成する。次いで、当該フォトリジストパターン 121 を利用して前記保護層 115 をドライエッチングする。このときに、後工程でのリフトオフを容易にするために、前記保護膜 115 はアンダーカットされる。すなわち、フォトリジストパターン 121 が設けられている箇所のみ保護膜 115 を残し、他の部分の保護膜 115 は取り除く工程において、残す保護膜 115 の端部が、フォトリジストパターン 121 の端部よりも、少し奥に凹むようにエッチングする。

10

。ここで、図 2c における符号 115a はアンダーカットされた保護膜を示す。

【0027】

次に、図 3a 及び図 3b に示すように、上述したアンダーカットされた保護層 115a の下部の共通電極 106 をエッチングする過程を経る。保護層 115a の下部に備えられた共通電極 106 は後過程で形成される画素電極との距離を所定の間隔に維持するためにウェットエッチング方法でエッチングされる。ここで、ウェットエッチングで保護層 115a の下部がオーバーエッチング (over etching) されるようにして、共通電極 106 部分がアンダーカットされるようにパターニングする。ここで、アンダーカットにより生じた空間は、後に、共通電極 106 と後述の画素電極との間の間隔となるものであり、工程上 0.1 ~ 3 μm にコントロール可能である。ここで、図 3a ~ 図 3d における符号 106a はアンダーカットされた共通電極を示す。共通電極 106a のアンダーカットされる程度が最大 3 μm までは優れた側面プロファイルを得ることができるが、それ以上アンダーカットされると側面プロファイルが不良化する。もし、3 μm 以上アンダーカットして共通電極 106a の側面プロファイルが不良化すると、後に形成される画素電極との距離が一定でなくなり、ムラが生じるなどの不良が発生する恐れがある。また、ここで、下限値 0.1 は最小値であり、任意に設定した値である。

20

30

【0028】

図 3c に示すように、共通電極 106a をアンダーカットでパターニングした後、フォトリジスト 121 を含む基板 100 の全面に、画素電極として使用される透明導電層 123 を積層してリフトオフする。この時、透明導電層 123 は、保護層 115a がアンダーカットされているために、保護層 115a がアンダーカットされた部分を除いて、フォトリジスト 121 の上部と露出した基板 100 上に積層される。なお、露出した基板 100 上に積層された部分の透明導電膜 123 が、画素電極 123a となる。画素電極 123a は ITO や IZO などの金属酸化物で形成することが可能である。従って、その後、フォトリジスト 121 をリフトオフすると、フォトリジスト 121 とフォトリジスト 121 の上部に積層された透明導電層 123 とを一度に除去することができ、残った透明導電層 123 は画素電極 123a にパターニングされて作動する。画素電極 123a はドレイン電極 102b の側面と接触して電氣的に接続されて駆動される。

40

【0029】

前記のように、透明導電層 123 を積層する前に、ウェットエッチングにより共通電極 106a がアンダーカットされると、フォトリジスト 121 の端部下部には共通電極 106a が形成されていない状態で、画素電極 123a が積層されることになる。従って、画素電極 123a と共通電極 106a とは同一平面上に形成されるが、2つの電極の間は空いた空間 120 として残り、共通電極 106a の上部には保護層 115a が残る。これら

50

2つの電極123a, 106a間の空いた空間120は何も積層されていない状態で空気が入っており、ここで、空気は電気伝導率が低いので絶縁層として作用する。

【0030】

前記のように、薄膜トランジスタ、共通電極106a、及び、画素電極123aを含む第1基板100を完成し、これに対向する第2基板200(図4参照)を準備して、2つの基板間に液晶層130(図4参照)を形成することにより液晶表示装置を製造することができる。

【0031】

このように、上述した方法で本発明による横電界方式の液晶表示装置を製造することができる。

10

【0032】

図3a~図3dに示すように、本発明による横電界方式の液晶表示装置は、透明な第1基板100上には、複数のゲートライン101が第1方向に配列されており、また、当該ゲートライン101と垂直に交差する第2方向に、複数のデータライン103が配列されており、ゲートライン101とデータライン103とは互いに垂直に交差して複数の画素領域を定義する。

【0033】

各画素領域におけるゲートライン101とデータライン103との交差領域には、スイッチング素子である薄膜トランジスタが形成されており、薄膜トランジスタは、ゲート電極101aと、該ゲート電極101a上に形成されたアクティブ層112と、さらにその上に形成されたオーミックコンタクト層113と、当該オーミックコンタクト層113上に互いに所定間隔だけ離間するように形成されたソース電極102a及びドレイン電極102bとから構成される。また、各画素領域内には、複数の共通電極106a及び画素電極123aが形成されている。これらの共通電極106aと画素電極123aとは透明な導電性物質から形成され、2つの電極は同一平面上に形成されて、かつ、空いた空間を介して順次配列される。

20

【0034】

一方、第2基板200には光漏れを防ぐためのブラックマトリクス(図示せず)と、RGBの3色を実現するためのカラーフィルタ(図示せず)とが形成され、第1基板100及び第2基板200の対向面には、それぞれ、液晶の初期配向方向を決定する配向膜が塗布されており、また、当該2枚の基板の間には液晶層130が形成されている。

30

【0035】

ここで、本発明による横電界方式の液晶表示装置は、共通電極106aと画素電極123aとが透明電極で形成され、これら2つの電極は空気層を介して互いに離間して同一平面上に形成されることを特徴とする。このことは、上述した製造方法で説明したように、リフトオフ工程で、共通電極106aをエッチングした後、画素電極123aを積層する方法を用いるので、2つの電極106a, 123a間はアンダーカットにより空いた空間120により分離されている。空いた空間120には空気が入っているので、空気の低い伝導率によって絶縁層として作用する。

【0036】

40

ここで、共通電極106aと画素電極123aとの間の距離は駆動電圧と比例するが、2つの電極間の距離が遠いと、水平電界を形成するための駆動電圧、すなわち、印加電圧が大きくなり、2つの電極間の距離が近いと、駆動電圧が小さくなる。従って、2つの電極間の間隔が小さいと、小さい電圧でも駆動可能であるという利点がある。本発明による液晶表示装置の場合は、フォトリジストを塗布して保護層115をドライエッチングした後、共通電極106aを形成するための透明導電層を再びウェットエッチングするので、アンダーカットの程度をコントロールすることができる。アンダーカットの程度は約0.1~3μmにすることができ、必要に応じて調節し得る。前記アンダーカットは後に画素電極123aと共通電極106a間の間隔120になる。

【0037】

50

従って、本発明は上記の方法によれば、共通電極 106a と画素電極 123a とを形成して、2つの電極間の距離を小さくすることによって液晶表示装置を駆動する電圧を低くすることができる。

【0038】

また、本発明による横電界方式の液晶表示装置は開口率を向上させることができる。本発明においては共通電極 106a と画素電極 123a とを全て透明電極で形成し、2つの電極間の間隔は従来の横電界方式の液晶表示装置より小さくなって FFS 方式の液晶表示装置のように液晶が配列される効果がある。

【0039】

横電界方式の液晶表示装置は共通電極 106a と画素電極 123a とが全て駆動領域に形成され、前記2つの電極 106a, 123a との上部には水平電界が形成されないのが非駆動領域に該当するため、開口率が低いという欠点があった。このような横電界方式の液晶表示装置の開口率を改善するために FFS 方式の液晶表示装置が提案された。FFS 方式の液晶表示装置は液晶配列の特性と横電界方式の側面電場とを同時に利用して透過率を高めたものである。FFS 方式の液晶表示装置は画素領域にフラット型の共通電極と、スリット型の長い棒状にパターンニングされた複数の画素電極を絶縁体が介在する状態で重なるように配置した構造である。このような FFS 方式の液晶表示装置は横電界方式の液晶表示装置と異なり、2つの電極間の間隔がより狭い状態で水平電界が発生し、前記2つの電極上部の液晶分子まで電界により配列が可能であるという利点があった。また、前記共通電極と前記画素電極の両方が透明導電層で形成され、透過度が高くなると共に開口率も高くなり、液晶表示装置の輝度を向上し得る特性を有する。

【0040】

本発明は前記 FFS 方式の液晶表示装置と類似した電界を形成し得ることを特徴とする。図4は本発明による横電界 (IPS) 方式の液晶表示装置の液晶の配向を概略的に示す概念図である。図に示すように、本発明による液晶表示装置は、横電界方式の液晶表示装置や FFS 方式の液晶表示装置のように、前記画素電極 123a と共通電極 106a 間の間隔 l が、それらの電極 123a, 106a の幅 w より小さい。

【0041】

一般的な横電界方式においては、電極間の間隔が電極幅より大きく、電極間には電場の水平成分が大きいので液晶が駆動されるが、電極の直上部には電場が水平電界ではなく垂直電界なので液晶がほとんど駆動されない。よって非駆動領域に該当するため、開口率が小さくなるという問題点があった。

【0042】

しかし、本発明のように前記2つの電極 123a, 106a 間の間隔 l が、それらの電極 123a, 106a の幅 w より小さく、かつ、透明電極であるために、従来の横電界方式と異なり、フリンジフィールド (fringe field) が前記電極の上部にも存在する。従って、液晶分子 113 がほぼ全領域で駆動されて透過率が高くなる。

【0043】

前記共通電極と画素電極は透明な導電性物質からなることを特徴とするが、不透明な金属層からなる電極の場合、光が透過しないので開口率が低くなる。一般的な横電界方式の液晶表示装置の共通電極は金属層で形成することが多いが、横電界方式の液晶表示装置においては、電極の直上部は水平電界ではない垂直電界が形成されるため、透明電極で形成しても駆動領域に該当しないため、開口率が低下するという問題点があった。しかし、本発明による共通電極と画素電極は FFS 方式の液晶表示装置と同一効果を奏するため、前記電極の上部も駆動領域に該当するので、前記2つの電極を透明な導電性物質で形成する必要がある。

【0044】

前記透明な導電性物質としては ITO や IZO のような物質を使用することができ、透明な導電性物質で基板に積層が可能なものであれば他の物質も使用することができる。

【0045】

前記のように本発明による液晶表示装置は横電界方式で形成されるが、F F S方式の液晶表示装置のように共通電極と画素電極の上部を含むほぼ全領域で液晶分子が駆動されるので透過率が高くなるという効果があり、共通電極106aと画素電極123a間の間隔が狭いので、2つの電極106a, 123aを駆動する駆動電圧も少ない値でよく、容易に液晶表示装置を駆動することができる。

【0046】

ここで、本発明による共通電極106aと画素電極123a間の間隔は0.1~3μmである。フォトリジストをエッチングする過程と透明導電層(後に共通電極として作動する)をパターンニングする過程とにおいてアンダーカットを形成する方法により、後に形成する画素電極との間の間隔を調節することができる。前記透明導電層を形成する際、ウェットエッチング方法で形成することが好ましく、この時にエッチング量を調節して共通電極106aと画素電極123a間の間隔を調節し得る。

10

【0047】

本発明は、共通電極106aと画素電極123aとが折れ曲がった構造を有するマルチドメインの液晶表示装置にも適用可能である。従来の液晶表示装置においては、基板に形成されたゲートラインの長手方向に対して所定角度で液晶層の配向を形成するために、視野角方向によって色相が変わるという問題点があった。従って、画素電極123aと共通電極106aとを折れ曲がった構造から形成することによって、画素領域を複数のマルチドメインから形成する。このようなマルチドメインを利用して液晶の配向を多様化させる方法で液晶の配向による視野角の問題を減少させることができる。

20

【0048】

添付図面を参照して、本発明の実施形態を、本発明が属する技術分野における通常の知識を有する者が容易に実施することができるように詳細に説明した。しかし、本発明は、多様な形態で実現することができ、ここで説明する実施形態に限定されるものではない。

【図面の簡単な説明】

【0049】

【図1a】本発明による横電界方式の液晶表示装置を製造する方法を説明するための平面図である。

【図1b】本発明による横電界方式の液晶表示装置を製造する方法を説明するための断面図である。

30

【図2a】本発明による横電界方式の液晶表示装置を製造する方法を説明するための平面図である。

【図2b】本発明による横電界方式の液晶表示装置を製造する方法を説明するための断面図である。

【図2c】本発明による横電界方式の液晶表示装置を製造する方法を説明するための断面図である。

【図3a】本発明による横電界方式の液晶表示装置を製造する方法を説明するための平面図である。

【図3b】本発明による横電界方式の液晶表示装置を製造する方法を説明するための断面図である。

40

【図3c】本発明による横電界方式の液晶表示装置を製造する方法を説明するための断面図である。

【図3d】本発明による横電界方式の液晶表示装置を製造する方法を説明するための断面図である。

【図4】本発明による横電界方式の液晶表示装置の液晶の配向を概略的に示す概念図である。

【図5a】従来の横電界方式の液晶表示装置の単位画素を示す平面図である。

【図5b】図6aのI-I'線断面図である。

【図6】従来の横電界方式の液晶表示装置の駆動原理を説明するための断面図である。

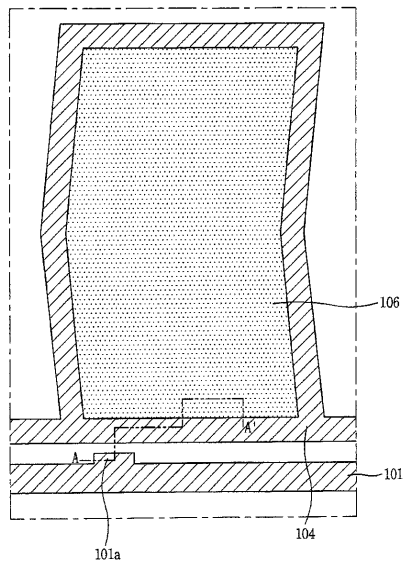
【符号の説明】

50

【 0 0 5 0 】

101 ゲートライン、101a ゲート電極、102a ソース電極、102b ドレイン電極、104 共通ライン、106 共通電極、111 ゲート絶縁膜、112 アクティブ層、113 オーミックコンタクト層、115 保護層。

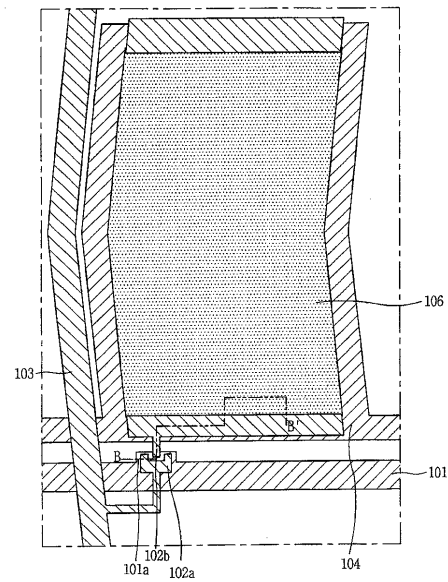
【 図 1 a 】



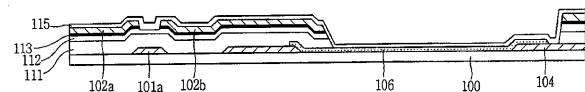
【 図 1 b 】



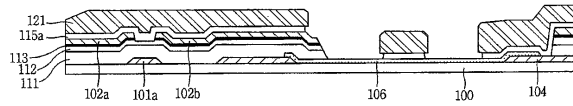
【 図 2 a 】



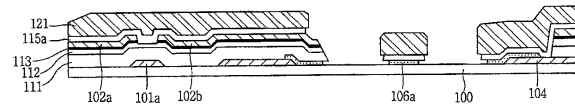
【 図 2 b 】



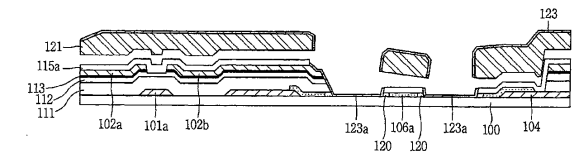
【図 2 c】



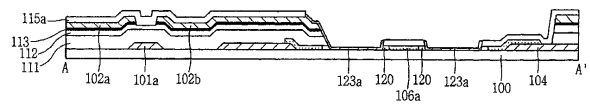
【図 3 b】



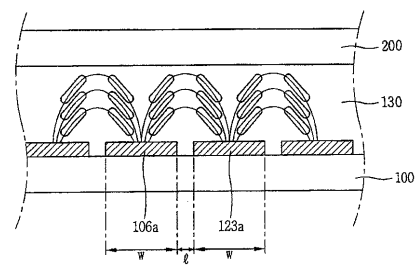
【図 3 c】



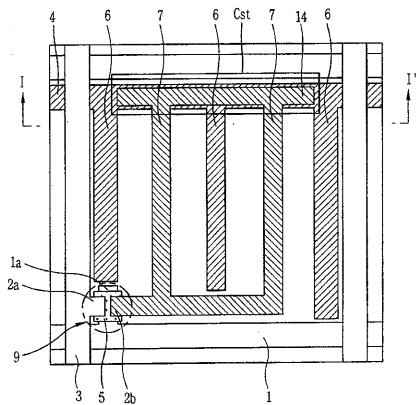
【図 3 d】



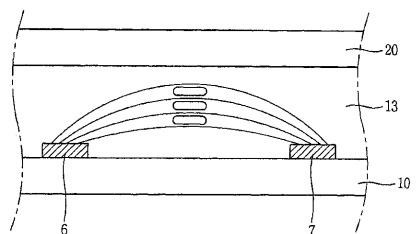
【図 4】



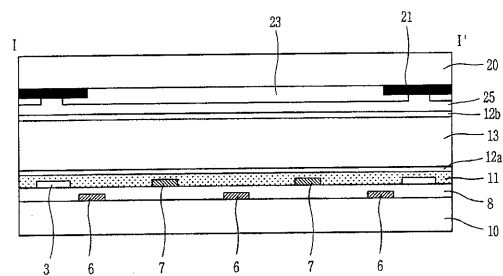
【図 5 a】



【図 6】



【図 5 b】



フロントページの続き

(72)発明者 ソンヒ・ナム

大韓民国、キョンギ - ド、スウォン、チャンアン - グ、チョンチョン - ドン、サムスン・レミアン
・アパートメント 105 - 1301

(72)発明者 スンソン・ユ

大韓民国、キョンギ - ド、クンボ、サンボン - ドン、クムガン・アパートメント 901 - 120
1

審査官 山口 裕之

(56)参考文献 特開平10 - 221705 (JP, A)

特開平08 - 190104 (JP, A)

特開2000 - 131717 (JP, A)

特開2001 - 290168 (JP, A)

特開2005 - 070788 (JP, A)

特開2005 - 165286 (JP, A)

特開2006 - 163407 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1 / 1368

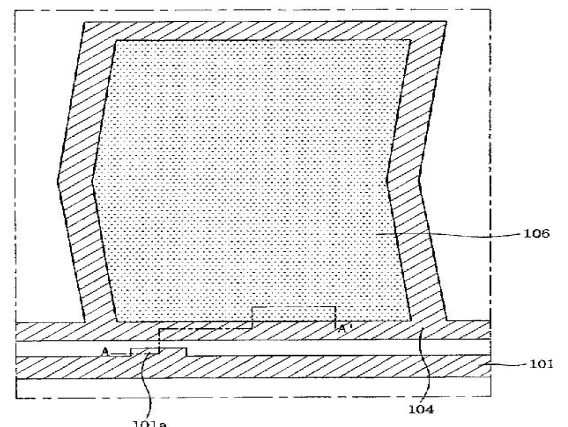
G02F 1 / 1343

专利名称(译)	液晶显示装置和液晶显示装置的制造方法		
公开(公告)号	JP4578464B2	公开(公告)日	2010-11-10
申请号	JP2006353321	申请日	2006-12-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	ソンヒナム スンソンユ		
发明人	ソンヒ・ナム スンソン・ユ		
IPC分类号	G02F1/1368 G02F1/1343		
CPC分类号	G02F1/134363 G02F2001/134372 G02F2001/134381 G02F2201/40		
FI分类号	G02F1/1368 G02F1/1343		
F-TERM分类号	2H092/GA14 2H092/HA03 2H092/JA26 2H092/JB05 2H092/JB13 2H092/JB32 2H092/JB57 2H092/JB58 2H092/JB63 2H092/MA05 2H092/MA08 2H092/MA12 2H092/MA35 2H092/MA37 2H092/NA04 2H092/NA25 2H192/AA24 2H192/BB03 2H192/BB53 2H192/BB73 2H192/BB84 2H192/CB05 2H192/EA22 2H192/EA43 2H192/HA44 2H192/HA64 2H192/HA70 2H192/JA33		
代理人(译)	英年古河 Kajinami秩序 上田俊一		
审查员(译)	山口博之		
优先权	1020060059963 2006-06-29 KR		
其他公开文献	JP2008009371A		
外部链接	Espacenet		

摘要(译)

提供一种横向电场型液晶显示装置，其通过减小公共电极和像素电极之间的间隙来降低电极的驱动电压，以小的驱动电压工作。根据本发明的水平电场型液晶显示装置包括第一基板，与第一基板相对的第二基板，限定在第一基板上彼此交叉的像素区域的栅极线，数据线；公共电极和像素电极，通过预定的空间彼此分开形成，以在像素区域中产生水平电场；以及第一基板和第二基板之间的空间并且在基板上形成液晶层。背景技术

【图 1 a】



【图 1 b】