

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4550379号

(P4550379)

(45) 発行日 平成22年9月22日(2010.9.22)

(24) 登録日 平成22年7月16日(2010.7.16)

(51) Int.Cl.

F I

GO2F 1/1368 (2006.01)

GO2F 1/1368

GO2F 1/1343 (2006.01)

GO2F 1/1343

請求項の数 19 (全 12 頁)

(21) 出願番号	特願2003-186142 (P2003-186142)	(73) 特許権者	390019839
(22) 出願日	平成15年6月30日(2003.6.30)		三星電子株式会社
(65) 公開番号	特開2004-38165 (P2004-38165A)		SAMSUNG ELECTRONICS
(43) 公開日	平成16年2月5日(2004.2.5)		CO., LTD.
審査請求日	平成18年6月29日(2006.6.29)		大韓民国京畿道水原市靈通区梅灘洞416
(31) 優先権主張番号	2002-036979		416, Maetan-dong, Yeongtong-gu, Suwon-si,
(32) 優先日	平成14年6月28日(2002.6.28)		Gyeonggi-do 442-742
(33) 優先権主張国	韓国(KR)		(KR)
早期審査対象出願		(74) 代理人	100094145
			弁理士 小野 由己男
		(74) 代理人	100106367
			弁理士 稲積 朋子
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置及びそれに用いられる薄膜トランジスタ基板

(57) 【特許請求の範囲】

【請求項 1】

複数の画素電極、複数のゲート線、複数のゲート線及び複数の導電線を含み、前記各導電線は2つの隣接した第1ゲート線及び第2ゲート線の間に配置されている第1基板と、前記第1基板と対向する第2基板と、

前記第1基板と前記第2基板との間に挟持されている液晶層と、

前記第1基板と前記第2基板のうちの少なくとも1つに形成されている複数のドメイン規制手段と、

を含み、前記複数のドメイン規制手段は前記ゲート線に対して傾いている第1及び第2ドメイン規制手段を含み、

前記複数の画素電極は、前記第1ゲート線に連結される第1画素電極と第2画素電極、及び前記第2ゲート線に連結された第3画素電極を含み、前記第3画素電極と連結されるとともに前記第2画素電極と重なることで静電的に結合される結合電極を有し、

前記導電線の第1部分は第2画素電極の一部と重なっており、前記導電線の第2部分は第3画素電極の一部と重なっており、

前記第1ゲート線のターンオン時間は前記第2ゲート線のターンオン時間より早く、

前記第2画素電極と前記第3画素電極に同一の電圧を印加した場合、前記第2画素電極に保持される電圧は前記第3画素電極に保持される電圧と異なり、

前記液晶層の液晶分子は電場がない場合、前記第1基板及び前記第2基板の表面に対して実質的に垂直になるように配向されている、液晶表示装置。

10

20

【請求項 2】

前記第 1 及び第 2 ドメイン規制手段は前記ゲート線に対して 45° の角度をなす部分を含む、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 ドメイン規制手段及び第 2 ドメイン規制手段は、前記ゲート線に対して傾いている部分を含む、請求項 1 に記載の液晶表示装置。

【請求項 4】

少なくとも 1 つの前記第 1 ドメイン規制手段、または少なくとも 1 つの前記第 2 ドメイン規制手段は切開部である、請求項 3 に記載の液晶表示装置。

【請求項 5】

前記第 1 及び第 2 ドメイン規制手段は、前記ゲート線と前記導電線との間にあり、前記ゲート線と平行な第 1 線に対して対称をなす、請求項 1 に記載の液晶表示装置。

【請求項 6】

前記第 1 基板上に配置されている第 1 偏光板と、前記第 2 基板上に配置されている第 2 偏光板とを更に含み、第 1 及び第 2 ドメイン規制手段は前記第 1 偏光板と第 2 偏光板の偏光軸に対して 45° の角度をなす、請求項 1 に記載の液晶表示装置。

【請求項 7】

前記第 1 画素電極は、第 1 薄膜トランジスタの第 1 ドレイン電極に接続されており、前記第 2 画素電極は、第 2 薄膜トランジスタの第 1 ドレイン電極に接続されている、請求項 6 に記載の液晶表示装置。

【請求項 8】

前記第 1 画素電極と第 2 画素電極の面積比は、 $50 : 50$ 乃至 $20 : 80$ である、請求項 7 に記載の液晶表示装置。

【請求項 9】

前記第 1 及び第 2 ドメイン規制手段は前記ゲート線と前記導電線との間に配置されており、実質的に V 字形状をなす、請求項 1 に記載の液晶表示装置。

【請求項 10】

前記第 1 及び第 2 ドメイン規制手段は前記第 1 及び第 2 ゲート線に対して 45° の角度をなす部分を含む、請求項 9 に記載の液晶表示装置。

【請求項 11】

前記第 1 及び第 2 ドメイン規制手段は前記ゲート線と前記導電線との間にあり、前記ゲート線に対して傾いている部分を含む、請求項 9 に記載の液晶表示装置。

【請求項 12】

前記第 1 基板上に配置されている第 1 偏光板と前記第 2 基板上に配置されている第 2 偏光板を更に含み、第 1 及び第 2 ドメイン規制手段は前記第 1 偏光板と第 2 偏光板の偏光軸に対して 45° の角度をなす、請求項 9 に記載の液晶表示装置。

【請求項 13】

前記導電線は維持電極線である、請求項 9 に記載の液晶表示装置。

【請求項 14】

第 n 番目のフレームの間、前記各画素電極に印加される電圧の極性は、第 $(n + 1)$ 番目のフレームの間、前記各画素電極に印加される電圧の極性と異なる、請求項 1 に記載の液晶表示装置。

【請求項 15】

前記第 1 及び第 2 ドメイン規制手段は、前記ゲート線に対して 45° の角度をなす部分を含む、請求項 14 に記載の液晶表示装置。

【請求項 16】

前記第 1 及び第 2 ドメイン規制手段は、前記データ線に対して傾いている部分を含む、請求項 14 に記載の液晶表示装置。

【請求項 17】

少なくとも 1 つの前記第 1 ドメイン規制手段、または少なくとも 1 つの前記第 2 ドメ

10

20

30

40

50

ン規制手段は切開部である、請求項 16 に記載の液晶表示装置。

【請求項 18】

前記画素電極が面取り部分を含む、請求項 17 に記載の液晶表示装置。

【請求項 19】

前記第 1 画素電極と第 2 画素電極の面積比は、50 : 50 乃至 20 : 80 である、請求項 17 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置及びそれに用いる基板に関し、特に液晶駆動方式としてドット反転方式あるいはライン反転方式を採用した液晶表示装置の視野角を拡張できる液晶表示装置及びそれに用いられる基板に関する。

10

【0002】

【従来の技術】

液晶表示装置は一般に基準電極とカラーフィルタなどが形成されている上部基板と薄膜トランジスタと画素電極などが形成されている下部基板の間に液晶物質を注入しておいて画素電極と基準電極に互いに異なる電圧を印加することによって電界を形成し液晶分子の配列を変更させ、これにより光の透過率を調節することによって画像を表現する装置である。

【0003】

20

しかし、液晶表示装置は視野角が狭いことが重大な短所である。このような短所を克服するために、視野角を広くする様々な方法が開発されているが、その中でも液晶分子を上下基板に対して垂直に配向し画素電極とその対向電極である基準電極に一定の切除パターンを形成したり突起を形成する方法が有力視されている。

【0004】

切除パターンを形成する方法としては画素電極と基準電極に各々切除パターンを形成して、これら切除パターンによって形成されるフリンジフィールドを利用して液晶分子が横になる方向を調節することによって視野角を広くする方法がある。

【0005】

突起を形成する方法は、上下基板上に形成されている画素電極と基準電極上の各々に誘電体又は導体の突起を形成しておくことによって突起によって歪曲される電場を利用して液晶分子の横になる方向を調節する方式である。ただし、突起を形成する材料が誘電体であれば、その誘電率が液晶の誘電率より十分に大きい、或いは、十分に小さいことが望ましく、導体は突起部分で対向電極と短絡しないように注意する必要がある。

30

【0006】

他の方法としては切除と突起の組み合わせがあり、下部基板上に形成されている画素電極には切除パターンを形成し、上部基板に形成されている基準電極上には突起を形成して切除パターンと突起によって形成されるフリンジフィールドを利用して液晶の横になる方向を調節してドメインを形成する方式がある。

【0007】

40

このような多重ドメイン液晶表示装置は 1 : 10 のコントラスト比を基準にするコントラスト比基準視野角や、入力信号の大小と画面の明暗が対応しなくなる階調間輝度反転の限界角度で定義される階調反転基準視野角が前方向 80° 以上となることから非常に優れている。しかし、正面のガンマ曲線と側面のガンマ曲線が一致しない側面ガンマ曲線歪曲現象が発生して、TNモード液晶表示装置に比べても、左右側面から見る場合に視認性が悪くなる。例えば、ドメイン分割手段として切除部を形成するPVA (patterned vertically aligned) モードの場合には側面に行くほど全体的に画面が明るい側に、色が白色側に移動する傾向があり、この傾向が激しくなると、明るい画面の階調間輝度差がなくなって絵が崩れるように見える場合も発生する。しかし最近の利用状況を考えると、液晶表示装置がテレビ受像機などに用いられて絵や動映像を見ることが増加しているので、視認性が益々

50

重要な問題になって来ている。

【0008】

【発明が解決しようとする課題】

本発明が目的とする技術的課題は、視認性に優れた多重ドメイン液晶表示装置を実現することである。

【0009】

【課題を解決するための手段】

このような課題を解決するために本発明では第1絶縁基板、前記第1絶縁基板上に第1方向に形成されている第1信号線および第3信号線、前記第1絶縁基板上に第2方向に形成されていて前記第1信号線と絶縁されて交差している第2信号線、前記第1信号線及び前記第2信号線に連結されている第1薄膜トランジスタ、前記第3信号線及び前記第2信号線に連結されている第3薄膜トランジスタ、前記第1薄膜トランジスタが連結されている前記第1信号線及び前記第2信号線に連結されている第2薄膜トランジスタ、前記第1薄膜トランジスタに連結されている第1画素電極、前記第3薄膜トランジスタに連結されている第3画素電極、前記第2薄膜トランジスタに連結されている第2画素電極、前記第1絶縁基板と対向する第2絶縁基板、前記第2絶縁基板上に形成されている基準電極、前記第1基板と前記第2基板の間に注入されている液晶物質層、前記第1絶縁基板と前記第2絶縁基板のうちの少なくともどちらか一方の基板上に形成されており、前記第1画素電極と前記第2画素電極を複数の小ドメインに分割するドメイン分割手段を含み、前記ドメイン分割手段は前記第1および第3画素電極を各々第1方向ドメインに、また前記第2画素電極を第2方向ドメインに分割し、前記第1及び第2方向ドメインにある液晶の平均方向子が示す画面内方位は前記第1または第2信号線と 0° より大きく 90° より小さい所定の角度をなし、前記第3画素電極と前記第2画素電極は互いに容量性結合をなす液晶表示装置を備える。

【0010】

この時、前記第1画素電極が一つの画素領域全面積の50%乃至80%を占めるのが好ましく、液晶表示装置の駆動時前記第1画素電極の V_{th} 電圧は前記第2画素電極の V_{th} 電圧より0.4V乃至1.0V低いのが好ましい。また、前記薄膜トランジスタ基板上に形成されていて前記第1画素電極及び前記第2画素電極との間で各々維持容量を形成する維持電極線をさらに含むことができ、前記第1及び第2方向ドメイン内の液晶の平均方向子の画面内方位は前記第1または第2信号線と実質的に 45° をなすのが好ましい。また、前記第1基板外側に配置されていて偏光軸が前記第1信号線または第2信号線と平行な第1偏光板と前記第2基板外側に配置されており、偏光軸が前記第1偏光板と垂直をなす第2偏光板をさらに含むことができる。

【0011】

さらに具体的には、絶縁基板、前記基板上に形成されていて第1のゲート線及びゲート電極を含む第1ゲート配線、前記基板上に形成されていて第2のゲート線及びゲート電極を含む第2ゲート配線、前記ゲート線上に形成されているゲート絶縁膜、前記ゲート絶縁膜上に形成されている半導体層、前記半導体層及び前記ゲート絶縁膜上に形成されていて前記ゲート線と交差するデータ線、ソース電極、第1、第2及び第3ドレーン電極を含むデータ配線、前記ゲート絶縁膜上の前記データ線と前記ゲート線が交差して定義する画素領域ごとに形成されている結合電極、前記データ配線上に形成されていて前記第1及び第3ドレーン電極ならびに第1および第2の前記結合電極を各々露出する接触孔を有する保護膜、前記保護膜上に形成されていて前記第1ドレーン電極及び前記第1結合電極と連結されている第1画素電極、前記保護膜上に形成されていて前記第3ドレーン電極及び前記第2結合電極と連結されている第3画素電極、前記保護膜上に形成されていて前記第2ドレーン電極と連結されており、前記第2結合電極と一部が重なっている第2画素電極を含み、前記第1画素電極と前記第2画素電極のうちの少なくとも一つは斜線方向切開部を有する薄膜トランジスタ基板を備える。

【0012】

なお、絶縁基板、前記基板上に形成されていて第1のゲート線及びゲート電極を含む第1ゲート配線、前記基板上に形成されていて第2のゲート線及びゲート電極を含む第2ゲート配線、前記ゲート線上に形成されているゲート絶縁膜、前記ゲート絶縁膜上に形成されている半導体層、前記半導体層及び前記ゲート絶縁膜上に形成されていて前記ゲート線と交差するデータ線、ソース電極、第1、第2及び第3ドレーン電極を含むデータ配線、前記ゲート絶縁膜上の前記データ線と前記ゲート線が交差して定義する画素領域ごとに形成されている結合電極、前記データ配線上に形成されていて前記第1及び第3ドレーン電極ならびに第1および第2の前記結合電極を各々露出する接触孔を有する保護膜、前記保護膜上に形成されていて前記第1ドレーン電極及び前記第1結合電極と連結されている第1画素電極、前記保護膜上に形成されていて前記第3ドレーン電極及び前記第2結合電極と連結されている第3画素電極、前記保護膜上に形成されていて前記第2ドレーン電極と連結されており、前記結合電極と一部が重なっている第2画素電極、前記第1絶縁基板と対向する第2絶縁基板、前記第2絶縁基板上に形成されている基準電極、前記第1絶縁基板と前記第2絶縁基板のうちの少なくとも一つの上に形成されているドメイン分割手段、前記第1絶縁基板と前記第2絶縁基板の間に注入されている液晶物質を含み、前記ドメイン分割手段によって分割される各ドメインの最も長い二つの辺は前記ゲート線または前記データ線に対して実質的に45°をなす液晶表示装置を備える。

10

【0013】

この時、前記第1画素電極が一つの画素領域全面積の50乃至80%を占めることが好ましく、液晶表示装置の駆動時、前記第1画素電極のVth電圧は前記第2画素電極のVth電圧より0.4V乃至1.0V低いのが好ましい。

20

【0014】

【発明の実施の形態】

以下、図面を参照して本発明の実施例による液晶表示装置について説明する。

【0015】

図1は本発明の実施例による液晶表示装置用基板の導体配置図（平面図）であり、図2は図1のII-II'線による液晶表示装置用基板組立体の断面図である。

【0016】

本発明の実施例による液晶表示装置は、互いに対向している2枚の基板、つまり、薄膜トランジスタ基板及び色フィルター基板と、それらの間に注入されている液晶層からなる。薄膜トランジスタ基板には薄膜トランジスタと切開部を有する画素電極が行列形式で反復配置されており、色フィルター基板には色フィルターと切開部を有する基準電極が形成されている。液晶層の液晶分子は電界が印加されない状態で二つの基板に対して垂直になるように配向されている。次に、これら各々について図1と図2を参考として、さらに具体的に説明する。なお、説明中に上あるいは下と記されている場合、考慮している基板から見て液晶層のある方向を上とする。

30

【0017】

まず、薄膜トランジスタ基板について説明する。

【0018】

ガラスなどの透明な絶縁基板110上に横方向にのびているゲート線121が形成されており、ゲート線121がゲート電極123として示されている。

40

【0019】

また、絶縁基板110上には維持電極線131が形成されている。維持電極線131は全体的に横方向にのびているが、部分的に屈曲している。

【0020】

ゲート関連の導体であるゲート配線121、123と維持電極線131の上にはゲート絶縁膜140が形成されており、ゲート電極123上部のゲート絶縁膜140上には非晶質シリコン層151が形成されている。非晶質シリコン層151はゲート電極123と重なって薄膜トランジスタのチャンネル部を構成する。非晶質シリコン層151の上にはリン(P)などのN型不純物が高濃度でドーピングされている非晶質シリコンからなるドレーン

50

部抵抗性接触層 165a、165bが形成されている。断面図には示さないが、ドレーン部抵抗性接触層 165a、165bと対向するソース部抵抗性接触層 163も形成されている。

【0021】

抵抗性接触層 163、165a、165b及びゲート絶縁膜 140の上には、データ信号に関連する導体として、データ配線 171、173、175a、175b及び結合電極 174が形成されている。データ配線 171、173、175a、175bは縦方向にのびているデータ線 171とその一部であるソース電極 173及びこれらと分離されている第1、第2ドレーン電極 175a、175bを含む。ソース電極 173はゲート電極 123上部で第1、第2ドレーン電極 175a、175bと対向しており、第1、第2ドレーン電極 175a、175bの一端は各々ゲート 123（つまりゲート線 121）を中心にして両側に位置する第1及び第2画素領域の内側にのびており、両画素電極はゲート線 121を通じて同時に駆動される。結合電極 174は後述するように、前記第2画素電極 190bと隣接ゲート線で次に駆動される第1画素電極 190aとを静電的に容量結合している。ここで、抵抗性接触層 163、165a、165bは非晶質シリコン層 151とデータ配線 171、173、175a、175bが重なる部分にのみ形成されている。

10

【0022】

データ配線 171、173、175a、175bの上には保護膜 180が形成されている。この時、保護膜 180は第1及び第2ドレーン電極 171、173、175a、175bの一端を各々露出する第1及び第2接触孔 181、182と結合電極 174の一端を露出する第3接触孔 183を有している。

20

【0023】

保護膜 180の上には第1接触孔 181と第2接触孔 182を通じて第1ドレーン電極 175a及び第2ドレーン電極 175bと各々連結されている第1及び第2画素電極 190a、190bが形成されている。ここで、第2画素電極 190bは結合電極 174と第3接触孔 183を通じて連結されており、第1画素電極 190aは結合電極 174と重なっていて静電的に結合（容量性結合）されている。結局、第1画素電極 190aと第2画素電極 190bは結合電極 174を媒介として容量性結合をしている。また、第1、第2画素電極 190a、190bは維持電極線 131と重なって維持容量を形成する。第1、第2画素電極 190a、190bはITOまたはIZOなどの透明な導電物質で作られる。一方、第1画素電極 190aは第1乃至第3下側切開部 191、192、193を有する。第3下側切開部 193は第1画素電極 190aの上下中央に位置し、左から右に掘り込む模様で形成されており、第1及び第2下側切開部 191、192は各々第3下側切開部 193によって上下に区分された第1画素電極 190aの上部及び下部に斜線方向に形成されている。第1下側切開部 191と第2下側切開部 192は第3下側切開部 193を中心にして互いに対称をなしている。第1画素電極 190aと第2画素電極 190bが隣接する辺はV字型に折れている。この時、第1画素電極 190aの辺は膨らんだV字型であり、第2画素電極 190bの辺は凹んだV字型である。

30

【0024】

次に、色フィルター基板について説明する。

40

【0025】

ガラスなどの透明な絶縁基板 210上にブラックマトリックス 220が形成されており、ブラックマトリックス 220によって定義される各画素領域には赤、緑、青色の色フィルター 230が反復的に形成されている。ブラックマトリックス 220と色フィルター 230の上にはオーバーコート膜 250が形成されており、オーバーコート膜 250の上にはITOなどの透明な導電物質からなる基準電極 270が形成されている。基準電極 270は第1乃至第4上側切開部 271、272、273、274を有する。第1乃至第3上側切開部 271、272、273は第1画素電極 190aと重なる位置に配置されて第1乃至第3下側切開部 191、192、193と共に第1画素電極 190aの領域を複数の小ドメインに分割しており、第4上側切開部 274は第2画素電極 190bの領域を上下に両

50

分して４個の小ドメインに分割している。

【００２６】

この時、下側切開部１９１、１９２、１９３と上側切開部２７１、２７２、２７３、２７４によって分割される各小ドメインは実質的に四角形をなし、その二つの長辺はゲート線１２１とデータ線１７１に対して約４５°をなす。

【００２７】

二つの基板１１０、２１０の外側には下部及び上部偏光板１２、２２が付着されている。この時、これら偏光板１２、２２の偏光軸はゲート線１２１またはデータ線１７１と平行しており、互いに直交するように配置される。

【００２８】

このような構造の液晶表示装置で第１画素電極１９０aと第２画素電極１９０bは互いに異なる薄膜トランジスタによってスイッチングされるので互いに異なる電圧の印加を受けることができる。また、画素行別に上から下に順次に駆動する場合には第１画素電極１９０aに印加される電圧が第２画素電極１９０bに印加される電圧より所定値だけ低く維持される。この電圧差が両電極を容量性結合する原因である。したがって、各階調によって第１画素電極１９０aに印加する電圧は第２画素電極１９０bに印加する電圧より所定値だけ低く設定するため電圧シフトされ、これによってガンマ曲線の歪曲が減少する。この時、第１画素電極１９０aと第２画素電極１９０bの面積比と電圧シフトの大きさによって視認性が大きく変わる。したがって、これらの値を慎重に決定する必要がある。

【００２９】

次に、第１画素電極１９０aの電圧が第２画素電極１９０bの電圧より高く維持される理由を図３を参照して説明する。

【００３０】

一つの画素領域内（例えば、 n 番目ゲート線１２１の上側および下側で m 番目および $m+1$ 番目データ線に挟まれた領域）に配置されている二つの画素電極 $P(n)-a$ 、 $P(n)-b$ の電圧 $V[P(n)-a]$ 、 $V[P(n)-b]$ の間の関係を導出する。

【００３１】

まず静電容量を定義するため、図３の上側画素電極 $P(n)-a$ において、上側薄膜トランジスタのドレインと基準電圧 V_{com} の間に接続された $Clca$ を画素電極 $P(n)-a$ と基準電極の間に形成される液晶層の容量、 C_{sta} を上側維持電極線と画素電極 $P(n)-a$ の間に形成される維持容量とする。また、下側画素電極 $P(n)-b$ において、下側薄膜トランジスタのドレインと基準電圧 V_{com} の間に接続された $Clcb$ を画素電極 $P(n)-b$ と基準電極の間に形成される液晶層の容量、 C_{stb} を下側維持電極線１３１と画素電極 $P(n)-b$ の間に形成される維持容量、 C_{pp} を画素電極 $P(n)-b$ と次回駆動の上側画素電極 $P(n+1)-a$ との間に形成される結合容量とする。

【００３２】

図３の見方を変えれば、同じゲート線と同じデータ線に第１及び第２薄膜トランジスタが連結されており、第１及び第２薄膜トランジスタには各々第１画素電極と第２画素電極が連結されていて、維持電極線１３１により隔てられている第２画素電極と次回駆動の第１画素電極は互いに容量性結合（ C_{pp} ）をしている、と説明できる。

【００３３】

また現象を考えると、一つのデータ線１７１を基準にして眺める時、 n 番目ゲート線１２１がオンになれば、ゲート線の上下にある２個の薄膜トランジスタチャンネルが導通し、これを通じて第１及び第２画素電極 $P(n)-a$ 、 $P(n)-b$ に電圧 $V_d(n)$ が印加される。しかし、 $P(n)-b$ は次回走査で駆動される $P(n+1)-a$ と容量性結合されているので $P(n+1)-a$ が駆動される時、 $P(n)-b$ が影響を受ける。したがって $P(n+1)-a$ が駆動された後、 $P(n)-a$ と $P(n)-b$ に保持される電圧は次のようになる。

【００３４】

$$V[P(n)-a]=V_d(n) \quad \cdots (1)$$

【００３５】

10

20

30

40

50

$$V[P(n)-b]=V_d(n)+([V_d(n+1)-V'd(n+1)]C_{pp})/(C_{lcb}+C_{stb}+C_{pp}) \quad \dots (2)$$

【0036】

式1及び2で $V_d(n)$ は画素 $P(n)-a$ と $P(n)-b$ を駆動するためにデータ線に印加された電圧を意味し、 $V_d(n+1)$ は $P(n+1)-a$ と $P(n+1)-b$ を駆動するために印加されるデータ線電圧を意味する。また、 $V'd(n+1)$ は直前フレームにおいて画素 $P(n+1)-a$ と $P(n+1)-b$ に印加された電圧を意味する。

【0037】

式1及び2に示したように、 $P(n)-b$ 画素に保持される電圧と $P(n)-a$ 画素に保持される電圧は互いに異なる。特に、ドット反転駆動またはライン反転駆動をし、その後、当該画素行に直前画素行と同じ階調を表示させる場合（実際に大部分の画素がこのような場合に該当する時間が多い。）には $V_d(n) = -V_d(n+1)$ 、 $V_d(n) = -V'd(n)$ （基準電極電圧は接地電圧と仮定する）であるので式2は次のように整理することができる。

【0038】

$$\begin{aligned} V[P(n)-b] &= V_d(n) = (2V_d(n)C_{pp})/(C_{lcb}+C_{stb}+C_{pp}) \\ &= V_d(n)(C_{lcb}+C_{stb}-C_{pp})/(C_{lcb}+C_{stb}+C_{pp}) \\ &= TV_d(n) \quad \dots (3) \end{aligned}$$

ただし、 $T = (C_{lcb}+C_{stb}-C_{pp})/(C_{lcb}+C_{stb}+C_{pp})$

【0039】

式3によれば、 $P(n)-b$ には $P(n)-a$ より低い電圧が保持される。したがって、 $P(n+1)$ 画素に $P(n)$ 画素と同じ階調を表示させる場合には、 $P(n)-b$ （第2画素電極に対応）には $P(n+1)-a$ （次回駆動の第1画素電極に対応）に印加される電圧より低い電圧が保持される。

【0040】

図4は電圧シフトとドメイン比率による視認性歪曲量を示すグラフである。

【0041】

図4で縦軸は視認性歪曲量を定量化した値であり、横軸は第1画素電極190aと第2画素電極190bの面積比と電圧シフトの大きさを示す。

【0042】

視認性歪曲量が0.1～0.2であれば、CRTと同レベルの極めて優れた視認性を示すことを意味し、0.2～0.25であれば、非常に優れた視認性を示すことであり、0.25～0.3であれば視認性に優れたほうであり、0.3～0.35であれば良好な程度である。0.35以下は視認性が悪く表示品質が良くない。

【0043】

図4に基づいて判断する時、第1画素電極と第2画素電極の面積比が50:50～80:20である時、優れた視認性を示し、第1画素電極を第2画素電極に比べて大きく設計するのが好ましい。また、電圧シフト量は V_{th} 付近で0.4から1.0Vである時、優れた視認性を示す。しかし、キックバック(kick-back)電圧などの問題のため第1画素電極が第2画素電極より大きく、特に80%以上になればフリッカーなどの様々な問題が発生して好ましくない。また、第1画素電極の V_{th} 電圧が第2画素電極の V_{th} 電圧より0.4V～1.0V低くなれば視認性が向上する。第1画素電極と第2画素電極の電圧差は高階調へ行くほどさらに大きくなる。

【0044】

次に、本発明による液晶表示装置で視認性が改善される理由を図5と図6を参照して説明する。

【0045】

図5は従来の液晶表示装置のガンマ曲線歪曲を示すグラフであり、図6は本発明によるガンマ曲線歪曲を示すグラフである。

【0046】

図5を見れば、従来のように一つの画素電極だけを形成する場合には正面ガンマ曲線C1

10

20

30

40

50

に比べて側面のガンマ曲線 C 2 が上側に大きく歪曲されることが分かる。しかし、本発明のように、画素電極を二つの小電極（第 1 画素電極及び第 2 画素電極）に分割して各小領域に画素電極と薄膜トランジスタを配置し、今回駆動の第 1 画素電極と直前駆動の第 2 画素電極を容量結合させることによって全方向での視認性を改善する。これを説明すると、第 2 画素電極に保持される電圧が通常の階調電圧より低くなるように画像信号電圧を設定すれば、低階調の所定範囲で第 2 画素電極の電圧がしきい電圧（ V_{th} ：明暗分岐点）以下に維持されるので第 2 画素電極部分はブラック状態に維持され、第 1 画素電極部分だけが輝度増加に寄与する。しかし、第 2 画素電極部分の面積が小さいので輝度影響も少ない（図 6 の A 領域：第 1 画素電極だけ on である領域）。一定の階調以上になれば、第 2 画素電極の電圧もしきい電圧以上に上がるので第 2 画素電極も輝度増加に寄与し輝度増加が大きくなる（図 6 の B 領域：第 1 画素電極と第 2 画素電極 on の領域）。したがって、図 6 に示したように、正面ガンマ曲線 C 3 と側面ガンマ曲線 C 4 によるガンマ曲線の歪曲が減少する。

10

【0047】

図 7 は従来の PVA（Patterned Vertically Aligned）モード液晶表示装置を実測したガンマ曲線であり、図 8 は本発明の実施例による液晶表示装置を実測したガンマ曲線である。

【0048】

図 7 と図 8 を比較すると本発明の実施例による液晶表示装置のガンマ曲線歪曲が全ての方向で従来の液晶表示装置に比べて少ないことが分かる。

20

【0049】

【発明の効果】

本発明では一つの画素領域を二つの小領域に分割して各小領域に画素電極と薄膜トランジスタを配置し、今回駆動の第 1 画素電極と直前駆動の第 2 画素電極を容量結合させることによって全方向での視認性を改善する。また、液晶の平均方向子がゲート線またはデータ線に対して 45° 方向に向かうようにドメインを分割するために偏光軸がゲート線またはデータ線と平行な偏光板を用いることができる。したがって、偏光板の製作費用を節減することができる。

【図面の簡単な説明】

【図 1】 本発明の実施例による液晶表示装置の配置図である。

【図 2】 図 1 の II-II' 線による断面図である。

30

【図 3】 本発明の実施例による液晶表示装置の回路図である。

【図 4】 電圧シフトとドメイン比率による視認性歪曲量を示すグラフである。

【図 5】 従来の液晶表示装置の側面でのガンマ曲線歪曲を示すグラフである。

【図 6】 本発明によって側面からのガンマ曲線歪曲が減少することを示すグラフである。

【図 7】 従来の PVA（Patterned Vertically Aligned）モード液晶表示装置を実測したガンマ曲線である。

【図 8】 本発明の実施例による液晶表示装置を実測したガンマ曲線である。

【符号の説明】

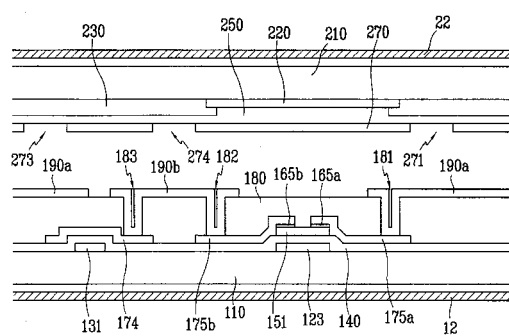
- 1 2：偏光板
- 2 2：偏光板
- 1 1 0：絶縁基板
- 1 2 1：ゲート線
- 1 2 3：ゲート電極
- 1 3 1：維持電極線
- 1 4 0：ゲート絶縁膜
- 1 7 1：データ線
- 1 7 3：ソース電極
- 1 7 5 a、1 7 5 b：ドレイン電極
- 1 7 4：結合電極

40

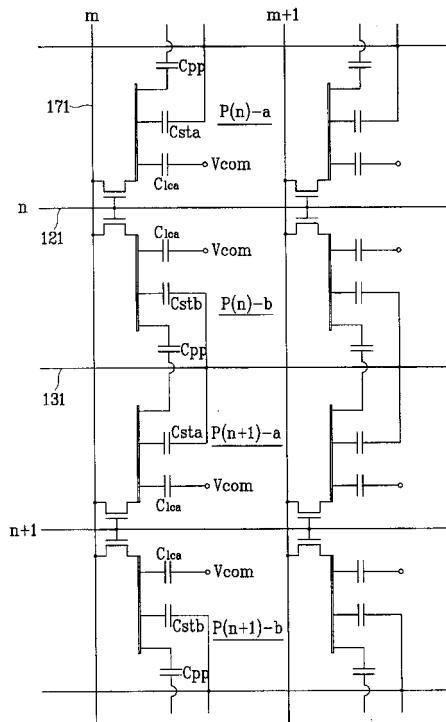
50

2 7 1、 2 7 2、 2 7 3、 2 7 4 : 上側切開部

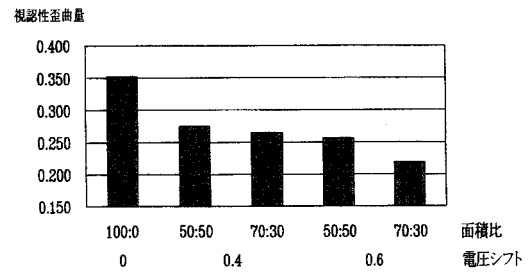
【圖 2】



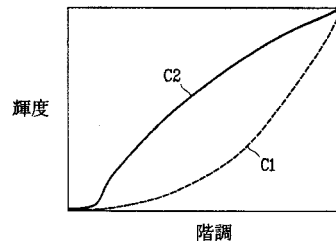
【 図 3 】



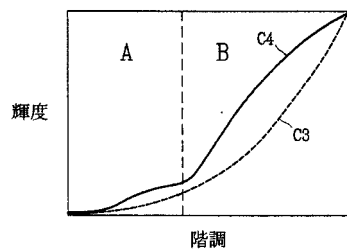
【 図 4 】



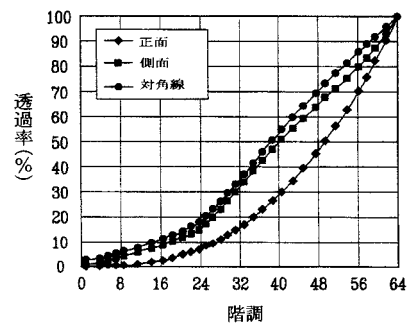
【 図 5 】



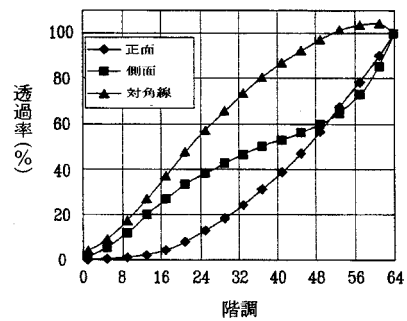
【 図 6 】



【 図 8 】



【圖 7】



フロントページの続き

(72)発明者 宋 長 根

大韓民国ソウル市瑞草区瑞草4洞三益アパート5棟201号

審査官 磯野 光司

(56)参考文献 特開2001-021892(JP,A)

特開平11-352490(JP,A)

特開2002-122886(JP,A)

特開2000-137227(JP,A)

特開平11-109335(JP,A)

特開平08-201777(JP,A)

特開平05-019298(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1362-1368

G02F 1/1337

G02F 1/133

G02F 1/139

专利名称(译)	液晶显示装置和用于其的薄膜晶体管基板		
公开(公告)号	JP4550379B2	公开(公告)日	2010-09-22
申请号	JP2003186142	申请日	2003-06-30
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	宋長根		
发明人	宋 長 根		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1333 G02F1/1362		
CPC分类号	G02F1/133707 G02F1/136213 G02F1/13624 G02F2001/134318 G02F1/133345 G02F1/133514 G02F1/133528 G02F1/134309 G02F1/13439 G02F1/136286 G02F1/1368 G02F2001/133531 G02F2001/134345 G02F2201/121 G02F2201/123		
FI分类号	G02F1/1368 G02F1/1343		
F-TERM分类号	2H092/GA13 2H092/JA24 2H092/JB69 2H092/KA05 2H092/KB23 2H092/NA01 2H092/NA25 2H092/NA29 2H092/PA08 2H092/PA09 2H192/AA24 2H192/BA13 2H192/BA25 2H192/BC23 2H192/BC24 2H192/BC26 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC22 2H192/DA14 2H192/EA22 2H192/EA43 2H192/GD42 2H192/GD61 2H192/JA13		
优先权	1020020036979 2002-06-28 KR		
其他公开文献	JP2004038165A5 JP2004038165A		
外部链接	Espacenet		

摘要(译)

要解决的问题：实现具有优异可视性的多域液晶显示装置。解决方案：液晶显示装置包括栅极布线，栅极绝缘膜，数据线，源极，数据布线，组合电极形成在由栅极线和数据线彼此交叉限定的每个像素区域中的，具有接触孔的保护膜，其中第一和第二漏电极和组合电极各自暴露，第一像素电极连接到第一漏电极组合电极，第二像素电极，其连接到第二漏电极并且部分地叠置在相邻像素区域的组合电极上，第二绝缘基板与第一绝缘基板相对放置，参考电极形成在第二绝缘基板上第二绝缘基板和注入第一和第二像素电极所具有的切割部分中的液晶物质参考电极以及第一和第二绝缘基板之间。由切割部分划分的每个域的两个最长边基本上与栅极线形成45°。

【图 1】

