

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4468873号  
(P4468873)

(45) 発行日 平成22年5月26日(2010.5.26)

(24) 登録日 平成22年3月5日(2010.3.5)

(51) Int.CI.

F 1

G02F 1/1368 (2006.01)

G02F 1/1368

G02F 1/1345 (2006.01)

G02F 1/1345

G02F 1/1339 (2006.01)

G02F 1/1339 500

G02F 1/1339 505

請求項の数 17 (全 18 頁)

(21) 出願番号 特願2005-250586 (P2005-250586)  
 (22) 出願日 平成17年8月31日 (2005.8.31)  
 (65) 公開番号 特開2006-178404 (P2006-178404A)  
 (43) 公開日 平成18年7月6日 (2006.7.6)  
 審査請求日 平成17年8月31日 (2005.8.31)  
 (31) 優先権主張番号 2004-111511  
 (32) 優先日 平成16年12月23日 (2004.12.23)  
 (33) 優先権主張国 韓国(KR)

(73) 特許権者 501426046  
 エルジー ディスプレイカンパニー リ  
 ミテッド  
 大韓民国 ソウル, ヨンドゥンパーク, ヨ  
 イドードン 20  
 (74) 代理人 100064447  
 弁理士 岡部 正夫  
 (74) 代理人 100085176  
 弁理士 加藤 伸晃  
 (74) 代理人 100094112  
 弁理士 岡部 譲  
 (74) 代理人 100096943  
 弁理士 白井 伸一  
 (74) 代理人 100101498  
 弁理士 越智 隆夫

最終頁に続く

(54) 【発明の名称】 液晶表示パネル及びその製造方法

## (57) 【特許請求の範囲】

## 【請求項1】

共通電極を備える第1基板と、  
 前記共通電極と電界を形成する画素電極と、前記画素電極と接続された薄膜トランジスタと、前記薄膜トランジスタに信号を供給するための信号ラインと、前記信号ラインが形成された領域を除いた残りの領域に形成され、前記共通電極に共通電圧を供給するための複数のコンタクト部とを含む第2基板、

前記コンタクト部と前記共通電極とを接続させる導電性スペーサーを有する前記第1基板と第2基板との間の第1シーラント、及び、非導電性スペーサを有する第2シーラントを含むことを特徴とする液晶表示パネルであって、

前記第1シーラントは、U字状に基板の3辺に沿って形成され、

前記第2シーラントは、前記基板の3辺の残りの辺に沿って形成され、

前記コンタクト部は、前記基板の3辺に沿って形成された第1共通パターン、前記第1共通パターンを露出させる複数の共通コンタクトホール、並びに、絶縁膜、前記第1共通パターン、及び前記導電性スペーサーと接続され、前記第1共通パターンに従って形成される第2共通パターンを含むことを特徴とする液晶表示パネル。

## 【請求項2】

前記導電性スペーサーは、導電性ガラスファイバー及び導電性ボールの中の一つで形成されることを特徴とする請求項1に記載の液晶表示パネル。

## 【請求項3】

10

20

前記非導電性スペーサーは、ガラスファイバー及びホールスペーサーの中の一つで形成されることを特徴とする請求項 1 に記載の液晶表示パネル。

**【請求項 4】**

前記信号ラインは、前記薄膜トランジスタにゲート信号を供給するゲートラインと、前記薄膜トランジスタにデータ信号を供給するデータラインと、を含むことを特徴とする請求項 1 に記載の液晶表示パネル。

**【請求項 5】**

前記第 2 共通パターンは前記データラインとゲートラインとの中の一つと並立して形成されることを特徴とする請求項 1 に記載の液晶表示パネル。

**【請求項 6】**

前記第 2 共通パターンは液晶注入口に対応する領域に形成されることを特徴とする請求項 1 に記載の液晶表示パネル。

10

**【請求項 7】**

前記第 2 共通パターンは前記第 2 基板の角領域に形成されることを特徴とする請求項 1 に記載の液晶表示パネル。

**【請求項 8】**

前記第 1 及び第 2 共通パターンの両側と接続される前記第 2 基板の両側に形成された共通パッドをさらに含むことを特徴とする請求項 1 に記載の液晶表示パネル。

20

**【請求項 9】**

前記第 1 共通パターンが前記薄膜トランジスタのゲート電極と同一の金属で形成され、前記第 2 共通パターンは前記画素電極と同一の物質で形成されることを特徴とする請求項 1 に記載の液晶表示パネル。

**【請求項 10】**

前記コンタクト部は前記第 1 及び第 2 シーラントによって密封された領域に前記第 2 共通パターンと隣接され形成される第 3 及び第 4 共通パターンをさらに含むことを特徴とする請求項 1 に記載の液晶表示パネル。

**【請求項 11】**

前記第 3 及び第 4 共通パターンの中、少なくとも一つは前記薄膜トランジスタのソース電極と同一の金属で形成され、絶縁膜を貫通する第 2 共通コンタクトホールを通じて前記第 1 共通パターンと接続されることを特徴とする請求項 10 に記載の液晶表示パネル。

30

**【請求項 12】**

前記第 2 共通コンタクトホールが前記第 1 及び第 2 シーラントと重畳される領域に形成されることを特徴とする請求項 11 に記載の液晶表示パネル。

**【請求項 13】**

前記ゲートライン及びデータラインによって定義された画素領域の反射領域に形成される反射電極をさらに含むことを特徴とする請求項 1 に記載の液晶表示パネル。

**【請求項 14】**

共通電極が形成された第 1 基板を提供する段階と、

前記共通電極と電界を形成する画素電極と、前記画素電極と接続された薄膜トランジスタと、前記薄膜トランジスタに信号を供給する信号ライン及び前記信号ラインが形成された領域を除いた残りの領域に形成され、前記共通電極に共通電圧を供給するコンタクト部を含む第 2 基板を提供する段階と、

40

前記コンタクト部を前記共通電極と接続させる導電性スペーサーを備える第 1 シーラント、及び非導電性スペーサーを有する第 2 シーラントを利用して前記第 1 基板と前記第 2 基板とを合着する段階とを含むことを特徴とする液晶表示パネルの製造方法であって、

前記第 1 シーラントは、U 字状に基板の3辺に沿って形成され、

前記第 2 シーラントは、前記基板の3辺の残りの辺に沿って形成され、

前記コンタクト部は、前記基板の3辺に沿って形成された第 1 共通パターン、前記第 1 共通パターンを露出させる複数の共通コンタクトホール、並びに、絶縁膜、前記第 1 共通パターン、及び前記導電性スペーサーと接続され、前記第 1 共通パターンに従って形成さ

50

れる第2共通パターンを含むことを特徴とする液晶表示パネルの製造方法。

【請求項15】

前記導電性スペーサーは、導電性ガラスファイバー及び導電性ボールの中の一つで形成されることを特徴とする請求項14に記載の液晶表示パネルの製造方法。

【請求項16】

前記非導電性スペーサーは、ガラスファイバー及びボールスペーサーの中の一つであることを特徴とする請求項14に記載の液晶表示パネルの製造方法。

【請求項17】

前記第1基板と前記第2基板との間に液晶層を形成する段階をさらに含むことを特徴とする請求項14に記載の液晶表示パネルの製造方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明の液晶表示パネル及びその製造方法に係り、特に、工程時間の短縮と小型化ができる液晶表示パネル及びその製造方法に関する。

【背景技術】

【0002】

液晶表示装置は、電界を利用して液晶の光透過率を調節することによって画像を表示する。このような液晶表示装置は、図1に示したように液晶16を間に置いて互いに対向する薄膜トランジスタアレイ基板70及びカラーフィルターアレイ基板80を備える。

20

【0003】

薄膜トランジスタアレイ基板70においては、互いに交差され形成されたゲートライン2及びデータライン4と、それらゲートライン2とデータライン4との交差部に形成された薄膜トランジスタ30と、薄膜トランジスタ30と接続された画素電極22と、それらの上に液晶の配向のために塗布された下部配向膜を含む薄膜トランジスタアレイとが下部基板1上に形成される。

【0004】

カラーフィルターアレイ基板80においては、光漏れを防ぐためのブラックマトリクス18と、カラー具現のためのカラーフィルター12と、画素電極22と垂直電界を成す共通電極14と、それらの上に液晶の配向のために塗布された上部配向膜を含むカラーフィルターアレイとが上部基板11上に形成される。

30

【0005】

一方、カラーフィルターアレイ基板80の共通電極14に共通電圧を印加するために銀ドットを備える。銀ドットは、上部基板11上に形成された共通電極14と下部基板1上に形成された共通ラインとを電気的に連結する。共通ラインは、銀ドットを通じて電源供給部(図示せず)から生成された基準電圧を共通パッドを通じて共通電極14に供給する。

【0006】

このような共通ラインのライン抵抗が大きい程、共通電圧が歪曲されて水平クロストークを発生する問題がある。また、銀ドットはペイスト状態で薄膜トランジスタ基板70とカラーフィルター基板80との間にドッティング(塗布)されてから合着されるため、合着の際、下部及び上部基板1、11に加わる圧力によって銀ドットが隣接領域に広がるようになる。この際、隣接領域に広がった銀ドットがスクライビング工程によって損傷されないためには、スクライビングラインの内側に相対的に多い銀ドット領域を必要とする。それだけでなく、小型液晶表示パネルは、母基板上に複数の小型パネル領域を形成した後、全てのパネル領域に銀ドット工程を行うため、大型液晶表示パネルより工程が複雑であると共に長い工程時間を必要とする問題を有する。

40

【発明の開示】

【発明が解決しようとする課題】

【0007】

50

従って、本発明は従来技術の限界及び問題点による一つ以上の問題点を実質的に明確にする液晶表示パネル及びその製造方法に関する。

#### 【0008】

本発明の目的は、工程時間を短縮すると共に小型化を実現する液晶表示パネル及びその製造方法を提供することである。

#### 【0009】

本発明の他の特徴及び利点は、後に説明するが、部分的には前述から明白になっているか、または本発明の実施により示している。本発明の目的及び他の利点は、特に、添付した図面と、記載された叙述及び本発明の請求範囲に示唆された構造とによって実現及び達成される。

10

#### 【課題を解決するための手段】

#### 【0010】

本発明の目的による上記及び他の利点を達成するために、本発明による液晶表示パネルは、共通電極を備える第1基板と、共通電極と電界を形成する画素電極と、画素電極と接続された薄膜トランジスタと、薄膜トランジスタに信号を供給するための信号ライン及び信号ラインが形成された領域を除いた残りの領域に形成され、共通電極に共通電圧を供給するためのコンタクト部を含む第2基板及びコンタクト部と共に接続させる導電性スペーサーを有する第1基板と第2基板との間のシーラントを含むことを特徴とする。

#### 【0011】

本発明の他の様態として、液晶表示パネルは、第1電極が形成された第1基板と、第1電極及び第2電極に電気的信号を供給するためのコンタクト部が形成された第2基板と、第1及び第2基板との間に形成された液晶層及びコンタクト部と第1電極との間に配置される少なくとも一つの導電体を備え、第1及び第2基板を共に接合し、第1電極をコンタクト部と電気的に接続させるためのシーラントを含むことを特徴とする。

20

#### 【0012】

更に、本発明の他の様態として、液晶表示パネルの製造方法は、共通電極が形成された第1基板を提供する段階と、共通電極と電界を形成する画素電極と、画素電極と接続された薄膜トランジスタと、薄膜トランジスタに信号を供給する信号ライン及び信号ラインが形成された領域を除いた残りの領域に形成され、共通電極に共通電圧を供給するコンタクト部を含む第2基板を提供する段階と、コンタクト部と共に接続させる導電性スペーサーを備える第1シーラントを利用して第1基板と第2基板とを合着する段階とを含むことを特徴とする。

30

#### 【発明の効果】

#### 【0013】

前述のように、本発明による液晶表示パネル及びその製造方法は、シーラントに含まれた導電性スペーサーを利用して上部基板の共通電極と下部基板の共通パターンとを連結させる。これによって、別の銀ドット工程が不要であるため、工程を単純化することができる、銀ドット工程の際に発生される費用を節減することもできる。

#### 【0014】

また、本発明による液晶表示パネル及びその製造方法は、コンタクト部を下部基板の3面に沿って“U”字形態で形成することによって、共通電極との接触面積を広くすることができる。これによって、共通パターンによるライン抵抗を減少させて共通電圧を安定化させると共に、高いコントラスト比が得られる。

40

#### 【0015】

それだけでなく、本発明による液晶表示パネル及びその製造方法は、別の銀ドット領域が不要であるので、基板のサイズを小型化することができるため、小型液晶表示パネルをさらに小型化することができる。

#### 【発明を実施するための最良の形態】

#### 【0016】

以下、本発明の好ましい実施形態を図2乃至図7Fを参照して詳しく説明する。

50

## 【0017】

図2は、本発明の第1実施形態の液晶表示パネルを示す平面図である。

## 【0018】

図2に示した液晶表示パネルは、薄膜トランジスタアレイが形成された薄膜トランジスタアレイ基板170と、カラーフィルターアレイが形成されたカラーフィルターアレイ基板180と、薄膜トランジスタアレイ基板170とカラーフィルターアレイ基板180とを含着するためのシーラント184、182とを備える。

## 【0019】

薄膜トランジスタアレイ基板170は、互いに交差され形成されたゲートライン及びデータラインと、それらの交差部に形成された薄膜トランジスタと、薄膜トランジスタと接続された画素電極と、それらの上に液晶の配向のために塗布された下部配向膜を含む薄膜トランジスタアレイとが下部基板上に形成される。10

## 【0020】

カラーフィルターアレイ基板180には、光漏れを防ぐためのブラックマトリクスと、カラー具現のためのカラーフィルターと、画素電極と垂直電界を成す共通電極と、それらの上に液晶配向のために塗布された上部配向膜を含むカラーフィルターアレイとが上部基板上に形成される。

## 【0021】

シーラントは、信号ライン124の位置によって材質が異なる第1及び第2シーラント184、182が選択的に形成される。20

## 【0022】

第1シーラント184には、共通ライン124と共に電極とを電気的に接続させるようにシーラント184bに導電性スペーサー184aが含まれる。ここで、導電性スペーサー184aには、導電性ガラスファイバーまたは導電性ボールが利用される。一方、第1シーラント184に含まれたガラスファイバー等は、伸縮性が少ないため、外部から加圧された場合、ガラスファイバー等によってゲート絶縁膜及び/または保護膜がオープンされる。オープンされたゲート絶縁膜及び/または保護膜を通じて、導電性スペーサー184aと信号ラインDL、GLとが段落されるのを防ぐために、第1シーラント184は信号ラインDL、GLと非重疊される領域に形成される。

## 【0023】

第2シーラント182には、信号ラインDL、GLと重疊される領域に形成され、カラーフィルター基板180と薄膜トランジスタ基板170とがセルギャップを維持したまま合着されるようにシーラント182bに非導電性スペーサー182aが含まれる。ここで、非導電性スペーサー182aには、グラスファイバーまたはボールスペーサーが利用される。第2シーラント184に含まれたガラスファイバー等は、伸縮性が少ないため、外部から加圧された場合、ガラスファイバー等によってゲート絶縁膜及び/または保護膜がオープンされてもガラスファイバーは非導電性物質であるため、信号ラインDL、GLとガラスファイバーとの段落が発生しない。30

## 【0024】

一方、本発明による液晶表示パネルは、共通電極に共通電圧を印加するために下部基板上に電源供給部(図示せず)と接続された共通パッド128及び/またはFPCパッド172から伸張され、第1シーラント184を通じて共通電極と接続された共通ライン124を備える。40

## 【0025】

このような共通ライン124は、図3A乃至図3Eに示したように共通コンタクトホール126を通じて接続される第1及び第2共通ライン120、122を備える。

## 【0026】

図3Aに示した第1共通ライン120は、データリンク(図示せず)、データラインDL、ゲートリンク(図示せ)及びゲートラインGLが形成された領域を除いた残りのアクティブ領域を包むように下部基板101の3面に沿って形成される。このような第1共通50

ライン 120 は下部基板 101 上にゲートライン GL と同一の金属で形成される。

【0027】

そして、第2共通ライン 122 も、第1共通ライン 120 に従ってアクティブ領域を包むように下部基板 101 の少なくとも 3 面に沿って形成される。この第2共通ライン 122 は、保護膜 118 上に画素電極と同一の金属で形成され、ゲート絶縁膜 112 及び保護膜 118 を貫通する共通コンタクトホール 126 を通じて第1共通ライン 120 と接続される。ここで、共通コンタクトホール 126 は、第1及び第2共通ライン 120、122 に従って下部基板 101 の 3 面に形成される。また、第2共通ライン 122 は第1シーラント 184 を通じて上部基板 111 に形成された共通電極 162 と接続される。

【0028】

図 3B に示した第1共通ライン 120 は、データリンク（図示せず）、データライン DL、ゲートリンク（図示せず）及びゲートライン GL が形成された領域を除いた残りのアクティブ領域を包むように下部基板 101 の 3 面に沿って形成される。このような第1共通ライン 120 は、下部基板 101 上にゲートライン GL と同一の金属で形成される。

【0029】

そして、第2共通ライン 122 は、データライン DL と並立した方向に第1共通ライン 120 と重畠して形成され、第1共通ライン 120 とゲート絶縁膜 112 及び保護膜 118 を貫通する共通コンタクトホール 126 を通じて接続される。この第2共通ライン 122 は、保護膜 118 上に画素電極と同一の金属で形成される。

【0030】

ここで共通コンタクトホール 126 は、第2共通ライン 122 に従って下部基板 101 の二つの辺に形成される。また、第2共通ライン 122 は第1シーラント 184 を通じて上部基板 111 に形成された共通電極 162 と接続される。

【0031】

図 3C に示した第1共通ライン 120 は、データリンク（図示せず）、データライン DL、ゲートリンク（図示せず）及びゲートライン GL が形成された領域を除いた残りのアクティブ領域を包むように下部基板 101 の 3 面に沿って形成される。このような第1共通ライン 120 は下部基板 101 上にゲートライン GL と同一の金属で形成される。

【0032】

そして、第2共通ライン 122 は、液晶注入口（図示せず）と対応するゲートライン GL と並立した方向に第1共通ライン 120 と重畠して形成される。この第2共通ラインは、保護膜 118 上に画素電極と同一の金属で形成され、第1共通ライン 120 とゲート絶縁膜 112 及び保護膜 118 を貫通する共通コンタクトホール 126 を通じて接続される。ここで、共通コンタクトホール 126 は、第2共通ライン 122 に従って下部基板 101 の一辺に形成される。また、第2共通ライン 122 は、第1シーラント 184 を通じて上部基板 111 に形成された共通電極 162 と接続される。

【0033】

図 3D に示した第1共通ライン 120 は、データリンク、データライン DL、ゲートリンク及びゲートライン GL が形成された領域を除いた残りのアクティブ領域を包むように下部基板 101 の 3 面に沿って形成される。このような第1共通ライン 120 は、下部基板 101 上にゲートライン GL と同一の金属で形成される。

【0034】

そして、第2共通ライン 122 は、下部基板 101 の角領域で第1共通ライン 120 と重畠して形成される。この第2共通ライン 122 は、保護膜 118 上に画素電極と同一の金属で形成され、第1共通ライン 120 とゲート絶縁膜 112 及び保護膜 118 を貫通する共通コンタクトホール 126 を通じて接続される。ここで、共通コンタクトホール 126 は第2共通ライン 122 に従って下部基板 101 の角に形成される。また、第2共通ライン 122 は、第1シーラント 184 を通じて上部基板 111 に形成された共通電極 162 と接続される。従って、図 3D に示したコンタクトホール 126 は、図 3A、図 3B、図 3C 及び図 3E に示した他のコンタクトホール 126 よりコンタクト領域が少ない。

10

20

30

40

50

## 【0035】

図3Eに示した第1共通ライン120は、データリンク、データラインDL、ゲートリンク及びゲートラインGLが形成された領域を除いた残りのアクティブ領域を包むよう下部基板101の3面に沿って形成される。この第1共通ライン120は、ゲートラインGLと同一の金属で基板101上に形成される。

## 【0036】

そして、第2共通ライン122は、データラインDLと並立した方向に第1共通ライン120と重畠して形成される。この第2共通ライン122は、保護膜118上に画素電極と同一の金属で形成され、第1共通ライン120とゲート絶縁膜112及び保護膜118を貫通する第1共通コンタクトホール166を通じて接続される。

10

## 【0037】

このような第1及び第2共通ライン120、122の一側は第1共通パッド128aと接続され、他側はFPCパッド172と接続されて、外部からの共通電圧が供給される。

## 【0038】

第3共通ライン174は、データラインDLと同一の金属でゲート絶縁膜112上に形成される。第3共通ライン174は、第1及び第2シーラント184、182によって密封された領域内にデータラインDLと並立した方向に形成される。そして、第3共通ライン174は、第2シーラント182と重畠される領域に形成された第1リンクコンタクトホール164aを通じて第2共通パッド128bと接続される。また、第3共通ライン174は、第1シーラント184と重畠された領域に形成された第2共通コンタクトホール168を通じて第1共通ライン120と接続される。

20

## 【0039】

第4共通ライン176は、データラインDLと同一の金属でゲート絶縁膜112上に形成される。第4共通ライン176は、第1及び第2シーラント184、182によって密封された領域内にデータラインDLと並立して形成される。そして、第4共通ライン176は、第1シーラント184と重畠される領域に形成された第2リンクコンタクトホール164bを通じて第3共通パッド128cと接続される。また、第4共通ライン176は、第1シーラント184と重畠された領域に形成された第3共通コンタクトホール178を通じて第1共通ライン120と接続される。

30

一方、図3A乃至図3Eに示した共通コンタクトホール126は、図4A乃至図4Eに示した構造を有する。

## 【0041】

図4Aに示した共通コンタクトホール126は、保護膜118及びゲート絶縁膜112を貫通するように形成され、第1共通ライン120と第2共通ライン122とを電気的に接続させる。

## 【0042】

図4Bに示した共通コンタクトホール126は、保護膜118及びゲート絶縁膜112を貫通するように複数個形成され、第1共通ライン120と第2共通ライン122とを電気的に接続させる。この場合、第1及び第2共通ライン120、122の接触面積が図5Aに示した第1及び第2共通ライン120、122より広いので、コンタクト抵抗を最小化することができる。

40

## 【0043】

図4Cに示した共通コンタクトホール126は、有機膜130、保護膜118及びゲート絶縁膜112を貫通するように形成され、第1共通ライン120と第2共通ライン122とを電気的に接続させる。

## 【0044】

図4Dに示した共通コンタクトホール126は、有機膜130、保護膜118及びゲート絶縁膜112を貫通するように複数個形成され、第1共通ライン120と第2共通ライン122とを電気的に接続させる。この場合、第1及び第2共通ライン120、122の

50

接触面積が図 5 C に示した第 1 及び第 2 共通ライン 120、122 より広いので、コンタクト抵抗を最小化することができる。

#### 【0045】

図 4 E に示した共通コンタクトホール 126 は、第 1 共通ライン 120、ゲート絶縁膜 112 及び保護膜 118 を貫通するように形成され、第 1 共通ライン 120 と第 2 共通ライン 122 とが側面接続される。この場合、第 1 共通ライン 120 は、モリブデン等のエッチングガスに対する反応性の大きい金属で形成される。

#### 【0046】

図 4 A 乃至図 4 E に示した共通コンタクトホール 126 は、シーラント 184 に含まれた導電性スペーサー 184a の幅より大きく形成される。例えば、共通コンタクトホール 126 は最小 50 μm の幅を有するように形成される。10

#### 【0047】

一方、シーラントに含まれた導電性スペーサーを利用して共通電極と共に共通ラインとを連結させることの他にも、図 5 A 及び図 5 B に示したように、下部基板の外郭に形成された銀ドット 161 を利用して共通電極に共通電圧を供給することもできる。この銀ドット 161 は別の導電性ライン 163 と電気的に連結される。

#### 【0048】

このような銀ドット 161 は、図 5 C に示したように、インクゼット装備 165 を利用して下部基板 101 上に印刷される。インクゼット装備 165 を通じてナノサイズの粉末状で銀 (Ag) または金 (Au) を印刷するか、または導電性ボールに銀または金を被せて基板上に印刷する。このように、インクゼット装備 165 を通じて印刷される銀ドット 161 は数十 μm ~ 数百 μm の幅で形成されるので、小型液晶表示パネルに適用することが容易である。20

#### 【0049】

図 6 は、図 2 乃至図 4 に示した第 1 及び第 2 共通ラインを有する半透過型液晶表示パネルの薄膜トランジスタ基板を示す断面図である。

#### 【0050】

図 6 に示した薄膜トランジスタ基板は、画素領域を定義するゲートライン及びデータライン、そのゲートライン及びデータラインと接続された薄膜トランジスタと、画素領域に形成され薄膜トランジスタと接続された画素電極 142 と、画素領域の反射領域に形成された反射電極 156 とを備える。30

#### 【0051】

薄膜トランジスタは、ゲートラインからのゲート信号に応じてデータラインからのデータ信号を選択的に画素電極 142 に供給する。このために、薄膜トランジスタは、ゲートラインと接続されたゲート電極 106、データラインと接続されたソース電極 108、画素電極 122 と接続されたドレイン電極 110、ゲート電極 106 とゲート絶縁膜 112 とを間に置いて重畠され、ソース電極 108 とドレイン電極 110 との間にチャネルを形成する活性層 114、活性層 114 とソース電極 108 及びドレイン電極 110 とのオーム接觸のためのオーム接觸層 116 とを備える。

#### 【0052】

画素電極 142 は、データラインとゲートラインとの交差で設けられた画素領域に形成され、ドレイン電極 110 と接続される。画素電極 142 は、薄膜トランジスタを通じて供給されたデータ信号によって共通電極（図示せず）と電位差を発生させる。この電位差によって液晶が回転され、反射領域と透過領域との各々の液晶の回転程度によって光透過量が決められる。40

#### 【0053】

反射電極 156 は、カラーフィルター基板（図示せず）を通じて入射される外部光をカラーフィルター基板側に反射させる。この反射電極 156 は、その下部にエンボッシング表面を有するように形成された有機膜 130 に従ってエンボッシング形状を有することによる散乱効果によって反射効率が増大される。このような反射電極 156 が形成された領50

域は、各画素領域の中で反射領域になる。反射電極 130 が形成されてない領域は、各画素領域の中で透過領域になる。

#### 【0054】

この反射領域と透過領域とにおける液晶層を経由する光経路の長さが同一であるように、透過領域に有機膜 130 を貫通する透過ホール 132 が形成される。この結果、反射領域に入射された反射光は、液晶層を通じて反射電極 156 から反射され、液晶層を通じて外部に放出される。そして、透過領域に入射されたバックライトユニット（図示せず）の透過光は、液晶層を透過して外部に放出される。従って、反射領域と透過領域での光経路の長さが同じとなるので、液晶表示装置の反射モードと透過モードとの透過効率が同様になる。

10

#### 【0055】

図 7A 乃至 図 7F は、図 6 に示した半透過型薄膜トランジスタアレイ基板の製造方法を示す断面図である。

#### 【0056】

図 7A を参照すると、下部基板 101 上にゲート電極 106、第 1 共通ライン 120 を含む第 1 導電パターン群が形成される。

#### 【0057】

下部基板 101 上にスパッタリング等の蒸着方法を通じてゲート金属層が形成される。このゲート金属層がフォトリソグラフィ工程とエッチング工程でパターニングされることによって、ゲート電極 106 及び第 1 共通ライン 120 を含む第 1 導電パターン群が形成される。ゲート金属層としては、Al、Mo、Cr、Cu、Al 合金、Mo 合金、Cu 合金の単一層または多重層構造が利用される。

20

#### 【0058】

図 7B を参照すると、第 1 導電パターン群が形成された下部基板 101 上にゲート絶縁膜 112 が形成され、その上に活性層 114 及びオーミック接触層 116 を含む半導体パターンと、データライン、ソース電極 108 及びドレイン電極 110 を含む第 2 導電パターン群とが形成される。

#### 【0059】

第 1 導電パターン群が形成された下部基板 101 上にPECVD、スパッタリング等の蒸着方法を通じてゲート絶縁膜 112、非晶質シリコン層、不純物がドーピングされた非晶質シリコン層、そしてソース・ドレイン金属層が順次形成される。ゲート絶縁膜 112 としては、シリコン酸化物 (SiO<sub>x</sub>) またはシリコン窒化物 (SiN<sub>x</sub>) 等の無機絶縁物質が、ソース・ドレイン金属層としては、Al、Mo、Cr、Cu、Al 合金、Mo 合金、Cu 合金の単一層または二重層構造が利用される。

30

#### 【0060】

そして、ソース・ドレイン金属層の上にチャネル部が他のソース・ドレインパターン部より低い高さを有するフォトレジストパターンが形成される。このフォトレジストパターンを利用したウェットエッチング工程でソース・ドレイン金属層がパターニングされることによって、ソース電極 108、そのソース電極 108 と一体化されたドレイン電極 110 を含む第 2 導電パターン群が形成される。

40

#### 【0061】

次いで、同一のフォトレジストパターンを利用したドライエッチング工程で不純物がドーピングされた非晶質シリコン層と非晶質シリコン層とが同時にパターニングされることによってオーミック接触層 116 と活性層 114 とが形成される。

#### 【0062】

そして、アッシング工程でチャネル部から相対的に低い高さを有するフォトレジストパターンが除去された後、ドライエッチング工程でチャネル部のソース・ドレインパターン及びオーミック接触層 116 がエッチングされる。従って、チャネル部の活性層 114 が露出され、ソース電極 108 とドレイン電極 110 は分離される。

#### 【0063】

50

続いて、ストリップ工程で第2導電パターン群の上に残っているフォトレジストパターンが除去される。

**【0064】**

図7Cを参照すると、第2導電パターン群が形成された下部基板101上に第1保護膜118が形成され、その上にオープンホール152と透過ホール132及び共通コンタクトホール126を有し、エンボッシング形状の表面を有する有機膜130が形成される。

**【0065】**

第2導電パターン群が形成されたゲート絶縁膜112上に第1保護膜118と有機膜130が順次形成される。第1保護膜118はゲート絶縁膜112のような無機絶縁物質等で形成され、有機膜130はアクリル等の有機絶縁物質等で形成される。

**【0066】**

次いで、有機膜130がフォトリソグラフィ工程でパターニングされることによって、オープンホール152と透過ホール132及び共通コンタクトホール126が形成される。この際、有機膜130を形成するためのマスクは透過ホールと対応する透過部を除いた残りの部分が遮断部と回折露光部とが繰り返す構造を有する。これによって、有機膜130は、段差を有する遮断領域(突出部)及び回折露光領域(溝部)が繰り返す構造でパターニングされる。続いて、突出部及び溝部が繰り返された有機膜130を焼成することによって、有機膜130の表面がエンボッシング形状を有するようになる。特に、有機膜130は、画素領域とシーラントとが接触する領域がエンボッシング形状を有するように形成される。

**【0067】**

図7Dを参照すると、エンボッシング形状を有する有機膜130上に反射電極156を含む第3導電パターン群が形成される。

**【0068】**

有機膜130上に反射金属層がエンボッシング形状を維持しながら積層される。反射金属層は、Al、AlNd等の反射率の高い金属で形成される。続いて、反射金属層がフォトリソグラフィ工程とエッティング工程でパターニングされることによって反射電極156を含む第3導電パターン群が形成される。

**【0069】**

図7Eを参照すると、第3導電パターン群が形成された有機膜130上に第2保護膜136が形成される。

**【0070】**

第2保護膜136は、第1保護膜118のような無機絶縁物質で形成される。次いで、第2保護膜136及び第1保護膜118がフォトリソグラフィ工程とエッティング工程でパターニングされることによって、ドレインコンタクトホール154と共にコンタクトホール126とが形成される。ドレインコンタクトホール154は薄膜トランジスタのドレン電極110を露出させる。共通コンタクトホール126は第1共通ライン120を露出させる。第2保護膜136は形成されない場合もある。

**【0071】**

図7Fを参照すると、第2保護膜136上に画素電極142及び第2共通ライン122を含む第4導電パターン群が形成される。

**【0072】**

第2保護膜136上に透明導電層が全面形成される。透明導電層としては、インジウム錫酸化物(ITO; Indium Tin Oxide)、錫酸化物(TO; Tin Oxide)、インジウム錫亜鉛酸化物(ITZO; Indium Tin Zinc Oxide)、インジウム亜鉛酸化物(IZO; Indium Zinc Oxide)等が利用される。そして、透明導電層がフォトリソグラフィ工程とエッティング工程でパターニングされることによって、画素電極142及び第2共通ライン122を含む第4導電パターン群が形成される。

**【0073】**

一方、本発明による共通電極に共通電圧を供給するためのコンタクト部(第1及び第2

10

20

30

40

50

共通ライン、共通コンタクトホール等)は、半透過型液晶表示パネルに適用されることを例に取って説明したが、透過型液晶表示パネル等、多様な液晶表示パネルに適用させることができる。

【0074】

前述のように、本発明による液晶表示パネル及びその製造方法は、シーラントに含まれた導電性スペーサーを利用して上部基板の共通電極と下部基板の共通パターンとを連結させる。これによって、別の銀ドット工程が不要になるので、工程の単純化と共に、銀ドット工程の際に発生する費用の節減が可能である。

【0075】

また、本発明による液晶表示パネル及びその製造方法は、コンタクト部が下部基板の3面に沿って“U”字形態で形成されることによって、共通電極との接触面積が広くなる。これによって、共通パターンによるライン抵抗を減らして、共通電圧を安定化させると共に、高いコントラスト比が得られる。

【0076】

それだけでなく、本発明による液晶表示パネル及びその製造方法は、別の銀ドット領域が不要であるため、基板のサイズを小型化することができるため、小型液晶表示パネルをさらに小型化することができる。

【0077】

以上、説明した内容を通じて、当業者なら本発明の技術思想を逸脱しない範囲内で、多様な変更及び修正ができることが分かる。従って、本発明の技術的範囲は明細書の詳しい説明に記載された内容に限られるものではなく、特許請求の範囲によって決められるはずである。

【図面の簡単な説明】

【0078】

【図1】従来の液晶表示パネルを示す斜視図である。

【図2】本発明による液晶表示パネルを示す平面図である。

【図3A】共通電極に共通電圧を供給するためのコンタクト部の多様な実施形態を示す平面図及び断面図である。

【図3B】共通電極に共通電圧を供給するためのコンタクト部の多様な実施形態を示す平面図及び断面図である。

【図3C】共通電極に共通電圧を供給するためのコンタクト部の多様な実施形態を示す平面図である。

【図3D】共通電極に共通電圧を供給するためのコンタクト部の多様な実施形態を示す平面図である。

【図3E】共通電極に共通電圧を供給するためのコンタクト部の多様な実施形態を示す平面図及び断面図である。

【図4A】図3A乃至図3Eに示したコンタクトホールを示す断面図である。

【図4B】図3A乃至図3Eに示したコンタクトホールを示す断面図である。

【図4C】図3A乃至図3Eに示したコンタクトホールを示す断面図である。

【図4D】図3A乃至図3Eに示したコンタクトホールを示す断面図である。

【図4E】図3A乃至図3Eに示したコンタクトホールを示す断面図である。

【図5A】導電性パターンを有するシーラントと銀ドットとが形成された基板を示す平面図である。

【図5B】導電性パターンを有するシーラントと銀ドットとが形成された基板を示す平面図である。

【図5C】導電性パターンを有するシーラントと銀ドットとが形成された基板を示す断面図である。

【図6】導電性パターンを有するシーラントを備えた半透過型液晶表示パネルを示す断面図である。

【図7A】図6に示した液晶表示パネルの製造方法を説明するための断面図である。

10

20

30

40

50

【図 7 B】図 6 に示した液晶表示パネルの製造方法を説明するための断面図である。

【図 7 C】図 6 に示した液晶表示パネルの製造方法を説明するための断面図である。

【図 7 D】図 6 に示した液晶表示パネルの製造方法を説明するための断面図である。

【図 7 E】図 6 に示した液晶表示パネルの製造方法を説明するための断面図である。

【図 7 F】図 6 に示した液晶表示パネルの製造方法を説明するための断面図である。

【符号の説明】

【0079】

101、111：基板

106：ゲート電極

108：ソース電極

10

110：ドレイン電極

112：ゲート絶縁膜

114：活性層

116：オーミック接触層

118、136：保護膜

120、122、124：共通ライン

126：共通コンタクトホール

128：共通パッド

130：有機膜

20

156：反射電極

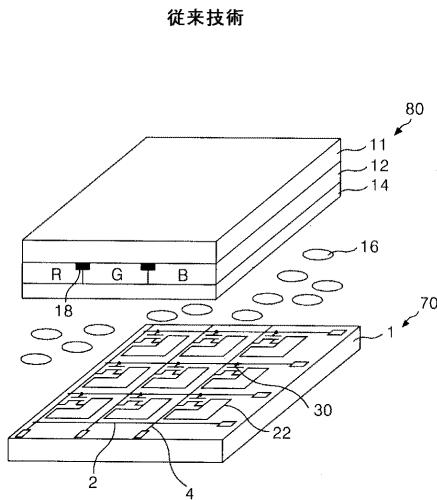
162：共通電極

172：FPCパッド

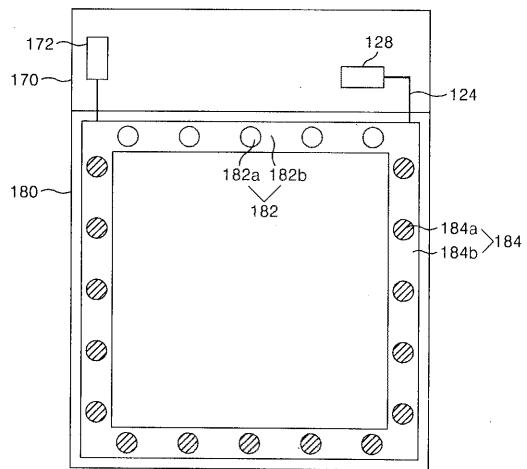
182、184：シーラント

142：画素電極

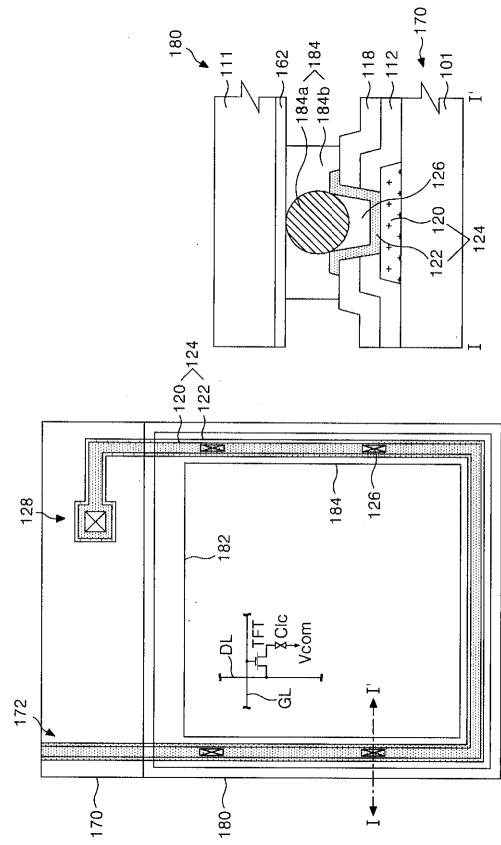
【図 1】



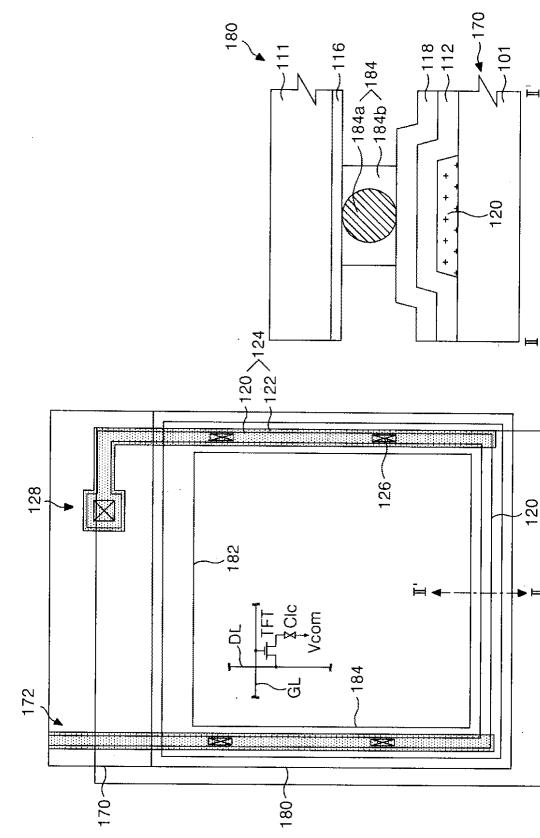
【図 2】



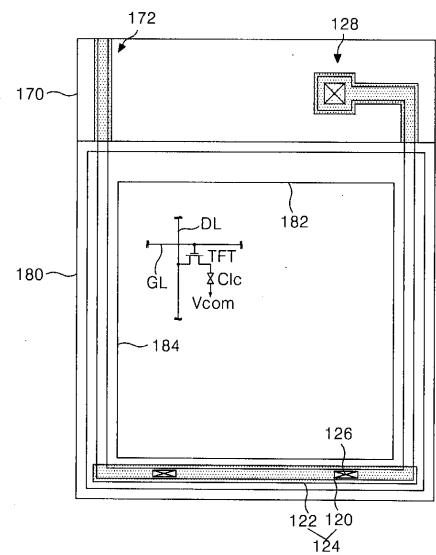
【図3A】



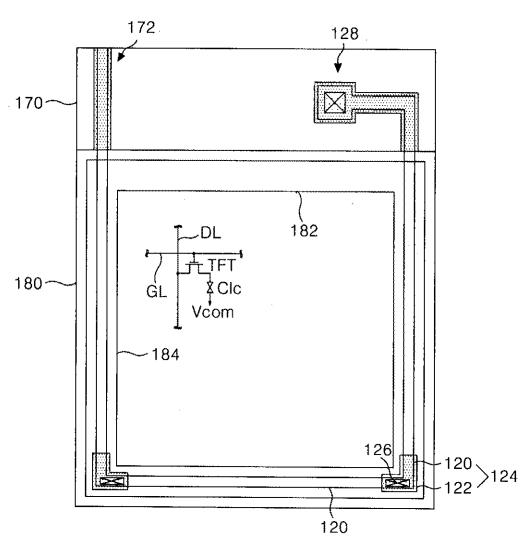
【図3B】



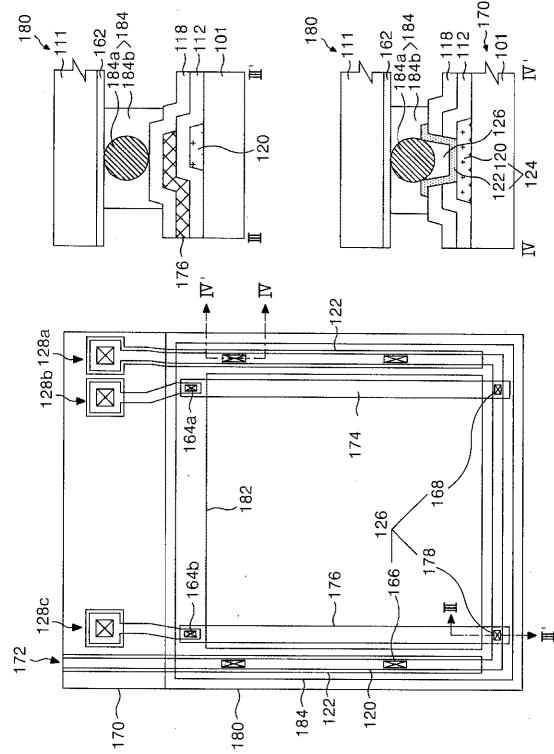
【図3C】



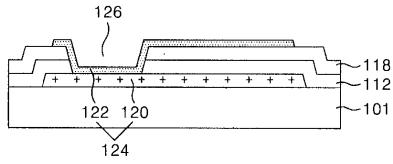
【図3D】



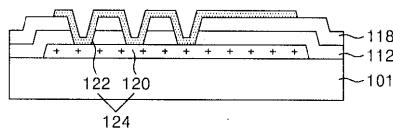
【図3E】



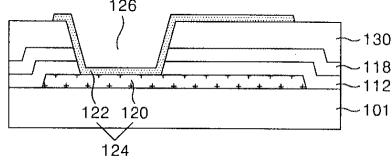
【図4A】



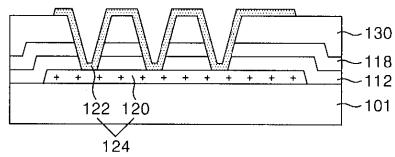
【図4B】



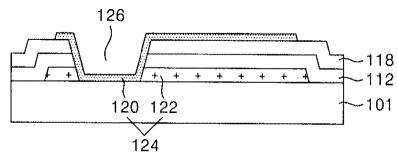
【図4C】



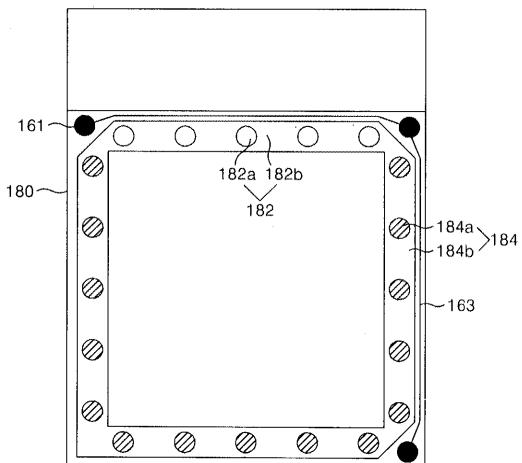
【図4D】



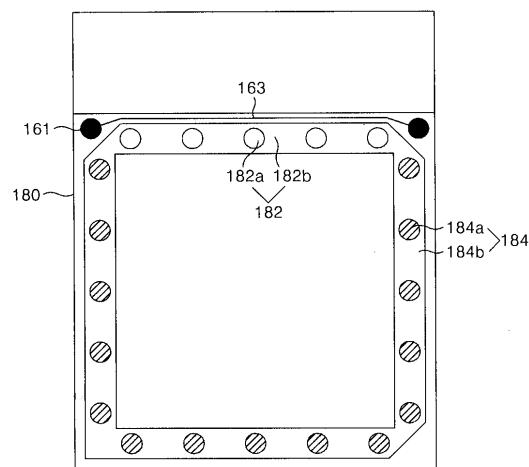
【図4E】



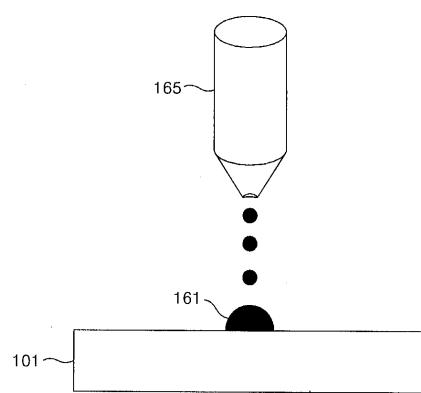
【図5A】



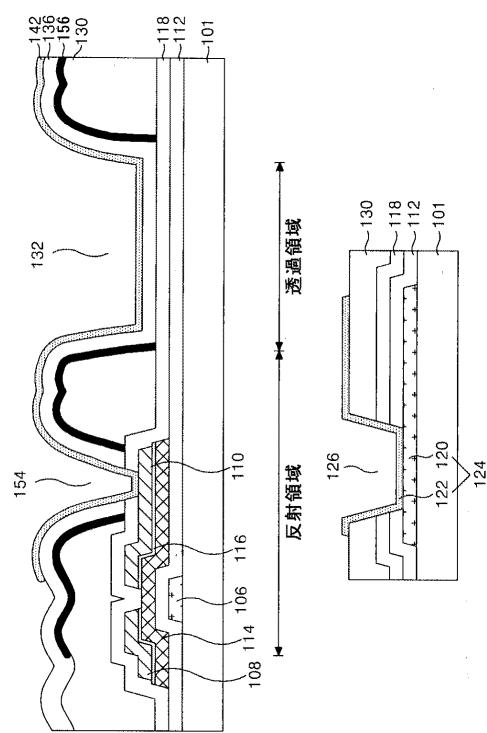
【図 5 B】



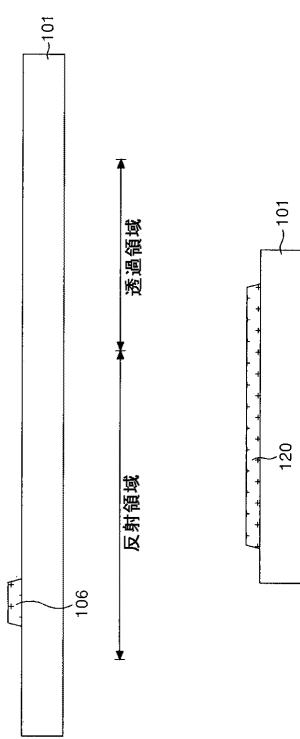
【図 5 C】



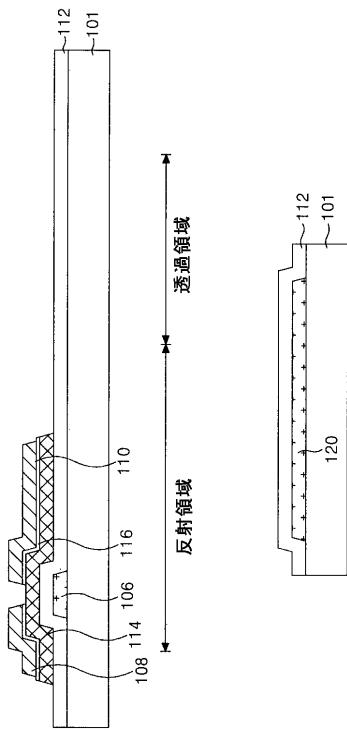
【図 6】



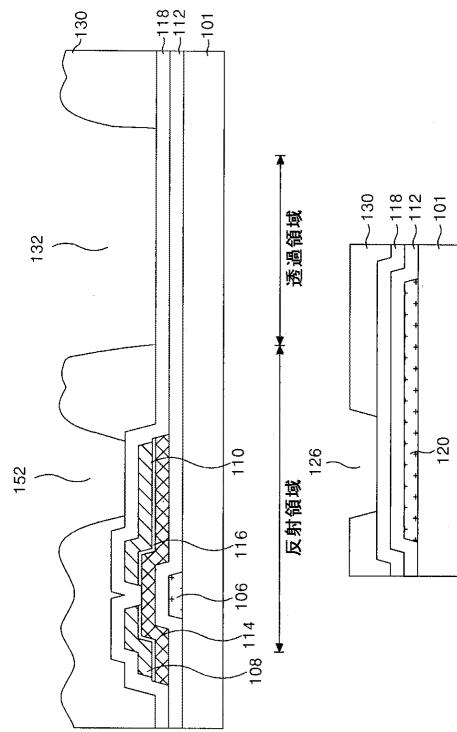
【図 7 A】



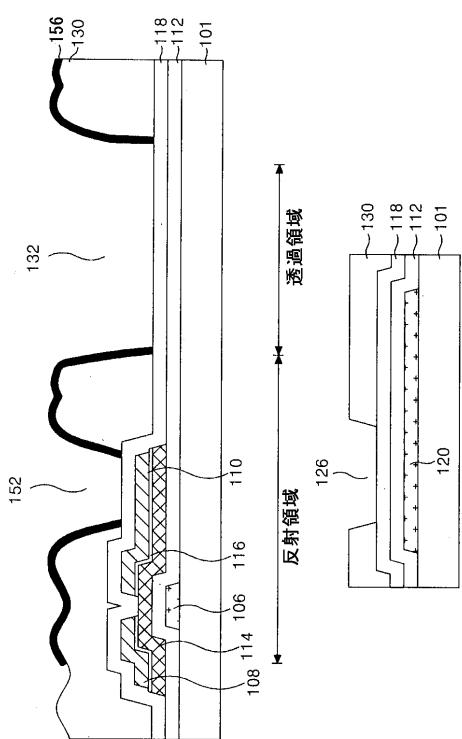
【図 7 B】



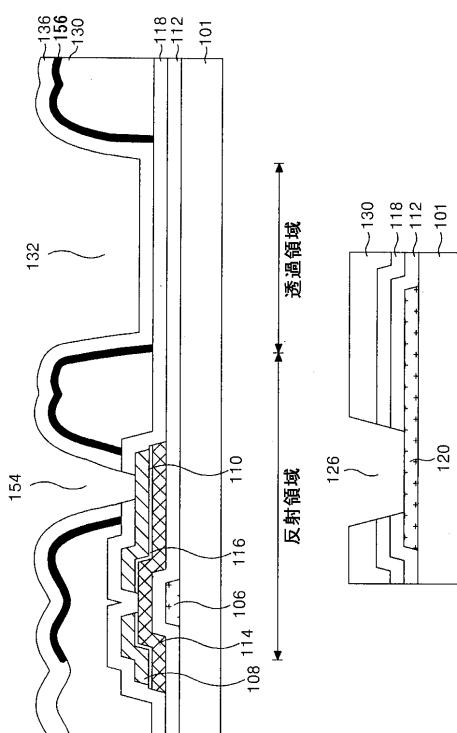
【図 7 C】



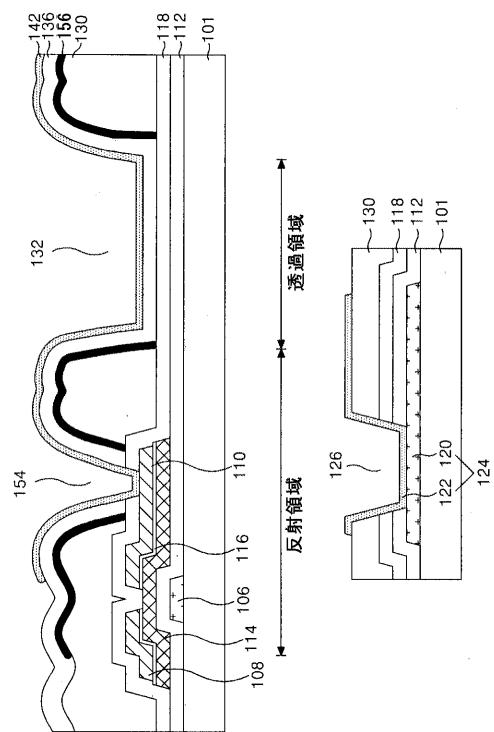
【図 7 D】



【図 7 E】



【図 7 F】



---

フロントページの続き

(74)代理人 100096688

弁理士 本宮 照久

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 安 炳 哲

大韓民国 京畿道 安養市 東安區 坪村洞 899-2番地 ヒヤンチョン アパート 203  
- 903号

(72)発明者 林 周 淳

大韓民国 慶尚北道 龜尾市 九坪洞 テウ ブルジオ アパート 101-1103号

審査官 藤田 都志行

(56)参考文献 特開平11-337953(JP,A)

特開平05-165060(JP,A)

特開2003-280030(JP,A)

特開2002-090770(JP,A)

特開2000-199915(JP,A)

特開2002-333639(JP,A)

特開2004-226654(JP,A)

特開2001-100217(JP,A)

特開2001-159763(JP,A)

特開平11-109886(JP,A)

特開2004-12731(JP,A)

特開2002-98984(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 02 F 1 / 1368

G 02 F 1 / 1345

G 02 F 1 / 1339

专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	<a href="#">JP4468873B2</a>	公开(公告)日	2010-05-26
申请号	JP2005250586	申请日	2005-08-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji. 菲利普斯杜天公司，有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	安炳哲 林周洙		
发明人	安 炳 哲 林 周 浚		
IPC分类号	G02F1/1368 G02F1/1345 G02F1/1339		
CPC分类号	G02F1/13394 G02F1/1343 G02F1/1368		
FI分类号	G02F1/1368 G02F1/1345 G02F1/1339.500 G02F1/1339.505 G02F1/1343		
F-TERM分类号	2H089/LA07 2H089/LA08 2H089/LA15 2H089/LA42 2H089/PA04 2H089/QA11 2H089/QA12 2H089/TA02 2H089/TA03 2H089/TA09 2H089/TA17 2H092/GA29 2H092/GA36 2H092/GA39 2H092/JA26 2H092/JA40 2H092/JA44 2H092/JA46 2H092/JB07 2H092/JB24 2H092/KA05 2H092/KA10 2H092/KA12 2H092/KA18 2H092/KB04 2H092/KB11 2H092/KB22 2H092/KB25 2H092/MA04 2H092/MA05 2H092/MA13 2H092/MA15 2H092/MA18 2H092/MA19 2H092/MA27 2H092/NA01 2H092/NA27 2H092/NA28 2H092/PA03 2H092/PA04 2H189/CA25 2H189/CA27 2H189/DA04 2H189/DA05 2H189/DA16 2H189/DA34 2H189/GA03 2H189/GA43 2H189/HA11 2H189/HA12 2H189/LA01 2H189/LA03 2H189/LA04 2H189/LA05 2H189/LA06 2H189/LA10 2H189/LA14 2H189/LA15 2H189/LA19 2H189/NA03 2H192/AA24 2H192/BC64 2H192/BC74 2H192/BC82 2H192/CB05 2H192/FA14 2H192/FA15 2H192/FA22 2H192/FA24 2H192/FA26 2H192/FA73 2H192/GD22 2H192/GD25 2H192/HA35 2H192/HA91		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020040111511 2004-12-23 KR		
其他公开文献	<a href="#">JP2006178404A</a>		
外部链接	<a href="#">Espacenet</a>		

**摘要(译)**

要解决的问题：提供一种液晶显示面板及其制造方法，其中可以实现步进时间的减少和小型化。 ŽSOLUTION：液晶显示面板包括：具有公共电极的第一基板;第二基板，包括与公共电极形成电场的像素电极，连接到像素电极的薄膜晶体管，将信号施加到薄膜晶体管的信号线，以及形成在外部区域中的接触区域124形成信号线的区域，向公共电极施加公共电压;密封剂184和182形成在第一和第二基板之间，导电垫片184a和182a将接触区域124与公共电极连接。 Ž

【図2】

