

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4268907号
(P4268907)

(45) 発行日 平成21年5月27日(2009.5.27)

(24) 登録日 平成21年2月27日(2009.2.27)

(51) Int.Cl. F I
GO2F 1/1343 (2006.01) GO2F 1/1343
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 32 (全 18 頁)

(21) 出願番号	特願2004-190846 (P2004-190846)	(73) 特許権者	501426046
(22) 出願日	平成16年6月29日(2004.6.29)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2005-173533 (P2005-173533A)		ミテッド
(43) 公開日	平成17年6月30日(2005.6.30)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成16年6月29日(2004.6.29)		イドードン 20
(31) 優先権主張番号	2003-090359	(74) 代理人	100064447
(32) 優先日	平成15年12月11日(2003.12.11)		弁理士 岡部 正夫
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100085176
			弁理士 加藤 伸晃
		(74) 代理人	100106703
			弁理士 産形 和央
		(74) 代理人	100096943
			弁理士 臼井 伸一
		(74) 代理人	100101498
			弁理士 越智 隆夫

最終頁に続く

(54) 【発明の名称】 横電界型の液晶表示装置用アレイ基板及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上に、第1方向へ形成された多数のゲート配線と；

前記第1方向と垂直である第2方向へ形成された多数のデータ配線において、前記多数のゲート配線及びデータ配線は、2つつグループを構成し、グループを構成するデータ配線は、グループを構成するゲート配線と交差する、ピクセルを定義するデータ配線と、

；
 前記第1方向へと形成されて、前記ゲート配線の間隔に位置する共通配線と；
 前記ピクセル内に位置して、共通配線から両方向へと分岐され、実質的に、円形状の共通電極と；

前記ゲート配線及びデータ配線の交差点に形成されて、1つの前記ピクセルの4つの角部で、交互に対称となるように位置する薄膜トランジスタと；

前記各々の薄膜トランジスタに連結され、前記共通電極の一部と重なるストレージ電極と；

前記ストレージ電極と一体に形成され、前記共通電極と交互に分岐されて、前記共通電極と対応するように実質的に円形状の画素電極を含み、画像を表示する最小単位領域は、多数のサブピクセルに分離され、各々のサブピクセルは、少なくとも1つの薄膜トランジスタ、1つのストレージ電極、1つの画素電極を含む横電界型の液晶表示装置用基板。

【請求項2】

前記多数のデータ配線の各々は、接するピクセルのデータ配線と隣接するように位置し

、前記多数のゲート配線の各々は、接するピクセルのゲート配線と隣接するように構成され、相互に接する2つの前記ゲート配線及びデータ配線が構成する領域は、1つのピクセルを構成することを特徴とする請求項1に記載の横電界型の液晶表示装置用基板。

【請求項3】

前記1つのピクセルは、赤色、緑色、青色、白色の前記サブピクセルで構成される4色のピクセル構造を構成することを特徴とする請求項1に記載の横電界型の液晶表示装置用基板。

【請求項4】

前記1つのピクセルは、赤色、緑色、青色の前記サブピクセルで構成される3色のピクセル構造を構成することを特徴とする請求項1に記載の横電界型の液晶表示装置用基板。

【請求項5】

前記共通電極は、前記共通配線から、半リング状に分岐された多数のパターンで構成されることを特徴とする請求項1に記載の横電界型の液晶表示装置用基板。

【請求項6】

前記共通電極は、前記ピクセルの周辺部に位置して、その中央に、円形のオープン部のある第1共通電極パターンを含むことを特徴とする請求項5に記載の横電界型の液晶表示装置用基板。

【請求項7】

前記共通電極は、前記第1共通電極パターンの円形のオープン部内に、第2共通電極パターン及び第3共通電極パターンを含むことを特徴とする請求項6に記載の横電界型の液晶表示装置用基板。

【請求項8】

前記ストレージ電極から分岐されて、前記画素電極に連結された連結配線をさらに含むことを特徴とする請求項7に記載の横電界型の液晶表示装置用基板。

【請求項9】

前記画素電極は、前記第1共通電極パターン及び第2共通電極パターンの間に位置する第1画素電極パターンと、前記第2共通電極パターン及び第3共通電極パターンの間に位置する第2画素電極パターンを含むことを特徴とする請求項8に記載の横電界型の液晶表示装置用基板。

【請求項10】

前記画素電極は、前記各サブピクセル単位に分離されたパターン構造で形成されることを特徴とする請求項9に記載の横電界型の液晶表示装置用基板。

【請求項11】

前記第1共通電極パターンと重なる領域に、ストレージ電極が形成されて、前記ストレージ電極と第1共通電極パターンが重なる領域は、絶縁体が介在された状態でストレージキャパシターを構成することを特徴とする請求項10に記載の横電界型の液晶表示装置用基板。

【請求項12】

前記ゲート配線、データ配線、薄膜トランジスタ、連結配線を覆う領域に形成されたブラックマトリクスをさらに含むことを特徴とする請求項11に記載の横電界型の液晶表示装置用基板。

【請求項13】

前記多数のサブピクセルは、実質的に、円形状を構成することを特徴とする請求項1に記載の横電界型の液晶表示装置用基板。

【請求項14】

1つのピクセルは、少なくとも4つのサブピクセルを含むことを特徴とする請求項13に記載の横電界型の液晶表示装置用基板。

【請求項15】

前記多数のサブピクセルは、接するサブピクセルと対称構造であることを特徴とする請求項1に記載の横電界型の液晶表示装置用基板。

10

20

30

40

50

【請求項 16】

前記多数の薄膜トランジスタは、前記共通電極を中心に、相互に対称構造であることを特徴とする請求項 15 に記載の横電界型の液晶表示装置用基板。

【請求項 17】

基板上に、第 1 方向へと、相互に離隔されるように位置する多数のゲート配線及び共通配線と、前記共通配線から分岐されて、実質的に、円形構造の離隔領域を形成する多数の共通電極と、前記ゲート配線から共通配線へと分岐された多数のゲート電極を形成する段階と；

前記ゲート配線、共通配線、ゲート電極、共通電極を覆うゲート絶縁膜を形成する段階と；

純粋非晶質シリコンと不純物非晶質シリコンとで構成された半導体層を、前記ゲート絶縁膜上に形成する段階と；

前記第 1 方向と交差される第 2 方向へと位置する多数のデータ配線と、前記データ配線から分岐された多数のソース電極と、前記ソース電極から各々離隔された多数のドレイン電極を形成する段階において、前記ソース電極及びドレイン電極は、前記半導体層の両端と重なり、前記ゲート電極及び前記半導体層を有する薄膜トランジスタを構成し、前記多数のゲート配線及びデータ配線は、2 つずつグループを構成して、グループを構成するデータ配線は、グループを構成するゲート配線と交差して、ピクセルを定義し、1 つの前記ピクセルは、多数のサブピクセルを含むように形成する段階と；

前記データ配線、ソース電極及びドレイン電極を覆うように、保護層を形成する段階と；

前記ドレイン電極の一部を露出するように、前記保護層にドレインコンタクトホールを形成する段階と；

前記共通電極の一部と重なり、前記各サブピクセルで、前記ドレインコンタクトホールを通じて、前記ドレイン電極と接触するストレージ電極と、前記ストレージ電極から分岐された連結配線と、前記連結配線を通じて、前記ストレージ電極に連結される画素電極を、各サブピクセル単位で形成する段階において、前記多数の共通電極と前記多数の画素電極は、画素電極内で、リング状の開口領域を構成することを特徴とする横電界型の液晶表示装置用基板の製造方法。

【請求項 18】

前記多数のデータ配線の各々は、接するピクセルのデータ配線と隣接するように位置し、前記多数のゲート配線の各々は、接するピクセルのゲート配線と隣接するように構成し、相互に接する 2 つの前記ゲート配線及びデータ配線が構成する領域は、1 つのピクセルを構成することを特徴とする請求項 17 に記載の横電界型の液晶表示装置用基板の製造方法。

【請求項 19】

前記 1 つのピクセルは、赤色、緑色、青色、白色のサブピクセルとで構成される 4 色のピクセル構造で構成されることを特徴とする請求項 17 に記載の横電界型の液晶表示装置用基板の製造方法。

【請求項 20】

前記 1 つのピクセルは、赤色、緑色、青色のサブピクセルとで構成される 3 色のピクセル構造で構成されることを特徴とする請求項 17 に記載の横電界型の液晶表示装置用基板の製造方法。

【請求項 21】

前記共通電極は、前記共通配線から、半リング状に分岐された多数のパターンで構成されることを特徴とする請求項 17 に記載の横電界型の液晶表示装置用基板の製造方法。

【請求項 22】

前記共通電極は、前記ピクセルの周辺部に位置して、その中央に、円形のオープン部のある第 1 共通電極パターンを含むように形成することを特徴とする請求項 21 に記載の横電界型の液晶表示装置用基板の製造方法。

10

20

30

40

50

【請求項 2 3】

前記共通電極は、前記第 1 共通電極パターンの円形のオープン部内に、第 2 共通電極パターン及び第 3 共通電極パターンを含むように形成することを特徴とする請求項 2 2 に記載の横電界型の液晶表示装置用基板の製造方法。

【請求項 2 4】

前記連結配線は、前記ストレージ電極から分岐され、前記画素電極は、前記連結配線から分岐されるように形成することを特徴とする請求項 2 3 に記載の横電界型の液晶表示装置用基板の製造方法。

【請求項 2 5】

前記画素電極は、前記第 1 共通電極パターン、第 2 共通電極パターンの間に位置する第 1 画素電極パターンと、前記第 2 共通電極パターン、第 3 共通電極パターンの間に位置する第 2 画素電極パターンを含むように形成することを特徴とする請求項 2 4 に記載の横電界型の液晶表示装置用基板の製造方法。

10

【請求項 2 6】

前記画素電極は、前記各サブピクセル単位に分離されたパターン構造で形成することを特徴とする請求項 2 5 に記載の横電界型の液晶表示装置用基板の製造方法。

【請求項 2 7】

前記第 1 共通電極パターンと重なる領域に、ストレージ電極が形成されて、前記ストレージ電極と第 1 共通電極パターンが重なる領域は、絶縁体が介在された状態でストレージキャパシタを形成することを特徴とする請求項 2 5 に記載の横電界型の液晶表示装置用

20

【請求項 2 8】

前記ゲート配線、データ配線、薄膜トランジスタ、連結配線を覆う領域に、ブラックマトリクスを形成する段階をさらに含むことを特徴とする請求項 1 7 に記載の横電界型の液晶表示装置用基板の製造方法。

【請求項 2 9】

前記多数のサブピクセルは、実質的に、円形状に形成することを特徴とする請求項 1 7 に記載の横電界型の液晶表示装置用基板の製造方法。

【請求項 3 0】

1 つのピクセルは、少なくとも 4 つのサブピクセルを含むように形成することを特徴とする請求項 2 9 に記載の横電界型の液晶表示装置用基板の製造方法。

30

【請求項 3 1】

前記多数のサブピクセルは、接するサブピクセルと対称構造であることを特徴とする請求項 1 7 に記載の横電界型の液晶表示装置用基板の製造方法。

【請求項 3 2】

前記多数の薄膜トランジスタは、前記共通電極を中心に、相互に対称構造であることを特徴とする請求項 3 1 に記載の横電界型の液晶表示装置用基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、液晶表示装置に係り、特に、横電界型 (IPS: In-Plane Switching モード) の液晶表示装置用基板及びその製造方法に関する。

40

【背景技術】

【0 0 0 2】

一般的に、液晶表示装置の駆動原理は、液晶の光学的異方性と分極性質を利用する。前記液晶は、構造が細くて長いために、分子の配列に方向性があるため、人為的に、液晶に電界を印加して分子の配列の方向を制御することができる。

【0 0 0 3】

従って、前記液晶分子の配列の方向を任意に調節すると、液晶分子の配列が変わって、光学的異方性により前記液晶分子の配列の方向で光が屈折して、画像の情報が表現できる

50

。

【0004】

現在には、薄膜トランジスタと前記薄膜トランジスタに連結された画素電極が能動方式で配列された能動行列の液晶表示装置(以下、液晶表示装置と略称する。)が解像度及び動映像の具現能力が優れて最も注目を浴びている。

【0005】

液晶表示装置は、共通電極が形成されたカラーフィルター基板と、画素電極が形成されたアレイ基板と、両基板間に充填された液晶とで構成されるが、このような液晶表示装置では、共通電極と画素電極間の上 - 下に掛かる垂直の電界により液晶を駆動させる方式であって、透過率と開口率等の特性が優れる。

10

【0006】

ところが、前述した垂直の電界による液晶の駆動は、視野角の特性が優れてないので、これを改善するため、水平の電界により液晶を駆動させ、広視野角の特性がある横電界型の液晶表示装置が提案されている

【0007】

図1は、一般的な横電界型の液晶表示装置の断面を示した断面図である。

図示したように、カラーフィルター基板である上部基板10と、アレイ基板である下部基板20が、相互に向かい合って離隔しており、この上部基板10及び下部基板20間には、液晶層30が介在されている構造で、前記下部基板20の内部面には、共通電極22及び画素電極24が形成されている。

20

【0008】

前記液晶層30は、前記共通電極22と画素電極24の水平の電界による作動されて、液晶層30内の液晶分子32が水平の電界により移動するので、視野角が広がる特性がある。

【0009】

例えば、前記横電界型の液晶表示装置を正面から見た場合、上/下/左/右に約80° - 85°方向で見ることができる。

【0010】

以下、図2は、従来の横電界型の液晶表示装置用アレイ基板の概略的な平面図である。

【0011】

図示したように、ゲート配線40及びデータ配線42が相互に交差して形成されており、ゲート配線40及びデータ配線42の交差点には、薄膜トランジスタTが形成されている。ゲート配線40及びデータ配線42の交差領域は、画素領域Pとして定義され、画素領域Pには、共通電極44及び画素電極46が形成されており、両電極間の横電界により液晶が水平に配列される領域を実質的の開口領域Iとすることを特徴とする。

30

【0012】

より詳しく説明すると、前記薄膜トランジスタTに連結され引出配線48が形成されており、引出配線48では、データ配線42と同じ方向に、多数の画素電極46が分岐されている。そして、前記ゲート配線40と同じ方向に、一定間隔離隔されるように共通電極50が形成されており、前記共通配線50では、画素電極46と交互に、多数の共通電極44が形成されている。

40

【0013】

例えば、本図面では、共通電極44と画素電極46の開口領域Iを1つのブロックとして定義した場合、4ブロック構造に関して示した。

【0014】

このように、横電界型の液晶表示装置は、共通電極と画素電極間に形成される横電界により液晶分子を駆動させる構造であるので、既存の垂直電界型の一般的な液晶表示装置より視野角が向上される効果がある。

【0015】

最近、横電界型の液晶表示装置の視野角の特性をさらに向上させるために、ドメインを

50

多数に分割りする構造が提案されている。

【0016】

図3は、既存のマルチドメインである横電界型の液晶表示装置用アレイ基板の概略的な平面図であって、前記図2と重複する部分の説明は、簡略にして、特徴的な構造を中心に説明する。図2と異にして、ストレージ電極58は、共通電極60と、一定部分重なっている。また、ストレージ電極58及び共通配線60から、各々画素電極56及び共通電極54が、交互に多数分岐されることに応じて、前記画素電極56及び共通電極54がジグザグに、何度も曲がった構造で構成される。

【0017】

そして、前記画素電極56及び共通電極54の間に位置する液晶分子等は、画素電極56及び共通電極54の曲がっている部分を基準に、相互に異にして配列され、マルチドメイン構造に構成される。従って、既存の一字型の電極構造と比べて、視野角が改善される。

10

【0018】

前記ストレージ電極58は、前記共通配線60と重なるように位置して、ストレージ電極58と共通配線60の重畳領域は、ストレージキャパシタ C_{st} を構成する。そして、前記多数の画素電極56のうち、どちらかの一画素電極56は、薄膜トランジスタT用ドレイン電極62と一体型パターンで構成されている。

【0019】

ところが、既存のジグザグ構造を利用したマルチドメイン横電界型の液晶表示装置によると、視野角により液晶分子の方向子が異なるので、色の反転が発生され、これによって、視野角の改善が限られた。

20

【0020】

図4は、既存のジグザグ構造のマルチドメイン横電界型の液晶表示装置の視野角の特性を示した図である。既存のジグザグ構造の横電界型の液晶表示装置によると、 90° 、 180° 方向(IVa, IVb)すなわち、上/下、左/右への視野角の特性は改善されたが、 45° 、 135° 方向(IVc, IVd)への視野角の特性は、低下される。

【0021】

また、色の反転現象も同じく、全方向に対して視野角別の差がする。

より詳しく説明すると、液晶層に電圧が印加されると、液晶分子は、両電極間の電界の影響を受けて、平均的に大略 45° 位回転して、このような液晶分子が回転する方向での階調の反転が発生する。特に、階調表示の駆動時には、液晶分子の屈折率の異方性のため、偏光子に対する $45^\circ(+45^\circ)$ 方向へは、大体黄色を示して、 $135^\circ(-45^\circ)$ 方向へは、大体青色を示すカラーシフトが発生する。

30

【発明の開示】

【発明が解決しようとする課題】

【0022】

前述したような問題を解決するために、本発明では、階調の反転によるカラーシフトによる視野角の特性の低下を防げる構造の横電界型の液晶表示装置及びその製造方法を提供することを目的とする。

40

【0023】

前記目的を達成するために、本発明では、共通電極及び画素電極を円形の電極に形成し、両電極間に位置する開口領域での液晶分子の方向子が全ての方向で一定になる。

【0024】

本発明のもう一つの目的では、画素領域等の境界部を、開口領域として活用するために、接する画素領域間に薄膜トランジスタが対称的な位置に形成されるDD-GG(data-data, gate-gate)方式を適用する。

【課題を解決するための手段】

【0025】

前述した目的を達成するために、本発明の第1特徴では、基板上に、第1方向へ形成さ

50

れた多数のゲート配線等と；前記第1方向と垂直である第2方向へ形成された多数のデータ配線等において、前記多数のゲート配線及びデータ配線は、2つずつグループを構成し、グループを構成するデータ配線は、グループを構成するゲート配線と交差する、画素領域を定義するデータ配線と；前記第1方向へと形成されて、前記ゲート配線等の間の離隔区間に位置する共通配線と；前記画素領域内に位置して、共通配線から両方向へと分岐され、実質的に、円形状の共通電極と；前記ゲート配線及びデータ配線の交差点に形成されて、1つの画素領域の4つの角部で、交互に対称されるように位置する薄膜トランジスタと；前記各々の薄膜トランジスタに連結され、前記共通電極の一部と重なるストレージ電極と；前記ストレージ電極で、前記共通電極と交互に分岐されて、前記共通電極と対応するように、実質的に、円形状の画素電極を含み、画面を具現する最小単位領域は、多数のサブピクセルとに分離され、各々のサブピクセルは、少なくとも1つの薄膜トランジスタ、1つのストレージ電極、1つの画素電極を含む横電界型の液晶表示装置用基板を提供する。

10

【0026】

前記第1特徴において、前記多数のデータ配線等のうちの1つは、接する画素のデータ配線と隣接するように位置し、前記多数のゲート配線等のうちの1つは、接する画素のゲート配線と隣接するように構成され、相互に接する2つの前記ゲート配線及びデータ配線が構成する領域は、1つのピクセルを構成する。前記1つのピクセルは、赤色、緑色、青色、白色のサブピクセルとで構成される4色のピクセル構造で構成される。前記1つのピクセルは、赤色、緑色、青色のサブピクセルとで構成される3色のピクセル構造で構成される。

20

【0027】

前記共通電極は、前記共通配線から、半リング状に分岐された多数のパターン等で構成される。また、前記共通電極は、前記画素領域の周辺部に位置して、その中央に、円形のオープン部のある第1共通電極パターンを含む。さらに、前記共通電極は、前記第1共通電極パターンの円形のオープン部内に、第2共通電極パターン及び第3共通電極パターンを含む。

【0028】

前記横電界型の液晶表示装置用基板は、ストレージ電極から分岐されて、前記画素電極に連結された連結配線をさらに含む。

30

前記画素電極は、前記第1共通電極パターン及び第2共通電極パターン等の間に位置する第1画素電極パターンと、前記第2共通電極パターン及び第3共通電極パターン等の間に位置する第2画素電極パターンを含む。また、前記画素電極は、前記各サブピクセル単位に分離されたパターン構造で形成される。

【0029】

前記第1共通電極パターンと重なる領域に、ストレージ電極が形成されて、前記ストレージ電極と第1共通電極パターンが重なる領域は、絶縁体が介在された状態でストレージキャパシターを構成する。

【0030】

液晶表示装置用基板は、ゲート配線、データ配線、薄膜トランジスタ、連結配線を覆う領域に形成されたブラックマトリックスをさらに含む。

40

前記多数のサブピクセル等は、実質的に、円形状を構成する。

1つの画素領域は、少なくとも4つのサブピクセルを含む。

また、前記多数のサブピクセル等は、接するサブピクセルと対称構造である。

前記多数の薄膜トランジスタは、前記共通電極を中心に、相互に対称構造である。

【0031】

本発明の第2特徴は、基板上に、第1方向へと、相互に離隔されるように位置する多数のゲート配線等及び共通配線等と、前記共通配線から分岐されて、実質的に、円形構造の離隔領域を形成する多数の共通電極等と、前記ゲート配線から共通配線へと分岐された多数のゲート配線等を形成する段階と；前記ゲート配線、共通配線、ゲート電極、共通電極

50

を覆うゲート絶縁膜を形成する段階と；純粋非晶質シリコンと不純物非晶質シリコンとで構成された半導体層を、前記ゲート絶縁膜上に形成する段階と；前記第1方向と交差される第2方向へと位置する多数のデータ配線等と、前記データ配線から分岐された多数のソース電極等と、前記ソース電極で、各々離隔された多数のドレイン電極等を形成する段階において、前記ソース電極及びドレイン電極は、前記半導体層の両端と重なり、前記多数のゲート配線等及びデータ配線等は、2つずつグループを構成して、グループを構成するデータ配線は、グループを構成するゲート配線と交差して、画素領域を定義し、前記画素領域は、多数のサブピクセル等を含むように形成する段階と；前記データ配線、ソース電極及びドレイン電極を覆うように、保護層を形成する段階と；前記ドレイン電極の一部を露出するように、前記保護層にドレインコンタクトホールを形成する段階と；前記共通電極の一部と重なり、前記各サブピクセルで、前記ドレインコンタクトホールを通じて、前記ドレイン電極と接触するストレージ電極と、前記ストレージ電極から分岐された連結配線と、前記連結配線を通じて、前記ストレージ電極に連結される画素電極を、各サブピクセル単位で形成する段階において、前記多数の共通電極等と前記多数の画素電極等は、画素電極内で、リング状の開口領域を構成することを特徴とする横電界型の液晶表示装置用基板の製造方法を提供する。

10

【0032】

前記第2特徴において、前記多数のデータ配線等のうちの1つは、接する画素のデータ配線と隣接するように位置して、前記多数のゲート配線等のうちの1つは、接する画素のゲート配線と隣接するように構成して、相互に接する2つの前記ゲート配線及びデータ配線が構成する領域は、1つのピクセルを構成する。前記1つのピクセルは、赤色、緑色、青色、白色のサブピクセルとで構成される4色のピクセル構造で構成される。前記1つのピクセルは、赤色、緑色、青色のサブピクセルとで構成される3色のピクセル構造で構成される。

20

【0033】

前記共通電極は、前記共通配線から、半リング状に分岐された多数のパターン等で構成される。また、前記共通電極は、前記画素領域の周辺部に位置して、その中央に、円形のオープン部のある第1共通電極パターンを含む。さらに、前記共通電極は、前記第1共通電極パターンの円形のオープン部内に、第2共通電極パターン及び第3共通電極パターンを含む。

30

【0034】

前記連結配線は、前記ストレージ電極から分岐され、前記画素電極は、前記連結配線から分岐されるように形成する。

【0035】

前記画素電極は、前記第1共通電極パターン、第2共通電極パターン等の間に位置する第1画素電極パターンと、前記第2共通電極パターン、第3共通電極パターン等の間に位置する第2画素電極パターンを含むように形成する。また、前記画素電極は、前記各サブピクセル単位に分離されたパターン構造で形成する。

【0036】

前記第1共通電極パターンと重なる領域に、ストレージ電極が形成されて、前記ストレージ電極と第1共通電極パターンが重なる領域は、絶縁体が介在された状態でストレージキャパシターを形成する。

40

【0037】

前記横電界型の液晶表示装置用基板の製造方法は、前記ゲート配線、データ配線、薄膜トランジスタ、連結配線を覆う領域に、ブラックマトリックスを形成する段階をさらに含む。

【0038】

前記多数のサブピクセル等は、実質的に、円形状に形成する。

1つの画素領域は、少なくとも4つのサブピクセルを含むように形成する。

また、前記多数のサブピクセル等は、接するサブピクセルと対称構造である。

50

前記多数の薄膜トランジスタ等は、前記共通電極を中心に、相互に対称構造である。

以下、本発明による望ましい実施例を、図面を参照して詳しく説明する。

【発明の効果】

【0039】

本発明による円形の電極構造の横電界型の液晶表示装置用アレイ基板及びその製造方法によると、開口領域が円形構造であるパターン構造で、共通電極及び画素電極を形成することによって、どちらの方向でも液晶分子の方向子が同じくて、特定の角での色反転がなく、対照比を向上させて、視野角の特性を高めることができる。そして、ブラックマトリックスとの重畳領域が減少され、合着ミスライン時に、製品別に発生できる輝度の差が最小化される長所がある。

10

【0040】

また、本発明では、サブピクセル等の境界部を、表示領域として利用して、開口率を高めることができるので、高解像度モデルに、容易に適用できて、製品の競争力を高める。

【実施例1】

【0041】

本実施例は、円形の電極構造の横電界型の液晶表示装置用アレイ基板の構造の実施例である。

【0042】

図5は、本発明の実施例1による円形の電極構造の横電界型の液晶表示装置用基板の平面図であって、赤色、緑色、青色、白色のサブピクセルが1つのピクセルを構成する4色のピクセル構造を一例として提示する。

20

【0043】

図示したように、第1方向へとゲート配線112が形成されており、第1方向と交差される第2方向へとデータ配線128が形成されていて、前記ゲート配線112及びデータ配線128の交差領域は、画素領域で定義される。

【0044】

図面では、1つの画素領域は、1つのサブピクセルを構成して、4つの赤色、緑色、青色、白色のサブピクセルSP赤色、SP緑色、SP青色、SP白色が、1つのピクセルを構成する4色のピクセル構造を示している。

【0045】

30

前記ゲート配線112及びデータ配線128の交差点に、薄膜トランジスタTが形成されている。すなわち、4つのサブピクセルSP赤色、SP緑色、SP青色、SP白色は、各々同じ位置(下段部の左側の交差部)に薄膜トランジスタTを含んでおり、サブピクセル等の境界部には、ゲート配線112及びデータ配線128が形成されている。

【0046】

前記ゲート配線112間の離隔区間には、ゲート配線112と同じ方向へと共通配線114が形成されている。画素領域P内には、画素領域Pの周辺部を取り囲む位置に、円形のオープン部118があって、共通配線114に連結された第1共通電極パターン120aが位置して、前記円形のオープン部118内に、リング状構造の第2共通電極パターン120bが形成されている。前記第1共通電極パターン120a及び第2共通電極パターン120bは、共通電極120を形成する。

40

【0047】

また、前記第1共通電極パターン120aと重なる領域には、前記薄膜トランジスタTに連結されているストレージ電極140が形成されている。前記ストレージ電極140では、第1共通電極パターン120a、第2共通電極パターン120b間に位置する第1画素電極パターン138aと、第2共通電極パターン120b内に、円形パターン状に形成された第2画素電極パターン138bが分岐されている。前記第1画素電極パターン138a、第2画素電極パターン138bは、画素電極138を形成する。

【0048】

前記ストレージ電極140は、実質的に、薄膜トランジスタTに連結されて、前記第1

50

共通電極パターン 120 a の下段部と重なる第 1 ストレージ電極 140 a と、前記第 1 共通電極パターン 120 a の上段部と重なるように位置する第 2 ストレージ電極とで構成される。

【0049】

前記第 1 ストレージ電極 140 a、第 2 ストレージ電極 140 b と、第 1 画素電極パターン 138 a、第 2 画素電極パターン 138 b は、連結配線 141 により、相互に一体型パターンで構成されている。

【0050】

前記ストレージ電極 140 と第 1 共通電極パターン 120 a が重なる領域は、絶縁体(図示せず)が、これらの中に介在された状態で、ストレージキャパシター Cst を構成する。

10

【0051】

このような構造の基板では、前記共通電極 120 と画素電極 138 間の離隔区間に位置する開口領域が、リング状構造であるために、液晶方向子を、全ての方向で、同一できて、カラーシフトを防いで、画質を改善し、マルチドメイン構成により、視野角を向上させることができる。

一方、図面上で、斜線で示した領域は、ブラックマトリックスの形成領域 BA に当たる。

【0052】

このような円形の電極構造は、既存のストライプパターン構造または、ジグザグ構造の横電界型の液晶表示装置に比べて、視野角の特性及び画質の特性が改選できるが、高開口率の特性が要求される UXVGA (1600 X 1200mm) のような高解像度製品に適用するためには、開口率の向上のための構造改善が要求される。

20

【0053】

本発明のもう 1 つの実施例では、高解像度製品に適用し易い高開口率構造の横電界型の液晶表示装置用アレイ基板の実施例である。

【実施例 2】

【0054】

図 6 は、本発明の実施例 2 による円形電極の横電界型の液晶表示装置用基板の平面図である。

30

図示したように、第 1 方向へとゲート配線 212 が形成されており、第 1 方向と交差される第 2 方向へと、データ配線 228 が形成されていて、ゲート配線 212 等の離隔区間には、ゲート配線 212 と同じ方向へと、共通配線 214 が形成されている。

【0055】

図面に示したように、相互に接する 2 つのゲート配線 212 及びデータ配線 228 が構成する領域は、4 つの SP 赤色、SP 緑色、SP 青色、SP 白色サブピクセルのある 1 つのピクセルに当たることを特徴とする。

【0056】

そして、前記共通配線 214 により 1 つのピクセル PX は、2 つのサブピクセルグループ SPI、SPII とに分離される。図面上で、左右に接するサブピクセル SP 赤色、SP 緑色、SP 青色、SP 白色間には、別途の配線が省略されており、1 つのピクセルの 4 つの角部に、薄膜トランジスタ T が各々位置する。1 つのピクセル内の 4 つのサブピクセル SP 赤色、SP 緑色、SP 青色、SP 白色は、相互に対称的な位置に、薄膜トランジスタ T を含む構造である。

40

【0057】

前記共通配線 214 では、ピクセル PX の枠部を取り囲む領域に位置して、内側ラインが曲線である第 1 共通電極パターン 220 a と、前記第 1 共通電極パターン 220 a の内部に位置し、相互に一定間隔離隔されて、半リング状パターン構造で構成された第 2 共通電極パターン 220 b、第 3 共通電極パターン 220 c が、順に形成されている。

【0058】

50

そして、前記第1共通電極パターン220aと重なる領域には、前記各々の薄膜トランジスタTに連結されるストレージ電極240が形成されており、ストレージ電極240では、サブピクセル等の境界部へと連結配線241が延長形成されている。連結配線241では、前記第1共通電極パターン220a、第2共通電極パターン220bの間区間及び第2共通電極パターン220b、第3共通電極パターン220cの間区間に、第1画素電極パターン238a、第2画素電極パターン238bが、各々延長形成されている。

【0059】

前記第1共通電極パターン220a、第2共通電極パターン220b、第3共通電極パターン220cは、共通配線214で、2つのサブピクセルグループSPI、SPIIであって、上、下対称構造に分岐された構造を構成する。ストレージ電極240、連結配線241、第1画素電極パターン238a、第2画素電極パターン238bは、サブピクセル単位で、各々独立的に形成された構造で構成される。

10

【0060】

前記第1共通電極パターン220a、第2共通電極パターン220b、第3共通電極パターン220cは、共通電極220を構成して、第1画素電極パターン238a、第2画素電極パターン238bは、画素電極238を構成する。

【0061】

図面上で、斜線で示した領域は、ブラックマトリックスの形成領域BAに当たる。

前記実施例1に比べて、本実施例によるブラックマトリックスの形成領域BAは、その形成面積が、大変減少されており、これは開口率が向上したことを意味する。

20

【0062】

すなわち、本実施例では、上下に位置したサブピクセル等の境界部を、画素領域として活用するので、既存と比べて、左右に位置したサブピクセル等の境界部を覆う領域にだけ、ブラックマトリックスを形成する。従って、開口領域を、それほど広めることができる。

【0063】

図面に示したように、前記左右に接するサブピクセル等の境界部を覆うブラックマトリックスは、連結配線241と重なる領域を基準に、形成することが望ましい。

【0064】

本実施例では、前記第1共通電極パターン220aとストレージ電極240間の重畳領域に、絶縁体(図示せず)が介在された状態で、ストレージキャパシターCstを形成する。

30

【0065】

このように、接するサブピクセル等の境界部領域を、画素領域として活用し、多数のサブピクセルが、1つの円形電極パターン構造を構成する方式を、DD-GG方式で定義することができる。

【0066】

図7は、本発明の実施例2によるDD-GG方式の円形の電極構造の横電界型の液晶表示装置の平面図であって、多数のピクセル構造を通じて、既存と区別される構造的特徴を中心に説明する。

【0067】

図7に示したように、本発明の実施例2では、相互に接するピクセルPX間には、2つのゲート配線212及びデータ配線228が位置して、各ピクセルPX別に、ゲート配線212及びデータ配線228は、相互に交差する構造であることを特徴とする。

40

【0068】

本図面による構造によると、ピクセルPX内に構成されるサブピクセルPX等の境界部が、画素領域として活用できて、既存のサブピクセルPX等の境界部で、合着マージンを考慮して、広く形成されていたブラックマトリックスの形成領域BAを小さくすることができる。従って、開口率を効果的に高めることができる。

【0069】

ところが、本発明では、4色のピクセル構造に限られるのではなく、赤色、緑色、青色

50

の3色のピクセル構造を適用することができて、2つのサブピクセルまたは、3つのサブピクセル単位で、1つの円形電極が構成できる。DD-GG構造は、2つの円形電極を構成するサブピクセルグループ単位で構成されることを特徴とする。

【0070】

以下、本発明のまた他の実施例では、実施例2の構造を変更して、開口率の低下なしに、ストレージキャパシターを向上させる構造を提示する。

【実施例3】

【0071】

図8Aないし図8Eは、本発明の実施例3による円形の電極構造の横電界型の液晶表示装置用アレイ基板の製造工程を段階別に示した図であって、5マスクの製造工程を一例として提示する。

10

【0072】

図8Aは、基板310上に、第1金属物質を形成した後、感光性物質を利用したフォトリソグラフィ工程に当たる第1マスク工程により、第1方向へとゲート配線312及び共通配線314を、相互に離隔するように、交互に形成する段階である。

【0073】

また、この段階は、前記ゲート配線312から分岐されたゲート電極316を形成して、共通配線314で、上下、両方向へと分岐されており、外側から内側へと、順に位置する第1共通電極パターン320a、第2共通電極パターン320b、第3共通電極パターン320cとで構成された共通電極320を形成する。2つのゲート配線312内の第1共通電極パターン320a、第2共通電極パターン320b、第3共通電極パターン320c間の離隔領域は、リング状構造であることを特徴とする。

20

【0074】

図8Bは、前記ゲート配線312及び共通配線314を覆う領域に、ゲート絶縁膜(図示せず)を形成して、前記ゲート絶縁膜の上部に、純粋非晶質シリコン物質及び不純物非晶質シリコン物質を、順に形成した後、第2マスク工程により、アイランドパターン構造の半導体層326を、ゲート電極316の上部に形成する。

【0075】

図8Cでは、前記半導体層326の上部に、第2金属物質を形成した後、第3マスク工程により、第2方向へとデータ配線328を形成する段階である。

30

【0076】

前記ゲート配線312とデータ配線328が交差される領域は、画素領域を構成して、本実施例による画素領域は、4つのサブピクセルSPで構成される1つのピクセルPXに当たる領域であることを特徴とする。

【0077】

前記データ配線328では、ソース電極330が分岐されており、ソース電極330と離隔するようにドレイン電極332が形成されている。前記ゲート電極316、半導体層326、ソース電極330、ドレイン電極332は、薄膜トランジスタTを構成する。

【0078】

前記ゲート配線312及びデータ配線328の交差点であるピクセルPXの4つの角部には、薄膜トランジスタTが形成されていて、1つのピクセルPXに位置する4つの薄膜トランジスタTは、相互に対称的な構造であることを特徴とする。

40

【0079】

前記ピクセルPXは、共通配線314により、2つのサブピクセルグループSPI、SPIIとに区分される。

【0080】

図面には詳しく提示してないが、接するピクセルPX間には、2つのゲート配線312及びデータ配線328が、連続に配置されたDD-GG構造を構成する。

【0081】

すなわち、本発明では、上下に接するサブピクセル等の境界部を、表示領域として活用

50

できて、開口領域を増加させる構造的長所がある。

【0082】

図8Dは、前記薄膜トランジスタTを覆う基板全面に、保護層(図示せず)を形成した後、第4マスク工程により、保護層に、ドレイン電極332の一部を露出させるドレインコンタクトホール334を形成する段階である。

【0083】

図8Eは、前記保護層の上部に、ドレインコンタクトホール334を通じて、ドレイン電極332に連結されるストレージ電極340と、前記ストレージ電極340で、ピクセルPX領域の方へと延長形成された連結配線341と、前記連結配線341から分岐され、第1共通電極パターン320a、第2共通電極パターン320b、第3共通電極パターン320cと、交互に位置する第1画素電極パターン338a、第2画素電極パターン338bを形成する段階である。前記第1画素電極パターン338a、第2画素電極パターン338bは、画素電極338を形成する。

10

【0084】

前記第1画素電極パターン338a、第2画素電極パターン338bは、1つのピクセルPXを基準に、リング状構造を構成することを特徴として、1つのピクセルPXを基準に、共通電極320と画素電極338間の離隔領域で定義される開口領域も、リング状である。従って、液晶分子の方向子がどちらの方向でも同じく、カラーシフト現象を防げて、マルチドメインを構成し、視野角の特性を向上させることができる。

【0085】

本実施例で提示した5マスク工程以外にも、回折露光法を利用して半導体工程と、ソース/ドレイン工程を、同じマスク工程で行う、4マスク工程を適用して形成することもできる。

20

【0086】

ところが、本発明の前記実施例等に限らず、本発明の趣旨に反しない範囲内で、多様に変更して実施することができる。

【図面の簡単な説明】

【0087】

【図1】一般的な横電界型の液晶表示装置の断面を示した断面図である。

【図2】従来の横電界型の液晶表示装置用アレイ基板の概略的な平面図である。

30

【図3】既存のマルチドメイン横電界型の液晶表示装置用アレイ基板の概略的な平面図である。

【図4】既存のジグザグ構造のマルチドメイン横電界型の液晶表示装置の視野角の特性を示した図である。

【図5】本発明の実施例1による円形の電極構造の横電界型の液晶表示装置用基板の平面図である。

【図6】本発明の実施例2による円形の電極構造の横電界型の液晶表示装置用基板の平面図である。

【図7】本発明の実施例2によるDD-GG方式の円形の電極構造の横電界型の液晶表示装置用基板の平面図である。

40

【図8A】本発明の実施例3による円形の電極構造の横電界型の液晶表示装置用基板の製造工程を段階別に示した図である。

【図8B】図8Aに続く工程を示す平面図である。

【図8C】図8Bに続く工程を示す平面図である。

【図8D】図8Cに続く工程を示す平面図である。

【図8E】図8Dに続く工程を示す平面図である。

【符号の説明】

【0088】

212：ゲート配線

214：共通配線

50

220a : 第1共通電極パターン
220b : 第2共通電極パターン
220c : 第3共通電極パターン

220 : 共通電極

228 : データ配線

238a : 第1画素電極パターン

238b : 第2画素電極パターン

238 : 画素電極

240 : ストレージ電極

241 : 連結配線

BA : ブラックマトリックスの形成領域

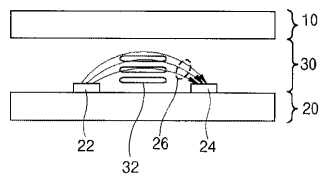
PX : ピクセル

SP赤色、SP緑色、SP青色、SP白色 : 赤色、緑色、青色、白色のサブピクセル

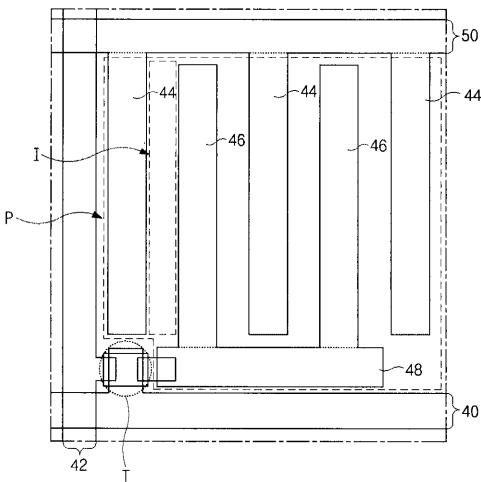
T : 薄膜トランジスタ

Cst : ストレージキャパシタ

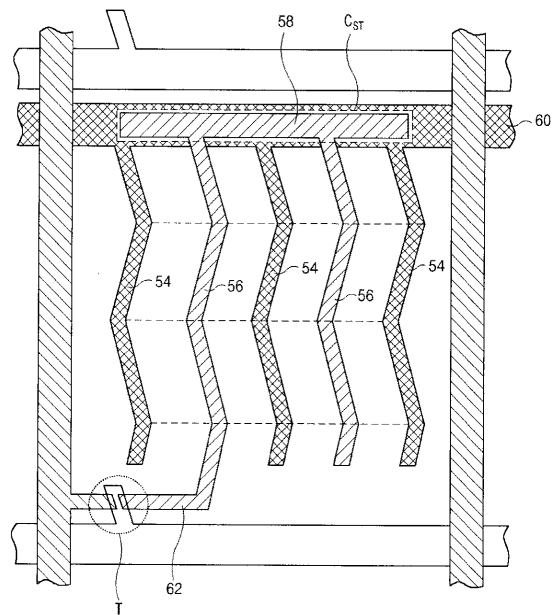
【図1】



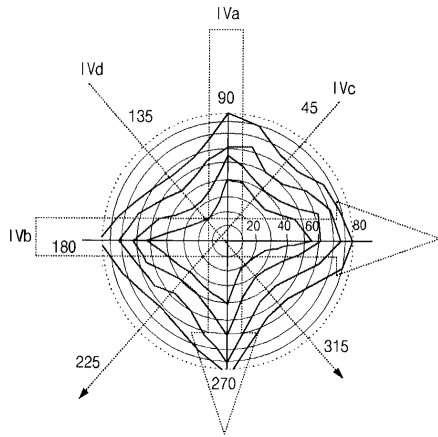
【図2】



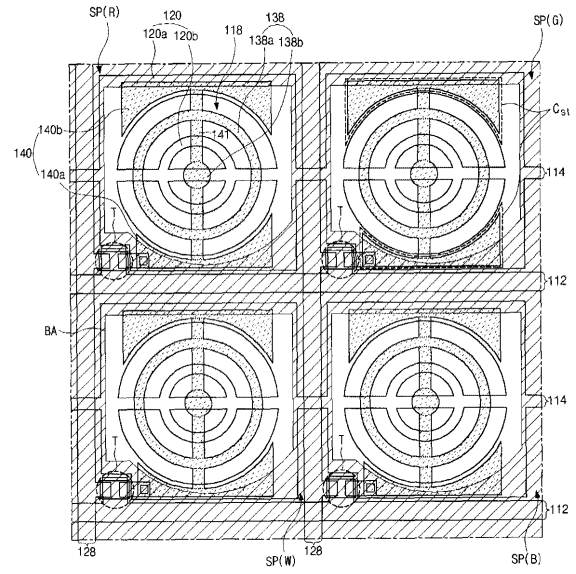
【図3】



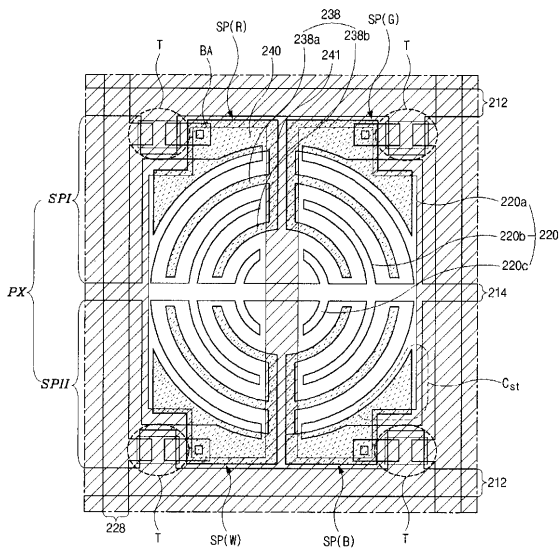
【 図 4 】



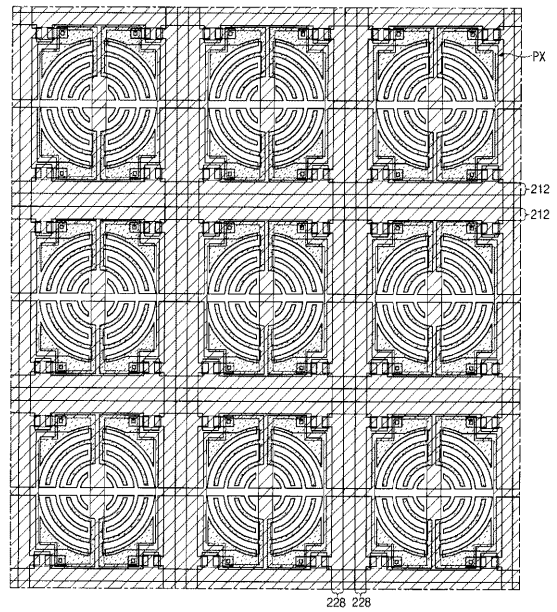
【 図 5 】



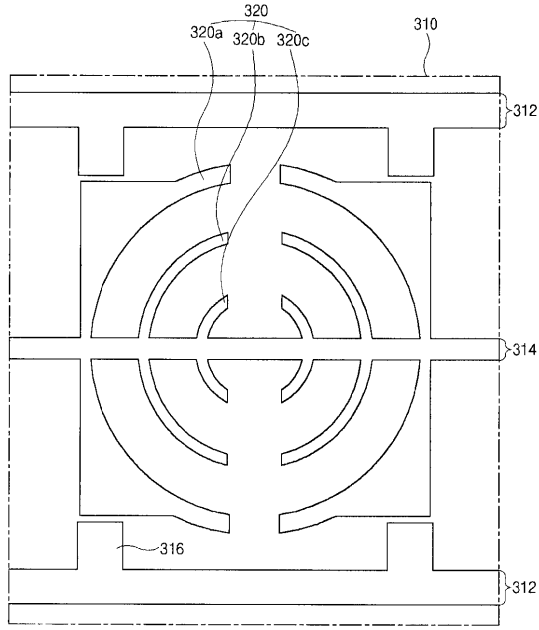
【 図 6 】



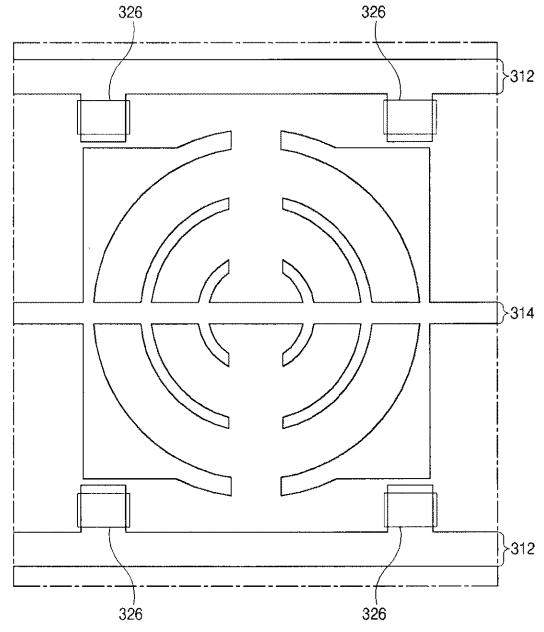
【 図 7 】



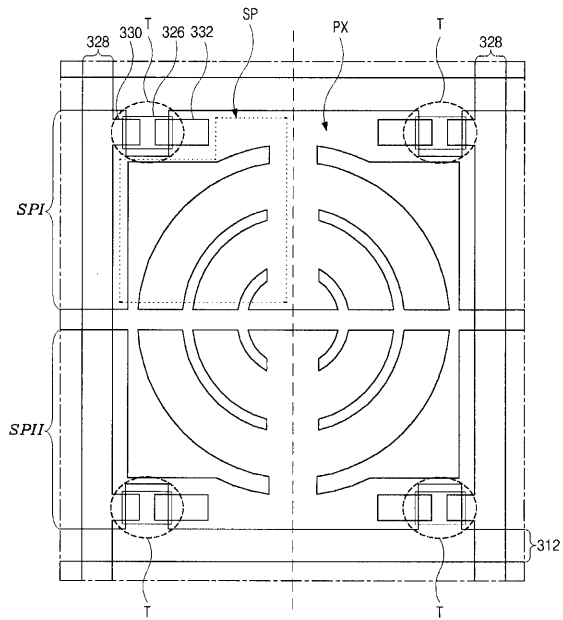
【図 8 A】



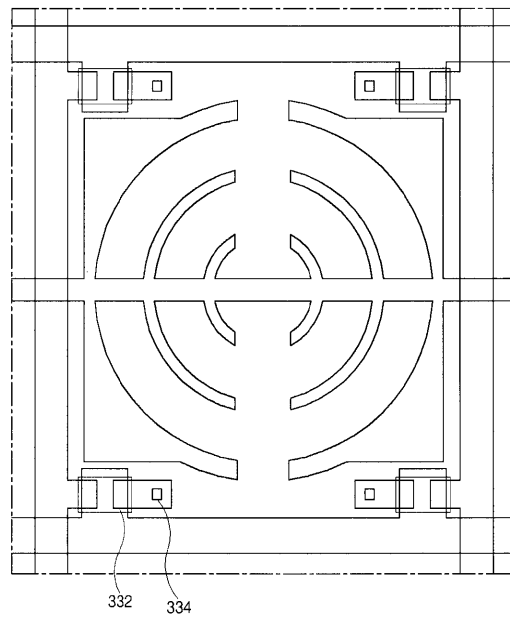
【図 8 B】



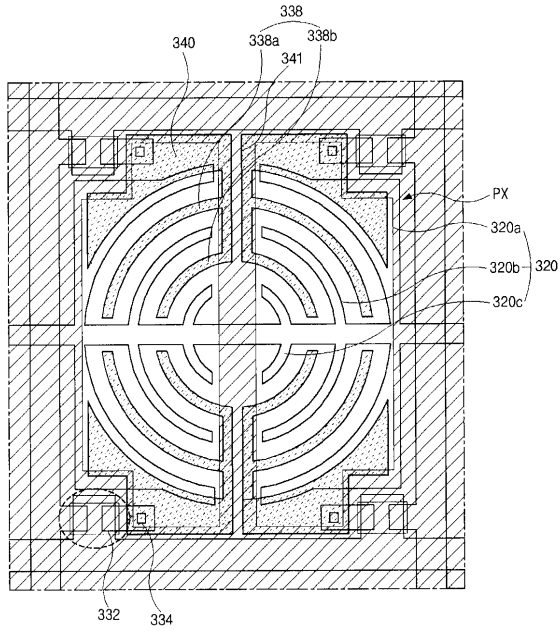
【図 8 C】



【図 8 D】



【 8 E 】



フロントページの続き

(74)代理人 100096688

弁理士 本宮 照久

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 リー ユン ボク

大韓民国 121-809 ソウル マポク テフンドン 43-8 10/5

(72)発明者 キム チョン ヒュン

大韓民国 435-040 キョンギド クンボシ サンボンドン ベクドゥ アパート 969
- 1202

審査官 鈴木 俊光

(56)参考文献 特開2003-186017(JP,A)

特開2002-229046(JP,A)

特開平09-230311(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/136 - 1/1368

专利名称(译)	用于横向电场型液晶显示装置的阵列基板及其制造方法		
公开(公告)号	JP4268907B2	公开(公告)日	2009-05-27
申请号	JP2004190846	申请日	2004-06-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司, 有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	リーユンボク キムチョンヒュン		
发明人	リー ユン ボク キム チョン ヒュン		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1335 G02F1/1362		
CPC分类号	G02F1/136213 G02F1/134363 G02F2201/52		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1335.500 G02F1/1335.505		
F-TERM分类号	2H091/FA02Y 2H091/FA35Y 2H091/GA03 2H091/GA13 2H091/LA16 2H091/LA17 2H091/LA19 2H092/GA13 2H092/GA14 2H092/GA17 2H092/GA29 2H092/JA24 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB05 2H092/JB22 2H092/JB31 2H092/JB56 2H092/JB57 2H092/JB69 2H092/NA01 2H092/NA04 2H092/PA02 2H092/PA08 2H092/PA09 2H191/FA02Y 2H191/FA14Y 2H191/GA05 2H191/GA19 2H191/LA21 2H191/LA22 2H191/LA25 2H192/AA24 2H192/BB02 2H192/BB54 2H192/BC31 2H192/CB05 2H192/CC24 2H192/CC64 2H192/DA32 2H192/DA43 2H192/EA01 2H192/EA54 2H192/JA33 2H291/FA02Y 2H291/FA14Y 2H291/GA05 2H291/GA19 2H291/LA21 2H291/LA22 2H291/LA25		
代理人(译)	白井伸一 朝日 伸光		
审查员(译)	铃木俊光		
优先权	1020030090359 2003-12-11 KR		
其他公开文献	JP2005173533A		
外部链接	Espacenet		

摘要(译)

提供一种用于横向电场型液晶显示装置的阵列基板及其制造方法。在本发明中，公共电极和像素电极形成在圆形电极中，并且位于两个电极之间的开口区域中的液晶分子的方向在所有方向上相同。为了利用诸如像素区域的边界部分作为开口区域，可以通过应用中在相邻像素区域之间的对称位置处形成薄膜晶体管的DD-GG方法来改善开口区域。 点域6

【 图 3 】

