

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4252528号
(P4252528)

(45) 発行日 平成21年4月8日(2009.4.8)

(24) 登録日 平成21年1月30日(2009.1.30)

(51) Int.Cl. F I
GO 2 F 1/1368 (2006.01) GO 2 F 1/1368
GO 1 R 31/00 (2006.01) GO 1 R 31/00
GO 2 F 1/13 (2006.01) GO 2 F 1/13 1 O 1

請求項の数 32 (全 58 頁)

(21) 出願番号	特願2004-353112 (P2004-353112)	(73) 特許権者	000005049
(22) 出願日	平成16年12月6日 (2004.12.6)		シャープ株式会社
(62) 分割の表示	特願平11-72641の分割		大阪府大阪市阿倍野区長池町22番22号
原出願日	平成11年3月17日 (1999.3.17)	(74) 代理人	110000338
(65) 公開番号	特開2005-122209 (P2005-122209A)		特許業務法人原謙三国際特許事務所
(43) 公開日	平成17年5月12日 (2005.5.12)	(74) 代理人	100080034
審査請求日	平成16年12月6日 (2004.12.6)		弁理士 原 謙三
(31) 優先権主張番号	特願平10-82019	(74) 代理人	100113701
(32) 優先日	平成10年3月27日 (1998.3.27)		弁理士 木島 隆一
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100116241
			弁理士 金子 一郎
		(72) 発明者	永田 尚志
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示パネル及びその検査方法

(57) 【特許請求の範囲】

【請求項 1】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給をスイッチングするためのデータ線検査用スイッチング素子が個別に接続されており、

各データ線検査用スイッチング素子には、データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が共通に配設されると共に、検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が、隣接するデータ線に異なる制御信号が入力されるように複数本配設されていることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項 2】

データ線に接続されたデータ線検査用スイッチング素子に複数本配設された前記データ線検査用制御信号線は、データ線検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されていることを特徴とする請求項 1 に記載のアクティブマトリクス型液晶表示パネル。

【請求項 3】

前記複数の走査線に、検査用の走査信号の供給をスイッチングするための走査線検査用

10

20

スイッチング素子が個別に接続されており、

走査線に接続された各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線、及び該走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が配設されていることを特徴とする請求項 1 または 2 に記載のアクティブマトリクス型液晶表示パネル。

【請求項 4】

走査線に接続された各走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる検査用の走査信号が入力されるように複数本配設されていることを特徴とする請求項 3 に記載のアクティブマトリクス型液晶表示パネル。

10

【請求項 5】

データ線に接続されたデータ線検査用スイッチング素子に制御信号を入力する前記データ線検査用制御信号線と、走査線に接続された走査線検査用スイッチング素子に制御信号を入力する前記走査線検査用制御信号線とが、前記絶縁性基板上で電氣的に接続されていることを特徴とする請求項 3 又は 4 に記載のアクティブマトリクス型液晶表示パネル。

【請求項 6】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

20

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設された構成、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設された構成を有しており、

30

液晶表示パネル駆動時には、前記データ線検査用制御信号線または走査線検査用制御信号線に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子を遮断する電圧がそれぞれ印加されることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項 7】

前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、

前記データ線検査用制御信号線及び / 又は前記走査線検査用制御信号線が、前記外部回路を駆動するための前記配線の内、接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線に接続されていることを特徴とする請求項 6 に記載のアクティブマトリクス型液晶表示パネル。

40

【請求項 8】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該デー

50

タ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設された構成、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設された構成を有しており、

前記データ線検査用制御信号線または前記走査線検査用制御信号線の信号入力点と、該データ線検査用制御信号線または走査線検査用制御信号線が接続されているデータ線検査用スイッチング素子群または走査線検査用スイッチング素子との間に、抵抗素子が設けられていることを特徴とするアクティブマトリクス型液晶表示パネル。

10

【請求項 9】

前記データ線検査用制御信号線及び／または前記走査線検査用制御信号線と接続された、前記の接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線と、該データ線検査用制御信号線及び／または走査線検査用制御信号線が接続されているデータ線検査用スイッチング素子群及び／または走査線検査用スイッチング素子群との間に、抵抗素子が設けられていることを特徴とする請求項 7 に記載のアクティブマトリクス型液晶表示パネル。

20

【請求項 10】

前記抵抗素子は絵素スイッチング素子と同工程で作製された非線形素子であることを特徴とする請求項 8 又は 9 に記載のアクティブマトリクス型液晶表示パネル。

【請求項 11】

前記非線形素子が複数個直列に接続されていることを特徴とする請求項 10 に記載のアクティブマトリクス型液晶表示パネル。

【請求項 12】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

30

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設された構成、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設された構成を有しており、

40

前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、

前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が、該外部回路の反対側の辺に設けられていることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項 13】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素

50

子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設された構成、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設された構成を有しており、

前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が遮光されていることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項 1 4】

前記データ線検査用スイッチング素子および走査線検査用スイッチング素子が、対向基板上に形成された遮光膜に相対して設置されていることを特徴とする請求項 1 3 に記載のアクティブマトリクス型液晶表示パネル。

【請求項 1 5】

前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の 1 辺もしくは対向する 2 辺に設置されていることを特徴とする請求項 1 ないし 1 4 の何れかに記載のアクティブマトリクス型液晶表示パネル。

【請求項 1 6】

前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のそれぞれの入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の 1 辺の特定領域内で近接して設置されていることを特徴とする請求項 1 5 に記載のアクティブマトリクス型液晶表示パネル。

【請求項 1 7】

液晶表示パネルが完成した段階においては、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のそれぞれの入力端子の導電部分と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子の導電部分とが絶縁体によって覆われていることを特徴とする請求項 1 5 または 1 6 に記載のアクティブマトリクス型液晶表示パネル。

【請求項 1 8】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設された構成、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設された構成を有しており、

前記データ線検査用スイッチング素子または走査線検査用スイッチング素子は、その閾値が、液晶表示パネルの駆動時において絵素スイッチング素子の閾値よりも高くなるように、液晶パネルの検査後に該データ線検査用スイッチング素子または走査線検査用スイッチング素子の閾値を正極側にシフトさせる処理が施されていることを特徴とするアクティブマトリクス型液晶表示パネル。

10

【請求項 19】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置された構成、

または、

前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置された構成を有しており、

20

前記各抵抗素子の抵抗値を r_d 、前記データ線の本数を n 、前記検査用表示信号線の本数を k 、前記検査用表示信号線の抵抗値を R とした場合と、前記各抵抗素子の抵抗値を r_d 、前記走査線の本数を n 、前記検査用走査信号線の本数を k 、前記検査用走査信号線の抵抗値を R とした場合との何れにおいても、

$$R < (r_d / 8) / (n / k)$$

を満たすことを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項 20】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

30

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設され、データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置された構成、

または、

40

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設され、走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置された構成を有しており、

前記各抵抗素子の抵抗値を r_d 、各データ線検査用スイッチング素子の抵抗値を r_{tr} 、前記データ線の本数を n 、前記検査用表示信号線の本数を k 、前記検査用表示信号線の抵抗値を R とした場合と、前記各抵抗素子の抵抗値を r_d 、各走査線検査用スイッチング素子の抵抗値を r_{tr} 、前記走査線の本数を n 、前記検査用走査信号線の本数を k 、前記

50

検査用走査信号線の抵抗値を R とした場合との何れにおいても、

$$R < (rd / 8 - 2rt r) / (n / k)$$

を満たすことを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項 2 1】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設された構成、

10

または、

前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設された構成を有しており、

同一の検査用表示信号線に共通に接続されたデータ線間、または同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されていることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項 2 2】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、

20

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設されると共に、データ線検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設された構成、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設された構成を有しており、

30

前記データ線検査用スイッチング素子を介して同一の検査用表示信号線に共通に接続されたデータ線間、または前記走査線検査用スイッチング素子を介して同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されていることを特徴とするアクティブマトリクス型液晶表示パネル。

【請求項 2 3】

前記抵抗素子は絵素スイッチング素子と同工程で作製された非線形素子であることを特徴とする請求項 1 9 ないし 2 2 の何れかに記載のアクティブマトリクス型液晶表示パネル。

40

【請求項 2 4】

請求項 2 に記載のアクティブマトリクス型液晶表示パネルにおいて、検査用表示信号線に検査用の表示信号を供給しつつ、複数本配設されたデータ線検査用制御信号線に供給する制御信号を順次切り替えて色表示することを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項 2 5】

請求項 3 ないし 5 の何れか 1 項に記載のアクティブマトリクス型液晶表示パネルにおいて、前記検査用表示信号線と、検査用走査信号線、および対向基板への信号入力端子との

50

間の電気抵抗を測定しつつ、データ線検査用制御信号線および走査線検査用制御信号線に供給する制御信号を順次切り替えることを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項 26】

請求項 3 または 5 に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線および走査線検査用制御信号線に、データ線検査用スイッチング素子および走査線検査用スイッチング素子のそれぞれを導通するための制御信号を与えつつ、複数の検査用表示信号線間、および / または、検査用表示信号線、検査用走査信号線、および共通電極のうちの任意の配線間の電気抵抗を測定することを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

10

【請求項 27】

請求項 4 に記載のアクティブマトリクス型液晶表示パネルにおいて、データ線検査用制御信号線および走査線検査用制御信号線に、データ線検査用スイッチング素子および走査線検査用スイッチング素子のそれぞれを導通するための制御信号を与えつつ、複数の検査用表示信号線間、複数の検査用走査信号線間、ないし / または、検査用表示信号線、検査用走査信号線、および共通電極のうちの任意の配線間の電気抵抗を測定することを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項 28】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、

20

前記アクティブマトリクス型液晶表示パネルは、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設された構成、

または、

30

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設された構成を有しており、

前記液晶表示パネルの検査時には、データ線検査用スイッチング素子または走査線検査用スイッチング素子に光を当てながら検査することを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項 29】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、

40

前記アクティブマトリクス型液晶表示パネルは、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設された構成、

50

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設された構成を有しており、

前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルにふくまれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺もしくは対向する2辺に設置されており、

複数の前記アクティブマトリクス型液晶表示パネルが、前記各入力端子が配置される辺と同一の方向に列状に配置してなる母基板に対して、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項30】

上記母基板において、隣接する液晶表示パネルの同一種類の検査用配線同士が電氣的に接続されていることを特徴とする請求項29に記載のアクティブマトリクス型液晶表示パネルの検査方法。

【請求項31】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、

前記アクティブマトリクス型液晶表示パネルは、

前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設された構成、

または、

前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設された構成を有しており、

複数の前記アクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して、隣接する液晶表示パネルの同一種類の検査用配線同士が電氣的に接続されており、前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルにふくまれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、隣接パネルの接続方向であって何れの液晶表示パネルにも属しない領域に形成されると共に、

前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【請求項32】

絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが

、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、

前記アクティブマトリクス型液晶表示パネルは、

前記複数のデータ線に、検査用の表示信号を供給する検査用表示信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、データ線方向に列状に配置してなる母基板に対して、複数のデータ線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用表示信号線に接続された構成、

または、

前記複数の走査線に、検査用の走査信号を供給する検査用走査信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、走査線方向に列状に配置してなる母基板に対して、複数の走査線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用走査信号線に接続された構成を有しており、

10

前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴とするアクティブマトリクス型液晶表示パネルの検査方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、絵素電極にスイッチング素子を介して駆動信号を印加し、対向する電極との電位差によって表示を行うアクティブマトリクス型液晶表示パネル及びその検査方法に関する。

20

【背景技術】

【0002】

従来、液晶表示装置は、マトリクス状に配列された複数の絵素電極とこれらの絵素電極と対向して配される共通電極である対向電極を備え、両電極間に表示媒体である液晶を介在させている。表示にあたっては、絵素電極に選択的に電位が書き込まれ、この絵素電極と対向電極との間の電圧差により、介在する液晶の光学的変調が行われ、表示パターンとして視認されることとなる。

【0003】

絵素電極の駆動方法としては、マトリクス状に配された絵素電極のそれぞれにスイッチング素子を接続し、絵素電極個々をスイッチング素子にて駆動する、いわゆるアクティブマトリクス駆動方式が知られている。上記のスイッチング素子としては、TFT（薄膜トランジスタ）、MIM（金属 - 絶縁膜 - 金属）素子等が一般的である。

30

【0004】

アクティブマトリクス型液晶表示装置に備えられるアクティブマトリクス型液晶表示パネルは、透明な絶縁性基板上に複数の走査線と複数のデータ線とが互いに交差して配設されると共に、各交差部ごとに、絵素電極、該絵素電極を駆動するスイッチング素子が形成されたアクティブマトリクス基板と、透明な絶縁性基板上に対向電極が形成された対向基板とが、各対向面に配向膜を備えると共に、液晶層を介して貼り合わされている。

【0005】

40

図14に、スイッチング素子としてTFTを用いた前記アクティブマトリクス基板における1絵素部分の構成を示す。走査線2は絵素TFT1のゲート電極に接続され、そこへ入力される走査信号によって絵素TFT1が駆動される。データ線3は絵素TFT1のソース電極に接続され、表示信号が入力される。絵素TFT1のドレイン電極には、絵素電極14及び補助容量の一方の端子が補助容量電極28を介して接続される。補助容量のもう一方の端子は補助容量配線4に接続され、液晶セルの構成とされた場合に対向基板上的対向電極と接続される。絶縁性基板上には、上記の絵素TFT1及び絵素電極14がマトリクス状に配設されている。

【0006】

図15に、アクティブマトリクス基板の断面構造の一例を示す。絶縁性基板7上にゲー

50

ト電極 8、ゲート絶縁膜 9、半導体層 10、ソース、ドレイン電極となる $n^+ - Si$ 層 11、データ線 3 となる金属層 12、層間絶縁膜 13、絵素電極 14 となる透明導電層の順に形成されている。絵素電極 14 は層間絶縁膜 13 を貫くコンタクトホール 15 を介して絵素 TFT 1 のドレイン電極に、詳細には補助容量電極 28 を介して接続されている。

【0007】

図 15 の構造では、走査線 2 (ゲート電極 8 と同層) 及びデータ線 3 と絵素電極 14 との間には層間絶縁膜 13 が形成されているため、データ線 3 に対して絵素電極 14 をオーバーラップさせることが可能となる。このような構造によると、開口率の向上、データ線 3 に起因する電界をシールドすることによる液晶の配向不良の抑制といった効果があることが知られている。

10

【0008】

次いで、図 16 を用いてこれ以降の工程を説明する。図 16 は、従来のアクティブマトリクス型液晶表示装置の平面模式図である。但し、図示するのは大型の基板からそれぞれの表示装置に相当する部分ごとに 1 セルずつに切り出した後の状態である。実際の工程上はこれらが縦横に数セル並んだ状態で生産される場合が多い。

【0009】

完成したアクティブマトリクス基板 50 の有効表示領域 (二点鎖線内) 17 にポリイミド系の配向膜を成膜し、ラビングなどの処理により、配向機能を付加する。対向基板 51 においても、ITO (Indium Tin Oxide) などの透明な対向電極 (図示せず) を成膜した後、有効表示領域 17 に当たる部分に同じ処理を施しておく。

20

【0010】

液晶表示パネルの周囲部において、液晶注入口の部分だけあけて、パネルを囲むように印刷方式などによりシール材 (図示せず) を塗布し、さらにアクティブマトリクス基板 50 上の対向基板用信号入力端子 27 の上に、導電性物質 19 を付着させた後、液晶層のセル厚を一定にするためのスペーサ (図示せず) を散布し、対向基板 51 と貼り合わせ、熱を加えてシール材を硬化させる。

【0011】

その後、液晶注入口から液晶を注入し、封止材により液晶注入口を塞ぎ、液晶表示装置のパネル部分が完成し、これに各データ線 3 へ表示信号を印加するソースドライバ 20a、各走査線 2 に走査信号を印加するゲートドライバ 20b、制御回路 (図示せず)、バックライト (図示せず) などの実装部材を取り付けることにより液晶表示装置が完成する。なお、図 16 に示す液晶表示装置においては、補助容量配線 4 は設けられていない。

30

【0012】

ところで、このような液晶表示装置の検査としては通常、工程における各過程での光学的検査、アクティブマトリクス基板が完成した段階での電気的検査、ドライバなどの実装部材を取り付ける前のパネル部分が完成した時点での点灯検査、電気的検査が行われる。

【0013】

これは、不良部分を後工程に流すことによって材料や作業の無駄が生じることを防ぐためであって、不具合がある場合はこの時点で廃棄されるか、もしくはレーザなどの手段によって修正が施される。

40

【0014】

ところが、近年の生産技術の向上により、液晶表示パネルはますます高精細化が進んでおり、それに伴って検査工程においても高度な技術が要求されるようになってきている。

【0015】

すなわち、データ線 3 や走査線 2 に信号を入力するための端子はますます狭ピッチになっており、このそれぞれにピンで電気的にコンタクトをとって信号を供給しようとする場合には、極めて精細な高価なプローバを用意せねばならず、また、検査時に端子上に微細なダストが存在しても正常な点灯ができず、検査不良をパネルの不具合と誤認識する場合があります、これを防止するためには検査そのものを極めてクリーン度の高い環境で行わねばならないなど、トータル的にコストアップを余儀なくされることになっていた。

50

【 0 0 1 6 】

そこで、より容易な検査を可能とするために、図 1 6 に示す液晶表示装置では、検査時に同一の信号を供給するデータ線 3 , 走査線 2 を、検査用表示信号線 5 2 a ・ 5 2 b ・ 5 2 c , 検査用走査信号線 5 3 a ・ 5 3 b で短絡しておき、検査後にこれをダイシングで切断線 L に沿って基板ごと切り離したり、レーザ切断などの手段で電氣的に切り離すなどの手段を用いるのが一般的である（例えば、特開平 0 7 - 0 0 5 4 8 1 号公報に開示）。

【 0 0 1 7 】

ところが、この方法によると、切断にかかる工程数の増加という新たな問題が生じるほか、切断によって生じた配線パターンの破片やガラス屑などによって新たな不良を発生する可能性があるという問題もある。さらに、ダイシングの場合には切断されるべき領域が大判の基板上では無駄な領域となり、パネルの取れ数の上で不利になるという問題もあった。

10

【 0 0 1 8 】

また、上記基板の切断時には静電気が発生し、これによりスイッチング素子が静電破壊される虞があるなどの問題もあった。

【 0 0 1 9 】

そこで、切断にかかる工程数の増加を回避する一例として、同一の信号を供給すべき線を電氣的に完全に導通しておくのではなく、その部分に T F T などのスイッチング素子を配置しておき、検査時に必要に応じてこのスイッチング素子を導通させる信号を供給して、予め短絡させておいたのと同様の効果を得る方法が考えられた。

20

【 0 0 2 0 】

このようなスイッチング素子を介して走査線やデータ線に信号を供給するものとして、例えば特開平 0 3 - 1 4 2 4 9 9 号公報には、大判の基板状態でこのスイッチング素子を介して次々と信号を供給し、各絵素を充電させた後、さらにスイッチング素子を介して信号を次々と読み出して画面内の欠陥情報を電氣的に得る方法が示されている。

【 0 0 2 1 】

この方法では、対向基板を貼り付けるより前の工程で不良のアクティブマトリクス基板を検出できるため、より工程数の無駄を省けるというメリットがある。しかしながら、特にこの方法で点欠陥を検出しようとした場合、極めて微少な電気信号を制度よく読み出す必要があるため、読み出しアンプの設計や回路シーケンス、絵素 T F T の時定数と読み出し時間のバランスの最適化など困難な問題が大きいのみならず、特に表示ムラや低輝点の検出においては、電氣的検査によって得た結果と実際に表示してみた場合の検査結果との間の隔たりが大きいといった問題があった。

30

【 0 0 2 2 】

そこで、同じくスイッチング素子を介して信号を供給するものであって、従来どおりの点灯検査を行えるように考えられたのが、特開平 0 7 - 3 3 3 2 7 5 号公報に記載されている液晶表示パネルであった。

【 0 0 2 3 】

図 1 7 に、特開平 0 7 - 3 3 3 2 7 5 号公報に開示されている液晶表示パネルの構成を示す。これにおいては、周縁部近傍表面に近接して設けられた 5 つの端子 z 1 ~ z 5 に、検査用の信号線 x 1 ~ x 7 が接続されている。さらに、信号線 x 1 ・ x 2 ・ x 3 と走査線 2 との間にスイッチング素子である T F T 6 6 が走査線 2 ごとに個別に形成される一方、信号線 x 4 ・ x 5 とデータ線 3 との間には T F T 6 7 がデータ線 3 ごとに個別に形成されている。端子 z 1 ~ z 5 から入力された信号は、各 T F T 6 7 ・ 6 6 を経て絵素部 6 0 へと送られる。

40

【 0 0 2 4 】

したがって、液晶表示パネルの検査を行う際、走査線 2 の端子 p やデータ線 3 の端子 q などの端子に 1 本ずつ検査信号を供給しなくとも、端子 z 1 ~ z 5 に検査信号を入力するだけで駆動させることができるので、検査の際の手間を省くことができる。

【 発明の開示 】

50

【発明が解決しようとする課題】

【0025】

しかしながら、上記の特開平07-333275号公報の構造では、検査において次のような欠点がある。

【0026】

すなわち、図17に示すように、各データ線3に信号を供給すべき検査用の信号線が×4の1本であるため、この検査においては黒または白の単色表示を行って、線欠陥および点欠陥を検知することとなる。

【0027】

ところが、近年、生産技術の向上によって表示装置により高い表示品位が求められており、輝点はもちろんのこと、黒点についても厳しい基準が設けられつつある。黒点には数種類あるが、ノーマリーホワイト方式で最も多いのが、絵素電極とそれに信号を供給すべきでないデータ線3（一般には隣接絵素に信号を供給するデータ線3）とのリークがあった場合の欠陥であり、単色表示を行った場合に現われるものである。

10

【0028】

上記した従来公報の構成では、隣接するデータ線に異なる信号を流すことができないので、このような黒点を検出できない。表示装置の高精細化が進む昨今、パターンの高密度化と絵素数の増加によって、このタイプの欠陥はますます無視できなくなっている。

【0029】

また、上記した従来公報の構成では、隣接するデータ線に異なる信号を流すことができないので、データ線3・3同士のリークを検出できない。

20

【0030】

そして、データ線3・3同士のリーク欠陥は、目視検査のみならず電気的検査も行わなければならない。それは、線欠陥が点欠陥より極めて重大な欠陥であるのに加え、リーク部分の経時変化やリーク電流の温度特性によって、目視検査でみつからなかった欠陥が市場で問題をおこすという危険をはらんでいるためである。

【0031】

また、上記特開平07-333275号公報に開示されている液晶表示パネルのように、データ線または走査線にスイッチング素子を介して検査用信号を供給する場合、液晶表示パネルの完成後は上記データ線や走査線はそれぞれ電気的に独立したものである必要があるため、上記スイッチング素子においてリークが生じると、表示上の不具合や誤作動が生じる虞がある。

30

【0032】

また、上記スイッチング素子を介してデータ線や走査線に検査用の信号を供給する配線に静電気が入り込むと、該スイッチング素子のゲート・ドレイン間やゲート・ソース間に高電圧がかかって絶縁破壊が起こり、上述のリーク欠陥をおこす虞がある。

【0033】

さらに、基板の静電破壊を防止する方法としては、データ線間または走査線間を抵抗素子で接続し、特定のラインに発生した静電気を他のラインに逃がすようにして電荷の分散を図ったアクティブマトリクス基板が従来よりある。しかしながら、このようなアクティブマトリクス基板では、その検査時において、検査用配線を通じてデータ線または走査線に信号を供給する時に、該検査用配線での電圧降下によりデータ線または走査線にかかる電圧が低下するといった問題が生じる。

40

【0034】

また、上記検査は、複数枚の液晶表示パネルを大判の基板にて作成したのち、これを1枚ずつに切断して得られる各液晶表示パネルにおいて行なわれるものであるため、その検査効率が低いという問題がある。

【0035】

本発明は、上記3つの公開特許公報にみられるような先行技術の問題点を同時に解決するものであり、不要な領域の増加やその切断にかかる工程増加や不良増加を招くことなく

50

、単色表示によるより精度のよい検査を実現して不良品流出の防止や生産コストの軽減を図るものである。

【課題を解決するための手段】

【0036】

本発明のアクティブマトリクス型液晶表示パネルは、上記の課題を解決するために、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、複数のデータ線に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が個別に接続されており、各検査用スイッチング素子には、検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が共通に配設されると共に、検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線が、隣接するデータ線に異なる制御信号が入力されるように複数本配設されていることを特徴としている。

10

【0037】

これによれば、まず、複数のデータ線に個別に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が接続されているので、検査後に、検査用の該配線を切り離す必要がなく、工程数は増加しない。なお、検査用スイッチング素子も、絵素スイッチング素子と同工程で作製できるので、工程数の増加はない。

20

【0038】

この場合、走査線側にも検査用の走査信号の入力をスイッチングする検査用スイッチング素子を設けておく構成が望ましいが、例えば、検査用の走査信号の入力は、従来の図16に示した構成と同じにしておき、検査後の基板分断工程で、走査線側の検査用の配線を切断してもよく、また、このことによる工程数の増加が許されない場合は、走査線方向に複数枚パネルが連結された状態で検査工程を行って、検査後個々のパネルに分断する際に該検査用配線を同時に切断できるようにしておくことも有効である。

【0039】

次に、上記の構成では、データ線に接続された検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線が、隣接するデータ線に異なる制御信号が入力されるように複数本配設されているので、信号系統間のリークを電氣的に検出できるのみならず、データ線間のリークの目視検査もできる。

30

【0040】

また、特に上記の構成では、データ線に接続された検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線は、各検査用スイッチング素子共通に配設されているので、各データ線に検査用の表示信号を供給する際の信号遅延を考慮しなければならない配線は1本となり、設計が容易である。

【0041】

本発明のアクティブマトリクス型液晶表示パネルは、データ線に接続された検査用スイッチング素子に複数本配設された前記制御信号線は、検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されていることを特徴としている。

40

【0042】

また、本発明のアクティブマトリクス型液晶表示パネルの検査方法は、検査用表示信号線に検査用の表示信号を供給しつつ、複数本配設されたデータ線検査用制御信号線に供給する制御信号を順次切り替えて色表示することを特徴としている。

【0043】

これによれば、複数の制御信号線が、検査用スイッチング素子を介して絵素における複数の表示色にそれぞれ相当するデータ線ごとに接続されているので、点灯検査することで、検査時に色表示が可能となり、データ線間のリークや隣接絵素間のリーク欠陥を目視で

50

容易に検出することができる。

【 0 0 4 4 】

本発明のアクティブマトリクス型液晶表示パネルは、複数の走査線に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が個別に接続されており、走査線に接続された各検査用スイッチング素子には、該検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線、及び該検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が配設されていることを特徴としている。

【 0 0 4 5 】

これによれば、走査線側にも検査用の走査信号の入力をスイッチングする検査用スイッチング素子が設けられているので、走査線側の検査用の配線も切断する必要がない。したがって、液晶表示パネルを個々に分割した後で検査を実施しても、工程数の増加は一切ない。

10

【 0 0 4 6 】

本発明のアクティブマトリクス型液晶表示パネルは、走査線に接続された各検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる検査用の走査信号が入力されるように複数本配設されていることを特徴としている。

【 0 0 4 7 】

これによれば、走査線に接続された検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に該検査用スイッチング素子を介して接続される検査用走査信号線が異なるように接続されているので、隣接する走査線を絵素電極の補助容量として使う、いわゆるCs on Gate構造の場合にも、支障無く点灯検査が可能である。

20

【 0 0 4 8 】

本発明のアクティブマトリクス型液晶表示パネルは、データ線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線と、走査線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線とが、前記絶縁性基板上で電氣的に接続されていることを特徴としている。

【 0 0 4 9 】

これによれば、両制御信号線が共通化するので、検査用配線の形成にかかる領域を小さくでき、また、検査時と実装後の点灯時の制御信号の入力を容易にできる。

30

【 0 0 5 0 】

本発明のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、液晶表示パネル駆動時には、前記データ線検査用制御信号線または走査線検査用制御信号線に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子を遮断する電圧がそれぞれ印加されることを特徴としている。

40

【 0 0 5 1 】

これによれば、液晶表示パネルの駆動時、制御信号線には検査用スイッチング素子を遮

50

断する電圧が印加されているので、駆動時の誤動作を防止できる。

【 0 0 5 2 】

本発明のアクティブマトリクス型液晶表示パネルは、前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、データ線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線及び／又は走査線に接続された検査用スイッチング素子に制御信号を入力する前記制御信号線が、前記外部回路を駆動するための前記配線の内、接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線に接続されていることを特徴としている。

【 0 0 5 3 】

これは、制御信号線を、外部回路を駆動するための前記配線の内、接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線に接続しておくことで、新たに別系統の電源を設けることなく、液晶表示パネル駆動時の誤動作を防止できる。

【 0 0 5 4 】

本発明のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用制御信号線または前記走査線検査用制御信号線の信号入力点と、該データ線検査用制御信号線または走査線検査用制御信号線が接続されているデータ線検査用スイッチング素子群または走査線検査用スイッチング素子との間に、抵抗素子が設けられていることを特徴としている。

【 0 0 5 5 】

これによれば、制御信号線の信号入力点と、該制御信号線が接続されている検査用スイッチング素子群との間に、抵抗素子が設けられているので、該制御信号線に流れる静電気による検査用スイッチング素子の破壊を、検査に支障なく防止できる。

【 0 0 5 6 】

本発明のアクティブマトリクス型液晶表示パネルは、制御信号線と接続された、前記の接地電位を加える配線、外部回路のロジック内のスイッチング素子をオフする電圧が加えられる配線、又は外部回路の出力電圧の内のローレベルを規定する電圧が加えられる配線と、該制御信号線が接続されている検査用スイッチング素子群との間に、抵抗素子が設けられていることを特徴としている。

【 0 0 5 7 】

これは、静電気対策を講じたもので、該制御信号線に流れる静電気による検査用スイッチング素子の破壊を、検査に支障なく防止できる。

【 0 0 5 8 】

本発明のアクティブマトリクス型液晶表示パネルは、抵抗素子は絵素スイッチング素子と同工程で作製された非線形素子であることを特徴としている。

【 0 0 5 9 】

線形素子からなる抵抗素子の場合、静電気が加わった際の過電流によってジュール熱が発生して抵抗素子が融解されると、導電性を失い、後に検査用スイッチング素子をオフする電圧を加えることができなくなる。しかしながら、非線形素子の場合、たとえ過電流によって該素子が破壊されても、導電性であることには変わりなく、検査用スイッチング素子をオフする電圧を加えることができる。

【0060】

本発明のアクティブマトリクス型液晶表示パネルは、非線形素子が複数個直列に接続されていることを特徴としている。

【0061】

これによれば、たとえ上記のように過電流が加わって非線形素子の1つが破壊されたとしても、次段の非線形素子で、静電気対策の抵抗素子としての機能を確保できる。

【0062】

本発明のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が、該外部回路の反対側の辺に設けられていることを特徴としている。

【0063】

これによれば、検査用スイッチング素子が、該外部回路の反対側の辺に設けられているので、ドライバ回路周辺のパターン形成に領域的な余裕ができるほか、検査用スイッチング素子が破壊されてしまった場合など、必要に応じて検査用スイッチング素子を切断することができる。

【0064】

本発明のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が遮光されていることを特徴としている。

【0065】

これによれば、検査用スイッチング素子が遮光されているので、該素子を遮断した際の漏れ電流を抑えることができ、液晶表示パネル駆動時の誤動作を防ぎ信頼性上の問題をなくすることができる。

【0066】

本発明のアクティブマトリクス型液晶表示パネルは、検査用スイッチング素子が、対向基板上に形成された遮光膜に相対して設置されていることを特徴としている。

【0067】

これによれば、検査用スイッチング素子が対向基板上に形成された遮光膜に相対して設置されている。

10

【0068】

本発明のアクティブマトリクス型液晶表示パネルは、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺もしくは対向する2辺に設置されていることを特徴としている。

【0069】

また、本発明のアクティブマトリクス型液晶表示パネルの検査方法は、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、前記アクティブマトリクス型液晶表示パネルには、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設され、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺もしくは対向する2辺に設置されており、複数の前記アクティブマトリクス型液晶表示パネルが、前記各入力端子が配置される辺と同一の方向に列状に配置してなる母基板に対して、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴としている。

20

30

【0070】

これによれば、複数の液晶表示パネルが列状の連なった状態である母基板に関し、上記入力端子が設置された辺のみ対向基板を取り除き、ここに検査用治具を取り付ければ、これら複数の液晶表示パネルに対し同時に検査を行なうことが可能となり、生産性が向上する。また、検査用の入力端子を同じ辺に配設することで、検査用治具とのコンタクト不良が抑えられる。

40

【0071】

本発明のアクティブマトリクス型液晶表示パネルは、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のそれぞれの入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺の特定領域内で近接して設置さ

50

れていることを特徴としている。

【 0 0 7 2 】

これによれば、検査用治具への設置時の位置合わせが、検査端子を液晶表示パネルの 1 辺に配置する場合よりもさらに容易になり、また、実装後に検査端子から静電気が入ったり、不要な信号が入るのを防ぐために検査端子に絶縁テープなどを施す際の作業性も向上する。

【 0 0 7 3 】

本発明のアクティブマトリクス型液晶表示パネルは、液晶表示パネルが完成した段階においては、前記データ線検査用制御信号線、前記走査線検査用制御信号線、前記検査用表示信号線、および前記検査用走査信号線のそれぞれの入力端子の導電部分と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子の導電部分とが絶縁体によって覆われていることを特徴としている。

10

【 0 0 7 4 】

これによれば、実装後に検査端子から静電気が入ったり、不要な信号が入るのを防ぐことができる。

【 0 0 7 5 】

本発明のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子は、その閾値が、液晶表示パネルの駆動時において絵素スイッチング素子の閾値よりも高くなるように、液晶パネルの検査後に該データ線検査用スイッチング素子または走査線検査用スイッチング素子の閾値を正極側にシフトさせる処理が施されていることを特徴としている。

20

30

【 0 0 7 6 】

これによれば、実装終了後の液晶表示パネルの実駆動時において、上記検査用スイッチング素子の閾値を絵素スイッチング素子の閾値よりも高くすることによって、検査用スイッチングにおけるリークを防止できる。また、この時、上記検査用スイッチング素子の閾値は、液晶表示パネルの検査終了後において、上記検査用スイッチング素子のゲート電極に正極の電圧を与えることで正方向にシフトさせることができる。尚、この時、正極の電圧を与えると同時に熱を加えると、閾値のシフトが促進され、好ましい。

40

【 0 0 7 7 】

本発明のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置されており、または、前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査

50

線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置されていると共に、前記各抵抗素子の抵抗値を r_d 、前記データ線の本数を n 、前記検査用表示信号線の本数を k 、前記検査用表示信号線の抵抗値を R とした場合と、前記各抵抗素子の抵抗値を r_d 、前記走査線の本数を n 、前記検査用走査信号線の本数を k 、前記検査用走査信号線の抵抗値を R とした場合との何れにおいても、

$$R < (r_d / 8) / (n / k)$$

を満たすことを特徴としている。

【0078】

本発明のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設され、データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設され、走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置されていると共に、前記各抵抗素子の抵抗値を r_d 、各データ線検査用スイッチング素子の抵抗値を r_{tr} 、前記データ線の本数を n 、前記検査用表示信号線の本数を k 、前記検査用表示信号線の抵抗値を R とした場合と、前記各抵抗素子の抵抗値を r_d 、各走査線検査用スイッチング素子の抵抗値を r_{tr} 、前記走査線の本数を n 、前記検査用走査信号線の本数を k 、前記検査用走査信号線の抵抗値を R とした場合との何れにおいても、

$$R < (r_d / 8 - 2 r_{tr}) / (n / k)$$

を満たすことを特徴としている。

【0079】

これによれば、検査用表示信号線および/または検査用走査信号線によって生じる電圧降下の影響を低減し、検査用配線の入力端子に印加される電圧の8割以上をデータ線または走査線に印加することができ、十分な印加電圧が得られる。

【0080】

本発明のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されており、または、前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、同一の検査用表示信号線に共通に接続されたデータ線間、または同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されていることを特徴としている。

【0081】

本発明のアクティブマトリクス型液晶表示パネルは、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介し

10

20

30

40

50

て絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルにおいて、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設されると共に、データ線検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、前記データ線検査用スイッチング素子を介して同一の検査用表示信号線に共通に接続されたデータ線間、または前記走査線検査用スイッチング素子を介して同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されていることを特徴としている。

10

【0082】

これによれば、同一の抵抗素子で接続されたデータ線または走査線は、共通の検査用表示信号線または検査用走査信号線に接続される。このため、上記抵抗素子は、静電気を逃がす構造を維持しつつも、検査中には電圧がかからず電流が流れないため、検査用表示信号線または検査用走査信号線での電圧降下がなく検査精度がさらに向上する。

20

【0083】

本発明のアクティブマトリクス型液晶表示パネルは、前記抵抗素子は絵素スイッチング素子と同工程で作製された非線形素子であることを特徴としている。

【0084】

これによれば、上記抵抗素子を作製するにあたって、工程の増加を招くことがない。

【0085】

本発明のアクティブマトリクス型液晶表示パネルの検査方法は、アクティブマトリクス型液晶表示パネルにおいて、前記検査用表示信号線と、検査用走査信号線、および対向基板への信号入力端子との間の電気抵抗を測定しつつ、データ線検査用制御信号線および走査線検査用制御信号線に供給する制御信号を順次切り替えることを特徴としている。

30

【0086】

別の検査方法を提案するもので、上記のように検査することで、データ線統間のリーク欠陥を検出することができる。

【0087】

本発明のアクティブマトリクス型液晶表示パネルの検査方法は、データ線検査用制御信号線および走査線検査用制御信号線に、データ線検査用スイッチング素子および走査線検査用スイッチング素子のそれぞれを導通するための制御信号を与えつつ、複数の検査用表示信号線間、および／または、検査用表示信号線、検査用走査信号線、および共通電極のうちの任意の配線間の電気抵抗を測定することを特徴としている。

40

【0088】

本発明のアクティブマトリクス型液晶表示パネルの検査方法は、データ線検査用制御信号線および走査線検査用制御信号線に、データ線検査用スイッチング素子および走査線検査用スイッチング素子のそれぞれを導通するための制御信号を与えつつ、複数の検査用表示信号線間、複数の検査用走査信号線間、ないし／または、検査用表示信号線、検査用走査信号線、および共通電極のうちの任意の配線間の電気抵抗を測定することを特徴としている。

【0089】

別の検査方法を提案するもので、任意の配線間のリーク欠陥を検出することができる。

【0090】

50

本発明のアクティブマトリクス型液晶表示パネルの検査方法は、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記液晶表示パネルの検査時には、データ線検査用スイッチング素子または走査線検査用スイッチング素子に光を当てながら検査することを特徴としている。

10

【0091】

このように、検査時に検査用スイッチング素子に光を当てることにより、検査用スイッチング素子の電気抵抗を下げつつ検査用スイッチング素子自体の大型化を防止することができ、良品率の低下を防ぐことができる。

20

【0092】

本発明のアクティブマトリクス型液晶表示パネルの検査方法は、上記母基板において、隣接する液晶表示パネルの同一種類の検査用配線同士が電気的に接続されていることを特徴としている。

【0093】

これによれば、アライメント後や検査信号入力ピンのずれ等によって検査端子の何力所において入力のコンタクトが悪くても、同一種類の検査用配線同士が電気的に接続されているため、この接続部分を介して検査用信号が供給され、検査が可能となる。また、間のセルの検査信号入力ピンを省略したり、信号入力端子のピッチが小さい場合には、隣接セルと交互に入力端子を設けることにより、検査用治具の製作コストを削減することもできる。

30

【0094】

本発明のアクティブマトリクス型液晶表示パネルの検査方法は、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、前記アクティブマトリクス型液晶表示パネルには、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設され、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、複数の前記アクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して、隣接する液晶表示パネルの同一種類の検査用配線同士が電気的に接続されており、前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入

40

50

力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、隣接パネルの接続方向であって何れの液晶表示パネルにも属しない領域に形成されると共に、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴としている。

【0095】

これによれば、複数枚のアクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して検査が行なえるため、検査効率が向上する。さらに、検査される液晶表示パネルのサイズ等の規格が異なっても、上記領域に形成される検査用の入力端子の配置位置を同一にすれば、共通の検査用治具を用いて検査を行なうことができ、多機種小量生産の場合に好適である。

10

【0096】

本発明のアクティブマトリクス型液晶表示パネルの検査方法は、絶縁性基板上に、複数の絵素電極、該絵素電極に個別に接続される絵素スイッチング素子、該絵素スイッチング素子を介して絵素電極を駆動する、格子状に配設された複数の走査線及びデータ線を有するアクティブマトリクス基板と、共通電極を有する対向基板とが、液晶層を介して貼り合わされてなるアクティブマトリクス型液晶表示パネルの検査方法において、前記複数のデータ線に、検査用の表示信号を供給する検査用表示信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、データ線方向に列状に配置してなる母基板に対して、複数のデータ線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用表示信号線に接続されているか、または、前記複数の走査線に、検査用の走査信号を供給する検査用走査信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、走査線方向に列状に配置してなる母基板に対して、複数の走査線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用走査信号線に接続されていると共に、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なうことを特徴としている。

20

【0097】

これによれば、複数枚のアクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して検査が行なえるため、検査効率が向上する。さらに、液晶表示パネルの検査後、上記母基板を個々のパネルに切断することにより、隣接する液晶表示パネルの領域を経由して自パネルの検査用表示信号線（および／または検査用走査信号線）に接続されるデータ線（および／または走査線）が分断される。このため、分断されるデータ線（および／または走査線）に対しては検査用スイッチング素子が不要となり、信頼性上の都合がよい。

30

【発明の効果】

【0098】

本発明のアクティブマトリクス型液晶表示パネルは、以上のように、複数のデータ線に、検査用の表示信号の供給をスイッチングするための検査用スイッチング素子が個別に接続されており、各検査用スイッチング素子には、検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が共通に配設されると共に、検査用スイッチング素子を導通・遮断する制御信号を入力する制御信号線が、隣接するデータ線に異なる制御信号が入力されるように複数本配設されている構成である。

40

【0099】

これにより、工程数を増やすことなく、信号系統間のリーク欠陥を識別可能で、かつデータ線間のリークも目視にて検出可能な液晶表示パネルを提供することができるという効果を奏する。

【0100】

また、本発明のアクティブマトリクス型液晶表示パネルの検査方法は、検査用表示信号線に検査用の表示信号を供給しつつ、複数本配設されたデータ線検査用制御信号線に供給する制御信号を順次切り替えて色表示するものである。

【0101】

50

これにより、工程数を増やすことなく、検査時の色表示が可能となり、信号系統間のリーク欠陥に加えて、データ線間のリークや隣接絵素間のリーク欠陥をも目視で容易に検出可能な液晶表示パネルを提供することができるという効果を奏する。

【0102】

本発明のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、液晶表示パネル駆動時には、前記データ線検査用制御信号線または走査線検査用制御信号線に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子を遮断する電圧がそれぞれ印加される構成である。

10

【0103】

これにより、液晶表示パネルの駆動時、制御信号線には検査用スイッチング素子を遮断する電圧が印加されているので、駆動時の誤動作を防止できるという効果を奏する。

20

【0104】

本発明のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用制御信号線または前記走査線検査用制御信号線の信号入力点と、該データ線検査用制御信号線または走査線検査用制御信号線が接続されているデータ線検査用スイッチング素子群または走査線検査用スイッチング素子との間に、抵抗素子が設けられている構成である。

30

【0105】

これにより、制御信号線に流れる静電気による検査用スイッチング素子の破壊を、検査に支障なく防止できるという効果を奏する。

【0106】

本発明のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記絶縁性基板上に液晶表示パネルを駆動するための外部回路と、該外部回路を駆動するための配線が形成され、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が、該外部回路の反対側の辺に

40

50

設けられている構成である。

【0107】

これにより、ドライバ回路周辺のパターン形成に領域的な余裕ができるほか、必要に応じて検査用スイッチング素子を切断することができるという効果を奏する。

【0108】

本発明のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子が遮光されている構成である。

10

【0109】

これにより、検査用スイッチング素子が遮光されているので、該素子を遮断した際の漏れ電流を抑えることができ、液晶表示パネル駆動時の誤動作を防ぎ信頼性上の問題をなくすることができるという効果を奏する。

20

【0110】

また、本発明のアクティブマトリクス型液晶表示パネルの検査方法は、前記アクティブマトリクス型液晶表示パネルには、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設され、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、前記アクティブマトリクス基板上の1辺もしくは対向する2辺に設置されており、複数の前記アクティブマトリクス型液晶表示パネルが、前記各入力端子が配置される辺と同一の方向に列状に配置してなる母基板に対して、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なう構成である。

30

【0111】

これにより、複数の液晶表示パネルが列状の連なった状態である母基板に関し、上記入力端子が設置された辺のみ対向基板を取り除き、ここに検査用治具を取り付ければ、これら複数の液晶表示パネルに対し同時に検査を行なうことが可能となり、生産性が向上するという効果を奏する。また、検査用の入力端子を同じ辺に配設することで、検査用治具とのコンタクト不良が抑えられるという効果を併せて奏する。

40

【0112】

本発明のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチ

50

ング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記データ線検査用スイッチング素子または走査線検査用スイッチング素子は、その閾値が、液晶表示パネルの駆動時において絵素スイッチング素子の閾値よりも高くなるように、液晶パネルの検査後に該データ線検査用スイッチング素子または走査線検査用スイッチング素子の閾値を正極側にシフトさせる処理が施されている構成である。

10

【0113】

これにより、実装終了後の液晶表示パネルの実駆動時において、上記検査用スイッチング素子の閾値を絵素スイッチング素子の閾値よりも高くすることによって、検査用スイッチングにおけるリークを防止できるという効果を奏する。

【0114】

本発明のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置されており、または、前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置されていると共に、前記各抵抗素子の抵抗値を r_d 、前記データ線の本数を n 、前記検査用表示信号線の本数を k 、前記検査用表示信号線の抵抗値を R とした場合と、前記各抵抗素子の抵抗値を r_d 、前記走査線の本数を n 、前記検査用走査信号線の本数を k 、前記検査用走査信号線の抵抗値を R とした場合との何れにおいても、

20

$$R < (r_d / 8) / (n / k)$$

を満たす構成である。

【0115】

本発明のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設され、データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線が隣接するデータ線に異なる表示信号が入力されるように複数本配設され、隣接するデータ線間には抵抗素子が配置されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設され、走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線が隣接する走査線に異なる走査信号が入力されるように複数本配設され、隣接する走査線間には抵抗素子が配置されていると共に、前記各抵抗素子の抵抗値を r_d 、各データ線検査用スイッチング素子の抵抗値を r_{tr} 、前記データ線の本数を n 、前記検査用表示信号線の本数を k 、前記検査用表示信号線の抵抗値を R とした場合と、前記各抵抗素子の抵抗値を r_d 、各走査線検査用スイッチング素子の抵抗値を r_{tr} 、前記走査線の本数を n 、前記検査用走査信号線の本数を k 、前記検査用走査信号線の抵抗値を R とした場合との何れにおいても、

30

40

$$R < (r_d / 8 - 2 r_{tr}) / (n / k)$$

を満たす構成である。

【0116】

これにより、検査用表示信号線および/または検査用走査信号線によって生じる電圧降下の影響を低減し、検査用配線の入力端子に印加される電圧の8割以上をデータ線または走査線に印加することができ、十分な印加電圧が得られるという効果を奏する。

50

【 0 1 1 7 】

本発明のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線には、検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されており、または、前記複数の走査線には、検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、同一の検査用表示信号線に共通に接続されたデータ線間、または同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されている構成である。

【 0 1 1 8 】

本発明のアクティブマトリクス型液晶表示パネルは、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線が共通に配設されると共に、データ線検査用スイッチング素子に検査用の表示信号を供給する検査用表示信号線が、隣接するデータ線に異なる表示信号が入力されるように複数本配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線が共通に配設されると共に、走査線検査用スイッチング素子に検査用の走査信号を供給する検査用走査信号線が、隣接する走査線に異なる走査信号が入力されるように複数本配設されていると共に、前記データ線検査用スイッチング素子を介して同一の検査用表示信号線に共通に接続されたデータ線間、または前記走査線検査用スイッチング素子を介して同一の検査用走査信号線に共通に接続された走査線間に抵抗素子が配置されている構成である。

【 0 1 1 9 】

これにより、同一の抵抗素子で接続されたデータ線または走査線は、共通の検査用表示信号線または検査用走査信号線に接続される。このため、上記抵抗素子は、静電気を逃がす構造を維持しつつも、検査中には電圧がかからず電流が流れないため、検査用表示信号線または検査用走査信号線での電圧降下がなく検査精度がさらに向上するという効果を奏する。

【 0 1 2 0 】

本発明のアクティブマトリクス型液晶表示パネルの検査方法は、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続されており、各データ線検査用スイッチング素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設されており、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続されており、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、前記液晶表示パネルの検査時には、データ線検査用スイッチング素子または走査線検査用スイッチング素子に光を当てながら検査する構成である。

【 0 1 2 1 】

これにより、検査時に検査用スイッチング素子に光を当てることにより、該素子の電気抵抗を下げつつ検査用スイッチング素子自体が大型化することを防止することができ、良品率の低下を防ぐことができるという効果を奏する。

【 0 1 2 2 】

本発明のアクティブマトリクス型液晶表示パネルの検査方法は、前記アクティブマトリクス型液晶表示パネルには、前記複数のデータ線に、検査用の表示信号の供給を制御するためのデータ線検査用スイッチング素子が個別に接続され、各データ線検査用スイッチン

グ素子には、該データ線検査用スイッチング素子を介してデータ線に検査用の表示信号を供給する検査用表示信号線と、データ線検査用スイッチング素子を導通・遮断する制御信号を入力するデータ線検査用制御信号線とが配設され、または、前記複数の走査線に、検査用の走査信号の供給を制御するための走査線検査用スイッチング素子が個別に接続され、各走査線検査用スイッチング素子には、該走査線検査用スイッチング素子を介して走査線に検査用の走査信号を供給する検査用走査信号線と、走査線検査用スイッチング素子を導通・遮断する制御信号を入力する走査線検査用制御信号線とが配設されていると共に、複数の前記アクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して、隣接する液晶表示パネルの同一種類の検査用配線同士が電氣的に接続されており、前記データ線検査用制御信号線、前記検査用表示信号線、前記走査線検査用制御信号線、および前記検査用走査信号線のうち、該液晶表示パネルに含まれているもの全ての入力端子と、液晶表示パネルの検査時に前記共通電極への信号入力を行なうための入力端子とが、隣接パネルの接続方向であって何れの液晶表示パネルにも属しない領域に形成されると共に、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なう構成である。

10

【0123】

これにより、複数枚のアクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して検査が行なえるため、検査効率が向上すると共に、検査される液晶表示パネルのサイズ等の規格が異なっても、上記領域に形成される検査用の入力端子の配置位置を同一にすれば、共通の検査用治具を用いて検査を行なうことができるという効果を奏する。

20

【0124】

本発明のアクティブマトリクス型液晶表示パネルの検査方法は、前記複数のデータ線に、検査用の表示信号を供給する検査用表示信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、データ線方向に列状に配置してなる母基板に対して、複数のデータ線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用表示信号線に接続されているか、または、前記複数の走査線に、検査用の走査信号を供給する検査用走査信号線が配設されており、複数の前記アクティブマトリクス型液晶表示パネルが、走査線方向に列状に配置してなる母基板に対して、複数の走査線が隣接する液晶表示パネルの領域を経由して、自パネルの検査用走査信号線に接続されていると共に、前記母基板を個々のアクティブマトリクス型液晶表示パネルに分断する前の段階で、該母基板に検査用治具を取り付けて検査を行なう構成である。

30

【0125】

これにより、複数枚のアクティブマトリクス型液晶表示パネルが列状に配置してなる母基板に対して検査が行なえるため、検査効率が向上すると共に、液晶表示パネルの検査後、上記母基板を個々のパネルに切断することにより、隣接する液晶表示パネルの領域を経由して自パネルの検査用表示信号線（および／または検査用走査信号線）に接続されるデータ線（および／または走査線）が分断される。このため、分断されるデータ線（および／または走査線）に対しては検査用スイッチング素子が不要となり、信頼性上の都合がよくなるという効果を奏する。

40

【発明を実施するための最良の形態】

【0126】

〔実施の形態1〕

本発明に係る実施の一形態を、図1、図2、図14、図15、図18に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前述の従来技術の説明にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0127】

図1は、本発明の一実施の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。本実施の形態を含め以下に記すその他の実施の形態ともに、アクティブマトリクス型液晶表示装置は、ノーマリーホワイトモードで駆動されるものとする。

50

【0128】

ここでも、まず、前述の図14及び図15に示すように、絶縁性基板7上にゲート電極8、ゲート絶縁膜9、半導体層10、ソース、ドレイン電極となる n^+ -Si層11、データ線3を構成する金属層12を順に形成して、アクティブマトリクス基板16を作製する。この作製工程及び有効表示領域17の構造は従来技術の項で説明したのと同じであるので、ここではその説明を省略する。

【0129】

図16に示した従来のアクティブマトリクス型液晶表示装置のアクティブマトリクス基板50では、走査線2、データ線3と、検査用表示信号線52a・52b・52c、検査用走査信号線53a・53bとは、単なる電氣的接続となっており、その接続点はそれぞれの配線の交差部におけるゲート絶縁膜9（図15参照）などの絶縁性薄膜にけられたコンタクトホールによるに過ぎなかった。

10

【0130】

これに対し、図1に示す本実施の形態のアクティブマトリクス基板16では、データ線3と検査用表示信号線21は検査用TFT（データ線検査用スイッチング素子）26aを、走査線2と検査用走査信号線22とは検査用TFT（走査線検査用スイッチング素子）26bを介して接続されている。検査用TFT26a・26bは、有効表示領域17における絵素TFT1（図14参照）と導光TFTで作製されるため、工程の増加はない。

【0131】

検査用TFT26aのドレインはそれぞれデータ線3に接続されており、そのソースはいずれも共通の検査用表示信号線21に接続されている。そして、検査用TFT26aのゲートは、該検査用TFT26aが接続されているデータ線3の該当する色ごとに、データ線検査用制御信号線として、赤の検査用制御信号線25R、緑の検査用制御信号線25G、青の検査用制御信号線25Bに接続されている。各データ線検査用制御信号線25R・25G・25Bには、検査用の入力端子（以下、検査端子と略記）30R・30G・30Bより信号が入力され、検査用表示信号線21には検査端子32から信号が入力される。

20

【0132】

また、検査用TFT26bのドレインはそれぞれ走査線2に接続されており、そのソースはいずれも共通の検査用走査信号線22に接続されている。そして、検査用TFT26bのゲートは、走査線検査用制御信号線24に接続されている。走査線検査用制御信号線24には、検査端子41より信号が入力され、検査用走査信号線22には検査端子39から信号が入力される。

30

【0133】

ここで、上記検査用TFT26aは、液晶表示装置の正規のデータ線3の入力端子qの対辺側に設けられている。これは次の理由による。

【0134】

すなわち、例えば図1に示すように、アクティブマトリクス基板16上に直接ソースドライバ20aを装着するCOG方式（Chip on Gate）は、従来のTAB（Tape Automated Bonding）方式よりドライバ実装にかかる加工精度はより高度なものが求められるものの、フィルム加工にかかる工程数や材料費がより小さくて済むため、絵素数が少なく低コストが求められる小型の液晶表示装置には好んで用いられる。

40

【0135】

ところが、この方式では液晶表示パネルの有効表示領域17にあるデータ線3を、これより格段に小型であるソースドライバ20aまで引き出してこなければならないため、そのパターン形成領域はおのずと高密度となり、額縁部分が非常に広く設計されている場合を除いては、上記検査用TFT26aを、この引出し領域に形成することは困難な場合が殆どである。しかも、これを無理に配置したとしても、検査用表示信号線21とデータ線3との間の電気容量が問題になる場合が多い。

50

【 0 1 3 6 】

すなわち、図 1 では、データ線 3 は走査線 2 および補助容量配線 4 と交差しているに過ぎないが、もし検査用表示信号線 2 1 などをソースドライバ 2 0 a 側に配置したとすると、これら配線と検査用表示信号線 2 1 とデータ線 3 との間に電気容量が形成され、その大きさによっては信号遅延によって表示上不具合が生ずることが考えられる。

【 0 1 3 7 】

特に、後に述べるように検査用表示信号線 2 1 は、同時に多数のデータ線 3 を駆動する必要があることから、その抵抗を極力小さくするために線幅を広くとる場合が多いため、その静電容量は大きく、データ線 3 に悪影響を与えるのみならず、検査用表示信号線 2 1 の遅延も極めて大きくなって検査に支障をきたすことが懸念される。

10

【 0 1 3 8 】

このような問題点が、検査用 T F T 2 6 a を対辺側に設けることによって回避できるほか、仮に検査用 T F T 2 6 a に不具合があっても表示に悪影響を与える事態が生じた場合にも、レーザ切断などによって容易に検査用 T F T 2 6 a と表示部とを電氣的に切り離すことができる。

【 0 1 3 9 】

つまり、検査用 T F T 2 6 a は、その抵抗値と静電容量の積からなる時定数で決定される配線遅延を、極力小さくするためにチャネル幅を大きくするように設計されているが、このことによって不良発生率も同時に増加することは避けることができない。

【 0 1 4 0 】

20

本来、この検査用 T F T 2 6 a は表示装置完成後は表示になんら寄与しないものであるから、これら素子によって良品率が左右されることは許されない。つまり、万一検査用 T F T 2 6 a に不良があっても良品として表示装置を出荷することが求められており、その為に検査用 T F T 2 6 a は容易に切り離すことができるように設計しておかなければならず、検査用 T F T 2 6 a をソースドライバ 2 0 a の対辺側に設けることが有効となる。

【 0 1 4 1 】

そして、望ましい形態としては、検査用 T F T 2 6 a の近傍の有効表示領域 1 7 に程近い位置に、レーザなどによって切断しやすいよう、パターンのくびれた部分を形成しておくことであり、また、仮に検査用 T F T 2 6 a が何らかの理由でソースドライバ 2 0 a のある側に設けざるをえない場合も、切り離せることを考えてデータ線 3 に支線を設け、そこに検査用 T F T 2 6 a を設けることが望ましい。

30

【 0 1 4 2 】

尚、ここではデータ線 3 側について説明したが、走査線 2 側についても同様であることは当然であり、図 1 では走査線 2 側の走査線検査用制御信号線 2 4 と走査線 2 との間に交差部があるが、これらの間の静電容量の大小によっては、これらが交差しないように配線することが有効である。

【 0 1 4 3 】

次いで、上記のようにしてデータ線 3 まで形成されたアクティブマトリクス基板 1 6 に対して、層間絶縁膜 1 3 として感光性のアクリル樹脂をスピン塗布法によって 3 μ m の膜厚で形成し、所望のパターンに従って露光し、アルカリ性の溶液によって処理することによって、層間絶縁膜 1 3 を貫通するコンタクトホール 1 5 を形成する（図 1 5 参照）。

40

【 0 1 4 4 】

この際、データ線 3 及び走査線 2 の端子 q・p 上は、T A B を介した外部回路と電氣的接触がとれるように、層間絶縁膜 1 3 が形成されないようにするが、検査用 T F T 2 6 a・2 6 b の上層には、層間絶縁膜 1 3 が配置されるようにしておく。これは、検査用 T F T 2 6 a・2 6 b 上のソース・ドレイン間に何らかの物質の付着などによってリークがおこり、表示に悪影響を与えるのを防ぐためである。

【 0 1 4 5 】

さらに、絵素電極 1 4 となる透明導電膜をスパッタ法によって形成し、パターンニングする。この絵素電極 1 4 は層間絶縁膜 1 3 を貫くコンタクトホール 1 5 を介して絵素 T F T

50

1のドレイン電極と接続される(図15参照)。

【0146】

このようにして完成したアクティブマトリクス基板16の有効表示領域17にポリイミド系の配向膜を成膜し、ラビングなどの処理により、配向機能を付加する。対向基板18においても、ITO(Indium Tin Oxide)などの透明な対向電極を成膜した後、有効表示領域17に当たる部分に同じ処理を施しておく。

【0147】

次いで、液晶表示パネルの周囲部において、液晶注入口の部分だけあけて、パネルを囲むように印刷方式などによりシール材(図示せず)を塗布し、さらにアクティブマトリクス基板16上の対向基板用信号入力端子と接続された配線の上に、導電性物質19を付着させた後、液晶層のセル厚を一定にするためのスペーサ(図示せず)を散布し、対向基板18と貼り合わせ、熱を加えてシール材を硬化させる。これにより、上記導電性物質を介して対向基板用信号入力端子と対向基板18の共通電極とが電氣的に接続される。尚、ここでは、上記対向基板用信号入力端子として、液晶表示パネルの実駆動時に使用される入力端子pと、液晶表示パネルの検査時に使用される検査端子27とが形成されている。

【0148】

その後、液晶注入口から液晶を注入し、封止材により液晶注入口を塞ぎ、液晶表示装置のパネル部分を完成させる。

【0149】

このようにして完成した液晶表示パネルに対して、以下のようにして点灯検査を行う。図2に、点灯検査時に与える信号のタイミングを示す。

【0150】

走査線2側の走査線検査用制御信号線24に、+20Vを印加しつつ(図2(a)参照)、検査用走査信号線22に信号を供給する。この信号は表示装置完成後に任意の走査線2に供給される走査信号に近いものを供給することが望ましく、ここでは-10Vにバイアスしつつ周期16.7msでパルス幅50μsの+15Vのパルス電圧を供給した(図2(b)参照)。

【0151】

また、対向基板用信号入力端子27に、-1Vの直流電圧を加え(図2(c)参照)、検査用表示信号線21には、16.7msごとに極性が反転する±3.5Vの信号を供給した(図2(d)参照)。

【0152】

この状態で例えば、検査端子30R・30G・30Bから、赤緑青のデータ線検査用制御信号線25R・25G・25Bにすべて+20Vを供給すると、データ線3側の検査用TF T 26aはすべて導通し、すべてのデータ線3に電圧が印加されるため、ノーマリーホワイトの本液晶表示装置の場合、画面は黒表示になる。

【0153】

次に、赤のデータ線検査用制御信号線25Rのみ-10V印加してしばらくすると、赤のデータ線3の電荷が抜けてゆくにしたがって徐々に画面は赤表示になる。これは、赤に相当する検査用TF T 26aが非導通であるため、赤のデータ線3に信号が供給されない上、赤のデータ線検査用制御信号線25Rにはまだ+20Vだったときに供給されていた電圧が、表示装置内の薄膜や検査用TF T 26aの漏れ電流によって徐々に抜けて行くためである。この徐々に抜けて行く速度は、漏れ電流の量とデータ線3の静電容量による時間定数によって決定されるが、これは検査用表示信号線21の反転周期よりも十分大きい為、最終的に到達する電圧は検査用表示信号線21に印加される信号の平均値となるように落ち着く。

【0154】

なお、電荷の抜ける時間が長すぎて検査に支障を来すようであれば、例えば-10Vではなく0Vや+5Vなどを印加して、適度に大きな抵抗値で検査用TF T 26aが動作するようにしてもよい。

10

20

30

40

50

【 0 1 5 5 】

このように、赤緑青のそれぞれの色表示を行いつつ点灯検査することによって、輝点のみならず、絵素電極 1 4 とそれに信号を供給すべきでないデータ線 3（一般には隣接絵素に信号を供給するデータ線 3）とのリークがあった場合の欠陥である黒点の検出、及び隣接絵素どうしのリーク欠陥、並びに隣接するデータ線 3・3 間のリーク欠陥の検出も目視によって容易に行える。

【 0 1 5 6 】

また、本実施の形態のアクティブマトリクス基板 1 6 の構造では、検査用表示信号を供給するのは、共通の検査用表示信号線 2 1 のみであるため、検査時の信号遅延を考慮しなければならない検査用配線はこの 2 1 の 1 本だけであり、このことはパターン配置をする上で有利である。

10

【 0 1 5 7 】

つまり、後述する実施の形態 2 のように、赤緑青のそれぞれの検査用表示信号を別々に供給する方式の場合には、それぞれについて信号遅延を考慮しなければならない、抵抗値を下げるために線幅を大きくとるとすると、全体としては検査に要するパターン領域の面積が大きくなってしまい、不要領域の縮小という仕様上の制約に反することになってしまうが、この点で本方式は優れている。また、信号系も少なく済み、色の切り替えは、表示したい色のデータ線検査用制御信号線 2 5 R・2 5 G・2 5 B のハイ/ローの切り替えだけで行われるため、極めて容易である。

【 0 1 5 8 】

20

また、本実施の形態では、検査用表示信号線 2 1 は 1 本のみとしたが、液晶表示装置が大型である場合など、全体を同時に表示したときに検査用表示信号線 2 1 にかかる負荷が大きくなり過ぎて、検査上不具合を生じる場合などは、点灯すべきブロックを複数個に分割しておいて、それぞれに検査用表示信号線 2 1 を設けておくことも考えられる。この場合、配線数が増加するものの、上記の目的に加えて、次に述べる電氣的検査において、欠陥箇所を特定する上でも都合がよい場合がある。

【 0 1 5 9 】

次に、線欠陥を検出するための電氣的検査を行う。例えば、データ線 3 と走査線 2 との間のリークなどでは、そのリークの量によって点灯検査時には視認されないが、実装後に複雑な信号が供給された際に不良が視認されたり、長時間使用しているうちに徐々にリーク電流が増大して不良が明確化してくることがある。

30

【 0 1 6 0 】

このような欠陥は先に述べた点灯検査では発見されないため、電氣的に抵抗検査を行って判別することが求められる。そして不良があった場合、修正できるものは修正し、できないものは廃棄するのであるが、この際重要なのがどの信号系とどの信号系がリークしているかということである。

【 0 1 6 1 】

例えば、データ線 3 と対向電極との間でのリークなどは、力学的に力を加えるなどの比較的容易な方法で修正することができるが、走査線 2 と補助容量配線 4 との間のリークは、膜残りが巨大である場合が殆どであるため、修正が困難であるといった具合である。

40

【 0 1 6 2 】

従来の液晶表示パネルの場合、それぞれの信号系の間の電気抵抗を測定して判別していたが、量産性を考えるとこのような測定は時間がかかりすぎて実用的でない。

【 0 1 6 3 】

これに対し、本実施の形態の液晶表示パネルでは、例えば補助容量配線 4 と対向電極を短絡してマイナス電圧を、検査用表示信号線 2 1 と検査用走査信号線 2 2 を短絡してプラス電圧をそれぞれ与えつつ、電流をモニターしておき、データ線検査用制御信号線 2 5 R・2 5 G・2 5 B、および走査線検査用制御信号線 2 4 にそれぞれ制御信号を加えた際の電流の変化で、どの系統間にリークがあるのかを判断することができる。

【 0 1 6 4 】

50

前述の場合、例えば走査線 2 側の検査用 T F T 2 6 b を導通させて電流が検出されれば、図 1 5 の様な断面構造における走査線 2 (ゲート電極 8 と同層) と対向電極との間のリークは殆どないため、走査線 2 と補助容量配線 4 との間のリークであると判断できる。

【 0 1 6 5 】

また、データ線 3 側の検査用 T F T 2 6 a を導通させた際に電流が検出されたとすると、データ線 3 と対向電極との間のリークか、データ線 3 と補助容量配線 4 との間のリークかが判断できない。

【 0 1 6 6 】

そこで、次に検査用表示信号線 2 1 と対向電極を短絡してプラス電圧を、検査用走査信号線 2 2 と補助容量配線 4 を短絡してマイナス電圧をそれぞれ印加する。そして、データ線 3 の検査用 T F T 2 6 a を導通させたときに電流が検出されれば、データ線 3 と補助容量配線 4 との間のリークであることが判断できる。また、データ線 3 側と走査線 2 側の両方の検査用 T F T 2 6 a ・ 2 6 b を導通させたときの電流の有無によって、データ線 3 と走査線 2 との間のリークも検知することができる。

【 0 1 6 7 】

以上に述べたように、この電氣的検査の利点は、電源の供給系統を 2 通り切り替えて、後はスイッチングの動作だけで全抵抗検査が完了することであり、従来の図 1 6 に示したアクティブマトリクス基板 5 0 の構造の検査の様に、検査したい端子間の電圧を一回ずつ切り替えるための複雑なリレー回路等を外部に要しない。

【 0 1 6 8 】

また、本実施の形態のアクティブマトリクス基板 1 6 の構成では、データ線 3 にリークがあった場合には、それが赤、緑、青のいずれのデータ線 3 にあるかが電氣的にも判断できるため、修正を施す際には有利である。

【 0 1 6 9 】

さらに、走査線検査用制御信号線 2 4、データ線検査用制御信号線 2 5 R ・ 2 5 G ・ 2 5 B をいくつかのブロックごとに設けるなどの構造をとれば、リーク箇所の位置を特定することができ、さらに有利である。

【 0 1 7 0 】

また、本実施の形態のアクティブマトリクス基板 1 6 を備えた液晶表示パネルを検査する際の応用例としては、以上に述べた順序に限らず、また、例えば検査用表示信号線 2 1、検査用走査信号線 2 2、対向電極および補助容量配線 4 にそれぞれ異なる電圧を与えて、検査用表示信号線 2 1 と補助容量配線 4 の電流をモニターしておき、検査用 T F T 2 6 a ・ 2 6 b をそれぞれ導通 / 遮断するようにしてもよい。この方法では、電源系統は余分に要するものの全抵抗検査を検査用 T F T 2 6 a ・ 2 6 b のスイッチング動作だけで行うことができるため、さらに高速な検査が実現できる。

【 0 1 7 1 】

その後、このように検査して良品と判定された液晶表示パネルに対して、走査線 2 を駆動するゲートドライバ 2 0 b、およびデータ線 3 を駆動するソースドライバ 2 0 a をそれぞれ必要数実装し、最後にこれらドライバ 2 0 を駆動するのに必要な信号を供給するための F P C (F l e x i b l e P r i n t e d C i r c u i t) (図示せず) を、アクティブマトリクス基板 1 6 を構成する絶縁性基板の端に実装することで、アクティブマトリクス型液晶表示装置が完成する。

【 0 1 7 2 】

ところで、すでに述べたように、検査用 T F T 2 6 a ・ 2 6 b は、表示装置完成後は表示になんら寄与しないものであるばかりでなく、各データ線 3 や各走査線 2 がそれぞれ電氣的に独立したものである必要を考えるとむしろ有害なものである。すなわち、これが悪影響を与えないためには、検査用 T F T 2 6 a ・ 2 6 b は表示装置完成後は十分に高い抵抗であることが必須である。

【 0 1 7 3 】

ところが、T F T は半導体素子であるため、これに光があたると真性半導体中に電子・

10

20

30

40

50

正孔対が発生し、漏れ電流が増加する。すなわち外部からの入射光の強度によっては、表示装置の性能に悪影響を与えかねず、また信頼性上の問題も懸念される。

【0174】

したがって、検査用TFT26a・26bは、十分に遮光されていることが望ましく、ここでは、図1に示すように、対向基板18のブラックマトリクス（図中、クロスハッチングにて示す）に相対する場所に、検査用TFT26a・26bを設けている。

【0175】

このような構成により、有効表示領域17の外周の無駄な領域を有効利用することができ、完全な遮光を期することができる。ただし、ブラックマトリクスの領域に十分な余分領域がない場合や、ブラックマトリクスそのものがない場合などは、実装部材などで遮光すればよい。

【0176】

また、検査用TFT26a・26bの閾値を高くすることによって、実装終了後のアクティブマトリクス16において、該検査用TFT26a・26bが導通状態となることを防ぐ方法もある。すなわち、上述したように、液晶パネルの検査終了後の実駆動時においては、上記検査用TFT26a・26bが導通状態となることは、表示に悪影響を与えるため避けるべきであり、上記検査用TFT26a・26bの閾値をあげることによって、検査用TFT26a・26bが表示に悪影響を与えない条件を広げることができる。

【0177】

上記検査用TFT26a・26bの閾値を高くするためには、例えば、以下の方法がある。例として、図1に示す液晶表示パネルにおいて検査用制御信号線24・25B・25G・25R（すなわち、検査用TFT26a・26bのゲート電極）に+50Vの正バイアスを与え、60のプレートの上に約1分置いたところ、図18に表すように、TFT26a・26bの特性は大きくシフトし、初期特性Aに対して閾値が大きくプラス側に動き、上記検査用制御信号線24・25に仮に+20Vが印加されてもTFT26a・26bは導通状態にならなくなった（図18における特性B）。ちなみに、上記検査用TFT26a・26bのゲート電極に過大なプラスバイアスを加えるだけでも閾値のシフトは起こるが、熱を加えることによってそれが促進されるため、より好ましい。

【0178】

〔実施の形態2〕

本発明に係る他の実施の形態を、図3～図5、図14、図15に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態1にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0179】

図3は、本実施の形態のアクティブマトリクス型液晶表示装置の平面模式図である。

【0180】

実施の形態1の図1に示したアクティブマトリクス基板16と異なり、図3に示す液晶表示装置のアクティブマトリクス基板31では、検査用TFT26aのゲートはいずれもデータ線検査用制御信号線25に共通に接続され、検査用TFT26aのソースが、2本の検査用表示信号線21a・21bに交互に接続されている。また、走査線2側の検査用TFT26bのソースも、2本の検査用走査信号線22a・22bに交互に接続されている。

【0181】

データ線検査用制御信号線25には検査端子40より信号が入力され、検査用表示信号線21a・21bには、検査端子32a・32bより信号が入力される。検査用走査信号線22a・22bには、検査端子39a・39bより信号が入力される。

【0182】

また、図1に示したアクティブマトリクス基板16は、補助容量配線4を有したCs on Common構造であったが、アクティブマトリクス基板31は、ある絵素の上方または下方の絵素の絵素TFT1（図14参照）を駆動する走査線2を、補助容量の代わ

10

20

30

40

50

りとして用いることによって開口率の向上を図る、いわゆるCs on Gate構造である。

【0183】

このようなアクティブマトリクス基板31からなる液晶表示パネルに対しては、以下のようにして点灯検査を行う。図4に、点灯検査時に与える信号のタイミングを示す。

【0184】

走査線検査用制御信号線24、及びデータ線検査用制御信号線25のそれぞれに、+20Vを印加しつつ(図4(a)(b)参照)、検査用表示信号線21a・21bに実施の形態1と同じ信号を入力し(図4(c)参照)、検査用走査信号線22a・22bには、実施の形態1と同じ信号をタイミングをずらして入力する(図4(d)(e)参照)。また、
10 対向基板用信号入力端子27には、-1Vの直流電圧を加える(図4(f)参照)。

【0185】

アクティブマトリクス基板31の構造では、実施の形態1のアクティブマトリクス基板16のように、検査用の配線が赤緑青に対応していないため、色表示を行うことはできないが、点灯検査の後、表示装置内のデータ線3・3間のリーク欠陥を電氣的に検出できる。

【0186】

すなわち、データ線検査用制御信号線25に+20Vを印加することで、検査用TF T 26aを導通状態にしておき、検査用表示信号線21a・21bの各検査端子32a・32b間の電気抵抗を測定する。
20

【0187】

一般にデータ線3・3間のリークは、隣接ライン間で生ずるため、該検査用TF T 26aを交互に2本の検査用表示信号線21a・21b間に接続することで、これが可能となる。

【0188】

そのため、検査用TF T 26aに求められる導通状態における抵抗値は検出しようとするリークの抵抗値と比べて十分に小さなものでなければならない。具体的には、一般にデータ線3・3間に10MΩ以下のリークがあった場合には、その表示装置の置かれる環境の如何および使用時間によって視認される虞れがあるため、不良として排除する必要がある。検査用TF T 26aの特性のばらつきを考えると、導通時の抵抗はトータルで検出抵抗値(リーク抵抗値)の10%以下であることが妥当であり、両検査端子32a・32bの間には、検査用TF T 26aが2個直列に存在するため、1個当たりの抵抗値は500kΩ(リーク抵抗値の5%)以下である必要がある。
30

【0189】

本実施の形態ではこれを満たすため、検査用TF T 26aのチャネル幅、チャネル長をそれぞれ200(μm)、5(μm)とした。これは絶縁膜の単位面積当たりの静電容量と半導体中の電子の移動度から算出して170kΩとなるような設計にしたものであるが、検査用TF T 26aの構成によってはチャネルのサイズはそれぞれ設計し直す必要があるのは当然である。

【0190】

また、検査用TF T 26aが破壊されない程度であれば、データ線検査用制御信号線25に供給される制御信号の電圧は高いほうが導通時の抵抗値が低くなって有利であるため、上述した+20Vに限定されるものではない。
40

【0191】

ところで、図3のアクティブマトリクス基板31の構成では色表示ができないことは既に述べたが、図5に示すアクティブマトリクス基板33の構成とすると、この問題は解決される。

【0192】

すなわち、このアクティブマトリクス基板33では、検査用TF T 26aのソースは、検査用TF T 26aが接続されているデータ線3の該当する色ごとに、赤の検査用表示信
50

号線 2 1 R、緑の検査用表示信号線 2 1 G、青の検査用表示信号線 2 1 B に接続されている。

【 0 1 9 3 】

したがって、データ線検査用制御信号線 2 5 に検査用 T F T 2 6 a を導通させる信号を供給した上で、3 本の検査用表示信号線 2 1 R ・ 2 1 G ・ 2 1 B のそれぞれに独立して信号を供給することによって色表示が可能になる。もちろん、図 3 の場合と同様に、検査端子 3 2 R ・ 3 2 G ・ 3 2 B の抵抗を測定することで、データ線 3 ・ 3 間のリークを検出できる。

【 0 1 9 4 】

そしてまた、図 3 のアクティブマトリクス基板 3 1 も、図 5 のアクティブマトリクス基板 3 3 も、検査用走査信号線が 2 2 a ・ 2 2 b の 2 本設けられ、偶数番目の走査線 2 と奇数番目の走査線 2 のそれぞれが交互に、各検査用走査信号線 2 2 a ・ 2 2 b に接続されている。

10

【 0 1 9 5 】

これは、C s o n G a t e 構造の場合、上下の隣り合う走査線 2 ・ 2 には異なるタイミングで絵素 T F T 1 を導通させる信号を供給しなければならず、これに対応するためである。

【 0 1 9 6 】

また、このように走査線 2 のそれぞれが交互に 2 本の検査用走査信号線 2 2 a ・ 2 2 b に接続されている構造では、上述したデータ線 3 ・ 3 のリークの抵抗検査と同じ原理で、点灯検査後に、検査端子 3 9 a ・ 3 9 b の抵抗を測定することで、走査線 2 ・ 2 同士のリークを検出できる。尚、この場合の検査用 T F T 2 6 b の抵抗値も 5 0 0 k Ω (リーク抵抗値の 5 %) 以下とするのが好ましい。

20

【 0 1 9 7 】

また、本実施の形態では、検査用制御信号線 2 4 ・ 2 5 は、データ線側及び走査線側においてそれぞれ 1 本ずつとしたが、実施の形態 1 で述べたのと同じ理由で、全体表示時の検査用表示信号線や走査信号線、もしくは対向電極や補助電極にかかる負荷が大きくなり過ぎて検査上不具合を生じる場合などは、これらを複数本に分割して、ブロック毎に点灯することで、解決を図ることができる。

【 0 1 9 8 】

30

〔実施の形態 3〕

本発明に係る他の実施の形態を、図 6、図 1 9 ~ 図 2 4 に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態 1 , 2 にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【 0 1 9 9 】

図 6 は、本実施の形態のアクティブマトリクス型液晶表示装置の平面模式図である。

【 0 2 0 0 】

図 6 に示すアクティブマトリクス基板 3 4 は、実施の形態 2 の図 5 に示したアクティブマトリクス基板 3 3 とは、検査に必要な信号の供給をすべて 1 辺から行っている点が異なる。つまり、検査用走査信号線 2 2 a ・ 2 2 b がゲートドライバ 2 0 b が配設されている辺にまで周回されており、検査端子 3 9 a ・ 3 9 b が該辺に形成されている。また、走査線検査用制御信号線 2 4 においては、データ線 3 側のデータ線検査用制御信号線 2 5 とパネル内部で電氣的に接続されており、検査端子 4 0 より信号供給される。またこの時、検査時において対向基板 1 8 にも信号入力可能となるように対向基板信号入力用の検査端子 2 7 も上記各検査端子 (3 9 a ・ 3 9 b ・ 3 2 R ・ 3 2 G ・ 3 2 B ・ 4 0) と同一辺に配置されている。

40

【 0 2 0 1 】

このように検査端子 (3 9 a ・ 3 9 b ・ 3 2 R ・ 3 2 G ・ 3 2 B ・ 4 0 ・ 2 7) を同じ辺に配設することで、検査用の治具の設計が容易かつ安価になり、また治具への設置時の液晶表示パネルの回転方向のずれに対するコンタクト不良の発生率が、2 辺以上に検査端

50

子がある場合と比べて抑えられる。

【0202】

さらに、図における縦方向に多数の液晶表示パネルが連なった状態でも、点灯検査することができるため、小型パネルを大量に検査する場合でもこれらをまとめて検査することが可能となり、生産性が向上する。

【0203】

すなわち、基板を大判にて生産した後、点灯検査する前に図の縦長方向に分断した後、検査端子(39a・39b・32R・32G・32B・40・27)がある方の辺だけ対向基板18をさらに切断して、端子へのコンタクトが可能となるようにする。こうして点灯検査を行ったあと、個々の液晶表示パネルに分断し、そのそれぞれに対してさらに対向基板18を切断してソースドライバ20aの実装領域のあたりの対向基板18を取り除く。

10

【0204】

この構造によると、例えば実装後に検査端子から静電気が入ったり、不要な信号が入るのを防ぐために検査端子(39a・39b・32R・32G・32B・40・27)に絶縁テープ等を施そうとした場合でも、これを施すべき領域が一辺に限定されているため、作業性がよくなる。

【0205】

さらに、これらの検査端子(39a・39b・32R・32G・32B・40・27)を、図19に示すように、液晶表示パネルの何れか1カ所に集中して配置すれば、すなわち、アクティブマトリクス基板の34-1の1辺における特定領域内で近接して配置されれば、さらに検査用治具への設置時の位置合わせが容易になり、また、絶縁テープなどを施す際の作業性も向上する。

20

【0206】

また、図6のアクティブマトリクス基板34では、データ線検査用制御信号線25と走査線検査用制御信号線24とを、パネル内部で電氣的に接続したため、これによって余分な配線領域の確保が不要になるばかりでなく、この1本の制御信号線に加える信号のハイ/ローの切り替えのみで、全ての検査用TFT26a・26bのオン/オフが切り替わり、検査モードと実表示モードの切り替えが可能になる。

【0207】

ここで、上記アクティブマトリクス基板34を大判にて生産した後、縦長方向に分断し、複数枚連なった状態の液晶表示パネルに対して検査を行なう場合の構成を図20に示す。尚、図20において、アクティブマトリクス型液晶表示パネルがデータ線方向に複数枚連なったものを母基板と称する。従来では、マザーガラスに縦横多数枚のアクティブマトリクスセルを配置して形成し、これと対向基板とを貼り合わせた後、それぞれのセルに分断するのが通常であるが、本実施の形態では、検査前の段階では個々のセルに分断するのではなく、図のように短冊状に分断する。但し、プロセスによっては、アクティブマトリクス基板34に対向基板18を貼り合わせてから分断するのではなく、先に予めアクティブマトリクス基板34および対向基板18を所定の形状(すなわち、短冊状)に分断してから貼り合わせる場合もある。

30

40

【0208】

図20は検査段階での状態であり、アクティブマトリクス基板34の分断線71と対向基板18の分断線72とがずれて形成されている。これは、検査端子(39a・39b・32R・32G・32B・40・27)の配置領域が検査用治具とコンタクトできるように、該領域を露出させるためであり、この部分はそのまま液晶表示パネル完成時の走査線側実装領域となる。すなわち、上記構成では、それぞれのセルにおける全ての検査端子が、走査線側実装領域に対応する1辺に配置されているため、データ線側実装領域が対向基板18によってカバーされている図20の状態でも、点灯検査および電氣的検査を通常通り行なうことができる。尚、ここでの検査の行い方については、既に述べたのと同様である。

50

【 0 2 0 9 】

検査が終わった後は、分断線 7 3 において個々のセルに分断した後、対向基板 1 8 を分断線 7 4 において切り離し、データ線側実装領域を露出させる。ちなみに図の 7 0 a、7 0 b はそれぞれソースドライバ、ゲートドライバが装着される部分であり、7 5 はセルの分断後において廃棄される不要部分である。

【 0 2 1 0 】

このように、上記図 2 0 の構成では、複数枚のセルを一度に検査できるため、検査効率がよく、検査にかかるコストを削減できる。また、上記母基板の状態で行なう場合には、もとのマザーガラスの端面 7 6 を基準にして検査用治具に装着されるが、上記端面 7 6 の寸法精度は十分良好であるため、分断されたセルを検査用治具に装着する場合と比べてアライメントが取りやすい。

10

【 0 2 1 1 】

次に、隣接するセルにおいて、同一信号を供給すべき配線を相互に結線した場合の構成を図 2 1 に示す。図 2 1 における母基板は、アクティブマトリクス基板 3 4 とほぼ類似した構成のアクティブマトリクス基板 3 4 - 2 がデータ線方向に複数枚連なった状態のものである。但し、上記母基板におけるアクティブマトリクス基板 3 4 - 2 では、検査端子 (3 9 a・3 9 b・3 2 R・3 2 G・3 2 B・4 0) に接続される各配線 (2 2 a、2 2 b、2 4、2 5、2 1 B、2 1 G、2 1 R) が各セル間において相互に結線されている。但し、データ線検査用制御信号線 2 5 は、走査線検査用制御信号線 2 4 に接続されているため、走査線検査用制御信号線 2 4 を介して結線されることとなる。

20

【 0 2 1 2 】

この場合、アライメント後や検査信号入力ピンのずれ等によって検査端子の何カ所において入力のコンタクトが悪くても、上記結線部分を介して隣接セルから信号が供給されるため、検査が可能となる。また、治具の製作コストを削減するために、間のセルの検査信号入力ピンを省略したり、信号入力端子のピッチが小さい場合には、隣接セルと交互に入力端子を設けても良い。例えば、図 2 1 の場合では、第 1 のセルにおいて 3 9 a、3 2 G、4 0、2 7 の検査端子を設け、第 2 のセルにおいて 3 9 b、3 2 B、3 2 R、2 7 の検査端子を設けることができる。これにより、検査信号の入力をしやすくしたり、あるいは検査用治具の製作コストを下げるができる。

30

【 0 2 1 3 】

また、図 2 1 の構成では、同一信号を供給すべき配線を相互に結線したことにより、各検査用信号配線 (2 2 a、2 2 b、2 4、2 5、2 1 B、2 1 G、2 1 R) には、個々のセルにおいて検査信号を入力する必要がなくなる。このため、各セル上部の検査用信号配線近傍に十分な空き領域が無い場合や、検査端子の配置領域が十分に確保されない場合等には、上記各検査端子を走査線側実装領域に配置するのではなく、マザーガラスの余白領域 7 5 に配置することもできる。

【 0 2 1 4 】

但し、この場合、上記余白領域 7 5 において各検査端子に信号入力できるように、検査前の段階で上記余白領域 7 5 に対向する部分の対向基板 1 8 を切断して取り除く必要がある。

40

【 0 2 1 5 】

上記各検査端子をマザーガラスの余白領域 7 5 に配置した構成の母基板を図 2 2 に示す。上記図 2 2 における母基板は、アクティブマトリクス基板 3 4 とほぼ類似した構成のアクティブマトリクス基板 3 4 - 3 がデータ線方向に複数枚連なった状態のものである。

【 0 2 1 6 】

上記母基板においては、対向基板 1 8 側の共通電極への対向基板用信号入力端子 2 7 は、上記各検査端子と同様に余白領域 7 5 に設けられており、コモン移転部 1 9 a・1 9 b を介して隣接セルの共通電極同士をアクティブマトリクス基板 3 4 - 3 側の配線を通じて接続する形状となっている。すなわち、上記コモン移転部 1 9 a・1 9 b は、隣接する 2 枚のセルにおける各対向基板 1 8 の下端部付近および上端部付近にそれぞれ設けられてお

50

り、コモン移転部 19 a と 19 b とがアクティブマトリクス基板 34 - 3 側の配線を通じて接続されている。また、上記アクティブマトリクス基板 34 - 3 側の配線部分には、液晶表示パネルの実駆動時に対向基板 18 に電圧を印加するための端子 p が形成されている。これにより、セルの分断後における液晶表示パネルの実駆動時には、上記端子 p からコモン移転部 19 a を介して対向基板 18 に電圧が印加される。

【0217】

さらにここでは、検査端子のそれぞれの配置とマザーガラスの端面 76 との位置関係を他の全ての機種と共通にしており、これによって、各セルのサイズなど規格が異なっても、全て共通の治具で検査を行なうことができる。このため、多機種少量生産の液晶表示パネルであっても、単一機種大量生産の場合と同様の検査を行なうことができ、生産性がよくなる。また、もとのマザーガラスの端面 76 に機械的にアライメントを取ることになるが、マザーガラスの寸法精度が十分良好であるので、信号入力的位置合わせが容易である上、該構造では入力端子の大きさを十分大きくすることができる。

10

【0218】

また、図 11 の例では、隣接セル間の各検査用配線の結線は単純な電氣的接続としたが、配置的に十分な余裕がある場合は、スイッチング素子を介して接続した方が望ましい場合もある。この場合、上記スイッチング素子のオンオフを切り替えるのみで非検査セルを選択できることになり、全セルを同時に検査する際に検査用配線の負荷が大きくなりすぎて不都合を生ずる場合や、何れかのセルに重大なリーク欠陥があって、このリーク電流が大きすぎて検査用配線に十分電圧がかからず、他のセルの検査にまで悪影響を及ぼす場合等に都合がよい。また、前述の電氣的検査を行なう場合には、これらセル間の切り替えを行ないつつ検査することによって、不良セルの特定が容易になる。

20

【0219】

尚、上記の説明では、複数のアクティブマトリクスセルをデータ線方向に連結したものを母基板としたが、走査線方向であっても手段方向ともに同様であり、したがって特許請求の範囲において記載の列状という表現もセルの連結の方向を規定するものではない。

【0220】

上記図 20 ないし図 22 の構成では、各データ線 3 は、検査用 T F T 26 a を介してデータ線検査用制御信号線 25 と検査用表示信号線、21 B、21 G、および 21 R とに接続されている。しかしながら、液晶表示パネルの実駆動時において各データ線 3 と検査用表示信号線 21 B、21 G、21 R とが導通することは、表示に悪影響を与える。このため、液晶表示パネルの実駆動時には、データ線検査用制御信号線 25 にオフ電位が与えられ、検査用 T F T 26 a は常にオフ状態となっている。

30

【0221】

これに対し、図 23 の構成では、各データ線 3 は検査用 T F T 26 a を介してデータ線検査用制御信号線 25、および検査用表示信号線 21 B、21 G、21 R に接続されるのではなく、一旦隣接セルまで延長してから折り返し、自セルの検査用表示信号線 21 B、21 G、21 R に直接接続される。なお、この場合、検査用 T F T 26 a が形成されないため、データ線検査用制御信号線 25 も不要となる。

【0222】

上記構造によると、母基板の状態では各データ線 3 は常に検査用表示信号線 21 B、21 G、21 R と接続されているため、各走査線 2 のみ前述と同様に検査用 T F T 26 b を介して信号を供給し、検査用表示信号線 21 B、21 G、21 R には通常の点灯検査と同様のデータ信号を与えれば、検査を行なうことができる。検査後、個々のセルに分断する際に、各データ線 3 の延長部はこの折り返し部分において切断されるので、各データ線 3 は検査用データ線から切り離され、個々の独立した配線となる。

40

【0223】

上記構造によると、検査用のスイッチング素子が大幅に減るため、検査用 T F T 部におけるデータ線間のリーク欠陥による歩留まり低下の懸念が大幅に減少し、また、信頼性上も都合がよい。また、検査用 T F T 26 a にかかる領域上の制約も改善される上、データ

50

線 3 への検査信号の入力抵抗が大幅に減少するため、より少ない書き込み時間での検査ができるなど、検査精度の向上にも貢献する。ちなみに該折り返し部は隣接セルに残留するが、これは電氣的になんら不具合を与えるものではなく、必要とあらば面取り等で取り除くこともできる。また、データ線方向でなく走査線方向にセルが連なる母基板構造とする場合には、隣接セルから折り返すのはデータ線でなく走査線であることは言うまでもない。

【 0 2 2 4 】

また、上記図 2 0 および図 2 1 の構成では、それぞれのセルにおける全ての検査端子 (3 9 a ・ 3 9 b ・ 3 2 R ・ 3 2 G ・ 3 2 B ・ 4 0 ・ 2 7) が、走査線側実装領域に対応する 1 辺に配置されているが、図 2 4 に示すように、対向する 2 辺に分けて配置することもできる。すなわち、図 2 4 に示す構成では、アクティブマトリクス基板 3 4 - 4 において検査端子 3 2 R ・ 3 2 G ・ 3 2 B ・ 4 0 ・ 2 7 が走査線側実装領域に対応する辺に配置されているが、検査端子 3 9 a ・ 3 9 b はこれと対向する辺に配置されている。このような場合においても、データ線側実装領域が対向基板 1 8 によってカバーされている状態で点灯検査および電氣的検査を通常通り行なうことができ、アクティブマトリクス型液晶表示パネルがデータ線方向に複数枚連なった母基板に対して検査が可能となる。

【 0 2 2 5 】

〔 実施の形態 4 〕

本発明に係る他の実施の形態を、図 7、図 8 に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態 1 ~ 3 にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【 0 2 2 6 】

すでに述べたように検査用 T F T 2 6 a ・ 2 6 b は、表示装置完成後は表示になんら寄与しないものであるばかりでなく、データ線 3 や走査線 2 はそれぞれ電氣的に独立したものである必要があることから、検査用 T F T 2 6 a , 2 6 b は表示装置完成後は十分に高い抵抗であることが必須である。

【 0 2 2 7 】

これを実現するため、表示中にはこれら検査用 T F T 2 6 a ・ 2 6 b を非導通にする信号を与えておくことが望ましく、検査用 T F T 2 6 a ・ 2 6 b が n 型である場合には、表示中はゲートにマイナスの電圧が与えられていることが望ましい。

【 0 2 2 8 】

そこで、図 7 に示す本実施の形態のアクティブマトリクス型液晶表示装置のアクティブマトリクス基板 3 5 では、パネル内部で接続された 1 本の検査用制御信号線 2 5 (2 4) の端が、アクティブマトリクス基板 3 5 における下端 (図において) にまで延設されている。その他の構成は、実施の形態 3 の図 6 に示したアクティブマトリクス基板 3 4 と同じである。

【 0 2 2 9 】

この下端は、ドライバ 2 0 への信号を供給する F P C を接続する領域であり、ここに 1 本の検査用制御信号線 2 5 (2 4) に信号を供給する端子 4 3 を設けて、これを F P C と接続しておき、外部から検査用 T F T 2 6 a ・ 2 6 b にマイナスの電圧を加えている。これにより、液晶表示装置の駆動時には必ず検査用 T F T 2 6 a ・ 2 6 b が遮断されている状態にあり、表示上不具合を生じない。

【 0 2 3 0 】

さらに、図 8 に示すアクティブマトリクス基板 3 6 のように、ゲートドライバ 2 0 b の駆動用電源の内のマイナス側の電源と検査用制御信号線 2 5 (2 4) を接続する構成とでもできる。

【 0 2 3 1 】

これは、ゲートドライバ 2 0 b やソースドライバ 2 0 a 等のドライバ 2 0 の I C には、この I C の内部のロジック回路内のスイッチング素子をオン / オフするための電源が必要であることを利用したもので、図 7 のアクティブマトリクス基板 3 5 の構成のように外部

から別に電圧を印加する必要がなく、かつ表示上不具合を生じない。

【0232】

このパネル内の接続は、ドライバ20の駆動用電源の内のマイナス側の電源のほか、ドライバ20からの出力の電圧レベルを外部から与える電源でもよく、また検査用TF T 26 a・26 bの特性によってはドライバ20に接地電位を与える配線と接続してもよい。

【0233】

〔実施の形態5〕

本発明に係る他の実施の形態を、図9に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態1～4にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0234】

前述の実施の形態1～4においては、検査用TF T 26 a・26 bは、対向基板18上のブラックマトリクスに相当する部分に設けられていたのに対し、本実施の形態のアクティブマトリクス型液晶表示装置では、検査用TF T 26 a・26 bの上には対向基板42のブラックマトリクス（図中、クロスハッチングにて示す）がなく、検査用TF T 26 a・26 bに光を照射することができるようになっている。

【0235】

この構造は以下のような利点がある。つまり、前述したように検査時には検査用TF T 26 a・26 bの抵抗値は低ければ低いほどよく、そのため検査用TF T 26 a・26 bのチャネル幅Wをチャネル長Lで除した値は大きくする必要がある。具体的にはデータ線3・3間のリーク抵抗を検知するには500 kΩ以下にする必要があり、これを実現するために前述の実施の形態2では、W/Lを200/5とした。このように大きな検査用TF T 26 a・26 bでは、これを設置したことによる不良の発生が懸念され、また、これによって良品率が低下することが許されないことは前述した通りである。

【0236】

また、例えば大型機種のCs on Gateの場合の様に、走査線容量が大きい場合を例に考察してみると、検査用TF T 26 bが600 pFの走査線容量をスイッチングすると、実駆動時のパルス幅25 μsに対して時定数が十分小さい3 μsとなるように検査用TF T 26 bの抵抗値を設定すると、5 kΩ以下でなければならない。これをMOS T F Tの一般的な電流の近似式である以下の式に従って導くとW/Lは1500以上でなければならない。

【0237】

$$I_d = (W/L) \mu C \{ (V_g - V_{th}) V_{ds} - V_{ds}^2 / 2 \}$$

ただし、ここでμは電子の移動度で0.5 cm²/Vs、Cは単位面積当たりのゲート絶縁膜9の容量で1.6 × 10⁻⁸ F/m²とした。

【0238】

また、走査線2の電圧を-10 Vおよび+15 Vとし、検査用制御信号線24（25）の印加電圧を20 Vとして電圧固定で抵抗値計算した。現実としてはLは最小で5 μm程度が限界であり、この場合Wは7500 μm以上となり、これは歩留りまで考慮すると実現は困難であると言わざるを得ない。

【0239】

そこで、検査用TF T 26 a・26 bに検査時だけ光を照射して電流値を増大させることによって、W/Lが小さくても必要な書き込み特性が得られるようにしたのである。

【0240】

すなわち、検査用TF T 26 a・26 bは半導体素子であり、これに光が当たると真性半導体中に電子・正孔対が発生する。TF Tがオンされた状態においては、真性半導体は十分に反転しているため、オフの場合の漏れ電流ほどの光感度は得られないが、それでも光の強度によっては5倍から10倍程度の電流増加があることが実験的に確認された。

【0241】

アクティブマトリクス基板34では、検査用TF T 26 a・26 bは一様にオン状態と

10

20

30

40

50

しており、検査用表示信号線 2 1 R・2 1 G・2 1 B や検査用走査信号線 2 2 a・2 2 b の信号の切り替えで点灯状態を変化させる方式であるため、検査が終わるまでの間は検査用 T F T 2 6 a・2 6 b をスイッチングする必要がなく、検査用 T F T 2 6 a・2 6 b に一様に強い光を照射し続けるだけでよい。

【 0 2 4 2 】

但し、検査時に検査用 T F T 2 6 a・2 6 b に光を当てるべく、対向基板 4 2 においてはブラックマトリクスをこれら検査用 T F T 2 6 a・2 6 b に重ならないように設けているので、実装後は遮光を考慮にいて外装部材を設計しておく必要がある。

【 0 2 4 3 】

〔実施の形態 6〕

本発明に係る他の実施の形態を、図 1 0 に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態 1 ～ 5 にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【 0 2 4 4 】

図 1 0 は、本実施の形態のアクティブマトリクス型液晶表示装置の平面模式図である。

【 0 2 4 5 】

図 1 0 に示すアクティブマトリクス基板 3 7 は、実施の形態 4 の図 7 に示したアクティブマトリクス基板 3 5 とほぼ同じ構成を有しているが、F P C と接続される前述の端子 4 3 が検査端子 4 0 としての機能も有し、かつ、この端子 4 3 と、検査用 T F T 2 6 a・2 6 b との間に、入力保護用の抵抗素子 4 4 が設けられている構成である。

【 0 2 4 6 】

これは、次のような理由による。すなわち、検査用制御信号線 2 4 (2 5) は、検査用 T F T 2 6 a・2 6 b のゲート電極とつながれているのみで他に電荷の逃げる経路がないため、一般の M O S トランジスタのゲートと同様にインピーダンスが非常に高い。したがって、この配線に静電気が入り込んだ場合、検査用 T F T 2 6 a・2 6 b のゲート - ドレイン間やゲート - ソース間に高電圧がかかることとなり、絶縁破壊が起こり、リーク欠陥をおこす恐れがある。

【 0 2 4 7 】

そこで、実施の形態 3 で述べたように、不要な信号が入るのを防ぐために各検査端子に絶縁テープ等を施す絶縁処理が有効であるが、図 1 0 の構成では、この端子 4 3 は検査後、検査用 T F T 2 6 a・2 6 b に遮断電圧を与えるべく F P C を通じて外部に導通される。

【 0 2 4 8 】

したがって、この液晶表示装置を外部の装置に装着したり取り扱う際に帯電した物体に触れる機会が多くなり、静電気不良の確率が高くなる。そして、この不良は液晶表示装置が実際に使用されるユーザの手元で発生する可能性があるため、出荷前の検査などで選別することができず極めて不都合であり、表示装置の構造面で何らかの対策を講じておく必要がある。

【 0 2 4 9 】

そこで、従来の表示装置における配線間の入力保護回路のように、トランジスタのゲートとソースを短絡して構成したダイオードを双方向につないで隣接配線に静電気を逃がすことが有効であり、図 1 0 に示すように、このアクティブマトリクス基板 3 7 では、検査用走査信号線 2 2 a・2 2 b 間、及び検査用表示信号線 2 1 R・2 1 G・2 1 B 間に、該ダイオード型の T F T からなる入力保護回路 4 5 をつないで静電気対策としている。

【 0 2 5 0 】

しかしながら、検査用制御信号線 2 4 (2 5) と、これら検査用走査信号線 2 2 a・2 2 b、及び検査用表示信号線 2 1 R・2 1 G・2 1 B の間には入力保護回路 4 5 を設けず、検査用制御信号線 2 4 (2 5) においては、端子 4 3 と検査用 T F T 2 6 a・2 6 b との間に入力保護用の抵抗素子 4 4 を設けている。

【 0 2 5 1 】

これは、検査時に検査用制御信号線 24 (25) にはプラスのバイアスを加えるため、ダイオード間に閾値を大きく越える電圧が印加されることによって、入力保護回路 45 を経路として電流が流れるため、検査用 T F T 26 a・26 b の各端子に所望の電圧がかからず、検査上不具合が生じる可能性が高いためである。

【0252】

この入力保護用の抵抗素子 44 の構造は、配線の一部を金属膜のかわりに半導体の n^+ 層で置き換えたもので、比抵抗が高いことによって高抵抗部を設けている。 n^+ 層の比抵抗は、 $1\text{ k}\Omega\text{ cm}$ 程度であり膜厚 300 とすると、パターンの長さとの比を 3:1 とすることで、抵抗は $1\text{ M}\Omega$ となる。この n^+ 層は、絵素 T F T 1 や検査用 T F T 26 a・26 b を形成する工程で同時に形成されるため、工程数の増加はない。

10

【0253】

このようにして入力部に高抵抗を接続しておくことで、静電気の経路の時定数を大きくしておき、検査用 T F T 26 a・26 b の破壊を防ぐことができる。

【0254】

ここでは、検査用制御信号線 24 (25) の静電容量は数百 pF 程度であるため、時定数は数百 μs であり、抵抗素子 44 を設けない場合のように一瞬のうちに静電気が検査用 T F T 26 a・26 b に達する場合とくらべて、破壊は極端に少なくなる。

【0255】

なお、図 10 においては、走査線検査用制御信号線 24 とデータ線検査用制御信号線 25 を基板上で導通しており、かつこれに電圧を印加する検査端子としての機能も有する端子 43 が F P C 部に延長されて形成されているため、入力保護用の抵抗素子 44 は F P C のすぐ内側に設けているが、F P C 部ではなく空き領域に検査端子が設けられている場合には、その検査端子と検査用 T F T 26 a・26 b の間に入力保護用の抵抗素子 44 を設けるべきである。

20

【0256】

また、図 1、図 3、図 5 に示した構成のように、走査線検査用制御信号線 24 とデータ線検査用制御信号線 25 とが導通していない別々の場合は、それぞれの検査端子 41・40 と検査用 T F T 26 a・26 b との間に入力保護用の抵抗素子 44 を設けることが有効である。

【0257】

30

また、それら検査用制御信号線 24・25 同士の間も前述のダイオード型の T F T を用いた入力保護回路 45 を介して接続しておくことで、どちらか 1 本の配線に入った静電気を他方に逃がすことができるので、より有効な静電気対策となる。なお、このようなダイオード型の T F T を用いた入力保護回路 45 は、絵素 T F T 1 の作製工程で同時に作製できるので、工程数の増加はない。

【0258】

また、図 7 の構成のように、検査用の制御信号を入力する検査端子 40 と、実装後に検査用 T F T 26 a・26 b を遮断するための電圧を印加すべき端子 43 が別々に設けられている場合には、そのそれぞれ入力部と検査用 T F T 26 a・26 b との間に入力保護用の抵抗素子 44 を設けることが望ましい。

40

【0259】

そして、以上のような構成では、検査の際、検査用制御信号の入力は抵抗素子 44 を介して行われるが、既に述べたように制御信号はプラスの直流電圧が与えられるため、該抵抗素子 44 があることによる不具合は発生しない。また、検査後のドライバ 20 が実装された段階においても、該抵抗素子 44 を介して端子 43 からマイナスの電圧が与えられるが、これも直流であるため時定数などは考慮する必要がないので、抵抗素子 44 による不具合は生じない。

【0260】

〔実施の形態 7〕

本発明に係る他の実施の形態を、図 11 ~ 図 13 に基づいて説明すれば、以下の通りで

50

ある。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態 1 ~ 6 にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0261】

図 11 は、本実施の形態のアクティブマトリクス型液晶表示装置の平面模式図である。

【0262】

図 11 に示すアクティブマトリクス基板 38 は、実施の形態 4 の図 8 に示したアクティブマトリクス基板 36 とほぼ同じ構成を有しているが、検査用制御信号線 24 (25) がゲートドライバ 20b の駆動用電源の内のマイナス側の電源と接続される配線に、入力保護回路 46 が設けられた構成である。静電気はこの保護回路 46 の抵抗値と検査用制御信号線 24 (25) の静電容量と、外部回路における電源系統の静電容量からなる時定数によって遅延し、破壊が防止される。

10

【0263】

そして、この入力保護回路 46 は、前述の入力保護用の抵抗素子 44 のような単純な線形素子のかわりに非線形素子であるダイオードからなる。

【0264】

図 12 に、入力保護回路 46 の回路図を示す。入力保護回路 46 は、順方向をそれぞれ逆の方向にもつダイオード $D_1 \cdot D_2$ を並列に配置してなる抵抗回路 46a を構成単位として複数個直列につなげた構成である。該ダイオード $D_1 \cdot D_2$ を用いた入力保護回路 46 のような回路は、実施の形態 6 で前述した入力保護回路 45 ように配線の静電気対策として一般に用いられているもので、絵素 TFT1 と同工程で、ゲートとソースを短絡して 2 端子素子としたダイオード型 TFT を用いる。図 13 に、図 12 の回路図を、トランジスタレベルで表わした回路図を示す。

20

【0265】

前述の実施の形態 6 のアクティブマトリクス基板 37 に備えられた入力保護用の抵抗素子 44 の場合、静電気の電圧によらず抵抗値が一定であるため、設計しやすいという利点があるが、工程数の低減を目的として n^+ 層の形成にかかるフォトリソ工程を削減し、その上層のソース、ドレイン電極を構成する金属膜をフォトレジストの代わりとする場合等のように、高抵抗の配線を形成することが困難な場合には実現できない。

【0266】

さらに、このような工程上の都合を無視したとしても、次の点から本実施の形態のような非線形素子からなる構造は利点がある。

30

【0267】

すなわち、抵抗素子 44 のような高抵抗素子の場合には、静電気が加わって過電流が該抵抗素子 44 を流れた場合、ここで発生するジュール熱によって抵抗素子 44 が融解され、電氣的に離れた状態となる。このような状態となると、検査用 TFT 26a, 26b を遮断する電圧を印加することができず、信頼性を保証する上で問題である。

【0268】

ところが、本実施の形態のように、ダイオード $D_1 \cdot D_2$ でこれを構成した場合は、ダイオード $D_1 \cdot D_2$ に高電圧が加わった段階で、半導体層が劣化すると同時にダイオード $D_1 \cdot D_2$ のゲート絶縁膜が破壊され、ダイオード $D_1 \cdot D_2$ の両端は短絡状態となりやすい。すなわち、仮に静電気によって入力保護回路 46 が破壊されたとしても、実装後に外部回路を駆動するための基板上の配線の内の出力電圧のローレベルを規定する電圧が加えられる配線と検査用制御信号線 24 (25) は電氣的に接続されており、検査用 TFT 26a・26b が及ぼす悪影響の心配はなくなる。

40

【0269】

ちなみに、本実施の形態の入力保護回路 46 では、一対のダイオード $D_1 \cdot D_2$ からなる抵抗回路 46a を複数個直列につなげた状態に設置しているのは、仮に静電気で一段目の抵抗回路 46a のダイオード $D_1 \cdot D_2$ が破壊されても、次段目の抵抗回路 46a によって保護抵抗としての機能を維持するための構造である。

【0270】

50

このような入力保護回路 4 6 を、図 1 0 に示した実施の形態 6 のアクティブマトリクス基板 3 7 における抵抗素子 4 4 の代わりに設けることもできる。

【 0 2 7 1 】

この場合、検査の際に検査用の制御信号の入力は入力保護回路 4 6 を介して行われるが、既に述べたように制御信号はプラスの直流電圧が与えられ、また、検査後のドライバ 2 0 が実装された段階においても、入力保護回路 4 6 を介して端子 4 3 からマイナスの電圧が与えられ、これも直流であるため時定数などは考慮する必要がないので、入力保護回路 4 6 による不具合は生じない。

【 0 2 7 2 】

但し、1 段の抵抗回路 4 6 a あたりダイオード $D_1 \cdot D_2$ の閾値に相当する電圧が入力保護回路 4 6 にかかるため、検査用 T F T 2 6 a $\cdot$ 2 6 b を十分に機能させるためには、入力保護回路 4 6 は多くとも 5 段程度以下におさめておくべきである。

【 0 2 7 3 】

〔実施の形態 8〕

本発明に係る他の実施の形態を、図 2 5 ~ 図 2 9 に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態 1 ~ 7 にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【 0 2 7 4 】

アクティブマトリクス基板においては、各バスラインや絵素スイッチング素子を静電気から守る目的で、ある特定ラインにかかった静電気を他のバスラインに逃がし、パネル全体に電荷を分散させることにより、特定箇所の静電破壊を防ぐ構造がある。もちろん、バスラインにまたがる電流パスは、ある程度高抵抗でなければ表示上不具合を生じるため、各バスラインは通常数 $M \Omega$ 以上の抵抗素子で接続されている。ところが、上記構造では、検査時には複数本のバスラインを束ねて信号を供給するため、これらの抵抗素子は複数個並列に並ぶことになり、実質の抵抗値が低下して検査上不具合を生じることがある。

【 0 2 7 5 】

図 2 5 は、本実施の形態における走査線 2 と検査用走査信号線 2 2 a $\cdot$ 2 2 b の一部を示したものである。走査線 2 は偶数ライン、奇数ラインごとにそれぞれ検査用走査信号線 2 2 a $\cdot$ 2 2 b に接続されている。また、各走査線間は抵抗素子 7 8 で接続されており、これを流れる電流を $i / 2$ とする。この場合、1 本の走査線に流れ込む電流は i となり、検査用走査信号線全体を流れる電流は $n i / k$ となる。但し、 n は走査線 2 の本数、 k は検査用走査信号線の本数であって本実施の形態の場合は $k = 2$ である。この $n i / k$ の電流によって、検査用走査信号線での電圧降下が発生し、走査線に所定の電圧がかからなくなる。尚、上記検査用走査信号線 2 2 a $\cdot$ 2 2 b は、検査後において分断線 7 7 で分断される。

【 0 2 7 6 】

図 2 5 において 1 対の走査線 2 $\cdot$ 2 に注目した場合の等価回路を図 2 6 に示す。ただし、ここでは検査用走査信号線の抵抗値を R とし、入力端（図では、 V_{gh} 、 V_{gl} と記述、これはこの部分の印加電圧でもある）近傍に $R / 2$ の抵抗値を置いた。また、全ての走査線 2 は検査用走査信号線 2 2 a $\cdot$ 2 2 b の中間点に集中して配置されていると近似した。この近似は後に述べる試作結果によって、妥当であることが確認された。

【 0 2 7 7 】

図 2 6 において各抵抗を流れる電流から、各部の電圧を容易に求めることができ、各走査線 2 に実際にかかる電圧は入力を V_{gh} 、 V_{gl} とした時、

【 0 2 7 8 】

【数 1】

$$v_o - v_e = \frac{r_d / 2}{R (n / k) + r_d / 2} \times (V_{gh} - V_{gl})$$

10

20

30

40

【0279】

であることが求まる。但し、 v_o 、 v_e は上記図26に示された一对の走査線のそれぞれにかかる電圧、 r_d は抵抗素子78の1個あたりの抵抗値である。数1より明らかなように、これら一对の走査線間における電位差($v_o - v_e$)は、検査用走査信号線22a・22bの入力端子に与えられる印加電圧 V_{gh} 、 V_{gl} の電位差よりも小さくなる。但し、最低でも印加電圧の8割は走査線にかかることが望ましい。走査線にかかる電圧がこれより小さい場合、絵素スイッチング素子が十分に導通せず、オン不良画素の見極めに不具合を生じ、検査の精度を著しく低下させる。このことから以下の式を満たすことが必要である。

【0280】

10

【数2】

$$v_o - v_e = \frac{8}{10} \times (V_{gh} - V_{gl})$$

【0281】

これら2式から関係を導くと、以下の式を満たす必要があることがわかる。

【0282】

【数3】

$$R < (r_d / 8) / (n / k)$$

20

【0283】

尚、上記説明は走査線について考察したものであるが、これはデータ線についても同様のことが言える。すなわち、隣接するデータ線3・3間に抵抗素子を配置し、前記各抵抗素子の抵抗値を r_d 、データ線3の本数を n 、検査用表示信号線の本数を k 、検査用表示信号線の抵抗値を R とした場合、これらの値は数3を満たす必要がある。

【0284】

ところで、上記抵抗素子78は図27に示すように、トランジスタのゲートとドレインとを接続してダイオード特性を示す非線形素子を双方向に並列に配置したものとすることが多い。これは、該抵抗素子78を絵素トランジスタと同工程で作成することができ、工程数の増加を防ぐことができるという効果が得られる以外に、弱電圧に対しては高抵抗で、静電破壊を起こすような強電圧に対しては低抵抗になるという特性が、保護用の抵抗素子としては好都合であることによる。

30

【0285】

この場合でも、検査用走査信号線22a・22bの電圧降下まで考慮して、実際に非線形素子にかかる電圧とそのときの電流を計算して設計すれば、上記と同様の考え方が通用する。具体的には、移動度0.5、 $V_{th} = 1V$ のトランジスタで抵抗素子78を形成し、 $V_{gh} = 15V$ 、 $V_{gl} = -10V$ 、検査用走査信号線の全抵抗値 $5k\Omega$ 、走査線数220本で計算したところ、抵抗素子78のトランジスタにおけるチャネル幅およびチャネル長さの比は3.25以下でなければならないことが算出された。逆に抵抗素子78のトランジスタにおけるチャネル幅およびチャネル長さの比が3.25のとき、この抵抗素子を流れる電流の大きさに応じておこる検査用走査信号線での電圧降下は、 V_{gh} 側 V_{gl} 側それぞれ2.5Vずつであり、各走査線2にかかる電圧(抵抗素子の両端にかかる電圧)はそれぞれ12.5V、-7.5V(H_{igh} と L_{ow} の差は印加電圧の8割)である。したがって抵抗素子78には20Vかかることになり、この電圧における抵抗値は4.4M Ω である(この時、抵抗素子1本あたりの電流量 $i/2$ は4.5 μA であり、検査用走査信号線には $110 \times i = 1mA$ 流れる。したがって、検査用走査信号線での電圧降下は $1mA \times 5k\Omega / 2 = 2.5V$ となり、上述の電圧降下量と一致しているのがわかる)。抵抗素子78の抵抗値がこの4.4M Ω より小さい場合には、検査用走査信号線にはより大きな電流が流れ、結果的に検査用走査信号線での電圧降下がさらに大きくなるため、各走査線にかかる電圧はさらに小さくなり(印加電圧の8割未満)、検査上の不具合を

40

50

生ずる。したがって、この $r_d = 4.4 \text{ M}\Omega$ と $n = 110$ 、 $k = 2$ という値を数 3 の右辺に代入すると、 $5 \text{ k}\Omega$ となっており、検査用走査信号線 R の満たすべき値の最小値であるという上記計算結果と一致する。

【0286】

実際にこのような液晶表示パネルを作成したところ、検査用配線を用いて検査をおこなったときの結果と、実装部材を実装して実駆動した時の見え方とはよく一致した。さらに、検査用配線を用いて検査する際、わざと抵抗素子 78 の部分に光をあてて抵抗値を下げてみたところ、パネルによっては点欠陥が実駆動のときより多く視認されるものがあり、検査の精度が悪くなることが分かった。

【0287】

図 28 は、各走査線 2 に対して検査用 TFT 26b を介して検査用走査信号線 22a・22b から検査用信号が供給される場合である。また、図 28 において 1 対の走査線 2・2 に注目した場合の等価回路を図 29 に示す。この場合、検査用 TFT 26b の抵抗値も考慮に入れなければならない、上記と同様の考え方により、 v_o および v_e は次式のようになる。

【0288】

【数 4】

$$v_o - v_e = \frac{r_d / 2}{R(n/k) + 2r_{tr} + r_d / 2} \times (V_{gh} - V_{gl})$$

【0289】

但し、ここでは検査用 TFT 26b の抵抗値を r_{tr} としている。したがって、抵抗素子 78 の抵抗値の満たすべき条件は以下になる。

【0290】

【数 5】

$$R < (r_d / 8 - 2r_{tr}) / (n/k)$$

【0291】

具体的には、移動度 0.5 、 $V_{th} = 1 \text{ V}$ のトランジスタで抵抗素子 78 および検査用 TFT 26b を形成し、検査用 TFT 26b のチャネル幅およびチャネル長さをそれぞれ $200 \mu\text{m}$ 、 $7 \mu\text{m}$ 検査用スイッチング素子を導通させるために走査線検査用制御信号線に与える電圧 2.5 V とし、 $V_{gh} = 1.5 \text{ V}$ 、 $V_{gl} = -1.0 \text{ V}$ 、検査用走査信号線の抵抗値 $5 \text{ k}\Omega$ 、走査線数 220 本で計算したところ、抵抗素子 78 のトランジスタのチャネル幅、チャネル長さの比は 1.6 以下でなければならないことが算出された。逆に抵抗素子 78 のトランジスタにおけるチャネル幅およびチャネル長さの比が 1.6 のとき、この抵抗素子を通る電流の大きさに応じておこる検査用走査信号線および検査用スイッチング素子 26b での電圧降下は、 V_{gh} 側 V_{gl} 側それぞれ 3.1 V 、 1.9 V であり、各走査線 2 にかかる電圧（抵抗素子の両端にかかる電圧）はそれぞれ 11.9 V 、 -8.1 V （ H_{igh} と L_{ow} の差は印加電圧の 8 割）である。したがって抵抗素子 78 には 20 V がかかることになり、この電圧における抵抗値は $8.7 \text{ M}\Omega$ である（この時、抵抗素子 1 本あたりの電流量 $i/2$ は $2.3 \mu\text{A}$ であり、検査用走査信号線には $110 \times i = 0.51 \text{ mA}$ 流れる。したがって、検査用走査信号線での電圧降下は $0.51 \text{ mA} \times 5 \text{ k}\Omega / 2 = 1.3 \text{ V}$ となる。またこの条件における検査用スイッチング素子 26b のソース・ドレイン間抵抗は V_{gh} 側 V_{gl} 側でそれぞれ $396 \text{ k}\Omega$ 、 $136 \text{ k}\Omega$ であり、これらによる電圧降下量はそれぞれ $396 \text{ k}\Omega \times i = 1.8 \text{ V}$ 、 $136 \text{ k}\Omega \times i = 0.6 \text{ V}$ であり、検査用走査信号線での電圧降下と検査用スイッチング素子での電圧降下の和は、 V_{gh} 側 V_{gl} 側ともに上述の電圧降下量と一致していることがわかる）。抵抗素子 78 の抵抗値がこの $8.7 \text{ M}\Omega$ より小さい場合には、検査用走査信号線にはより大きな電流が流れ、結果的に検査用走査信号線および検査用スイッチング素子での電圧降下がさらに大きくなるため

10

20

30

40

50

、各走査線にかかる電圧はさらに小さくなり（印加電圧の 8 割未満）、検査上の不具合を生ずる。したがって、この $r_d = 8.7 \text{ M}\Omega$ 、 $r_{tr} = (396 \text{ k}\Omega + 136 \text{ k}\Omega) / 2 = 0.27 \text{ M}\Omega$ 、 $n = 110$ 、 $k = 2$ という値を数 5 の右辺に代入すると、 $5 \text{ k}\Omega$ となっており、検査用走査信号線 R の満たすべき値の最小値であるという上記計算結果と一致する。

【0292】

実際にこのような液晶表示パネルを作成したところ、検査用配線を用いて検査をおこなったときの結果と、実装部材を実装して実駆動した時の見え方とはよく一致した。さらに、検査用配線を用いて検査する際、わざと抵抗素子 78 の部分に光をあてて抵抗値を下げてみたところ、パネルによっては点欠陥が実駆動のときより多く視認されるものがあり、検査の精度が悪くなることが分かった。

10

【0293】

尚、上記説明は検査用 TFT を設けた場合に走査線について考察したものであるが、これはデータ線についても同様のことが言える。すなわち、隣接するデータ線 3・3 間に抵抗素子を配置し、前記各抵抗素子の抵抗値を r_d 、各データ線検査用スイッチング素子 22a の抵抗値を r_{tr} 、データ線 3 の本数を n 、検査用表示信号線の本数を k 、検査用表示信号線の抵抗値を R とした場合、これらの値は数 5 を満たす必要がある。

【0294】

〔実施の形態 9〕

本発明に係る他の実施の形態を、図 30、図 31 に基づいて説明すれば、以下の通りである。尚、説明の便宜上、前記の従来技術の説明、及び実施の形態 1～8 にて示した部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

20

【0295】

図 30 は、本実施の形態における走査線 2 と検査用走査信号線 22a・22b の一部を示したものである。走査線 2 は偶数ライン、奇数ラインごとにそれぞれ検査用走査信号線 22a・22b に接続されている。また、各走査線間は静電気からパネルを守る目的で抵抗素子 78 で接続されているが、図 25 の場合と異なり隣接走査線間ではなく、同一の検査用走査信号線に接続されている走査線ごとに抵抗素子 78 で結ばれている。この構造により、抵抗素子 78 には、検査中に電圧がかからず電流が流れないため、静電気を逃す構造を維持しつつも、抵抗素子 78 を電流が流れることによる検査用走査信号線での電圧降下がなく、検査精度が更に向上する。また、上記検査用走査信号線 22a・22b は、検査後において分断線 77 で分断される。

30

【0296】

図 31 は、同様の構成を検査用表示信号線 21R、21G、21B に当てはめた場合の図である。図 31 の構成では、検査用 TFT 26a を用いて検査する場合の構造を図示しているが、抵抗素子 78 を同一の検査用表示信号線に接続されたデータ線ごとに接続する点では同じである。ただし、検査用 TFT 26a における電圧降下がある分、検査後分断して検査用配線から開放する場合より、さらに、本形態の効果が大きくなる。

【0297】

尚、図 31 の構成では、検査用表示信号線は 3 本設けられているので、抵抗素子 78 もおのずと 3 本ごとに接続されることになる。また、RGB 各色ごとに抵抗素子 78 で結ばれているので、例えば抵抗素子 78 が前述の非線形素子で形成されている場合などで、使用しているうちに微小なリークが発生した場合でも、同色間での隣接リークであるため表示上視認されにくく都合がよい。

40

【図面の簡単な説明】

【0298】

【図 1】本発明の実施の一形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図 2】(a)～(d)は、図 1 のアクティブマトリクス型液晶表示装置に備えられる液晶表示パネルの点灯検査時に印加される各信号のタイミングチャートである。

50

【図 3】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図 4】(a) ~ (f) は、図 3 のアクティブマトリクス型液晶表示装置に備えられる液晶表示パネルの点灯検査時に印加される各信号のタイミングチャートである。

【図 5】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図 6】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図 7】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

10

【図 8】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図 9】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図 10】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図 11】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

【図 12】図 11 に示すアクティブマトリクス型液晶表示装置における入力保護回路の回路図である。

20

【図 13】図 11 に示すアクティブマトリクス型液晶表示装置における入力保護回路の回路図である。

【図 14】アクティブマトリクス型液晶表示装置を構成するアクティブマトリクス基板の 1 絵素部の平面図である。

【図 15】アクティブマトリクス型液晶表示装置を構成するアクティブマトリクス基板の要部断面図である。

【図 16】従来のアクティブマトリクス型液晶表示装置の平面模式図である。

【図 17】従来の他のアクティブマトリクス型液晶表示装置の等価回路図である。

【図 18】スイッチング素子の特性を示すグラフである。

【図 19】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の平面模式図である。

30

【図 20】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の母基板の平面模式図である。

【図 21】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の母基板の平面模式図である。

【図 22】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の母基板の平面模式図である。

【図 23】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の母基板において、隣接する液晶パネルの接続部を示す平面模式図である。

【図 24】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置の母基板の平面模式図である。

40

【図 25】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置において、走査線、検査用走査信号線、および走査線間に接続される抵抗素子の関係を示す説明図である。

【図 26】上記図 25 の一部を示す等価回路図である。

【図 27】上記図 21 の抵抗素子を非線形素子で構成した場合の一例を示す回路図である。

【図 28】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置において、走査線、走査線検査用スイッチング素子、検査用走査信号線、および走査線間に接続される抵抗素子の関係を示す説明図である。

50

【図 29】上記図 28 の一部を示す等価回路図である。

【図 30】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置において、走査線、検査用走査信号線、および走査線間に接続される抵抗素子の関係を示す説明図である。

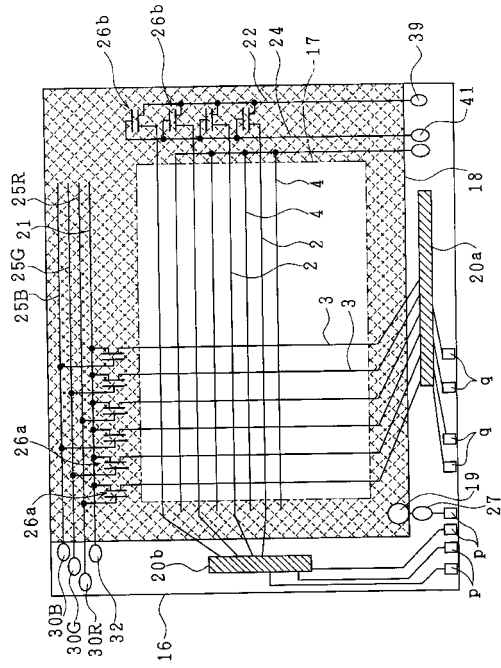
【図 31】本発明の実施の他の形態であるアクティブマトリクス型液晶表示装置において、データ線、データ線検査用スイッチング素子、検査用表示信号線、およびデータ線間に接続される抵抗素子の関係を示す説明図である。

【符号の説明】

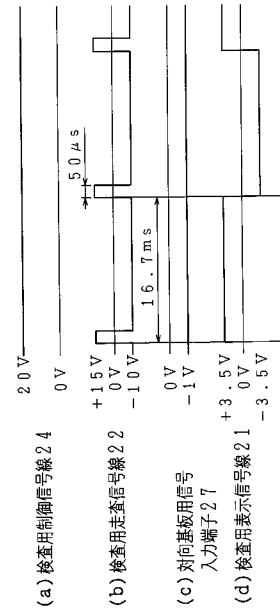
【0299】

1	絵素 T F T (絵素スイッチング素子)	10
2	走査線	
3	データ線	
4	補助容量配線	
7	絶縁性基板	
14	絵素電極	
16	アクティブマトリクス基板	
18	対向基板	
20	ドライバ(外部回路)	
21	検査用表示信号線	
21R	検査用表示信号線	20
21G	検査用表示信号線	
21B	検査用表示信号線	
22	検査用走査信号線	
22a	検査用走査信号線	
22b	検査用走査信号線	
24	走査線検査用制御信号線	
25	データ線検査用制御信号線	
25R	データ線検査用制御信号線	
25G	データ線検査用制御信号線	
25B	データ線検査用制御信号線	30
26a	検査用 T F T (データ線検査用スイッチング素子)	
26b	検査用 T F T (走査線検査用スイッチング素子)	
32B、32G、32R、39a、39b、40、27	検査端子	
44	抵抗素子	
46	入力保護回路(抵抗素子)	
78	抵抗素子	

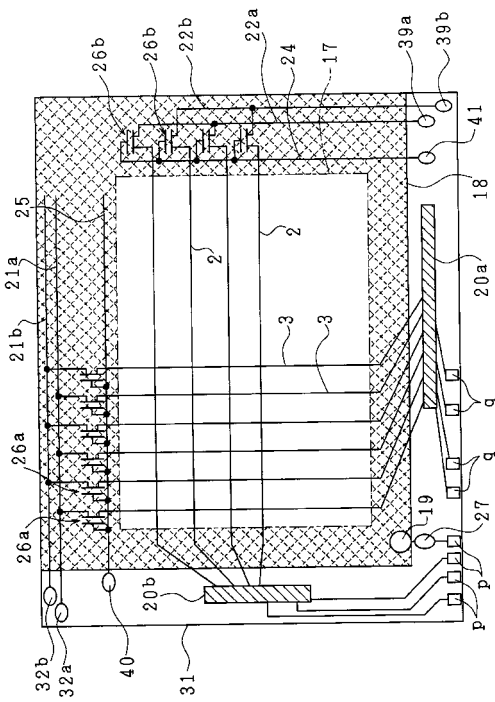
【 図 1 】



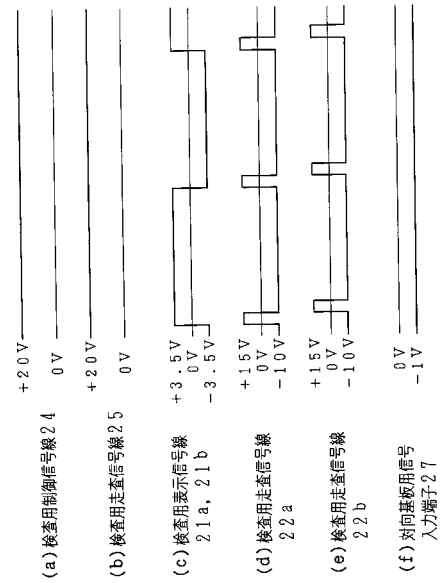
【 図 2 】



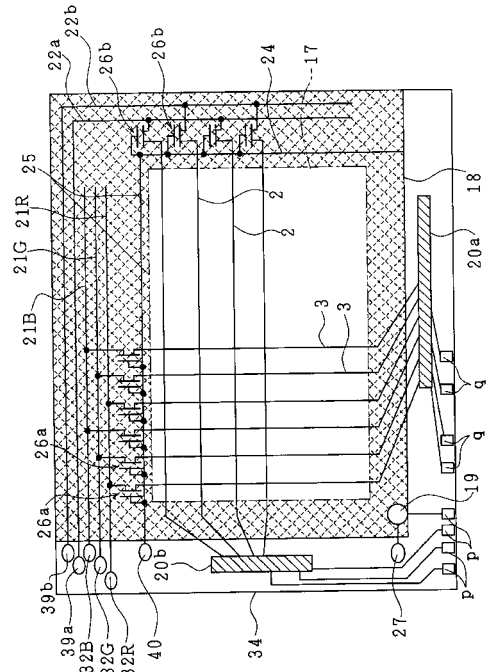
【 図 3 】



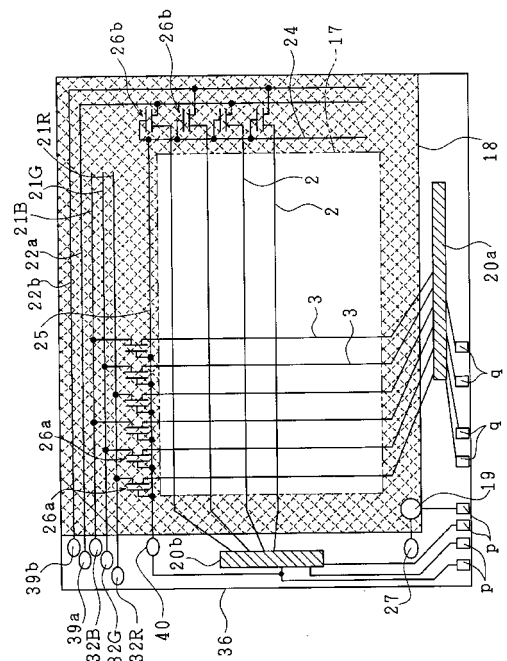
【 図 4 】



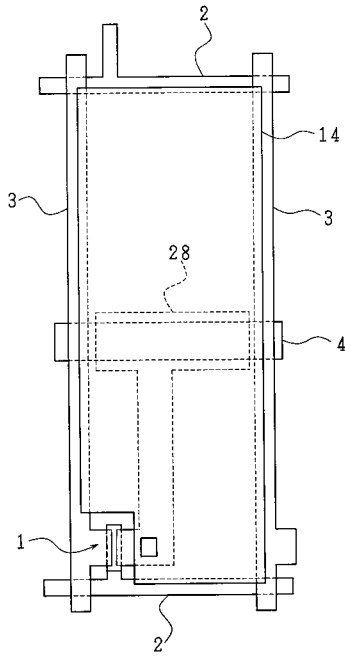
【 図 6 】



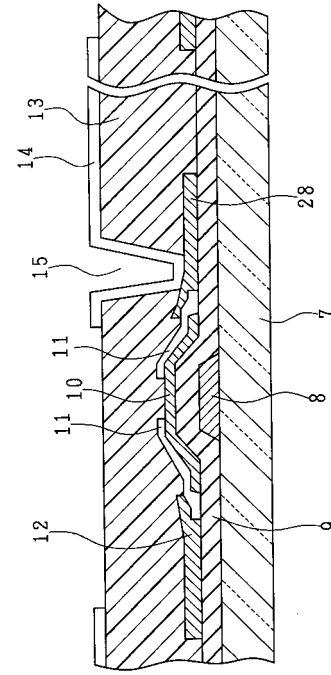
【 図 8 】



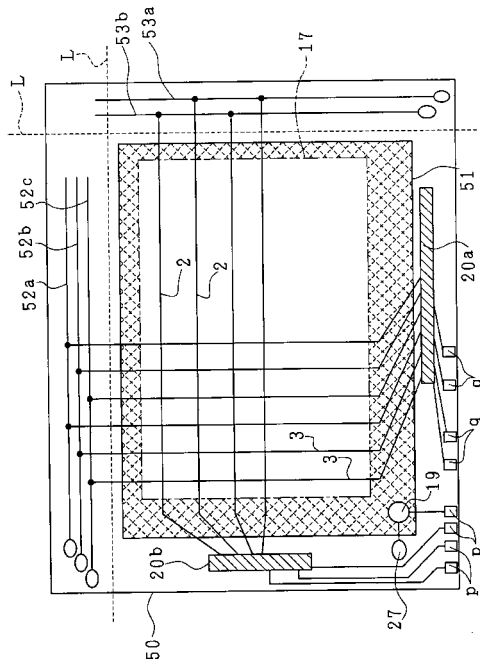
【図 14】



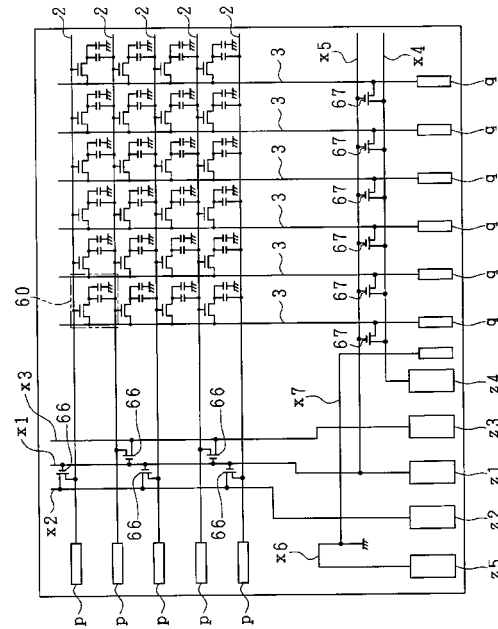
【図 15】



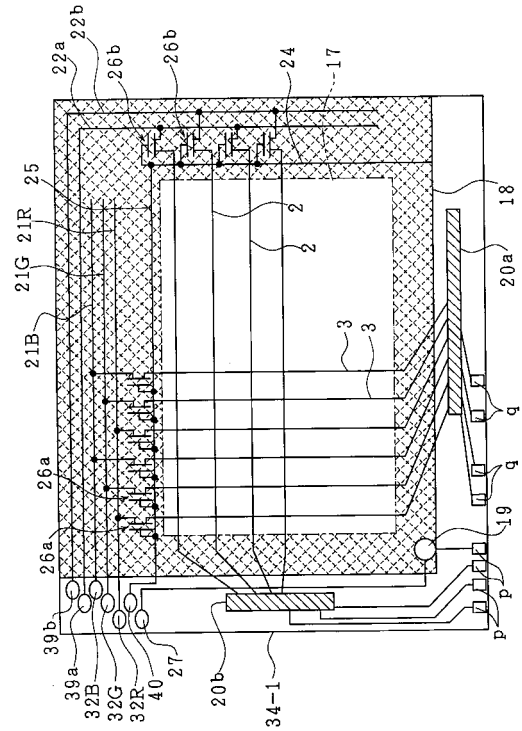
【図 16】



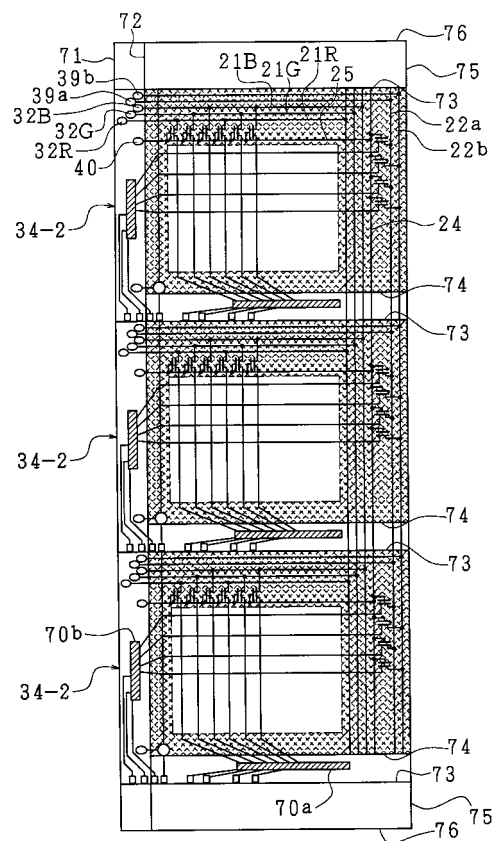
【図 17】



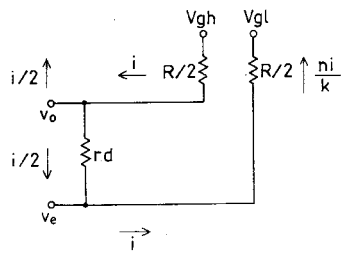
【 図 1 9 】



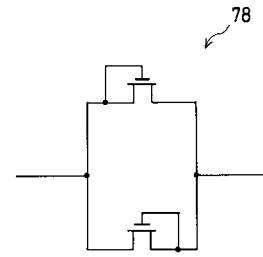
【 図 2 1 】



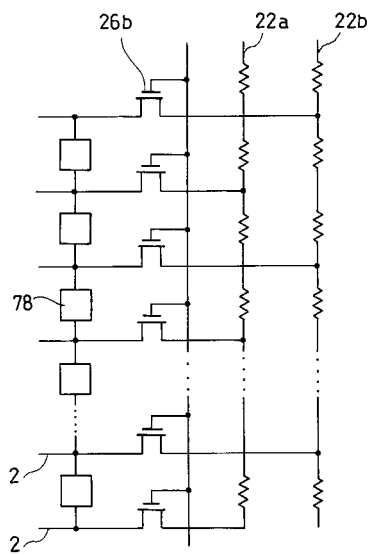
【図 26】



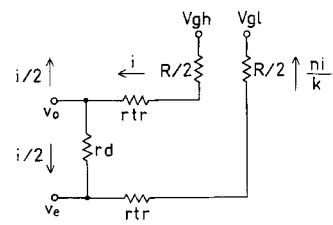
【図 27】



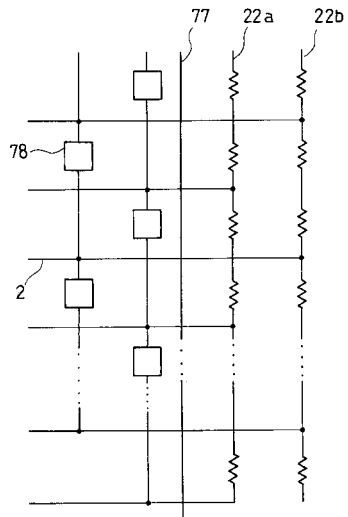
【図 28】



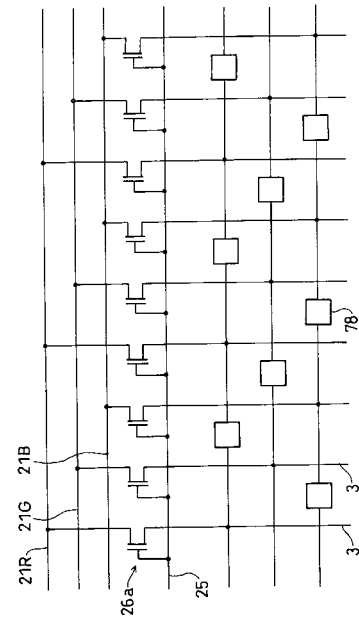
【図 29】



【図 30】



【図 31】



フロントページの続き

- (72)発明者 島田 尚幸
大阪府大阪市阿倍野区長池町2番22号 シャープ株式会社内
- (72)発明者 明比 康直
大阪府大阪市阿倍野区長池町2番22号 シャープ株式会社内
- (72)発明者 橋 誠
大阪府大阪市阿倍野区長池町2番22号 シャープ株式会社内

審査官 金高 敏康

- (56)参考文献 特開平06-186586(JP,A)
特開平05-005866(JP,A)
特開平07-333275(JP,A)
特開平10-026750(JP,A)
特開平06-051347(JP,A)
特開平08-101397(JP,A)
特開平09-297321(JP,A)
特開平05-307192(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368
G01R 31/00
G02F 1/13

专利名称(译)	有源矩阵型液晶显示面板及其检测方法		
公开(公告)号	JP4252528B2	公开(公告)日	2009-04-08
申请号	JP2004353112	申请日	2004-12-06
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	永田尚志 島田尚幸 明比康直 橘誠		
发明人	永田 尚志 島田 尚幸 明比 康直 橘 誠		
IPC分类号	G02F1/1368 G01R31/00 G02F1/13		
FI分类号	G02F1/1368 G01R31/00 G02F1/13.101		
F-TERM分类号	2G036/AA25 2G036/BA33 2G036/CA10 2H088/FA13 2H088/HA08 2H088/HA12 2H088/HA14 2H088/MA03 2H088/MA20 2H092/GA59 2H092/GA60 2H092/JA24 2H092/JB51 2H092/JB65 2H092/JB69 2H092/JB77 2H092/MA57 2H092/MA58 2H092/NA14 2H092/NA27 2H092/NA30 2H092/PA08 2H092/PA09 2H192/AA24 2H192/BC31 2H192/CB05 2H192/DA02 2H192/DA12 2H192/DA91 2H192/EA32 2H192/FA44 2H192/FB22 2H192/GA31 2H192/GA42 2H192/HA93 2H192/HB03 2H192/HB04 2H192/HB05 2H192/HB13 2H192/HB23		
代理人(译)	木岛隆一 金子 一郎		
优先权	1998082019 1998-03-27 JP		
其他公开文献	JP2005122209A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种有源矩阵型液晶显示面板，通过执行单色显示，无需增加不必要的区域，通过切割这些区域来增加工艺和缺陷单元，从而实现更高精度的检查，并且能够防止有缺陷的单元流出和生产成本的降低。解决方案：用于切换检查用显示信号或检查用扫描信号的供电的检查用TFT 26a和26b分别离散地连接到多条数据线3和多条扫描线2。用于将检查用显示信号提供给连接到数据线3的检查用TFT2a的检查用显示信号线21共同连接到各个元件，另一方面，用于输入的检查用控制信号线用于导通/截止检查用TFT的控制信号26a按照显示颜色设置成三片，25R，25G和25B。Ž

【图 3】

