

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4235611号
(P4235611)

(45) 発行日 平成21年3月11日(2009.3.11)

(24) 登録日 平成20年12月19日(2008.12.19)

(51) Int.Cl.	F I	
GO2F 1/1368 (2006.01)	GO2F 1/1368	
GO2F 1/1343 (2006.01)	GO2F 1/1343	
GO2F 1/1345 (2006.01)	GO2F 1/1345	
HO1L 29/786 (2006.01)	HO1L 29/78	612A
HO1L 21/768 (2006.01)	HO1L 21/90	W
請求項の数 9 (全 10 頁) 最終頁に続く		

(21) 出願番号 特願2004-509505 (P2004-509505)
 (86) (22) 出願日 平成14年9月17日(2002.9.17)
 (65) 公表番号 特表2005-528641 (P2005-528641A)
 (43) 公表日 平成17年9月22日(2005.9.22)
 (86) 国際出願番号 PCT/KR2002/001741
 (87) 国際公開番号 W02003/102682
 (87) 国際公開日 平成15年12月11日(2003.12.11)
 審査請求日 平成17年9月15日(2005.9.15)
 (31) 優先権主張番号 2002/31298
 (32) 優先日 平成14年6月4日(2002.6.4)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 503447036
 サムスン エレクトロニクス カンパニー
 リミテッド
 大韓民国キョンギード, スウォン-シ, ヨ
 ントン-ク, マエタン-ドン 416
 (74) 代理人 110000408
 特許業務法人高橋・林アンドパートナーズ
 (72) 発明者 ジョン, ジン
 大韓民国 キョンギード, 431-088
 アンヤン-シティ, ドンガン-ク, ガル
 サン-ドン, サム・マウル・サンヨン・ア
 パートメント 202-602

最終頁に続く

(54) 【発明の名称】 液晶表示装置用薄膜トランジスタアレイ基板

(57) 【特許請求の範囲】

【請求項1】

基板、

前記基板上に形成され、ゲート線及び前記ゲート線に接続されているゲート電極を含み、ゲート信号が伝達されるゲート配線、

前記基板上に形成されて共通電圧が伝達される保持容量用配線、

前記基板上部に形成されて前記ゲート線及び前記保持容量用配線を覆うゲート絶縁膜、

前記ゲート電極と反対側の前記ゲート絶縁膜上に形成されている半導体層、

前記ゲート絶縁膜上に形成されて前記ゲート線と交差して画素領域を画定するデータ線、前記データ線に接続されて前記半導体層上に位置するソース電極及び前記ゲート電極を中心の前記ソース電極と対向して前記半導体層上に位置するドレイン電極を含むデータ配線、

前記ゲート絶縁膜上に形成されて、前記保持容量用配線と重なって保持容量を形成する導電体パターン、

前記データ配線及び前記半導体層を覆う保護膜、及び

前記保護膜上の前記画素領域に形成されて、前記ドレイン電極または前記導電体パターンと電氣的に接続されている画素電極を含み、

前記ゲート線及び前記導電体パターンが互いに重なるように、前記ゲート線及び前記導電体パターンから延長した修理延長部を有する

ことを特徴とする液晶表示装置用の薄膜トランジスタアレイ基板。

【請求項 2】

前記導電体パターンは、前記ドレイン電極と接続されていることを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタアレイ基板。

【請求項 3】

前記導電体パターンは、前記ドレイン電極から分離されていることを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタアレイ基板。

【請求項 4】

前記画素電極は、透明導電膜及び反射導電膜の少なくとも一方であることを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタアレイ基板。

10

【請求項 5】

前記画素電極は、前記透明導電膜と前記反射導電膜を共に有し、前記反射導電膜は、前記透明導電膜を露出する開口部を有することを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタアレイ基板。

【請求項 6】

前記修理延長部は、リング状に形成されていることを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタアレイ基板。

【請求項 7】

前記修理延長部は、前記導電体パターンからのびていることを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタアレイ基板。

20

【請求項 8】

前記修理延長部は、前記ゲート線からのびていることを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタアレイ基板。

【請求項 9】

前記半導体層は、前記ソース電極と前記ドレイン電極の間のチャンネル部を除いて、前記データ配線と同一のパターンを有することを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタアレイ基板に関する。

30

【背景技術】

【0002】

一般に、液晶表示装置は、電極が形成されている二枚の基板の間に液晶を注入し、それぞれの電極に加える電圧の強度を調節することによって光透過量を調節する構造からなっている。

このような液晶表示装置は、画像を表示するための複数の画素を含み、これら画素はマトリクス配列を有し、かつ、各画素は透明な導電物質で形成されている。このような画素電極は、複数のゲート線及び複数のデータ線を含む複数の信号配線を通じて印加される信号によって駆動される。ゲート配線及びデータ配線は、互いに交差してマトリクス配列の複数の画素領域を画定し、これらの配線は、薄膜トランジスタ (TFT) などのスイッチング素子を通じて画素電極と接続されている。この時、スイッチング素子は、ゲート線からの走査信号によって、画素電極に伝達されるデータ線からの画像信号を制御する。そして、各々の画素は、画素電極とともに保持容量 (ストレージキャパシタ) を形成する保持電極を備え、印加された画像信号を次の信号が印加されるまで保持させる。

40

【0003】

薄膜トランジスタを有する液晶表示装置の製造工程において、製造コストを上げる原因としては、主として画素欠陥があり、このうち、画素が常に明るく表示されるホワイト欠陥は目立ってしまうので、ほとんど識別が不可能となるように、画素が常に暗く表示されるブラック欠陥に変えて修理することが好ましい。

50

ここで、ホワイト欠陥は、画素電極とスイッチング素子の接触不良や、スイッチング素子の誤動作によって発生するが、この場合、初期にブラック状態を表示していても、時間が経過すると画素電極から漏れ電流が発生し、画素電圧が画素電極と対向する共通電極の共通電圧に接近することにより、ホワイト欠陥に変わるようになる。また、ホワイト欠陥は、データ線と画素電極の間に導電物質が残留してこれらが電氣的に短絡するか、又は画素電極と共通電極が互いに短絡して発生する。

【0004】

このようなホワイト欠陥をブラック欠陥に変換修理する方法の一つは、画素電極をこれと重なるゲート線と短絡させてゲート信号が伝達されるようにすることである。この時、ゲート線は、隣接する画素行のスイッチング素子にゲート信号を伝達し、画素電極と重なって保持容量を構成するための保持容量配線として用いられる。

10

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、画素電極と重なるゲート線の上に2～4μm程度の絶縁膜が介在している場合は、レーザーを利用してこれらを短絡させることが非常に難しい。また、画素電極と重なる保持容量用配線を別途に独立的に有する独立配線方式の保持容量用配線に共通電圧が伝達される液晶表示装置では、保持容量用配線と画素電極を短絡させても、画素電極に共通電圧が伝達されるため、画素はそのままホワイト欠陥を続けるという問題点がある。

20

本発明は、独立的に保持容量用配線を有する独立配線方式の液晶表示装置において、ホワイト欠陥を容易に修理することができる画素構造を有する薄膜トランジスタアレイ基板を提供することにある。

【課題を解決するための手段】

【0006】

本発明による液晶表示装置用薄膜トランジスタ基板は、画素電極と電氣的に接続されている導電体パターンを有する。

より詳細には、本発明による薄膜トランジスタアレイ基板には、基板上にゲート線及びゲート線に接続されているゲート電極を含み、ゲート信号が伝達されるゲート配線と、ゲート線から分離されて共通電圧が伝達される保持容量用配線が形成されている。ゲート線及び前記保持容量用配線を覆うゲート絶縁膜上には、半導体層とゲート線が交差して画素領域を画定するデータ線、データ線に接続されて半導体層上に位置するソース電極、及びゲート電極を中心にソース電極と対向して半導体層上に位置するドレイン電極を含むデータ配線が形成されている。また、ゲート絶縁膜の上には、保持容量用配線と重なって保持容量を形成する導電体パターンが形成されており、これらの上には保護膜が形成されている。保護膜の上には、ドレイン電極または導電体パターンと電氣的に接続されている画素電極が形成されている。この時、ゲート線または導電体パターンが互いに重なるようにゲート線または導電体パターンから延長された修理延長部を有する。

30

【0007】

ここで、導電体パターンはドレイン電極と接続されることも、接続されないこともある。

40

そして、画素電極は、透明導電膜及び反射導電膜の少なくとも一方を含むことができ、透明導電膜と反射導電膜を共に有する場合には、反射導電膜が透明導電膜を露出する開口部を有することが好ましい。

修理延長部はリング状に形成され、ソース電極とドレイン電極の間のチャンネル部を除く半導体層は、データ配線と同一のパターンを有することができる。

【発明の効果】

【0008】

本発明による液晶表示装置用薄膜トランジスタアレイ基板では、画素電極に電氣的に接続されている導電体パターンにゲート線と重畳する修理延長部を設けるか、又はゲート線

50

に導電体パターンと重畳する修理延長部を設けて、画素電極とゲート線の間には厚い有機絶縁膜が介在しても、画素のホワイト欠陥を容易に修理することができる。

【発明を実施するための最良の形態】

【0009】

以下、添付した図面を参照して、本発明の実施例に対して、本発明が属する技術分野における通常の知識を有する者が容易に実施することができるように詳細に説明する。しかし、本発明は多様な形態で実現することができ、ここで説明する実施例に限定されない。

図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一な図面符号を付けている。層、膜、領域、板などの部分が他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時、これは中間に他の部分がない場合を意味する。

10

【0010】

以下、本発明の実施例による液晶表示装置を、図面を参考にして詳細に説明する。

図1及び図2を参照して、本発明の第1実施例による液晶表示装置用の薄膜トランジスタアレイ基板の構造について説明する。

図1は本発明の第1実施例による液晶表示装置用の薄膜トランジスタアレイ基板の構造を示した平面図であり、図2は図1に示すII-II'線による断面図である。

【0011】

絶縁基板110上に、低抵抗を有するアルミニウム系列の導電物質からなる単一膜若しくはこれを含む多層膜からなっているゲート配線と保持容量用配線が形成されている。

20

ゲート配線は横方向にのびているゲート線121、ゲート線121の端に接続されて、外部からのゲート信号の印加を受けてゲート線に伝達するゲートパッド125、及びゲート線121に接続されている薄膜トランジスタのゲート電極123を含む。

【0012】

保持容量用配線は、横方向にのびている維持電極線131及び後に形成される画素電極190と電気的に接続されている保持容量用導電体177と重なって保持容量を構成する保持電極133を含み、保持容量用配線131、133には、絶縁基板110と対向する上部基板（図示せず）に形成されている共通電極（図示せず）に伝達される共通電圧が伝達される。

30

ここで、ゲート配線121、123、125が多層膜の場合には、他の物質と接触特性が優れたパッド用物質を含むことができる。

保持容量用配線131、133にはゲート信号が伝達される。

【0013】

基板110上には、窒化ケイ素（SiNx）などからなるゲート絶縁膜140がゲート配線121、123、125を覆っている。

ゲート電極123に対向してのゲート絶縁膜140上には、非晶質シリコンなどの半導体からなる半導体層150が形成されており、半導体層150の上にはシリサイド若しくはn型不純物が高濃度にドーピングされているn+水素化非晶質シリコンなどの物質で作られたオーミックコンタクト層163、165が各々形成されている。

40

オーミックコンタクト層163、165及びゲート絶縁膜140上には、銀や銀合金またはアルミニウムやアルミニウム合金などのように低抵抗を有する単一膜若しくはこれを含む多層膜からなるデータ配線171、173、175、179が形成されている。

【0014】

データ配線は、縦方向に形成されてゲート線121と交差してマトリクス配列の画素領域を画定する複数のデータ線171、データ線171に接続されてオーミックコンタクト層163の上部までのびているソース電極173、ソース電極173と分離されてゲート電極123に対してソース電極173の反対側のオーミックコンタクト層165上部に形成されているドレイン電極175、及びデータ線171の一端に接続されて外部からの画像信号の印加を受けるデータパッド179を含む。また、データ配線は保持容量を向上

50

させるために保持電極 133 と重なって保持容量を形成し、ゲート線 121 と重なっている修理部 178 を有する保持容量用導電体パターン 177 を含むことができる。

【0015】

データ配線 171、177、173、175、179 及びこれらによって覆われない半導体層 150 上には、窒化ケイ素または平坦化特性が優れた有機絶縁物質からなる保護膜 180 が形成されている。

保護膜 180 には、ドレイン電極 175、保持容量導電体 177 及びデータパッド 179 を各々露出する接触孔 185、187、189 が形成されており、また、保護膜 180 及びゲート絶縁膜 140 には、ゲートパッド 125 を露出する複数の接触孔 182 が形成されている。

10

【0016】

保護膜 180 上には、接触孔 187、185 を通じて保持容量導電体 177 及びドレイン電極 175 と電氣的に接続されている画素電極 190 が形成されている。また、保護膜 180 上には、補助ゲートパッド 92 及び補助データパッド 97 が形成されている。ここで、画素電極 190、補助ゲート 92 及び補助データパッド 97 は、透明な導電物質である ITO (indium tin oxide) や IZO (indium zinc oxide) などからなっている。この時、画素電極 190 は、銀や銀合金、またはアルミニウムやアルミニウム合金などのように反射度を有する反射膜からなることができ、この場合、保護膜 180 は、反射膜の反射効率を増大するために反射膜が凹凸パターンを有するように表面に凹凸パターンを有することが望ましい。

20

【0017】

修理部 178 は、画素電極 190 がフローティングしたり共通電圧が伝達されて、画素が常に明るく表示されるホワイト欠陥を生じる場合、画素の識別がほとんど不可能なブラック欠陥に容易に変えられる機能を有する。即ち、ゲート線 121 と画素電極 190 の間に 2 ~ 4 μm 程度の厚い絶縁膜 180 が介在されていてレーザーを照射してゲート線 121 と画素電極 190 を短絡することが難しくても、ホワイト欠陥が発生する場合に、ゲート線 121 と重なっている修理部 178 にレーザーを照射して修理部 178 とゲート線 121 を短絡させると、修理部 178 と電氣的に接続されている画素電極 190 にはゲートオフ電圧が伝達される。画素電極 190 とこれと対向する共通電極の間に電位差が形成されない状態で明るい色を表示するように設計されているノーマリーホワイトモードの液晶表示装置において、画素電極 190 にはゲートオフ電圧が伝達されて、画素電極 190 と共通電極の間に電界が形成され、画素は暗く表示される。

30

【0018】

この時、修理部 178 が保持容量導電体 177 から延長されて、保持容量導電体 177 とゲート線 121 の重なりが形成されているが、ゲート線 121 から突出するか、又はゲート線 121 及び保持容量導電体 177 の両方から突き出すようにしてもよい。また、修理部 178 は、種々の模様、例えば中央に開口部を持つリング状にしてもよい。

本発明の他の実施例では、保持容量用配線は、画素領域の上部及び下部に各々配置されている一対の保持容量用配線及び画素領域の縁に縦方向にのびている画素電極を含むことができる。

40

【0019】

本発明の第 1 実施例では、画素電極が修理部を有する構造を示しているが、本発明の第 2 実施例では、前記したように、ゲート配線から突出している修理部を有する構造について、図 3 ~ 図 5 を参照して具体的に説明する。

図 3 は、本発明の第 2 実施例による液晶表示装置用の薄膜トランジスタアレイ基板の構造を示す配置図であり、図 4 及び図 5 は、図 3 に示す IV-IV' 及び V-V' 線によるそれぞれの断面図である。

大部分の構造は第 1 実施例と同様である。

しかしながら、ゲート配線は、ゲート線 121 からのびる複数の修理部 128 を有し、該修理部 128 は、保持容量導電体 177 とゲート絶縁膜 140 を介在して重なっている

50

。

【0020】

なお、ゲート配線121、125、123、128を覆うゲート絶縁膜140の上には、水素化非晶質シリコンなどの半導体からなる半導体パターン152、157が形成されており、半導体パターン152、157上には、リン(P)などのn型不純物で高濃度にドーピングされている非晶質シリコンなどからなるオーミックコンタクトパターン若しくは中間層パターン163、165、167が形成されている。

【0021】

この時、オーミックコンタクトパターン163、165、167は、その下部の半導体パターン152、157とその上部のデータ配線171、177、173、175、179の接触抵抗を低くする役割をし、データ配線171、177、173、175、179と完全に同一の形態を有する。即ち、オーミックコンタクトパターン163、165、167は、データ配線171、179、173とほぼ同一形状の複数のデータ配線用オーミックコンタクト163と、ドレイン電極175とほぼ同一形状の複数のドレイン電極用オーミックコンタクト165と、保持容量導電体177とほぼ同一形状の複数の保持容量用オーミックコンタクト167とを含んでいる。

10

【0022】

一方、半導体パターン152、157は、薄膜トランジスタのチャンネル部Cを除いて、データ配線171、177、173、175、179及びオーミックコンタクトパターン163、165、167と同じ形状である。詳細には、半導体パターン152と157は、保持容量導電体177及び保持容量オーミックコンタクト167とほぼ同一形状の複数の保持容量半導体157と、複数の薄膜トランジスタ用半導体152からなり、薄膜トランジスタ用半導体152は、データ配線及びオーミックコンタクトパターンのその他の部分と多少異なる。即ち、薄膜トランジスタのチャンネル部Cで、ソース電極173とドレイン電極175が分離され、データ線用オーミックコンタクト163とドレイン電極用オーミックコンタクト165も分離される。しかしながら、薄膜トランジスタ用半導体152は、ここで切れずに接続されて、薄膜トランジスタのチャンネルを生成する。

20

【0023】

また、画素電極190と接続され、保持容量線131と重なって保持容量を形成する保持容量導電体177は、ドレイン電極175と接続されている。

30

また、保護膜180は、表面に凹凸パターンを有し、その上にある画素電極190は、IZOやITOなどのような透明な導電物質からなる透明電極191と銀や銀合金またはアルミニウムやアルミニウム合金などのような反射度を有する導電物質からなっており、画素領域に透過領域(T)を有する反射電極192を含む。

勿論、本発明の第2実施例の構造においても、修理部128がリング状であってもよい。

【0024】

以下、このような本発明の第1及び第2実施例による液晶表示装置用の薄膜トランジスタアレイ基板の製造方法について、図1～図5を参照して簡略に説明する。

まず、絶縁基板110上に、低抵抗を有する銀や銀合金若しくはアルミニウムやアルミニウム合金の単一膜、またはこれを含む多層膜を積層し、マスクを用いるフォトリソグラフィ工程でパターンニングして、ゲート配線121、125、123及び保持容量用配線131、133を形成する。

40

【0025】

次に、窒化ケイ素からなるゲート絶縁膜140、非晶質シリコンからなる半導体層、ドーピングされた非晶質シリコン層の3層膜を連続積層し、マスクを用いるパターンニング工程で、半導体層150とドーピングされた非晶質シリコン層をパターンニングして、ゲート電極123と対向するゲート絶縁膜140上に、半導体層150とオーミックコンタクト層を同じ形状に形成する。

次に、データ配線用導電物質を積層した後マスクを用いるフォトリソグラフィ工程でパターンニングし

50

て、データ配線 171、173、175、177、178、179 を形成する。この時、保持容量が十分に確保できる場合には、第 2 実施例のように保持容量用導電体パターン 177 を形成しないこともある。

次に、データ配線 171、177、173、175、179 によって覆われないオーミックコンタクト層をエッチングして、ゲート電極 123 を中心に両側に分離された部分オーミックコンタクト 163、165 を完成し、これら部分 163、165 の間の半導体層パターン 150 を露出する。次に、露出された半導体層 150 の表面を安定化するために、酸素プラズマ処理を施すのが良い。

【0026】

次に、低誘電率を有し平坦化特性が優れた有機絶縁物質または窒化ケイ素などの絶縁物質を基板 110 の上に積層して保護膜 180 を形成し、フォトリソエッチング工程でゲート絶縁膜 140 と共にパターンニングして、ゲートパッド 125、ドレイン電極 175、保持容量導電体 177 及びデータパッド 179 を露出する接触孔 182、185、187、189 を形成する。この時、保持容量電極を形成しない場合には、接触孔 187 も形成する必要がない。

最後に、ITO または IZO 膜を積層し、マスクを用いるパターンニングを実施して、接触孔 185、187 を通じてドレイン電極 175 及び保持容量導電体 177 とそれぞれ接続される画素電極 190 と、接触孔 182、189 を通じてゲートパッド 125 及びデータパッド 179 と各々接続される補助ゲートパッド 92 及び補助データパッド 97 を各々形成する。

【0027】

一方、第 2 実施例による液晶表示装置用の薄膜トランジスタアレイ基板の製造方法では、製造工程を単純化するために、半導体パターン 152、157、オーミックコンタクトパターン 163、165、167 及びデータ配線 171、173、175、177、179 を一つの感光膜パターンを用いるフォトリソエッチング工程にて形成する。

詳細には、ゲート配線を形成した後にゲート絶縁膜 140、非晶質シリコンからなる半導体層、ドーピングされた非晶質シリコン層の 3 層膜を連続積層する。

次に、データ配線用導電層を積層しその上に感光膜を形成し、チャンネル部 C の光透過調節膜を有するマスクを用いて部分的に異なる厚さを有する感光膜パターンを形成する。この時、感光膜パターンは、データ配線に対応する第 1 部分よりもチャンネル部 C に対応する第 2 部分が薄い厚さであり、その他の部分は感光膜が全て除去されている。

【0028】

まず、このような感光膜パターンをエッチングマスクとして用いて、半導体パターン 152、157 を形成する。次に、第 2 部分の感光膜を除去し、第 1 部分の感光膜パターンをエッチングマスクとして、チャンネル部 C からデータ配線用導電物質を除去してデータ配線 171、173、177、175、179 を形成し、これをエッチングマスクとしてドーピングされた非晶質シリコン層をエッチングしてオーミックコンタクトパターン 163、165、167 を完成する。

なお、画素電極 190 を形成するためにはまず、凹凸パターンを有する保護膜 180 の上に透明な導電物質を積層し、マスクを用いる写真エッチング工程でパターンニングして透明電極 191 を形成し、その上に反射度を有する導電物質を積層しパターンニングして反射電極 192 を形成する。

【図面の簡単な説明】

【0029】

【図 1】本発明の第 1 実施例による液晶表示装置用の薄膜トランジスタアレイ基板の構造を示す配置図である。

【図 2】図 1 の II-II' 線による断面図である。

【図 3】本発明の第 2 実施例による液晶表示装置用の薄膜トランジスタアレイ基板の構造を示す配置図である。

【図 4】図 3 の IV-IV' による断面図である。

10

20

30

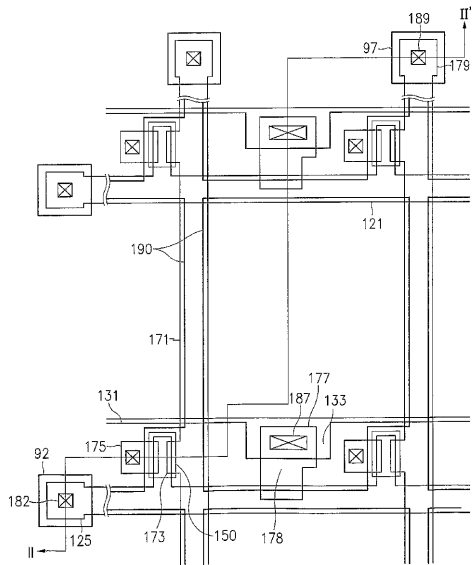
40

50

【図5】図3のV-V'線による断面図である。

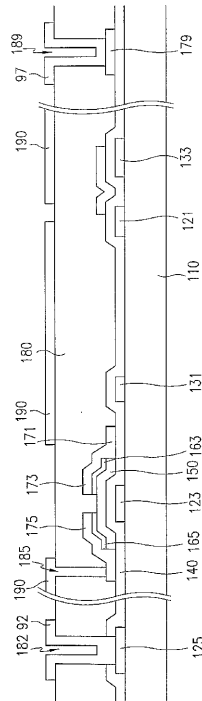
【図1】

FIG.1



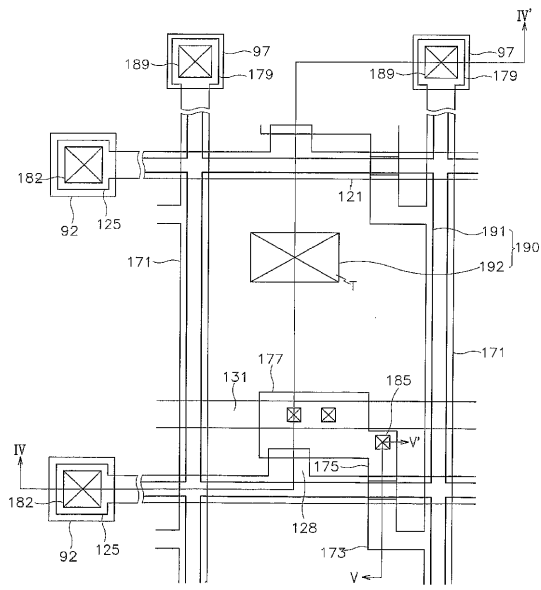
【図2】

FIG.2



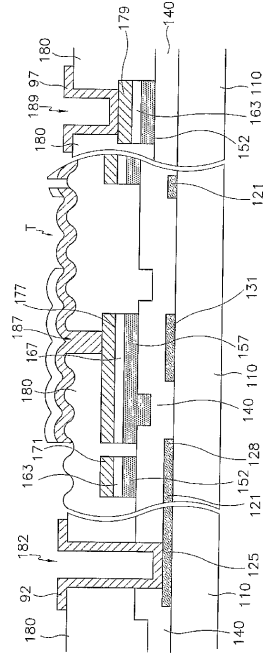
【 図 3 】

FIG.3



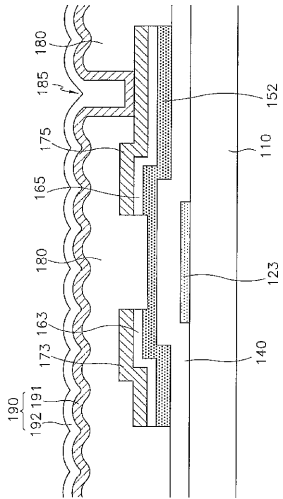
【 図 4 】

FIG.4



【 図 5 】

FIG.5



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 23/522 (2006.01)

(72)発明者 リ, ウォン - キュ

大韓民国 キョンギ - ド, 4 6 3 - 5 0 0 スンナム - シティ, ブンダン - ク, クミ - ドン, ムジ
ガエ・マウル・チョング・アパートメント 5 1 1 - 1 3 0 2

審査官 藤田 都志行

(56)参考文献 特開 2 0 0 1 - 1 0 0 2 4 9 (J P , A)

特開 2 0 0 1 - 1 2 5 1 3 7 (J P , A)

特開 2 0 0 1 - 5 6 6 5 2 (J P , A)

特開平 0 9 - 3 2 5 3 6 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/1368

G02F 1/1343

G02F 1/1345

H01L 21/768

H01L 23/522

H01L 29/786

专利名称(译)	用于液晶显示器件的薄膜晶体管阵列基板		
公开(公告)号	JP4235611B2	公开(公告)日	2009-03-11
申请号	JP2004509505	申请日	2002-09-17
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	ジョンジン リウオンキュ		
发明人	ジョン,ジン リ,ウオン-キュ		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1345 H01L29/786 H01L21/768 H01L23/522 G02F1/136 G02F1/1362 H01L29/04 H01L31/036		
CPC分类号	G02F1/136213 G02F1/136227 G02F2001/136268		
FI分类号	G02F1/1368 G02F1/1343 G02F1/1345 H01L29/78.612.A H01L21/90.W		
优先权	1020020031298 2002-06-04 KR		
其他公开文献	JP2005528641A		
外部链接	Espacenet		

摘要(译)

在绝缘基板上的栅极线，包括连接到所述栅极焊盘和栅极线的栅极电极的栅极布线连接到栅极线的端部被形成，布线存储电容器公共电压被传输形成已经完成了。上覆盖所述栅极布线和存储电容配线的栅极绝缘膜为半导体层和形成在欧姆接触层，另外，数据线限定栅极线和像素区域，该区域延伸至所述欧姆接触层的顶部上的源极电极包括位于所述源电极与栅电极的相对侧上的漏电极数据布线从形成在源电极隔开。此外，在形成存储电容器的栅极绝缘膜辅助电容导体重叠形成有保持电容配线。此时，保持电容器导体具有从其突出并与栅极线重叠的修复部分。形成的未覆盖数据线和布线上的半导体层上的保护膜，连接到漏极电极，并通过所述保护膜的接触孔与存储电容导体的像素电极在其上形成。

